

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2020年12月10日(10.12.2020)



(10) 国際公開番号

WO 2020/245693 A1

(51) 国際特許分類:

H01L 27/088 (2006.01) *H01L 27/06* (2006.01)
H01L 21/8234 (2006.01) *H01L 29/786* (2006.01)

(21) 国際出願番号: PCT/IB2020/054867

(22) 国際出願日: 2020年5月22日(22.05.2020)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2019-106670 2019年6月7日(07.06.2019) JP

(71) 出願人: 株式会社半導体エネルギー研究所
(SEMICONDUCTOR ENERGY LABORATORY
CO., LTD.) [JP/JP]; 〒2430036 神奈川県厚木
市長谷 3 9 8 Kanagawa (JP).

(72) 発明者: 伊藤 港 (ITO, Minato); 〒2430036 神奈
川県厚木市長谷 3 9 8 株式会社半導体
エネルギー研究所内 Kanagawa (JP). 國武

寛 司 (KUNITAKE, Hitoshi); 〒2430036 神奈川
県厚木市長谷 3 9 8 株式会社半導体エ
ネルギー研究所内 Kanagawa (JP). 池田 隆
之 (IKEDA, Takayuki); 〒2430036 神奈川県厚
木市長谷 3 9 8 株式会社半導体エネ
ルギー研究所内 Kanagawa (JP).

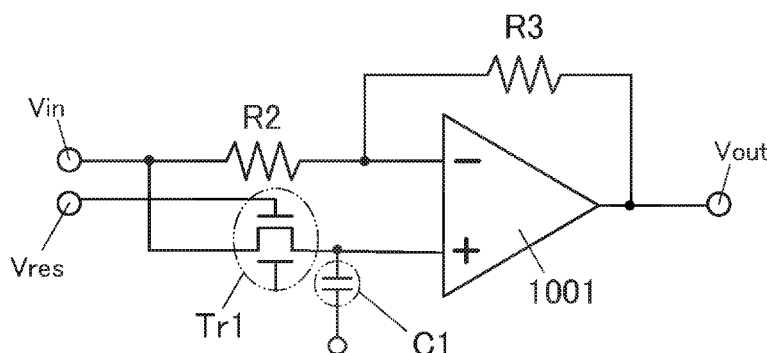
(81) 指定国(表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ,
BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH,
CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO,
DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT,
HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH,
KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,
MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,
NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, WS, ZA, ZM, ZW.

(54) Title: SEMICONDUCTOR DEVICE

(54) 発明の名称: 半導体装置

図 1A

1100



(57) **Abstract:** Provided is a semiconductor device for which smaller size is achieved while providing a function as a relay base. A semiconductor device having: an operational amplifier; a first transistor that is electrically connected to a first input side of the operational amplifier; a first resistor element that has a first capacitive element, and that is electrically connected to a second input side; and a second resistor element. The second resistor element is electrically connected to the output side of the operational amplifier, a gate of the first transistor is electrically connected to a first power supply, the first resistor element is electrically connected to a second power supply, and at least a transistor of the operational amplifier has a region that overlaps the first transistor.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

(57) 要約: 中継基地としての機能を備えつつ、小型化を達成した半導体装置を提供する。オペアンプと、オペアンプの第1の入力側に電氣的に接続された、第1のトランジスタと、第1の容量素子とを有し、第2の入力側に電氣的に接続された第1の抵抗素子と、第2の抵抗素子とを有し、第2の抵抗素子は、オペアンプの出力側と電氣的に接続され、第1のトランジスタのゲートは第1の電源と電氣的に接続され、第1の抵抗素子は第2の電源と電氣的に接続され、少なくともオペアンプが有するトランジスタは、第1のトランジスタと重なる領域を有する、半導体装置である。

明細書

発明の名称

半導体装置

技術分野

[0001]

本発明の一態様は、半導体装置に関する。

[0002]

なお本発明の一態様は、上記の技術分野に限定されない。本明細書等で開示する発明の技術分野は、物、方法、または、製造方法に関するものである。または、本発明の一態様は、プロセス、マシン、マニュファクチャ、または、組成物（コンポジション・オブ・マター）に関するものである。

[0003]

なお、本明細書等において半導体装置とは、半導体特性を利用することで機能しうるもの全般を指す。よって、トランジスタやダイオードなどの半導体素子や、半導体素子を含む回路は半導体装置である。また、表示装置、発光装置、照明装置、電気光学装置、通信装置および電子機器などは、半導体素子や半導体回路を含む場合がある。よって、表示装置、発光装置、照明装置、電気光学装置、撮像装置、通信装置および電子機器なども、半導体装置と呼ばれる場合がある。

背景技術

[0004]

第5世代移動通信システム（5G）が導入されつつあるが、通信環境を提供するにあたり、通信遅延は大きな問題の一つである。通信遅延は、5Gのメリットが損なわれるだけでなく、Internet of Things（IoT）を見据えた環境下において、快適なサービス提供が難しくなることにつながる。通信遅延を払拭する対策として、エッジ・コンピューティングが検討されている。エッジ・コンピューティングは、中央基地とユーザ端末との間に、少なくとも中継基地を介するものである。中継基地はユーザ端末に近い場所に設置され、且つ中央基地よりも多数設置される。このようなエッジ・コンピューティングにより、中央基地とユーザ端末とで生じる通信遅延を低減できると期待されている。

[0005]

上記のとおり、中継基地は、中央基地とは異なりユーザ端末の近くに設置する必要があるが、設置場所、設置コストを踏まえると、新たな建設を伴った中継基地を設置することは難しい。そのため、中継基地は既存の建物（オフィスビル、商業ビル等）に設置することが考えられる。

[0006]

5Gに対応する半導体装置は、Siなど1種類の元素を主成分として用いる半導体や、GaとAsなど複数種類の元素を主成分として用いる化合物半導体を用いて作製される。さらに、金属酸化物の一種である酸化物半導体が注目されている。

[0007]

酸化物半導体では、単結晶でも非晶質でもない、CAAC（c-axis aligned crystalline）構造およびnc（nanocrystalline）構造が見出されている（非特許文献1及び非特許文献2参照）。

[0008]

非特許文献1および非特許文献2では、CAAC構造を有する酸化物半導体を用いてトランジス

タを作製する技術が開示されている。

[先行技術文献]

[非特許文献]

[0009]

[非特許文献1] S. Yamazaki et al., “SID Symposium Digest of Technical Papers”, 2012, volume 43, issue 1, p. 183–186

[非特許文献2] S. Yamazaki et al., “Japanese Journal of Applied Physics”, 2014, volume 53, Number 4S, p. 04ED18–1–04ED18–10

発明の概要

発明が解決しようとする課題

[0010]

既存の建物に中継基地としての通信機器を設置する場合、広大な敷地面積に設置された中央基地と異なり、通信機器の小型化が求められる。そこで、本発明は、中継基地としての機能を備えつつ、小型化を達成した通信機器を提供することを課題とする。このような通信機器は、半導体装置又は電子機器と称することができる。

[0011]

なお、これらの課題の記載は、他の課題の存在を妨げるものではない。なお、本発明の一態様は、これらの課題の全てを解決する必要はない。なお、これら以外の課題は、明細書、図面、請求項などの記載から、自ずと明らかとなるものであり、明細書、図面、請求項などの記載から、これら以外の課題を抽出することが可能である。

課題を解決するための手段

[0012]

本発明は上記を鑑み、フェーズシフタの入力端子と、フェーズシフタの出力端子との間に、オペアンプを有し、前記オペアンプの第1の入力端子と電氣的に接続された、トランジスタと、前記オペアンプの第2の入力端子と電氣的に接続された、第1の抵抗素子と、前記オペアンプの第2の入力端子と電氣的に接続された、第2の抵抗素子とを有し、前記トランジスタのゲートは、第1の端子と電氣的に接続され、前記トランジスタのソースまたはドレインの一方は、前記フェーズシフタの入力端子と電氣的に接続され、前記トランジスタのソースまたはドレインの他方は、前記オペアンプの第1の入力端子と電氣的に接続され、前記第1の抵抗素子は、前記フェーズシフタの入力端子と電氣的に接続され、前記第2の抵抗素子は、前記フェーズシフタの出力端子と電氣的に接続され、少なくとも前記オペアンプが有するトランジスタは、前記トランジスタと重なる領域を有する、ことを特徴の一つとする。少なくとも前記オペアンプが有するトランジスタは、前記トランジスタと重なる領域を有するため、小型化されたフェーズシフタを提供することができる。

[0013]

本発明は上記を鑑み、フェーズシフタの入力端子と、フェーズシフタの出力端子との間に、オペアンプを有し、前記オペアンプの第1の入力端子と電氣的に接続された、トランジスタと、前記第1のトランジスタのゲートと電氣的に接続された、記憶素子と、前記オペアンプの第2の入力端子と電氣的に接続された、第1の抵抗素子と、前記オペアンプの第2の入力端子と電氣的に接続され

た、第2の抵抗素子とを有し、前記トランジスタのゲートは、第1の端子と電氣的に接続され、前記トランジスタのソースまたはドレインの一方は、前記フェーズシフタの入力端子と電氣的に接続され、前記トランジスタのソースまたはドレインの他方は、前記オペアンプの第1の入力端子と電氣的に接続され、前記第1の抵抗素子は、前記フェーズシフタの入力端子と電氣的に接続され、前記第2の抵抗素子は、前記フェーズシフタの出力端子と電氣的に接続され、少なくとも前記オペアンプが有するトランジスタは、前記トランジスタと重なる領域を有することを特徴の一つとする。少なくとも前記オペアンプが有するトランジスタは、前記第1のトランジスタと重なる領域を有するため、小型化されたフェーズシフタを提供することができる。

[0014]

本発明は上記を鑑み前記記憶素子は、第1のトランジスタ及び第1の容量素子を有し、前記第1のトランジスタは、酸化物半導体膜を有し、少なくとも前記オペアンプが有するトランジスタは、前記第1のトランジスタと重なる領域を有してもよい。

発明の効果

[0015]

本発明により、中継基地としての機能を備えつつ、小型化を達成した通信機器を提供することができる。

[0016]

なお、これらの効果の記載は、他の効果の存在を妨げるものではない。なお、本発明の一態様は、これらの効果の全てを有する必要はない。なお、これら以外の効果は、明細書、図面、請求項などの記載から、自ずと明らかとなるものであり、明細書、図面、請求項などの記載から、これら以外の効果を抽出することが可能である。

図面の簡単な説明

[0017]

図1A、図1Bは、本発明の半導体装置を示す図である。

図2A、図2Bは、本発明の半導体装置を示す図である。

図3A、図3Bは、本発明の半導体装置を示す図である。

図4は、半導体装置を示す図である。

図5は、本発明の半導体装置を示す図である。

図6は、本発明の半導体装置を示す図である。

図7A、図7B、図7Cは、本発明の半導体装置を示す図である。

図8A、図8B、図8Cは、本発明の半導体装置を示す図である。

図9A、図9B、図9Cは、本発明の半導体装置を示す図である。

図10A、図10B、図10Cは、本発明の酸化物半導体を示す図である。

図11A、図11Bは、本発明の半導体装置を示す図である。

図12A、図12Bは、本発明の半導体装置を示す図である。

図13は、本発明の使用形態を示す図である。

図14A、図14B、図14C、図14D、図14E、図14Fは、本発明の使用形態を示す図である。

図15は、本発明の使用形態を示す図である。

図16は、本発明の使用形態を示す図である。

発明を実施するための形態

[0018]

実施の形態について、図面を用いて詳細に説明する。但し、本発明は以下の説明に限定されず、本発明の趣旨およびその範囲から逸脱することなくその形態および詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本発明は以下に示す実施の形態の記載内容に限定して解釈されるものではない。なお、以下に説明する発明の構成において、同一部分または同様な機能を有する部分には同一の符号を異なる図面間で共通して用い、その説明の繰り返しは省略する。

[0019]

また、図面等において示す各構成の、位置、大きさ、範囲などは、発明の理解を容易とするため、実際の位置、大きさ、範囲などを表していない場合がある。このため、開示する発明は、必ずしも、図面等を開示された位置、大きさ、範囲などに限定されない。例えば、実際の製造工程において、エッチングなどの処理によりレジストマスクなどが意図せずに目減りすることがあるが、理解を容易とするために図に反映しないことがある。

[0020]

また、上面図（「平面図」ともいう）や斜視図などにおいて、図面をわかりやすくするために、一部の構成要素の記載を省略する場合がある。

[0021]

また、本明細書等において「電極」や「配線」の用語は、これらの構成要素を機能的に限定するものではない。例えば、「電極」は「配線」の一部として用いられることがあり、その逆もまた同様である。さらに、「電極」や「配線」の用語は、複数の「電極」や「配線」が一体となって形成されている場合なども含む。

[0022]

また、本明細書等において、電気回路における「端子」とは、電流の入力または出力、電圧の入力または出力、もしくは、信号の受信または送信が行なわれる部位を言う。よって、配線または電極の一部が端子として機能する場合がある。

[0023]

なお、本明細書等において「上」や「下」の用語は、構成要素の位置関係が直上または直下で、かつ、直接接していることを限定するものではない。例えば、「絶縁層A上の電極B」の表現であれば、絶縁層Aの上に電極Bが直接接して形成されている必要はなく、絶縁層Aと電極Bとの間に他の構成要素を含むものを除外しない。

[0024]

また、ソースおよびドレインの機能は、異なる極性のトランジスタを採用する場合や、回路動作において電流の方向が変化する場合など、動作条件などによって互いに入れ替わるため、いずれがソースまたはドレインであるかを限定することが困難である。このため、本明細書においては、ソースおよびドレインの用語は、入れ替えて用いることができるものとする。

[0025]

また、本明細書等において、「電氣的に接続」には、直接接続している場合と、「何らかの電氣的作用を有するもの」を介して接続されている場合が含まれる。ここで、「何らかの電氣的作用を有するもの」は、接続対象間での電氣信号の授受を可能とするものであれば、特に制限を受けない。よって、「電氣的に接続する」と表現される場合であっても、現実の回路においては、物理的な接

続部分がなく、配線が延在しているだけの場合もある。

[0026]

また、本明細書などにおいて、「平行」とは、例えば、二つの直線が -10° 以上 10° 以下の角度で配置されている状態をいう。従って、 -5° 以上 5° 以下の場合も含まれる。また、「垂直」および「直交」とは、例えば、二つの直線が 80° 以上 100° 以下の角度で配置されている状態をいう。従って、 85° 以上 95° 以下の場合も含まれる。

[0027]

なお、本明細書などにおいて、計数値および計量値に関して「同一」、「同じ」、「等しい」または「均一」などと言う場合は、明示されている場合を除き、プラスマイナス20%の誤差を含むものとする。

[0028]

また、電圧は、ある電位と、基準の電位（例えば接地電位またはソース電位）との電位差のことを示す場合が多い。よって、電圧と電位は互いに言い換えることが可能な場合が多い。本明細書などでは、特段の明示が無いかぎり、電圧と電位を言い換えることができるものとする。

[0029]

なお、「半導体」と表記した場合でも、例えば、導電性が十分低い場合は「絶縁体」としての特性を有する。よって、「半導体」を「絶縁体」に置き換えて用いることも可能である。この場合、「半導体」と「絶縁体」の境界は曖昧であり、両者の厳密な区別は難しい。したがって、本明細書に記載の「半導体」と「絶縁体」は、互いに読み換えることができる場合がある。

[0030]

また、「半導体」と表記した場合でも、例えば、導電性が十分高い場合は「導電体」としての特性を有する。よって、「半導体」を「導電体」に置き換えて用いることも可能である。この場合、「半導体」と「導電体」の境界は曖昧であり、両者の厳密な区別は難しい。したがって、本明細書に記載の「半導体」と「導電体」は、互いに読み換えることができる場合がある。

[0031]

なお、本明細書等における「第1」、「第2」等の序数詞は、構成要素の混同を避けるために付すものであり、工程順または積層順など、なんらかの順番や順位を示すものではない。また、本明細書等において序数詞が付されていない用語であっても、構成要素の混同を避けるため、特許請求の範囲において序数詞が付される場合がある。また、本明細書等において序数詞が付されている用語であっても、特許請求の範囲において異なる序数詞が付される場合がある。また、本明細書等において序数詞が付されている用語であっても、特許請求の範囲などにおいて序数詞を省略する場合がある。

[0032]

なお、本明細書等において、トランジスタの「オン状態」とは、トランジスタのソースとドレインが電氣的に短絡しているとみなせる状態（「導通状態」ともいう。）をいう。また、トランジスタの「オフ状態」とは、トランジスタのソースとドレインが電氣的に遮断しているとみなせる状態（「非導通状態」ともいう。）をいう。

[0033]

また、本明細書等において、「オン電流」とは、トランジスタがオン状態の時にソースとドレイン間に流れる電流をいう場合がある。また、「オフ電流」とは、トランジスタがオフ状態である時

にソースとドレイン間に流れる電流をいう場合がある。

[0034]

また、本明細書等において、高電源電位VDD（以下、単に「VDD」、「H電位」、または「H」ともいう）とは、低電源電位VSS（以下、単に「VSS」、「L電位」、または「L」ともいう）よりも高い電位の電源電位を示す。また、VSSとは、VDDよりも低い電位の電源電位を示す。また、接地電位（以下、単に「GND」、または「GND電位」ともいう）をVDDまたはVSSとして用いることもできる。例えばVDDが接地電位の場合には、VSSは接地電位より低い電位であり、VSSが接地電位の場合には、VDDは接地電位より高い電位である。

[0035]

また、本明細書等において、ゲートとは、ゲート電極およびゲート配線の一部または全部のことをいう。ゲート配線とは、少なくとも一つのトランジスタのゲート電極と、別の電極や別の配線とを電氣的に接続させるための配線のことをいう。

[0036]

また、本明細書等において、ソースとは、ソース領域、ソース電極、およびソース配線の一部または全部のことをいう。ソース領域とは、半導体層のうち、抵抗率が一定値以下の領域のことをいう。ソース電極とは、ソース領域に接続される部分の導電層のことをいう。ソース配線とは、少なくとも一つのトランジスタのソース電極と、別の電極や別の配線とを電氣的に接続させるための配線のことをいう。

[0037]

また、本明細書等において、ドレインとは、ドレイン領域、ドレイン電極、及びドレイン配線の一部または全部のことをいう。ドレイン領域とは、半導体層のうち、抵抗率が一定値以下の領域のことをいう。ドレイン電極とは、ドレイン領域に接続される部分の導電層のことをいう。ドレイン配線とは、少なくとも一つのトランジスタのドレイン電極と、別の電極や別の配線とを電氣的に接続させるための配線のことをいう。

[0038]

また、図面などにおいて、配線および電極などの電位をわかりやすくするため、配線および電極などに隣接してH電位を示す“H”、またはL電位を示す“L”を付記する場合がある。また、電位変化が生じた配線および電極などには、“H”または“L”を囲み文字で付記する場合がある。また、トランジスタがオフ状態である場合、当該トランジスタに重ねて“X”記号を付記する場合がある。

[0039]

(実施の形態1)

本実施の形態では、中継基地の通信機器が有するフェーズシフタ（移相器）について説明する。

[0040]

5Gの通信周波数帯には、6GHzまでの周波数帯と、30GHz近辺から100GHz程度の周波数帯がある。日本では、上記周波数帯の両方が利用できるようになる動きがあり、さらに上記周波数帯のうち特定の周波数が各キャリアに割り当てられる。このためユーザ端末ごとに利用する周波数が異なることが予想される。また諸外国に目を向ければ、各国の事情に応じてどの周波数帯が使われるかは様々である。これらを踏まえると、通信機器は多数の周波数に対応させておかねばならない。

[0041]

同様にフェーズシフタにおいても、多数の周波数に対応させる構成を備えておくことが望ましい。まず一般的なフェーズシフタについて、図4を用いて説明する。図4に示すフェーズシフタ6000は入力端子V_{in}と出力端子V_{out}とを有する。フェーズシフタ6000は、オペアンプ6001と、抵抗素子R₁乃至抵抗素子R₃と、容量素子C₁とを有する。抵抗素子R₁は、フェーズシフタ6000の入力端子V_{in}と、オペアンプ6001の非反転入力端子（+側端子、第1の入力端子）との間に電氣的に接続されている。すなわち、入力端子V_{in}からの信号は、抵抗素子R₁を介して、オペアンプ6001に入力される。

[0042]

抵抗素子R₂は、フェーズシフタ6000の入力端子V_{in}と、オペアンプ6001の反転入力端子（-側端子、第2の入力端子）との間に電氣的に接続されている。すなわち、入力端子V_{in}からの信号は、抵抗素子R₂を介して、オペアンプ6001に入力される。

[0043]

抵抗素子R₃は、オペアンプ6001の第2の入力端子と、フェーズシフタ6000の出力端子V_{out}との間に電氣的に接続されている。つまり抵抗素子R₃は、帰還回路内に配置されている。なお、フェーズシフタ6000の出力端子V_{out}はオペアンプ6001の出力端子と等しい。

[0044]

容量素子C₁は、抵抗素子R₁と、第1の入力端子と電氣的に接続されている。

[0045]

このような回路では、フェーズシフタ6000において、入力端子V_{in}に対する出力端子V_{out}の位相は下式となる。なお式における各記号は次の通りである。 ω は角周波数である。 θ は、入力波形と出力波形との移相の変化量である。C₁は図4に示す容量素子C₁の容量値である。R₁は図4に示す抵抗素子R₁の抵抗値である。Rは図4に示す抵抗素子R₂の抵抗値であり、図4に示す抵抗素子R₃の抵抗値は抵抗素子R₂の抵抗値と等しい。

[0046]

[数1]

$$\theta = \tan^{-1} \frac{-2\omega C_1 R}{1 - \omega^2 C_1^2 R_1^2}$$

[0047]

周波数であるfは、角周波数である ω との間に、 $\omega = 2\pi f$ の関係がある。当該関係と、上記（数1）とによれば、 $f = 1 / 2\pi C_1 R_1$ の時に $\theta = 90^\circ$ となり、入力端子V_{in}の位相が90度移相することがわかる。

[0048]

上述したように、5Gの通信周波数帯の利用事情を踏まえると、フェーズシフタにおいて、いくつもの周波数の波を90度移相させる必要がある。さらに90度ではない値に移相させることも必要である。上記（数1）をみると、C₁R₁の値を変更させることで、いくつもの周波数の波を90度移相させること等が可能と思われる。しかしながら、図4の構成ではC₁R₁の値が設計時に決定されてしまうため、フェーズシフタ完成後にC₁R₁の値を変更することは困難である。そこで、本発明者等は、図1Aに示すように新たなフェーズシフタ1100を想到した。なお図1A、図1B

において、図4と同じ場所の抵抗素子には図4と同じ符号を付している。

[0049]

なおフェーズシフタは、通信機器、半導体装置、又は電子機器として機能させることができる。つまりフェーズシフタは、通信機器、半導体装置、又は電子機器と称することができる。中継基地に配置する通信機器、半導体装置、又は電子機器がフェーズシフタを有すると称することもできる。

[0050]

図1Aに示すフェーズシフタ1100は、図4とは異なり、トランジスタ T_{r1} を有する。すなわち図1Aに示すフェーズシフタ1100は、オペアンプ1001を有し、オペアンプ1001の第1の入力端子と電氣的に接続されたトランジスタ T_{r1} を有し、オペアンプ1001の第2の入力端子と電氣的に接続された、抵抗素子 R_2 と、抵抗素子 R_3 とを有する。トランジスタ T_{r1} のゲートは、端子 V_{res} と電氣的に接続されている。トランジスタ T_{r1} のソースまたはドレインの一方と、オペアンプ1001の第1の入力端子とは電氣的に接続され、当該一方と当該第1の入力端子とに電氣的に接続された、容量素子 C_1 を有する。

[0051]

トランジスタ T_{r1} のソースまたはドレインの他方は、フェーズシフタ1100の入力端子 V_{in} と電氣的に接続されている。当該入力端子 V_{in} には抵抗素子 R_2 も電氣的に接続されている。抵抗素子 R_3 はオペアンプ1001の第2の出力端子と電氣的に接続され、且つオペアンプ1001の出力端子とも電氣的に接続されている。つまり抵抗素子 R_3 は帰還回路に配置されている。オペアンプ1001の出力端子はフェーズシフタ1100の出力端子 V_{out} と等しい。

[0052]

トランジスタ T_{r1} のゲートは、端子 V_{res} と電氣的に接続され、端子 V_{res} から当該ゲートを制御する信号が供給される。当該信号に応じて、トランジスタ T_{r1} はオン状態またはオフ状態をとることができる。トランジスタ T_{r1} のオフ状態の抵抗（オフ抵抗）はオン状態の抵抗（オン抵抗）より高い抵抗値となる。また上記オン抵抗は、トランジスタ T_{r1} の $v_d - I_d$ の線形性に応じて、多様な抵抗値を取ることができる。つまりトランジスタ T_{r1} のオン抵抗を端子 V_{res} からの信号によって制御することができる。フェーズシフタ1100において、トランジスタ T_{r1} のオン抵抗を可変抵抗として機能させることで、5Gに用いられる多様な周波数に応じることが可能となる。そのため、5Gに用いられる多様な周波数に応じたフェーズシフタ1100を提供することができる。

[0053]

図1Aにおいてトランジスタ T_{r1} は4端子を有している。すなわち、トランジスタ T_{r1} はバックゲート用の端子を備えている。バックゲート用端子に信号を供給することで、トランジスタ T_{r1} の閾値を制御すること等が可能となる。なお、フェーズシフタ1100におけるトランジスタ T_{r1} は少なくとも3端子を有していればよい。そこで図1Bには当該トランジスタ T_{r1} に対応して、3端子有するトランジスタ T_{r11} を有する構成例を示す。図1Bにおいて、その他の構成は図1Aと同様である。

[0054]

図1A、図1Bにおいて、トランジスタ T_{r1} あるいはトランジスタ T_{r11} のオン抵抗値が大きければ容量素子 C_1 を小さくすることができる。さらには容量素子 C_1 を省略することもできる。容量素子 C_1 を小さくする、又は省略することができると、さらにフェーズシフタ1100を小型

化することができる。

[0055]

上述したトランジスタの活性層は、シリコンであっても、酸化物半導体であってもよい。シリコンを採用すると、移動度が速いため、フェーズシフタの動作が高速になることが期待される。酸化物半導体を採用すると、上述したトランジスタにおいてオフ電流を低くすることができるため、上述したとおり容量素子を省略することも可能となる。フェーズシフタの小面積化に貢献することができる。また上述した容量素子の代わりに、上述したトランジスタのゲート容量を採用することもできる。

[0056]

上述したトランジスタの活性層にシリコンを採用する場合、活性層に酸化物半導体を有したトランジスタと比較して閾値を制御する必要性が低くなる。そのため、活性層にシリコンを有するトランジスタは、図1Bのような3端子構成とすることが可能となる。

[0057]

<変形例1>

図1A、図1Bに記載されたフェーズシフタの変形例を、それぞれ図2A、図2Bを用いて説明する。図1A、図1Bのフェーズシフタ1100に対して、図2A、図2Bのフェーズシフタ1200は、トランジスタTr2及び容量素子C2が追加された構成である。なお図2A、図2Bにおいて、図4と同じ場所の抵抗素子には図4と同じ符号を付している。

[0058]

図2Aにおいて、新たに設けられたトランジスタTr2及び容量素子C2とは、記憶素子M1として機能する。記憶素子M1は、容量素子C2に電荷等を保持することができる。記憶素子M1において、トランジスタTr2にはオフ電流が小さい酸化物半導体膜を有するトランジスタ（OSトランジスタ）を適用することが好ましい。容量素子C2の電荷等の保持時間を長くすることができるためである。

[0059]

図2Aに示すフェーズシフタ1200は、オペアンプ1021を有し、オペアンプ1021の第1の入力端子と電氣的に接続されたトランジスタTr1を有し、オペアンプ1021の第2の入力端子と電氣的に接続された、抵抗素子R2と、抵抗素子R3とを有する。トランジスタTr1のゲートは、記憶素子M1と電氣的に接続されている。記憶素子M1はトランジスタTr2と容量素子C2とを有する。トランジスタTr1のゲートはトランジスタTr2のソースまたはドレインの一方と電氣的に接続されている。トランジスタTr1のゲートは容量素子C2と電氣的に接続されている。トランジスタTr2のゲートは端子SETと電氣的に接続されている。トランジスタTr2のソースまたはドレインの他方は、端子Vresと電氣的に接続されている。

[0060]

トランジスタTr1のゲートは、記憶素子M1と電氣的に接続されている。トランジスタTr1は記憶素子M1によって制御される。記憶素子M1はトランジスタTr1をオン状態とする電位を保持することができる。保持している間、新たな信号を端子SETなどへ供給する必要がないため、フェーズシフタ1200の消費電力を削減することができる。

[0061]

トランジスタTr1のソースまたはドレインの一方はオペアンプ1021の第1の入力端子と電

氣的に接続され、他方はフェーズシフタ1200の入力端子V_{i n}と電氣的に接続されている。当該入力端子V_{i n}には抵抗素子R₂も電氣的に接続されている。抵抗素子R₃はオペアンプ1021の第2の出力端子と電氣的に接続され、且つオペアンプ1021の出力端子とも電氣的に接続されている。つまり抵抗素子R₃は帰還回路に配置されている。オペアンプ1021の出力端子はフェーズシフタ1100の出力端子V_{o u t}と等しい。

[0062]

さらに図2Aでは4端子を有するトランジスタT_{r 1}、トランジスタT_{r 2}を有する。図2Bでは3端子を有するトランジスタT_{r 1 1}、トランジスタT_{r 2 1}を有する場合を示す。その他の構成は図2Aと同様である。

[0063]

図2A、図2Bにおいて、トランジスタT_{r 1}あるいはトランジスタT_{r 1 1}のオン抵抗値が大きければ容量素子C₁を小さくすることができる。さらには容量素子C₁を省略することもできる。容量素子C₁を小さくする、又は省略することができると、さらにフェーズシフタ1200を小型化することができる。

[0064]

図2A、図2Bに示された記憶素子M₁によって、フェーズシフタ1200の消費電力を削減することが可能となる。

[0065]

<変形例2>

図2A、図2Bに記載されたフェーズシフタの変形例を、それぞれ図3A、図3Bを用いて説明する。図3A、図3Bは負帰還側の抵抗素子にもトランジスタを用いた構成例である。すなわち、図3A、図3Bのフェーズシフタ1300は、図2A、図2Bそれぞれに対してトランジスタT_{r 3}乃至トランジスタT_{r 5}及び容量素子C₃が追加されたものである。

[0066]

図3Aに示すフェーズシフタ1300は、オペアンプ1031を有し、オペアンプ1031の第1の入力端子と電氣的に接続されたトランジスタT_{r 1}を有し、オペアンプ1031の第2の入力端子と電氣的に接続された、トランジスタT_{r 3}と、トランジスタT_{r 4}とを有する。トランジスタT_{r 1}、記憶素子M₁については、図2Aと同様であるが、図3Aでは、図2Aの端子V_{r e s}を端子V_{r e s 1}とし、図2Aの端子S E Tを端子S E T 1と序数を付している。トランジスタT_{r 3}及びトランジスタT_{r 4}のゲートは、ともにトランジスタT_{r 5}のソースまたはドレインの一方と電氣的に接続されている。トランジスタT_{r 3}のソースまたはドレインの一方は、フェーズシフタ1300の入力端子V_{i n}と電氣的に接続されている。トランジスタT_{r 3}のソースまたはドレインの他方は、トランジスタT_{r 4}のソースまたはドレインの一方と電氣的に接続され、かつオペアンプ1031の第2の入力端子と電氣的に接続されている。トランジスタT_{r 4}のソースまたはドレインの他方は、フェーズシフタ1300の出力端子と電氣的に接続されている。

[0067]

トランジスタT_{r 5}のゲートは、端子S E T 2と電氣的に接続されている。トランジスタT_{r 5}のソースまたはドレインの一方は、容量素子C₃と電氣的に接続されている。トランジスタT_{r 5}のソースまたはドレインの他方は、端子V_{r e s 2}と電氣的に接続されている。

[0068]

さらに図3Aでは4端子を有するトランジスタTr1乃至Tr5を有する。図3Bでは3端子を有するトランジスタTr11、Tr21、Tr31、Tr41、Tr51を有する場合を示す。その他の構成は図3Aと同様である。

[0069]

図3A、図3Bにおいて、トランジスタTr1あるいはトランジスタTr11のオン抵抗値が大きければ容量素子C1を小さくすることができる。さらには容量素子C1を省略することもできる。容量素子C1を小さくする、又は省略することができると、さらにフェーズシフタ1300を小型化することができる。

[0070]

図3A、図3Bにおいて、トランジスタTr5あるいはトランジスタTr51のオン抵抗値が大きければ容量素子C3を小さくすることができる。さらには容量素子C3を省略することもできる。容量素子C3を小さくする、又は省略することができると、さらにフェーズシフタ1300を小型化することができる。

[0071]

図3A、図3Bに示されたフェーズシフタ1300は適用可能な周波数帯を広げることができる。

[0072]

<半導体装置の構造>

半導体装置の断面構造の一部を図5に示す。図5に示す半導体装置は、トランジスタ550と、トランジスタ500と、容量素子600と、を有し、これらが順に積層している例であって、このような積層構造によってフェーズシフタ等の半導体装置を小型化することができる。トランジスタ500はバックゲート端子として機能する導電体592と、ゲート端子として機能する導電体593を有する。バックゲート端子として機能する導電体592は省略することが可能である。

[0073]

上述したオペアンプは活性層にシリコンを有するトランジスタ550を有し、トランジスタTr1乃至Tr5は活性層に酸化物半導体を有するトランジスタ500を有することができる。少なくともオペアンプが有するトランジスタ550は、トランジスタ500と重なる領域を有する。そのため、フェーズシフタを小型化することができる。また上述した容量素子C1乃至C3は容量素子600を有することができる。容量素子600の面積縮小によって、フェーズシフタのさらなる小型化を達成できる。

[0074]

トランジスタ500は、活性層に酸化物半導体を有しており、OSトランジスタと称することができる。トランジスタ500は、オフ電流が極めて少ない。よって、トランジスタ500を介して記憶ノードに書き込まれたデータ電圧又は電荷について、当該記憶ノードに長期間保持することが可能となる。図2Aおよび図2Bに示したフェーズシフタにおいては、容量素子C2を備えた記憶素子M1に、上記OSトランジスタの効果を適用することで、容量素子C2にデータ電圧又は電荷を長期間保持することが可能となる。フェーズシフタ等の半導体装置の消費電力を低減することができる。

[0075]

トランジスタ550は、基板311上に設けられ、導電体316、絶縁体315、基板311の一部からなる半導体領域313、低抵抗領域314a、および低抵抗領域314bを有する。導電

体316はトランジスタ550のゲートとして機能する。絶縁体315はトランジスタ550のゲート絶縁層として機能する。半導体領域313はチャネル形成領域として機能する。低抵抗領域314a、および低抵抗領域314bはそれぞれ、ソース領域またはドレイン領域の一方及び他方として機能する。トランジスタ550は活性層にシリコンを有しており、OSトランジスタよりも移動度が高いものであり、オペアンプの高速動作に貢献できる。

[0076]

<各トランジスタの変形例>

図7A乃至図7Bには、上記トランジスタ500の変形例を示し、図7Cには、上記トランジスタ550の変形例を示す。図7Aはトランジスタ500のチャネル長方向の断面図であり、図7Bはトランジスタ500のチャネル幅方向の断面図である。

[0077]

図7Cはトランジスタ550のチャネル幅方向の断面図である。トランジスタ550は、半導体領域313の上部が絶縁体315を介して導電体316に覆われている。いわゆるFin型となっている。このように、トランジスタ550をFin型とすることにより、実効上のチャネル幅が増大することによりトランジスタ550のオン特性を向上させることができる。また、ゲート電極からの電界の寄与を高くすることができるため、トランジスタ550のオフ特性を向上させることができる。オン特性向上又はオフ特性向上は、オペアンプの高速動作に貢献できる。

[0078]

なお、トランジスタ550において極性はpチャネル型のトランジスタ、あるいはnチャネル型のトランジスタのいずれでもよい。

[0079]

半導体領域313は、半導体材料として単結晶シリコンを含むことが好ましい。または、Ge（ゲルマニウム）、SiGe（シリコンゲルマニウム）、GaAs（ガリウムヒ素）、GaAlAs（ガリウムアルミニウムヒ素）などを有する材料で形成してもよい。結晶格子に応力を与え、格子間隔を変化させることで有効質量を制御したシリコンを用いた構成としてもよい。またはGaAsとGaAlAs等を用いることで、トランジスタ550を高電子移動度トランジスタ（HEMT）としてもよい。

[0080]

低抵抗領域314a、および低抵抗領域314bは、上述した半導体領域313に適用される半導体材料に、ヒ素、リンなどのn型の導電性を付与する元素、またはホウ素などのp型の導電性を付与する元素を添加させて得ることができる。上記元素の添加により、低抵抗化を図ることができる。

[0081]

ゲート電極として機能する導電体316は、ヒ素、リンなどのn型の導電性を付与する元素、もしくはホウ素などのp型の導電性を付与する元素を含むシリコンなどの半導体材料、金属材料、合金材料、または金属酸化物材料などの導電性材料を用いることができる。

[0082]

なお、導電体の材料によって仕事関数が決まるため、当該導電体の材料を選択することで、トランジスタ550のしきい値電圧を制御することができる。しきい値電圧を制御するためには、導電体316として窒化チタンや窒化タンタルなどの窒化物導電体材料を用いることが好ましい。さら

に導電性と埋め込み性を両立するために導電体316にタングステンやアルミニウムなどの金属材料を積層として用いることが好ましく、タングステンを用いることは耐熱性の点でさらに好ましい。

[0083]

トランジスタ550は、SOI (Silicon on Insulator) 基板などを用いて形成してもよい。

[0084]

また、SOI基板としては、鏡面研磨ウエハに酸素イオンを注入した後、高温加熱することにより、表面から一定の深さに酸化層を形成させるとともに、表面層に生じた欠陥を消滅させて形成されたSIMOX (Separation by Implanted Oxygen) 基板や、水素イオン注入により形成された微小ボイドの熱処理による成長を利用して半導体基板を劈開するスマートカット法、ELTRAN法 (登録商標: Epitaxial Layer Transfer) などを用いて形成されたSOI基板を用いてもよい。単結晶基板を用いて形成されたトランジスタは、チャネル形成領域に単結晶半導体を有する。

[0085]

なお、図7Cに示すトランジスタ550は一例であり、その構成に限定されず、回路構成や駆動方法に応じて適切なトランジスタを用いればよい。

[0086]

例えば、半導体装置をOSトランジスタのみで構成し、且つ単極性回路 (nチャネル型トランジスタのみ、などと同極性のトランジスタを意味する) とする場合、トランジスタ550の構成を、トランジスタ500と同様な構成としてもよい。図6にトランジスタ550、トランジスタ500を共にOSトランジスタとし、単極性回路を構成した例を示す。なお、トランジスタ500の詳細については後述する。

[0087]

図5や図6において、トランジスタ550を覆って、絶縁体320、絶縁体322、絶縁体324、および絶縁体326が順に積層して設けられている。各絶縁体は、その上下に配置された導電体同士の絶縁性を保つために配置される。

[0088]

絶縁体320、絶縁体322、絶縁体324、および絶縁体326として、例えば、酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、窒化シリコン、酸化アルミニウム、酸化窒化アルミニウム、窒化酸化アルミニウム、窒化アルミニウムなどを用いればよい。

[0089]

なお、本明細書中において、酸化窒化シリコンとは、その組成として窒素よりも酸素の含有量が多い材料を指し、窒化酸化シリコンとは、その組成として、酸素よりも窒素の含有量が多い材料を示す。また、本明細書中において、酸化窒化アルミニウムとは、その組成として窒素よりも酸素の含有量が多い材料を指し、窒化酸化アルミニウムとは、その組成として、酸素よりも窒素の含有量が多い材料を示す。

[0090]

絶縁体322は、その下方に設けられるトランジスタ550などによって生じる段差を平坦化する平坦化膜としての機能を有していてもよい。例えば、絶縁体322の上面は、平坦性を高めるために化学機械研磨 (CMP) 法等を用いた平坦化処理により平坦化されていてもよい。

[0091]

また、絶縁体324には、基板311、またはトランジスタ550などから、トランジスタ500及びトランジスタ500が設けられる領域へ水素や不純物が拡散しないようなバリア性の高い材料を有するとよい。

[0092]

水素に対するバリア性を有する膜の一例として、例えば、CVD法で形成した窒化シリコンを用いることができる。ここで、トランジスタ500等の酸化物半導体を有するトランジスタへ、水素が拡散すると、当該トランジスタの素子特性が低下する場合がある。したがって、トランジスタ500と、トランジスタ550との間に、水素の拡散を抑制するための膜、つまりバリア性の高い膜を用いることが好ましい。

[0093]

水素の拡散を抑制する膜とは、水素の脱離量が少ない膜と考えてもよい。水素の脱離量は、昇温脱離ガス分析法(TDS)を用いて分析することができる。例えば、絶縁体324の水素の脱離量について、TDS分析に基づいて好ましい量を検討すると、水素原子に換算した脱離量が、絶縁体324の面積当たりに換算して、 $10 \times 10^{15} \text{ atoms/cm}^2$ 以下、好ましくは $5 \times 10^{15} \text{ atoms/cm}^2$ 以下であればよい。バリア性の高い膜となっていることがわかる。なお、上記TDS分析の際、絶縁体324の膜の表面温度が50℃から500℃の範囲とする。

[0094]

なお、絶縁体326は、絶縁体324よりも誘電率が低いことが好ましい。誘電率が低い材料を層間膜とすることで、配線間に生じる寄生容量を低減することができるからである。絶縁体326の比誘電率は、絶縁体324の比誘電率の0.7倍以下が好ましく、0.6倍以下がより好ましい。例えば、絶縁体326の比誘電率は4未満、好ましくは3未満がよい。

[0095]

また、絶縁体320、絶縁体322、絶縁体324、および絶縁体326には導電体328、および導電体330等が埋め込まれている。導電体328、導電体330は、プラグと称することができる。導電体328、導電体330を介して、トランジスタ550とトランジスタ500との電気的な接続、トランジスタ550と容量素子600との電気的な接続を可能とする。電気的な接続を可能にするという点から、導電体328、導電体330は、配線又は配線の一部の機能を奏していることがわかる。

[0096]

各プラグ、および配線(導電体328、導電体330等)の材料としては、金属材料、合金材料、金属窒化物材料、または金属酸化物材料などの導電性材料を、単層または積層して用いることができる。さらに耐熱性と導電性を両立するタングステンやモリブデンなどの高融点材料を用いることが好ましい。または、アルミニウムや銅などの低抵抗導電性材料で形成することが好ましい。低抵抗導電性材料を用いることで配線抵抗を低くすることができる。各プラグ、および配線(導電体328、導電体330等)は、高融点材料と低抵抗導電性材料との積層構造を有すると好ましい。

[0097]

絶縁体326、および導電体330上に、配線層を設けてもよい。例えば、図5では、絶縁体350、絶縁体352、および絶縁体354が順に積層して設けられている。また、絶縁体350、絶縁体352、および絶縁体354には、導電体356が形成されている。導電体356は、トラ

ンジスタ550と接続するプラグ、または配線としての機能を有する。なお導電体356は、導電体328、および導電体330と同様の材料を用いて設けることができる。

[0098]

なお、絶縁体350は、絶縁体324と同様に、水素に対するバリア性を有する絶縁体を用いることが好ましい。また、導電体356は、水素に対するバリア性を有する導電体を含むことが好ましい。特に、水素に対するバリア性を有する絶縁体350が有する開口部に、水素に対するバリア性を有する導電体が形成される。当該構成により、トランジスタ550とトランジスタ500とは、バリア層により分離された別の領域に配置されたと考えることができ、トランジスタ550及びトランジスタ550の近傍領域からトランジスタ500、特にトランジスタ500が有する酸化物半導体膜への水素の拡散を抑制することができる。

[0099]

なお、水素に対するバリア性を有する導電体としては、例えば、窒化タンタル等を用いるとよい。また、窒化タンタルと導電性が高いタングステンを積層することで、配線としての導電性を保持したまま、トランジスタ550からの水素の拡散を抑制することができる。この場合、水素に対するバリア性を有する窒化タンタル層が、水素に対するバリア性を有する絶縁体350と接する構成であることが好ましい。水素に対するバリア性が高まるためである。

[0100]

絶縁体354、および導電体356上に、配線層を設けてもよい。例えば、図5では、絶縁体360、絶縁体362、および絶縁体364が順に積層して設けられている。また、絶縁体360、絶縁体362、および絶縁体364には、導電体366が形成されている。導電体366は、プラグまたは配線としての機能を有する。なお導電体366は、導電体328、および導電体330と同様の材料を用いて設けることができる。

[0101]

なお、例えば、絶縁体360は、絶縁体324と同様に、水素に対するバリア性を有する絶縁体を用いることが好ましい。また、導電体366は、水素に対するバリア性を有する導電体を含むことが好ましい。特に、水素に対するバリア性を有する絶縁体360が有する開口部に、水素に対するバリア性を有する導電体が形成される。当該構成により、トランジスタ550とトランジスタ500とは、バリア層により分離することができ、トランジスタ550からトランジスタ500への水素の拡散を抑制することができる。

[0102]

絶縁体364、および導電体366上に、配線層を設けてもよい。例えば、図5では、絶縁体370、絶縁体372、および絶縁体374が順に積層して設けられている。また、絶縁体370、絶縁体372、および絶縁体374には、導電体376が形成されている。導電体376は、プラグまたは配線としての機能を有する。なお導電体376は、導電体328、および導電体330と同様の材料を用いて設けることができる。

[0103]

なお、例えば、絶縁体370は、絶縁体324と同様に、水素に対するバリア性を有する絶縁体を用いることが好ましい。また、導電体376は、水素に対するバリア性を有する導電体を含むことが好ましい。特に、水素に対するバリア性を有する絶縁体370が有する開口部に、水素に対するバリア性を有する導電体が形成される。当該構成により、トランジスタ550とトランジスタ5

00とは、バリア層により分離することができ、トランジスタ550からトランジスタ500への水素の拡散を抑制することができる。

[0104]

絶縁体374、および導電体376上に、配線層を設けてもよい。例えば、図5では、絶縁体380、絶縁体382、および絶縁体384が順に積層して設けられている。また、絶縁体380、絶縁体382、および絶縁体384には、導電体386が形成されている。導電体386は、プラグまたは配線としての機能を有する。なお導電体386は、導電体328、および導電体330と同様の材料を用いて設けることができる。

[0105]

プラグを構成する各層は、何層配置してもよい。

[0106]

なお、例えば、絶縁体380は、絶縁体324と同様に、水素に対するバリア性を有する絶縁体を用いることが好ましい。また、導電体386は、水素に対するバリア性を有する導電体を含むことが好ましい。特に、水素に対するバリア性を有する絶縁体380が有する開口部に、水素に対するバリア性を有する導電体が形成される。当該構成により、トランジスタ550とトランジスタ500とは、バリア層により分離することができ、トランジスタ550からトランジスタ500への水素の拡散を抑制することができる。

[0107]

上記において、導電体356を含む配線層、導電体366を含む配線層、導電体376を含む配線層、および導電体386を含む配線層、について説明したが、導電体356を含む配線層が4層積層された構成と同じ構成と考えることができる。導電体356を含む配線層と同様の配線層を4層以上にすることで、上記バリア性を高めることができる。一方、半導体装置は上記積層構造等に限られるものではない。たとえば導電体356を含む配線層と同様の配線層を3層以下にしてもよい。積層数が少なくなることによって低コスト化を達成することができる。

[0108]

絶縁体384上には絶縁体510、絶縁体512、絶縁体514、および絶縁体516が、順に積層して設けられている。絶縁体510、絶縁体512、絶縁体514、および絶縁体516のいずれかは、酸素や水素に対してバリア性のある物質を用いることが好ましい。

[0109]

例えば、絶縁体510、および絶縁体514には、例えば、基板311、またはトランジスタ550を設ける領域などから、トランジスタ500を設ける領域に、水素や不純物が拡散するのを抑制するバリア性を有する膜を用いることが好ましい。したがって、絶縁体324と同様の材料を用いることができる。

[0110]

水素に対するバリア性を有する膜の一例として、CVD法で形成した窒化シリコンを用いることができる。ここで、トランジスタ500等の酸化物半導体を有する半導体素子に、水素が拡散することで、当該半導体素子の特性が低下する場合がある。したがって、トランジスタ500と、トランジスタ550との間に、水素の拡散を抑制する膜を用いることが好ましい。

[0111]

また、水素に対するバリア性を有する膜として、例えば、絶縁体510、および絶縁体514に

は、酸化アルミニウム、酸化ハフニウム、酸化タンタルなどの金属酸化物を用いることが好ましい。

[0112]

特に、酸化アルミニウムは、酸素、およびトランジスタの電気特性の変動要因となる水素、水分などの不純物、の両方に対して膜を透過させない遮断効果が高い。したがって、酸化アルミニウムは、トランジスタの作製工程中および作製後において、水素、水分などの不純物のトランジスタ500への混入を防止することができる。また、トランジスタ500を構成する酸化物からの酸素の放出を抑制することができる。そのため、トランジスタ500に対する保護膜として用いることに適している。

[0113]

また、例えば、絶縁体512、および絶縁体516には、絶縁体320と同様の材料を用いることができる。また、これらの絶縁体に、比較的誘電率が低い材料を適用することで、配線間に生じる寄生容量を低減することができる。例えば、絶縁体512、および絶縁体516として、酸化シリコン膜や酸化窒化シリコン膜などを用いることができる。

[0114]

また、絶縁体510、絶縁体512、絶縁体514、および絶縁体516には、導電体518、およびトランジスタ500を構成する導電体（例えば、導電体503）等が埋め込まれている。なお、導電体518は、容量素子600、またはトランジスタ550と接続するプラグ、または配線としての機能を有する。導電体518は、導電体328、および導電体330と同様の材料を用いて設けることができる。

[0115]

特に、絶縁体510、および絶縁体514と接する領域の導電体518は、酸素、水素、および水に対するバリア性を有する導電体であることが好ましい。当該構成により、トランジスタ550とトランジスタ500とは、酸素、水素、および水に対するバリア性を有する層で、分離することができ、トランジスタ550からトランジスタ500への水素の拡散を抑制することができる。

[0116]

絶縁体516の上方には、トランジスタ500が設けられている。

[0117]

図7Aおよび図7Bに示すように、トランジスタ500は、絶縁体514および絶縁体516に埋め込まれるように配置された導電体503と、絶縁体516および導電体503の上に配置された絶縁体520と、絶縁体520の上に配置された絶縁体522と、絶縁体522の上に配置された絶縁体524と、絶縁体524の上に配置された酸化物530aと、酸化物530aの上に配置された酸化物530bと、酸化物530b上に互いに離れて配置された導電体542aおよび導電体542bと、導電体542aおよび導電体542b上に配置され、導電体542aと導電体542bの間に重畳して開口が形成された絶縁体580と、開口の底面および側面に配置された絶縁体545と、絶縁体545の形成面に配置された導電体560と、を有する。

[0118]

また、図7Aおよび図7Bに示すように、酸化物530a、酸化物530b、導電体542a、および導電体542bと、絶縁体580の間に絶縁体544が配置されることが好ましい。また、図7Aおよび図7Bに示すように、導電体560は、絶縁体545の内側に設けられた導電体560aと、導電体560aの内側に埋め込まれるように設けられた導電体560bと、を有すること

が好ましい。また、図7 Aおよび図7 Bに示すように、絶縁体580、導電体560、および絶縁体545の上に絶縁体574が配置されることが好ましい。

[0119]

なお、本明細書などにおいて、酸化物530 a、および酸化物530 bをまとめて酸化物530 という場合がある。

[0120]

なお、トランジスタ500では、酸化物530 a、および酸化物530 bの2層を積層する構成について示しているが、本発明はこれに限られるものではない。例えば、酸化物530 bの単層、または3層以上の積層構成を設ける構成にしてもよい。

[0121]

また、トランジスタ500では、導電体560を2層の積層構成として示しているが、本発明はこれに限られるものではない。例えば、導電体560が、単層構成であってもよいし、3層以上の積層構成であってもよい。また、図5、図6、および図7 Aに示すトランジスタ500は一例であり、その構成に限定されず、回路構成や駆動方法などに応じて適切なトランジスタを用いればよい。

[0122]

ここで、導電体560は、トランジスタのゲート電極として機能し、導電体542 aおよび導電体542 bは、それぞれソース電極またはドレイン電極として機能する。上記のように、導電体560は、絶縁体580の開口に埋め込まれるように形成される。当該開口は導電体542 aと導電体542 bに挟まれた領域に形成することができる。導電体560、導電体542 aおよび導電体542 bの配置は、絶縁体580の開口に対して、自己整合的に選択することができる。つまり、トランジスタ500において、ゲート電極を、ソース電極とドレイン電極の間に、自己整合的に配置させることができる。よって、導電体560を位置合わせのマージンを設けることなく形成することができるので、トランジスタ500の占有面積の縮小を図ることができる。これにより、半導体装置の微細化、高集積化を図ることができる。

[0123]

さらに、導電体560が、導電体542 aと導電体542 bの間の領域に自己整合的に形成されるので、導電体560は、導電体542 aまたは導電体542 bと重畳する領域を有さない。これにより、導電体560と導電体542 aおよび導電体542 bとの間に形成される寄生容量を低減することができる。よって、トランジスタ500のスイッチング速度を向上させ、フェーズシフタにおいて高い周波数特性を有せしめることができる。

[0124]

導電体560は、第1ゲート（トップゲートともいう）電極として機能する場合がある。また、導電体503は、第2ゲート（ボトムゲートともいう）電極として機能する場合がある。その場合、導電体503に印加する電位を、導電体560に印加する電位と、連動させず、独立して変化させることで、トランジスタ500のしきい値電圧を制御することができる。特に、導電体503に負の電位を印加することにより、トランジスタ500のしきい値電圧をより大きくし、オフ電流を低減することが可能となる。したがって、導電体503に負の電位を印加したほうが、印加しない場合よりも、導電体560に印加する電位が0 Vのときのドレイン電流を小さくすることができる。

[0125]

導電体503は、酸化物530、および導電体560と、重なるように配置する。これにより、

導電体560、および導電体503に電位を印加した場合、導電体560から生じる電界と、導電体503から生じる電界と、がつながり、酸化物530に形成されるチャネル形成領域を覆うことができる。

[0126]

本明細書等において、一対のゲート電極（第1のゲート電極、および第2のゲート電極）の電界によって、チャネル形成領域を電氣的に取り囲むトランジスタの構成を、*surrounded channel*（*S-channel*）構成とよぶ。また、本明細書等で開示する*S-channel*構成は、*Fin*型構成およびプレーナ型構成とは異なる。*S-channel*構成を採用することで、短チャネル効果に対する耐性を高める、別言すると短チャネル効果が発生し難いトランジスタとすることができる。

[0127]

また、導電体503は、導電体518と同様の構成であり、絶縁体514および絶縁体516の開口の内壁に接して導電体503aが形成され、さらに内側に導電体503bが形成されている。なお、トランジスタ500では、導電体503aおよび導電体503bを積層する構成について示しているが、本発明はこれに限られるものではない。例えば、導電体503は、単層、または3層以上の積層構成として設ける構成にしてもよい。

[0128]

ここで、導電体503aは、水素原子、水素分子、水分子、銅原子などの不純物の拡散を抑制する機能、上記不純物が透過しにくい機能を有する導電性材料を用いることが好ましい。または、酸素（例えば、酸素原子、酸素分子などの少なくとも一）の拡散を抑制する機能、上記酸素が透過しにくい機能を有する導電性材料を用いることが好ましい。なお、本明細書において、不純物、または酸素の拡散を抑制する機能とは、上記不純物、または上記酸素のいずれか一または、すべての拡散を抑制する機能とする。

[0129]

例えば、導電体503aが酸素の拡散を抑制する機能を持つことにより、導電体503bが酸化して導電率が低下することを抑制することができる。

[0130]

また、導電体503が配線の機能を兼ねる場合、導電体503bは、タングステン、銅、またはアルミニウムを主成分とする、導電性が高い導電性材料を用いることが好ましい。なお、本実施の形態では導電体503を導電体503aと導電体503bの積層で図示したが、導電体503は単層構成であってもよい。

[0131]

絶縁体520、絶縁体522、および絶縁体524は、第2のゲート絶縁膜としての機能を有する。

[0132]

ここで、酸化物530と接する絶縁体524は、化学量論的組成を満たす酸素よりも多くの酸素を含む絶縁体を用いることが好ましい。当該酸素は、加熱により膜中から放出されやすい。本明細書などでは、加熱により放出される酸素を「過剰酸素」と呼ぶ場合がある。つまり、絶縁体524には、過剰酸素を含む領域（「過剰酸素領域」ともいう。）が形成されていることが好ましい。このような過剰酸素を含む絶縁体を酸化物530に接して設けることにより、酸化物530中の酸素

欠損 (V_o : oxygen vacancy とともいう) を低減し、トランジスタ 500 の信頼性を向上させることができる。なお、酸化物 530 中の酸素欠損に水素が入った場合、当該欠陥 (以下、 V_oH と呼ぶ場合がある。) はドナーとして機能し、キャリアである電子が生成されることがある。また、水素の一部が金属原子と結合する酸素と結合して、キャリアである電子を生成する場合がある。従って、水素が多く含まれている酸化物半導体を用いたトランジスタは、ノーマリーオン特性となりやすい。また、酸化物半導体中の水素は、熱、電界などのストレスによって動きやすいため、酸化物半導体に多くの水素が含まれると、トランジスタの信頼性が悪化する恐れもある。本発明の一態様においては、酸化物 530 中の V_oH をできる限り低減し、高純度真性または実質的に高純度真性にすることが好ましい。このように、 V_oH が十分低減された酸化物半導体を得るには、酸化物半導体中の水分、水素などの不純物を除去すること (「脱水」または「脱水素化处理」ともいう。) と、酸化物半導体に酸素を供給して酸素欠損を補填すること (「加酸素化处理」ともいう。) が重要である。 V_oH などの不純物が十分に低減された酸化物半導体をトランジスタのチャネル形成領域に用いることで、安定した電気特性を付与することができる。

[0133]

絶縁体 524 は、酸素放出しやすくするため表面がエッチングされていてもよい。酸化物半導体をパターニングする際に、上記表面が削れることがあり、絶縁体 524 表面がオーバーエッチされていると称することがある。

[0134]

過剰酸素領域を有する絶縁体として、具体的には、加熱により一部の酸素が脱離する酸化物材料を用いることが好ましい。加熱により酸素を脱離する酸化物とは、TDS (Thermal Desorption Spectroscopy) 分析にて、酸素原子に換算しての酸素の脱離量が $1.0 \times 10^{18} \text{ atoms/cm}^3$ 以上、好ましくは $1.0 \times 10^{19} \text{ atoms/cm}^3$ 以上、さらに好ましくは $2.0 \times 10^{19} \text{ atoms/cm}^3$ 以上、または $3.0 \times 10^{20} \text{ atoms/cm}^3$ 以上である酸化物膜である。なお、上記 TDS 分析時における膜の表面温度としては 100°C 以上 700°C 以下、または 100°C 以上 400°C 以下の範囲とする。

[0135]

また、上記過剰酸素領域を有する絶縁体と、酸化物 530 と、を接して加熱処理、マイクロ波処理、または RF 処理のいずれか一または複数の処理を行っても良い。当該処理を行うことで、酸化物 530 中の水、または水素を除去することができる。例えば、酸化物 530 において、 V_oH の結合が切断される反応が起きる、別言すると「 $V_oH \rightarrow V_o + H$ 」という反応が起きて、脱水素化することができる。このとき発生した水素の一部は、酸素と結合して H_2O として、酸化物 530、または酸化物 530 近傍の絶縁体から除去される場合がある。また、水素の一部は、導電体 542 a および導電体 542 b にゲッターリングされる場合がある。

[0136]

また、上記マイクロ波処理は、例えば、高密度プラズマを発生させる電源を有する装置、または、基板側に RF を印加する電源を有する装置を用いると好適である。例えば、酸素を含むガスを用い、且つ高密度プラズマを用いることより、高密度の酸素ラジカルを生成することができ、基板側に RF を印加することで、高密度プラズマによって生成された酸素ラジカルを、効率よく酸化物 530、または酸化物 530 近傍の絶縁体中に導入することができる。また、上記マイクロ波処理は、圧力を 133 Pa 以上、好ましくは 200 Pa 以上、さらに好ましくは 400 Pa 以上とすればよい。

また、マイクロ波処理を行う装置内に導入するガスとしては、例えば、酸素と、アルゴンとを用い、酸素流量比 ($O_2 / (O_2 + Ar)$) が 50% 以下、好ましくは 10% 以上 30% 以下で行うとよい。

[0137]

また、トランジスタ 500 の作製工程中において、酸化物 530 の表面が露出した状態で、加熱処理を行うと好適である。当該加熱処理は、例えば、100℃ 以上 450℃ 以下、より好ましくは 350℃ 以上 400℃ 以下で行えばよい。なお、加熱処理は、窒素ガスもしくは不活性ガスの雰囲気、または酸化性ガスを 10 ppm 以上、1% 以上、もしくは 10% 以上含む雰囲気で行う。例えば、加熱処理は酸素雰囲気で行うことが好ましい。これにより、酸化物 530 に酸素を供給して、酸素欠損 (V_O) の低減を図ることができる。また、加熱処理は減圧状態で行ってもよい。または、加熱処理は、窒素ガスもしくは不活性ガスの雰囲気で行った後に、脱離した酸素を補うために、酸化性ガスを 10 ppm 以上、1% 以上、または 10% 以上含む雰囲気で行ってもよい。または、酸化性ガスを 10 ppm 以上、1% 以上、または 10% 以上含む雰囲気で行った後に、連続して窒素ガスもしくは不活性ガスの雰囲気で行った後でもよい。

[0138]

なお、酸化物 530 に加酸素化処理を行うことで、酸化物 530 中の酸素欠損を、供給された酸素により修復させる、別言すると「 $V_O + O \rightarrow null$ 」という反応を促進させることができる。さらに、酸化物 530 中に残存した水素に供給された酸素が反応することで、当該水素を H_2O として除去する（脱水化する）ことができる。これにより、酸化物 530 中に残存していた水素が酸素欠損に再結合して V_OH が形成されるのを抑制することができる。

[0139]

また、絶縁体 524 が、過剰酸素領域を有する場合、絶縁体 522 は、酸素（例えば、酸素原子、酸素分子など）の拡散を抑制する機能を有する（上記酸素が透過しにくい）ことが好ましい。

[0140]

絶縁体 522 が、酸素や不純物の拡散を抑制する機能を有することで、酸化物 530 が有する酸素は、絶縁体 520 側へ拡散することがなく、好ましい。また、導電体 503 が、絶縁体 524 や、酸化物 530 が有する酸素と反応することを抑制することができる。

[0141]

絶縁体 522 は、例えば、酸化アルミニウム、酸化ハフニウム、アルミニウムおよびハフニウムを含む酸化物（ハフニウムアルミネート）、酸化タンタル、酸化ジルコニウム、チタン酸ジルコン酸鉛 (PZT)、チタン酸ストロンチウム ($SrTiO_3$)、または $(Ba, Sr)TiO_3$ (BST) などのいわゆる $h i g h - k$ 材料を含む絶縁体を単層または積層で用いることが好ましい。トランジスタの微細化、および高集積化が進むと、ゲート絶縁膜の薄膜化により、リーク電流などの問題が生じる場合がある。ゲート絶縁膜として機能する絶縁体に $h i g h - k$ 材料を用いることで、物理膜厚を保ちながら、トランジスタ動作時のゲート電位の低減が可能となる。

[0142]

特に、不純物、および酸素などの拡散を抑制する機能を有する（上記酸素が透過しにくい）絶縁性材料であるアルミニウム、ハフニウムの一方または双方の酸化物を含む絶縁体を用いるとよい。アルミニウム、ハフニウムの一方または双方の酸化物を含む絶縁体として、酸化アルミニウム、酸化ハフニウム、アルミニウムおよびハフニウムを含む酸化物（ハフニウムアルミネート）などを用いることが好ましい。このような材料を用いて絶縁体 522 を形成した場合、絶縁体 522 は、酸

化物530からの酸素の放出や、トランジスタ500の周辺部から酸化物530への水素等の不純物の混入を抑制する層として機能する。

[0143]

または、これらの絶縁体に、例えば、酸化アルミニウム、酸化ビスマス、酸化ゲルマニウム、酸化ニオブ、酸化シリコン、酸化チタン、酸化タングステン、酸化イットリウム、酸化ジルコニウムを添加してもよい。またはこれらの絶縁体を窒化処理してもよい。上記の絶縁体に酸化シリコン、酸化窒化シリコンまたは窒化シリコンを積層して用いてもよい。

[0144]

また、絶縁体520は、熱的に安定していることが好ましい。例えば、酸化シリコンおよび酸化窒化シリコンは、熱的に安定であるため、好適である。また、high-k材料の絶縁体を酸化シリコン、または酸化窒化シリコンと組み合わせることで、熱的に安定かつ比誘電率の高い積層構成の絶縁体520を得ることができる。

[0145]

なお、図7Aおよび図7Bのトランジスタ500では、3層の積層構成からなる第2のゲート絶縁膜として、絶縁体520、絶縁体522、および絶縁体524が図示されているが、第2のゲート絶縁膜は、単層、2層、または4層以上の積層構成を有していてもよい。その場合、同じ材料からなる積層構成に限定されず、異なる材料からなる積層構成でもよい。

[0146]

トランジスタ500は、チャネル形成領域を含む酸化物530に、酸化物半導体として機能する金属酸化物を用いる。例えば、酸化物530として、In-M-Zn酸化物（元素Mは、アルミニウム、ガリウム、イットリウム、銅、バナジウム、ベリリウム、ホウ素、チタン、鉄、ニッケル、ゲルマニウム、ジルコニウム、モリブデン、ランタン、セリウム、ネオジウム、ハフニウム、タンタル、タングステン、またはマグネシウムなどから選ばれた一種、または複数種）等の金属酸化物を用いるとよい。

[0147]

酸化物半導体として機能する金属酸化物の形成は、スパッタリング法で行なってもよいし、ALD (Atomic Layer Deposition) 法で行なってもよい。なお、酸化物半導体として機能する金属酸化物については、他の実施の形態で詳細に説明する。

[0148]

また、酸化物530においてチャネル形成領域にとして機能する金属酸化物は、バンドギャップが2 eV以上、好ましくは2.5 eV以上のものを用いることが好ましい。このように、バンドギャップの大きい金属酸化物を用いることで、トランジスタのオフ電流を低減することができる。

[0149]

酸化物530は、酸化物530b下に酸化物530aを有することで、酸化物530aよりも下方に形成された構成物から、酸化物530bへの不純物の拡散を抑制することができる。

[0150]

なお、酸化物530は、各金属原子の原子数比が異なる複数の酸化物層の積層構成を有することが好ましい。具体的には、酸化物530aに用いる金属酸化物において、構成元素中の元素Mの原子数比が、酸化物530bに用いる金属酸化物における、構成元素中の元素Mの原子数比より、大きいことが好ましい。また、酸化物530aに用いる金属酸化物において、Inに対する元素Mの

原子数比が、酸化物 530b に用いる金属酸化物における、In に対する元素Mの原子数比より大きいことが好ましい。また、酸化物 530b に用いる金属酸化物において、元素Mに対する In の原子数比が、酸化物 530a に用いる金属酸化物における、元素Mに対する In の原子数比より大きいことが好ましい。

[0151]

また、酸化物 530a の伝導帯下端のエネルギーが、酸化物 530b の伝導帯下端のエネルギーより高くなることが好ましい。また、言い換えると、酸化物 530a 電子親和力が、酸化物 530b の電子親和力より小さいことが好ましい。

[0152]

ここで、酸化物 530a および酸化物 530b の接合部において、伝導帯下端のエネルギー準位はなだらかに変化する。換言すると、酸化物 530a および酸化物 530b の接合部における伝導帯下端のエネルギー準位は、連続的に変化または連続接合するともいうことができる。このようにするためには、酸化物 530a と酸化物 530b との界面において形成される混合層の欠陥準位密度を低くするとよい。

[0153]

具体的には、酸化物 530a と酸化物 530b が、酸素以外に共通の元素を有する（主成分とする）ことで、欠陥準位密度が低い混合層を形成することができる。例えば、酸化物 530b が In-Ga-Zn 酸化物の場合、酸化物 530a として、In-Ga-Zn 酸化物、Ga-Zn 酸化物、酸化ガリウムなどを用いるとよい。

[0154]

このとき、キャリアの主たる経路は酸化物 530b となる。酸化物 530a を上述の構成とすることで、酸化物 530a と酸化物 530b との界面における欠陥準位密度を低くすることができる。そのため、界面散乱によるキャリア伝導への影響が小さくなり、トランジスタ 500 は高いオン電流を得られる。

[0155]

酸化物 530b 上には、ソース電極、およびドレイン電極として機能する導電体 542a、および導電体 542b が設けられる。導電体 542a、および導電体 542b としては、アルミニウム、クロム、銅、銀、金、白金、タンタル、ニッケル、チタン、モリブデン、タングステン、ハフニウム、バナジウム、ニオブ、マンガン、マグネシウム、ジルコニウム、ベリリウム、インジウム、ルテニウム、イリジウム、ストロンチウム、ランタンから選ばれた金属元素、または上述した金属元素を成分とする合金か、上述した金属元素を組み合わせた合金等を用いることが好ましい。例えば、窒化タンタル、窒化チタン、タングステン、チタンとアルミニウムを含む窒化物、タンタルとアルミニウムを含む窒化物、酸化ルテニウム、窒化ルテニウム、ストロンチウムとルテニウムを含む酸化物、ランタンとニッケルを含む酸化物などを用いることが好ましい。また、窒化タンタル、窒化チタン、チタンとアルミニウムを含む窒化物、タンタルとアルミニウムを含む窒化物、酸化ルテニウム、窒化ルテニウム、ストロンチウムとルテニウムを含む酸化物、ランタンとニッケルを含む酸化物は、酸化しにくい導電性材料、または、酸素を吸収しても導電性を維持する材料であるため、好ましい。更に、窒化タンタルなどの金属窒化物膜は、水素または酸素に対するバリア性があるため好ましい。

[0156]

また、図7Aでは、導電体542a、および導電体542bを単層構成として示したが、2層以上の積層構成としてもよい。例えば、窒化タンタル膜とタングステン膜を積層するとよい。また、チタン膜とアルミニウム膜を積層してもよい。また、タングステン膜上にアルミニウム膜を積層する二層構成、銅-マグネシウム-アルミニウム合金膜上に銅膜を積層する二層構成、チタン膜上に銅膜を積層する二層構成、タングステン膜上に銅膜を積層する二層構成としてもよい。

[0157]

また、チタン膜または窒化チタン膜と、そのチタン膜または窒化チタン膜上に重ねてアルミニウム膜または銅膜を積層し、さらにその上にチタン膜または窒化チタン膜を形成する三層構成、モリブデン膜または窒化モリブデン膜と、そのモリブデン膜または窒化モリブデン膜上に重ねてアルミニウム膜または銅膜を積層し、さらにその上にモリブデン膜または窒化モリブデン膜を形成する三層構成等がある。なお、酸化インジウム、酸化錫または酸化亜鉛を含む透明導電材料を用いてもよい。

[0158]

また、図7Aに示すように、酸化物530の、導電体542a（導電体542b）との界面とその近傍には、低抵抗領域として、領域543a、および領域543bが形成される場合がある。このとき、領域543aはソース領域またはドレイン領域の一方として機能し、領域543bはソース領域またはドレイン領域の他方として機能する。また、領域543aと領域543bに挟まれる領域にチャンネル形成領域が形成される。

[0159]

酸化物530と接するように上記導電体542a（導電体542b）を設けることで、領域543a（領域543b）の酸素濃度が低減する場合がある。また、領域543a（領域543b）に導電体542a（導電体542b）に含まれる金属と、酸化物530の成分とを含む金属化合物層が形成される場合がある。このような場合、領域543a（領域543b）のキャリア密度が増加し、領域543a（領域543b）は、低抵抗領域となる。

[0160]

絶縁体544は、導電体542a、および導電体542bを覆うように設けられ、導電体542a、および導電体542bの酸化を抑制する。このとき、絶縁体544は、酸化物530の側面を覆い、絶縁体524と接するように設けられてもよい。

[0161]

絶縁体544として、ハフニウム、アルミニウム、ガリウム、イットリウム、ジルコニウム、タングステン、チタン、タンタル、ニッケル、ゲルマニウム、ネオジム、ランタンまたは、マグネシウムなどから選ばれた一種、または二種以上が含まれた金属酸化物を用いることができる。また、絶縁体544として、窒化酸化シリコンまたは窒化シリコンなども用いることができる。

[0162]

特に、絶縁体544として、アルミニウム、またはハフニウムの一方または双方の酸化物を含む絶縁体である、酸化アルミニウム、酸化ハフニウム、アルミニウム、およびハフニウムを含む酸化物（ハフニウムアルミネート）などを用いることが好ましい。特に、ハフニウムアルミネートは、酸化ハフニウム膜よりも、耐熱性が高い。そのため、後の工程での熱処理において、結晶化しにくいため好ましい。なお、導電体542a、および導電体542bが耐酸化性を有する材料、または、酸素を吸収しても著しく導電性が低下しない材料である場合、絶縁体544は、必須の構成ではな

い。求めるトランジスタ特性により、適宜設計すればよい。

[0163]

絶縁体544を有することで、絶縁体580に含まれる水、および水素などの不純物が絶縁体545を介して、酸化物530bに拡散することを抑制することができる。また、絶縁体580が有する過剰酸素により、導電体560が酸化するのを抑制することができる。

[0164]

絶縁体545は、第1のゲート絶縁膜として機能する。絶縁体545は、上述した絶縁体524と同様に、過剰に酸素を含み、かつ加熱により酸素が放出される絶縁体を用いて形成することが好ましい。

[0165]

具体的には、過剰酸素を有する酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、窒化シリコン、フッ素を添加した酸化シリコン、炭素を添加した酸化シリコン、炭素、および窒素を添加した酸化シリコン、空孔を有する酸化シリコンを用いることができる。特に、酸化シリコン、および酸化窒化シリコンは熱に対し安定であるため好ましい。

[0166]

過剰酸素を含む絶縁体を絶縁体545として設けることにより、絶縁体545から、酸化物530bのチャンネル形成領域に効果的に酸素を供給することができる。また、絶縁体524と同様に、絶縁体545中の水または水素などの不純物濃度が低減されていることが好ましい。絶縁体545の膜厚は、1nm以上20nm以下とするのが好ましい。

[0167]

また、絶縁体545が有する過剰酸素を、効率的に酸化物530へ供給するために、絶縁体545と導電体560との間に金属酸化物を設けてもよい。当該金属酸化物は、絶縁体545から導電体560への酸素拡散を抑制することが好ましい。酸素の拡散を抑制する金属酸化物を設けることで、絶縁体545から導電体560への過剰酸素の拡散が抑制される。つまり、酸化物530へ供給する過剰酸素量の減少を抑制することができる。また、過剰酸素による導電体560の酸化を抑制することができる。当該金属酸化物としては、絶縁体544に用いることができる材料を用いればよい。

[0168]

なお、絶縁体545は、第2のゲート絶縁膜と同様に、積層構成としてもよい。トランジスタの微細化、および高集積化が進むと、ゲート絶縁膜の薄膜化により、リーク電流などの問題が生じる場合があるため、ゲート絶縁膜として機能する絶縁体を、high-k材料と、熱的に安定している材料との積層構成とすることで、物理膜厚を保ちながら、トランジスタ動作時のゲート電位の低減が可能となる。また、熱的に安定かつ比誘電率の高い積層構成とすることができる。

[0169]

第1のゲート電極として機能する導電体560は、図7Aおよび図7Bでは2層構成として示しているが、単層構成でもよいし、3層以上の積層構成であってもよい。

[0170]

導電体560aは、水素原子、水素分子、水分子、窒素原子、窒素分子、酸化窒素分子(N_2O 、 NO 、 NO_2 など)、銅原子などの不純物の拡散を抑制する機能を有する導電性材料を用いることが好ましい。または、酸素（例えば、酸素原子、酸素分子などの少なくとも一）の拡散を抑制する

機能を有する導電性材料を用いることが好ましい。導電体560aが酸素の拡散を抑制する機能を持つことにより、絶縁体545に含まれる酸素により、導電体560bが酸化して導電率が低下することを抑制することができる。酸素の拡散を抑制する機能を有する導電性材料としては、例えば、タンタル、窒化タンタル、ルテニウム、または酸化ルテニウムなどを用いることが好ましい。また、導電体560aとして、酸化物530に適用できる酸化物半導体を用いることができる。その場合、導電体560bをスパッタリング法で成膜することで、導電体560aの電気抵抗値を低下させて導電体にすることができる。これをOC (O x i d e C o n d u c t o r) 電極と呼ぶことができる。

[0171]

また、導電体560bは、タングステン、銅、またはアルミニウムを主成分とする導電性材料を用いることが好ましい。また、導電体560bは、配線としても機能するため、導電性が高い導電体を用いることが好ましい。例えば、タングステン、銅、またはアルミニウムを主成分とする導電性材料を用いることができる。また、導電体560bは積層構成としてもよく、例えば、チタンまたは窒化チタンと上記導電性材料との積層構成としてもよい。

[0172]

絶縁体580は、絶縁体544を介して、導電体542a、および導電体542b上に設けられる。絶縁体580は、過剰酸素領域を有することが好ましい。例えば、絶縁体580として、酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、窒化シリコン、フッ素を添加した酸化シリコン、炭素を添加した酸化シリコン、炭素、および窒素を添加した酸化シリコン、空孔を有する酸化シリコン、または樹脂などを有することが好ましい。特に、酸化シリコン、および酸化窒化シリコンは、熱的に安定であるため好ましい。特に、酸化シリコン、空孔を有する酸化シリコンは、後の工程で、容易に過剰酸素領域を形成することができるため好ましい。

[0173]

絶縁体580は、過剰酸素領域を有することが好ましい。加熱により酸素が放出される絶縁体580を設けることで、絶縁体580中の酸素を酸化物530へと効率良く供給することができる。なお、絶縁体580中の水または水素などの不純物濃度が低減されていることが好ましい。

[0174]

絶縁体580の開口は、導電体542aと導電体542bの間の領域に重畳して形成される。これにより、導電体560は、絶縁体580の開口、および導電体542aと導電体542bに挟まれた領域に、埋め込まれるように形成される。

[0175]

半導体装置を微細化するに当たり、ゲート長を短くすることが求められるが、導電体560の導電性が下がらないようにする必要がある。そのために導電体560の膜厚を大きくすると、導電体560はアスペクト比が高い形状となりうる。本実施の形態では、導電体560を絶縁体580の開口に埋め込むように設けるため、導電体560をアスペクト比の高い形状にしても、工程中に導電体560を倒壊させることなく、形成することができる。

[0176]

絶縁体574は、絶縁体580の上面、導電体560の上面、および絶縁体545の上面に接して設けられることが好ましい。絶縁体574をスパッタリング法で成膜することで、絶縁体545、および絶縁体580へ過剰酸素領域を設けることができる。これにより、当該過剰酸素領域から、

酸化物 530 中に酸素を供給することができる。

[0177]

例えば、絶縁体 574 として、ハフニウム、アルミニウム、ガリウム、イットリウム、ジルコニウム、タングステン、チタン、タンタル、ニッケル、ゲルマニウム、またはマグネシウムなどから選ばれた一種、または二種以上が含まれた金属酸化物を用いることができる。

[0178]

特に、酸化アルミニウムはバリア性が高く、0.5 nm 以上 3.0 nm 以下の薄膜であっても、水素、および窒素の拡散を抑制することができる。したがって、スパッタリング法で成膜した酸化アルミニウムは、酸素供給源であるとともに、水素などの不純物のバリア膜としての機能も有することができる。

[0179]

また、絶縁体 574 の上に、層間膜として機能する絶縁体 581 を設けることが好ましい。絶縁体 581 は、絶縁体 524 などと同様に、膜中の水または水素などの不純物濃度が低減されていることが好ましい。

[0180]

また、絶縁体 581、絶縁体 574、絶縁体 580、および絶縁体 544 に形成された開口に、導電体 540a、および導電体 540b を配置する。導電体 540a および導電体 540b は、導電体 560 を挟んで対向して設ける。導電体 540a および導電体 540b のそれぞれは、後述する導電体 546 および導電体 548 に相当する材料を含む構成としてもよい。

[0181]

絶縁体 581 上には、絶縁体 582 が設けられている。絶縁体 582 は、酸素や水素に対してバリア性のある物質を用いることが好ましい。したがって、絶縁体 582 には、絶縁体 514 と同様の材料を用いることができる。例えば、絶縁体 582 には、酸化アルミニウム、酸化ハフニウム、酸化タンタルなどの金属酸化物を用いることが好ましい。

[0182]

特に、酸化アルミニウムは、酸素、およびトランジスタの電気特性の変動要因となる水素、水分などの不純物、の両方に対して膜を透過させない遮断効果が高い。したがって、酸化アルミニウムは、トランジスタの作製工程中および作製後において、水素、水分などの不純物のトランジスタ 500 への混入を防止することができる。また、トランジスタ 500 を構成する酸化物からの酸素の放出を抑制することができる。そのため、トランジスタ 500 に対する保護膜として用いることに適している。

[0183]

また、絶縁体 582 上には、絶縁体 586 が設けられている。絶縁体 586 は、絶縁体 320 と同様の材料を用いることができる。また、これらの絶縁体に、比較的誘電率が低い材料を適用することで、配線間に生じる寄生容量を低減することができる。例えば、絶縁体 586 として、酸化シリコン膜や酸化窒化シリコン膜などを用いることができる。

[0184]

また、絶縁体 520、絶縁体 522、絶縁体 524、絶縁体 544、絶縁体 580、絶縁体 574、絶縁体 581、絶縁体 582、および絶縁体 586 には、導電体 546、および導電体 548 等が埋め込まれている。

[0185]

導電体546、および導電体548は、容量素子600、トランジスタ500、またはトランジスタ550と接続するプラグ、または配線としての機能を有する。導電体546、および導電体548は、導電体328、および導電体330と同様の材料を用いて設けることができる。

[0186]

また、トランジスタ500の形成後、トランジスタ500を囲むように開口を形成し、当該開口を覆うように、水素、または水に対するバリア性が高い絶縁体を形成してもよい。上述のバリア性の高い絶縁体でトランジスタ500を包み込むことで、外部から水分、および水素が侵入するのを防止することができる。または、複数のトランジスタ500をまとめて、水素、または水に対するバリア性が高い絶縁体で包み込んでもよい。なお、トランジスタ500を囲むように開口を形成する場合、例えば、絶縁体522または絶縁体514に達する開口を形成し、絶縁体522または絶縁体514に接するように上述のバリア性の高い絶縁体を形成すると、トランジスタ500の作製工程の一部を兼ねられるため、好適である。なお、水素、または水に対するバリア性が高い絶縁体としては、例えば、絶縁体522または絶縁体514と同様の材料を用いればよい。

[0187]

続いて、トランジスタ500の上方には、容量素子600が設けられている。容量素子600は、導電体610と、導電体620と、絶縁体630とを有する。

[0188]

また、導電体546、および導電体548上に、導電体612を設けてもよい。導電体612は、トランジスタ500と接続するプラグ、または配線としての機能を有する。導電体610は、容量素子600の電極としての機能を有する。なお、導電体612、および導電体610は、同時に形成することができる。

[0189]

導電体612、および導電体610には、モリブデン、チタン、タンタル、タングステン、アルミニウム、銅、クロム、ネオジム、スカンジウムから選ばれた元素を含む金属膜、または上述した元素を成分とする金属窒化物膜（窒化タンタル膜、窒化チタン膜、窒化モリブデン膜、窒化タングステン膜）等を用いることができる。または、インジウム錫酸化物、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム亜鉛酸化物、酸化ケイ素を添加したインジウム錫酸化物などの導電性材料を適用することもできる。

[0190]

本実施の形態では、導電体612、および導電体610を単層構成で示したが、当該構成に限定されず、2層以上の積層構成でもよい。例えば、バリア性を有する導電体と導電性が高い導電体との間に、バリア性を有する導電体、および導電性が高い導電体に対して密着性が高い導電体を形成してもよい。

[0191]

絶縁体630を介して、導電体610と重畳するように、導電体620を設ける。なお、導電体620は、金属材料、合金材料、または金属酸化物材料などの導電性材料を用いることができる。耐熱性と導電性を両立するタングステンやモリブデンなどの高融点材料を用いることが好ましく、特にタングステンをを用いることが好ましい。また、導電体などの他の構成と同時に形成する場合は、

低抵抗金属材料であるCu（銅）やAl（アルミニウム）等を用いればよい。

[0192]

導電体620、および絶縁体630上には、絶縁体640が設けられている。絶縁体640は、絶縁体320と同様の材料を用いて設けることができる。また、絶縁体640は、その下方の凹凸形状を被覆する平坦化膜として機能してもよい。

[0193]

本構成を用いることで、酸化物半導体を有するトランジスタを用いた半導体装置において、微細化または高集積化を図ることができる。

[0194]

本発明の一態様の半導体装置に用いることができる基板としては、ガラス基板、石英基板、サファイア基板、セラミック基板、金属基板（例えば、ステンレス・スチル基板、ステンレス・スチル・ホイルを有する基板、タングステン基板、タングステン・ホイルを有する基板など）、半導体基板（例えば、単結晶半導体基板、多結晶半導体基板、または化合物半導体基板など）SOI（SOI: Silicon on Insulator）基板、などを用いることができる。また、本実施の形態の処理温度に耐えうる耐熱性を有するプラスチック基板を用いてもよい。ガラス基板の一例としては、バリウムホウケイ酸ガラス、アルミノシリケートガラス、またはアルミノホウケイ酸ガラス、またはソーダライムガラスなどがある。他にも、結晶化ガラスなどを用いることができる。

[0195]

または、基板として、可撓性基板、貼り合わせフィルム、繊維状の材料を含む紙、または基材フィルムなどを用いることができる。可撓性基板、貼り合わせフィルム、基材フィルムなどの一例としては、以下のものがあげられる。例えば、ポリエチレンテレフタレート（PET）、ポリエチレンナフタレート（PEN）、ポリエーテルサルフォン（PES）、ポリテトラフルオロエチレン（PTFE）に代表されるプラスチックがある。または、一例としては、アクリル等の合成樹脂などがある。または、一例としては、ポリプロピレン、ポリエステル、ポリフッ化ビニル、またはポリ塩化ビニルなどがある。または、一例としては、ポリアミド、ポリイミド、アラミド樹脂、エポキシ樹脂、無機蒸着フィルム、または紙類などがある。特に、半導体基板、単結晶基板、またはSOI基板などを用いてトランジスタを製造することによって、特性、サイズ、または形状などのばらつきが少なく、電流能力が高く、サイズの小さいトランジスタを製造することができる。このようなトランジスタによって回路を構成すると、回路の低消費電力化、または回路の高集積化を図ることができる。

[0196]

また、基板として、可撓性基板を用い、可撓性基板上に直接、トランジスタ、抵抗、および／または容量などを形成してもよい。または、基板と、トランジスタ、抵抗、および／または容量などの間に剥離層を設けてもよい。剥離層は、その上に半導体装置を一部あるいは全部完成させた後、基板より分離し、他の基板に転載するために用いることができる。その際、トランジスタ、抵抗、および／または容量などは耐熱性の劣る基板や可撓性の基板にも転載できる。なお、上述の剥離層には、例えば、タングステン膜と酸化シリコン膜との無機膜の積層構成や、基板上にポリイミド等の有機樹脂膜が形成された構成、水素を含むシリコン膜等を用いることができる。

[0197]

つまり、ある基板上に半導体装置を形成し、その後、別の基板に半導体装置を転置してもよい。半導体装置が転置される基板の一例としては、上述したトランジスタを形成することが可能な基板に加え、紙基板、セロファン基板、アラミドフィルム基板、ポリイミドフィルム基板、石材基板、木材基板、布基板（天然繊維（絹、綿、麻）、合成繊維（ナイロン、ポリウレタン、ポリエステル）若しくは再生繊維（アセテート、キュプラ、レーヨン、再生ポリエステル）などを含む）、皮革基板、またはゴム基板などがある。これらの基板を用いることにより、可撓性を有する半導体装置の製造、壊れにくい半導体装置の製造、耐熱性の付与、軽量化、または薄型化を図ることができる。

[0198]

可撓性を有する基板上に半導体装置を設けることで、重量の増加を抑え、且つ破損しにくい半導体装置を提供することができる。

[0199]

<トランジスタの変形例1>

図8A、図8B、および図8Cに示すトランジスタ500Aは、図7A、図7Bに示す構成のトランジスタ500の変形例である。図8Aはトランジスタ500Aの上面図であり、図8Bはトランジスタ500Aのチャンネル長方向の断面図であり、図8Cはトランジスタ500Aのチャンネル幅方向の断面図である。なお、図8Aの上面図では、図の明瞭化のために一部の要素の記載を省略している。図8A、図8B、および図8Cに示す構成は、トランジスタ550等、本発明の一態様の半導体装置が有する他のトランジスタにも適用することができる。

[0200]

図8A、図8B、および図8Cに示す構成のトランジスタ500Aは、絶縁体552、絶縁体513および絶縁体404を有する点が、図7A、図7Bに示す構成のトランジスタ500と異なる。また、導電体540aの側面に接して絶縁体552が設けられ、導電体540bの側面に接して絶縁体552が設けられる点が、図7A、図7Bに示す構成のトランジスタ500と異なる。さらに、絶縁体520を有さない点が、図7A、図7Bに示す構成のトランジスタ500と異なる。

[0201]

図8A、図8B、および図8Cに示す構成のトランジスタ500Aは、絶縁体512上に絶縁体513が設けられる。また、絶縁体574上、および絶縁体513上に絶縁体404が設けられる。

[0202]

図8A、図8B、および図8Cに示す構成のトランジスタ500Aでは、絶縁体514、絶縁体516、絶縁体522、絶縁体524、絶縁体544、絶縁体580、および絶縁体574がパターンニングされており、絶縁体404がこれらを覆う構成になっている。つまり、絶縁体404は、絶縁体574の上面、絶縁体574の側面、絶縁体580の側面、絶縁体544の側面、絶縁体524の側面、絶縁体522の側面、絶縁体516の側面、絶縁体514の側面、絶縁体513の上面とそれぞれ接する。これにより、酸化物530等は、絶縁体404と絶縁体513によって外部から隔離される。

[0203]

絶縁体513および絶縁体404は、水素（例えば、水素原子、水素分子などの少なくとも一）または水分子の拡散を抑制する機能が高いことが好ましい。例えば、絶縁体513および絶縁体404として、水素バリア性が高い材料である、窒化シリコンまたは窒化酸化シリコンを用いることが好ましい。これにより、酸化物530に水素等が拡散することを抑制することができるので、ト

ランジスタ 500A の特性低下を抑制できる。よって、本発明の一態様の半導体装置の信頼性を高めることができる。

[0204]

絶縁体 552 は、絶縁体 581、絶縁体 404、絶縁体 574、絶縁体 580、および絶縁体 544 に接して設けられる。絶縁体 552 は、水素または水分子の拡散を抑制する機能を有することが好ましい。たとえば、絶縁体 552 として、水素バリア性が高い材料である、窒化シリコン、酸化アルミニウム、または窒化酸化シリコン等の絶縁体を用いることが好ましい。特に、窒化シリコンは水素バリア性が高い材料であるので、絶縁体 552 として用いると好適である。絶縁体 552 として水素バリア性が高い材料を用いることにより、水または水素等の不純物が、絶縁体 580 等から導電体 540a および導電体 540b を通じて酸化物 530 に拡散することを抑制することができる。また、絶縁体 580 に含まれる酸素が導電体 540a および導電体 540b に吸収されることを抑制することができる。以上により、本発明の一態様の半導体装置の信頼性を高めることができる。

[0205]

＜トランジスタの変形例 2＞

図 9A、図 9B および図 9C を用いて、トランジスタ 500B の構成例を説明する。図 9A はトランジスタ 500B の上面図である。図 9B は、図 9A に一点鎖線で示す L1-L2 部位の断面図である。図 9C は、図 9A に一点鎖線で示す W1-W2 部位の断面図である。なお、図 9A の上面図では、図の明瞭化のために一部の要素の記載を省略している。

[0206]

トランジスタ 500B はトランジスタ 500 の変形例であり、トランジスタ 500 に置き換え可能なトランジスタである。よって、説明の繰り返しを防ぐため、主にトランジスタ 500B のトランジスタ 500 と異なる点について説明する。

[0207]

第 1 のゲート電極として機能する導電体 560 は、導電体 560a、および導電体 560a 上の導電体 560b を有する。導電体 560a は、水素原子、水素分子、水分子、銅原子などの不純物の拡散を抑制する機能を有する導電性材料を用いることが好ましい。または、酸素（例えば、酸素原子、酸素分子などの少なくとも一）の拡散を抑制する機能を有する導電性材料を用いることが好ましい。

[0208]

導電体 560a が酸素の拡散を抑制する機能を持つことにより、導電体 560b の材料選択性を向上することができる。つまり、導電体 560a を有することで、導電体 560b の酸化が抑制され、導電率が低下することを防止することができる。

[0209]

また、導電体 560 の上面および側面と絶縁体 545 の側面を覆うように、絶縁体 544 を設けることが好ましい。なお、絶縁体 544 は、水または水素などの不純物、および酸素の拡散を抑制する機能を有する絶縁性材料を用いるとよい。例えば、酸化アルミニウムまたは酸化ハフニウムなどを用いることが好ましい。また、他にも、例えば、酸化マグネシウム、酸化ガリウム、酸化ゲルマニウム、酸化イットリウム、酸化ジルコニウム、酸化ランタン、酸化ネオジムまたは酸化タンタルなどの金属酸化物、窒化酸化シリコンまたは窒化シリコンなどを用いることができる。

[0210]

絶縁体544を設けることで、導電体560の酸化を抑制することができる。また、絶縁体544を有することで、絶縁体580が有する水、および水素などの不純物がトランジスタ500Bへ拡散することを抑制することができる。

[0211]

トランジスタ500Bは、導電体542aの一部と導電体542bの一部に導電体560が重なるため、トランジスタ500よりも寄生容量が大きくなりやすい。よって、トランジスタ500に比べて動作周波数が低くなる傾向がある。しかしながら、絶縁体580などに開口を設けて導電体560や絶縁体545などを埋めこむ工程が不要であるため、トランジスタ500と比較して生産性が高い。

[0212]

本実施の形態に示す構成、構造、方法などは、他の実施の形態および実施例などに示す構成、構造、方法などと適宜組み合わせる用いることができる。中継基地に配置されるフェーズシフタを例に説明したが、小型化が達成されたフェーズシフタは中央基地の電子機器に適用してもよい。また小型化が達成されたフェーズシフタは、携帯端末に適用してもよい。

[0213]

(実施の形態2)

本実施の形態では、金属酸化物の一種である酸化物半導体について説明する。

[0214]

金属酸化物は、少なくともインジウムまたは亜鉛を含むことが好ましい。特にインジウムおよび亜鉛を含むことが好ましい。また、それらに加えて、アルミニウム、ガリウム、イットリウム、スズなどが含まれていることが好ましい。また、ホウ素、チタン、鉄、ニッケル、ゲルマニウム、ジルコニウム、モリブデン、ランタン、セリウム、ネオジム、ハフニウム、タンタル、タングステン、マグネシウム、コバルトなどから選ばれた一種、または複数種が含まれていてもよい。

[0215]

<結晶構造の分類>

まず、酸化物半導体における、結晶構造の分類について、図10Aを用いて説明を行う。図10Aは、酸化物半導体、代表的にはIGZO(Inと、Gaと、Znと、を含む金属酸化物)の結晶構造の分類を説明する図である。

[0216]

図10Aに示すように、酸化物半導体は、大きく分けて「Amorphous(無定形)」と、「Crystalline(結晶性)」と、「Crystal(結晶)」と、に分類される。また、「Amorphous」の中には、completely amorphousが含まれる。また、「Crystalline」の中には、CAAC(c-axis-aligned crystalline)、nc(nanocrystalline)、及びCAC(cloud-aligned composite)が含まれる(excluding single crystal and poly crystal)。なお、「Crystalline」の分類には、single crystal、poly crystal、及びcompletely amorphousは除かれる。また、「Crystal」の中には、single crystal、及びpoly crystalが含まれる。

[0217]

なお、図10Aに示す太枠内の構造は、「Amorphous（無定形）」と、「Crystal（結晶）」との間の中間状態であり、新しい境界領域（New crystalline phase）に属する構造である。すなわち、当該構造は、エネルギー的に不安定な「Amorphous（無定形）」や、「Crystal（結晶）」とは全く異なる構造と言い換えることができる。

[0218]

なお、膜または基板の結晶構造は、X線回折（XRD：X-Ray Diffraction）スペクトルを用いて評価することができる。ここで、「Crystalline」に分類されるCAAC-IGZO膜のGIXD（Grazing-Incidence XRD）測定で得られるXRDスペクトルを図10Bに示す。なお、GIXD法は、薄膜法またはSeemann-Bohlin法ともいう。以降、図10Bに示すGIXD測定で得られるXRDスペクトルを、単にXRDスペクトルと記す。なお、図10Bに示すCAAC-IGZO膜の組成は、In：Ga：Zn＝4：2：3〔原子数比〕近傍である。また、図10Bに示すCAAC-IGZO膜の厚さは、500nmである。

[0219]

図10Bに示すように、CAAC-IGZO膜のXRDスペクトルでは、明確な結晶性を示すピークが検出される。具体的には、CAAC-IGZO膜のXRDスペクトルでは、 $2\theta = 31^\circ$ 近傍に、c軸配向を示すピークが検出される。なお、図10Bに示すように、 $2\theta = 31^\circ$ 近傍のピークは、ピーク強度が検出された角度を軸に左右非対称である。

[0220]

また、膜または基板の結晶構造は、極微電子線回折法（NBED：Nano Beam Electron Diffraction）によって観察される回折パターン（極微電子線回折パターンともいう。）にて評価することができる。CAAC-IGZO膜の回折パターンを、図10Cに示す。図10Cは、電子線を基板に対して平行に入射するNBEDによって観察される回折パターンである。なお、図10Cに示すCAAC-IGZO膜の組成は、In：Ga：Zn＝4：2：3〔原子数比〕近傍である。また、極微電子線回折法では、プローブ径を1nmとして電子線回折が行われる。

[0221]

図10Cに示すように、CAAC-IGZO膜の回折パターンでは、c軸配向を示す複数のスポットが観察される。

[0222]

<<酸化物半導体の構造>>

なお、酸化物半導体は、結晶構造に着目した場合、図10Aとは異なる分類となる場合がある。例えば、酸化物半導体は、単結晶酸化物半導体と、それ以外の非単結晶酸化物半導体と、に分けられる。非単結晶酸化物半導体としては、例えば、上述のCAAC-OS、及びnc-OSがある。また、非単結晶酸化物半導体には、多結晶酸化物半導体、擬似非晶質酸化物半導体（a-like OS：amorphous-like oxide semiconductor）、非晶質酸化物半導体、などが含まれる。

[0223]

ここで、上述のCAAC-OS、nc-OS、及びa-like OSの詳細について、説明を

行う。

[0224]

[CAAC-OS]

CAAC-OSは、複数の結晶領域を有し、当該複数の結晶領域はc軸が特定の方向に配向している酸化物半導体である。なお、特定の方向とは、CAAC-OS膜の厚さ方向、CAAC-OS膜の被形成面の法線方向、またはCAAC-OS膜の表面の法線方向である。また、結晶領域とは、原子配列に周期性を有する領域である。なお、原子配列を格子配列とみなすと、結晶領域とは、格子配列の揃った領域でもある。さらに、CAAC-OSは、a-b面方向において複数の結晶領域が連結する領域を有し、当該領域は歪みを有する場合がある。なお、歪みとは、複数の結晶領域が連結する領域において、格子配列の揃った領域と、別の格子配列の揃った領域と、の間で格子配列の向きが変化している箇所を指す。つまり、CAAC-OSは、c軸配向し、a-b面方向には明らかな配向をしていない酸化物半導体である。

[0225]

なお、上記複数の結晶領域のそれぞれは、1つまたは複数の微小な結晶（最大径が10nm未満である結晶）で構成される。結晶領域が1つの微小な結晶で構成されている場合、当該結晶領域の最大径は10nm未満となる。また、結晶領域が多数の微小な結晶で構成されている場合、当該結晶領域の大きさは、数十nm程度となる場合がある。

[0226]

また、In-M-Zn酸化物（元素Mは、アルミニウム、ガリウム、イットリウム、スズ、チタンなどから選ばれた一種、または複数種）において、CAAC-OSは、インジウム（In）、及び酸素を有する層（以下、In層）と、元素M、亜鉛（Zn）、及び酸素を有する層（以下、（M, Zn）層）とが積層した、層状の結晶構造（層状構造ともいう）を有する傾向がある。なお、インジウムと元素Mは、互いに置換可能である。よって、（M, Zn）層にはインジウムが含まれる場合がある。また、In層には元素Mが含まれる場合がある。なお、In層にはZnが含まれる場合もある。当該層状構造は、例えば、高分解能TEM像において、格子像として観察される。

[0227]

CAAC-OS膜に対し、例えば、XRD装置を用いて構造解析を行うと、 $\theta/2\theta$ スキャンを用いたOut-of-plane XRD測定では、c軸配向を示すピークが $2\theta = 31^\circ$ またはその近傍に検出される。なお、c軸配向を示すピークの位置（ 2θ の値）は、CAAC-OSを構成する金属元素の種類、組成などにより変動する場合がある。

[0228]

また、例えば、CAAC-OS膜の電子線回折パターンにおいて、複数の輝点（スポット）が観測される。なお、あるスポットと別のスポットとは、試料を透過した入射電子線のスポット（ダイレクトスポットともいう。）を対称中心として、点対称の位置に観測される。

[0229]

上記特定の方向から結晶領域を観察した場合、当該結晶領域内の格子配列は、六方格子を基本とするが、単位格子は正六角形とは限らず、非正六角形である場合がある。また、上記歪みにおいて、五角形、七角形などの格子配列を有する場合がある。なお、CAAC-OSにおいて、歪み近傍においても、明確な結晶粒界（グレインバウンダリー）を確認することはできない。即ち、格子配列の歪みによって、結晶粒界の形成が抑制されていることがわかる。これは、CAAC-OSが、a

—b面方向において酸素原子の配列が稠密でないことや、金属原子が置換することで原子間の結合距離が変化することなどによって、歪みを許容することができるためと考えられる。

[0230]

なお、明確な結晶粒界が確認される結晶構造は、いわゆる多結晶 (polycrystal) と呼ばれる。結晶粒界は、再結合中心となり、キャリアが捕獲されトランジスタのオン電流の低下、電界効果移動度の低下などを引き起こす可能性が高い。よって、明確な結晶粒界が確認されないCAAC-OSは、トランジスタの半導体層に好適な結晶構造を有する結晶性の酸化物の一つである。なお、CAAC-OSを構成するには、Znを有する構成が好ましい。例えば、In-Zn酸化物、及びIn-Ga-Zn酸化物は、In酸化物よりも結晶粒界の発生を抑制できるため好適である。

[0231]

CAAC-OSは、結晶性が高く、明確な結晶粒界が確認されない酸化物半導体である。よって、CAAC-OSは、結晶粒界に起因する電子移動度の低下が起こりにくいといえる。また、酸化物半導体の結晶性は不純物の混入や欠陥の生成などによって低下する場合があるため、CAAC-OSは不純物や欠陥（酸素欠損など）の少ない酸化物半導体ともいえる。従って、CAAC-OSを有する酸化物半導体は、物理的性質が安定する。そのため、CAAC-OSを有する酸化物半導体は熱に強く、信頼性が高い。また、CAAC-OSは、製造工程における高い温度（所謂サーマルバジェット）に対しても安定である。したがって、OSトランジスタにCAAC-OSを用いると、製造工程の自由度を広げることが可能となる。

[0232]

[nc-OS]

nc-OSは、微小な領域（例えば、1nm以上10nm以下の領域、特に1nm以上3nm以下の領域）において原子配列に周期性を有する。別言すると、nc-OSは、微小な結晶を有する。なお、当該微小な結晶の大きさは、例えば、1nm以上10nm以下、特に1nm以上3nm以下であることから、当該微小な結晶をナノ結晶ともいう。また、nc-OSは、異なるナノ結晶間で結晶方位に規則性が見られない。そのため、膜全体で配向性が見られない。したがって、nc-OSは、分析方法によっては、a-like OSや非晶質酸化物半導体と区別が付かない場合がある。例えば、nc-OS膜に対し、XRD装置を用いて構造解析を行うと、 $\theta/2\theta$ スキャンを用いたOut-of-plane XRD測定では、結晶性を示すピークが検出されない。また、nc-OS膜に対し、ナノ結晶よりも大きいプローブ径（例えば50nm以上）の電子線を用いる電子線回折（制限視野電子線回折ともいう。）を行うと、ハローパターンのような回折パターンが観測される。一方、nc-OS膜に対し、ナノ結晶の大きさと近いナノ結晶より小さいプローブ径（例えば1nm以上30nm以下）の電子線を用いる電子線回折（ナノビーム電子線回折ともいう。）を行うと、ダイレクトスポットを中心とするリング状の領域内に複数のスポットが観測される電子線回折パターンが取得される場合がある。

[0233]

[a-like OS]

a-like OSは、nc-OSと非晶質酸化物半導体との間の構造を有する酸化物半導体である。a-like OSは、鬆又は低密度領域を有する。即ち、a-like OSは、nc-OS及びCAAC-OSと比べて、結晶性が低い。また、a-like OSは、nc-OS及びCAAC-OSと比べて、膜中の水素濃度が高い。

[0234]

<<酸化物半導体の構成>>

次に、上述のCAC-Osの詳細について、説明を行う。なお、CAC-Osは材料構成に関する。

[0235]

[CAC-Os]

CAC-Osとは、例えば、金属酸化物を構成する元素が、0.5 nm以上10 nm以下、好ましくは、1 nm以上3 nm以下、またはその近傍のサイズで偏在した材料の一構成である。なお、以下では、金属酸化物において、一つまたは複数の金属元素が偏在し、該金属元素を有する領域が、0.5 nm以上10 nm以下、好ましくは、1 nm以上3 nm以下、またはその近傍のサイズで混合した状態をモザイク状、またはパッチ状ともいう。

[0236]

さらに、CAC-Osとは、第1の領域と、第2の領域と、に材料が分離することでモザイク状となり、当該第1の領域が、膜中に分布した構成（以下、クラウド状ともいう。）である。つまり、CAC-Osは、当該第1の領域と、当該第2の領域とが、混合している構成を有する複合金属酸化物である。

[0237]

ここで、In-Ga-Zn酸化物におけるCAC-Osを構成する金属元素に対するIn、Ga、およびZnの原子数比のそれぞれを、[In]、[Ga]、および[Zn]と表記する。例えば、In-Ga-Zn酸化物におけるCAC-Osにおいて、第1の領域は、[In]が、CAC-Os膜の組成における[In]よりも大きい領域である。また、第2の領域は、[Ga]が、CAC-Os膜の組成における[Ga]よりも大きい領域である。または、例えば、第1の領域は、[In]が、第2の領域における[In]よりも大きく、且つ、[Ga]が、第2の領域における[Ga]よりも小さい領域である。また、第2の領域は、[Ga]が、第1の領域における[Ga]よりも大きく、且つ、[In]が、第1の領域における[In]よりも小さい領域である。

[0238]

具体的には、上記第1の領域は、インジウム酸化物、インジウム亜鉛酸化物などが主成分である領域である。また、上記第2の領域は、ガリウム酸化物、ガリウム亜鉛酸化物などが主成分である領域である。つまり、上記第1の領域を、Inを主成分とする領域と言い換えることができる。また、上記第2の領域を、Gaを主成分とする領域と言い換えることができる。

[0239]

なお、上記第1の領域と、上記第2の領域とは、明確な境界が観察できない場合がある。

[0240]

例えば、In-Ga-Zn酸化物におけるCAC-Osでは、エネルギー分散型X線分光法（EDX: Energy Dispersive X-ray spectroscopy）を用いて取得したEDXマッピングにより、Inを主成分とする領域（第1の領域）と、Gaを主成分とする領域（第2の領域）とが、偏在し、混合している構造を有することが確認できる。

[0241]

CAC-Osをトランジスタに用いる場合、第1の領域に起因する導電性と、第2の領域に起因する絶縁性とが、相補的に作用することにより、スイッチングさせる機能（On/Offさせる機

能)をCAC-OSに付与することができる。つまり、CAC-OSとは、材料の一部では導電性の機能と、材料の一部では絶縁性の機能とを有し、材料の全体では半導体としての機能を有する。導電性の機能と絶縁性の機能とを分離させることで、双方の機能を最大限に高めることができる。よって、CAC-OSをトランジスタに用いることで、高いオン電流(I_{on})、高い電界効果移動度(μ)、および良好なスイッチング動作を実現することができる。

[0242]

酸化物半導体は、多様な構造をとり、それぞれが異なる特性を有する。本発明の一態様の酸化物半導体は、非晶質酸化物半導体、多結晶酸化物半導体、a-like OS、CAC-OS、nc-OS、CAAC-OSのうち、二種以上を有していてもよい。

[0243]

<酸化物半導体を有するトランジスタ>

続いて、上記酸化物半導体をトランジスタに用いる場合について説明する。

[0244]

上記酸化物半導体をトランジスタに用いることで、高い電界効果移動度のトランジスタを実現することができる。また、信頼性の高いトランジスタを実現することができる。

[0245]

トランジスタには、キャリア濃度の低い酸化物半導体を用いることが好ましい。例えば、酸化物半導体のキャリア濃度は $1 \times 10^{17} \text{ cm}^{-3}$ 以下、好ましくは $1 \times 10^{15} \text{ cm}^{-3}$ 以下、さらに好ましくは $1 \times 10^{13} \text{ cm}^{-3}$ 以下、より好ましくは $1 \times 10^{11} \text{ cm}^{-3}$ 以下、さらに好ましくは $1 \times 10^{10} \text{ cm}^{-3}$ 未満であり、 $1 \times 10^{-9} \text{ cm}^{-3}$ 以上である。なお、酸化物半導体膜のキャリア濃度を低くする場合においては、酸化物半導体膜中の不純物濃度を低くし、欠陥準位密度を低くすればよい。本明細書等において、不純物濃度が低く、欠陥準位密度の低いことを高純度真性又は実質的に高純度真性と言う。なお、キャリア濃度の低い酸化物半導体を、高純度真性又は実質的に高純度真性な酸化物半導体と呼ぶ場合がある。

[0246]

また、高純度真性又は実質的に高純度真性である酸化物半導体膜は、欠陥準位密度が低いため、トラップ準位密度も低くなる場合がある。

[0247]

また、酸化物半導体のトラップ準位に捕獲された電荷は、消失するまでに要する時間が長く、あたかも固定電荷のように振る舞うことがある。そのため、トラップ準位密度の高い酸化物半導体にチャネル形成領域が形成されるトランジスタは、電気特性が不安定となる場合がある。

[0248]

従って、トランジスタの電気特性を安定にするためには、酸化物半導体中の不純物濃度を低減することが有効である。また、酸化物半導体中の不純物濃度を低減するためには、近接する膜中の不純物濃度も低減することが好ましい。不純物としては、水素、窒素、アルカリ金属、アルカリ土類金属、鉄、ニッケル、シリコン等がある。

[0249]

<不純物>

ここで、酸化物半導体中における各不純物の影響について説明する。

[0250]

酸化物半導体において、第14族元素の一つであるシリコンや炭素が含まれると、酸化物半導体において欠陥準位が形成される。このため、酸化物半導体におけるシリコンや炭素の濃度と、酸化物半導体との界面近傍のシリコンや炭素の濃度（二次イオン質量分析法（SIMS: Secondary Ion Mass Spectrometry）により得られる濃度）を、 $2 \times 10^{18} \text{ atoms/cm}^3$ 以下、好ましくは $2 \times 10^{17} \text{ atoms/cm}^3$ 以下とする。

[0251]

また、酸化物半導体にアルカリ金属又はアルカリ土類金属が含まれると、欠陥準位を形成し、キャリアを生成する場合がある。従って、アルカリ金属又はアルカリ土類金属が含まれている酸化物半導体を用いたトランジスタはノーモリーオン特性となりやすい。このため、SIMSにより得られる酸化物半導体中のアルカリ金属又はアルカリ土類金属の濃度を、 $1 \times 10^{18} \text{ atoms/cm}^3$ 以下、好ましくは $2 \times 10^{16} \text{ atoms/cm}^3$ 以下にする。

[0252]

また、酸化物半導体において、窒素が含まれると、キャリアである電子が生じ、キャリア濃度が増加し、n型化しやすい。この結果、窒素が含まれている酸化物半導体を半導体を用いたトランジスタはノーモリーオン特性となりやすい。または、酸化物半導体において、窒素が含まれると、トラップ準位が形成される場合がある。この結果、トランジスタの電気特性が不安定となる場合がある。このため、SIMSにより得られる酸化物半導体中の窒素濃度を、 $5 \times 10^{19} \text{ atoms/cm}^3$ 未満、好ましくは $5 \times 10^{18} \text{ atoms/cm}^3$ 以下、より好ましくは $1 \times 10^{18} \text{ atoms/cm}^3$ 以下、さらに好ましくは $5 \times 10^{17} \text{ atoms/cm}^3$ 以下にする。

[0253]

また、酸化物半導体に含まれる水素は、金属原子と結合する酸素と反応して水になるため、酸素欠損を形成する場合がある。該酸素欠損に水素が入ることで、キャリアである電子が生成される場合がある。また、水素の一部が金属原子と結合する酸素と結合して、キャリアである電子を生成することがある。従って、水素が含まれている酸化物半導体を用いたトランジスタはノーモリーオン特性となりやすい。このため、酸化物半導体中の水素はできる限り低減されていることが好ましい。具体的には、酸化物半導体において、SIMSにより得られる水素濃度を、 $1 \times 10^{20} \text{ atoms/cm}^3$ 未満、好ましくは $1 \times 10^{19} \text{ atoms/cm}^3$ 未満、より好ましくは $5 \times 10^{18} \text{ atoms/cm}^3$ 未満、さらに好ましくは $1 \times 10^{18} \text{ atoms/cm}^3$ 未満にする。

[0254]

不純物が十分に低減された酸化物半導体をトランジスタのチャネル形成領域に用いることで、安定した電気特性を付与することができる。

[0255]

本実施の形態に示す構成、構造、方法などは、他の実施の形態および実施例などに示す構成、構造、方法などと適宜組み合わせて用いることができる。

[0256]

(実施の形態3)

本実施の形態では上述した半導体装置の応用例について説明する。

[0257]

[半導体ウエハ、チップ]

図11Aは、ダイシング処理が行なわれる前の基板711の上面図を示している。基板711と

しては、例えば、半導体基板（「半導体ウエハ」ともいう。）を用いることができる。基板 7 1 1 上には、複数の回路領域 7 1 2 が設けられている。回路領域 7 1 2 には、本発明の一態様に係る半導体装置や、CPU、RF タグ、またはイメージセンサなどを設けることができる。

[0258]

複数の回路領域 7 1 2 は、それぞれが分離領域 7 1 3 に囲まれている。分離領域 7 1 3 と重なる位置に分離線（「ダイシングライン」ともいう。）7 1 4 が設定される。分離線 7 1 4 に沿って基板 7 1 1 を切断することで、回路領域 7 1 2 を含むチップ 7 1 5 を基板 7 1 1 から切り出すことができる。図 1 1 B にチップ 7 1 5 の拡大図を示す。

[0259]

また、分離領域 7 1 3 に導電層や半導体層を設けてもよい。分離領域 7 1 3 に導電層や半導体層を設けることで、ダイシング工程時に生じる ESD を緩和し、ダイシング工程の歩留まり低下を防ぐことができる。また、一般にダイシング工程は、基板の冷却、削りくずの除去、帯電防止などを目的として、炭酸ガスなどを溶解させて比抵抗を下げた純水を切削部に流しながら行なわれる。分離領域 7 1 3 に導電層や半導体層を設けることで、当該純水の使用量を削減することができる。よって、半導体装置の生産コストを低減することができる。また、半導体装置の生産性を高めることができる。

[0260]

分離領域 7 1 3 に設ける半導体層としては、バンドギャップが 2.5 eV 以上 4.2 eV 以下の材料を用いることが好ましく、2.7 eV 以上 3.5 eV 以下の材料を用いることがより好ましい。このような材料を用いると、蓄積された電荷をゆっくりと放電することができるため、ESD による電荷の急激な移動が抑えられ、静電破壊を生じにくくすることができる。

[0261]

〔電子部品〕

チップ 7 1 5 を電子部品に適用する例について、図 1 2 A および図 1 2 B を用いて説明する。なお、電子部品は、半導体パッケージ、または IC 用パッケージともいう。電子部品は、端子取り出し方向や、端子の形状に応じて、複数の規格や名称が存在する。

[0262]

電子部品は、組み立て工程（後工程）において、上記実施の形態に示した半導体装置と該半導体装置以外の部品が組み合わされて完成する。

[0263]

図 1 2 A に示すフローチャートを用いて、後工程について説明する。前工程において上記実施の形態に示した半導体装置を有する素子基板が完成した後、該素子基板の裏面（半導体装置などが形成されていない面）を研削する「裏面研削工程」を行なう（ステップ S 7 2 1）。研削により素子基板を薄くすることで、素子基板の反りなどを低減し、電子部品の小型化を図ることができる。

[0264]

次に、素子基板を複数のチップ（チップ 7 1 5）に分離する「ダイシング工程」を行う（ステップ S 7 2 2）。そして、分離したチップを個々ピックアップしてリードフレーム上に接合する「ダイボンディング工程」を行う（ステップ S 7 2 3）。ダイボンディング工程におけるチップとリードフレームとの接合は、樹脂による接合や、テープによる接合など、適宜製品に応じて適した方法を選択する。なお、リードフレームに代えてインターポーザ基板上にチップを接合してもよい。

[0265]

次いで、リードフレームのリードとチップ上の電極とを、金属の細線（ワイヤー）で電氣的に接続する「ワイヤーボンディング工程」を行う（ステップS724）。金属の細線には、銀線や金線を用いることができる。また、ワイヤーボンディングは、ボールボンディングや、ウェッジボンディングを用いることができる。

[0266]

ワイヤーボンディングされたチップは、エポキシ樹脂などで封止される「封止工程（モールド工程）」が施される（ステップS725）。封止工程を行うことで電子部品の内部が樹脂で充填され、チップに内蔵される回路部やチップとリードを接続するワイヤーを機械的な外力から保護することができ、また水分や埃による特性の劣化（信頼性の低下）を低減することができる。

[0267]

次いで、リードフレームのリードをめっき処理する「リードめっき工程」を行なう（ステップS726）。めっき処理によりリードの錆を防止し、後にプリント基板に実装する際のはんだ付けをより確実に行うことができる。次いで、リードを切断および成形加工する「成形工程」を行なう（ステップS727）。

[0268]

次いで、パッケージの表面に印字処理（マーキング）を施す「マーキング工程」を行なう（ステップS728）。そして外観形状の良否や動作不良の有無などを調べる「検査工程」（ステップS729）を経て、電子部品が完成する。

[0269]

また、完成した電子部品の斜視模式図を図12Bに示す。図12Bでは、電子部品の一例として、QFP（Quad Flat Package）の斜視模式図を示している。図12Bに示す電子部品750は、リード755および半導体装置753を示している。半導体装置753としては、上記実施の形態に示した半導体装置などを用いることができる。

[0270]

図12Bに示す電子部品750は、例えばプリント基板752に実装される。このような電子部品750が複数組み合わされて、それぞれがプリント基板752上で電氣的に接続されることで電子部品が実装された基板（実装基板754）が完成する。完成した実装基板754は、電子機器などに用いられる。

[0271]

〔電子機器〕

次に、本発明の一態様に係る半導体装置または上記電子部品を備えた電子機器の例について図13および図14A乃至図14Fを用いて説明を行う。

[0272]

本発明の一態様に係る半導体装置または電子部品を用いた電子機器として、テレビ、モニタ等の表示装置、照明装置、デスクトップ型或いはノート型のパーソナルコンピュータ、ワードプロセッサ、DVD（Digital Versatile Disc）などの記録媒体に記憶された静止画又は動画を再生する画像再生装置、ポータブルCDプレーヤ、ラジオ、テープレコーダ、ヘッドホンステレオ、ステレオ、置き時計、壁掛け時計、コードレス電話子機、トランシーバ、携帯電話、自動車電話、携帯型ゲーム機、タブレット型端末、パチンコ機などの大型ゲーム機、電卓、携帯可

能な情報端末（「携帯情報端末」ともいう。）、電子手帳、電子書籍端末、電子翻訳機、音声入力機器、ビデオカメラ、デジタルスチルカメラ、電気シェーバ、電子レンジ等の高周波加熱装置、電気炊飯器、電気洗濯機、電気掃除機、温水器、扇風機、毛髪乾燥機、エアコンディショナー、加湿器、除湿器などの空調設備、食器洗い器、食器乾燥器、衣類乾燥器、布団乾燥器、電気冷蔵庫、電気冷凍庫、電気冷凍冷蔵庫、DNA保存用冷凍庫、懐中電灯、チェーンソーなどの工具、煙感知器、透析装置などの医療機器などが挙げられる。さらに、誘導灯、信号機、ベルトコンベア、エレベータ、エスカレータ、産業用ロボット、電力貯蔵システム、電力の平準化やスマートグリッドのための蓄電装置などの産業機器が挙げられる。

[0273]

また、蓄電装置からの電力を用いて電動機により推進する移動体なども、電子機器の範疇に含まれるものとする。上記移動体として、例えば、電気自動車（EV）、内燃機関と電動機を併せ持ったハイブリッド車（HEV）、プラグインハイブリッド車（PHEV）、これらのタイヤ車輪を無限軌道に変えた装軌車両、電動アシスト自転車を含む原動機付自転車、自動二輪車、電動車椅子、ゴルフ用カート、小型又は大型船舶、潜水艦、ヘリコプター、航空機、ロケット、人工衛星、宇宙探査機や惑星探査機、宇宙船などが挙げられる。

[0274]

本発明の一態様に係る半導体装置または電子部品は、これらの電子機器に内蔵される通信装置などに用いることができる。

[0275]

電子機器は、センサ（力、変位、位置、速度、加速度、角速度、回転数、距離、光、液、磁気、温度、化学物質、音声、時間、硬度、電場、電流、電圧、電力、放射線、流量、湿度、傾度、振動、においまたは赤外線を測定する機能を含むもの）などを有していてもよい。

[0276]

電子機器は、様々な機能を有することができる。例えば、様々な情報（静止画、動画、テキスト画像など）を表示部に表示する機能、タッチパネル機能、カレンダー、日付または時刻などを表示する機能、様々なソフトウェア（プログラム）を実行する機能、無線通信機能、記録媒体に記録されているプログラムまたはデータを読み出す機能等を有することができる。

[0277]

図13および図14A乃至図14Fに、電子機器の一例を示す。図13において、表示装置8000は、本発明の一態様に係る半導体装置8004を用いた電子機器の一例である。具体的に、表示装置8000は、TV放送受信用の表示装置に相当し、筐体8001、表示部8002、スピーカ部8003、半導体装置8004、蓄電装置8005などを有する。本発明の一態様に係る半導体装置8004は、筐体8001の内部に設けられている。半導体装置8004により、制御情報や、制御プログラムなどを保持することができる。また、半導体装置8004は通信機能を有し、表示装置8000をIoT機器として機能させることができる。また、表示装置8000は、商用電源から電力の供給を受けることもできるし、蓄電装置8005に蓄積された電力を用いることもできる。

[0278]

表示部8002には、液晶表示装置、有機EL素子などの発光素子を各画素に備えた発光表示装置、電気泳動表示装置、DMD（Digital Micromirror Device）、P

D P (P l a s m a D i s p l a y P a n e l) 、 F E D (F i e l d E m i s s i o n D i s p l a y) などの表示装置を用いることができる。

[0279]

なお、表示装置には、TV放送受信用の他、パーソナルコンピュータ用、広告表示用など、全ての情報表示用表示装置が含まれる。

[0280]

図13において、据え付け型の照明装置8100は、本発明の一態様に係る半導体装置8103を用いた電子機器の一例である。具体的に、照明装置8100は、筐体8101、光源8102、半導体装置8103、蓄電装置8105などを有する。図13では、半導体装置8103が、筐体8101及び光源8102が据え付けられた天井8104の内部に設けられている場合を例示しているが、半導体装置8103は、筐体8101の内部に設けられていても良い。半導体装置8103により、光源8102の発光輝度などの情報や、制御プログラムなどを保持することができる。また、半導体装置8103は通信機能を有し、照明装置8100を、IoT機器として機能させることができる。また、照明装置8100は、商用電源から電力の供給を受けることもできるし、蓄電装置8105に蓄積された電力を用いることもできる。

[0281]

なお、図13では天井8104に設けられた据え付け型の照明装置8100を例示しているが、本発明の一態様に係る半導体装置は、天井8104以外、例えば側壁8405、床8406、窓8407などに設けられた据え付け型の照明装置に用いることもできるし、卓上型の照明装置などに用いることもできる。

[0282]

また、光源8102には、電力を利用して人工的に光を得る人工光源を用いることができる。具体的には、白熱電球、蛍光灯などの放電ランプ、LEDや有機EL素子などの発光素子が、上記人工光源の一例として挙げられる。

[0283]

図13において、室内機8200及び室外機8204を有するエアコンディショナーは、本発明の一態様に係る半導体装置8203を用いた電子機器の一例である。具体的に、室内機8200は、筐体8201、送風口8202、半導体装置8203、蓄電装置8205などを有する。図13では、半導体装置8203が、室内機8200に設けられている場合を例示しているが、半導体装置8203は室外機8204に設けられていても良い。或いは、室内機8200と室外機8204の両方に、半導体装置8203が設けられていても良い。半導体装置8203により、エアコンディショナーの制御情報や、制御プログラムなどを保持することができる。また、半導体装置8203は通信機能を有し、エアコンディショナーを、IoT機器として機能させることができる。また、エアコンディショナーは、商用電源から電力の供給を受けることもできるし、蓄電装置8205に蓄積された電力を用いることもできる。

[0284]

なお、図13では、室内機と室外機で構成されるセパレート型のエアコンディショナーを例示しているが、室内機の機能と室外機の機能とを1つの筐体に有する一体型のエアコンディショナーに、本発明の一態様に係る半導体装置を用いることもできる。

[0285]

図13において、電気冷凍冷蔵庫8300は、本発明の一態様に係る半導体装置8304を用いた電子機器の一例である。具体的に、電気冷凍冷蔵庫8300は、筐体8301、冷蔵室用扉8302、冷凍室用扉8303、半導体装置8304、蓄電装置8305などを有する。図13では、蓄電装置8305が、筐体8301の内部に設けられている。半導体装置8304により、電気冷凍冷蔵庫8300の制御情報や、制御プログラムなどを保持することができる。また、半導体装置8304は通信機能を有し、電気冷凍冷蔵庫8300を、IoT機器として機能させることができる。また、電気冷凍冷蔵庫8300は、商用電源から電力の供給を受けることもできるし、蓄電装置8305に蓄積された電力を用いることもできる。

[0286]

図14Aに、腕時計型の携帯情報端末の一例を示す。携帯情報端末6100は、筐体6101、表示部6102、バンド6103、操作ボタン6105などを備える。また、携帯情報端末6100は、その内部に二次電池と、本発明の一態様に係る半導体装置または電子部品を備える。本発明の一態様に係る半導体装置または電子部品を携帯情報端末6100に用いることで、携帯情報端末6100を、IoT機器として機能させることができる。

[0287]

図14Bは、携帯電話機の一例を示している。携帯情報端末6200は、筐体6201に組み込まれた表示部6202の他、操作ボタン6203、スピーカ6204、マイクロフォン6205などを備えている。

[0288]

また、携帯情報端末6200は、表示部6202と重なる領域に指紋センサ6209を備える。指紋センサ6209は有機光センサであってもよい。指紋は個人によって異なるため、指紋センサ6209で指紋パターンを取得して、個人認証を行うことができる。指紋センサ6209で指紋パターンを取得するための光源として、表示部6202から発せられた光を用いることができる。

[0289]

また、携帯情報端末6200は、その内部に二次電池と、本発明の一態様に係る半導体装置または電子部品を備える。本発明の一態様に係る半導体装置または電子部品を携帯情報端末6200に用いることで、携帯情報端末6200を、IoT機器として機能させることができる。

[0290]

図14Cは、掃除ロボットの一例を示している。掃除ロボット6300は、筐体6301上面に配置された表示部6302、側面に配置された複数のカメラ6303、ブラシ6304、操作ボタン6305、各種センサなどを有する。図示されていないが、掃除ロボット6300には、タイヤ、吸い込み口等が備えられている。掃除ロボット6300は自走し、ゴミ6310を検知し、下面に設けられた吸い込み口からゴミを吸引することができる。

[0291]

例えば、掃除ロボット6300は、カメラ6303が撮影した画像を解析し、壁、家具または段差などの障害物の有無を判断することができる。また、画像解析により、配線などブラシ6304に絡まりそうな物体を検知した場合は、ブラシ6304の回転を止めることができる。掃除ロボット6300は、その内部に二次電池と、本発明の一態様に係る半導体装置または電子部品を備える。本発明の一態様に係る半導体装置または電子部品を掃除ロボット6300に用いることで、掃除ロボット6300を、IoT機器として機能させることができる。

[0292]

図14Dは、ロボットの一例を示している。図14Dに示すロボット6400は、演算装置6409、照度センサ6401、マイクロフォン6402、上部カメラ6403、スピーカ6404、表示部6405、下部カメラ6406、障害物センサ6407、および移動機構6408を備える。

[0293]

マイクロフォン6402は、使用者の話し声及び環境音等を検知する機能を有する。また、スピーカ6404は、音声を発する機能を有する。ロボット6400は、マイクロフォン6402およびスピーカ6404を用いて、使用者とコミュニケーションをとることが可能である。

[0294]

表示部6405は、種々の情報の表示を行う機能を有する。ロボット6400は、使用者の望みの情報を表示部6405に表示することが可能である。表示部6405は、タッチパネルを搭載していてもよい。また、表示部6405は取り外しのできる情報端末であっても良く、ロボット6400の定位置に設置することで、充電およびデータの受け渡しを可能とする。

[0295]

上部カメラ6403および下部カメラ6406は、ロボット6400の周囲を撮像する機能を有する。また、障害物センサ6407は、移動機構6408を用いてロボット6400が前進する際の進行方向における障害物の有無を察知することができる。ロボット6400は、上部カメラ6403、下部カメラ6406および障害物センサ6407を用いて、周囲の環境を認識し、安全に移動することが可能である。

[0296]

ロボット6400は、その内部に二次電池と、本発明の一態様に係る半導体装置または電子部品を備える。本発明の一態様に係る半導体装置または電子部品をロボット6400に用いることで、ロボット6400を、IoT機器として機能させることができる。

[0297]

図14Eは、飛行体の一例を示している。図14Eに示す飛行体6500は、プロペラ6501、カメラ6502、およびバッテリー6503などを有し、自律して飛行する機能を有する。

[0298]

例えば、カメラ6502で撮影した画像データは、電子部品6504に記憶される。電子部品6504は、画像データを解析し、移動する際の障害物の有無などを察知することができる。また、電子部品6504によってバッテリー6503の蓄電容量の変化から、バッテリー残量を推定することができる。飛行体6500は、その内部に本発明の一態様に係る半導体装置または電子部品を備える。本発明の一態様に係る半導体装置または電子部品を飛行体6500に用いることで、飛行体6500を、IoT機器として機能させることができる。

[0299]

図14Fは、自動車の一例を示している。自動車7160は、エンジン、タイヤ、ブレーキ、操舵装置、カメラなどを有する。自動車7160は、その内部に本発明の一態様に係る半導体装置または電子部品を備える。本発明の一態様に係る半導体装置または電子部品を自動車7160に用いることで、自動車7160を、IoT機器として機能させることができる。

[0300]

本実施例に示す構成、構造、方法などは、他の実施の形態、および実施例に示す構成、構造、方

法などと適宜組み合わせる用いることができる。

[0301]

(実施の形態4)

本明細書などに示したOSトランジスタを用いて、ノーマリーオフCPU（「No f f - C P U」ともいう。）を実現することができる。なお、No f f - C P Uとは、ゲート電圧が0Vであっても非導通状態（オフ状態ともいう）であるノーマリーオフ型のトランジスタを含む集積回路である。

[0302]

No f f - C P Uは、No f f - C P U内の動作不要な回路への電力供給を停止し、当該回路を待機状態にすることができる。電力供給が停止され、待機状態になった回路では電力が消費されない。よって、No f f - C P Uは、電力使用量を最小限にすることができる。また、No f f - C P Uは、電力供給が停止されても設定条件などの動作に必要な情報を長期間保持することができる。待機状態からの復帰は当該回路への電力供給を再開するだけでよく、設定条件などの再書き込みが不要である。すなわち、待機状態からの高速復帰が可能である。このように、No f f - C P Uは、動作速度を大きく落とすことなく消費電力を低減できる。

[0303]

No f f - C P Uは、例えば、IoT（Internet of Things）分野のIoT末端機器（「エンドポイントマイコン」ともいう。）803などの小規模システムに好適に用いることができる。

[0304]

図15にIoTネットワークの階層構造と要求仕様の傾向を示す。図15では、要求仕様として消費電力804と処理性能805を示している。IoTネットワークの階層構造は、上層部であるクラウド分野801と下層部である組み込み分野802に大別される。クラウド分野801には例えばサーバーが含まれる。組み込み分野802には例えば機械、産業用ロボット、車載機器、家電などが含まれる。

[0305]

上層ほど、消費電力の少なさよりも高い処理性能が求められる。よって、クラウド分野801では高性能CPU、高性能GPU、大規模SoC（System on a Chip）などが用いられる。また、下層ほど処理性能よりも消費電力の少なさが求められ、デバイス個数も爆発的に多くなる。本発明の一態様に係る半導体装置は、低消費電力が求められるIoT末端機器の通信装置に好適に用いることができる。

[0306]

なお、「エンドポイント」とは、組み込み分野802の末端領域を示す。エンドポイントに用いられるデバイスとしては、例えば、工場、家電、インフラ、農業などで使用されるマイコンが該当する。

[0307]

図16にエンドポイントマイコンの応用例として、ファクトリーオートメーションのイメージ図を示す。工場884はインターネット回線（Internet）を介してクラウド883と接続される。また、クラウド883は、インターネット回線を介してホーム881およびオフィス882と接続される。インターネット回線は有線通信方式であってもよいし、無線通信方式であってもよい。例えば、無線通信方式の場合は、通信装置に本発明の一態様に係る半導体装置を用いて、第4

世代移動通信システム（４Ｇ）や第５世代移動通信システム（５Ｇ）などの通信規格に沿った無線通信を行なえばよい。また、工場８８４は、インターネット回線を介して工場８８５および工場８８６と接続してもよい。

[０３０８]

工場８８４はマスタデバイス（制御機器）８３１を有する。マスタデバイス８３１は、クラウド８８３と接続し、情報の授受を行う機能を有する。また、マスタデバイス８３１は、ＩｏＴ末端機器８４１に含まれる複数の産業用ロボット８４２と、Ｍ２Ｍ（Machine to Machine）インターフェイス８３２を介して接続される。Ｍ２Ｍインターフェイス８３２としては、例えば、有線通信方式の一種である産業イーサネット（「イーサネット」は登録商標）や、無線通信方式の一種であるローカル５Ｇなどを用いてもよい。

[０３０９]

工場の管理者は、ホーム８８１またはオフィス８８２から、クラウド８８３を介して工場８８４に接続し、稼働状況などを知ることができる。また、誤品・欠品チェック、置き場所指示、タクトタイムの計測などを行うことができる。

[０３１０]

近年「スマート工場」と銘打って、世界的にＩｏＴの工場への導入が進められている。スマート工場の事例では、エンドポイントマイコンによる単なる検査、監査だけでなく、故障検知や異常予測なども行う事例が報告されている。

[０３１１]

エンドポイントマイコンなどの小規模システムは、稼働時のシステム全体の消費電力が小さい場合が多いため、Ｎｏｆｆ－ＣＰＵによる待機動作時の電力削減効果が大きくなる。一方で、ＩｏＴの組み込み分野では即応性が求められる場合があるが、Ｎｏｆｆ－ＣＰＵを用いることで待機動作時からの高速復帰が実現できる。

[０３１２]

本実施の形態に示す構成、構造、方法などは、他の実施の形態および実施例などに示す構成、構造、方法などと適宜組み合わせる用いることができる。

[符号の説明]

[０３１３]

Ｃ１：容量素子、Ｃ２：容量素子、Ｃ３：容量素子、Ｍ１：記憶素子、Ｒ１：抵抗素子、Ｒ２：抵抗素子、Ｒ３：抵抗素子、Ｖｒｅｓ：端子、Ｖｉｎ：入力端子、Ｖｏｕｔ：出力端子、ＳＥＴ：端子、ＳＥＴ１：端子、ＳＥＴ２：端子、Ｔｒ１：トランジスタ、Ｔｒ２：トランジスタ、Ｔｒ３：トランジスタ、Ｔｒ４：トランジスタ、Ｔｒ５：トランジスタ、Ｔｒ１１：トランジスタ、Ｔｒ２１：トランジスタ、Ｔｒ３１：トランジスタ、Ｔｒ４１：トランジスタ、Ｔｒ５１：トランジスタ、Ｖｒｅｓ１：端子、Ｖｒｅｓ２：端子、３１１：基板、３１３：半導体領域、３１４ａ：低抵抗領域、３１４ｂ：低抵抗領域、３１５：絶縁体、３１６：導電体、３２０：絶縁体、３２２：絶縁体、３２４：絶縁体、３２６：絶縁体、３２８：導電体、３３０：導電体、３５０：絶縁体、３５２：絶縁体、３５４：絶縁体、３５６：導電体、３６０：絶縁体、３６２：絶縁体、３６４：絶縁体、３６６：導電体、３７０：絶縁体、３７２：絶縁体、３７４：絶縁体、３７６：導電体、３８０：絶縁体、３８２：絶縁体、３８４：絶縁体、３８６：導電体、４０４：絶縁体、５００：トランジスタ、５００Ａ：トランジスタ、５００Ｂ：トランジスタ、５０３：導電体、５０３ａ：導電体、

503b : 導電体、510 : 絶縁体、512 : 絶縁体、513 : 絶縁体、514 : 絶縁体、516 : 絶縁体、518 : 導電体、520 : 絶縁体、522 : 絶縁体、524 : 絶縁体、530 : 酸化物、530a : 酸化物、530b : 酸化物、540a : 導電体、540b : 導電体、542a : 導電体、542b : 導電体、543a : 領域、543b : 領域、544 : 絶縁体、545 : 絶縁体、546 : 導電体、548 : 導電体、550 : トランジスタ、552 : 絶縁体、560 : 導電体、560a : 導電体、560b : 導電体、574 : 絶縁体、580 : 絶縁体、581 : 絶縁体、582 : 絶縁体、586 : 絶縁体、592 : 導電体、593 : 導電体、600 : 容量素子、610 : 導電体、612 : 導電体、620 : 導電体、630 : 絶縁体、640 : 絶縁体、711 : 基板、712 : 回路領域、713 : 分離領域、714 : 分離線、715 : チップ、750 : 電子部品、752 : プリント基板、753 : 半導体装置、754 : 実装基板、755 : リード、801 : クラウド分野、802 : 分野、804 : 消費電力、805 : 処理性能、831 : マスタデバイス、832 : インターフェイス、841 : IoT 末端機器、842 : 産業用ロボット、881 : ホーム、882 : オフィス、883 : クラウド、884 : 工場、885 : 工場、886 : 工場、1001 : オペアンプ、1021 : オペアンプ、1031 : オペアンプ、1100 : フェーズシフタ、1200 : フェーズシフタ、1300 : フェーズシフタ、6000 : フェーズシフタ、6001 : オペアンプ、6100 : 携帯情報端末、6101 : 筐体、6102 : 表示部、6103 : バンド、6105 : 操作ボタン、6200 : 携帯情報端末、6201 : 筐体、6202 : 表示部、6203 : 操作ボタン、6204 : スピーカ、6205 : マイクロフォン、6209 : 指紋センサ、6300 : 掃除ロボット、6301 : 筐体、6302 : 表示部、6303 : カメラ、6304 : ブラシ、6305 : 操作ボタン、6310 : ゴミ、6400 : ロボット、6401 : 照度センサ、6402 : マイクロフォン、6403 : 上部カメラ、6404 : スピーカ、6405 : 表示部、6406 : 下部カメラ、6407 : 障害物センサ、6408 : 移動機構、6409 : 演算装置、6500 : 飛行体、6501 : プロペラ、6502 : カメラ、6503 : バッテリ、6504 : 電子部品、7160 : 自動車、8000 : 表示装置、8001 : 筐体、8002 : 表示部、8003 : スピーカ部、8004 : 半導体装置、8005 : 蓄電装置、8100 : 照明装置、8101 : 筐体、8102 : 光源、8103 : 半導体装置、8104 : 天井、8105 : 蓄電装置、8200 : 室内機、8201 : 筐体、8202 : 送風口、8203 : 半導体装置、8204 : 室外機、8205 : 蓄電装置、8300 : 電気冷凍冷蔵庫、8301 : 筐体、8302 : 冷蔵室用扉、8303 : 冷凍室用扉、8304 : 半導体装置、8305 : 蓄電装置、8405 : 側壁、8406 : 床、8407 : 窓

請求の範囲

[請求項 1]

フェーズシフタの入力端子と、フェーズシフタの出力端子との間に、オペアンプを有し、
前記オペアンプの第 1 の入力端子と電氣的に接続された、トランジスタと、
前記オペアンプの第 2 の入力端子と電氣的に接続された、第 1 の抵抗素子と、
前記オペアンプの第 2 の入力端子と電氣的に接続された、第 2 の抵抗素子と、を有し、
前記トランジスタのゲートは、第 1 の端子と電氣的に接続され、
前記トランジスタのソースまたはドレインの一方は、前記フェーズシフタの入力端子と電氣的に
接続され、

前記トランジスタのソースまたはドレインの他方は、前記オペアンプの第 1 の入力端子と電氣的
に接続され、

前記第 1 の抵抗素子は、前記フェーズシフタの入力端子と電氣的に接続され、
前記第 2 の抵抗素子は、前記フェーズシフタの出力端子と電氣的に接続され、
少なくとも前記オペアンプが有するトランジスタは、前記トランジスタと重なる領域を有する、
半導体装置。

[請求項 2]

フェーズシフタの入力端子と、フェーズシフタの出力端子との間に、オペアンプを有し、
前記オペアンプの第 1 の入力端子と電氣的に接続された、トランジスタと、
前記トランジスタのソースまたはドレインの他方と電氣的に接続された、容量素子と、
前記オペアンプの第 2 の入力端子と電氣的に接続された、第 1 の抵抗素子と、
前記オペアンプの第 2 の入力端子と電氣的に接続された、第 2 の抵抗素子と、を有し、
前記トランジスタのゲートは、第 1 の端子と電氣的に接続され、
前記トランジスタのソースまたはドレインの一方は、前記フェーズシフタの入力端子と電氣的に
接続され、

前記トランジスタのソースまたはドレインの他方は、前記オペアンプの第 1 の入力端子と電氣的
に接続され、

前記第 1 の抵抗素子は、前記フェーズシフタの入力端子と電氣的に接続され、
前記第 2 の抵抗素子は、前記フェーズシフタの出力端子と電氣的に接続され、
少なくとも前記オペアンプが有するトランジスタは、前記トランジスタと重なる領域を有する、
半導体装置。

[請求項 3]

フェーズシフタの入力端子と、フェーズシフタの出力端子との間に、オペアンプを有し、
前記オペアンプの第 1 の入力端子と電氣的に接続された、トランジスタと、
前記トランジスタのゲートと電氣的に接続された、記憶素子と、
前記オペアンプの第 2 の入力端子と電氣的に接続された、第 1 の抵抗素子と、
前記オペアンプの第 2 の入力端子と電氣的に接続された、第 2 の抵抗素子とを有し、
前記トランジスタのゲートは、第 1 の端子と電氣的に接続され、
前記トランジスタのソースまたはドレインの一方は、前記フェーズシフタの入力端子と電氣的に
接続され、

前記トランジスタのソースまたはドレインの他方は、前記オペアンプの第 1 の入力端子と電氣的

に接続され、

前記第 1 の抵抗素子は、前記フェーズシフタの入力端子と電氣的に接続され、

前記第 2 の抵抗素子は、前記フェーズシフタの出力端子と電氣的に接続され、

少なくとも前記オペアンプが有するトランジスタは、前記トランジスタと重なる領域を有する、
半導体装置。

[請求項 4]

請求項 3 において、

前記記憶素子は、第 1 のトランジスタ及び第 1 の容量素子を有し、

前記第 1 のトランジスタは、酸化物半導体膜を有し、

少なくとも前記オペアンプが有するトランジスタは、前記第 1 のトランジスタと重なる領域を有する、
半導体装置。

図1A

1100

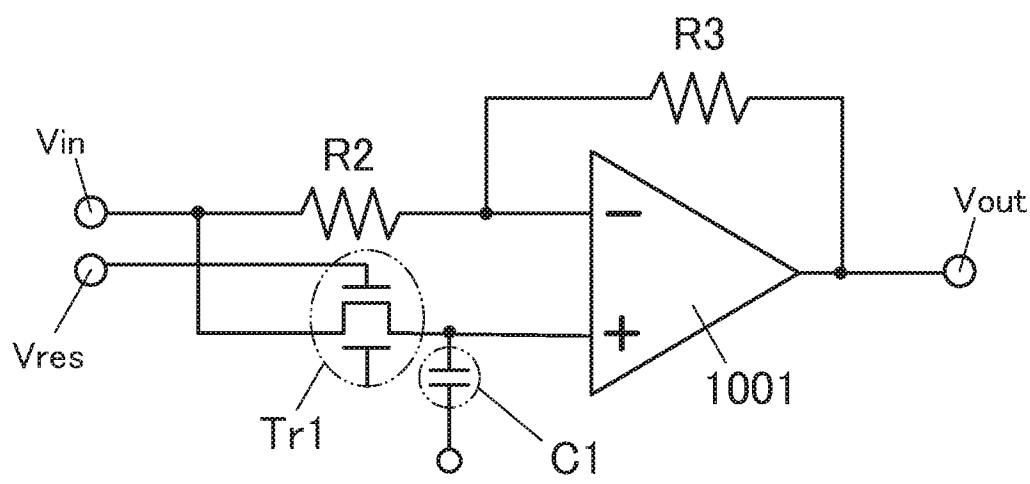
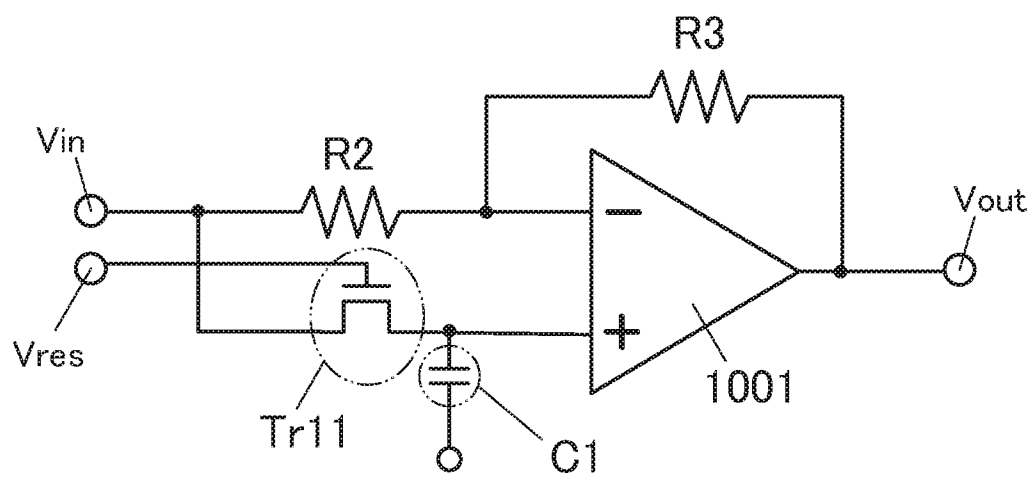
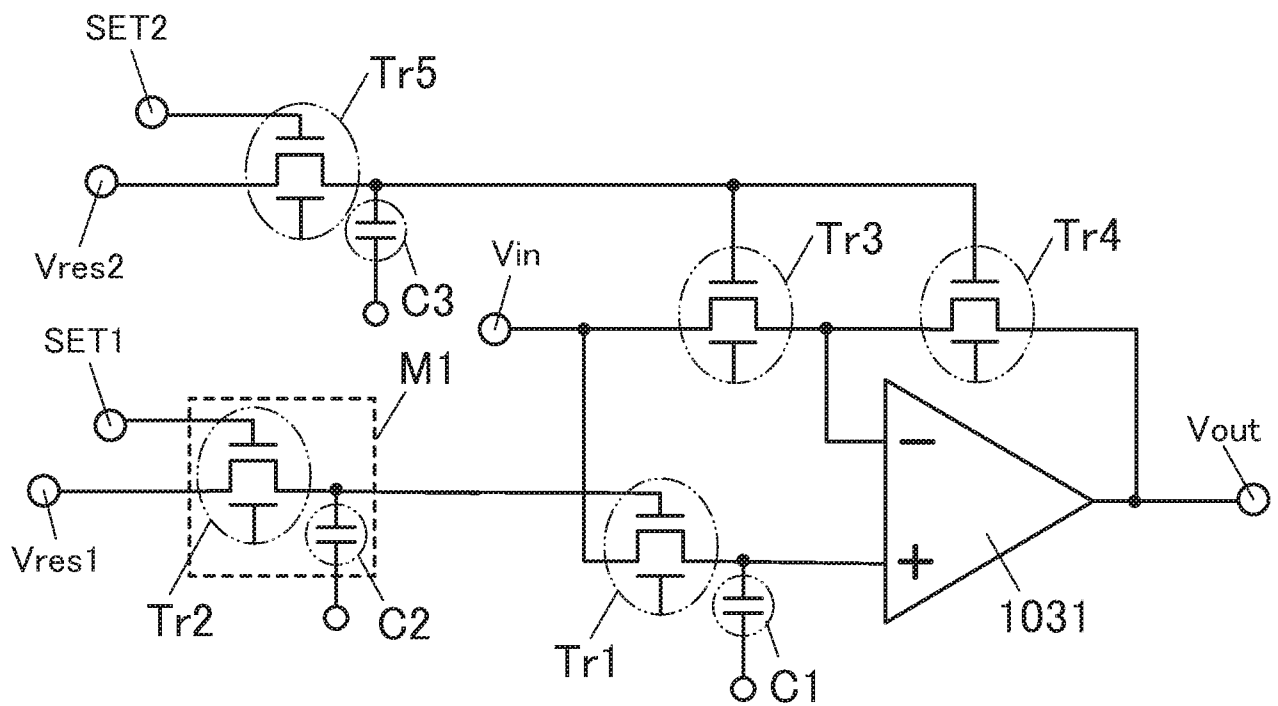


図1B

1100



1300



1300

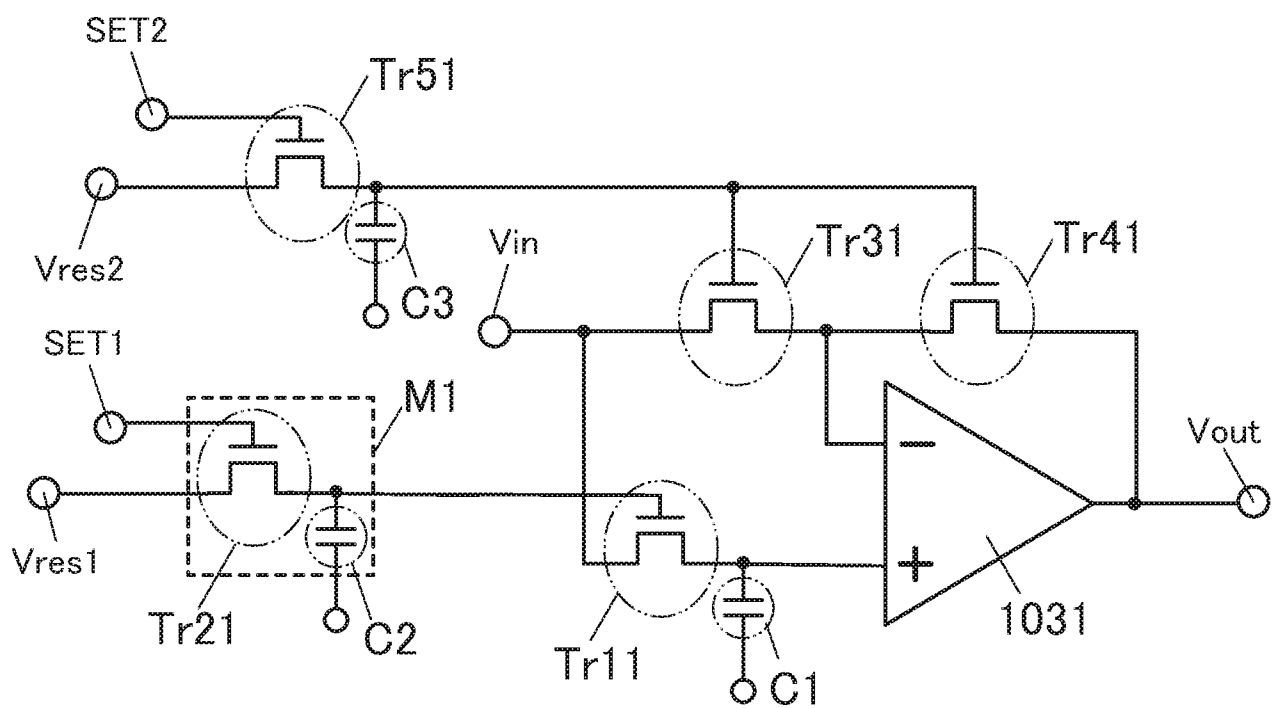


図4

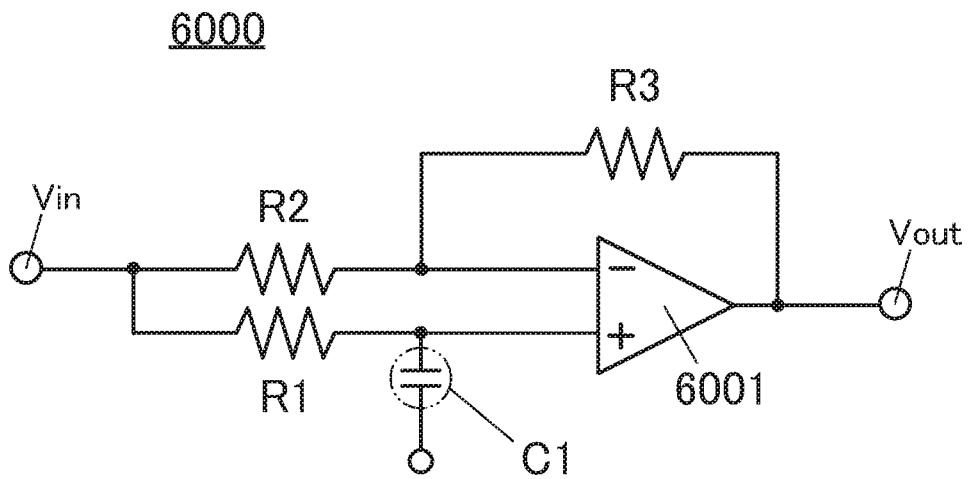


図5

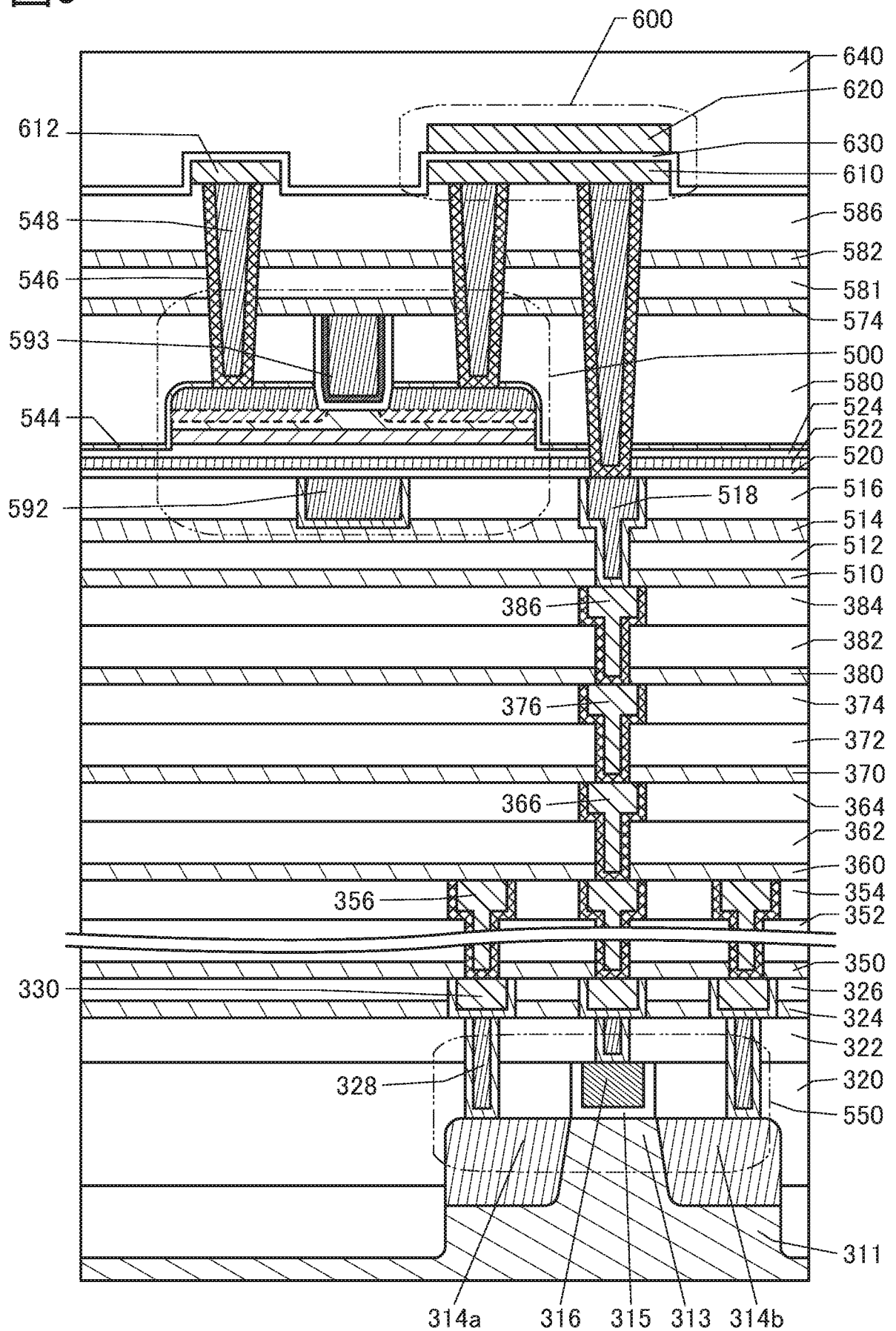


图6

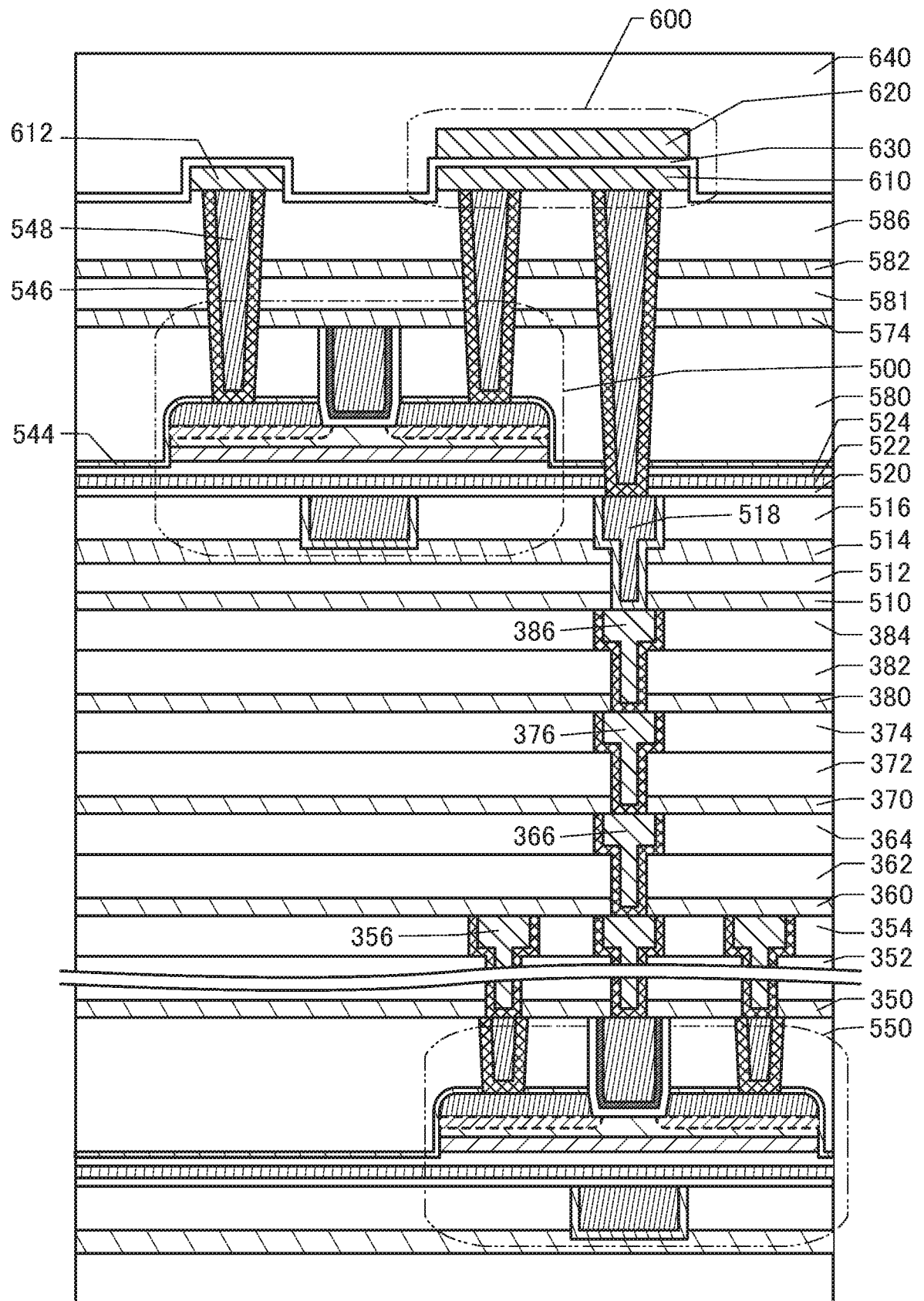


図7A

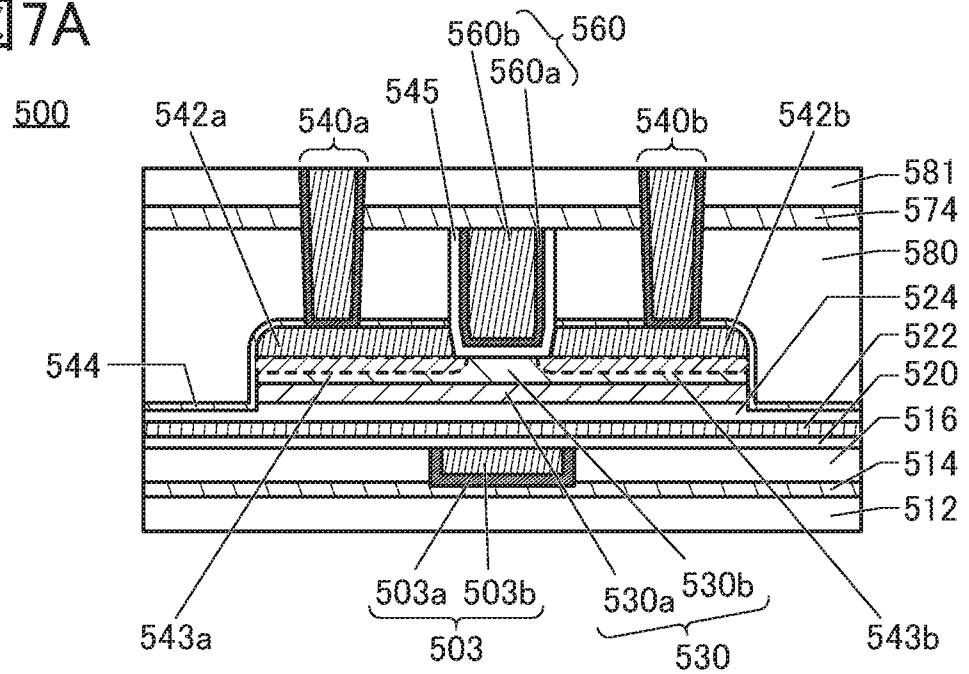


図7B

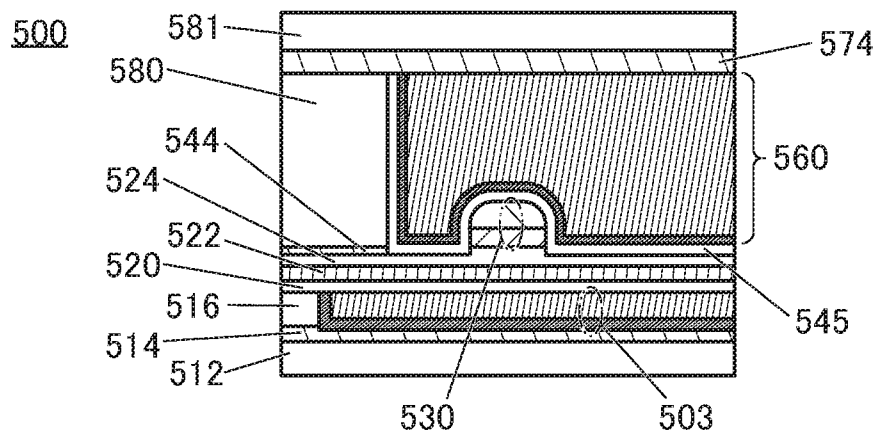


図7C

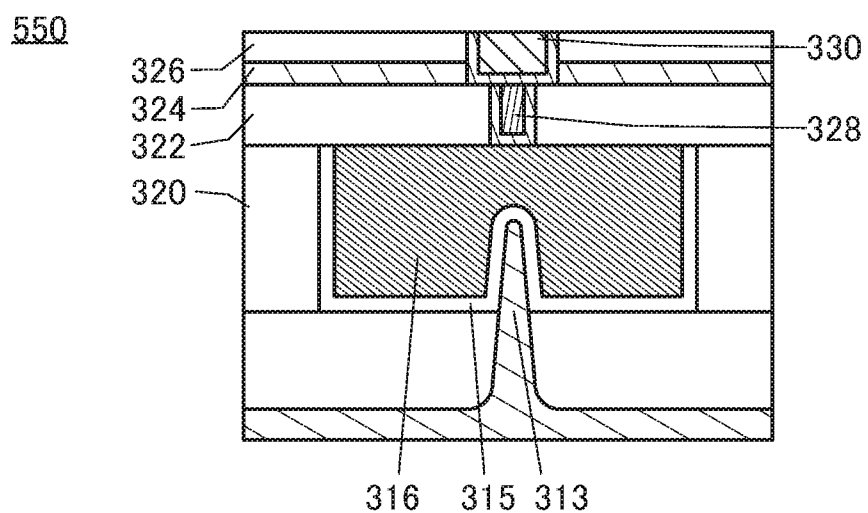


図8A 500A

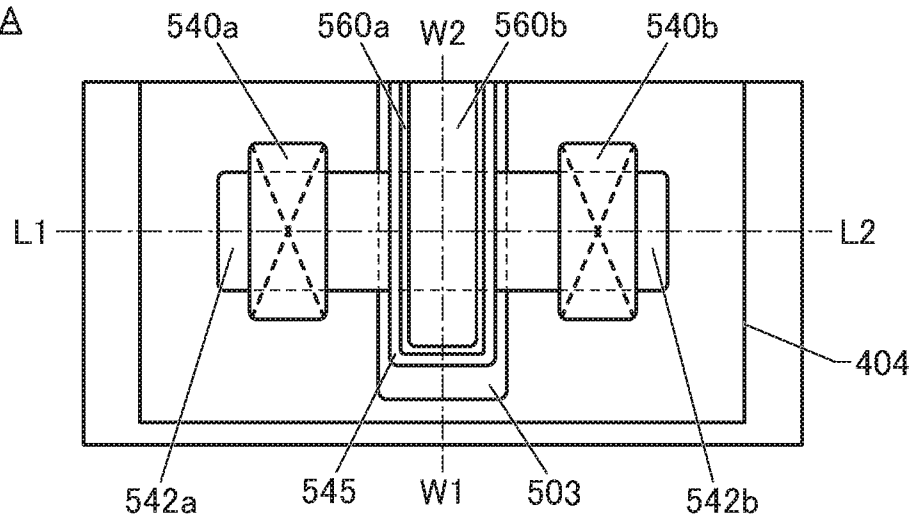


図8B

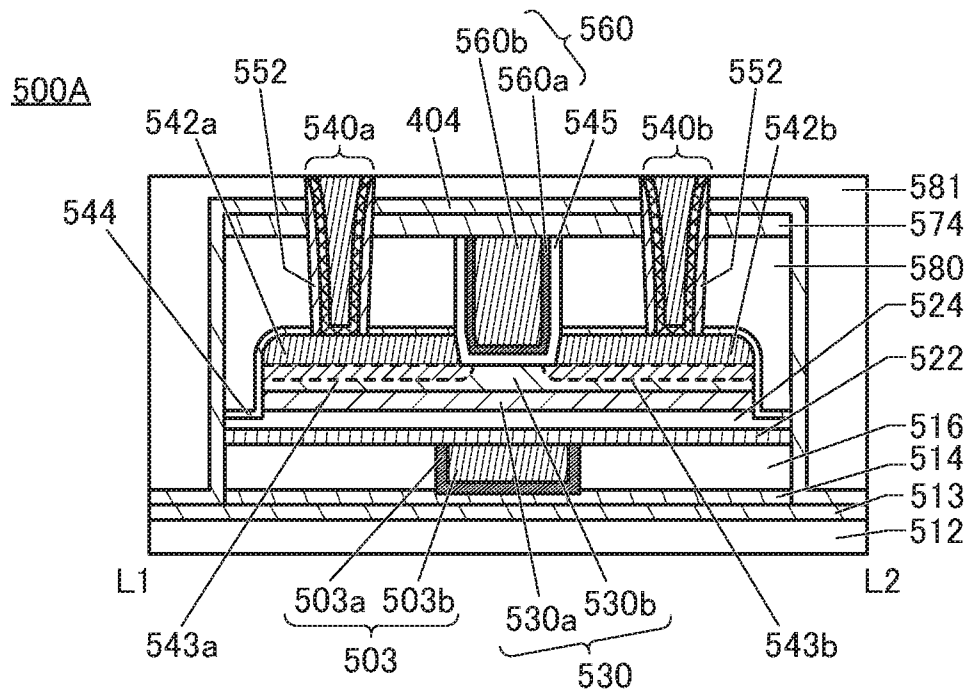


図8C

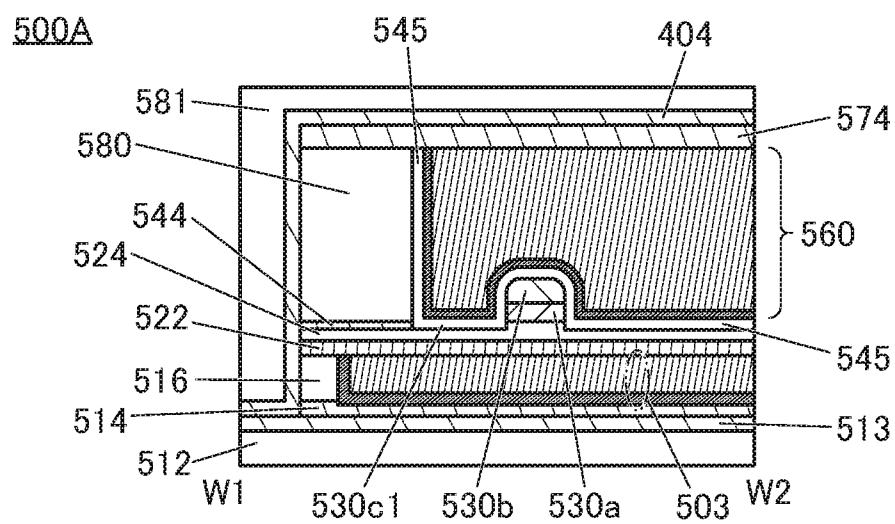


図 9A 500B

500B

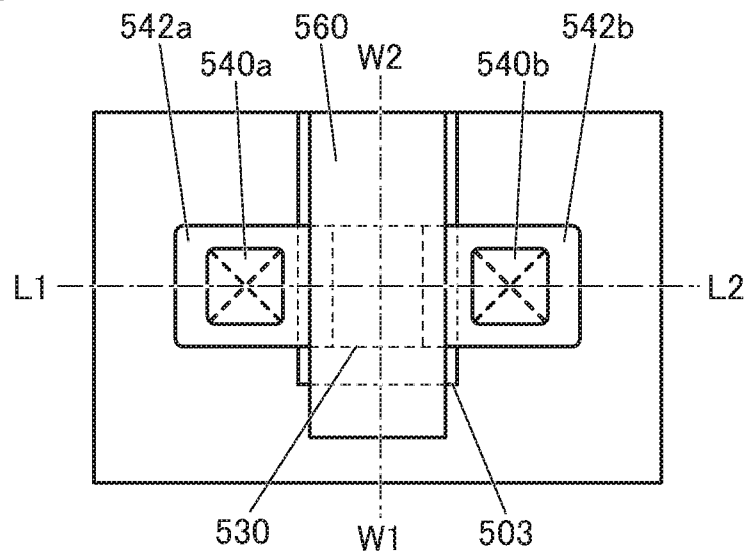
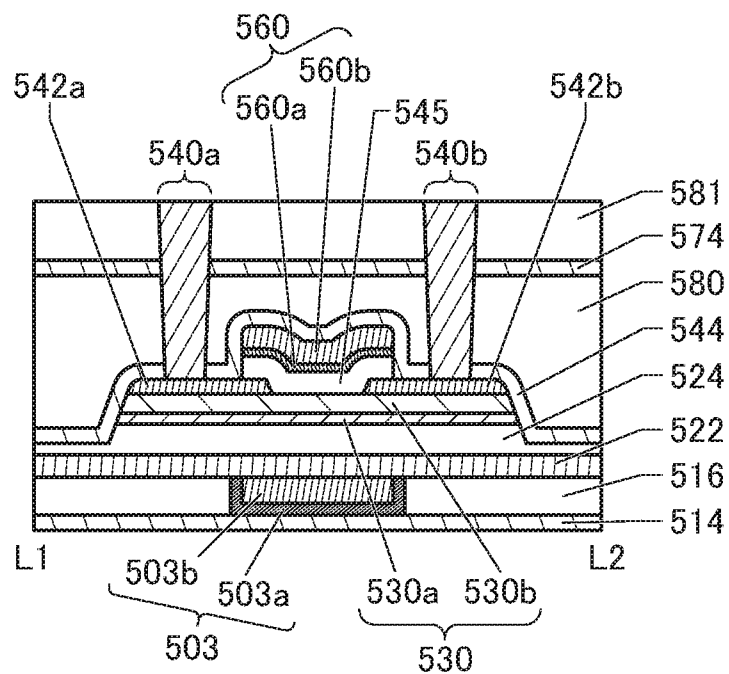


图 9B

500B



9C

500B

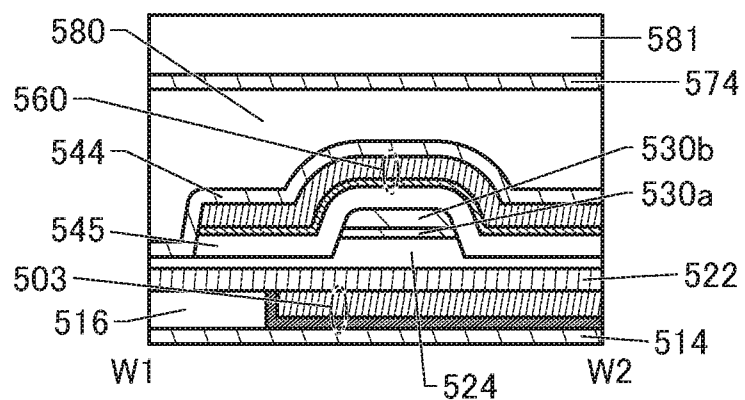


図10A

中間状態 新しい境界領域		
Amorphous (無定形)	Crystalline (結晶性)	Crystal (結晶)
• completely amorphous	• CAAC • nc • CAC excluding single crystal and poly crystal	• single crystal • poly crystal

図10B

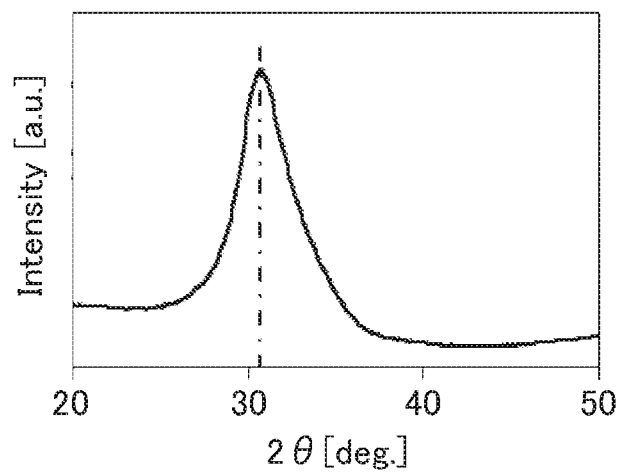


図10C

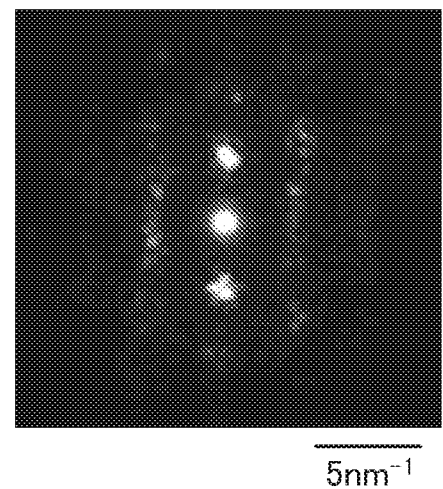


図11A

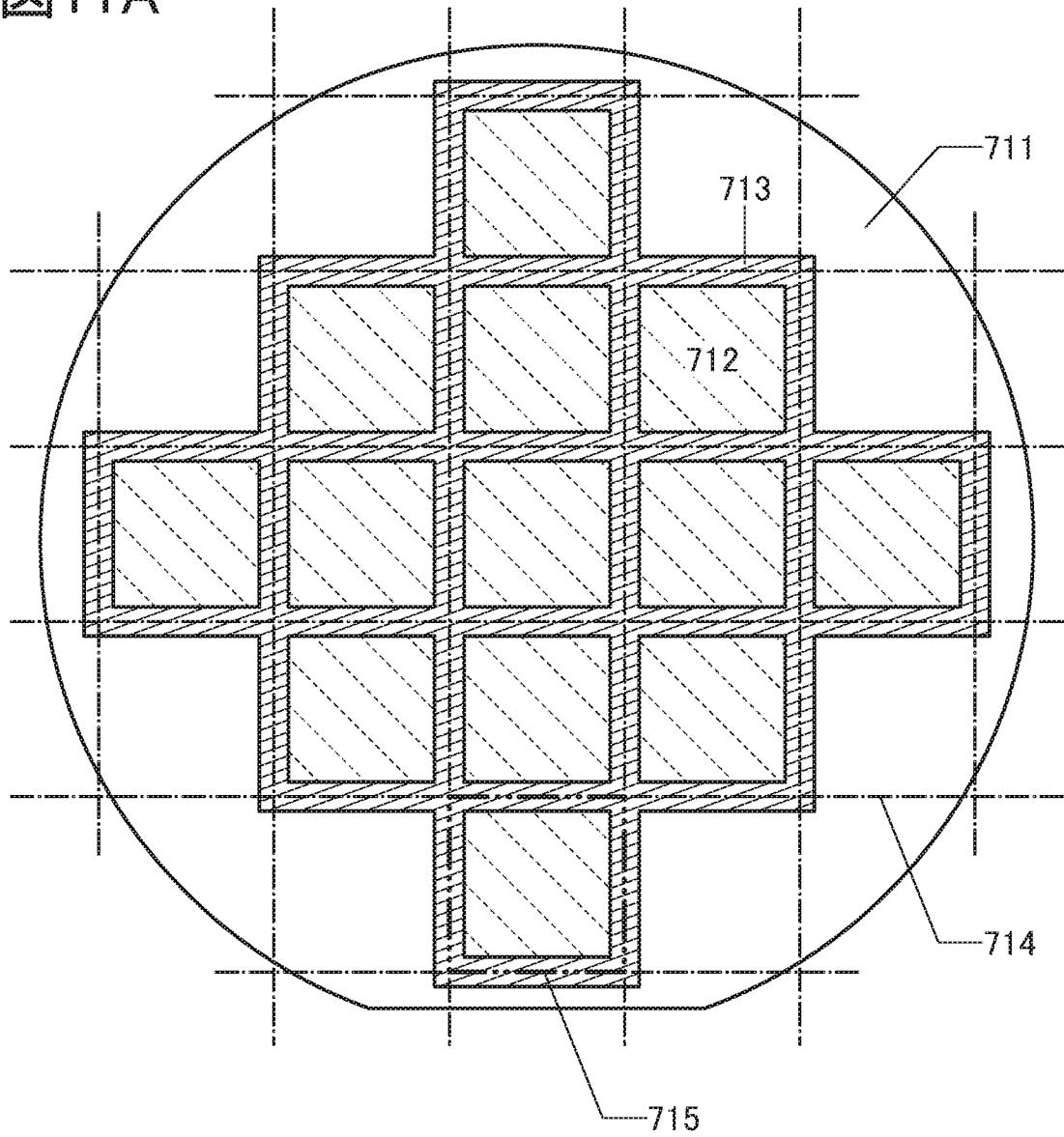


図11B

715

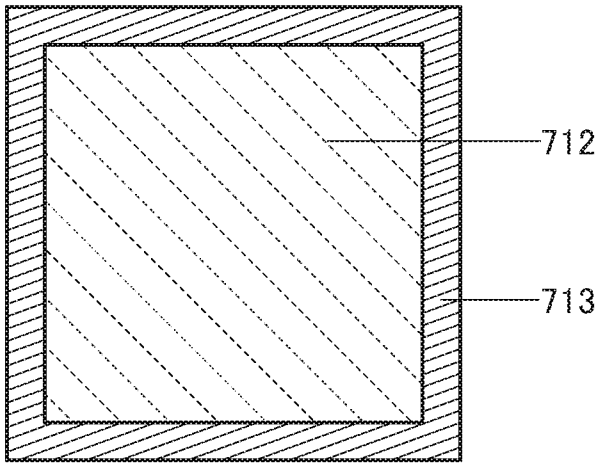


図12A

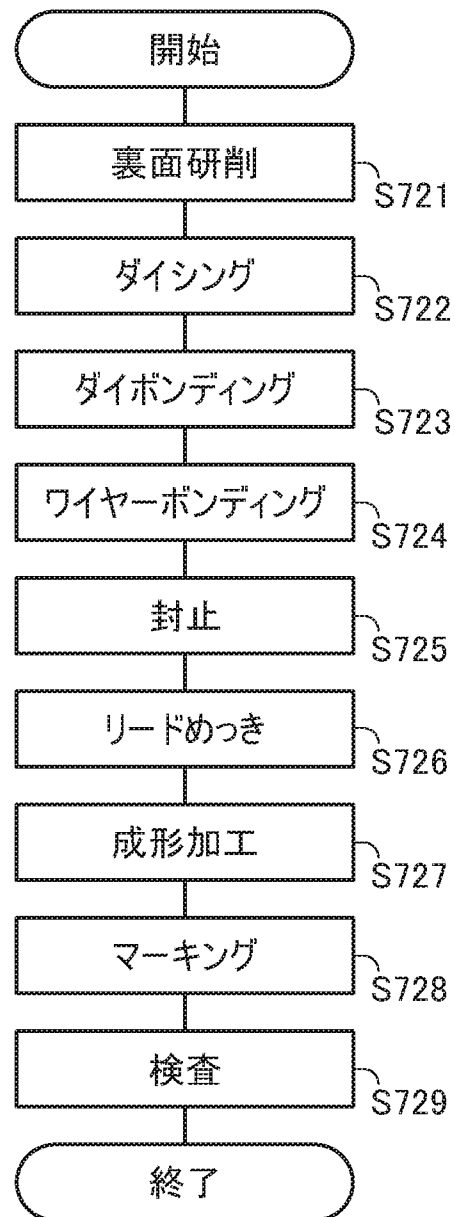
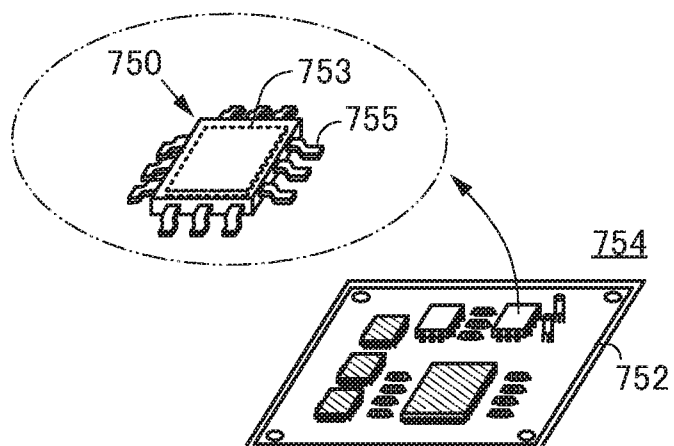


図12B



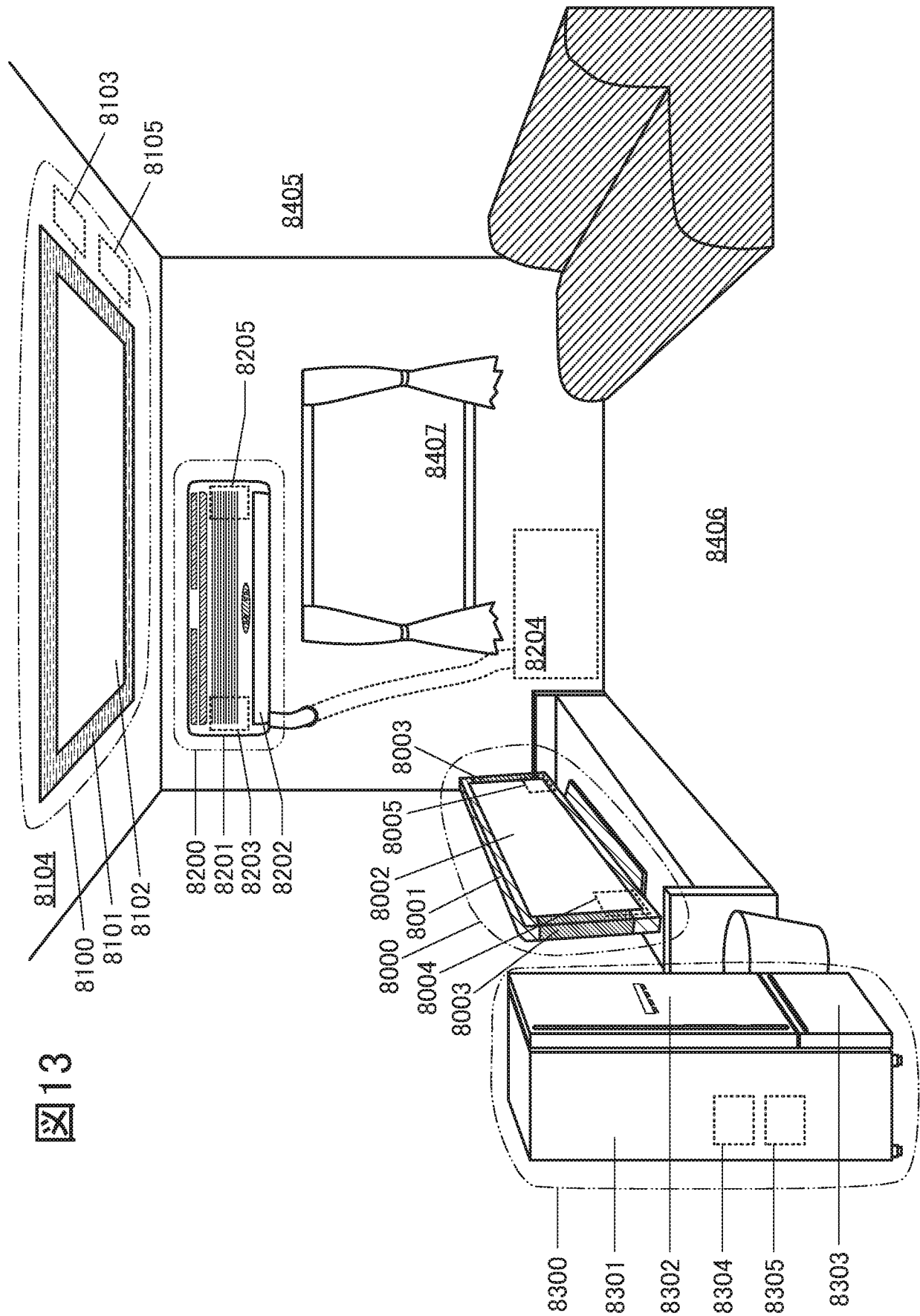


図14A

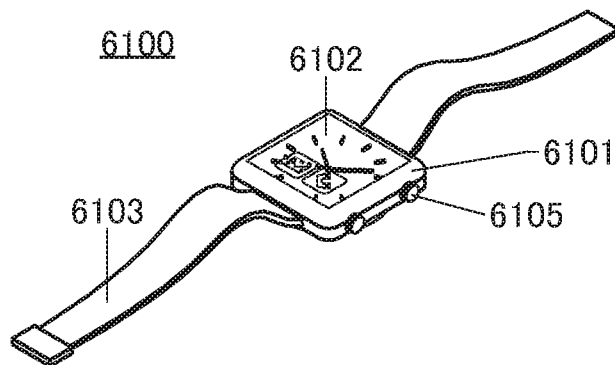


図14B

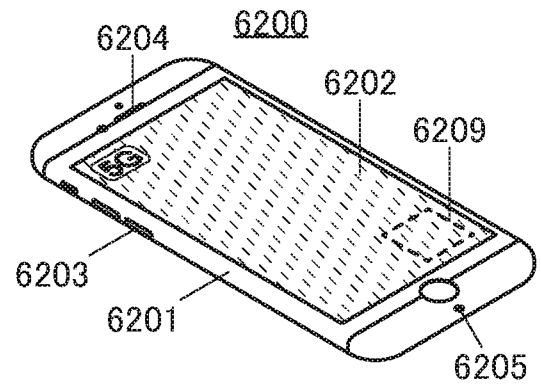


図14C

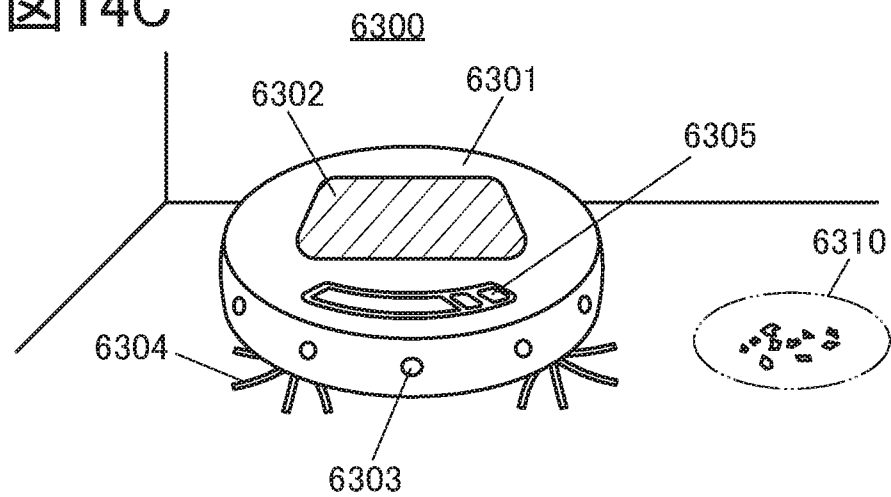


図14D

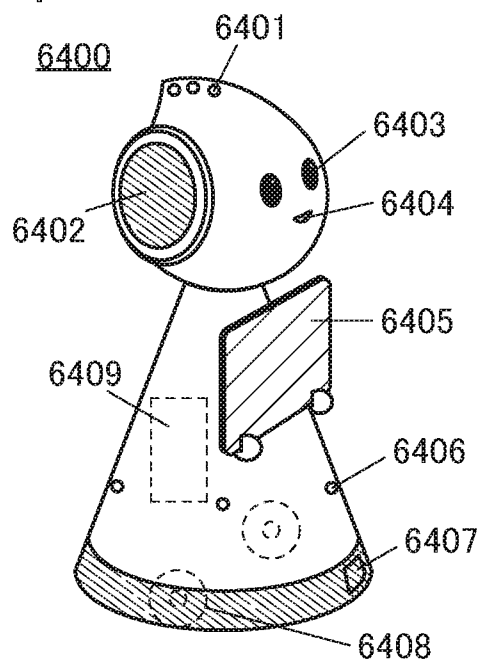


図14E

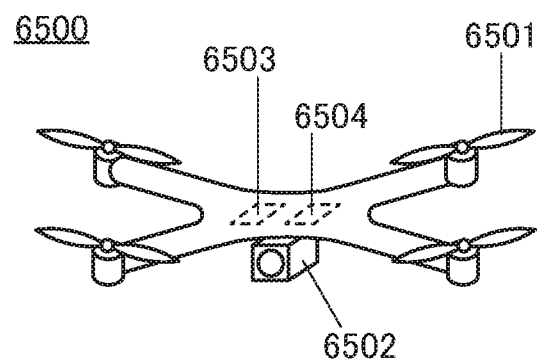


図14F

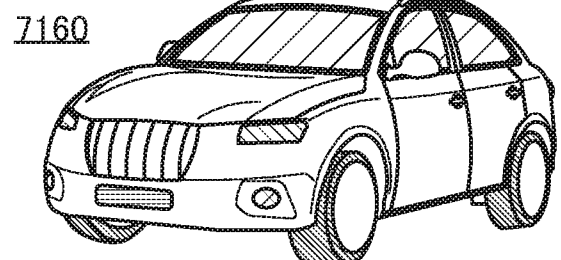
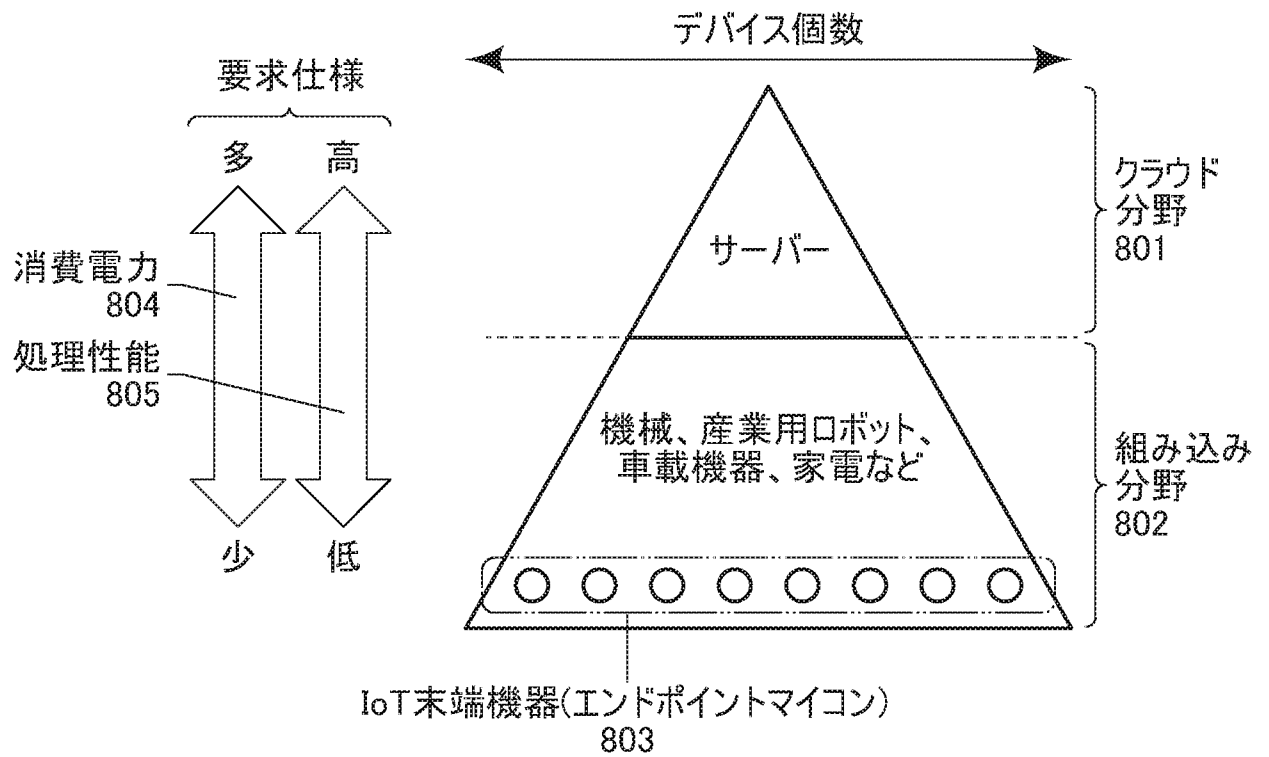
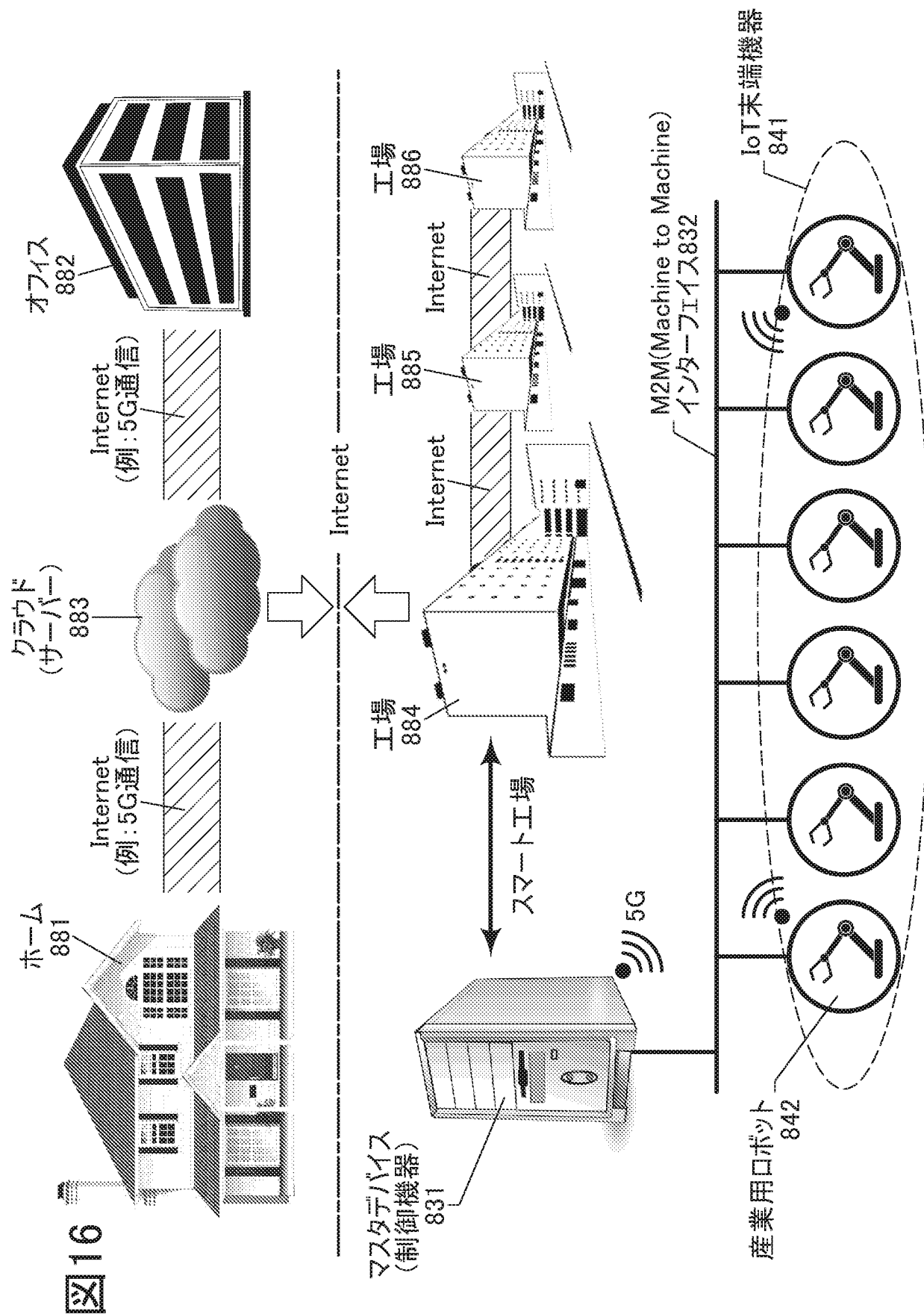


図15





INTERNATIONAL SEARCH REPORT

International application No.

PCT/IB2020/054867

A. CLASSIFICATION OF SUBJECT MATTER H01L 27/088(2006.01)i; H01L 21/8234(2006.01)i; H01L 27/06(2006.01)i; H01L 29/786(2006.01)i FI: H01L27/088 E; H01L29/78 613Z; H01L27/06 102A; H01L27/088 331E; H01L29/78 618B According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) H01L27/088; H01L21/8234; H01L27/06; H01L29/786 Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Published examined utility model applications of Japan 1922-1996 Published unexamined utility model applications of Japan 1971-2020 Registered utility model specifications of Japan 1996-2020 Published registered utility model applications of Japan 1994-2020 Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2017-117508 A (SEMICONDUCTOR ENERGY LABORATORY CO., LTD.) 29.06.2017 (2017-06-29)	1-4
A	JP 2015-181081 A (SEMICONDUCTOR ENERGY LABORATORY CO., LTD.) 15.10.2015 (2015-10-15)	1-4
A	JP 2015-79944 A (SEMICONDUCTOR ENERGY LABORATORY CO., LTD.) 23.04.2015 (2015-04-23)	1-4
A	JP 2013-235564 A (SEMICONDUCTOR ENERGY LABORATORY CO., LTD.) 21.11.2013 (2013-11-21)	1-4
A	JP 2015-43686 A (SEMICONDUCTOR ENERGY LABORATORY CO., LTD.) 05.03.2015 (2015-03-05)	1-4
☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.		
* Special categories of cited documents: “A” document defining the general state of the art which is not considered to be of particular relevance “E” earlier application or patent but published on or after the international filing date “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) “O” document referring to an oral disclosure, use, exhibition or other means “P” document published prior to the international filing date but later than the priority date claimed “T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art “&” document member of the same patent family		
Date of the actual completion of the international search 27 August 2020 (27.08.2020)		Date of mailing of the international search report 08 September 2020 (08.09.2020)
Name and mailing address of the ISA/ Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan		Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No.

PCT/IB2020/054867

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
JP 2017-117508 A	29 Jun. 2017	US 2018/0174647 A1	
JP 2015-181081 A	15 Oct. 2015	US 2015/0255157 A1	
		KR 10-2015-0105214 A	
		TW 201543805 A	
JP 2015-79944 A	23 Apr. 2015	US 2015/0069386 A1	
JP 2013-235564 A	21 Nov. 2013	US 2013/0271220 A1	
		DE 102013206284 A1	
		KR 10-2013-0115131 A	
JP 2015-43686 A	05 Mar. 2015	US 2015/0028837 A1	
		KR 10-2015-0013030 A	
		TW 201526504 A	

A. 発明の属する分野の分類（国際特許分類（IPC））

H01L 27/088(2006.01)i; H01L 21/8234(2006.01)i; H01L 27/06(2006.01)i; H01L 29/786(2006.01)i
FI: H01L27/088 E; H01L29/78 613Z; H01L27/06 102A; H01L27/088 331E; H01L29/78 618B

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

H01L27/088; H01L21/8234; H01L27/06; H01L29/786

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922 - 1996年
日本国公開実用新案公報	1971 - 2020年
日本国実用新案登録公報	1996 - 2020年
日本国登録実用新案公報	1994 - 2020年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2017-117508 A (株式会社半導体エネルギー研究所) 29.06.2017 (2017 - 06 - 29)	1-4
A	JP 2015-181081 A (株式会社半導体エネルギー研究所) 15.10.2015 (2015 - 10 - 15)	1-4
A	JP 2015-79944 A (株式会社半導体エネルギー研究所) 23.04.2015 (2015 - 04 - 23)	1-4
A	JP 2013-235564 A (株式会社半導体エネルギー研究所) 21.11.2013 (2013 - 11 - 21)	1-4
A	JP 2015-43686 A (株式会社半導体エネルギー研究所) 05.03.2015 (2015 - 03 - 05)	1-4

☐ C欄の続きにも文献が列挙されている。

☒ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

“A” 特に関連のある文献ではなく、一般的技術水準を示すもの

“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

“O” 口頭による開示、使用、展示等に言及する文献

“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献

“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの

“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

“G” 同一パテントファミリー文献

国際調査を完了した日

27.08.2020

国際調査報告の発送日

08.09.2020

名称及びあて先

日本国特許庁 (ISA/JP)
〒100-8915
日本国
東京都千代田区霞が関三丁目4番3号

権限のある職員（特許庁審査官）

岩本 勉 5F 9355

電話番号 03-3581-1101 内線 3516

国際調査報告
 パテントファミリーに関する情報

国際出願番号
 PCT/IB2020/054867

引用文献			公表日	パテントファミリー文献			公表日
JP	2017-117508	A	29.06.2017	US	2018/0174647	A1	
JP	2015-181081	A	15.10.2015	US	2015/0255157	A1	
				KR	10-2015-0105214	A	
				TW	201543805	A	
JP	2015-79944	A	23.04.2015	US	2015/0069386	A1	
JP	2013-235564	A	21.11.2013	US	2013/0271220	A1	
				DE	102013206284	A1	
				KR	10-2013-0115131	A	
JP	2015-43686	A	05.03.2015	US	2015/0028837	A1	
				KR	10-2015-0013030	A	
				TW	201526504	A	