



(19) 中華民國智慧財產局

(12) 發明說明書公開本

(11) 公開編號：TW 201828480 A

(43) 公開日：中華民國 107 (2018) 年 08 月 01 日

(21) 申請案號：107101766 (22) 申請日：中華民國 107 (2018) 年 01 月 18 日
 (51) Int. Cl. : *H01L29/78 (2006.01)* *H01L29/08 (2006.01)*
 (30) 優先權：2017/01/19 日本 2017-007161
 (71) 申請人：日商日立功率半導體股份有限公司 (日本) HITACHI POWER SEMICONDUCTOR
 DEVICE, LTD. (JP)
 日本
 (72) 發明人：古川智康 FURUKAWA, TOMOYASU (JP)；白石正樹 SHIRAISHI, MASAKI (JP)；
 守田俊章 MORITA, TOSHIAKI (JP)
 (74) 代理人：林志剛
 申請實體審查：有 申請專利範圍項數：10 項 圖式數：16 共 43 頁

(54) 名稱

半導體裝置及電力變換裝置

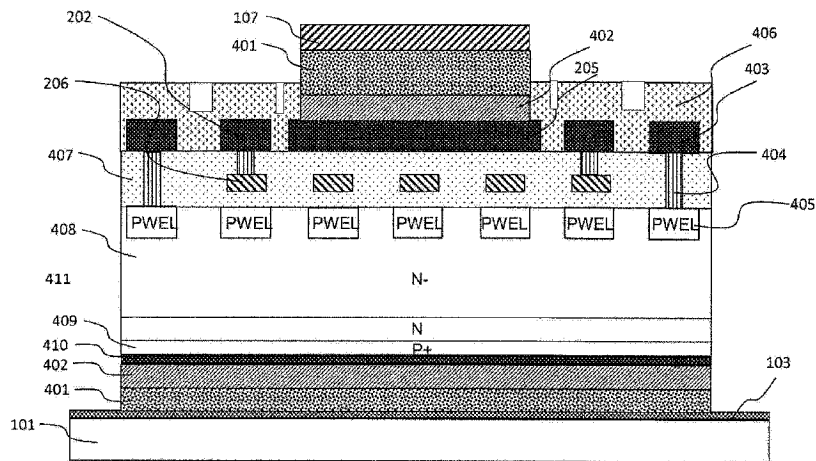
SEMICONDUCTOR DEVICE AND POWER CONVERTER

(57) 摘要

本發明的課題是在於提供一種即使在具有 IGBT 的閘極構造的半導體晶片上燒結接合金屬板(導電構件)時進行燒結接合製程的加壓，也不易在半導體晶片的閘極配線部發生過剩的應力，特性不良被減低的半導體裝置。其解決手段，本發明的半導體裝置的特徵為：具備具有以 IGBT 為代表的閘極構造的半導體晶片(105)，具有被形成於半導體晶片表面的第 1 閘極配線(206)及第 2 閘極配線(202)，具有被配置成為覆蓋第 1 閘極配線的射極電極(205)及被配置於射極電極上方的燒結層，在半導體晶片表面至少包含射極電極及燒結層而成的複數層構造會連續存在於包含射極電極接觸點(506)及閘極配線領域(503、504)的範圍。

指定代表圖：

圖 4



符號簡單說明：

- 101 . . . 陶瓷基板
- 103 . . . 陶瓷基板上
集極配線
- 107 . . . 導電構件
- 202 . . . 第 2 閘極配
線
- 205 . . . 射極電極
- 206 . . . 第 1 閘極配
線
- 401 . . . 燒結層
- 402 . . . Ni 電鍍電
極
- 403 . . . 終端部 Al
場屏
- 404 . . . 觸點
- 405 . . . PWEL
- 406 . . . 聚醯亞胺
- 407 . . . 絕緣氧化膜
- 408 . . . N-Si 基板
- 409 . . . P+ 集極層
- 410 . . . 背面集極電
極
- 411 . . . N 緩衝層

【發明說明書】

【中文發明名稱】

半導體裝置及電力變換裝置

【英文發明名稱】

Semiconductor device and power converter

【技術領域】

[0001] 本發明是有關在電子零件中的電性接合部(例如，半導體元件與電路構件的接合部)的接合層具有特徵的半導體裝置，特別是有關具有燒結接合層的半導體裝置及使用彼的電力變換裝置。

【先前技術】

[0002] 半導體裝置是被使用在系統LSI(Large Scale Integration)、電力變換裝置、混合動力汽車等的控制裝置等廣範圍的領域。作為此半導體裝置是例如在電子零件的電極端子與電路基板上的電路圖案的電極端子的電性接合使用含鉛的「焊錫」或「焊錫合金」者過去為主流。

[0003] 可是，由地球環保的觀點，鉛的使用會嚴格限制，在受限制的範圍內使用鉛，或以不含鉛的材料來進行半導體裝置的電極等的接合的開發被拖展。特別是有關「高溫焊錫」，成為其替代的有效的材料尚未被發現。由於在半導體裝置的安裝中利用「階層焊錫」為必要不可

缺，因此期望出現取代此「高溫焊錫」的材料。

[0004] 由如此的背景，作為取代「高溫焊錫」的材料，以往使用金屬粒子與有機化合物的複合材料作為接合材料來接合電極的接合技術被提案。

[0005] 例如，在專利文獻1中，記載有作為對於鎳(以下記載為「Ni」)或銅(以下記載為「Cu」)的電極可取得良好的接合強度之接合技術，利用包含由氧化銅(CuO)粒子及有機物所成的還原劑之接合材料，在還原環境下進行接合的方法。此方法是在加熱還原時使100nm以下的銅粒子產生，使銅粒子彼此間燒結而接合的方法。在同文獻中更記載有使用含有燒結性的銀微粒子的材料，作為結合半導體晶片與金屬板的接合材。

[0006] 並且，在專利文獻2中，記載有來自應力緩衝的觀點的解決方法，作為使配線連接的可靠度提升的技術，利用持有配線構件與半導體晶片的中間的熱膨脹係數之金屬板，去除熱膨脹係數差大的連接部。

[先前技術文獻]

[專利文獻]

[0007]

[專利文獻1] 日本特開2008-244242號公報

[專利文獻2] 日本特開2012-28674號公報

【發明內容】

(發明所欲解決的課題)

[0008] 使用專利文獻1記載的氧化銅(CuO)粒子的接合技術，與以往的奈米粒子接合作比較，可改善對於Ni或Cu的接合性，可期待作為Ni電極或Cu電極用的接合材料。例如，可在被使用於電力變換裝置的反相器(inverter)的IGBT(Insulated Gate Bipolar Transistor)或飛輪二極體(free wheel diode)等的功率半導體晶片的Ni電極經由由銅燒結層所成的接合層來電性連接至連接端子。

[0009] 以矽(以下記載為「Si」)或碳化矽(以下記載為「SiC」)所構成的半導體晶片的主電極是藉由以銅或鋁等所構成的金屬線(wire)，金屬帶(ribbon)等的配線材料來與其他的晶片或電極連接。一旦半導體晶片的動作溫度變高，則由於半導體晶片與配線材料在熱膨脹率有差，因此在重複開關動作(通電的ON與OFF的切換動作)之中，會有因熱疲勞而在接合部產生狀態不佳的問題。

[0010] 於是，作為使配線連接的可靠度提升的技術，如專利文獻2記載般，有來自應力緩衝的觀點的解決方法被提案，利用配線構件與半導體晶片的中間的熱膨脹係數的金屬板，去掉熱膨脹係數差大的連接部。

[0011] 然而，在具有IGBT之類的閘極構造的半導體晶片上燒結接合金屬板(導電構件)時，會有藉由燒結接合製程的加壓，在導體晶片的閘極配線部發生過剩的應力，產生龜裂的課題。產生的龜裂是有例如發生閘極與主電極的射極間的短路不良，射極與集極間的主耐壓降低不良等情況的問題。

[0012] 有鑑於如此的情事，提供一種可減低燒結接合製程的加壓所造成的特性不良之半導體裝置，及該半導體裝置的製造方法，以及使用該半導體裝置的電力變換裝置，會成為課題。

(用以解決課題的手段)

[0013] 為了解決上述課題，本發明的半導體裝置的特徵係具備：

半導體晶片；

第1閘極配線及第2閘極配線，其係被形成於前述半導體晶片的表面；

射極電極，其係被配置成為覆蓋前述第1閘極配線；
及

燒結層，其係被配置於前述射極電極的上方，

在前述半導體晶片的表面，至少包含前述射極電極及前述燒結層而成的複數層構造，係連續存在於包含射極電極接觸點及閘極配線領域的範圍。

[0014] 又，本發明的電力變換裝置，係從外部輸入直流電力，將輸入的前述直流電力變換成交流電力而輸出之電力變換裝置，其特徵係具備：

用以輸入前述直流電力之一對的直流端子；及

與關係到前述交流電力的交流的相數同數的交流端子，為用以輸出前述交流電力的交流端子，

更具備：針對前述相數的前述交流端子的各者，在前

述一對的直流端子的一方與另一方之間，连接有並聯電路被串聯連接2個的構成的串聯電路，該並聯電路係開關元件與和該開關元件反極性的二極體互相被並聯連接而成，構成前述串聯電路的2個的前述並聯電路的互相連接點係被連接至對應於該串聯電路的相的前述交流端子之構成，
前述並聯電路係以本發明的半導體裝置所構成。

[發明的效果]

[0015] 若根據本發明，則可提供一種能抑制因在具有IGBT的閘極構造的半導體晶片上燒結接合金屬板(導電構件)時的加壓而過剩的應力施加於閘極配線部，且能以射極電極來保護閘極電極，因此即使進行燒結接合製程上的加壓也不易發生龜裂，特性不良被減低之半導體裝置。

【圖式簡單說明】

[0016]

圖1是本發明的實施例1的半導體裝置的上面圖。

圖2是表示本發明的實施例1的半導體裝置的IGBT晶片的部分的安裝形態的上面圖。

圖3是本發明的實施例1的半導體裝置的IGBT晶片的部分的上面圖。

圖4是本發明的實施例1的半導體裝置的圖1 A-A'的剖面圖。

圖5是本發明的實施例1的半導體裝置的IGBT晶片的

部分的要部佈局圖。

圖6是本發明的實施例1的半導體裝置的圖5 B領域的鳥瞰圖。

圖7是本發明的實施例1的半導體裝置的圖5 C領域的鳥瞰圖。

圖8是以往技術的半導體裝置的IGBT晶片的部分的上圖。

圖9是以往技術的半導體裝置的IGBT晶片的部分的剖面圖。

圖10是以往技術的半導體裝置的IGBT晶片的部分的部分的要部佈局圖。

圖11是以往技術的半導體裝置的圖10 D領域的鳥瞰圖。

圖12是本發明的實施例2的半導體裝置的IGBT晶片的部分的部分的要部佈局圖。

圖13是本發明的實施例2的圖12 E領域的鳥瞰圖。

圖14是本發明的實施例3的半導體裝置的IGBT晶片的部分的部分的要部佈局圖。

圖15是本發明的實施例3的圖14 F領域的鳥瞰圖。

圖16是本發明的實施例4的電力變換裝置的電路方塊圖。

【實施方式】

[0017] 本發明的半導體裝置的特徵為：具備具有以

IGBT為代表的閘極構造的半導體晶片(105)，具有被形成於半導體晶片表面的第1閘極配線(206)及第2閘極配線(202)，具有被配置成為覆蓋第1閘極配線的射極電極(205)及被配置於射極電極上方的燒結層，在半導體晶片表面至少包含射極電極及燒結層而成的複數層構造(層數為2以上的層構造)會連續存在於包含射極電極接觸點(506)及閘極配線領域(503、504)的範圍。

[0018] 在本發明的上述的構成中，更亦可設為減低主動部內閘極配線(504)與射極電極(205)的階差之構成。藉此，可減低藉由燒結層來互相連接導電構件(107)與IGBT晶片時的壓力的偏倚。

[0019] 並且，在本發明的上述的構成中，亦可設為藉由射極電極及Ni電鍍來機械性地保護閘極配線之構成。藉此，可減低龜裂發生。

[0020] 以下，參照圖面來詳細地說明有關本發明的實施形態。

[0021] 在各圖中，參照號碼同一者是表示同一的構成要件或具備類似的機能的構成要件。並且，p⁻、p、p⁺是表示半導體層的導電型為p型，且依此順序相對性的雜質濃度變高。而且，n⁻、n、n⁺是表示半導體層的導電型為n型，且依此順序相對性的雜質濃度變高。

[0022]

(實施例1)

圖1是本發明的第1實施形態的實施例1的半導體裝置

的上面圖。又，圖2是表示圖1的半導體裝置的IGBT晶片的部分的安裝形態的上面圖。又，圖3是圖1的半導體裝置的IGBT晶片的部分的上面圖。又，圖4是表示圖1的A-A'線的半導體裝置的剖面的構成的剖面圖。

[0023] 本實施例的半導體裝置是適用於IGBT模組的情況的例子。另外，在本例中，說明有關以IGBT晶片及飛輪二極體晶片被安裝於共通的陶瓷基板上的集極配線上的模組作為半導體裝置的構成，但本發明並非限於此構成。例如，將MOSFET (Metal-Oxide-Semiconductor Field-Effect Transistor) 晶片與飛輪二極體晶片一起安裝的構成，或MOSFET晶片安裝，但飛輪二極體晶片不安裝，使用MOSFET晶片的本體二極體作為還流二極體，所謂的無二極體的構成也同樣，本發明的技術思想可適用，因此該等的構成也含在本發明的技術的範圍。

[0024] 在陶瓷基板101上，陶瓷基板上集極配線103與IGBT晶片105及Diode晶片106會在圖4的說明中後述的下側的燒結接合層(燒結層)401互相被接合。在IGBT晶片105及Diode晶片106的上方，各別的導電構件107會在上側的燒結接合層(燒結層)401被連接，IGBT晶片105的射極與Diode晶片的陽極是以接合線來互相被連接，且以各別的接合線來連接至陶瓷基板上射極配線104及陶瓷基板上射極感測配線109。燒結層401是如上述般，構成包含下側的層及上側的層，且此兩者是互相分離。

[0025] 又，IGBT晶片的閘極電極焊墊204是以接合線

來連接至陶瓷基板上閘極配線。

[0026] 圖2是表示本發明的半導體裝置的IGBT晶片的部分的安裝形態的上面圖，IGBT晶片105是由用以保持IGBT的耐壓的Al場屏403及PWEL405被環狀地配置於晶片外周的終端領域201及其內側的元件主動領域所成，形成有射極電極205及閘極電極焊墊204。在射極電極上，導電構件107會藉由燒結接合層301來連接，在導電構件107的外周部配置有第2閘極配線202。

[0027] 圖3是導電構件連接前的IGBT晶片的上面圖，在射極電極下是形成有第1閘極配線，在外周部被連接至第2閘極配線202，將由閘極電極焊墊輸入的訊號分配至IGBT晶片內。

[0028] 圖4是以圖1、圖2的A-A'線來切斷本發明的半導體裝置的情況的半導體裝置的剖面圖，同圖也形成表示閘極配線部的剖面的圖。IGBT晶片是在n-Si基板408的背面形成有N緩衝層408及P+集極層409，在背面電極410(例如AlSi/Ti/AlSi層疊構造)形成有Ni電鍍電極402，以燒結層(例如燒結Cu)來連接至陶瓷基板上集極配線101。被形成於IGBT晶片的表面之閘極配線為了以絕緣氧化膜407來電性絕緣，保持耐壓，而在閘極配線下配置有PWEL405。閘極配線是由第1閘極配線206及第2閘極配線202所成，例如第1閘極配線206是以多晶Si所形成，第2閘極配線是以Al所形成，第1閘極配線206及第2閘極配線202是在主動領域的外周部以觸點(例如Ti/TiN/W)來連接。在IGBT晶片最外

周領域是配置有Al場屏403及PWEL405，此是實現保持耐壓的任務。在主動領域是配置有射極電極205(例如AlSi/Ti/AlSi層疊構造)，與背面電極同樣形成有Ni電鍍電極402，以燒結層(例如燒結Cu)來與導電構件107連接。射極電極、第2閘極配線202及Al場屏403是藉由聚醯亞胺406來絕緣。在此，導電構件107是被要求緩和半導體晶片與配線構件的熱膨脹率差所產生的熱應力之任務，及將來自半導體晶片的熱放熱的任務。因此，導電板是使用具有半導體晶片與配線構件的中間的熱膨脹率，熱傳導率為100W/mK以上的材料為理想。而且，作為導電構件107，只要使用與半導體晶片的電極面水平的方向比垂直的方向更高熱傳導率的材料，晶片的發熱便會在傳至上部的金屬線(wire)或帶(ribbon)等的配線之前，在沿著導電板的晶片面的面內擴散熱，可取得良好的均熱效果，因此無僅晶片的特定部分變高溫而金屬線或帶剝落的情形，晶片全體配線連接可靠度會提升。例如，可利用使在某面雖為20W/mK，但其正交方向為2000W/mK這種具有熱傳導各向異性的石墨纖維與金屬(銅、鋁等)複合化的材料。並且，使用層疊銅/因瓦合金/銅(Cooper-Inver-Cooper)的覆蓋材料等具有不同的熱傳導率的層之材料為理想。這是一方面因為因瓦合金(鐵鎳合金)的熱傳導率為13W/mK比銅的400W/mK更小，所以難以將半導體晶片的發熱傳至上部，熱會沿著晶片面來傳播於銅內部而被均熱化。另一方面是為了可藉由銅(熱膨脹率約16ppm/K)與因瓦合金(約

1ppm/K)的比率來將熱膨脹率調整成Si或SiC(3~5ppm/K)與配線構件(Al約23ppm/K，Cu約16ppm/K)的中間的理想的值，可減低熱應力。

[0029] 導電構件107與IGBT晶片之藉由燒結層的連接是有：利用將燒結材塗佈部分開口的金屬遮罩來只對必要部分進行塗佈的方法，利用分配器來對必要部分塗佈的方法，以僅必要的部分開口的金屬遮罩或網狀遮罩來塗佈含矽酮(silicone)或氟等的撥水性的樹脂，或將具有感光性的撥水性樹脂塗佈於基板或電子零件上，藉由曝光及顯像來除去塗佈接合材料的部分，將接合用膏塗佈於其開口部的方法，或更在將撥水性樹脂塗佈於基板或電子零件後，藉由雷射來除去塗佈接合材料的部分後，將接合用膏塗佈於其開口部的方法等。該等的塗佈方法是可按照接合的電極的面積、形狀來組合。本實施例是在導電構件107下印刷塗佈燒結層來進行接合。

[0030] 在使用本接合材料的接合中，為了在接合時從金屬粒子先驅體產生粒徑為100nm以下的金屬粒子，一邊將接合層的有機物排出，一邊進行利用粒徑為100nm以下的金屬粒子的融著之金屬結合，施加熱及0.01~5MPa的壓力為理想。被配置於第1閘極配線206上的射極電極205及Ni電鍍402是實現使因與導電構件107連接時的壓力所產生的過剩應力造成第1閘極配線206及Si基板內的龜裂發生減低之任務。

[0031] 其次，詳細說明閘極配線領域與射極電極領

域的關係。

[0032] 圖5是半導體裝置的IGBT晶片的部分的表面的要部佈局圖。本實施例的半導體裝置是具備以閘極為側閘極構造的一種的溝槽式閘極501所形成，所謂的溝槽式閘極型的IGBT晶片之半導體裝置，但本發明並非限於溝槽式閘極型。亦即，具備具有其他的閘極構造的半導體晶片的半導體裝置也含在本發明的技術的範圍。並且，在圖6及圖7分別顯示圖5的B領域及C領域的鳥瞰圖。閘極配線是大概區別成主動部內閘極配線504及最外周閘極配線503。

[0033] 在各閘極配線間，溝槽式閘極501會被配置成為與閘極配線正交，在溝槽式閘極間，形成有表面n+層507，表面p+層508，表面p層509。表面n+層507是閘極電壓被施加時的電子的來源，表面p層509是實現決定閘極電壓施加時的臨界值電壓的任務。表面p+層508是對表面p層509賦予電位且成為IGBT動作時的霍爾電流路徑。表面p+層508及表面n+層507是經由射極電極接觸點506來連接至射極電極205。在射極電極上是形成有Ni電鍍電極402，藉由燒結層401來與導電構件107連接。在此，在配置有導電構件107的主動部內第1閘極配線206上是以能覆蓋的方式至少形成有射極電極205及燒結層401，且在其上配置有導電構件107。特別是在本實施例中，設為在射極電極205上形成有Ni電鍍電極402，更在其上形成有燒結層401的構成，亦即，如上述般至少包含射極電極205及燒結層401而

成的複數層構造(亦即層數為2個以上的層構造)會在射極電極205與燒結層401之間具備以Ni作為含有成分的電極層(例如Ni電鍍電極402)之構成，但本發明並非限於此構成，Ni電鍍電極402不是必須構成要素。又，上述的複數層構造是被配置成為不僅射極拉出領域(有射極電極連接觸點506的領域)，還連續存在於包含射極電極連接觸點506及閘極配線領域(有主動部內閘極配線504的領域及有最外周閘極配線503的一部分的領域)的廣範圍。亦即，本實施例的半導體裝置是具備：半導體晶片105，被形成於半導體晶片105的表面的第1閘極配線206及第2閘極配線202，被配置成為覆蓋第1閘極配線206的射極電極205，及被配置於射極電極205的上方的燒結層401之半導體裝置，且為在半導體晶片105的表面至少包含射極電極205及燒結層401而成的複數層構造會連續存在於包含射極電極連接觸點506及閘極配線領域503、504的範圍之半導體裝置。此複數層構造是實現從燒結接合時的壓力主要保護閘極配線領域的任務，進而也實現保護Si基板內的任務。

[0034] 第1閘極配線206是例如可設為埋入溝槽型的閘極配線，但本發明並非限於此構成，亦可為形成如圖6所示般的非埋入型等其他型的閘極配線之構成。並且，最外周閘極配線領域是第1閘極配線206與第2閘極配線202會以最外周第2閘極配線觸點701來連接。

[0035] 在第2閘極配線上是形成有用以與射極電極及終端部A1場屏絕緣的聚醯亞胺406。閘極配線是將由閘極

電極焊墊輸入的訊號分配至 IGBT 晶片內，均等地分配閘極訊號為理想。閘極訊號是依據以閘極配線電阻及閘極電容所定的 CR 時間常數來使延遲發生。閘極配線較理想是藉由矽化物化的低電阻化或以藉由晶片內分割配線之 CR 時間常數的差變小的方式配置為理想。在圖 9、圖 10、及圖 11 分別顯示以往技術的剖面構造，IGBT 晶片表面的要部佈局，及鳥瞰圖。在主動部內第 1 閘極配線 206 上，經由主動部內第 2 閘極配線觸點 1002，在主動部內設置第 2 閘極配線 801 時，主動部內的第 2 閘極配線與射極電極 205 的階差大，藉由連接導電構件 107 與 IGBT 晶片時的壓力，壓力不會均等地施加，在第 2 閘極配線 801 及 Si 內部產生龜裂，發生閘極與主電極的射極間的短路不良。藉由本發明構造，可縮小主動部內的第 2 閘極配線與射極電極 205 的階差，壓力會均等地施加，且藉由射極電極及 Ni 電鍍之閘極配線的機械性保護，可減低龜裂發生。

[0036]

(實施例 2)

圖 12 是本發明的第 2 實施形態的實施例 2 的半導體裝置的 IGBT 晶片的部分的主要部佈局圖。又，圖 13 是圖 12 E 領域的鳥瞰圖。在與實施例 1 同一構成的部分是附上同一符號，省略重複處的說明。

[0037] 本實施例的特徵是在於主動部內閘極配線 504 會以被埋入至溝槽部分的埋入閘極配線 1201 所形成的點，該點與實施例 1 不同，但其他的事項是與實施例 1 共通。埋

入閘極配線 1201 是以和溝槽式閘極 501 同一工程所形成，溝槽式閘極 501 及埋入閘極配線 1201 是在溝槽內被連接。相較於實施例 1，可更減低主動部內閘極配線 504 與射極電極 205 的階差。將導電構件 107 與 IGBT 晶片藉由燒結層的連接時的壓力會更均等地施加，且藉由射極電極及 Ni 電鍍之閘極配線的機械性保護，可減低龜裂發生。

[0038]

(實施例 3)

圖 14 是本發明的第 3 實施形態的實施例 3 的半導體裝置的 IGBT 晶片的部分的主要佈局圖。又，圖 15 是圖 14 F 領域的鳥瞰圖。在與實施例 1 及實施例 2 同一構成的部分是附上同一符號，省略重複處的說明。

[0039] 在本實施例的半導體裝置中，以閘極為側閘極構造的一種的側壁閘極 1403 來形成，主動部內閘極配線 504 是以埋入側壁型閘極配線 1402 來形成，被連接至側壁閘極 1403。本實施例是以此點作為特徵，且該點與實施例 1 及實施例 2 不同，但其他的事項是與實施例 1 共通。

[0040] 藉由設置寬廣的溝槽 1401，浮動 p 層 1202 會被削除。藉此，浮動 p 層的影響所造成的閘極的電位變動變無， dv/dt 的控制性會提升。而且，藉由側壁閘極 1403 構造，溝槽式閘極 501 的一側會以厚的絕緣膜所覆蓋。藉此，由於反饋電容減低，因此 dv/dt 的控制性會提升。在被設於寬廣溝槽 1401 內的側壁閘極 1403 之間設有被連接至射極電極 205 的 PolySi 場屏 1404。藉由 PolySi 場屏 1404，側壁

閘極 1403 的角落部的電場會被緩和，因此耐壓會被確保。並且，藉由 PolySi 場屏 1404，因設置寬廣溝槽 1401 而產生的階差會被緩和。與實施例 2 同樣，藉由埋入側壁型閘極配線 1402，可減低主動部內閘極配線 504 與射極電極 205 的階差，將導電構件 107 與 IGBT 晶片藉由燒結層的連接時的壓力會更均等地施加，且藉由射極電極及 Ni 電鍍之閘極配線的機械性保護，可減低龜裂發生。

[0041]

(實施例 4)

以下，說明有關將本發明的半導體裝置適用於電力變換裝置的實施形態的一例的實施例 4。

[0042] 圖 16 是表示採用本發明的實施例 1 的半導體裝置作為構成要素的電力變換裝置 600 的電路方塊圖。圖 16 是作為本發明的電力變換裝置的一例，顯示本實施例的電力變換裝置 600 的電路構成、及直流電源與三相交流馬達 (交流負荷) 的連接的關係。

[0043] 在本實施例的電力變換裝置 600 中，使用第 1 實施形態的半導體裝置作為電力開關元件 601~606。電力開關元件 601~606 是例如 IGBT。

[0044] 如圖 16 所示般，第 4 實施形態的電力變換裝置 600 是具備：一對的直流端子之 P 端子 631、N 端子 632，及與交流輸出的相數同數的交流端子之 U 端子 633、V 端子 634、W 端子 635。

[0045] 又，具備由一對的電力開關元件 601 及 602 的

串聯連接所成，將被連接至其串聯連接點的U端子633設為輸出的開關腳。又，具備由與前述同構成的電力開關元件603及604的串聯連接所成，將被連接至其串聯連接點的V端子634設為輸出的開關腳。又，具備由與前述同構成的電力開關元件605及606的串聯連接所成，將被連接至其串聯連接點的W端子635作為輸出的開關腳。

[0046] 電力開關元件601~606是例如IGBT。

[0047] 由電力開關元件601~606所成的3相分的開關腳是被連接至P端子631、N端子632的直流端子間，從未圖示的直流電源供給直流電力。電力變換裝置600的3相的交流端子之U端子633、V端子634、W端子635是作為三相交流電源被連接至未圖示的三相交流馬達。

[0048] 在電力開關元件601~606是分別逆並聯連接有二極體621~626。由IGBT所成的電力開關元件601~606的各個的閘極的輸入端子是藉由閘極電路511~516所控制。

[0049] 亦即，本實施例的電力變換裝置是從外部輸入直流電力，將輸入的前述直流電力變換成交流電力而輸出的電力變換裝置，具備：用以輸入直流電力的一對的直流端子(631、632)，及與關係到其交流電力的交流的相數同數的交流端子(633、634、635)，為用以輸出前述交流電力的交流端子，更具備：針對有相數份的前述交流端子(633、634、635)的各者，在一對的直流端子(631、632)的一方(P端子)與另一方(N端子)之間，連接有並聯電路(例如601與621的並聯電路)被串聯連接2個的構成的串聯電路

(例如 601 與 621 的並聯電路及 602 與 622 的並聯電路的串聯電路)，該並聯電路係開關元件(例如 601)與和該開關元件反極性的二極體(例如 621)互相被並聯連接而成，構成該串聯電路的 2 個的並聯電路的互相連接點會被連接至對應於該串聯電路的相(例如 U 相)的交流端子(例如 U 端子 633)之構成。並且，此構成的並聯電路是以本發明的半導體裝置(例如實施例 1~3 的任一個的半導體裝置)所構成。

[0050] 如上述般，實施例 1 的半導體裝置是作為 IGBT 晶片及飛輪二極體晶片被安裝於共通的陶瓷基板上的集極配線上的模組進行說明，但本發明並非限於該構成，例如，將 MOSFET 晶片與飛輪二極體晶片一起安裝的構成，或 MOSFET 晶片安裝，但飛輪二極體晶片不安裝，使用 MOSFET 晶片的本體二極體作為還流二極體，所謂的無二極體的構成也含在本發明的技術的範圍。由此情形明確，有關圖 16 的開關元件 601、602、603、604、605、606 與二極體 621、622、623、624、625、626 的關係也當然同樣。亦即，在實施例 1 說明之作為 IGBT 晶片及飛輪二極體晶片被安裝於共通的陶瓷基板上的集極配線上的模組之半導體裝置中，開關元件 601、602、603、604、605、606 是以半導體晶片(例如 IGBT 晶片 105)所構成，且二極體 621、622、623、624、625、626 是以與半導體晶片 105 一起以和上側的燒結層 401 分離的下側的燒結層 401 來接合至共通的陶瓷基板 101 上的集極配線 103 之二極體晶片 106 所構成，但本發明的電力變換裝置是不限於此構成。

[0051] 另外，閘極電路611~616是以藉由統括控制電路(未圖示)來統括性地控制的方式構成為適宜。

[0052] 藉由閘極電路611~616來分別統括性地適當地控制電力開關元件601~606，直流電源Vcc的直流電力是被變換成三相交流電力，從U端子633、V端子634、W端子635輸出。

[0053] 藉由將上述各實施形態的半導體裝置適用於電力變換裝置600，電力變換裝置600的長期可靠度會提升。又，由於不使用焊錫，因此為無鉛，具有對環境好的效果。並且，可搭載於高溫環境的場所，且即使不具專用的冷卻器，也可確保長期性的可靠度。

[0054] 以上，若根據本發明的上述各實施例，則可提供一種即使在具有IGBT的閘極構造之半導體晶片上燒結接合金屬板(導電構件)時進行燒結接合製程的加壓，也不易在半導體晶片的閘極配線部發生過剩的應力，閘極與主電極的射極之間的短路不良或射極-集極間的主耐壓降低不良等的特性不良會被減低之半導體裝置及使用彼の電力變換裝置。

[0055] 因此，本發明是適用於有關電子零件中的電性接合部(例如，半導體元件與電路構件的接合部)的接合層，特別是使用以氧化銅粒子作為主材的接合材來接合的接合層之半導體裝置。

[0056] 另外，在本實施形態中，說明有關反相器(inverter)裝置的情況，作為對本發明的半導體裝置的電力

變換裝置的適用例，但並非限於此，亦可適用在直流-直流轉換器或交流-直流轉換器(converter)等其他的電力變換裝置。

【符號說明】

[0057]

- 101：陶瓷基板
- 102：陶瓷基板上閘極配線
- 103：陶瓷基板上集極配線
- 104：陶瓷基板上射極配線
- 105：IGBT晶片
- 106：Diode晶片
- 107：導電構件
- 108：接合線
- 109：陶瓷基板上射極感測配線
- 201：終端領域
- 202：第2閘極配線
- 204：第2閘極電極焊墊
- 205：射極電極
- 206：第1閘極配線
- 401：燒結層
- 402：Ni電鍍電極
- 403：終端部Al場屏
- 404：觸點

- 405 : PWEL
- 406 : 聚醯亞胺
- 407 : 絕緣氧化膜
- 408 : N-Si基板
- 409 : P+集極層
- 410 : 背面集極電極
- 411 : N緩衝層
- 501 : 溝槽式閘極
- 502 : 終端部 Al場屏觸點
- 503 : 最外周閘極配線
- 504 : 主動部內閘極配線
- 505 : 第2閘極配線接觸點
- 506 : 射極電極接觸點
- 507 : 表面 n+領域
- 508 : 表面 p+領域
- 509 : 表面 p領域
- 510 : 閘極氧化膜
- 701 : 最外周第2閘極配線觸點
- 801 : 主動部內第2閘極配線
- 1002 : 主動部內第2閘極配線觸點
- 1201 : 埋入閘極配線
- 1401 : 寬廣溝槽領域
- 1402 : 埋入閘極配線
- 1403 : 側壁閘極

1404：PolySi場屏

1405：PolySi場屏上射極觸點

600：電力變換裝置

601~606：電力開關元件

621~626：二極體

611~616：閘極電路



201828480

【發明摘要】

【中文發明名稱】

半導體裝置及電力變換裝置

【英文發明名稱】

Semiconductor device and power converter

【中文】

本發明的課題是在於提供一種即使在具有IGBT的閘極構造的半導體晶片上燒結接合金屬板(導電構件)時進行燒結接合製程的加壓，也不易在半導體晶片的閘極配線部發生過剩的應力，特性不良被減低的半導體裝置。

其解決手段，本發明的半導體裝置的特徵為：具備具有以IGBT為代表的閘極構造的半導體晶片(105)，具有被形成於半導體晶片表面的第1閘極配線(206)及第2閘極配線(202)，具有被配置成為覆蓋第1閘極配線的射極電極(205)及被配置於射極電極上方的燒結層，在半導體晶片表面至少包含射極電極及燒結層而成的複數層構造會連續存在於包含射極電極接觸點(506)及閘極配線領域(503、504)的範圍。

【指定代表圖】第(4)圖。

【代表圖之符號簡單說明】

101：陶瓷基板

103：陶瓷基板上集極配線

107：導電構件

202：第2閘極配線

205：射極電極

206：第1閘極配線

401：燒結層

402：Ni電鍍電極

403：終端部Al場屏

404：觸點

405：PWEL

406：聚醯亞胺

407：絕緣氧化膜

408：N-Si基板

409：P+集極層

410：背面集極電極

411：N緩衝層

【特徵化學式】無

【發明申請專利範圍】

【第1項】

一種半導體裝置，其特徵係具備：

半導體晶片；

第1閘極配線及第2閘極配線，其係被形成於前述半導體晶片的表面；

射極電極，其係被配置成為覆蓋前述第1閘極配線；
及

燒結層，其係被配置於前述射極電極的上方，

在前述半導體晶片的表面，至少包含前述射極電極及前述燒結層而成的複數層構造，係全面連續存在於包含射極電極接觸點及閘極配線領域的範圍。

【第2項】

如申請專利範圍第1項之半導體裝置，其中，前述複數層構造，係於前述射極電極與前述燒結層之間具備以鎳(Ni)作為含有成分的電極層來構成。

【第3項】

如申請專利範圍第1項之半導體裝置，其中，前述半導體晶片，係具備具有側閘極構造的閘極來構成。

【第4項】

如申請專利範圍第3項之半導體裝置，其中，前述側閘極構造，係前述閘極為溝槽式閘極的溝槽式閘極構造。

【第5項】

如申請專利範圍第4項之半導體裝置，其中，前述第1

閘極配線，係被連接至前述溝槽式閘極的溝槽埋入型閘極配線。

【第6項】

如申請專利範圍第3項之半導體裝置，其中，前述側閘極構造，係前述閘極為側壁閘極的側壁閘極構造。

【第7項】

如申請專利範圍第6項之半導體裝置，其中，前述第1閘極配線，係被連接至前述側壁閘極的埋入側壁型閘極配線。

【第8項】

如申請專利範圍第1~7項中的任一項所記載之半導體裝置，其中，前述半導體晶片，係與二極體晶片一起以和前述燒結層分離的其他的燒結層來接合至共通的陶瓷基板上的集極配線。

【第9項】

一種電力變換裝置，係從外部輸入直流電力，將輸入的前述直流電力變換成交流電力而輸出之電力變換裝置，其特徵係具備：

用以輸入前述直流電力之一對的直流端子；及

與關係到前述交流電力的交流的相數同數的交流端子，為用以輸出前述交流電力的交流端子，

更具備：針對前述相數的前述交流端子的各者，在前述一對的直流端子的一方與另一方之間，連接有並聯電路被串聯連接2個的構成的串聯電路，該並聯電路係開關元

件與和該開關元件反極性的二極體互相並聯連接而成，構成前述串聯電路的2個的前述並聯電路的互相連接點係被連接至對應於該串聯電路的相的前述交流端子之構成，

前述並聯電路係以如申請專利範圍第1~7項中的任一項所記載之半導體裝置所構成。

【第10項】

如申請專利範圍第9項之電力變換裝置，其中，前述開關元件，係以前述半導體晶片所構成，

前述二極體，係以二極體晶片所構成，該二極體晶片，係與前述半導體晶片一起以和前述燒結層分離的其他的燒結層來接合至共通的陶瓷基板上的集極配線。

