



(12) 发明专利

(10) 授权公告号 CN 112740547 B

(45) 授权公告日 2025.03.14

(21) 申请号 201980058548.2

(22) 申请日 2019.08.15

(65) 同一申请的已公布的文献号
申请公布号 CN 112740547 A

(43) 申请公布日 2021.04.30

(30) 优先权数据
16/126,553 2018.09.10 US

(85) PCT国际申请进入国家阶段日
2021.03.08

(86) PCT国际申请的申请数据
PCT/US2019/046595 2019.08.15

(87) PCT国际申请的公布数据
W02020/055539 EN 2020.03.19

(73) 专利权人 麻省理工学院
地址 美国马萨诸塞州

(72) 发明人 A·S·朱尔科夫 D·J·佩罗

(74) 专利代理机构 永新专利商标代理有限公司
72002

专利代理师 刘瑜

(51) Int.Cl.

H03F 1/02 (2006.01)

H03F 1/56 (2006.01)

H03F 3/19 (2006.01)

H03F 3/193 (2006.01)

H03F 3/21 (2006.01)

H03F 3/217 (2006.01)

H03F 3/24 (2006.01)

H03H 7/38 (2006.01)

(56) 对比文件

US 2011204810 A1, 2011.08.25

审查员 曹焯

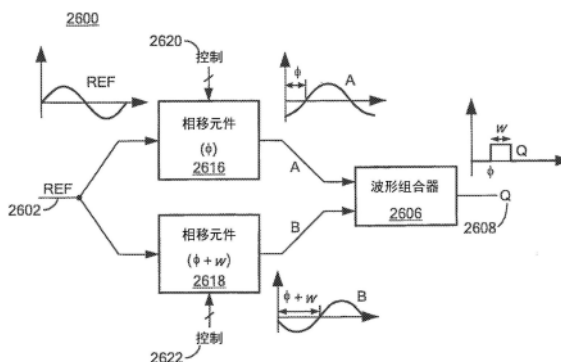
权利要求书3页 说明书40页 附图43页

(54) 发明名称

射频(RF)应用的脉冲宽度调制(PWM)波形的生成和同步

(57) 摘要

描述了针对用于生成一个或多个脉冲宽度调制(PWM)波形的方法和装置的概念、系统、电路和技术,所述方法和装置具有动态地控制相对于参考信号的脉冲宽度和相位的能力。



1. 一种脉冲宽度调制 (PWM) 发生器, 包括:

相移电路, 其具有至少一个输入和多个输出, 所述相移电路被配置为接收参考信号, 并且响应于此而在所述两个或更多个输出中的每一个上提供相移信号, 每个相移信号具有相对于所述参考信号的预定相移; 以及

波形组合器, 其具有多个输入, 其中, 每个输入被耦合到所述相移电路的所述多个输出中的相应的一个, 所述波形组合器被配置为在其输入处接收来自所述相移电路的相移信号, 并且响应于此而生成具有相对于所述参考信号的预定的脉冲宽度和相移的脉冲宽度调制信号, 其中, 所述预定相移被定义在所述脉冲宽度调制信号的上升沿和所述参考信号的负到正转变之间。

2. 根据权利要求1所述的脉冲宽度调制发生器, 其中, 所述相移电路包括以并联架构耦合的多个相移元件。

3. 根据权利要求1所述的脉冲宽度调制发生器, 其中, 所述相移电路包括以级联架构耦合的多个相移元件。

4. 根据权利要求1所述的脉冲宽度调制发生器, 其中, 所述相移电路包括至少一个同相/正交相位 (IQ) 调制器, 其具有至少三个输入和至少一个输出, 其中, 所述输入中的至少一个被配置为接收所述参考信号, 并且所述输入中的至少两个被配置为接收从所述参考信号导出的基带信号, 所述IQ调制器包括被耦合在所述输出和至少两个输入之间的加法器。

5. 根据权利要求1所述的脉冲宽度调制发生器, 其中, 所述波形组合器包括以下各项中的至少一项: 边沿检测器; 逻辑门; 触发器; 或放大器。

6. 根据权利要求5所述的脉冲宽度调制发生器, 其中, 所述波形组合器包括:

多个放大器, 其具有输入和输出, 所述放大器的每个输入被配置为接收相移信号; 以及逻辑门, 其具有多个输入和至少一个输出, 所述波形组合器的每个输入被配置为耦合到至少一个放大器的输出。

7. 根据权利要求1所述的脉冲宽度调制发生器, 其中, 所述相移电路被配置为基于至少一个预定相移参数来生成两个或更多个相移信号。

8. 根据权利要求7所述的脉冲宽度调制发生器, 其中, 所述相移电路被进一步配置为从控制器接收所述至少一个预定相移参数。

9. 根据权利要求8所述的脉冲宽度调制发生器, 其中, 所述控制器被配置为基于相对于所生成的脉冲宽度调制信号的所述参考信号的所述脉冲宽度和所述相移, 来生成所述至少一个预定相移参数。

10. 根据权利要求1所述的脉冲宽度调制发生器, 其中, 所述脉冲宽度调制发生器在集成电路中被实现。

11. 一种用于生成动态控制的脉冲宽度调制 (PWM) 信号的装置, 包括:

两个或更多个相移元件, 每个相移元件具有输入和输出, 其中, 每个相移元件的所述输入被配置为接收参考信号, 其中, 每个相移元件被配置为基于所述参考信号和向其提供的相移参数来在其输出处生成相应的相移信号, 每个相移信号具有相对于所述参考信号的预定相移;

波形组合器, 其具有被耦合到所述相移元件的所述输出的输入, 并且被配置为组合从所述相移元件的所述输出向其提供的相移信号, 以生成脉冲宽度调制信号, 所述脉冲宽度

调制信号具有基于所述参考信号的特性和所述相移参数的脉冲宽度和相移,其中,所述预定相移被定义在所述脉冲宽度调制信号的上升沿和所述参考信号的负到正转变之间。

12. 根据权利要求11所述的装置,其中,每个预定相移参数包括以下各项中的至少一项:

预定相移;或者
预定脉冲宽度。

13. 根据权利要求11所述的装置,其中,所述相移元件中的至少一个包括同相/正交相位(IQ)调制器。

14. 根据权利要求11所述的装置,其中,所述相移元件中的至少一个包括锁相环。

15. 根据权利要求11所述的装置,其中,每个相移元件被耦合以接收多个控制信号中的相应的一个,每个相应的控制信号包括相应的预定相移参数。

16. 根据权利要求15所述的装置,其中,所述装置进一步包括被耦合到所述参考信号和所生成的脉冲宽度调制信号的相位检测器。

17. 根据权利要求16所述的装置,其中,所述相位检测器被配置为基于所述参考信号与所生成的脉冲宽度调制信号的比较来生成相位校正信号,并且其中,所述相位校正信号被提供给每个相移元件。

18. 根据权利要求11所述的装置,其中,所述波形组合器包括至少一个边沿检测器,每个边沿检测器被耦合到至少一个触发器。

19. 根据权利要求18所述的装置,其中,所述至少一个触发器被配置为基于至少一个所生成的相移信号的上升沿和至少另一个所生成的相移信号的上升沿来生成所述脉冲宽度调制信号。

20. 一种用于生成动态控制的脉冲宽度调制(PWM)波形的方法,包括:

在一个或多个相移元件处接收参考信号,每个相移元件具有相应的预定相移参数;

基于所述参考信号和所述相应的预定相移参数,来在所述一个或多个相移元件的输出处生成相应的相移信号,每个相移信号具有相对于所述参考信号的预定相移;

组合所生成的相移信号以获得脉冲宽度调制波形,所述脉冲宽度调制波形具有基于所述相移元件的所述预定相移参数的脉冲宽度和相移,其中,所述预定相移被定义在所述脉冲宽度调制波形的上升沿和所述参考信号的负到正转变之间。

21. 根据权利要求20所述的方法,其中,每个相应的预定相移参数包括相应的预定相移或相应的预定脉冲宽度中的至少一个。

22. 根据权利要求20所述的方法,进一步包括:

向每个相移元件提供相应的控制信号,所述控制信号包括所述相应的预定相移参数。

23. 根据权利要求20所述的方法,进一步包括:

基于所述参考信号与所述脉冲宽度调制波形的比较,来生成相位校正信号。

24. 根据权利要求23所述的方法,进一步包括:

基于所述相位校正信号,来调节所生成的相移信号。

25. 一种具有输入端口和输出端口的功率生成和输送系统,所述功率生成和输送系统包括:

脉冲宽度调制(PWM)信号发生器,其包括一个或多个相移元件和波形组合器,所述波形

组合器具有耦合到所述相移元件的输出的输入,所述脉冲宽度调制信号发生器被配置为基于与所述一个或多个相移元件相关联的相移参数来生成脉冲宽度调制信号;以及

相位切换可调谐阻抗网络,其被耦合到所述输出端口并且被配置为从所述脉冲宽度调制信号发生器接收所生成的脉冲宽度调制信号,所述相位切换可调谐阻抗网络被配置为使得响应于所生成的脉冲宽度调制信号,所述相位切换可调谐阻抗网络改变其阻抗以调制呈现给所述输出端口的阻抗。

26. 根据权利要求25所述的功率生成和输送系统,其中,所述一个或多个相移元件以并联架构被耦合。

27. 根据权利要求25所述的功率生成和输送系统,其中,所述一个或多个相移元件以级联架构被耦合。

28. 根据权利要求25所述的功率生成和输送系统,进一步包括被耦合到所述脉冲宽度调制信号发生器的控制器,所述控制器被配置为存储相移参数并且被配置为向所述脉冲宽度调制提供一个或多个相移参数,以产生具有预定相移或预定脉冲宽度中的至少一个的脉冲宽度调制信号。

29. 根据权利要求25所述的功率生成和输送系统,其中,所述相移元件中的至少一个包括以下各项中的一项:

- a. 同相/正交 (IQ) 调制器;以及
- b. 锁相环。

30. 根据权利要求25所述的功率生成和输送系统,其中,所述波形组合器包括以下各项中的至少一项:

- a. 一个或多个逻辑门,所述至少一个逻辑门被配置为比较第一相移信号和第二相移信号;
- b. 两个或更多个混合器,其被配置为接收I、Q信号中的相应信号,并且具有被耦合到求和电路的相应输入的输出;或者
- c. 两个或更多个边沿检测器电路,其具有被配置为接收两个或更多个相移信号中的相应信号的输入,并且具有被耦合到触发器的不同输入的输出。

射频 (RF) 应用的脉冲宽度调制 (PWM) 波形的生成和同步

背景技术

[0001] 如本领域中已知的,阻抗匹配网络通常用于使许多射频 (RF) 和微波系统内的功率传输最大化。例如,在RF发射机中,阻抗匹配网络可以用于提供从RF功率放大器 (PA) 的输出阻抗到RF负载 (例如,天线) 的阻抗的阻抗匹配。这种阻抗匹配增加了被传输的功率,减少了功率损耗,并且减少或消除了对附加电路元件 (例如,隔离器等) 的需求。

[0002] 一类阻抗匹配网络被称为可调谐阻抗匹配网络 (TMN),有时被称为自动天线调谐单元。常规的TMN可以被实现为单元件或集总元件电抗网络 (lumped-element reactive network),其中,电抗元件中的至少一个是可变 (例如,可调谐的) 元件,使得可变元件在特定频率下或在频率范围内阻抗可以被修改。TMN内的电抗元件可以以诸如梯形网络、L网络、T网络或Pi网络之类的电路拓扑结构进行布置。

[0003] 常规的TMN可以被分类为模拟 (连续可调节) 或数字 (在一组离散值之中可调节)。模拟TMN利用具有电抗值的可变电抗元件 (在某个频率下或在频率范围内),这些电抗值可以通过调节偏置条件来以连续方式进行调谐。数字TMN将可变电抗元件实现为静态电抗元件的数字开关阵列。此方法允许以有限且离散的步骤调节电抗值的阻抗。

[0004] 模拟TMN通常使用变容二极管 (或变容二极管电路) 或微机电系统 (MEMS) 变容二极管来实现。尽管模拟TMN允许在宽阻抗范围内进行快速且准确的阻抗匹配,但是在高功率电平下工作要求相对高的偏置电压。

[0005] 数字TMN通常使用CMOS开关、MEMS开关、PIN二极管或分立功率晶体管来实现。尽管MEMS开关具有低导通态电阻,并且可以在低功耗的情况下工作频率高达数十GHz,但是MEMS开关需要大控制电压。基于PIN二极管和CMOS开关的数字TMN展示低到中等的导通态电阻,并且因此可以以一些电阻功率损耗为代价处理高功率电平。基于PIN二极管和CMOS开关的数字TMN有利于管芯上集成,例如软件定义的无线电 (SDR) 集成电路 (IC) 和其他片上TMN。然而,数字TMN展示有限的调谐分辨率,并且因此展示可以实现阻抗匹配的有限准确性。在要求在非常宽的阻抗范围内进行准确的阻抗匹配的一些高功率应用 (例如,RF等离子体驱动器) 中,使用数字TMN可能是不切实际的,这是由于需要大量的数字开关来实现所要求的微调分辨率。

发明内容

[0006] 提供此发明内容从而以简化的形式介绍一些概念,这些概念在下面的具体实施方式中被进一步描述。此发明内容既不旨在标识所要求保护的的主题的关键或必需特征或组合,也不旨在用于限制所要求保护的的主题的范围。

[0007] 总的来说,本文所描述的概念、系统和技术针对用于生成一个或多个脉冲宽度调制 (PWM) 波形 (信号) 的方法和装置,这些方法和装置具有动态地控制相对于参考信号的脉冲宽度和相位的能力。在不受任何工作频率影响的任意精细分辨率的情况下,每个PWM波形的脉冲宽度和相位 (相对于参考信号) 可以在 0° 到 360° 范围内被独立调节。在宽调制范围的参考信号频率内,所生成的PWM信号能够保持对参考信号的相位和频率锁定。本文所描述的

概念、系统、设备和技术适合于生成用于HF和VHF应用的准确且动态可调节的PWM波形。它们在其中从射频(RF)输入源导出参考信号的应用中具有特定的值,对于这些参考信号必须保持PWM的精确定时,这些应用包括基于相位切换阻抗调制(PSIM)的可调谐匹配网络(TMN)和PSIM放大器。例如,这样的电路在高功率微波等离子体系统中得到应用,以用于与半导体处理和半导体处理设备的清洁结合使用。

[0008] 在本文所描述的概念、系统和技术的一个方面中,脉冲宽度调制(PWM)发生器包括具有至少一个输入和多个输出的相移电路。相移电路被配置为接收参考信号,并且作为响应,在所述两个或更多个输出中的每一个上提供相移信号。每个相移信号可以具有相对于参考信号的相移。PWM发生器可以进一步包括波形组合器。波形组合器可以具有多个输入,其中,每个输入被耦合到相移电路的相应的输出。波形组合器可以被配置为从相移电路接收相移信号,并且作为响应,生成具有相对于参考信号的脉冲宽度和相移的PWM信号。

[0009] 利用此布置,提供了一种用于生成具有相对于参考信号的脉冲宽度和相移的PWM信号的PWM发生器。在实施例中,可以动态地控制PWM信号的相对于参考信号的脉冲宽度和相移。因为波形组合器被配置为响应于相移信号而生成PWM,所以改变相移信号可以调节PWM信号的相对于参考信号的脉冲宽度和相移。

[0010] 在实施例中,相移电路可以包括以并联架构或级联架构耦合的多个相移元件。

[0011] 在实施例中,相移电路可以包括具有至少三个输入和至少一个输出的同相/正交相位(IQ)调制器。IQ调制器的一个输入可以被配置为接收参考信号,并且IQ调制器的另外两个输入可以被配置为接收从参考信号导出的基带信号。IQ调制器可以包括加法器,该加法器被耦合在其输出和其输入中的至少两个输入之间。

[0012] 在实施例中,波形组合器可以包括边沿检测器、逻辑门、触发器(flip-flop)或放大器中的至少一个。波形组合器还可以包括多个放大器,每个放大器具有输入和输出。放大器的每个输入可以被配置为接收相移信号。波形组合器可以进一步包括具有多个输入和至少一个输出的逻辑门。波形组合器的每个输入可以被配置为耦合到至少一个放大器的输出。

[0013] 在实施例中,相移电路可以被配置为基于至少一个预定相移参数来生成两个或更多个相移信号。相移电路还可以被配置为从控制器接收至少一个预定相移参数。控制器可以被配置为基于所生成的PWM信号的相对于参考信号的脉冲宽度和相移来生成至少一个预定相移参数。

[0014] 在实施例中,PWM发生器可以在集成电路中被实现。

[0015] 本文所提出的PWM生成技术依赖于相移元件的使用,这些相移元件获取输入波形并在相位和频率二者上(或在延迟和频率二者上)生成锁定到输入的输出波形。输入和输出之间的相移(或延迟)可以被动态地控制(经由数字或模拟方法),并且可以设置相移的分辨率最终确定了可以调节PWM信号的相位和脉冲宽度的分辨率。这些相移元件可以被级联或被并联连接以分别形成级联或并联的系统架构。

[0016] 在本文所描述的概念、系统和技术的一方面中,一种用于生成动态控制的脉冲宽度调制(PWM)信号的装置。所述装置可以包括两个或更多个相移元件。每个相移元件可以具有输入和输出,其中,每个相移元件的输入可以被配置为接收参考信号。装置可以进一步包括可以被电耦合到相移元件的输出的波形组合器。每个相移元件可以被配置为基于参考

信号和相应的预定相移参数来在其输出处生成相应的相移信号。此外,波形组合器可以被配置为生成具有基于在相移元件的输出处生成的相移信号的脉冲宽度和脉冲移位的PWM信号。

[0017] 利用此特定的布置,提供了用于生成期望PWM信号的并联架构。在实施例中,PWM信号可以具有相对于参考信号的动态可调节的脉冲宽度和相移。通过调节相移元件的相移参数,可以动态地控制PWM信号的脉冲宽度和相移。

[0018] 在实施例中,每个预定相移参数可以包括预定相移或预定脉冲宽度中的至少一个。

[0019] 在实施例中,相移元件中的至少一个可以包括同相/正交调制器或锁相环。

[0020] 在实施例中,每个相移元件可以被耦合到相应的控制信号。每个相应的控制信号可以包括相应的预定相移参数。装置可以进一步包括被耦合到参考信号和所生成的PWM信号的相位检测器。在实施例中,相位检测器可以被配置为基于参考信号与所生成的PWM信号的比较来生成相位校正信号。可以将相位校正信号提供给每个相移元件。

[0021] 在实施例中,波形组合器可以包括至少一个边沿检测器,每个边沿检测器被耦合到至少一个触发器。触发器可以被配置为基于至少一个所生成的相移信号的上升沿和至少另一个所生成的相移信号的上升沿来生成PWM信号。

[0022] 在本文所描述的概念、系统和技术的另一个方面中,提供了一种用于生成动态控制的脉冲宽度调制(PWM)信号的装置。这些装置可以包括具有输入和输出的第一相移元件。第一相移元件的输入可以被耦合到参考信号。装置还可以包括可以具有输入和输出的第二相移元件。第二相移元件的输入可以被耦合到第一相移元件的输出。装置还可以包括波形组合器,该波形组合器可以被电耦合到第一和第二相移元件的输出。第一相移元件可以被配置为基于参考信号和相应的预定相移来在其输出处生成第一相移信号。第二相移元件可以被配置为基于第一相移信号和相应的预定相移来在其输出处生成第二相移信号。波形组合器可以被配置为生成具有基于第一和第二相移信号的脉冲宽度和脉冲移位的PWM信号。

[0023] 利用此特定的布置,提供了用于生成所期望的PWM信号的级联架构。在此布置中,每个相移元件可以接收不同的、不相关的相移参数。因此,可能需要调节更少的相移参数来实现所生成的PWM信号的相对于参考信号的期望脉冲宽度和相移。

[0024] 在实施例中,每个预定相移参数可以包括至少预定相移或预定脉冲宽度。

[0025] 在实施例中,相移元件的至少一个可以包括同相/正交调制器。装置还可以包括被耦合到至少一个同相/正交调制器的控制电路,所述控制电路被配置为向至少一个同相/正交调制器提供控制信号。在实施例中,控制信号可以包括用于同相/正交调制器的相应的预定相移参数。

[0026] 在实施例中,相移元件中的至少一个包括锁相环。

[0027] 在实施例中,装置可以进一步包括可以被耦合到参考信号和所生成的PWM信号的相位检测器。相位检测器可以被配置为基于参考信号与所生成的PWM信号的比较来生成相位校正信号。在实施例中,每个相移元件可以进一步被配置为基于相位校正信号来生成相移信号。

[0028] 在实施例中,波形组合器可以包括至少一个逻辑门。逻辑门可以被配置为比较第一和第二相移信号。

[0029] 在本文所描述的概念、系统和技术的又一方面中,描述了一种用于生成动态控制的脉冲宽度调制(PWM)信号的装置。装置可以包括第一组相移元件,所述第一组相移元件以并联方式电耦合,并且各自具有输入和输出。第一组相移元件的输入可以各自被电耦合到参考信号。装置还可以包括第二组相移元件,所述第二组相移元件以并联方式电耦合,并且各自具有输入和输出。第二组相移元件的输入可以各自被电耦合到第一组中的至少一个相移元件的输出。装置还可以包括被电耦合到第一组和第二组的相移元件的输出的波形组合器。第一组中的每个相移元件可以被配置为基于参考信号和相应的预定相移来在其输出处生成相应的相移信号。第二组的每个相移元件可以被配置为基于由第一组的相移元件生成的至少一个相移信号和相应的预定相移来在其输出处生成相应的相移信号。波形组合器可以被配置为生成具有第一脉冲的双脉冲PWM信号,该第一脉冲具有基于由第一组的相移元件生成的相移信号的脉冲宽度和脉冲移位。PWM信号还可以具有第二脉冲,该第二脉冲具有基于由第二组的相移元件生成的相移信号的脉冲宽度和脉冲移位。

[0030] 利用此特定的布置,提供了用于生成双脉冲PWM信号的架构。双脉冲PWM信号可以具有相对于可以被动态调节的参考信号的两个脉冲宽度和相移。通过具有两个脉冲宽度和相移,可以一次驱动多个相位切换电抗元件。

[0031] 在实施例中,第一组的相移元件可以以并联架构被电耦合。第一组的每个相移元件的输入可以被耦合到参考信号。

[0032] 在实施例中,第一组的相移元件可以以级联架构被耦合。

[0033] 在本文所描述的概念、系统和技术的又一方面中,提供了一种用于生成动态控制的脉冲宽度调制(PWM)波形的方法。该方法可以包括在一个或多个相移元件处接收参考信号。每个相移元件可以具有相应的预定相移参数。该方法还可以包括基于参考信号和相应的预定相移参数来在一个或多个相移元件的输出处生成相应的相移信号。该方法可以进一步包括组合所生成的相移信号,以获得具有基于相移元件的预定相移参数的脉冲宽度和相移的PWM波形。

[0034] 利用此特定的布置,提供了一种用于生成具有相对于参考信号的动态控制的脉冲宽度和相移的PWM信号的方法。通过调节相移参数,可以动态地控制PWM信号的脉冲宽度和相移。

[0035] 在实施例中,每个相应的预定相移参数可以包括相应的预定相移或相应的预定脉冲宽度中的至少一个。

[0036] 在实施例中,该方法可以进一步包括向每个相移元件提供相应的控制信号。控制信号可以包括相应的预定相移参数。

[0037] 在实施例中,该方法还可以包括基于参考信号与PWM波形的比较来生成相位校正信号。

[0038] 在实施例中,该方法可以进一步包括基于相位校正信号来调节所生成的相移信号。

[0039] 在本文所描述的概念、系统和技术的又一方面中,提供了一种具有输入端口和输出端口的功率生成和输送系统。功率生成和输送系统可以包括脉冲宽度调制(PWM)信号发生器,该脉冲宽度调制(PWM)信号发生器可以包括一个或多个相移元件。PWM信号发生器可以用于基于与一个或多个相移元件相关联的相移参数来生成PWM信号。功率生成和输送系

统还可以包括被耦合到输出端口的相位切换可调谐阻抗网络 (phase-switched tunable impedance network)。相位切换可调谐阻抗网络可以被配置为从PWM信号发生器接收所生成的PWM信号,并且作为响应,可以改变其阻抗以调制呈现给输出端口的阻抗。

[0040] 利用此特定的布置,提供了由PWM信号驱动的相位切换可调谐阻抗 (PSIM) 网络。因为由PWM发生器生成的PWM信号可以具有其相对于动态调节的参考信号的脉冲宽度或相移,所以可以调节这些参数以便改变由PSIM呈现的阻抗。

[0041] 在实施例中,一个或多个相移元件以并联架构或级联架构被电耦合。

附图说明

[0042] 根据以下具体实施方式、所附权利要求书和附图,在本文中寻求保护的广泛概念的其他方面、特征和优点将变得更加完全显而易见,在附图中,相似的附图标记标识类似或相同的元件。可以在一个或多个后续附图中重复说明书中结合附图引入的附图标记,而没有在说明书中进行附加描述,以便为其他特征提供上下文。

[0043] 图1是根据所描述的实施例的说明性可调谐阻抗匹配网络 (TMN) 的框图;

[0044] 图2是图1的TMN的说明性相位切换可变电容元件的示意图;

[0045] 图3是相对于图2的相位切换可变电容元件的控制信号的电流和电压对相位的关系图;

[0046] 图4是图1的TMN的说明性相位切换可变电感元件的示意图;

[0047] 图5是相对于图4的相位切换可变电感元件的控制信号的电流和电压对相位的关系图;

[0048] 图6是图2和图4的相位切换元件的归一化有效电容 (或电感) 对相位切换元件的控制角的关系图;

[0049] 图7是图2和图4的相位切换元件的总谐波失真对相位切换元件的控制角的关系图;

[0050] 图8是相对于全波切换可变电容元件的控制信号的电流和电压对相位的关系图;

[0051] 图9是相对于全波切换可变电感元件的控制信号的电流和电压对相位的关系图;

[0052] 图10A-D是根据所描述的实施例的说明性的开关电抗元件的示意图;

[0053] 图11是采用数字开关电容矩阵的说明性的相位切换可调谐匹配网络 (TMN) 的示意图;

[0054] 图12是采用数字开关电感矩阵的说明性的相位切换TMN的示意图;

[0055] 图13是根据所描述的实施例的说明性的相位切换TMN的示意图;

[0056] 图14是可以由图13的调谐网络针对说明性的工作范围进行匹配的负载阻抗范围的史密斯圆图;

[0057] 图15是图13的调谐网络的附加细节的示意图;

[0058] 图16是根据所描述的实施例的相位切换阻抗调制放大器的说明性拓扑结构的框图;

[0059] 图17是根据所描述的实施例的相位切换阻抗调制放大器的另一说明性拓扑结构的框图;

[0060] 图18A-E是根据所描述的实施例的说明性三开关相位切换阻抗调制放大器的示意

图；

[0061] 图19和图20是根据所描述的实施例的说明性两开关相位切换阻抗调制放大器的示意图；

[0062] 图21是在说明性工作范围内的说明性相位切换阻抗调制放大器示意图；

[0063] 图22和图23是史密斯圆图,其示出了可以由图21的相位切换阻抗调制放大器针对说明性的工作范围进行匹配的负载阻抗范围；

[0064] 图24是操作TMN的说明性过程的流程图；

[0065] 图25A是用于生成具有预定相移和脉冲宽度的脉冲宽度调制 (PWM) 信号的系统框图；

[0066] 图25B是具有相对于参考信号的脉冲宽度 w 和相移 φ 的脉冲宽度调制 (PWM) 波形的关系图,其中,PWM信号与参考信号同相且频率锁定；

[0067] 图26是具有并联架构的PWM生成电路的框图；

[0068] 图27是具有级联架构的PWM生成电路的框图；

[0069] 图28是具有双脉冲PWM生成架构的PWM发生器电路的框图；

[0070] 图29是具有并联PWM生成架构的PWM生成电路的框图,该并联PWM生成架构具有两个相移元件和相位检测器反馈环路；

[0071] 图30是具有能够生成多个PWM波形的架构的系统框图,所述多个PWM波形被锁相和锁频到公共参考信号；

[0072] 图31是具有同相/正交相位 (IQ) 调制器的PWM生成电路的框图；

[0073] 图32是示出根据IQ调制器的基带输入的相移的相图；

[0074] 图33是具有并联PWM生成架构的PWM生成电路的框图,该并联PWM生成架构具有被实现为IQ调制器的两个相移器；

[0075] 图34是针对一对输出信号的相移命令对经测量的相移误差的关系图,该对输出信号来自图33的PWM生成电路的IQ调制器中的相应IQ调制器；

[0076] 图35是针对一对输出信号的相移命令对经测量的相移标准偏差的关系图,该对输出信号来自图33的PWM生成电路的IQ调制器中的相应IQ调制器；

[0077] 图36是具有相移元件的级联PWM波形发生器的框图,所述相移元件使用被耦合到波形组合器的锁相环 (PLL) 模块来实现；

[0078] 图37是具有从D型触发器和边沿检测器提供的波形组合器的图36的级联锁相PWM发生器的框图；

[0079] 图38是用PLL实现的PWM信号生成系统的框图；

[0080] 图39是具有带有反馈的嵌套PLL架构的PWM生成系统的框图；

[0081] 图40是生成具有期望相移和脉冲宽度的PWM信号的方法的流程图；

[0082] 图41A是阻抗匹配系统的框图,该阻抗匹配系统包括由PWM发生器驱动的多个相位切换的阻抗 (PSIM) 元件；

[0083] 图41B是具有相位切换可调谐阻抗网络的射频 (“RF”) 放大器的框图,该相位切换可调谐阻抗网络被耦合到用于生成具有期望相移和脉冲宽度的PWM信号的系统；

[0084] 图42是具有相位切换可调谐阻抗网络的系统的框图,该网络具有一个被耦合到PWM发生器的相位切换可调谐阻抗元件；并且

[0085] 图43是具有相位切换可调谐阻抗网络的系统的框图,该相位切换可调谐阻抗网络具有被耦合到两个PWM发生器的两个相位切换可调谐阻抗元件。

具体实施方式

[0086] 表1概述了贯穿此说明书采用的首字母缩写词列表,以帮助理解所描述的实施例:

	CMOS	互补金属氧化物半导体	CR	认知无线电
	FET	场效应晶体管	HEMT	高电子迁移率晶体管
	IC	集成电路	LUT	查找表
	MEMS	微机电系统	PA	功率放大器
[0087]	PSIM	相位切换阻抗调制 (Phase-Switched Impedance Modulation)	PS-TMN	相位切换可调谐阻抗匹 配网络
	RF	射频	SDR	软件定义的无线电
	TMN	可调谐阻抗匹配网络	WPT	无线功率传输
	ZCS	零电流开关	ZVS	零电压开关

[0088] 所描述的实施例针对相位切换的可调谐匹配网络 (PS-TMN) 和相位切换的阻抗调制放大器 (PSIM)。相位切换的可调谐匹配网络和相位切换的阻抗调制放大器二者包括相位切换可变网络电抗元件。当在PS-TMN和相位切换的阻抗调制放大器的上下文中进行配置时,这样的相位切换可变网络电抗元件在宽阻抗范围内提供快速、高带宽、连续的阻抗匹配,同时在不要求高偏置电压或电流的情况下在高功率电平下高效工作。可以单独采用PS-TMN,也可以与其他匹配技术(例如,分立开关电抗组)结合采用PS-TMN。

[0089] PS-TMN可以用于多种可重新配置和自适应的RF系统中,例如,软件定义无线电(SDR)和认知无线电(CR)应用的RF前端,它们在宽频带范围内、在不同的带宽下工作,并符合各种通信标准。PS-TMN还可以用于其他RF应用中,例如用于补偿快速负载变化的RF等离子体负载的驱动器,或者用于无线功率传输(WPT)系统中以补偿发射机和接收机之间的阻抗不匹配,从而使经传输的功率和/或效率最大化。

[0090] PSIM可充当零电压开关(ZVS)射频(RF)放大器。这样的PSIM放大器可以将PS-TMN用于:通过在宽频率范围内高效地调制输出功率和/或匹配到高度可变的负载(例如,在宽阻抗范围内可变的负载),来在大频率范围内工作。

[0091] 参考图1,射频(RF)系统100包括耦合在具有阻抗 Z_s 的源102和具有阻抗 Z_L 的负载114之间的相位切换可调谐阻抗匹配网络(PS-TMN)112。在一些应用中,源102、控制电路106和PS-TMN 112(以及RF系统100的其他元件)被耦合到电源电压(例如, V_{DC})和地。控制电路

106被耦合到PS-TMN 112,并且向PS-TMN 112提供控制信号,以便控制PS-TMN 112的操作。响应于这样的控制信号,PS-TMN 112提供所期望的阻抗变换特性。应当理解的是,控制电路106可以是PS-TMN 112的内部组件,或者可以是被耦合到PS-TMN 112的外部组件或控制电路106的一些部分(或者由控制电路106提供的功能可以在PS-TMN 112的内部,而控制电路106的其他部分可以在PS-TMN 112的外部)。

[0092] 在一些实施例中,控制电路106至少部分地基于信息来控制PS-TMN 112的操作,该信息从被耦合到源102的可选前馈电路104和/或被耦合到负载114的可选反馈电路110接收。在一些实施例中,可选的前馈电路104包括自适应的预失真电路107,并且控制电路106包括查找表(LUT)108。例如,如下面将被更详细地描述的,一些实施例可以采用一种或多种非线性控制技术(例如,通过控制电路106)以确定用于PS-TMN 112的适当控制信号,例如,采用固定或可适应的查找表(例如,LUT 108)来存储预定的控制信号信息、反馈(例如,通过反馈电路110)、和/或前馈补偿(例如,通过前馈电路104),以自适应地调节控制信号信息;或者执行控制信号的数字预失真(例如,通过预失真电路107);或其他类似的技术。

[0093] PS-TMN 112包括一个或多个相位切换电抗元件116(1)-116(N)。如下面将被更详细地描述的,可以使用一个或多个电容性元件(例如,电容器)、一个或多个电感性元件(例如,电感器)或二者的组合,来实现相位切换电抗元件116(1)-116(N)。可以控制相位切换电抗元件116(1)-116(N)来调节以期望频率呈现给PS-TMN 112终端的有效阻抗($Z_{S,IN}$ 和 $Z_{L,IN}$)。例如通过分流器(shunt)或串联开关来切换相位切换电抗元件116(1)-116(N),并且通过调节分流器或串联开关的相位和/或占空比来控制相位切换电抗元件的有效阻抗。在一些实施例中,所期望的频率可以是RF源102的操作的RF频率(例如,从RF源102提供给PS-TMN 112的信号的频率)。

[0094] 通过在RF系统100的期望操作频率下调制有效阻抗(例如,通过调节相位切换电抗元件116(1)-116(N)的阻抗),可能调节、调谐、改变或以其他方式操纵由PS-TMN 112呈现给源102和/或负载114的阻抗。例如,相位切换电抗元件116(1)-116(N)允许PS-TMN 112从源102向PS-TMN 112呈现所期望的阻抗($Z_{S,IN}$),并且从负载114向PS-TMN 112呈现所期望的阻抗($Z_{L,IN}$)。

[0095] 相对于从源102提供的RF信号,被提供给PS-TMN 112的控制信号操作作用于控制接通和/或关断相位切换电抗元件116(1)-116(N)的开关的定时。开关提供了影响PS-TMN 112的期望阻抗变换的相位切换电抗元件116(1)-116(N)的有效电抗值。前馈信息可以包括有关PS-TMN 112的有效输入阻抗的信息、RF波形的定时、指定的信号电平和/或阻抗电平等。反馈信息可以包括有关有效负载阻抗和/或从负载反射的功率的经测量的信息、RF波形的定时等。

[0096] 因此,在一些实施例中,PS-TMN 112可以用于提供在源102和负载114之间的所期望的阻抗变换。例如,PS-TMN 112可以提供在源102和负载114之间的阻抗匹配。可替代地,PS-TMN 112的阻抗可以被调节以补偿负载114的阻抗(Z_L)的变化,使得源102被耦合到由PS-TMN 112提供的更稳定的阻抗(例如, $Z_{S,IN}$)。

[0097] 参考图2,具有电流I的正弦电流源202驱动说明性的相位切换可变电抗200。相位切换可变电抗在这里被示出为包括电容器204和开关206的并联组合,以提供相位切换可变电抗作为相位切换可变电容200。电容器204具有物理电容 C_0 和电压 V_C 。开关206的状态由信

号Q的特性控制。例如,当信号Q具有逻辑高值时,开关206提供在其端子之间的低阻抗信号路径(例如,开关206为“接通”或“闭合”),而当信号Q具有逻辑低值时,开关206提供在其端子之间的高阻抗信号路径(例如,开关206为“关断”或“断开”)。因此,开关206可以被认为:当开关断开(电流I流入电容器204)时,将电容器204切换到电路中,而当开关闭合(电流I流经闭合的开关并绕过电容器204)时,将电容器204从电路中切换出来。

[0098] 如果开关206总是关断(断开),则呈现给源202的相位切换可变电容200的有效电容 C_{EFF} 等于电容器204的物理电容 C_0 。可替代地,如果开关206始终接通(闭合),则开关206的端子之间的低阻抗路径会实际上“短路了”电容器204,并且相位切换可变电容200在跨电容器204的电压与电流I无关地保持为零的意义上表现为无限电容器。通过在正弦电流源202的AC周期内将开关206的导通角控制在0到 2π 之间,理论上可以将电容器204的有效电容 C_{EFF} 控制在 C_0 和无穷之间。如本文所使用的,导通角是接通开关206时的正弦信号的角度。接通开关的导通角可以完全由开关信号Q(例如,开关角)确定,或者由开关信号Q部分确定并且由诸如电压 V_c 和电流I之类的电路波形部分确定。

[0099] 参考图3,相对于开关控制信号Q示出了电流I和电容器电压 V_c (例如,电容器204的电压)的说明性波形,作为周期角 θ 的函数。特别地,对于半波切换电容器,曲线302示出了 $I(\theta)$,曲线306示出了 $V_c(\theta)$,并且曲线304示出了 $Q(\theta)$ 。如图3所示,在 $I(\theta)$ 的每个周期中,在 $I(\theta)$ 从负到正转变之后 α 弧度(例如,开关206接通/闭合直到进入 $I(\theta)$ 的正半周期 α 弧度),开关206被关断(断开)。开关206保持关断(断开),直到电容器电压振铃下降到零之后。在电容器电压振铃下降到零之后将开关偏置到其导通状态(例如,接通开关或闭合开关)确保开关206的零电压开关(ZVS)接通。

[0100] 如果开关包括自然防止电压变为负的二极管,则可以放宽主动接通开关Q的定时,这是由于当开关电压达到零并且可以在二极管导通的同时发出主动接通信号时,它将自然地换向“ON”。跨开关的电容器 C_0 提供关断转变的缓冲,从而提供了开关206的零电压开关(ZVS)关断。

[0101] 如图3所示,当 $I(\theta)$ 是纯正弦电流源时,开关206保持关断(断开)直到达到开关的导通角(例如,为 2α)。因此,对于半波切换电容器,在来自源102的RF信号的每个周期接通和关断开关206一次(例如,如曲线302所示的 $I(\theta)$)。

[0102] 调节 α 设置开关206在周期中接通和关断的位置(例如,控制开关206的导通角),并且因此控制电容器达到峰值的电压。因此,在开关频率下,开关角(α)和 $V_c(\theta)$ 的基本分量的幅度之间存在关系。因此,电容器204的有效电容 C_{EFF} 可以被表示为 α 的函数:

$$[0103] \quad C_{EFF} = \frac{C_0 \cdot \pi}{\pi - \alpha + \sin(\alpha) \cdot \cos(\alpha)} \quad (1a)$$

[0104] 参考图4,还可能将相位切换可变电抗实现为开关电感器网络,该开关电感器网络允许在开关频率下连续控制其有效电感。这种开关电感器网络在图4中被示出为相位切换可变电感400,并且对应于图2所示的开关电容器网络200的拓扑对偶。如图4所示,说明性的相位切换可变电感400包括由具有电压V的正弦电压源402驱动的电感器404和开关406的串联组合。电感器404具有物理电感 L_0 和电感器电流 I_L 。开关406的状态由信号Q控制,例如,当信号Q具有逻辑高值时,开关406可以接通(例如,闭合),而当信号Q具有逻辑低值时,开关406可以关断(例如,断开)。因此,开关406可以被认为:当开关闭合时,将电感器404切换到

电路中(将电压 V 施加到电感器404),而当开关断开时,将电感器404切换出电路(没有电压被施加到电感器404)。

[0105] 类似于关于图2描述的相位切换可变电抗的开关电容器的实施方式,可以将开关频率下的相位切换可变电感400的有效电感 L_{EFF} 从基值 L_0 调制到无穷。例如,如果开关406始终接通(闭合),则通过源402看到的相位切换可变电感400的有效电感 L_{EFF} 等于电感器404的物理电感 L_0 。可替代地,如果开关406始终关断(断开),则电感器404在通过电感器404的电流与电压 V 无关地保持为零的意义上表现为无限电感器。通过在正弦电压源402的AC周期内将开关406的导通角控制为0到 2π 之间,电感器404的有效电感 L_{EFF} 可以被理想地控制在 L_0 与无穷之间。

[0106] 参考图5,相对于开关控制信号 Q 示出了电容器204的电流 I 和电压 V_C 的说明性波形,作为周期角 θ 的函数。由于拓扑对偶性的性质,图3所示的开关电容器网络的电压波形类似于图5所示的开关电感器网络的电流波形,反之亦然。

[0107] 特别地,对于半波切换电感器,曲线502示出 $I_L(\theta)$,曲线506示出 $V(\theta)$,并且曲线504示出 $Q(\theta)$ 。如图5所示,在 $V(\theta)$ 的每个周期中,在 $V(\theta)$ 从负到正的转变之后 α 弧度(例如,开关406关断/断开直到进入 $V(\theta)$ 的正半周期 α 弧度),开关406被接通(闭合)。开关406保持接通(闭合),直到电感器电流振铃下降到零之后。由于开关具有与其串联的电感器,因此可以实现开关的零电流开关(ZCS)接通。当电感器电流振铃下降到零时关断开关确保了开关406的零电流开关(ZCS)关断。与电容性电路对偶,利用二极管作为开关 Q 的一部分可以实现开关的自然换向(关断),并且放宽开关控制波形的关断时刻的详细的主动定时(active timing)。如图5所示,当 $V(\theta)$ 是纯正弦电压源时,开关406保持接通(闭合),直到达到开关的导通角(例如,为 2α)。

[0108] 调节 α 设置开关406在周期中接通和关断的位置(例如,控制开关406的导通角),并且因此控制电容器达到峰值的电流。因此,类似于关于图2描述的相位切换可变电抗的开关电容器的实施方式,在开关频率下,开关角(α)和 $I_L(\theta)$ 的基本分量的幅度之间存在关系。因此,电感器404的有效电感 L_{EFF} 可以被表示为 α 的函数:

$$[0109] \quad L_{EFF} = \frac{L_0 \cdot \pi}{\pi - \alpha + \sin(\alpha) \cdot \cos(\alpha)} \quad (1b)$$

[0110] 由于拓扑对偶性,有效电感的表达式(1b)与有效电容的表达式(1a)相同。当开关始终处于接通状态($\alpha = \pi$)时,表达式(1a)与无限有效电容的直观期望相一致,并且当开关永久关断($\alpha = 0$)时,表达式(1a)预测 C_{EFF} 和 C_0 之间的等效性。当开关始终处于关断状态($\alpha = 0$)时,表达式(1b)与无限有效电感的直观期望类似地相一致,并且当开关永久接通($\alpha = \pi$)时,表达式(1b)预测 L_{EFF} 与 L_0 之间的等效性。因此,根据表达式(1a)和(1b),可以通过控制与电容器或电感器相关联的开关的导通角来调制开关频率下的有效电容 C_{EFF} 或有效电感 L_{EFF} 。

[0111] 参考图6,由曲线602在开关频率下示出归一化的有效电容 C_{EFF}/C_0 或归一化的有效电感 L_{EFF}/L_0 。对于电容电路,这与归一化导纳 Y_{EFF}/Y_0 相同,而对于电感电路,这与归一化电抗 X_{EFF}/X_0 相同。由于拓扑对偶性,图2的相位切换电容器电路的归一化有效导纳 Y_{EFF}/Y_0 与图4所示的相位切换电感器网络的归一化电抗 X_{EFF}/X_0 相同。

[0112] 如图6所示,归一化的有效电容 C_{EFF} (或电感 L_{EFF})随着 α 迅速增加,并且随着 α 接近 π (例如,180度)而接近无穷。

[0113] 参考图7,曲线702示出了对于纯正弦电流(电压)激励源的电容器电压(电感器电流)的总谐波失真与 α 的关系。 C_{EFF} 或 L_{EFF} 可以被调制的实际范围取决于网络中可能存在的谐波失真量。当 α 朝着 π 增加(例如,开关的导通角增加)时,电容器电压 V_C (例如,曲线306)或电感器电流 I_L (例如,曲线502)的振铃被限制到较短的时间段。如图7所示,对于较大的 Y_{EFF}/Y_0 或 X_{EFF}/X_0 (例如, C_{EFF}/C_0 或 L_{EFF}/L_0)比率,这引起电容器电压的显著谐波含量(例如,总谐波失真随着 α 的增加而增加)。给定的系统中允许的谐波失真量取决于被允许进入源和/或负载的谐波含量的指定限制以及必要的或期望的滤波量。

[0114] 注意,图7示出了相位切换可变电抗的谐波失真(例如,相位切换可变电容200的电容器电压的谐波失真或相位切换可变电感400的电感器电流的谐波失真),而不是被实际上注入到RF系统的源和/或负载(例如,源102和负载114)中的谐波含量。在一些实施例中,相位切换可变电抗(例如,相位切换可变电容200或相位切换可变电感400)包括附加的滤波组件(图2和图4中未示出),以减少被注入到源/或负载(例如,源102和负载114)中的谐波含量。

[0115] 如关于图3和图5所描述的,相位切换可变电抗(例如,相位切换可变电容200或相位切换可变电感400)被半波切换,其中,开关被操作使得电容器电压(图3的曲线306)和电感器电流(图5的曲线502)是单极的。然而,其他开关方案也是可能的。例如,图8和图9分别针对图3所示的开关电容器网络和图5所示的开关电感器网络,示出了相对于开关控制信号Q的电流I和电压V的说明性波形,作为周期角 θ 的函数。

[0116] 特别地,如图8所示,对于全波切换电容器,曲线802示出了 $I(\theta)$,曲线806示出了 $V_C(\theta)$,并且曲线804示出了 $Q(\theta)$ 。如图9所示,对于全波切换电感器,曲线902示出了 $I_L(\theta)$,曲线906示出了 $V(\theta)$,并且曲线904示出了 $Q(\theta)$ 。当相位切换可变电容200被全波切换时,开关(例如,开关206)在 $I(\theta)$ 的每个周期被关断两次(例如, $Q(\theta)$ 为零),其中,关断周期以电流 $I(\theta)$ 为零的时刻为中心。对于纯正弦激励电流 $I(\theta)$,这引起双极性电容器电压波形 $V_C(\theta)$ 。电容器电压 $V_C(\theta)$ 具有零DC平均值。类似地,当相位切换可变电感400被全波切换时,开关(例如,开关406)在 $V(\theta)$ 的每个周期被接通两次(例如, $Q(\theta)$ 具有逻辑高值),其中,接通周期以电压 $V(\theta)$ 为零的时刻为中心。对于纯正弦激励电压 $V(\theta)$,这引起双极性电感器电流波形 $I_L(\theta)$,该波形也具有零DC平均值。因此,对于全波切换电容器(或电感器),开关206在来自源102的RF信号的每个周期被接通和关断两次(例如,如曲线802所示的 $I(\theta)$)。

[0117] 与半波切换一样(例如,如图3和图5所示),可以通过控制开关的开关角 α 来调制开关频率下的有效电容 C_{EFF} 和有效电感 L_{EFF} 。对于全波切换电容器,电容器204的有效电容 C_{EFF} 可以被表示为 α 的函数:

$$[0118] \quad C_{EFF} = \frac{C_0 \cdot \pi}{2 \cdot [\pi - \alpha + \sin(\alpha) \cdot \cos(\alpha)]} \quad (2a)$$

[0119] 类似地,电感器404的有效电感 L_{EFF} 可以被表示为 α 的函数:

$$[0120] \quad L_{EFF} = \frac{L_0 \cdot \pi}{2 \cdot [\pi - \alpha + \sin(\alpha) \cdot \cos(\alpha)]} \quad (2b)。$$

[0121] 因此,对于给定的开关角 α ,利用全波切换网络(例如,关系式(2a)和(2b))可以获得的有效电容/电感是利用半波切换网络(例如,关系式(1a)和(1b))可以获得的有效电容/电感的一半。然而,与相同的开关角 α (即,控制总开关导通角的开关角)的半波切换网络相

比,全波切换网络固有地引起电容器电压和电感器电流的谐波含量减少。另一方面,实现全波切换要求开关必须以两倍的工作频率工作(例如,每个周期切换两次)。此外,对于电容性调制,要求双向阻塞开关,这可能使具有典型的半导体开关的开关实施方式复杂化。

[0122] 上面的关系式(1)和(2)示出,对于纯正弦激励信号,图2和图4所示的开关网络的有效电容和电感可以基于开关角 α 。对于不是纯正弦的激励信号,尽管关系式(1)和(2)不能计算 α 的精确值,但是可以通过适当地选择该开关关断(或接通)的定时或开关角 α 来控制有效电抗。连同确定零电压(或零电流)点(用于开关接通(或关断))的电路波形一起,开关角 α 确定开关在周期期间的总导通角。对于不是纯正弦的激励信号,可以采用可适应的查找表(例如,LUT 108)、反馈电路110或前馈电路104(包括可选的数字预失真电路107)来确定给定的期望有效电抗的所需 α 值。

[0123] 相位切换可变电容200和相位切换可变电感400可以用作构建块,以用于实现相位切换可变电抗和其他可调节电路,例如TMN。特别地,一些应用可以实质上受益于可变电抗,其值可以在跨越电容性和电感性电抗二者的范围内被控制,和/或通过更有限的范围内调制有效电抗而被控制。利用附加的电抗元件来增强相位切换可变电容200和/或相位切换可变电感400可以提供更宽范围的可变电抗。

[0124] 图10A-10D示出了包括电容性元件和电感性元件二者的相位切换电抗电路的说明性实施例,从而与图2和图4所示的单元电路相比,扩大了可以调谐相位切换电抗电路的阻抗的范围。

[0125] 例如,图10A示出了相位切换电抗电路1002,其包括与相位切换电容器1013串联的电感器1012。相位切换电容器1013包括与电容器1014并联的开关1016,类似于关于图2所描述的。图10B示出了相位切换电抗电路1004,其包括与电容器1022串联的电感器1024,其中,电感器1024和电容器1022的串联组合与相位切换电容器1025并联布置。电容器1022不是相位切换的,并且因此被示出为 C_{DC} 。相位切换电容器1025包括与电容器1026并联的开关1028,类似于关于图2所描述的。图10C示出了相位切换电抗电路1006,其包括与相位切换电感器1033并联的电容器1032。相位切换电感器1033包括与电感器1034串联的开关1036,类似于关于图4所描述的。图10D示出了包括与电容器1044并联的电感器1042的相位切换电抗电路100,其中,电感器1042和电容器1044的并联组合与相位切换电容器1045串联布置。电感器1042不是相位切换的,并且因此被示出为 L_{DC} 。相位切换电感器1045包括与电感器1046串联的开关1048,类似于关于图4所描述的。

[0126] 如本领域的技术人员将理解的,除了图10A-10D所示的电路变型之外的电路变型也是可能的。例如,将电容器与相位切换电容器串联放置会提供这样的净有效阻抗:其具有等于该电容器和相位切换电容器的物理电容的串联组合的最大电容,以及等于电容器和相位切换电容值的串联组合的最小电容。

[0127] 如关于图6和图7所描述的,对于相位切换可变电容200和相位切换可变电感400,在它们的可变电抗范围和被注入到系统的其余部分中的谐波含量的量之间存在折衷。换言之,有效电抗可以被控制在其内的范围受到系统内可容纳的谐波含量的量的限制(例如,通过源102和/或负载114)。一些实施例可以采用附加的或外部的滤波组件来减少被注入到源102和/或负载114中的谐波含量。然而,在一些实施例中,可能无法采用附加的滤波组件。

[0128] 参考图11和图12,在不采用附加的滤波组件的情况下,可以通过将相位切换可变

电容200和相位切换可变电感400与一个或多个非相位切换的数控电容器或电感器矩阵相组合来减少谐波含量。这样的混合开关网络包括以操作的RF频率工作并且具有相对于RF波形的受控相位和占空比的RF开关。混合开关网络还包括与开关矩阵中的一个或多个电容器或电感器相关联的数字开关。数字开关通常以比RF频率低得多的频率工作,但是可以在高达由有效电抗 C_{EFF} 或 L_{EFF} 的控制带宽确定的RF频率(例如,以逐周期为基础)下工作。

[0129] 参考图11,混合开关网络1100包括相位切换电抗(例如,电容器 C_0 1116和并联开关1118)和数控电容器网络1102。尽管被示出为与数控电容器网络1102和负载114并联耦合的相位切换可变电容(例如,电容器 C_0 1116和并联开关1118),但在其他实施例中,相位切换电抗可以被实现为与数控电容器网络1102和负载114串联耦合的相位切换可变电感(例如,如图4所示),或者被实现为图10A-D所示的相位切换电抗电路中的一个,或其他等效电路。

[0130] 数控电容器网络1102包括多个电容器和相关联的开关(被示出为电容器1104、1108和1112,以及开关1106、1110和1114)。在一些实施例中,电容器1104、1108和1112中的每一个都具有唯一的电容值,以允许数控电容器网络1102的电容值在大电容范围内变化。例如,如图11所示,电容器1104、1108和1112可以从相位切换电容器基值(例如, C_0)以 C_0 的增量增加,直到达到最大电容值(例如, $(2 \cdot 2^N - 1) \cdot C_0$,其中,N是数控电容器网络1102中电容器数量)。

[0131] 开关1106、1110和1114与电容器1104、1108和1112中的对应电容器串联耦合,并且可操作于通过连接(或断开)相应的电容器来调节数控电容器网络1102的电容。开关1106、1110和1114可以基于来自控制电路106的一个或多个控制信号来操作。如所描述的,开关1106、1110和1114通常以小于RF频率的频率操作,以调节数控电容器网络1102的电容值。

[0132] 参考图12,混合开关网络1200包括相位切换电抗(例如,电感器 L_0 1216和串联开关1218)和数控电感器网络1202。尽管被示出为与数控电感器网络1202串联耦合并且与负载114并联耦合的相位切换可变电感(例如,电感器 L_0 1216和串联开关1218),但在其他实施例中,相位切换电抗可以被实现为相位切换可变电容(例如,如图2所示),或者被实现为图10A-D所示的相位切换电抗电路中的一个,或其他等效电路。

[0133] 数控电感器网络1202包括多个电感器和相关联的开关,被示出为电感器1206、1210和1214以及开关1204、1208和1212。在一些实施例中,电感器1206、1210和1214中的每一个都具有唯一的电感值,以允许数控电感器网络1202的电感值在大电感范围内变化。例如,如图12所示,电感器1206、1210以及1214和1218可以从相位切换电感器基值(例如, L_0)以 L_0 的增量增加直到达到最大电感值。

[0134] 开关1204、1208和1212与电感器1206、1210和1214中的对应的电感器并联耦合,并且可操作于通过连接(或短路,例如,提供低阻抗路径以绕过电感器)相应的电感器,来调节数控电感器网络1202的电感。开关1204、1208和1212可以基于来自控制电路106的一个或多个控制信号来操作。如所描述的,开关1204、1208和1212通常以小于RF频率的频率工作,以调节数控电感器网络1202的电容值。

[0135] 数控电容器网络1102和数控电感器网络1202扩大了这样的范围:在该范围内,相位切换电抗(例如,电容器 C_0 1116和并联开关1118或电感器 L_0 1216和串联开关1218)的电

抗可以连续变化,而不会向源102和/或负载114引入过量的谐波含量。例如,图11和图12所示的实施例采用数控电容器网络1102(或数控电感器网络1202)来控制开关网络1100(或1200)的基值 C_0 (或 L_0)。相位切换电抗的开关(例如,开关1118或开关1218)可以被操作用于通过由上面描述的关系式(1)和(2)确定的系数来使基极电容 C_0 (或电感 L_0)升压。

[0136] 例如,可以利用以如图3所示的从0到大约 $\pi/2$ 变化的开关角 α 对RF开关进行半波切换,来将混合开关电容器网络1100的开关频率下的有效电容 C_{EFF} 控制在较低电容值 C_0 和较高电容值之间。如图7所示,具有小于 $\pi/2$ (90度)的开关角 α 的RF开关操作对应于小于大约35%的峰值谐波失真。因此,混合开关网络(例如,1100和1200)允许在宽电容性(或电感性)范围内以开关频率连续控制有效电抗,其中,谐波失真最小并且不需要可调节的偏置电压或电流。

[0137] 在各种实施例中,TMN 112的RF开关(例如,开关206或开关406)可以例如基于RF频率或RF系统100的其他工作参数被实现为各种类型的开关元件中的一个或组合。例如,可以采用横向或纵向FET、HEMT、晶闸管、二极管或其他类似的电路元件。

[0138] 尽管其他网络拓扑是可能的(例如,L网络、T网络或其他类似的网络),但是相位切换可变电容200和相位切换可变电感400可以用作更复杂的相位切换可调谐匹配网络(PS-TMN)(例如,Pi网络拓扑PS-TMN(Pi-TMN))内的电路元件。图13示出了说明性RF系统1300的示意图,该说明性RF系统1300包括被耦合到Pi-TMN 1302的RF源1301,Pi-TMN 1302被耦合到RF负载1303。Pi-TMN 1302包括两个可变分流电容性电纳 B_1 1310和 B_2 1314。在说明性实施例中,RF源1301通常是功率放大器,或者是另一个RF系统的输出。如图13所示,RF源1301可以由其诺顿等效电路表示为包括与源电阻 R_S 1306和源电纳 B_S 1308并联的电流源1304。类似地,RF负载1303可以被表示为包括与负载电纳 B_L 1316并联的负载电阻 R_L 1318。源阻抗和负载阻抗 Z_S 和 Z_L 分别可以被表示为:

$$[0139] \quad Z_S = (R_S^{-1} + jB_S)^{-1} \quad (3)$$

$$[0140] \quad Z_L = (R_L^{-1} + jB_L)^{-1} \quad (4)$$

[0141] 因此,可以表明将负载阻抗 Z_L 与源阻抗 Z_S 匹配所需的电纳 B_1 和 B_2 由下式给出:

$$[0142] \quad B_1 = \frac{R_S \pm \sqrt{R_L R_S - X^2}}{X} - B_S \quad (5)$$

$$[0143] \quad B_2 = \frac{R_S}{R_L} \left(\frac{R_S \pm \sqrt{R_L R_S - X^2}}{X} \right) - B_L \quad (6)$$

[0144] 因此,Pi-TMN 1302可以用于通过调节可变分流电容性电纳 B_1 1310和 B_2 1314的值来将负载阻抗 Z_L 与源阻抗 Z_S 相匹配。

[0145] 如图13所示,Pi-TMN 1302的实施例包括两个可变分流电容性电纳 B_1 1310和 B_2 1314,以及固定的电感性电抗 X 1312,尽管Pi-TMN的许多其他实施方式也是可能的,例如采用可变分流电感性电纳和固定的电容性电抗,以将所有三个电抗分支实现为可变分量等。当然,应当理解的是,也可能实现具有一个可变分流路径元件和一个可变串联路径元件的L型截面TMN。也可以采用其他类型的网络。如下面更详细地描述的,以地为基准的可变电容器非常适合于在RF频率下用相位切换可变电抗网络实现。

[0146] 参考图14,可以通过Pi-TMN 1302匹配的负载阻抗的说明性范围在史密斯圆图

1400中被示出为阴影区域1402(归一化为 R_s)。例如,由阴影区域1402表示的阻抗值可以通过说明性的Pi-TMN来实现,该Pi-TMN具有 $X=R_s$ 、在 $1/R_s$ 到 $4/R_s$ 的范围内可变的电纳 B_1 、以及在 $1/R_s$ 到 $2/R_s$ 的范围内可变的电纳 B_2 。如图14所示,Pi-TMN 1302能够将RF源1301的阻抗与负载阻抗相匹配,该负载阻抗在大约10:1的电阻范围和5:1的电抗范围(电容性地和电感性地)内变化。为此,Pi-TMN 1302在1:4范围内调制 B_1 ,并且在1:2范围内调制 B_2 ,这可以通过采用相位切换可变电抗网络(例如,图2和图4所示的)来实现。

[0147] 图15示出了用于实现图14所示的针对 $50\ \Omega$ 源阻抗(例如, R_s 1506)的匹配范围的相位切换Pi-TMN电路1502的说明性实施例。选择电感性电抗 X 使其值与诺顿等效源电阻 R_s (例如, $50\ \Omega$)相等。如图15所示,可变电容性电纳 B_1 和 B_2 被实现为半波相位切换电容器(例如,图2的相位切换电容器200)。可变电容性电纳 B_1 包括相位切换电容器 C_{p2} 1514和FET开关1512,FET开关1512由具有开关角 α_2 的开关控制信号 q_2 控制。可变电容性电纳 B_2 包括相位切换电容器 C_{p1} 1520和FET开关1522,FET开关1522由具有开关角 α_1 的开关控制信号 q_1 控制。

[0148] 在说明性的实施例中,通过适当地调节开关的开关角(α_1 和 α_2)以及它们之间的相移(例如,通过调节开关控制信号 q_1 和 q_2),相位切换Pi-TMN电路1502以27.12MHz工作,并且能够将 $50\ \Omega$ 源阻抗与负载阻抗相匹配,该负载阻抗在大约10:1的电阻范围和5:1的电抗范围内变化(电容性地和电感性地)。

[0149] 将可变电容性电纳 B_1 和 B_2 实现为半波FET开关电容器网络提供开关的零电压开关(ZVS)操作,并且允许每个可变电抗用单个以地为基准的开关(例如,用于可变电容性电纳 B_1 的FET 1512和用于可变电容性电纳 B_2 的FET 1522)来实现。在开关系统中期望ZVS操作,这是由于它减少了开关功率损耗并提高了整体系统效率。此外,FET 1512和1522的输出(漏极到源极)电容与相位切换电容器 C_{p1} 和 C_{p2} 并联,并且因此可以被添加到分流电容并被用作TMN的一部分。

[0150] 在说明性的Pi-TMN电路1502中,图13所示的电感性电抗 X 1312被实现为串联谐振电路,该串联谐振电路包括被串联布置在可变电纳 B_1 和 B_2 之间的电感器 L_{s2} 1516和电容器 C_{s2} 1518,所述可变电纳 B_1 和 B_2 作为分流元件布置(例如,被耦合到地)。选择电感器 L_{s2} 1516和电容器 C_{s2} 1518,以在所期望的频率下具有大约等于源阻抗(例如, $50\ \Omega$)的电感性阻抗。

[0151] 在图15所示的实施例中,包括两个附加的串联谐振电路,一个作为Pi-TMN电路1502的输入滤波器,而一个作为Pi-TMN电路1502的输出滤波器,以限制由于开关(switching)而被注入到源和负载中的谐波含量的量。例如,电容器 C_{s1} 1508和电感器 L_{s1} 1510充当源1504和Pi-TMN电路1502之间的串联谐振输入滤波器。类似地,电感器 L_{s3} 1524和电容器 C_{s3} 1526充当负载1528和Pi-TMN电路1502之间的串联谐振输出滤波器。

[0152] L_{s2} 1516和 C_{s2} 1518的串联谐振电路的品质因数 Q 控制相位切换电容器 C_{p1} 1520和相位切换电容器 C_{p2} 1514之间的相互作用。例如,增加品质因数 Q (例如,通过增加 L_{s2} 1516和 C_{s2} 1518的值)减少了相位切换电容器 C_{p1} 1520和相位切换电容器 C_{p2} 1514之间的相互作用,但增加品质因数 Q 也减少了网络的有效带宽。

[0153] 例如,为了使相位切换Pi-TMN电路1502在大约27MHz范围中的说明性期望频率下实现图14所示的针对 $50\ \Omega$ 源阻抗(例如, R_s 1506)的匹配范围,相位切换电容器 C_{p1} 1520可以具有130pF的物理值 C_0 ,并且相位切换电容器 C_{p2} 1514可以具有100pF的物理值 C_0 。为了通过相位切换电容器 C_{p1} 1520和相位切换电容器 C_{p2} 1514之间的串联谐振电路实现所期望的

品质因数 Q , 电容器 C_{S2} 1518可以具有 $0.01\mu\text{F}$ 的值, 并且电感器 L_{S2} 1516可以具有 297nH 的值。为了通过串联谐振电路实现所期望的输入和输出滤波, 电容器 C_{S1} 1508和 C_{S3} 1526可以具有 23.4pF 的值, 而电感器 L_{S1} 1510和 L_{S3} 1524可以具有 $1.47\mu\text{H}$ 的值。此外, FET 1512和1522可以具有 $10\text{m}\Omega$ 的导通态电阻, 并且每个FET的体二极管可以具有 0.4V 的正向电压和 $10\text{m}\Omega$ 的导通态电阻。

[0154] FET 1512和1522的开关与它们基于开关角 α 的漏极电流同步, 该开关角 α 基于电容器 C_{P1} 和 C_{P2} 的所期望的有效电容。如上面针对半波相位切换电容器所描述的, FET 1512和FET 1522在其漏极电流从负跨越到正之后被关断, 并且然后一旦其相应的漏极电压振铃下降到零, 就再次被导通。可以通过确定由关系式 (5) 和 (6) 给出的期望负载阻抗 Z_L 的所需 B_1 和 B_2 电纳来计算FET 1512和1522中的每一个的适当 α 值。一旦已知每个电容性电纳 B_1 和 B_2 , 就可以按照关系式 (1a) (针对半波相位切换电容器) 或关系式 (2a) (针对全波相位切换电容器) 将该值插入作为 C_{EFF} (C_0 是作为电容器的物理电容的已知值), 以确定对应于所期望的电纳值的 α 值。

[0155] 如所描述的, 对于具有非纯正弦电流激励的相位切换网络, 关系式 (1) 和 (2) 可能无法得出精确的 α 值来实现所期望的电纳。此外, 漏极到源极开关电容的非线性以及两个开关网络的相互作用 (例如, 电容性电纳 B_1 和 B_2) 也可能引起 α 的计算不准确。因此, 一些实施例采用非线性控制技术 (例如, 通过控制电路106) 来确定适当的 α 值, 例如固定的或可适应的查找表 (例如, LUT 108)、反馈 (例如, 通过反馈电路110)、前馈补偿 (例如, 通过前馈电路104)、开关角的数字预失真 (例如, 通过预失真电路107)、或其他类似的技术。

[0156] 为了针对Pi-TMN电路1502的FET 1512和1522中的每一个设置开关控制参数 α 的正确值, 以实现给定的阻抗, LUT 108可以存储对应于各种负载阻抗的预定开关角 (例如, α_1 和 α_2)。例如, 表2示出了Pi-TMN电路1502可以匹配到 50Ω 源的可能负载阻抗的说明性列表, 以及开关控制信号 q_1 和 q_2 的开关角 α_1 和 α_2 的对应值:

负载阻抗 Z_L (Ω)	α_1 (度)	α_2 (度)
$48.8 + 10.90j$	0.0	0.0
$103 + 8.12j$	78.1	95.7
$165 - 0.923j$	87.9	91.8
$282 + 3.20j$	97.6	85.9
$524 - 19.30j$	107.0	79.1
$1000 + 15.90j$	117.0	72.2

[0157] 表2示出了Pi-TMN电路1502可以将 50Ω 源阻抗与负载阻抗相匹配, 该负载阻抗在至少10:1系数的范围内电阻性地变化。基于表2中列出的开关角 (α_1 和 α_2) 以及图6所示的有效电抗 (例如, C_{EFF}/C_0 或 L_{EFF}/L_0) 对 α 的关系图, 可以表明有效电容的2:1调制可以实现负载阻抗在10:1范围内电阻性地变化的阻抗匹配。

[0159] 其他类型的系统也可以采用本文所描述的相位切换网络。例如, 广泛的系统可以

受益于以特定的频率或在特定的频带上递送功率的RF功率放大器(PA)。这样的PA可以在宽范围内有益地控制输出功率,并且在其工作范围内保持高效率。常规的线性放大器(例如,A类、B类、AB类等)提供宽范围的动态输出功率控制和高保真度放大的益处,但是具有随着功率回退会迅速降低的有限峰值效率。另一方面,开关PA(例如,诸如D类、E类、F类、 Φ 类等的反相器)提供高峰值效率,但是在保持在开关模式下的同时仅生成恒定的包络信号(在恒定的电源电压下)。

[0160] 一种用于开关PA中的输出功率控制的技术是通过负载调制,其中,PA的负载由外部网络调制。在所描述的实施例中,PA的负载由相位切换可调谐匹配网络(TMN)(例如,包括一个或多个相位切换可变电容200或相位切换可变电感400的网络,例如Pi-TMN电路1502)调制。例如,相位切换TMN的阻抗变换可能会控制PA的输出功率。

[0161] 参考图16,这种相位切换阻抗调制(PSIM)放大器被示出为PSIM放大器1600。PSIM放大器1600包括RF功率放大器(或反相器)1602,其以特定频率或在特定频率范围内生成RF功率。RF PA 1602被耦合到电源(例如,电压 V_{DC} 和地)和相位切换TMN 1604。相位切换TMN 1604被耦合到具有负载阻抗 Z_L 的RF负载1606。相位切换TMN 1604被耦合到控制器1608,其例如通过基于开关角(例如, α)向TMN的开关提供控制信号来控制TMN的操作,以实现所期望的阻抗。尽管在图16中未示出,在一些实施例中,控制器1608被耦合到RF PA 1602,并且还控制PA的操作。相位切换TMN 1604自适应地控制将负载阻抗 Z_L 变换为呈现给PA 1602的阻抗。例如,相位切换TMN 1604可以通过调制呈现给PA 1602的负载(例如, Z_{TMN})和/或补偿频率和/或负载阻抗变化来控制PA 1602的输出功率,以向负载提供高效率和所期望的功率。

[0162] 在各种实施例中,PA 1602是(1)开关反相器、(2)幅度调制的线性PA、或(3)这些的组合(例如,取决于所期望的输出)。例如,图17示出了说明性PSIM放大器1700的框图,其包括开关PA 1702(例如,E类、F类、或 Φ 类PA等),开关PA 1702包括单个开关(例如,FET 1706)。在其他实施例中,可以采用其他类型的PA,例如线性PA(例如,A类、B类、AB类或C类)或将多于一个开关用于将DC功率转换为RF功率的其他开关PA(例如,D类、逆D类等)。

[0163] 如所描述的,调制从PA看向相位切换TMN(例如,TMN 1604或1710)所看到的有效负载阻抗 Z_{TMN} 在PSIM放大器(例如,放大器1602和1702)的工作功率范围内控制输出功率。另外地,可以进一步通过也对PA驱动信号采用幅度调制来扩展PSIM放大器的工作功率范围,以实现大输出功率回退。

[0164] 一些实施例还可以采用其他功率调制技术,例如功率放大器的离散或连续漏极调制。PA的漏极调制对被施加到PA的偏置端子的偏置电压进行调制(例如,切换)。例如,一种漏极调制技术可以在多个离散电压电平之间切换偏置电压,或者在电压范围内连续地调节偏置电压。

[0165] 除了执行RF PA的阻抗调制和输出功率控制之外,相位切换TMN(例如,TMN 1604或1710)还可以补偿负载阻抗 Z_L 的变化。例如,对于给定的输出功率电平,通过采用相位切换TMN来随着工作频率变化而补偿放大器负载网络阻抗的变化并且因此保持ZVS操作,可以连续调谐相位切换TMN以将可变负载阻抗与所期望的RF反相器负载阻抗 Z_{TMN} 相匹配。因此,PSIM放大器(例如,PSIM放大器1600和1700)动态地控制其跨大频率范围递送到广泛变化的负载阻抗(例如,RF等离子体负载)的输出功率。

[0166] 因此,PSIM放大器(例如,PSIM放大器1600和1700)允许(1)在宽功率范围内对输出

功率进行高效的动态控制；(2) 阻抗匹配和将功率递送到宽范围负载的能力；以及(3) 跨频率范围的用于频率捷变操作的全零电压开关 (ZVS) 操作。

[0167] 尽管图16和图17所示的PSIM放大器1600和1700的框图将PSIM放大器示出为RF PA (例如, RF PA 1602和1702) 与相位切换TMN (例如, 相位切换TMN 1604和1710) 的级联组合, 但是其他实施例将PS-TMN集成到RF PA的设计中。因此, 这样的集成PSIM放大器可以被视为包括两个或更多个开关的RF放大器, 其中, 第一开关 (或开关组) 主要负责根据DC输入功率生成RF功率, 而第二开关 (或开关组) 主要负责调制由负载网络呈现给RF放大器的有效阻抗。尽管在一些实施例中, 第二开关可以将一些功率从DC转换到RF或从RF转换到DC, 但是在大多数实施例中, 第二开关 (或开关组) 将不会将DC功率转换到RF功率 (例如, 第二开关提供从DC到RF的零功率转换)。

[0168] 在大多数实施例中, PSIM放大器可以是零电压开关 (ZVS) 放大器, 其中, 开关晶体管实质上以开关模式工作, 并且在零电压开关下接通和关断, 从而使得高效率能够被实现。在其他实施方式中, PSIM放大器可以在其工作范围的一部分内 (例如, 在递送高输出功率的同时) 提供开关模式操作 (例如, 饱和操作), 并且在其范围的其他部分内利用线性模式操作。

[0169] 例如, 图18A示出了用于PSIM放大器1800A的说明性拓扑结构的示意图。如图所示, PSIM放大器1800A被耦合到与电感器 L_F 串联耦合的DC源1802, 电感器 L_F 转而耦合到晶体管1804和电容器 C_F 的并联组合。电感器 L_F 、电容器 C_F 和FET 1804通常操作用于生成从DC源到网络的其余部分的RF输出功率。分支电抗 X_1 被耦合在电容器 C_F 和节点 N_2 之间, 节点 N_2 被耦合到Pi-TMN, 该Pi-TMN包括被耦合在第一相位切换电抗 (例如, FET 1806、分支电抗 X_{S2} 和相位切换可变电抗 X_{P2}) 和第二相位切换电抗 (例如, FET 1808、分支电抗 X_{S3} 和相位切换可变电抗 X_{P3}) 之间的电抗 X_2 。分支电抗 X_1 被耦合在节点 N_1 处的Pi-TMN与负载阻抗 Z_L 之间。取决于设计所要求的功能, 分支电抗 X_1 、 X_2 、 X_3 、 X_{S2} 、 X_{S3} 以及相位切换可变电抗 X_{P2} 和 X_{P3} 可以被实现为各种不同的电抗网络。

[0170] 图18B示出了图18A所示的PSIM放大器拓扑结构的说明性设计1800B。如图18B所示, 利用半波相位切换电容器网络 (例如, 关于图2和图3所描述的) 来实现相位切换可变电抗 (包括FET开关1806和1808以及相位切换电容器 C_{P2} 和 C_{P3})。如图18B所示, 三个开关1814、1816和1818在DC下相互隔离 (例如, 分别通过电容器 C_{S1} 、 C_{S2} 和 C_{S3})。FET开关1814负责生成全部RF功率, 而FET开关1816和1818负责变换并调制由负载 Z_L 呈现给电路的DC到RF部分的阻抗 (例如, 在节点 N_2 处的开关1814的输出端口处)。

[0171] 图18C示出了图18A所示的PSIM放大器拓扑结构的说明性设计1800C。网络1800C类似于网络1800B, 但在网络1800C中, 相位切换电容器网络 (例如, FET 1826和电容器 C_{P2} 以及FET 1828和电容器 C_{P3}) 分别与电容器 C_{P4} 和 C_{P5} 串联连接。这降低了PSIM放大器对开关电容器网络的有效电抗变化的敏感性。

[0172] 图18D示出了图18A所示的PSIM放大器拓扑结构的说明性设计1800D, 其中, FET开关1834和1836是DC耦合的 (例如, 经由电感器 L_{S1}), 并且因此, 潜在地, FET开关1834和1836中的一个或两个可以用于将DC功率转换成RF功率, 反之亦然。另一方面, FET开关1838是DC隔离的 (例如, 通过电容器 C_{S2} 和 C_{S3}), 并且因此仅用于与负载阻抗 Z_L 的阻抗匹配。

[0173] 图18E示出了图18A所示的PSIM放大器拓扑结构的说明性设计1800E, 其中, 所有三

个FET开关1844、1846和1848都是DC耦合的(例如,经由电感器 L_{S2}),而仅负载是DC隔离的(例如,通过电容器 C_{S3})。因此,在这种实施例中,所有三个FET开关1844、1846和1848可以潜在地用于在DC功率和RF功率之间进行转换和/或负责网络与负载的阻抗匹配,尽管所有三个开关提供每种功能不是必要的。

[0174] 如图18E所示,电容器 C_F 和FET开关1844的开关电容器网络与电容器 C_{P2} 、电感器 L_2 和FET开关1846的相位切换网络并联。因此,一些实施例可以将这两个网络组合成单个开关电抗网络,该单个开关电抗网络具有与FET 1844和1846相关联的两个开关电抗网络的输入电流的总和相匹配的输入电流。因此,在一些实施例中,图18E所示的三开关PSIM可以被实现为两开关PSIM,例如如图19和图20所示的。

[0175] 参考图19,示出了用于两开关PSIM 1900的说明性拓扑结构的示意图。两开关PSIM 1900被耦合到与电感器 L_F 串联耦合的RF源1902,该电感器 L_F 转而耦合到FET 1904和电容器 C_F 的并联组合。分支电抗 X_1 被耦合在电容器 C_F 和包括电抗 X_{S2} 的相位切换电抗网络之间,电抗 X_{S2} 与相位切换电抗 X_{P2} 和FET 1906的并联组合串联耦合。分支电抗 X_2 被耦合在相位切换电抗网络和负载阻抗 Z_L 之间。取决于设计的所需功能,分支电抗 X_1 、 X_2 和 X_{S2} 以及相位切换可变电抗 X_{P2} 可以被实现为各种不同的电抗网络。开关FET 1904和1906中的一个,或者开关1904和1906中的两个,可以用于在DC功率和RF功率之间转换。

[0176] 参考图20,两开关PSIM 2000的说明性实施方式被示出具有被实现为电感器 L_{S1} 和电容器 C_{S1} 的分支电抗 X_1 。电容器 C_{S1} 提供FET开关2004和2006之间的DC隔离。因此,FET开关2004生成RF功率,并且FET开关2006调制被呈现给源的阻抗。

[0177] 图21示出了三开关PSIM放大器2100的说明性实施方式。PSIM放大器2100在20.86MHz到27.12MHz的频率范围(频率的1.3倍)内工作。此外,PSIM放大器2100提供了对递送给负载的输出功率的10:1动态控制的能力,该负载具有 50Ω 的阻抗 Z_L ,具有 $\pm 10\%$ 的阻抗变化(电阻性和电抗性)。

[0178] PSIM放大器2100包括RF PA(反相器)2102、Pi-TMN 2104、分支滤波器2106和负载阻抗 Z_L 。RF PA 2102包括FET开关2108、电感器 L_F 以及由电容器 C_F 和 C_{S1} 以及电感器 L_{S1} 形成的输出网络。在图21所示的实施例中,RF PA 2102是一种利用FET开关2108在DC功率和RF功率之间进行转换的修改的E类反相器。Pi-TMN 2104包括第一相位切换电容器(例如, C_{P2} 和FET 2110)和第二相位切换电容器(例如, C_{P1} 和FET 2112)。分支滤波器2106包括耦合在Pi-TMN 2104和负载 Z_L 之间的电感器 L_{S3} 和电容器 C_{S3} 。

[0179] 当Pi-TMN 2104在RF PA 2102的操作频率下将反相器负载阻抗 Z_{TMN} 保持为近似电阻性负载时,RF PA 2102在不同的输出功率电平处保持零电压开关(ZVS)和高效率。当 Z_{TMN} 为 50Ω (例如,匹配负载阻抗 Z_L)时,RF PA 2102生成峰值RF功率。可以通过Pi-TMN 2104调制 Z_{TMN} 来实现RF PA 2102的功率回退的动态控制。

[0180] 为了在20.86MHz到27.12MHz的频率范围内进行操作,图21所示的PSIM放大器2100的说明性实施例采用具有113nH的值的电感器 L_F 、具有180pF的值的电容器 C_F 、具有15.2pF的值的电容器 C_{S1} 、具有3.81 μ H的值的电感器 L_{S1} 、具有152pF的物理值 C_0 的相位切换电容器 C_{P2} 、具有381nH的值的电感器 L_{S2} 、具有0.01 μ F的值的电容器 C_{S2} 、具有152pF的物理值 C_0 的相位切换电容器 C_{P1} 、具有3.81 μ H的值的电感器 L_{S3} 、以及具有15.2pF的值的电容器 C_{S3} 。在一些实施例中,Pi-TMN 2104采用半波切换电容器网络(例如,电容器 C_{P2} 和FET 2110以及电容器 C_{P1} 和

FET 2112)。

[0181] 由电容器 C_{S2} 和电感器 L_{S2} 形成的串联电抗网络分支在20.86MHz的频率下具有 $50\ \Omega$ 的电感阻抗,并且还DC隔离了两个开关网络(例如,电容器 C_{P2} 和FET 2110以及电容器 C_{P1} 和FET 2112)。电容器 C_{S2} 和电感器 L_{S2} 的阻抗设置可以调制Pi-TMN 2104的 Z_{TMN} 的电阻范围。由电容器 C_{S3} 和电感器 L_{S3} 形成的串联谐振网络提供负载电流 I_L 的附加滤波,并且防止DC电流和高频谐波含量被耦合到负载 Z_L 。Pi-TMN 2104可以通过适当地驱动FET开关2110和2112,例如通过调节FET的导通角,来调制呈现给RF PA 2102的阻抗 Z_{TMN} 。通过调制呈现给RF PA 2102的阻抗 Z_{TMN} ,Pi-TMN 2104可以控制从RF PA 2102递送到负载 Z_L 的输出功率。

[0182] 图22示出了说明性阻抗范围(例如,阴影区域2202),在该阻抗范围内,可以在20.86MHz下调节Pi-TMN 2104的 Z_{TMN} 。图23示出了可以在27.12MHz下调节Pi-TMN 2104的 Z_{TMN} 的说明性阻抗范围(例如,阴影区域2302)。史密斯圆图2200和2300被归一化为 $50\ \Omega$ 。阴影区域2202和2302示出了Pi-TMN 2104可以通过在1:6阻抗范围内改变相位切换电容器 C_{P1} (例如,在大约0度到125度内改变FET 2112的开关角 α_1)并且在1:10阻抗范围内改变相位切换电容器 C_{P1} (例如,在大约0度到135度内改变FET 2110的开关角 α_2),来在10:1范围内匹配负载阻抗 Z_L 。此外,可以对 Z_{TMN} 进行调制,以解决RF PA 2102的操作频率下负载阻抗 Z_L (电阻性和电抗性)的 $\pm 10\%$ 的变化。

[0183] 为了设置Pi-TMN 2104的FET 2112的开关角 α_1 和FET 2110的开关角 α_2 的正确值,以实现给定的阻抗,LUT 108可以存储对应于各种阻抗的预定的开关角(例如, α_1 和 α_2)。例如,表3示出了可以与 $50\ \Omega$ 负载阻抗 Z_L 和对应的开关角(例如, α_1 和 α_2)相匹配的可能阻抗 Z_{TMN} 的说明性列表。可以基于PSIM放大器2100的仿真来确定表3的值,其中,FET 2110和2112被建模为具有 $10\text{m}\ \Omega$ 的导通态电阻和具有0.4V正向压降的体二极管。表3中列出的输出功率包括当PSIM放大器被提供有48VDC电源时以基频和更高频率递送的功率。

开关频率 (MHz)	α_1 (度)	α_2 (度)	TMN 阻抗 $Z_{TMN}(\Omega)$	输出功率(W)
27.12	82.1	48.6	$55.5 + 6.06j$	19.8
27.12	64.4	68.3	$125 - 1.60j$	12.3
27.12	61.3	66.4	$500 - 1.14j$	3.5
20.86	0.10	0.10	$48.9 - 1.20j$	58.6
20.86	146	87.7	$498 - 5.90j$	5.4

[0185] 如所描述的,PSIM放大器2100跨宽范围的输出功率、负载阻抗和工作频率,保持所有FET开关的零电压开关。例如,为了使说明性PSIM放大器2100在48VDC的电源电压的情况下以20.86MHz向 $50\ \Omega$ 负载 Z_L 递送58.6W的输出功率,要求TMN 2102提供接近1:1的阻抗匹配(例如, $Z_L = Z_{TMN} = 50\ \Omega$)。在此工作条件下,节点 N_1 和 N_2 处所需的有效分流电容分别等于 C_{P1} 和 C_{P2} 电容,并且因此FET开关2110和2112在整个周期期间被关断,并且FET开关2110和2112的漏极电压波形将是正弦的。

[0186] 作为另一示例,为了使说明性PSIM放大器2100在电源电压为48VDC的情况下以

27.12MHz向 $50\ \Omega$ 负载 Z_L 递送3.50W的输出功率,要求TMN2102提供大约 $50\ \Omega$ 的阻抗 Z_{TMN} (如表3所示)。在此工作条件下,节点 N_1 和 N_2 处所需的有效分流电容分别高于 C_{P1} 和 C_{P2} 电容,并且因此在保持ZVS的同时,FET开关2110和2112在周期的某个部分被接通。尽管FET开关2110和2112的漏极电压波形的高频谐波含量高,但是流经负载 Z_L 的负载电流 I_L 应当保持接近正弦。因此,PSIM放大器2100能够提供动态输出功率控制,同时跨开关频率范围匹配到可变负载。

[0187] 现在参考图25A,脉冲宽度调制(PWM)发生器2500包括相移电路2504,该相移电路2504包括一个或多个相移元件2504a-2504N,其中,每个相移元件具有输入和输出。PWM移位电路2504从参考信号源2502接收一个或多个参考信号,并且在其输出处提供一个或多个相移信号2510。PWM发生器进一步包括PWM波形组合器2506,该PWM波形组合器2506被配置为:接收从相移电路2504向其提供的信号,组合这样的信号,并且在其输出处提供PWM信号。因此,PWM发生器2500接收一个或多个参考信号2508并生成一个或多个PWM信号2508,其具有动态地控制相对于参考信号2502的脉冲宽度和相位的能力。特别地,PWM发生器2500被配置为生成具有相对于参考信号2502的预定脉冲宽度和相移的一个或多个PWM信号2508。参考信号源2502和PWM信号2508在这里以虚线示出,这是由于它们不适当地是PWM发生器2500的一部分。

[0188] 由2502提供的参考信号可以作为任何任意的周期性波形被提供,包括但不限于具有各种波形形状的周期性电压和电流波形,包括但不限于正弦波形(例如,正弦波、余弦波或其部分等)、矩形波、方波、三角波或其任何组合。尽管出于清楚的目的,有时在下文参考作为电压波形的参考信号,但是本领域的普通技术人员将理解的是,也可以根据所描述的概念使用电流波形。此外,从电流和/或电压信号导出的任何其他信号也可以用作参考。

[0189] 在实施例中,相移电路2504中的至少一个相移元件的输入被配置为接收至少一个参考信号2502。在其他实施例中,两个或更多个相移元件2504的输入可以被配置为接收至少一个参考信号2502。下面将参考图26和图27讨论不同的相移电路架构的示例。

[0190] 根据下文的描述将显而易见的是,相移电路2504的每个相移元件被配置为基于相应的相移参数来在其相应的输出处生成相对于接收到的参考信号2502的相移信号2510。从控制器2509提供相移参数,该控制器2509在这里以虚线示出,这是由于它不适当地是PWM发生器2500的一部分。每个相移元件可以包括模拟和/或数字电路,其被配置为对在其输入处接收到的信号施加相移,以在其输出处生成相移信号。相移元件可以包括例如同相/正交(“IQ”)电路、锁相环(“PLL”)电路,或其任何组合中的任一个。

[0191] 在实施例中,相移参数可以包括用于生成具有特定相移的信号的预定相移和/或预定脉冲宽度(例如,在相移信号2510的生成中使用)。根据一些实施例,每个相移元件2504被配置为从控制器2509接收相应的预定相移参数。例如,控制器2509可以被提供为包括但不限于数字信号处理器(“DSP”)、计算机、微处理器、微控制器或其任何组合的任何类型的处理电路。

[0192] 如下面将结合至少图27详细地描述的,在一些实施例中,第一相移元件2504a可以被配置为在其输入处接收至少一个参考信号2502,而第二相移元件2504b可以被配置为在其输入处接收来自另一(即,不同的)相移元件(例如,第一相移元件2504a)的所生成的相移信号(例如,信号2510中的一个)。

[0193] 在实施例中,每个相移元件2504a-2504N被配置为基于相应的相移参数来对在其

输入处接收的信号相位进行移位,以便生成相移信号2510a-2510N中的对应的一个,一般被表示为2510。在实施例中,一些相移元件可以被配置为对接收到的参考2502的相位进行移位,以便生成相移信号2510,而其他相移元件可以被配置为对从另一相移元件2504接收到的所生成的相移信号2510的相位进行移位。例如,相移元件2504可以接收包括相移 ϕ 的相移参数。然后,此相移元件2504可以通过根据相移 ϕ 对在其输入处接收到的信号(例如,参考信号2502或所生成的相移信号)的相位进行移位,来在其输出处生成相移信号2510。

[0194] 波形组合器2506被配置为接收由相移元件2504A-2504N生成的一个或多个所生成的相移信号2510A-2510N。波形组合器2506被配置为组合向其提供的相移信号(例如,相移信号2510)并生成PWM信号2508。波形组合器2506可以包括模拟/数字电路,这些模拟/数字电路被配置为生成、比较、求和、组合、检测或放大PWM信号2508。这种电路可以包括但不限于边沿检测器、模拟或数字逻辑门、运算放大器、比较器或其任何组合。在一些实施例中,波形组合器2506被配置为根据接收到的相移信号2510生成一个或多个PWM信号2508,而在其他实施例中,波形组合器2506可以被配置为根据接收到的相移信号2510生成两个或更多个PWM信号2508。

[0195] 通过根据接收到的相移信号2510生成PWM信号2508,所生成的PWM信号2508具有相对于参考信号2502的相移和脉冲宽度。这些相移和脉冲宽度调节的信号是在生成相移信号2510时根据由相移元件2504应用的相移参数确定的。在一些实施例中,相移参数被确定并存储在存储器或其他存储设备中(例如,可以是控制器2509的一部分或单独形式的控制器2509的存储器)。应当理解的是,在一些实施例中,基于PWM发生器的特定应用所需要的PWM信号占空比和相移来确定相移参数。这些参数可以被预先存储在控制器2509中或单独的外部控制器/存储器中。通常,需要取决于特定应用来动态地调节相移参数,并且因此,外部系统控制器可以被指定任务:基于来自系统的各种输入来估计/计算这些参数,并将它们传递给PWM控制器2509。

[0196] 这样,本领域的普通技术人员应该理解的是,可以通过选择实现期望相移和脉冲宽度所必要的相移参数,来实现所生成的PWM信号2508相对于参考信号2502的期望相移和脉冲宽度。

[0197] 在实施例中,控制器2509可以被配置为基于所生成的PWM信号2508的期望相移和脉冲宽度,来确定相应的相移元件2504的相移参数。例如,控制器2509可以被配置为确定所生成的PWM信号2508相对于参考信号2502的期望相移和脉冲宽度。基于所期望的相移和脉冲宽度,控制器2509可以使用经验或分析技术确定相移参数。更详细地,对于一个或多个相移元件2504,可以基于反馈或前馈技术或二者的组合来确定相移参数,使得相移元件生成相移信号2510,该相移信号2510可以转而用于生成具有相对于参考信号2502的期望相移和脉冲宽度的PWM信号2508。

[0198] 此外,如将在下文中详细地描述的,根据接收到的相移信号2510生成PWM信号2508,每个生成的PWM信号2508的脉冲宽度和相位可以在不受工作频率(例如,参考信号2508的频率)影响的任意精细分辨率的情况下,在 0° 到 360° 范围内被独立地调节。所生成的PWM信号2508能够在参考信号频率的宽调制范围内保持对参考信号2502的相位和频率锁定。在实施例中,PWM发生器100适合于生成用于高频和超高频应用的准确且动态可调节的PWM波形。PWM发生器100在其中从某个射频(“RF”)输入源导出参考信号2508的应用中具有

特定值,关于该参考信号2508,必须保持PWM信号的精确定时,这些应用包括基于PSIM的可调谐匹配网络和PSIM放大器。

[0199] 现在参考图25B,由PWM发生器(例如,结合图25A描述的PWM发生器2500)生成的说明性PWM信号 $Q(\theta)$ 2508的一部分具有一对脉冲2508a、2508b。脉冲2508a、2508b中的每一个具有脉冲宽度 w 2512,并且在相位和频率上被锁定到参考信号 $V_{REF}(\theta)$ 2502。PWM信号 $Q(\theta)$ 2508可以如上面结合图25A所讨论的那样被生成。

[0200] 在图25B的示例实施例中,所生成的PWM信号 $Q(\theta)$ 2508具有相对于参考信号 $V_{REF}(\theta)$ 2502的相移 ϕ (由附图标记2514标识)。这里,相移 ϕ 2514被定义在PWM信号 $Q(\theta)$ 2508的上升沿和参考信号 $V_{REF}(\theta)$ 的负到正转变之间。应当注意的是,贯穿此公开使用了PWM相移的此定义。图25B所示的相移2514被认为是正相移。还应当注意的是,相移的定义仅在相同频率下的两个正弦信号之间是真正唯一的。当描述例如图25B中的PWM和正弦信号之间的关系时,相移的定义是任意的。仅为了方便起见选择本文所使用的相移定义。然而,如果期望,则可以以任何其他方式定义相移,只要该定义唯一地描述图25B中的两个信号之间的关系。如果情况是那样,则基于一个定义的相移可以始终被转换为基于另一个定义的相移,而不会损失一般性。相移定义对电路实施方式没有影响。如上面所讨论的,本领域的普通技术人员将理解,相对于参考信号2502的期望脉冲宽度 w 2512和相移 ϕ 2514可以经由提供给PWM发生器2504的相移参数的选定值来实现,所述相移参数是相移元件2504实现期望相移所需要的。

[0201] 现在参考图26,PWM发生器电路2600包括一对相移元件2016、2018,所述相移元件2016、2018被耦合使得参考信号2602的处理并联发生。这种架构在本文中被称为“并联架构”。

[0202] 相移元件2620、2622可以与上面结合图25描述的相移元件2504a-2504N相同或类似。在并联架构中,至少两个相移元件的输入被配置为接收公共参考信号(这里是参考信号2602),该公共参考信号可以与参考信号2502相同或类似。每个相移元件2616、2618被配置为基于接收到的参考信号2602和从控制信号2620、2632提供的接收到的预定相移参数,来在其输出处生成相应的相移信号,所述控制信号2620、2632可以从一个或多个控制器(例如,上面结合图25描述的控制器2509)提供。相移元件2616、2618被各自配置为通过以下操作来生成相移信号:根据被包括在控制信号2620、2622中的相应控制器信号中的相应相移参数,来对接收到的参考信号2602应用相移。

[0203] 根据实施例,每个相移元件2616、2618可以被配置为接收控制信号2620、2622中的相应的一个。控制信号2620、2622可以包括用于相应的相移元件2616、2618中的每一个的一个或多个预定相移参数。在实施例中,控制信号2620、2622可以由处理电路(例如但不限于DSP、计算机、微处理器、微控制器或其任何组合)生成。

[0204] 在图26的说明性实施例中,相移元件2616被配置为接收控制信号2620,该控制信号2620包括相移参数,该相移参数包括相移 ϕ 。此外,相移元件2618可以被配置为接收包括相移参数的控制信号2622,该相移参数包括相移 ϕ 和脉冲宽度 w 。相移元件在其相应的输出处产生相移信号A、B。

[0205] 波形组合器2606被配置为接收在相移元件2616、2618的输出处生成的相移信号A、B。波形组合器2606可以与波形组合器2506(图25A)相同或类似。响应于向其提供的相移信

号A、B,波形组合器2606生成PWM信号2608。PWM信号2608具有根据由相移元件2616生成接收到的相移信号A和由相移元件2618生成的相移信号B的相移和脉冲宽度特性。

[0206] 在图26的说明性实施例中,相移信号A和B被锁相到参考信号2602,并且根据生成它们的相移元件的相应的相移值(φ 和 $w+\varphi$)进行相移。在实施例中,相移信号A和B然后可以例如经由波形组合器2606被适当地组合,以合成被锁相到参考信号2602的具有脉冲宽度 w 和相位 φ 的PWM信号2608。本领域的普通技术人员应当理解的是,相移元件2616、2618生成所期望的PWM波形2608所必要的相移量高度依赖于波形组合器2608的实际实施方式。

[0207] 还应当理解的是,尽管图26示出了仅具有两个相移元件的并联架构,但是应当注意的是,可以使用三个或更多个相移元件来实现并联架构。要包括在相移器电路中的相移元件的数量是根据特定应用的需要来选择的。选择要包括在PWM发生器中的相移元件的数量时要考虑的因素包括但不限于PWM波形在单个周期期间必须具有的上升/下降沿的数量。最简单地说,每个相移元件控制PWM波形的一个上升沿或下降沿相对于其周期开始的位置。例如,在图26中,PWM波形在每个周期具有单个脉冲,并且因此,它仅有一个上升沿和一个下降沿;相移元件2616设置上升沿的位置,而相移元件2618设置下降沿的位置。在更复杂的PWM波形中(其中,每个周期可能需要一个以上的脉冲),需要更多的下降沿和上升沿,并且需要更多的相移元件来控制所有边沿。例如,在图28中,Q具有每单个周期进行重复的两个脉冲,并且在一个周期中具有总共四个边沿。因此,为了控制这些边沿中的每一个的相对位置,需要四个相移元件。

[0208] 具有比所需最小值更多的相移元件的另一个原因是系统冗余性和可靠性。例如,在图26中,可以实现附加的冗余相移元件(与2616相同)以产生信号A的另一个副本。在相移元件中的一个发生故障的情况下,波形组合器可以自动地选择信号A的其他副本。

[0209] 现在参考图27,PWM发生器电路2700或更简单地PWM发生器包括一对相移元件2716、2718,其中,相移元件中的第一个相移元件(这里是相移元件2716)具有被配置为接收参考信号2702的输入,并且具有被耦合到波形组合器2706的输入和第二相移元件(这里是相移元件2718)的输入二者的输出。第二相移元件的输出被耦合到波形组合器2706的第二输入。这种架构在本文中被称为“级联架构”。

[0210] 在级联架构中,可以与相移元件2504(图1)相同或类似的第一相移元件2716被配置为在其输入处接收参考信号2702。第一相移元件2716被配置为基于参考信号2702和相应的预定相移参数,来在其输出处生成相移信号A(例如,由诸如上面结合图25A描述的控制器2509之类的控制器提供)。例如,相移元件2716可以被配置为通过以下操作来生成相移信号A:根据预定相移参数来对参考信号2702的相位进行移位。

[0211] 如上面参考图26所讨论的,相移元件可以被配置为接收包括预定相移参数的控制信号。例如,在图27的说明性实施例中,相移元件2716被配置为接收包括相移参数 φ 的控制信号2720。

[0212] 级联架构进一步包括第二相移元件2718,其被配置为在其输入处接收由相移元件2716生成的相移信号A。第二相移元件2718被配置为基于相移信号A和相应的相移参数来在其输出处生成相移信号B。例如,在图27的说明性实施例中,相移元件2718被配置为通过以下操作来生成相移信号B:根据预定相移参数(在这里被示出为 $(\varphi+w)$)来对相移信号B的相位进行移位。

[0213] 波形组合器2706(其可以与波形组合器2506(图25A)相同或类似)被配置为接收在相移元件2716、2718的输出处生成的相移信号并生成具有相对于参考信号2702的期望脉冲宽度和相移的PWM信号2708。

[0214] 在图27的说明性实施例中,相移元件2716、2718被配置为生成相移信号A和B,所述相移信号A和B被锁相到参考信号2702并且分别相对于参考信号2702被相移了相移 φ 和 $\varphi + w$ 。然而,级联架构中的相移元件2716、2718仅引入了 φ 和 w 的相移(即,相移元件2716引入了相移 φ ,而相移元件2718引入了相移 w)。另一方面,在并联架构中,相移元件将参考信号相移了 φ 和 $\varphi + w$ (例如,在图26中,相移元件2616引入相移 φ ,而相移元件2618引入相移 $\varphi + w$)。

[0215] 一般而言,为了生成相同的PWM波形,与级联架构中的相移元件相比,并联架构中的相移元件需要能够引入更大的相移并在更宽的相移范围内工作。

[0216] 另一方面,与用并联架构生成的PWM波形相比,级联架构生成的PWM波形可能遭受更多的抖动。选择一种系统架构而不是另一种系统架构取决于多种因素(包括但不限于特定应用和对所生成的PWM波形的要求)以及可用于实现它们的电路的特性。尽管每个相移元件可以产生的相移范围是选择级联架构还是并联架构的重要决定因素,但是PWM发生器的动态行为和瞬态响应也高度依赖于发生器架构。

[0217] 并联架构允许人们独立地控制动力学(dynamics),可以利用所述动力学调节PWM波形的上升沿和下降沿。另一方面,在级联架构中,人们可以用其控制PWM波形脉冲的动力学是所有相移元件的动态响应的组合。

[0218] 为了生成诸如图25B所示的波形之类的单脉冲PWM波形(即,周期性参考信号2502的每个周期一个PWM脉冲),具有两个相移元件的架构是足够的(见图26和图27)。然而,通过采用更多的相移元件,人们可以生成更复杂的PWM信号,包括具有多个脉冲和多个相关PWM信号的波形(例如,如可以用于驱动多开关放大器或转换器中的多个开关)。

[0219] 现在参考图28,PWM发生器2800被配置为生成双脉冲PWM波形2808,并且包括至少四个相移元件2824-2830,每个相移元件具有耦合到波形组合器2806的输入的输出。第一组相移元件2824、2826各自被配置为在其相应的输入处接收参考信号2802。相移元件2824、2826各自被配置为根据参考信号2802和相应的相移参数在其相应的输出处生成相移信号。例如,在图28的说明性实施例中,相移元件2824被配置为通过以下操作来在其输出处生成相移信号:根据相移元件2824的相应相移参数(φ)来对参考信号2802的相位进行移位。同样地,相移元件2826被配置为通过以下操作来在其输出处生成相移信号:根据相移元件2826的相应相移参数($\varphi + \alpha + \gamma$)来对参考信号2802的相位进行移位。

[0220] 第二组相移元件2828、2830各自被配置为在其输入处接收由第一组相移元件2824、2826中的相应相移元件所生成的相移信号。例如,在图28的说明性实施例中,相移元件2828被配置为在其输入处接收由相移元件2824生成的相移信号,而相移元件2830被配置为在其输入处接收由相移元件2826生成的相移信号。

[0221] 第二组的相移元件2828、2830各自被配置为基于由第一组的相移元件生成的相移信号和相应的相移参数,来在其相应的输出处生成相移信号。例如,在图28的说明性实施例中,相移元件2828被配置为通过进一步对提供给相移元件2828输入的由相移元件2824生成的相移信号的相位进行移位,来生成相移信号。相移元件2828对向其提供的信号的相位移

位(∞)的相位。

[0222] 类似地,相移元件2830被配置为通过以下操作来生成相移信号:根据相移元件2830的相应相移参数(β),来对由相移元件2826生成的相移信号的相位进行移位。

[0223] 波形组合器2806在其输入处接收在相移元件2824-2830的输出处生成的相移信号,对向其提供的信号进行组合,并且根据接收到的相移信号生成PWM信号2808。在实施例中,PWM信号2808是具有相对于参考信号2802的第一脉冲宽度和相移和相对于参考信号2802的第二脉冲宽度和相移的双脉冲PWM波形(即,在参考信号波形的单个周期内出现的一对脉冲)。

[0224] 通过使用两组相移元件来生成PWM信号2808,可以生成双脉冲PWM波形。在图28的说明性实施例中,PWM波形2808包括具有脉冲宽度 α 和 β 以及脉冲之间的间隔 γ 的动态且独立控制的相位 ϕ ,同时保持对参考信号2802的相位和频率锁定。

[0225] 实现此行为的一种可能的方式是在此示例中设计波形组合器,以每当其四个输入中的一个经历负到正的转变时,切换其输出Q。例如,假设当REF在 $\theta=0$ 处经历负到正的转变时,Q为逻辑低电平。输出信号Q的电平保持为低电平,直到相移元件2824的输出在 $\theta=0$ 处(在该点处输出信号Q切换到逻辑高电平)经历负到正的转变为止。输出信号Q在(∞)度(相移元件2828的输出的负到正的转变在该点处复位Q)内保持逻辑高电平。类似地,对相移元件2826和2830的输出的负到正的转变使得另一个宽度为 β 的脉冲以脉冲间隔 γ 跟随第一脉冲。以这种方式,可以生成非常复杂的多脉冲PWM波形,这些波形保持锁相和锁频到参考信号输入。注意,在图28的示例中,采用了相移元件的并联和级联二者,即,它是一种混合架构。

[0226] 现在参考图29,PWM发生器2900包括以并联架构耦合的一对相移元件2916、2918。相移元件2916、2918可以与上面结合图25和图26描述的相移元件相同或类似。PWM发生器2900还包括相位检测器2932,在其输入处接收参考信号的一部分。相位检测器2932还在其输入处接收来自波形组合器2906的输出的反馈信号。相位检测器2932的输出被耦合到相移元件2916、2918。

[0227] 在实施例中,相位检测器2932被配置为接收参考信号2902的一部分和PWM输出信号2908的一部分,并且被配置为监视(即,测量、检测、计算或以其他方式确定)PWM信号2908与参考信号2902之间的相位。相位检测器2932可以包括被配置为检测和比较两个或更多个信号的相位的模拟和/或数字电路,并且可以包括DSP、微处理器、计算机、微控制器。

[0228] 波形组合器2908可以与波形组合器2508(图25)相同或类似。在实施例中,可能存在与波形组合器2908的电路相关联的显著传播延迟。这样的传播延迟引起波形组合器2908的输出的相位调制(即,波形组合器的输出信号的相位可能具有频率变化,该频率变化可能中断参考信号2902与PWM波形2902之间的锁相。在实施例中,相位检测器2932可以被配置为将PWM信号2908和参考信号2902之间的相位与相位阈值进行比较。相位阈值对应于指示PWM信号2908和参考信号2902之间的相位已经变得过大的相位值。换言之,相位阈值可以包括指示PWM信号2908和参考信号2902不再处于锁相的值。

[0229] 在实施例中,当确定PWM信号2908和参考2902不再处于锁相时,相位检测器2932可以被配置为生成一个或多个相位校正信号。相位校正信号可以包括这样的数据:其指示对相应的相移元件的一个或多个相移参数的调节,以便将PWM信号2908和参考信号2902置于

锁相中。因此,相位校正信号包括用于校正使得PWM信号2908和参考信号2902不再处于锁相中的传播延迟的数据。

[0230] 在实施例中,每个相移元件2916、2918被配置为接收相位校正信号,并且响应于相位校正信号而调节其相移参数。通过调节相移元件2916、2918的相移参数,还调节了由相移元件2916、2918生成的相移信号。因为PWM信号2902由波形组合器2908根据接收到的相移信号生成,所以调节相移参数允许校正由波形组合器2906生成的PWM信号2902。

[0231] 现在参考图30,PWM生成系统3000包括多个PWM发生器3036a-3036N,PWM发生器中的每一个可以与上面分别结合图25A、26、27、28和29描述的PWM发生器2500、2600、2700、2800、2900中的任一个相同或类似。每个PWM发生器3036a-N被配置为接收参考信号3002。

[0232] 在图30的说明性实施例中,每个PWM发生器3036a-N包括至少两个相移元件3016a-N、3018a-N,这些相移元件被配置为基于参考信号3002和与每个相移元件3016a-N、3018a-N相关联的相移参数来生成一个或多个相移信号。

[0233] 例如,PWM发生器3036a包括相移元件3016a、3018a,这些相移元件3016a、3018a被配置为基于参考信号3002和与相移元件3016a、3018a相关联的相移参数来生成两个或更多个相移信号。由相移元件A-N 3016a-N、3018a-N生成的每个相移信号被提供给相应的波形组合器3006a-N,以便生成相应的PWM信号3008a-N。

[0234] 以这种方式,可以生成被频率和相位锁定到参考信号3002的多个PWM信号3008a-N,其中,每个PWM信号3008a-N具有相对于参考信号3002的相应的脉冲宽度和相移。

[0235] 在实施例中,每个相移元件3016a-N、3018a-N被配置为从控制器3034接收相移参数。控制器3034可以包括处理电路,例如但不限于DSP、计算机、微处理器、微控制器或其任何组合。在实施例中,控制器3034被配置为接收包括用于一个或多个期望PWM信号3008的相对于参考信号3002的期望脉冲宽度和相移的输入。应当理解的是,期望PWM脉冲宽度/相位也可以是由用户提供的输入,或者被预先确定并存储在存储器中的某个查找表中。

[0236] 然而,通常,所期望的脉冲宽度和相位将由控制器关于某种系统反馈来确定,无论是阻抗水平还是系统内的一些其他测量的电压/电流/功率信号。在实施例中,控制器3034可以从计算机、微控制器、处理器、图形用户界面、交互设备(即,键盘、鼠标、触摸屏等)、或其任何组合(仅举几例),接收包括相对于参考信号3002的所期望的脉冲宽度和相移的输入。基于相对于参考信号3002的这些所期望的脉冲宽度和相移,控制器3034被配置为确定实现所期望的脉冲宽度和相移所必要的每个相移元件的相移参数,并且将它们提供给相应的相移元件。

[0237] 通过使控制器3034确定相移参数并将其提供给实现所期望的脉冲宽度和相移所必要的相移元件,可以由控制器3034动态且独立地调节由PWM生成系统300生成的每个PWM波形3008A-N。在许多应用中,存在生成相对于彼此正确同步的多个PWM波形的需要。这在需要在两个或更多个开关之间准确换向的许多种类的转换器中是特别重要的。例如,以半桥驱动开关将需要生成具有可控制的占空比和对于每个转换单独控制的死区时间的两个PWM波形。每个PWM波形的相位 ϕ 和脉冲宽度 w 二者可以通过控制器动态且独立地调节。

[0238] 本领域技术人员将理解的是,尽管图30的说明性实施例示出了全部N个PWM发生器3036a-N基于并联架构(图26),但是可以使用其他架构,例如级联架构或二者的任何组合。取决于应用的特定要求,可以将具有不同架构和/或实施方式的PWM发生器连接在一起并用

公共参考信号馈电。

[0239] 本领域技术人员将注意的是,特定的PWM生成架构的特性高度依赖于相移元件和波形组合器的实施方式细节。如下面所讨论的,具有相移元件实施方式的PWM生成架构基于IQ调制器和锁相环二者。基于IQ调制器和锁相环的设计经常允许人们在宽工作频率范围内控制相移,同时防止具有频率变化的相移调制。普通技术人员将注意的是,存在用于实现相移元件(例如,可编程/电压控制延迟线和延迟锁定环)的其他可能的方法。

[0240] 关于图31-35,基于利用IQ调制器实现的相移元件来提供PWM发生器的实施例。在实施例中,IQ调制器允许根据幅度、频率和相位调制操作的不同范围来调制RF载波信号。

[0241] 现在参考图31,被实现为IQ调制器的PWM生成电路3100包括幅度和相位移动电路3152,其具有被配置为接收本地振荡器(L0)信号3140的第一输入。PWM生成电路进一步包括一对可选的放大器3144、3146。在此说明性实施例中,放大器中的第一个被配置为接收同相信号分量I(在本文中也被称为 I_{BB} ,并且用附图标记3138标识),并且一对放大器中的第二个被配置为接收正交相位信号分量Q(在本文中也被称为 Q_{BB} ,并且用附图标记3140标识)。放大器3144、3146接收向其提供的IQ信号中的相应的信号,并且将适当放大的信号提供给一对混合器(或乘法器)3418、3150中的相应的混合器(或乘法器)的输入。混合器3148、3150在其第二输入上接收来自幅度和相位移动电路3152的适当相位和幅度调节的L0信号。混合器3148、3150的输出被耦合到求和电路3154的输入。求和电路3154适当地对其提供的信号求和,从而提供相移信号3110(结合上面的图25B示出和描述了其示例)。

[0242] 因此,IQ调制器被配置为接收本地振荡器(“L0”)3140,该本地振荡器可以是与参考信号2502相同或类似的信号。IQ调制器3100被配置为将L0 3140分成两个正交信号分量I 3138和Q 3132。信号分量I 3138表示相对于L0 3140的同相分量,换言之,分量I 3138和L0 3140具有相同的相位。分量Q 3132表示L0 3140的正交分量,其具有相对于L0 3140的相移。例如,分量Q 3132可以具有相对于L0 3140的 90° 或 $\pi/2$ 弧度的相移。

[0243] 在实施例中,可以由幅度和相位移动电路3152生成从L0 3140导出的一个或多个信号。幅度和相位移动电路3152可以包括这样的模拟和/或数字电路:其被配置为对L0 3140的相位和/或幅度进行移位,以便生成从L0 3140导出的一个或多个信号。在实施例中,幅度和相位移动电路3152被配置为生成从L0 3140导出的将被施加到分量I 3138(I_{BB})的信号,以及从L0 3140导出的将被施加到分量Q 3132(Q_{BB})的信号。在实施例中,幅度和相位移动电路3152被配置为生成基带信号,以便实现L0 3140的所期望的相移。

[0244] 在实施例中,分量I 3138被提供给乘法器3148。在一些实施例中,分量I 3138可以在被提供给乘法器3148之前首先被提供给放大器3144。应当理解的是,放大器3144、3146通常可以用于任何输入信号调节、缓冲或放大/衰减。应当理解的是,尽管在此说明性实施例电路3144、3146中被示意性地示出为放大器,但是电路3144/3146的实际功能高度依赖于IQ调制器的特定实施方式。此外,从由幅度和相位移动电路3152生成的L0 3140导出的信号还被提供给乘法器3148。乘法器3148被配置为将分量I 3138和从L0 3140导出的信号相乘,并且将乘积提供给加法器3154。同样地,分量Q 3142被提供给乘法器3150。在一些实施例中,分量Q 3142可以在被提供给乘法器3150之前被提供给放大器3146。此外,从由幅度和相位移动电路3152生成的L0 3140导出的第二信号被提供给乘法器3150。乘法器3150被配置为将分量Q 3142和从L0 3140导出的信号相乘,并且将乘积提供给加法器3154。每个乘法器

3148、3150包括模拟和/或数字电路,所述模拟和/或数字电路被配置为将两个或更多个信号一起相乘。

[0245] 加法器3154包括模拟和/或数字电路,所述模拟和/或数字电路被配置为将两个或更多个信号一起求和。加法器3154被配置为通过将由乘法器3148和乘法器3150提供的乘积求和来生成相移信号3110。换言之,加法器3154被配置为根据L0 3140的相移信号以及所生成的基带信号 I_{BB} 和 Q_{BB} 来生成相移信号。

[0246] 在实施例中,IQ调制器的输出可以被表示为:

$$[0247] \quad [EQ 1] \quad RF(t) = I_{BB} \cos(\omega t) - Q_{BB} \sin(\omega t) = \sqrt{(I_{BB}^2 + Q_{BB}^2)} \cos(\omega t + \tan^{-1} \frac{Q_{BB}}{I_{BB}})$$

[0248] 其中,RF(t)表示由IQ调制器生成的相移信号。

[0249] 为了简单起见,可以假设L0 3140被分成两个正交的 $\cos(\omega t)$ 和 $-\sin(\omega t)$ 信号。L0 3140中的任何绝对相位偏移将在相移信号中产生相同的绝对相位偏移。

[0250] 如EQ 1所示,通过使 $I_{BB}^2 + Q_{BB}^2$ 保持恒定并调节 Q_{BB} 与 I_{BB} 之比,可以在保持恒定的RF幅度的同时,将相移 θ 控制在本地振荡器输入和RF输出之间。在实施例中,以这种方式使用IQ调制器(严格作为相位调制器)特别适合于实现PWM生成所需的相移元件。

[0251] 现在参考图32,提供了示例I/Q调制的相量图(即,极坐标图)。在极坐标图中表示的是沿图的Y轴的 Q_{BB} 3242、沿图的X轴的 I_{BB} 3238,其中,由I/Q调制器生成的相移信号3210被表示为二者之间的相量。如从图32可以看出的, I_{BB} 3238实质上控制了相移信号相量的实部,而 Q_{BB} 3242设置了其虚部。因此,本领域技术人员将理解的是,通过适当地控制两个基带信号 I_{BB} 和 Q_{BB} ,可以独立地调制相移信号3210的幅度和相位二者。在实施例中,通过适当地调制输出的相位,进行频率调制也是可能的。

[0252] 如从图32可以看出的,通过保持 $I_{BB}^2 + Q_{BB}^2$ 恒定并且调节 Q_{BB} 与 I_{BB} 的比率,相移 θ 可以被控制在L0 3240输入和相移信号输出3110之间,同时保持恒定的相移信号幅度。以这种方式使用IQ调制器(严格作为相位调制器)特别适合于实现PWM生成所需的相移元件。

[0253] 应当注意的是,尽管对于一组固定的基带输入I和Q,PWM波形的相位可能随频率变化,但是脉冲宽度 $11'$ (以电度为单位)保持恒定,并且不受频率调制的影响。这主要是由于图33的架构(在本文中被称为并联架构)的对称结构和平衡路径延迟。

[0254] 还应当理解的是,如果图33中的两个IQ调制器的带通滤波器具有相同的频率-相位响应,则频率变化将对 IQ_1 和 IQ_2 二者产生相同的相位偏移。然而,PWM波形的脉冲宽度等于两个逻辑门输入相对于REF信号的差分相位。因此,如果从 IQ_1 和 IQ_2 到输出Q的传播延迟也匹配,则频率调制仅引起到逻辑门输入的共模相移,并且因此不会影响脉冲宽度 w 。这是在公共封装中使用具有匹配传播延迟的比较器的一个原因(即,比较器是在相同的集成电路封装中实现的,并且因此它们被暴露于类似的制造工艺变量和温度,从而产生几乎匹配的传播延迟),以用于实现波形组合器。

[0255] 本领域技术人员将理解的是,如果对于恒定基带输入I和Q用频率对PWM波形相位 ϕ 进行调制对于特定的应用是不期望的,则可以追求多种方法来缓解此问题。例如,可以响应于频率变化来调谐I和Q,以校正 ϕ 中的任何相位误差。然而,此方法需要精确测量IQ调制器的频率相位响应以及与波形组合器电路相关联的传播延迟。此外,合成I和Q信号的控制器必须跟踪工作频率——这对于一些应用可能是不期望的且麻烦的。

[0256] 为了实现相移元件的准确的相位控制,在与控制器3034相同或类似的控制器中实现了查找表,该查找表将一组基带I和Q值映射到相移元件的IQ输出与其参考信号之间的相移。

[0257] 在示例实施例中,I和Q值是用12位DAC合成的,并且因此它们仅可以取4096个离散值中的一个。为了创建查找表,基带输入中的一个在其整个数字范围内被扫描,而另一输入被调节以使 I^2+Q^2 的幅度大致保持恒定,如(I)所示的。针对4096对基带输入中的每对测量REF和IQ之间的相移,并且将其存储在查找表中。此控制方法校正DAC传递函数中的任何非线性、IQ调制器的基带信道增益中的不匹配、以及在特定工作频率下的输出带通滤波器的插入相位。

[0258] 现在参考图33,PWM发生器3300包括被实现为一对IQ调制器的一个或多个相移元件,如图所示。PWM波形与之同步的参考信号被馈送到两个IQ调制器,并且充当其本地振荡器输入。用微控制器控制的一对DAC可以用于合成每个IQ调制器的I和Q信号的适当值,并且因此控制其输出IQ1和IQ2相对于REF信号的相移。

[0259] 在图33的说明性实施例中,PWM发生器3300包括波形组合器3306,该波形组合器3306用一对比较器和单个逻辑门(在这里被示出为门,在这里被提供为与(AND)门)实现。应当理解的是,在图33所示的示例实施方式中,逻辑与门具有一个反相输入。像这样示出门仅仅是为了简化电路复杂性。然而,实际上,该电路可以利用具有两个非反相输入的与门以及在其输入中的一个处的非(NOT)门实现。

[0260] 实现相同电路功能的另一种方法是反转(即,翻转)比较器3368的+/-连接(对其输出取反),并将两个比较器的输出馈送到具有两个非反相输入的与门。事实上,后者是我们已经用于我们的原型构造中的实际电路实施方式。波形组合器3306的输出Q仅在当信号IQ₁为正且信号IQ₂为负的时间期间被断言(逻辑高)。因此,为了生成具有脉冲宽度w和相位φ的PWM波形,IQ调制器输出IQ1和IQ2必须分别相对于REF信号被相移φ和φ+w。

[0261] 应当理解的是,可以控制w和φ的分辨率取决于DAC可以合成两个IQ调制器的I和Q输入的分辨率。应当注意的是,图33中的波形组合器的实施方式将输出PWM波形的脉冲宽度限制为最大1800,这对应于IQ₁和IQ₂为1800异相。然而,如下面所描述的,可以利用波形组合器的不同实现来缓解此限制。

[0262] 在一个实施例中,单个相移元件的基于IQ调制器的实施方式利用LTC5598(Analog Devices Inc.)芯片,该芯片提供具有差分基带I和Q输入以及差分LO输入的IQ调制器的集成实现。I和Q输入处的差分电压被转换为电流,进而驱动双平衡混合器。这些混合器的输出被求和并被应用到缓冲器,该缓冲器将差分混合器信号转换为50n单端缓冲RF输出。LTC5598允许在5MHz到1600MHz的本地振荡器频率范围内工作,同时支持超过400MHz的基带带宽,这实现了PWM波形的非常快速的调节。I和Q输入利用一对12位DAC(AD5624, Analog Devices Inc.)进行合成;它们的单端输出被缓冲,并且利用一对全差分运算放大器(LTC6362, Linear Technology)被转换为差分信号。DAC用微控制器通过标准SPI串行接口控制。无源阻抗匹配网络和I:1平衡-不平衡变换器(TC I-I TG2+, Mini-Circuits)将IQ调制器的差分LO输入转换为单端50n参考输入REF。

[0263] 现在参考图34,相移命令对测量相移误差的关系图示出了命令相移与响应于这种命令相移而实现的相移之间的良好对应关系。在一些实施例中,为了控制由基于IQ调制器

的相移元件产生的相移,适当的I和Q输入必须被提供给IQ调制器。确定这些输入的一种方法是通过使用查找表。存储在控制器的存储器中的预定查找表列出了产生某个命令相移所需的I和Q信号值。此查找表可以被预先计算或根据经验测量。如图34所示,利用此查找表方法,人们可以控制相移元件输出的相位(例如,图33的电路中的相移信号 IQ_1 和 IQ_2 可以在命令相移的整个 360° 范围内被控制到 0.5° 内)。如果被期望,则可以通过使用具有更高位数的DAC合成I和Q输入,来进一步提高控制准确度。

[0264] 现在参考图35,相移命令对经测量的相移标准偏差(STD)的关系图示出了在原型电路中实现的经测量的相位误差的标准偏差。图35中的经测量的相位误差的标准偏差可以被看作是对基于原型IQ调制器的相移元件输出中的抖动的间接测量。图35示出了在整个 -180° 到 180° 范围内对于给定的命令相移进行图34中的相位误差测量的确定性。

[0265] 图35充当验证图34的相位误差测量结果的重要度量。

[0266] 如上所述,图35中的经测量的相位误差的标准偏差可以被看作是相移元件输出中的抖动的测量,并且它主要归因于参考信号中的抖动和执行相位测量的示波器采集系统中的抖动。因此,图35用于验证图34中的相位误差的测量结果。图35基本上示出了图34所示的经测量的相位误差准确到大约 $\pm 0.1^\circ$ 以内。换言之,图34示出了经测量的相位误差,并且图35示出了该测量结果的确定性(所谓的标准偏差)。

[0267] 接下来描述的是锁相环(PLL)在实现用于PWM波形生成的相移元件中的使用。还描述的是具有包括PLL的多个相移元件的级联PWM生成架构的设计示例。

[0268] 一般而言,用于生成可变占空比波形的基于PLL的方法允许独立于频率来动态控制角脉冲宽度和相位 φ (相对于参考信号)二者,即,频率调制既不影响 w 也不影响 φ 。角脉冲宽度在这里是指PWM波形的脉冲宽度,以 360° 周期(一个完整周期)中的度数进行表示。

[0269] 例如,具有100nsec周期和25nsec脉冲宽度的PWM波形具有 90° 角脉冲宽度(单个周期的四分之一)。通过使用角脉冲宽度的这个概念,可以描述与其周期相关的脉冲宽度而不需要指定频率。这有点类似于使用0-100%占空比来描述PWM波形的概念。

[0270] 现在参考图36,能够生成可变占空比波形的电路3600包括相移电路3604,该相移电路3604包括一对相移元件3604a、3604b。相移元件3604a、3604b各自包括PLL 3616、3618,其中,PLL 3616中的第一个具有被配置为接收参考信号3602的输入3616a。PLL 3616在其输出3616b处提供相移信号A。PLL输出3616b通过信号路径被耦合到波形组合器3606的第一输入。PLL输出信号A的一部分也被耦合到第二PLL 3618的输入3618a以及通过时间延迟电路3674被耦合到PLL 3616的反馈输入3616c。因此,第一相移元件3604a和第二相移元件3604b被耦合,使得由第一相移元件3604a生成的相移输出信号充当第二相移元件3604b的参考信号(即,输入信号)。因此,相移元件3604a、3604b被称为以所谓的“级联”架构耦合。

[0271] 时间延迟元件3674在PLL 3616的反馈路径中引入时间延迟 τ 。选择时间延迟 τ 来匹配通过波形组合器电路3603从输入3606a(即,图36中的信号A输入)到输出3606c(即,图36中的信号Q输出)的传播延迟。这种延迟可能包括开关门驱动器延迟以及任何其他延迟。如将在下面详细地描述的,时间延迟元件3674引入了时间延迟 τ ,该时间延迟 τ 被选择以显著减少(并且理想地消除)相移 φ 对频率调制的依赖性。

[0272] 响应于被提供给它输入3618a的信号,PLL 3618提供了在其输出3618b处的相移信号B。PLL 3618的输出3618b通过信号路径被耦合到波形组合器3606的第二输入。PLL输出信

号B的一部分也被耦合到PLL 3618的反馈输入3618c。

[0273] 波形组合器3606组合在输入3606a、3606b处向其提供的信号,并且在输出3606c处提供具有期望波形的PWM信号3608。波形组合器3606使用本文所描述的技术中的任一个或适合于产生PWM信号3608的任何其他技术来组合向其提供的信号。

[0274] 每个PLL模块3616、3618在相应的输出3616b、3618b处生成相应的输出信号A、B,使得反馈到相应的反馈输入的信号被锁频到提供给相应的输入3616a、3618a的输入信号,并且相对于其相移(即,相对于相应的输入信号相移)一定量。PLL模块3616、3618因此允许直接控制输入信号与反馈信号之间的相移。

[0275] 此相移可以是数字控制的(例如,经由微控制器(μC) 3662或经由某个其他控制源),并且可以以任意分辨率从 -180° 到 $+180^\circ$ 之间进行调节。分辨率可以取决于例如PLL的实施方式。取决于基于PLL的相移元件的实施方式,其产生的相移通常是通过模拟电流或电压信号来控制的。可以合成此模拟信号的分辨率最终确定了可以控制相移的分辨率。通常,模拟控制信号是利用数模转换器(DAC)进行合成的。DAC本身可以是微控制器的一部分,或者可以是PLL相移元件设计的一部分。

[0276] 在前一种情况下,微控制器直接地合成模拟控制信号,并且在这种情况下,确实是微控制器的分辨率确定了可以控制相移的分辨率。

[0277] 然而,在后一种情况下,微控制器可以数字地控制作为PLL相移元件一部分的DAC。在这种情况下,是PLL实施方式确定了可以控制相移的分辨率。

[0278] 图36因此是具有相移元件的级联PWM波形发生器的示例,所述相移元件是使用耦合到波形组合器的锁相环模块实现的。在实施例中,可以使用一个或多个逻辑门(例如,单个与门)来实现波形组合器。这种方法允许生成具有动态可调节的占空比和相位 ϕ 的PWM波形。应当注意的是,利用从单个逻辑门提供的波形组合器,PWM波形的角脉冲宽度 w 可以被限制到 180° 的最大值。

[0279] 考虑图36的电路3600,如果PLL 3616的反馈路径中的时间延迟元件 τ 为零并且命令PLL 3616(PLL1)提供在其输入和反馈信号之间的相移 ϕ ,则这使得输出信号A(即,PLL 3616的输出)被锁频到参考输入REF并相对于参考输入REF被相移 ϕ (假设 $\tau=0$)。在此示例中,参考信号REF与输出信号A之间的相移 ϕ 意味着输出信号脉冲的上升沿比参考信号中的负到正的转变滞后相位 ϕ 。

[0280] 类似地,假设命令PLL 3618(PLL2)提供在其输入和反馈信号之间的 w 的相移。由于PLL1的输出充当PLL2的输入,因此信号B具有相对于信号A的 w 的相移,并且因此比参考信号REF滞后 $\phi+w$ 的相移。

[0281] 在一个实施例中,信号A和B可以与逻辑与门组合以产生输出信号Q,该输出信号Q具有角脉冲宽度 w 和在其上升沿与REF信号的负到正的转变之间的相移 ϕ 。应当注意的是,在这种情况下,信号B在与信号A进行逻辑组合(即,经由与逻辑门)之前首先被反相。还应当注意的是,由于波形组合器电路的传播延迟,REF信号的任何频率调制将使得PWM波形的相移 ϕ 发生对应的变化。通过调谐PLL1的反馈路径中的时间延迟 τ 来匹配波形组合器逻辑门(例如,与门)的传播延迟,可以显著减少(并且理想地消除)PWM波形相位对频率的依赖性。

[0282] 为了进一步阐明这一点,假设命令图36中的PLL1提供在其输入和反馈信号之间的相移 ϕ 。PLL1的反馈路径中的时间延迟 τ 将使得输出信号A领先反馈输入3616c(在图36中也

被表示为FB)处的信号时间 τ 。如果时间延迟 τ 与波形组合器的传播延迟相匹配,则信号Q将与反馈输入3616c(FB)处的信号同相,并且因此,输出信号Q将比参考信号REF滞后对应于命令相移的相位 ϕ 。因此,PWM波形的相位将由PLL 3616的命令相移设置,并且将不会受到频率变化的影响。

[0283] 应当注意的是,在保证PLL稳定性的同时可以以这种方式通过反馈环路补偿的传播延迟量取决于PLL反馈环路的相位裕度和带宽。具有高环路带宽的PLL设计仅可以容纳少量的环路延迟,并且因此需要在波形组合器中使用逻辑电路,该逻辑电路具有足够的运算速度来支持这种运算。另一方面,为了能够完全补偿具有大传播延迟的波形组合器的传播延迟(当使用晶体管门驱动器作为逻辑门时可能是这种情况),需要具有慢环路带宽的PLL设计,并且因此限制了可以调节PWM波形相位的速度。

[0284] 尽管仅包括单个逻辑门(例如,具有耦合到PLL输出3618b的反相输入的单个与逻辑门)的波形组合器实现起来相对简单,但是它仅允许生成具有180度的最大角脉冲宽度的PWM波形(50%占空比),其对应于180度异相的信号A和B。此外,这仅在信号A和B二者具有50%占空比的情况下才有可能。然而,许多应用要求能够在更宽的范围内控制PWM波形的占空比。因此,下面结合图37描述缓解上述限制的波形组合器的替代实施方式。

[0285] 总的来说,图37是级联锁相PWM发生器3700,其具有从耦合到D型触发器的边沿检测器提供的波形组合器。这种方法允许在360°范围内动态调节PWM相位 ϕ 和角脉冲宽度 w 。如上面所讨论的,选择被包括在接收参考信号的第一PLL的反馈路径中的时间延迟元件 τ ,以实质上匹配通过波形组合器电路从输入A到输出Q的传播延迟,并且因此消除了 ϕ 对频率调制的依赖性。

[0286] 现在参考图37,用于PWM波形生成的说明性电路包括被耦合到波形组合器3706的一对相移元件3704、3704。相移元件3704、3704可以与上面结合图36描述的相移元件3604a、3604b相同或类似。在此说明性实施例中,波形组合器3706包括一对边沿检测器3778、3780,其中的每一个从相移元件3704、3704中的相应相移元件接收输入。边沿检测器3778、3780在这里用逻辑门(在这里被示出为与逻辑门,其具有被耦合到其一个输入的反相器)实现。当然,本领域的普通技术人员将理解的是,可以使用任何类型的电路来实现边沿检测器。本领域的普通技术人员将进一步理解的是,也可以使用能够检测信号沿(例如,信号的上升沿和/或下降沿)的任何类型的电路。

[0287] 边沿检测器中的第一个(这里是边沿检测器3778)的输出被耦合到D型触发器3782的时钟输入CLK。边沿检测器中的第二个(这里是边沿检测器3780)的输出被耦合到D触发器3782的复位输入RESET。触发器3782的D输入被耦合到参考信号(这里,逻辑信号具有逻辑1的值)。

[0288] 这种D型触发器布置缓解了图36的电路的上述限制。由于触发器的D输入被耦合到具有逻辑高信号电平的信号,因此CLK输入上的上升沿将输出信号Q置位为高电平(即,逻辑高信号电平),而RES输入上的上升沿将Q清除(即,将输出信号Q置位为逻辑低信号电平)。当在信号A或B上出现上升沿时,组合器输入处的边沿检测器3778、3780生成脉冲以驱动触发器。

[0289] 当然,还应当理解的是,取决于触发器的实施方式,可能不需要使用边沿检测器。

[0290] 对于具有异步复位输入的触发器,只要RES与CLK输入无关而为逻辑高电平,输出

信号Q就将被强制为逻辑低信号电平。在这样的情况下,重要的是使用边沿检测器来防止触发器在信号B为逻辑高时“跳过”信号A的上升沿。当使用边沿检测器时,可以获得的最大PWM脉冲宽度大约等于REF信号的时间段减去边沿检测器输出的脉冲宽度。因此应当理解的是,波形组合器3706允许在几乎360°的范围内控制PWM波形的角脉冲宽度和相位。

[0291] 在一些应用中,可能期望或有必要生成多个相关的“单脉冲”PWM波形。一般而言,PWM波形可以在单个周期中包括多个脉冲,这些脉冲具有各种脉冲宽度和脉冲之间的间隔。在这种“多脉冲”PWM波形中,脉冲模式会在每个周期以PWM波形频率重复。例如,在图28中,所生成的PWM波形的每360°周期具有宽度为 α 和 β 的两个脉冲。

[0292] 每360°周期(一个完整周期)仅包括单个脉冲的PWM波形在这里被称为“单脉冲PWM波形”。例如,可以使用能够生成这种多个这样的单脉冲PWM波形的电路和系统,以利用可控制的占空比和在开关之间单独可控制的死区时间来驱动半桥中的互补开关。在其他应用中,可能期望或有必要在时间上提供可控制的重叠,而不是提供可控制的死区时间或两个以上的相关单脉冲波形。图38示出了PWM生成系统的示例设计,该PWM生成系统能够生成被锁相和锁频到公共参考信号REF的多个(这里是两个)PWM波形。

[0293] 现在参考图38,PWM生成系统3800包括生成参考信号的参考信号源3802。参考信号被提供给多个基于PLL的PWM发生器3836a-3836N中的每一个的输入。基于PLL的PWM发生器3836a-3836N可以与上面结合图37描述的PWM发生器3700相同或类似。

[0294] 将PWM发生器3836a作为PWM发生器3836a-3836N的代表,PWM发生器包括以级联配置耦合的一对PLL 3816a、3816b。如上面所描述的,在级联配置中,PLL 3816a中的第一个在其输入处从参考信号源3802接收参考信号,并且PLL 3816a的输出被耦合到第二、不同的PLL 3818的输入,使得来自PLL 3816a的相移输出信号充当PLL 3818a的参考信号(即,输入信号)。如上面所描述的,PLL 3816a的输出通过时间延迟电路3874a被耦合到PLL 3816a的反馈输入。由PLL 3816a、3818a生成的相移信号被提供给波形组合器的输入,以在PWM发生器3836a的输出3808a处生成PWM输出信号Q。

[0295] PWM生成系统3800进一步包括控制器3834。控制器3834将相移参数值提供给PWM发生器3836a-3836N的每一个中的相移元件。特别地,控制器3834将相移参数值3812a-3812N提供给PLL 3816a-3816N、3838a-3838N中的相应PLL。

[0296] 因此,在系统3800包括用相同的参考信号馈电的基于PLL的PWM发生器3836中的两个的情况下,该系统能够分别独立控制两个PWM波形 Q_1 和 Q_2 的相移 ϕ_1 、 ϕ_2 和脉冲宽度 w_1 、 w_2 。

[0297] 例如,图38的电路可以用于为具有可控制的占空比和死区时间的半桥电路中的两个互补开关生成驱动信号。在具有两个PWM发生器3836并且参考信号频率可以在5MHz到20MHz的范围内变化的实施例,可以提供具有大约25%占空比和25%对称死区时间的PWM波形 Q_1 和 Q_2 ,即,每个转变的死区时间约为PWM周期的25%。 Q_1 和 Q_2 的上升沿可以相隔180°,并且分别与参考信号的最大值和最小值对齐。在这种实施例,随着频率在整个5MHz到20MHz范围内变化,PWM占空比、死区时间和相移不受影响。

[0298] 现在参考图39,说明性的PWM生成系统3900包括第一和第二相移元件3904a、3904b,这些相移元件被耦合使得由第一PLL 3916生成的相移输出信号充当第二PLL 3918的参考信号(输入)。因此,PLL 3916、3918以上面结合图36所描述的所谓级联架构进行耦合。

[0299] 然而,与上面结合图36描述的级联布置形成对比,在图39的说明性实施例中,被提供给PLL 3916的FB输入3916c的反馈信号直接从波形组合器3906的输出获取(即,输出信号Q的一部分被提供给PLL 3916的反馈输入3916c)。

[0300] 系统控制器3934将相移参数提供给相移元件3904a、3904b,并且特别是提供给PLL 3916、3918。相移参数包括至少一个或多个相移值。在图39的示例中,系统控制器3934向相移元件3904a提供相移值 φ ,并且向相移元件3904b提供 w 的相移值。

[0301] 向相移元件3904a提供预定的相移值 φ 强制PLL 3916调节其输出信号(即,图39中的信号A)的相位,直到参考信号REF和被提供给PLL 3916的FB输入的反馈信号之间的相移为相位 φ 。如上面所描述的,由于相移元件3916、3918以所谓的级联配置进行耦合,因此这引起相移元件3904b产生具有 $\varphi + w$ 的相移的相移信号B。由相移元件3904a、3904b产生的相移信号在波形组合器3906中被组合以生成具有相移 φ 和脉冲宽度 w 的PWM信号3908(即,输出信号Q)。因此,可以在频率变化时直接控制PWM波形相对于参考信号REF的相位,而不需要补偿波形组合器电路中的传播时间延迟。

[0302] 现在参考图40,生成具有相对于参考信号的期望脉冲宽度和相移的PWM信号的过程的流程图开始于处理框4002,其中,PWM发生器接收参考信号。这种PWM发生器可以与本文所描述的PWM发生器中的任一个相同或类似,并且被配置为接收至少一个参考信号。参考信号可以与本文所描述的参考信号中的任一个(包括但不限于上面结合图25B描述的参考信号2502)相同或类似。在实施例中,PWM发生器可以包括至少一个相移元件,其可以与相移元件2504相同或类似。PWM发生器的相移元件可以具有并联架构、级联架构、或二者,如上面参考图26和图27所讨论的。

[0303] 处理然后进行到处理框4004,其中,PWM发生器的至少一个相移元件在其输出处生成相移信号。这种相移信号可以与结合图25B所描述的相移信号2508相同或类似。相移信号的相移可以基于在处理框4002中提供的参考信号以及基于相应的预定相移参数。相移参数可以包括在相移信号的生成中使用的预定相移和/或预定脉冲宽度。例如,预定相移参数可以包括用于相应的相移元件的期望相移,以施加到参考信号,以便生成相移信号。在实施例中,一些相移元件可以被配置为通过根据预定相移参数对参考信号进行相移来生成相移信号,而其他相移元件可以被配置为通过对由另一个相移元件生成的相移信号进行相移来生成相移信号。

[0304] 在实施例中,预定相移参数可以由控制器生成,该控制器可以与本文所描述的控制器中的任一个相同或类似。控制器可以被配置为基于相对于由PWM发生器生成的PWM信号的参考信号的期望脉冲宽度和相位来生成预定相移参数。在实施例中,控制器被配置为将所生成的预定相移参数提供给相应的相移元件。

[0305] 处理然后进行到处理框4006,其中,组合在处理框4004中生成的相移信号以生成一个或多个PWM信号。可以使用包括本文所描述的技术中的任一个的各种技术来组合在处理框4004中生成的相移信号。例如,可以通过将相移信号提供给波形组合器来组合相移信号,该波形组合器可以与本文所描述的波形组合器中的任一个相同或类似。例如,波形组合器可以操作于对接收到的移位信号进行比较、求和、检测、划分(或其任何组合),以生成PWM信号。在实施例中,基于相移元件的预定相移参数,所生成的PWM信号具有相对于参考信号的期望脉冲宽度和相移。

[0306] 现在参考图41A,具有第一和第二端口4127、4129的说明性的功率生成和输送系统4100包括相位切换和可调谐阻抗匹配网络4188 (PSIM TMN),该阻抗匹配网络4188具有被耦合到端口4127的输入并且具有被耦合到端口4129的输出。

[0307] 用于监视端口4127处的阻抗的单元被耦合在端口4127与PSIM TMN输入4188a之间,并且用于监视阻抗4196的单元被耦合在PSIM TMN输出4188b与端口4129之间。用于监视阻抗4194、4196的单元可以测量、检测、计算或以其他方式确定端口4127、4129中的一个或两个处的阻抗。使用这样的单元允许阻抗被动态地确定。

[0308] PSIM TMN 4188包括具有在这里被示出的N个PSIM元件4190a-N的一个或多个相位切换阻抗 (PSIM) 元件。在实施例中,PSIM元件4190a-N可以与本文所描述的相位切换元件 (例如,上面参考图1讨论的相位切换电抗元件116) 相同或类似。每个PSIM元件4190a-N被耦合到PWM生成电路4136,该PWM生成电路4136包括至少一个PWM发生器。在实施例中,PWM生成电路4136中的PWM发生器可以与本文所描述的PWM发生器相同或类似。

[0309] PSIM元件4190a-N被配置为响应于由PWM生成电路4136提供的PWM信号。特别地,响应于由PWM生成电路4136生成的PWM信号,PSIM TMN 4088调节呈现在(即,看向)第一和第二端口4127、4129中的一个或两个的阻抗。

[0310] 在实施例中,被提供给PSIM TMN 4188和从PSIM TMN 4188提供的信号的部分被耦合到PWM发生器4136。应当理解的是,图41A中的TMN的输入/输出信号可以用作PWM发生器的参考信号,以使PSIM元件的开关与TMN网络中的电流/电压适当地同步。如图41A所指示的,也可以将外部SYNC信号用作PWM发生器的参考。

[0311] PWM发生器4136被各自配置为接收至少一个参考信号和至少一个控制信号。控制信号可以例如由控制器4184提供,该控制器4184可以与本文所描述的控制中的任一个相同或类似。在图41A的说明性实施例中,示出了被指定为SYNC 1-M的M个参考信号 (其中, $M \leq N$),其中,N是指PSIM元件的数量。

[0312] 当然,应该理解的是,一般而言,PWM发生器可以获取任意数量M的SYNC信号,并且不存在约束 $M \leq N$ 的真正需要 (即,在一些实施例中, $M > N$ 可能是期望的或者甚至是必要的)。例如,PWM发生器可以获取比PSIM元件更多的SYNC信号,并且基于内部控制或来自系统控制器的某个命令动态地切换将哪个SYNC信号用于哪个PSIM元件。

[0313] 响应于向其提供的信号,PWM发生器、电路4136生成至少一个PWM信号,该PWM信号具有相对于参考信号的脉冲宽度和相移。参考信号可以包括与本文所描述的参考信号相同或类似的信号 (例如,上面结合图25描述的参考信号2502)。由PWM信号发生器4136生成的PWM信号被提供给至少一个PSIM元件4190a-N。每个PWM发生器4136可以包括被配置为生成相移信号 (至少部分基于从控制器4184提供的相移参数) 的一个或多个相移元件,以及被配置为基于所生成的相移信号生成至少一个PWM信号的一个或多个波形组合器。

[0314] 在实施例中,PSIM TMN 4188被配置为:根据相对于由PWM信号发生器4136生成的PWM信号的参考信号的脉冲宽度和相移,来调节在端口1和/或端口2处呈现的阻抗。换言之,基于由PWM信号发生器电路4136生成的PWM信号的脉冲宽度和相移 (相对于参考信号),确定在端口1和/或端口2处呈现的阻抗。

[0315] 可以通过适当地选择被提供给PSIM TMN的PWM信号的脉冲宽度和相移的值,来实现在端口1和/或端口2处呈现的期望阻抗值。在阅读了本文所提供的描述之后,本领域的普

通技术人员将进一步理解的是,可以通过选择被提供给PWM生成电路4136中包括的PWM发生器的相移元件的适当相移参数,来实现在端口1和/或端口2处呈现的阻抗的期望值。

[0316] 在实施例中,可以由系统控制器4184将预定相移参数提供给PWM发生器的相移元件。系统控制器4184可以包括DSP、处理器、微处理器、计算机、微控制器或其任何组合,仅举几例。在一些实施例中,系统控制器4184被配置为基于相对于由PWM发生器4136生成的PWM信号的参考信号的脉冲宽度和相移的期望值,来生成预定相移参数。在其他实施例中,系统控制器4184被配置为基于在端口1和/或端口2处呈现的阻抗的期望值来生成预定相移参数。

[0317] 在一些实施例中,用于监视阻抗4149、4196的单元可以作为一个或多个电流和/或电压(I-V)探针(probe)来提供,其中,至少一个I-V探针被耦合到端口1,并且至少一个I-V探针被耦合到端口2。每个I-V探针被配置为监视(例如,测量、检测、计算或以其他方式确定)端口1和2的负载阻抗和/或阻抗负载,并且向系统控制器4184提供被监视的负载阻抗和/或阻抗负载的信号表示。

[0318] 在实施例中,系统控制器4184被配置为调节被提供给相移元件4190a-4190N的所生成的预定相移参数,以便将端口1和/或端口2处的阻抗值调节为期望值。因此,系统控制器4184可以基于在端口1和/或端口2处被监视(例如,被测量、被检测或以其他方式被确定)的被监视负载阻抗和/或阻抗负载,来控制PWM发生器和PSIM TMN 4188。

[0319] 现在参考图41B,说明性的RF功率生成和输送系统4100包括系统控制器,该系统控制器具有被耦合到反相器4186的RF输入的第一输出,以及被耦合到PWM生成电路4136的输入的第二输出。PWM生成电路4136包括一个或多个PWM发生器,其中的每一个可以与本文所描述的PWM发生器中的任一个相同或类似。RF反相器4186的输出被耦合到PSIM TMN 4188的输入。PSIM TMN 4188的输出被耦合到负载4192。

[0320] PSIM TMN 4188包括多个PSIM元件4190a-N。每个PSIM元件4190a-N被耦合到PWM生成电路4136的至少一个PWM发生器。PWM生成电路4136中的PWM发生器被配置为生成具有相对于参考信号的脉冲宽度和相移的PWM信号。图41B中的PWM发生器可以从控制系统、TMN的输入/输出获取参考信号,从TMN获取任何内部电流/电压信号,或者获取类似于图41A的任何其他外部提供的SYNC信号(如虚线所指示的)。

[0321] 由PWM发生器提供的特定的宽度和相移基于由系统控制器4184提供的相移参数。由控制系统提供的相移参数中的一些负责控制所生成的PWM波形相对于参考信号的相位,而其他相移参数控制PWM波形的脉冲宽度。

[0322] 一般而言,控制PWM脉冲宽度的相移参数必须被动态调节,并且通常通过某种反馈(例如,TMN输入/负载阻抗的测量结果、TMN端口处的反射功率等)来确定。这些也可以由用户直接控制/覆盖。

[0323] 控制PWM波形的相位的相移参数通常不需要被动态调节,并且可以被预先存储在可以通过系统校准获得的查找表中。然而,一般而言,这些相移参数也可以基于反馈(例如,TMN中的电压和电流波形、PSIM设备中的功率损耗等)来确定,并且可以由控制系统动态调节(或由用户覆盖)以满足系统的需求。响应于被提供给PWM生成电路和/或从PWM生成电路提供的信号,PSIM TMN 4188调节在其输入和输出处呈现的阻抗。

[0324] 因此,利用被耦合到4188的输入的RF反相器以及被耦合到PSIM TMN4188的输出的

负载,响应于由PWM发生器4136生成的PWM信号,呈现给RF反相器4186和/或负载4092的阻抗可以被调节。在实施例中,系统控制器4184可以生成被提供给PWM生成电路4136的预定相移参数的值,使得呈现给RF反相器4186和/或负载4092的阻抗的期望值可以被实现。本领域的普通技术人员将理解的是,呈现给RF反相器4186和/或负载4092的阻抗的期望值将取决于RF功率生成和输送系统的操作、使用、设计等。

[0325] 现在参考图42,说明性的RF功率生成和输送系统4200包括RF反相器或放大器4286,其具有被耦合到PSIM TMN 4288的输入的输出。PSIM TMN 4288包括至少一个PSIM元件。RF反相器4286在这里被示出为电压源4203和电阻器 R_s 4205。I-V探针4294被耦合在RF反相器与PSIM TMN之间。具有负载阻抗 Z_L 的负载4298被耦合到PSIM TMN 4288的输出。I-V探针被耦合在PSIM TMN 4288与负载4298之间。

[0326] 系统进一步包括PWM波形发生器4236(包括相移元件A 4216、相移元件B 4218、以及波形组合器4206)、I-V探针4294、4296、以及系统控制器4284。因此,在此说明性的实施例中,PSIM TMN 4288在其输入处被耦合到RF反相器或放大器4286,并且在其输出处被耦合到负载4298,并且被配置为调节呈现给RF反相器或放大器4286的阻抗和呈现给负载4298的阻抗。

[0327] 在实施例中,PSIM元件包括电容器 C_{S1} 4207、 C_{S2} 4217和 C_{P1} ,电感器 L_{S1} 4209和 L_{S2} 4215,以及晶体管 q_1 。晶体管 q_1 被配置为从PWM发生器4236接收驱动信号4208,并且响应于此,调节在PSIM TMN 4288的输入和/或输出端子处呈现的阻抗(即,调节呈现给RF反相器或放大器4286和/或负载4298的阻抗)。可以使用本文所描述的技术中的任一种将驱动信号提供为由PWM发生器4236生成的PWM信号。

[0328] PSIM TMN 4288的输入被耦合到PWM发生器4236的输入(这里通过电平调节电路(level adjust circuit)4233,其可以包括例如衰减器),使得PSIM TMN 4288的输入处的信号(例如,电压信号)被提供给PWM 4236作为参考信号4202。在实施例中,PSIM TMN 4288的输入处的信号可以首先被提供给衰减器4284,然后再作为参考信号4202被提供,以确保与PWM发生器4236的内部电路的兼容性。在此说明性的实施例中,提供具有并联架构的PWM发生器4236。因此,参考信号4202被提供给相移元件A、B 4216、4218二者,其中,每个相移元件被配置为基于相应的预定相移参数来生成相移信号4210A、4210B。在实施例中,预定相移参数可以通过系统控制4284被提供给相移元件4216、4218。当然,应当理解的是,在其他实施例中,提供具有级联架构的PWM发生器4236可能是期望的或必要的。

[0329] I-V探针4294、4296被配置为监视(例如,检测、测量、计算或以其他方式确定)呈现给负载4298和RF反相器4286的阻抗,并且将被监视的阻抗提供给系统控制4284。在实施例中,系统控制4284被配置为基于被监视的阻抗来生成预定相移参数,以实现被监视的呈现给负载4298和RF反相器4286的阻抗的期望值。

[0330] 现在参考图43,说明性的RF功率生成和输送系统4300包括具有输入和输出端子以及两个PSIM元件的PSIM TMN 4388;RF反相器或放大器4386(包括电压源4303和电阻器 R_s 4305);PWM波形发生器A、B 4236A、4236B(各自包括第一相移元件4316A、B和第二相移元件4318A、B以及波形组合器4306A、B);I-V探针4394、4396和系统控制器4384。在实施例中,PSIM TMN 4388在其输入处被耦合到RF反相器或放大器4386,并且在其输出处被耦合到负载4398,并且被配置为调节呈现给RF反相器或放大器4386的阻抗以及呈现给负载4298的阻

抗。

[0331] 第一PSIM元件包括晶体管 q_1 4321,该晶体管 q_1 4321被配置为接收驱动信号并且响应于此而调节在PSIM TMN 4288的输出端子处呈现的阻抗(即,调节呈现给负载4398的阻抗)。在实施例中, q_1 4321的驱动信号可以被提供为由PWM发生器4336A生成的PWM信号。第二PSIM元件包括晶体管 q_2 4311,该晶体管 q_2 4311被配置为接收驱动信号,并且响应于此而调节在PSIM TMN 4388的输入端子处呈现的阻抗(即,调节呈现给RF反相器或放大器4386的阻抗)。在实施例中, q_2 4311的驱动信号可以被提供为由PWM发生器4336B生成的PWM信号。

[0332] 每个PWM发生器4336被配置为基于提供给其相移元件4316、4318的预定相移参数来生成PWM信号。在实施例中,这些相移参数可以由系统控制4384生成,其中,系统控制4384被配置为基于在PSIM TMN 4388的输入和输出处呈现的阻抗的期望值来生成预定相移参数。

[0333] 由PWM发生器4336A、B生成的每个PWM信号具有相对于提供给PWM发生器的相应参考信号的脉冲宽度和相移。在实施例中,提供给PWM发生器A 4336A的参考信号可以在PSIM TMN 4388的输出处包括一个或多个信号(例如,电压信号),并且被提供给PWM发生器B 4336B的参考信号可以包括在PSIM TMN 4388的输入处的一个或多个信号(例如,电压信号)。因此,PWM发生器A 4336A生成具有相对于PSIM TMN 4388的输出处的信号的脉冲宽度和相移的PWM信号,而PWM发生器B 4336B生成具有相对于PSIM TMN 4388的输入处的信号的脉冲宽度和相移的PWM信号。

[0334] 在实施例中,PSIM TMN 4338的输入端口和输出端口上的I-V探针4396、4398监视在PSIM TMN 4338的输入和输出处呈现的阻抗,系统控制4384可以基于该阻抗控制每个PWM发生器4336和RF反相器或放大器4386的操作(例如,工作频率、输出功率)。

[0335] 本文所提及的“一个实施例”或“实施例”意味着结合该实施例描述的特定的特征、结构或特性可以被包括在所要求保护的主题的至少一个实施例中。说明书中各个地方出现的短语“在一个实施例中”不一定全部指代相同的实施例,单独的或替代的实施例不一定与其他实施例互斥。这同样适用于术语“实施方式”。

[0336] 如在本申请中所使用的,词语“示例性的”和“说明性的”在本文中被用于意指充当示例、实例或说明。在本文中被描述为“示例性的”或“说明性的”任何方面或设计不一定被解释为相对于其他方面或设计是优选或有利的。相反,词语“示例性”和“说明性”的使用旨在以具体方式呈现概念。

[0337] 另外,术语“或”旨在意指包含性的“或”而不是排他性的“或”。即,除非另有说明或根据上下文清楚,否则“X采用A或B”旨在意指自然的包含性排列中的任一个。即,如果X采用A;X采用B;或X采用A和B二者,则在前述实例中的任一个下均满足“X采用A或B”。另外,在本申请和所附权利要求书中使用的冠词“一(a)”和“一个(an)”通常应当被解释为意指“一个或多个”,除非另有说明或根据上下文清楚地指向单数形式。

[0338] 在说明书和权利要求书中使用方向性术语(例如,上、下、平行、垂直等)的程度上,这些术语仅仅旨在协助描述实施例,而不旨在以任何方式限制权利要求。这样的术语不需要精确度(例如,精确的垂直或精确的平行等),而是旨在应用正常的容差和范围。类似地,除非另有明确说明,否则每个数值和范围应当被解释为近似的,就好像词语“大约”、“实质上”或“近似地”在值或范围的值之前。

[0339] 一些实施例可以以用于实践那些方法的方法和装置的形式来实现。此外,如对于本领域技术人员将显而易见的是,电路元件的各种功能也可以被实现为软件程序中的处理框。所描述的实施例也可以以体现在有形介质(例如,磁记录介质、硬盘驱动器、软盘、磁带介质、光学记录介质、光盘(CD)、数字通用光盘(DVD)、固态存储器、混合磁性和固态存储器或任何其他机器可读存储介质)中的程序代码的形式来实现,其中,当程序代码被加载到机器(例如,计算机)中并由其执行时,该机器成为用于实践所要求保护的发明的装置。所描述的实施例还可以以程序代码的形式实现,例如,无论是存储在存储介质中,加载到机器中和/或由机器执行,还是通过某种传输介质或载体(例如,通过电线或电缆)、通过光纤或经由电磁辐射传输,其中,当程序代码被加载到诸如计算机之类的机器中并由其执行时,该机器成为用于实践所要求保护的发明的装置。当在处理设备上实现时,程序代码段与处理器结合在一起,以提供类似于特定逻辑电路的独特设备。这样的处理设备可能包括,例如,通用微处理器、数字信号处理器(DSP)、精简指令集计算机(RISC)、复杂指令集计算机(CISC)、专用集成电路(ASIC)、现场可编程门阵列(FPGA)、可编程逻辑阵列(PLA)、微控制器、嵌入式控制器、多核处理器和/或其他,包括以上各项的组合。所描述的实施例还可以以以下形式来实现:使用如在权利要求中记载的方法和/或装置生成的通过介质电气或光学传输的比特流或信号值的其他序列、在磁记录介质中存储的磁场变化等。

[0340] 同样出于此描述的目的,术语“耦合”、“联结”、“耦接”、“连接”、“相连”或“连结”是指本领域已知的或以后发展的任何方式,其中,允许在两个或更多个元件之间转移能量,并且考虑了一个或多个附加元件的插入,但这不是必需的。相反地,术语“直接耦合”、“直接连接”等意味着缺乏这样的附加元件。信号和对应的节点或端口可以用相同的名称指代,并且出于目的在这里可互换。

[0341] 应该理解的是,不一定要要求本文所阐述的方法的步骤按照所描述的顺序执行,并且这样的方法的步骤的顺序应当被理解为仅仅是说明性的。同样,在与各种实施例一致的方法中,可以在这样的方法中包括附加的步骤,并且可以省略或组合某些步骤。

[0342] 将进一步理解的是,本领域技术人员可以在不脱离所附权利要求的范围的情况下对本文已经描述和示出的部件的细节、材料和布置进行各种改变。

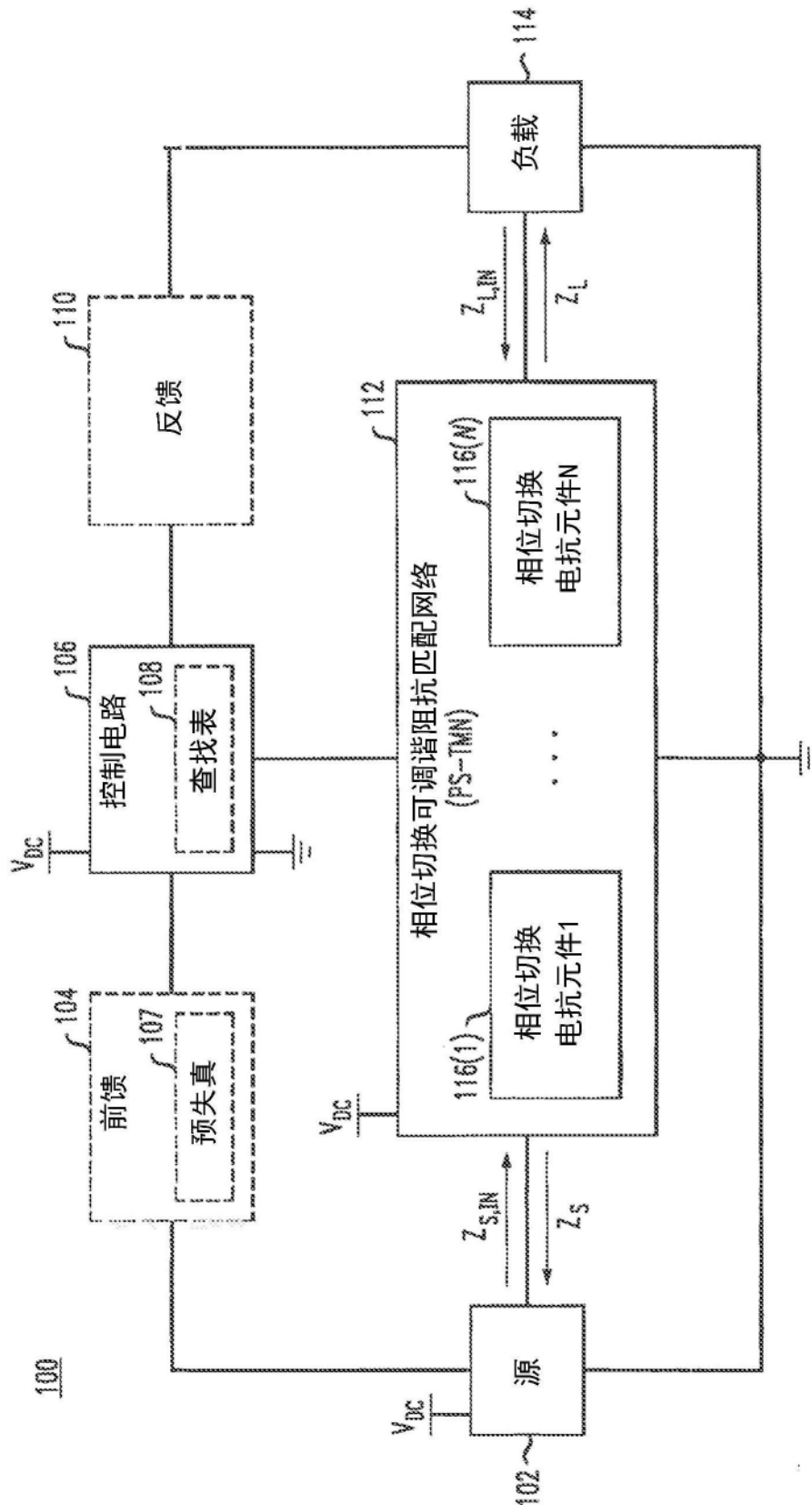


图1

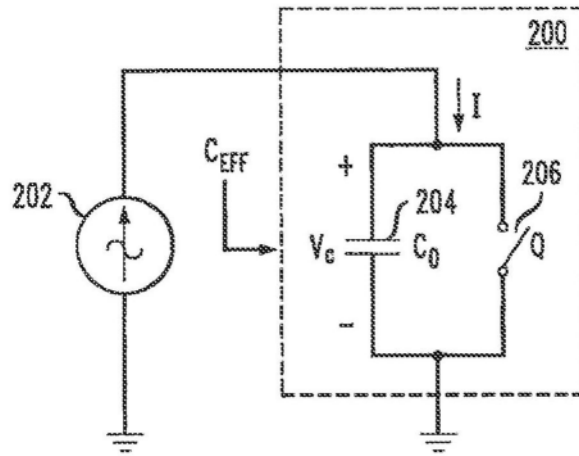


图2

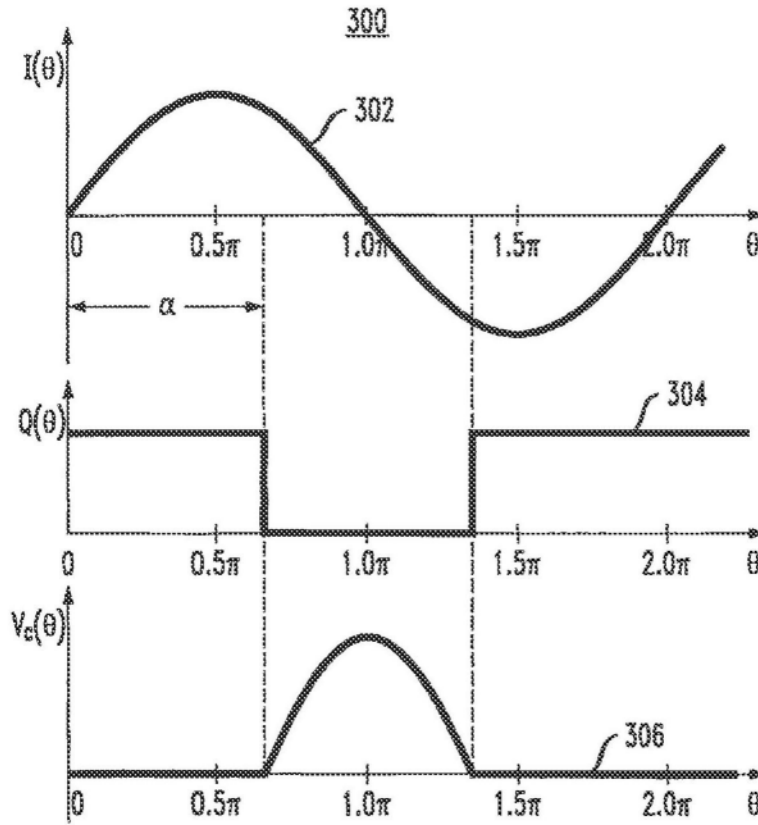


图3

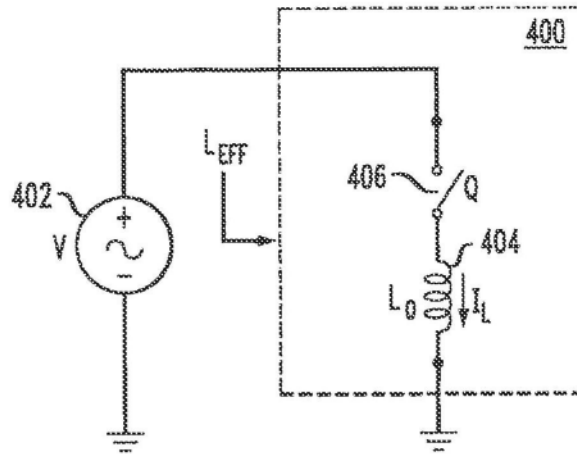


图4

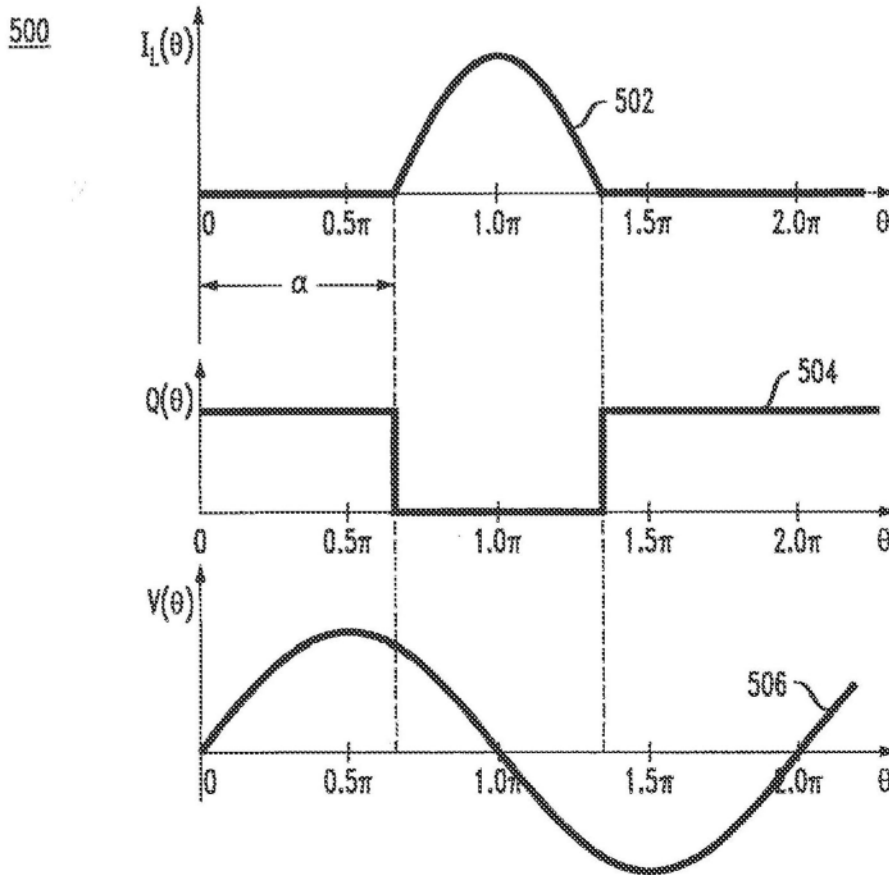


图5

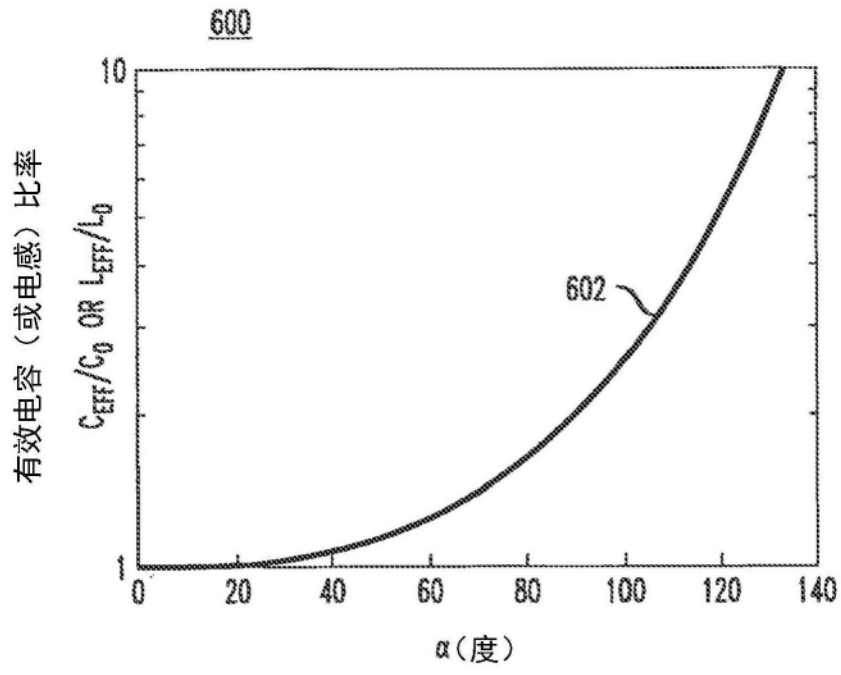


图6

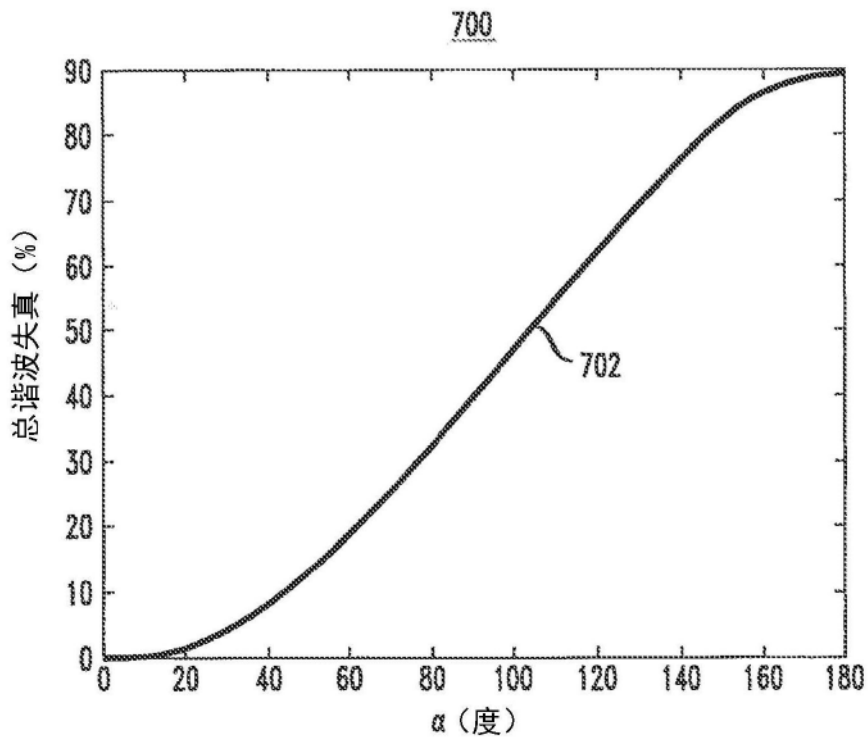


图7

800

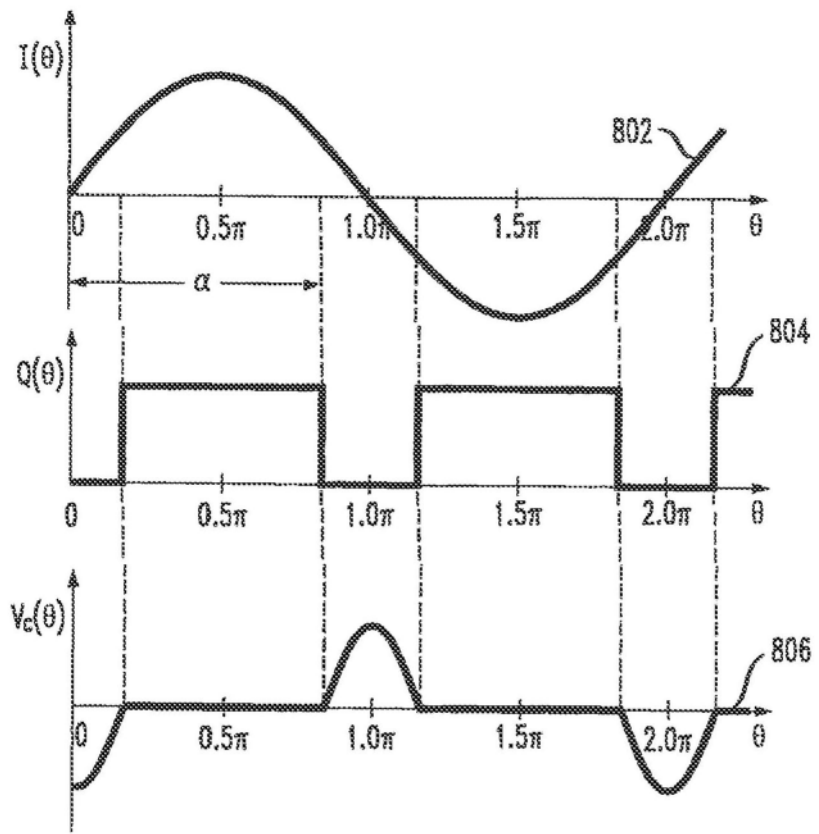


图8

900

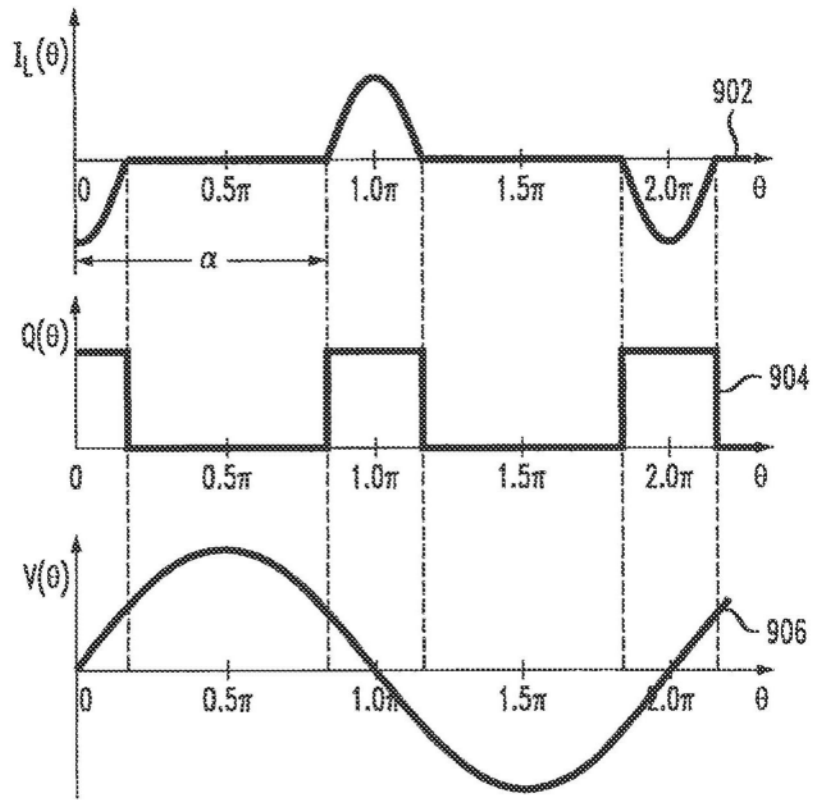


图9

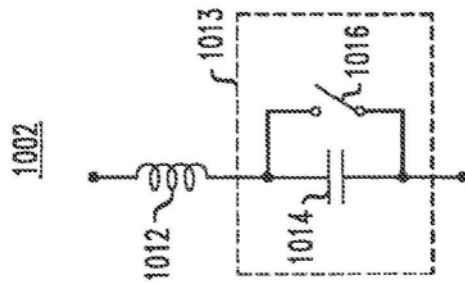


图10A

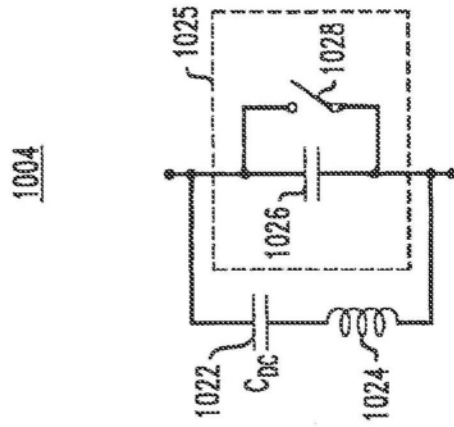


图10B

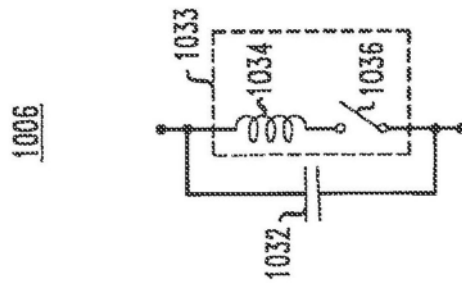


图10C

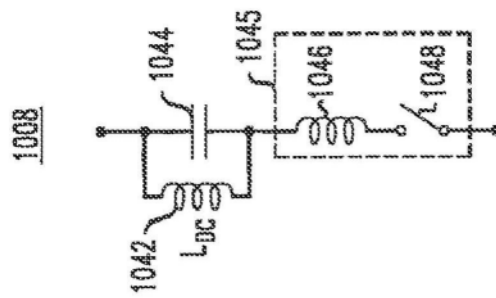


图10D

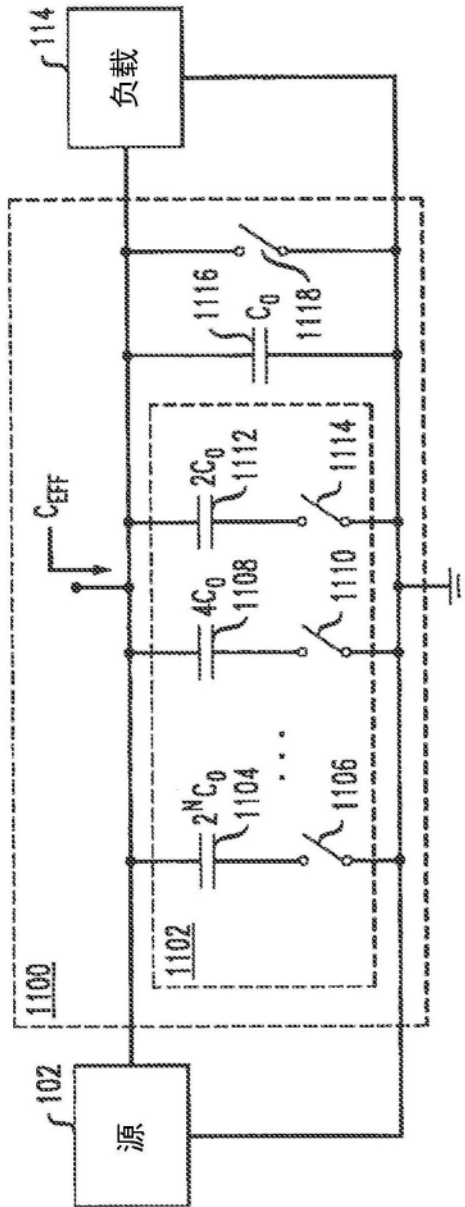


图11

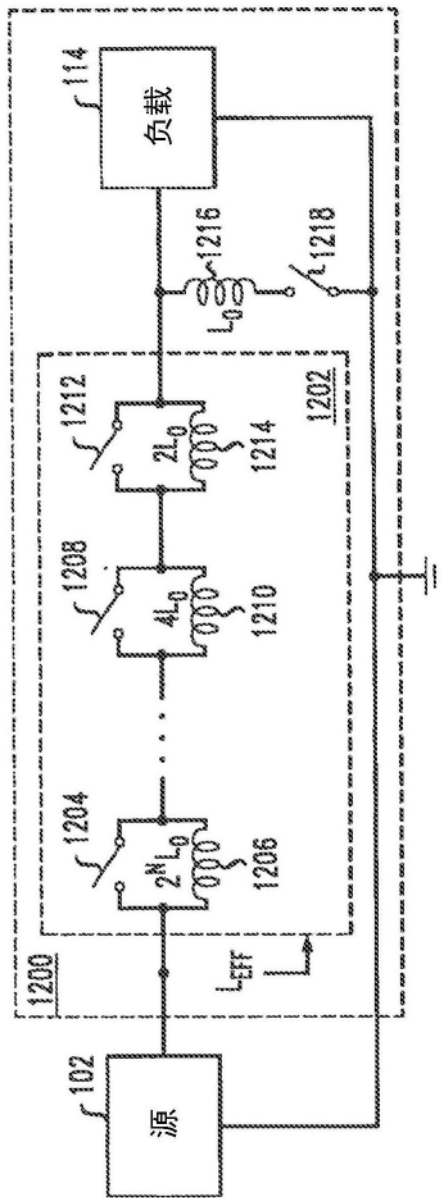


图12

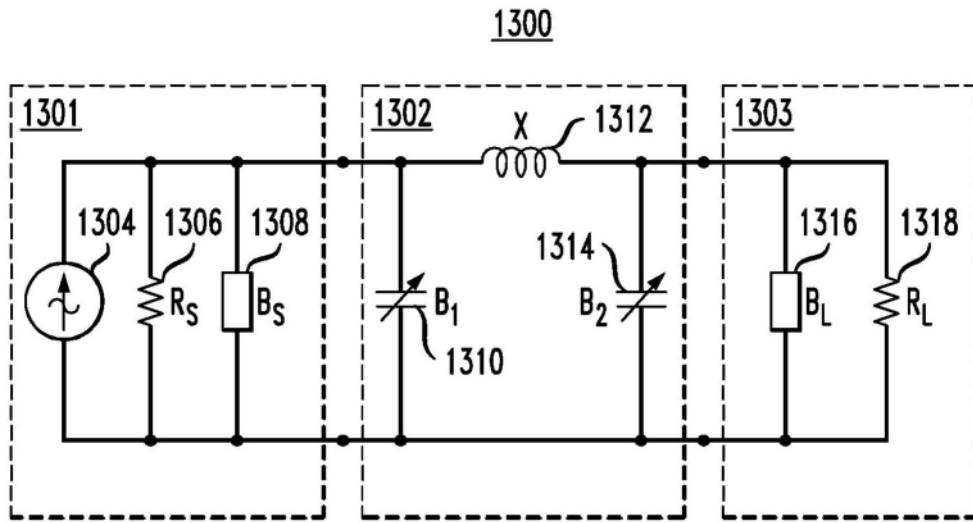


图13

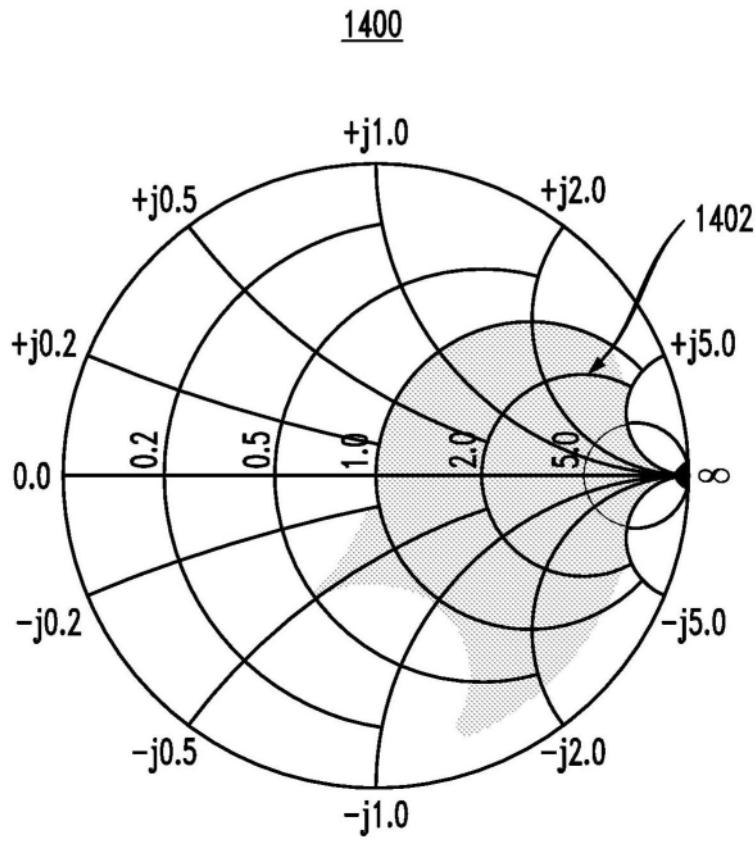


图14

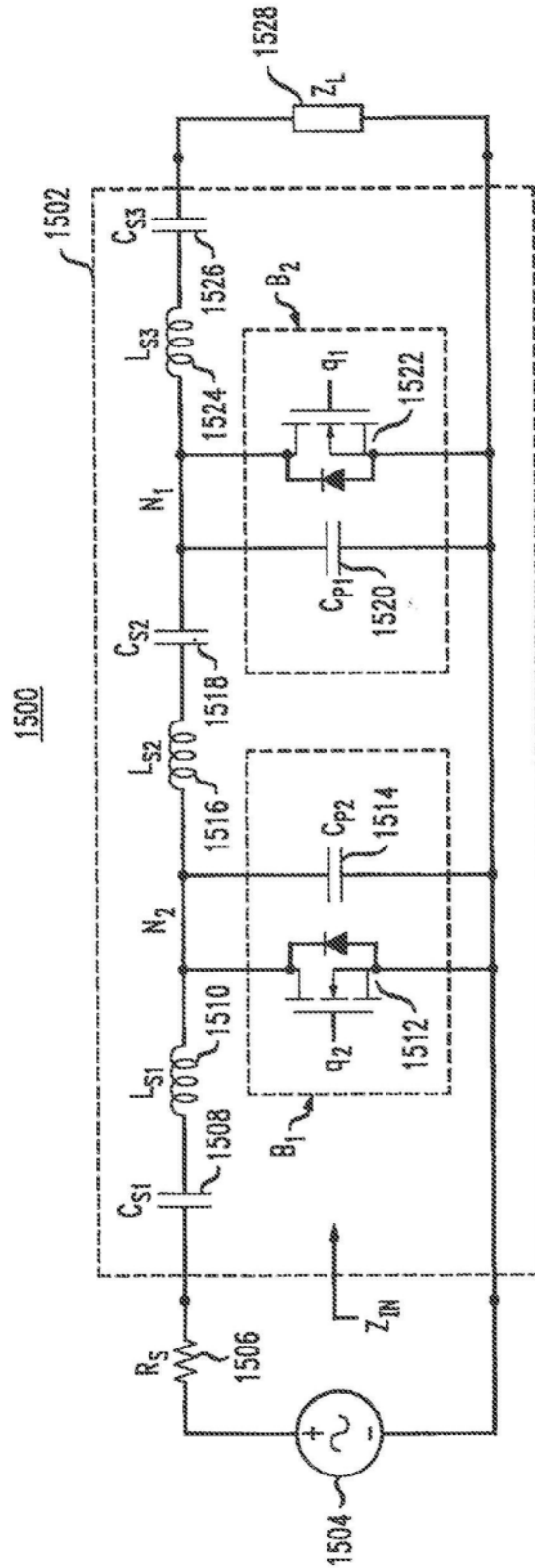


图15

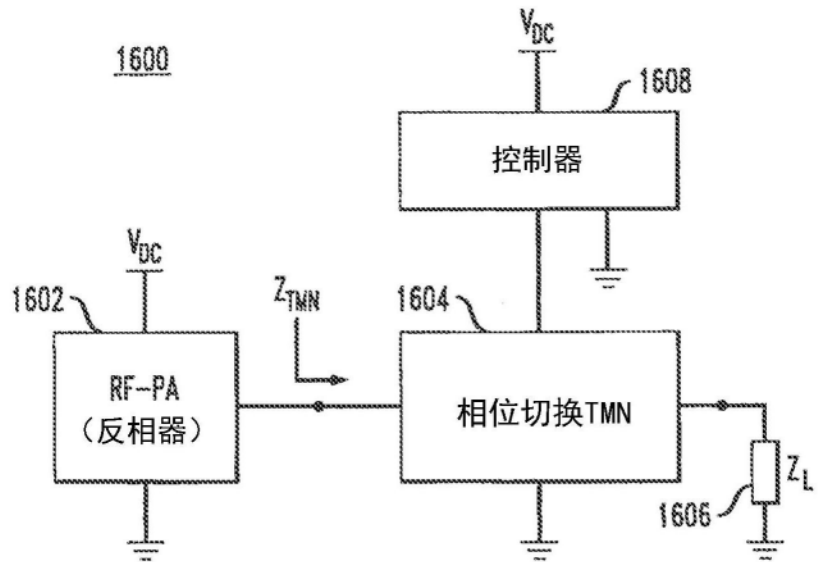


图16

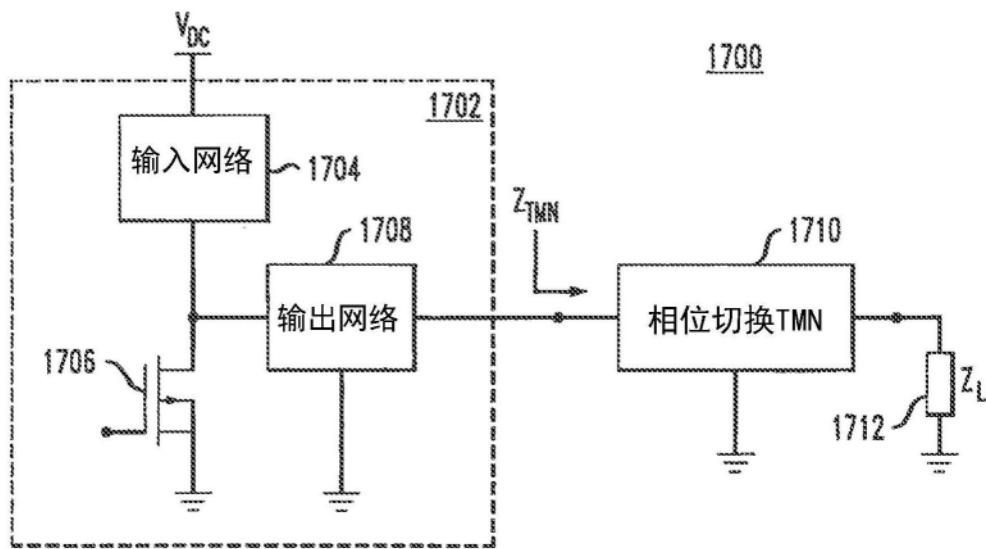


图17

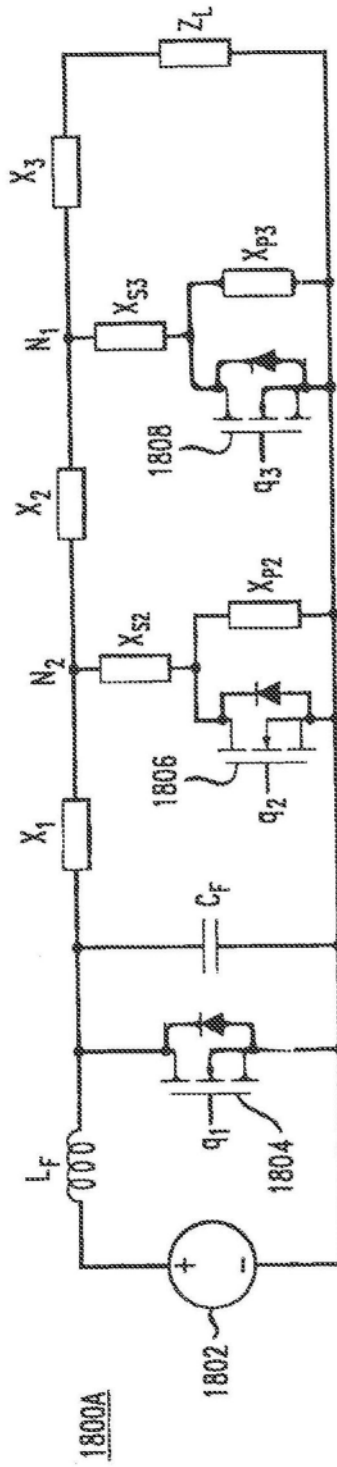


图18A

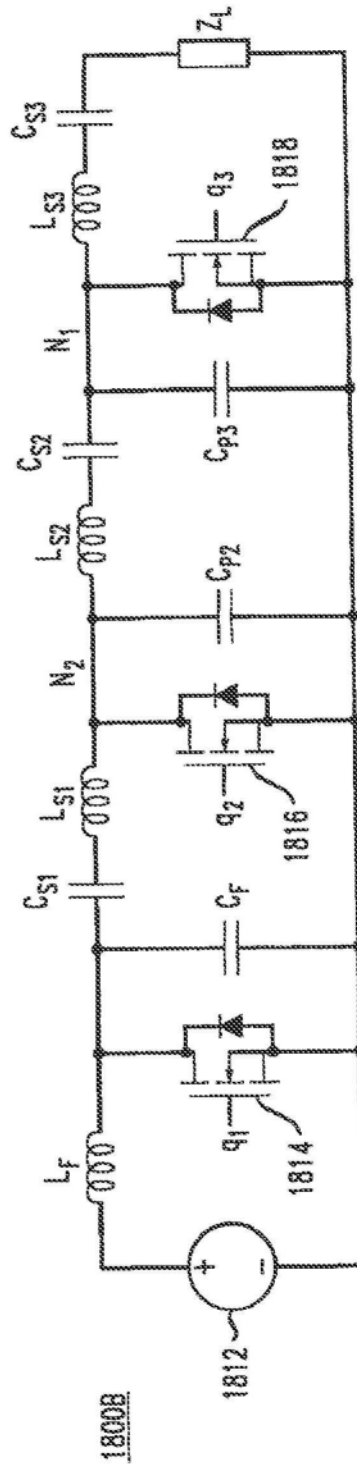


图18B

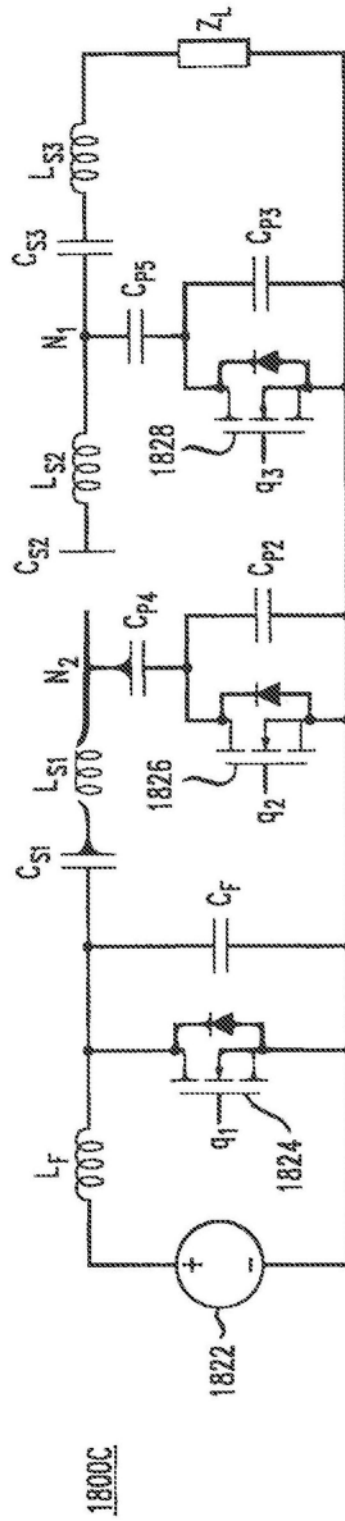


图18C

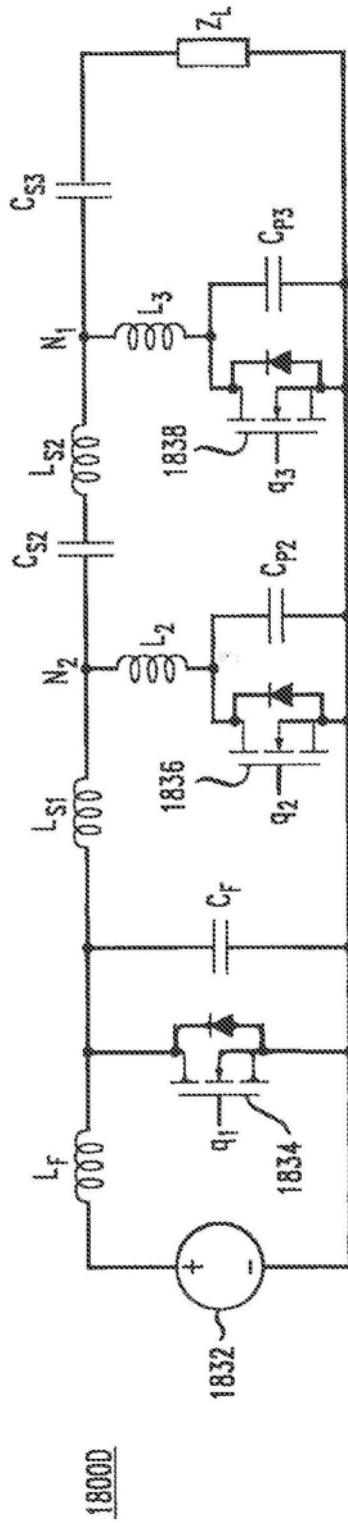


图18D

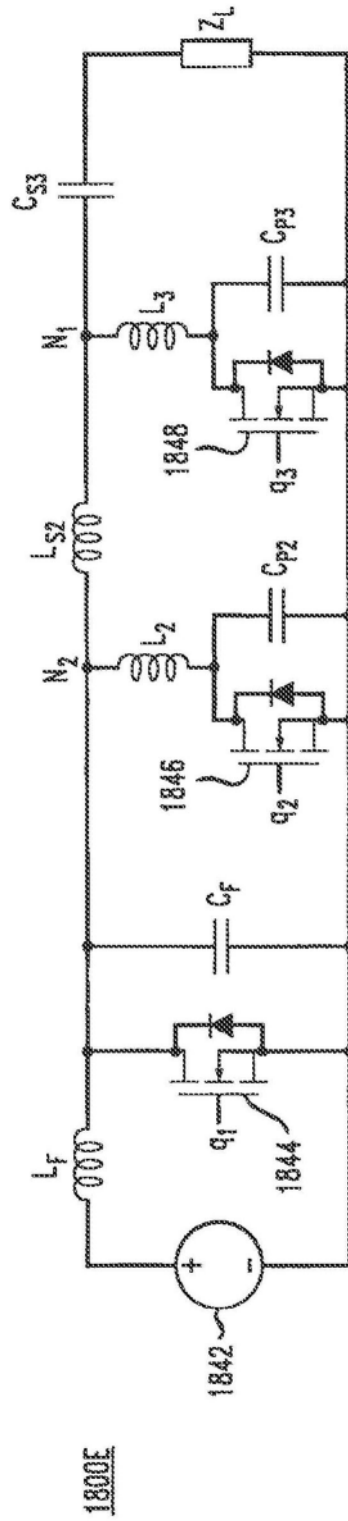


图18E

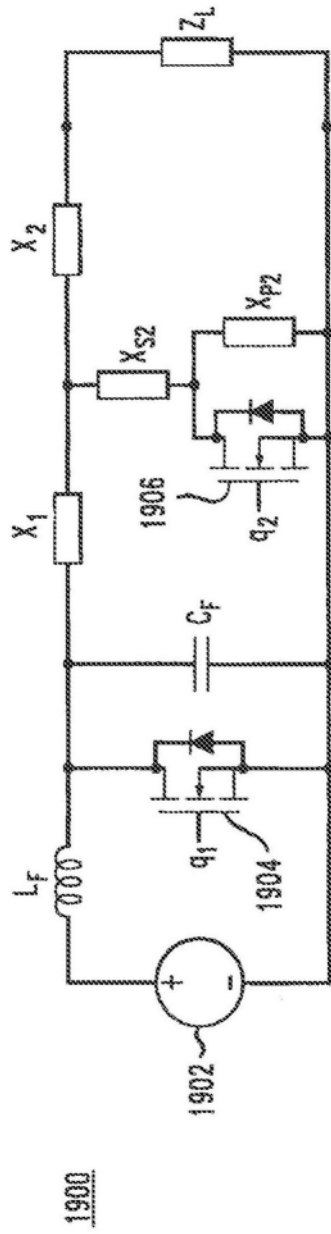


图19

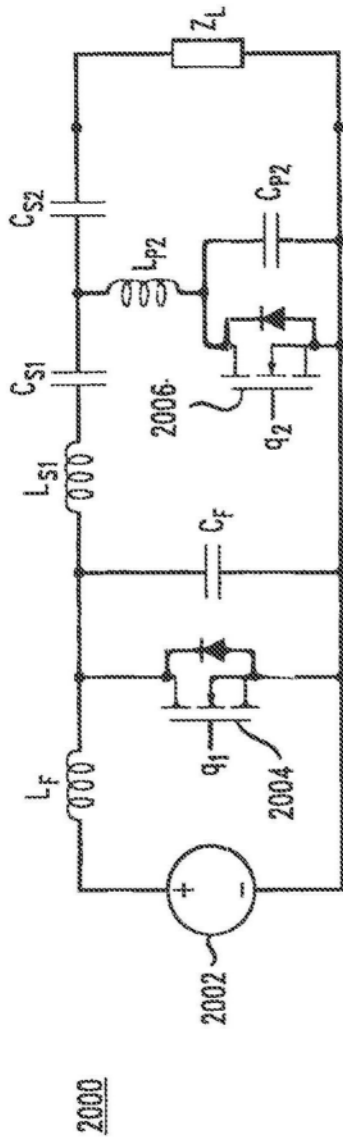


图20

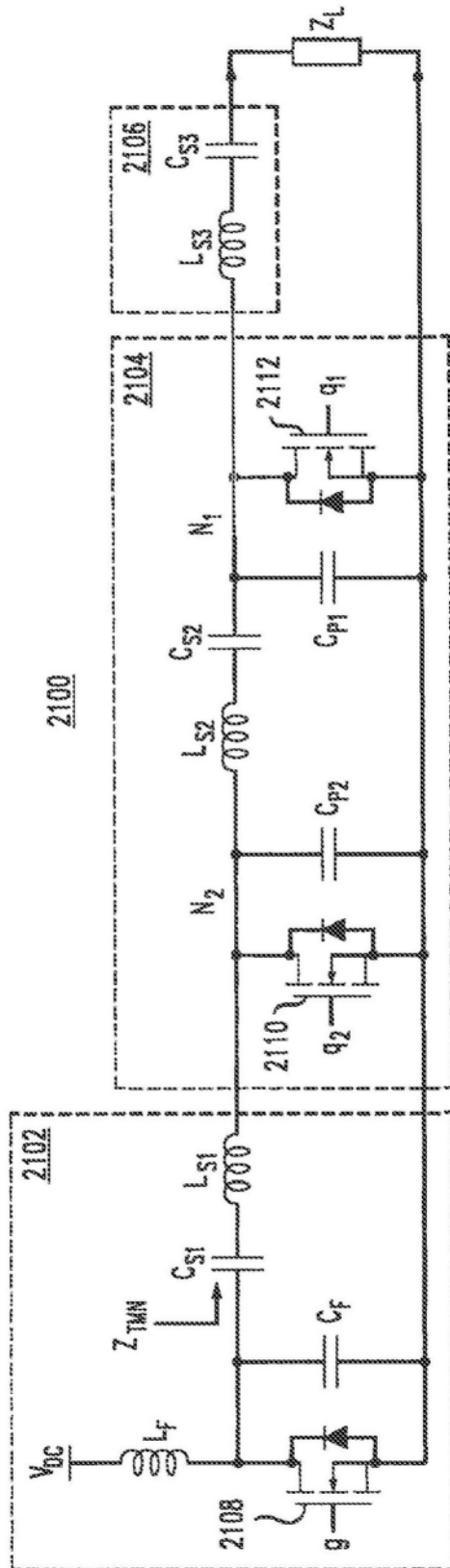


图21

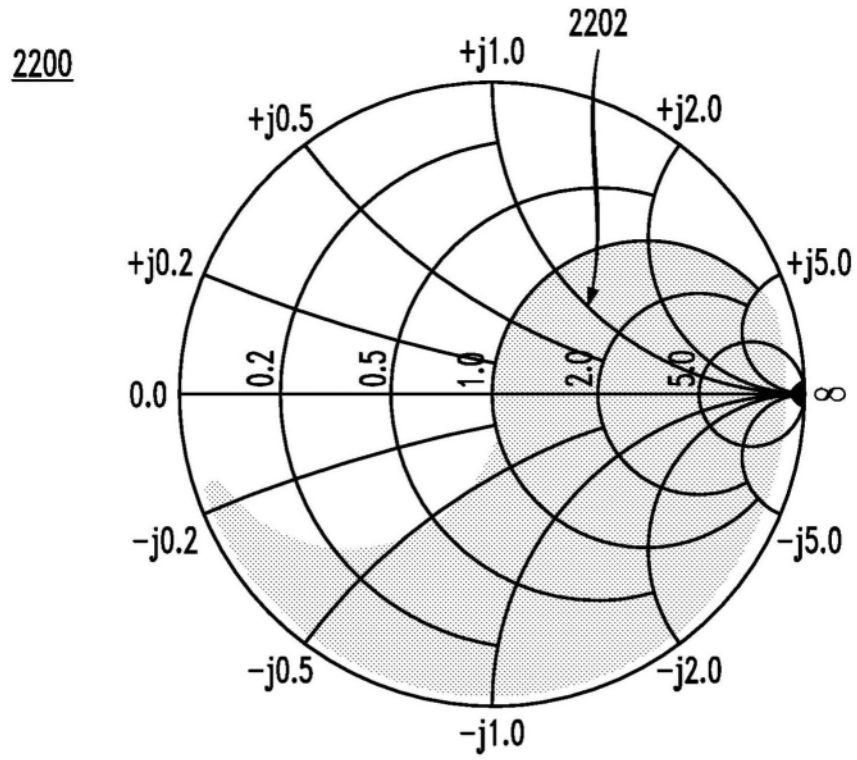


图22

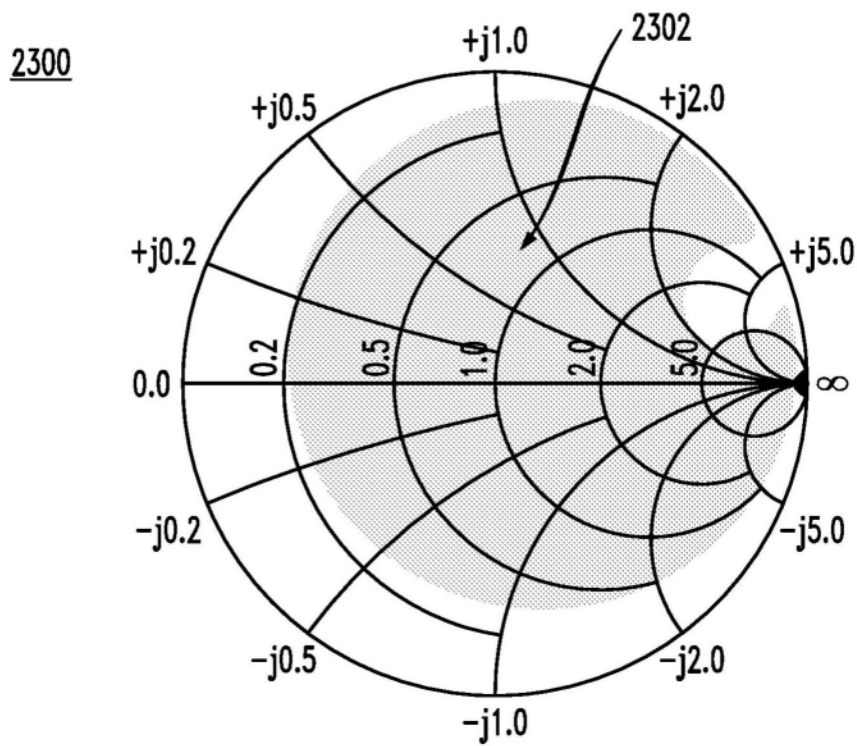


图23

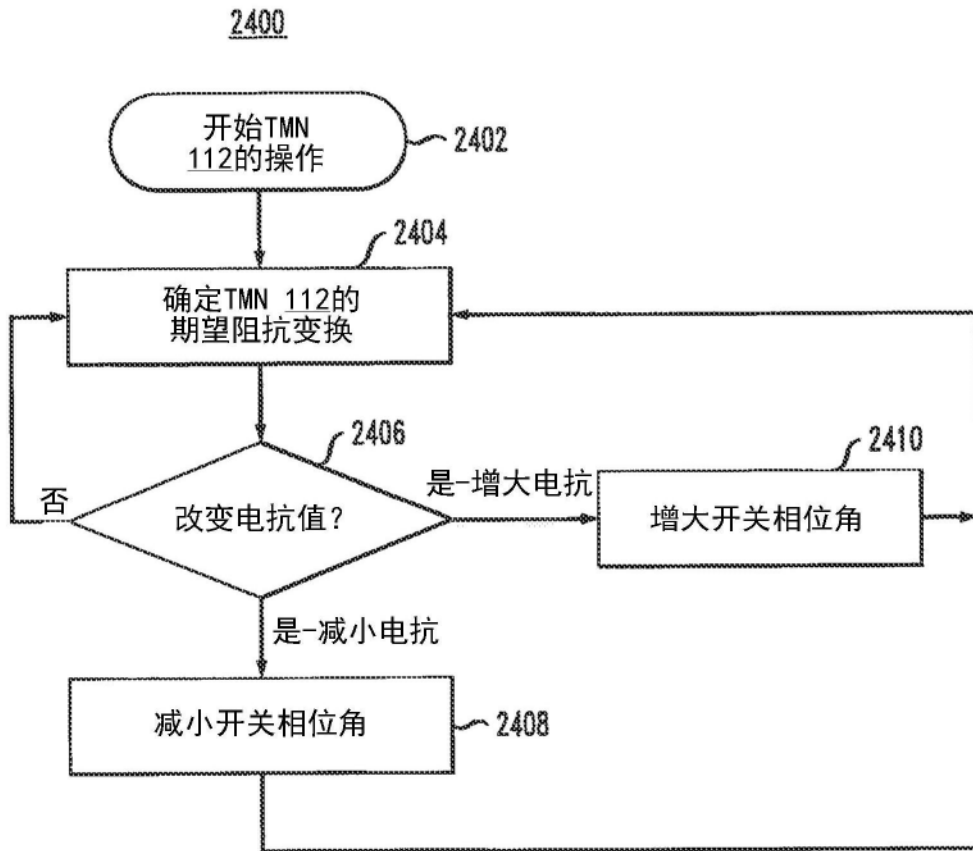


图24

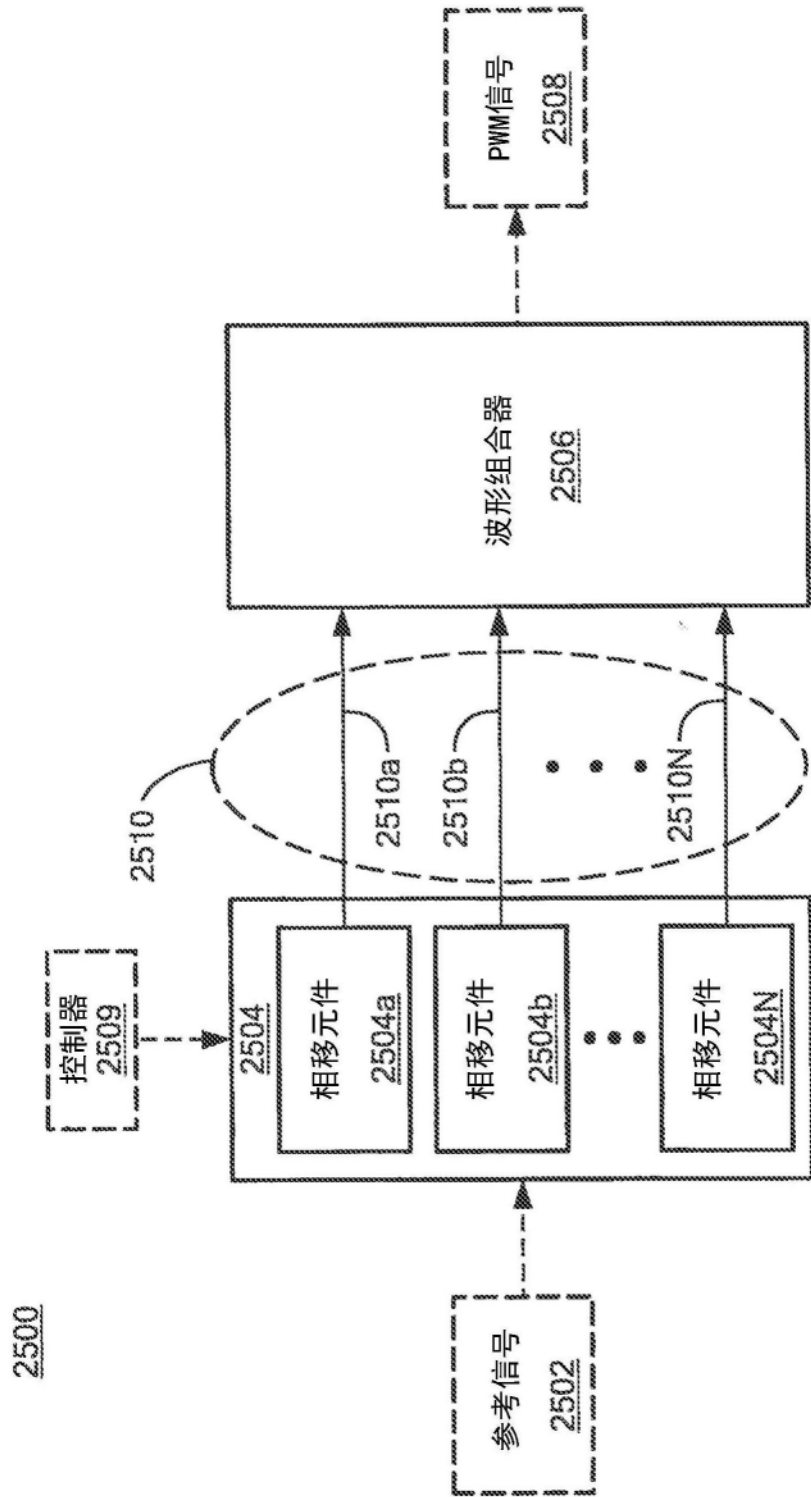


图25A

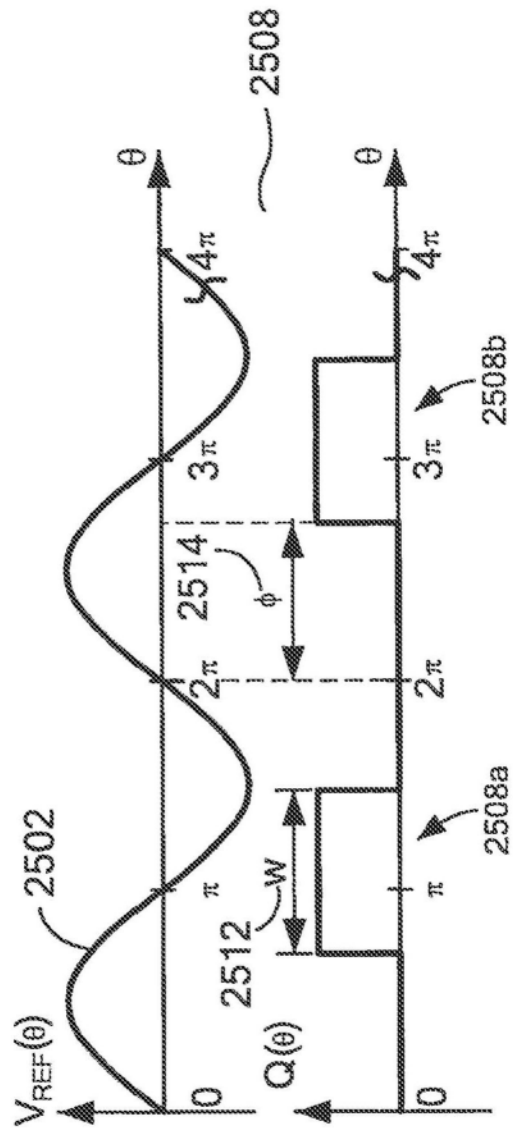


图25B

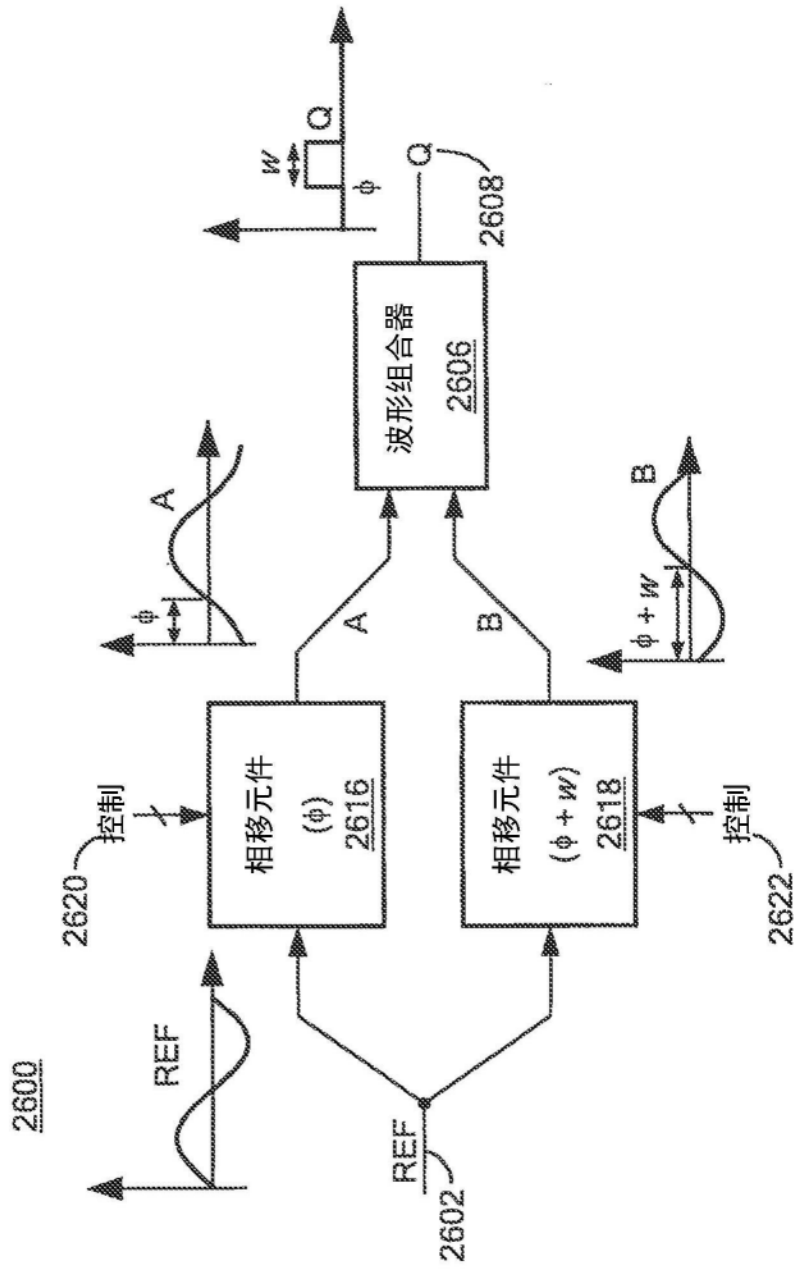


图26

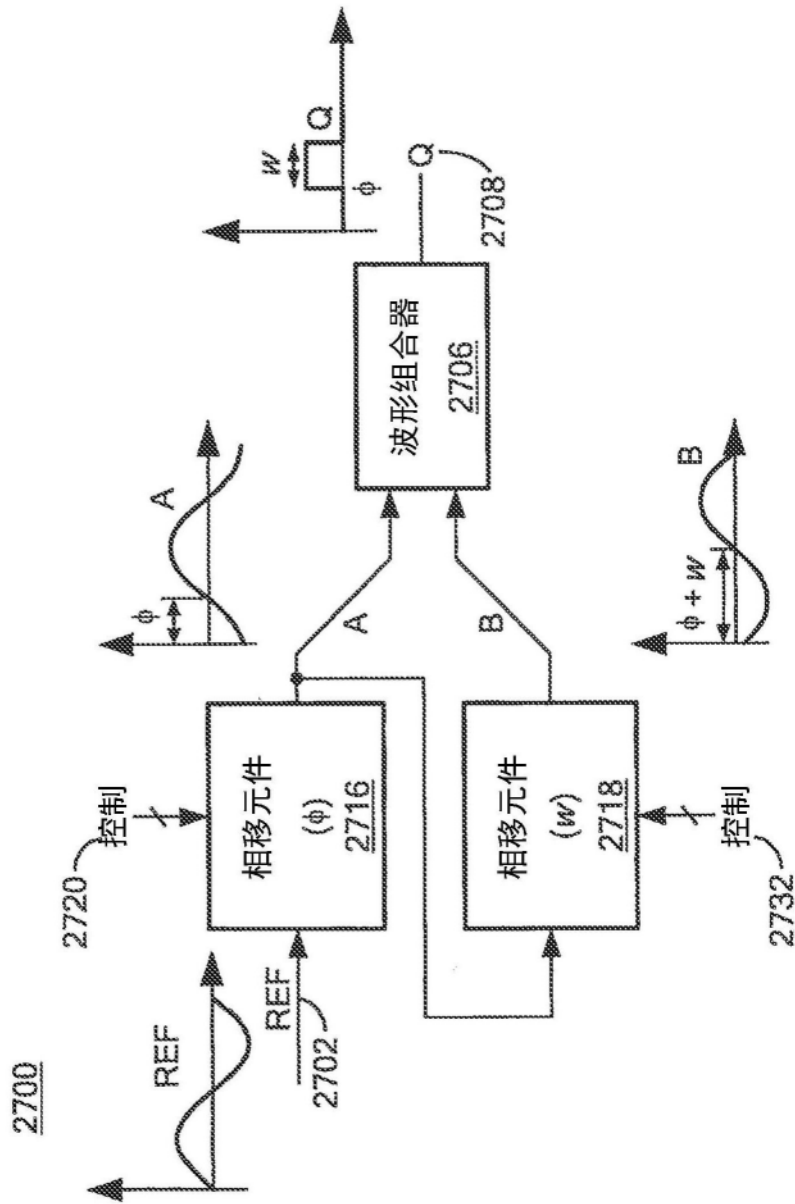


图27

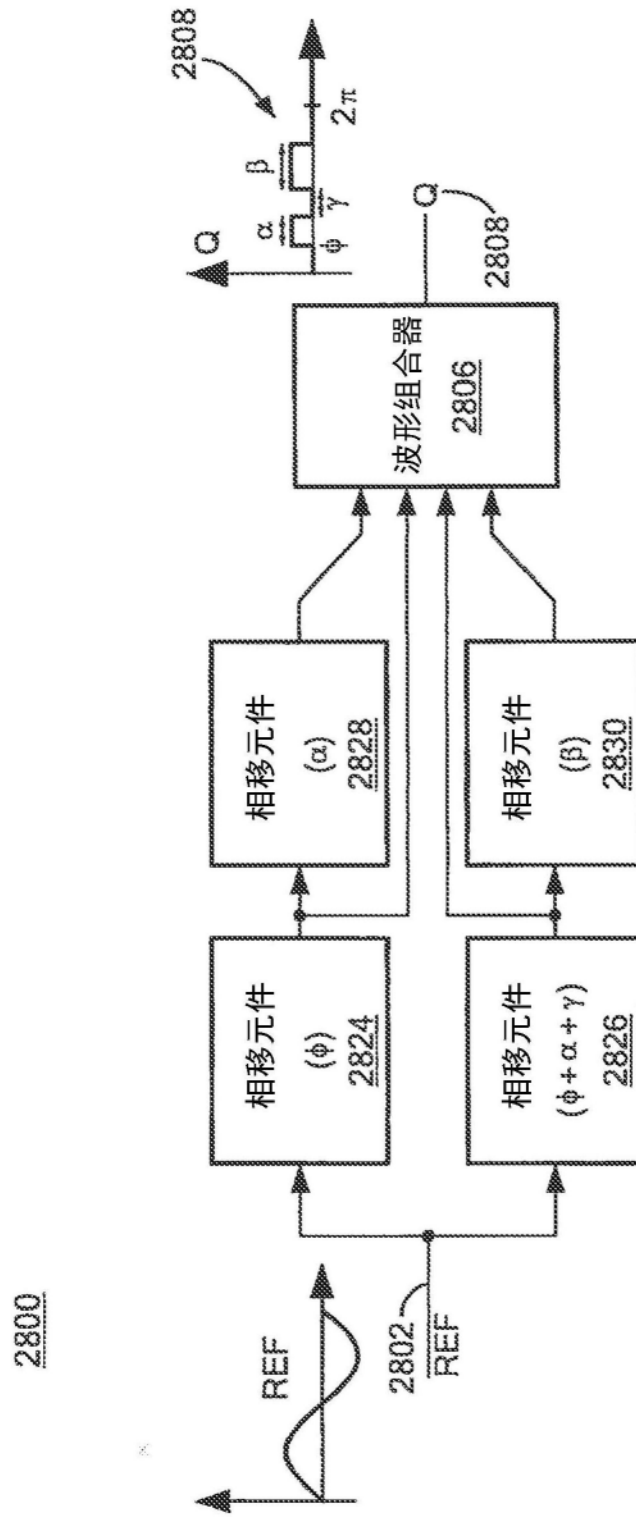


图28

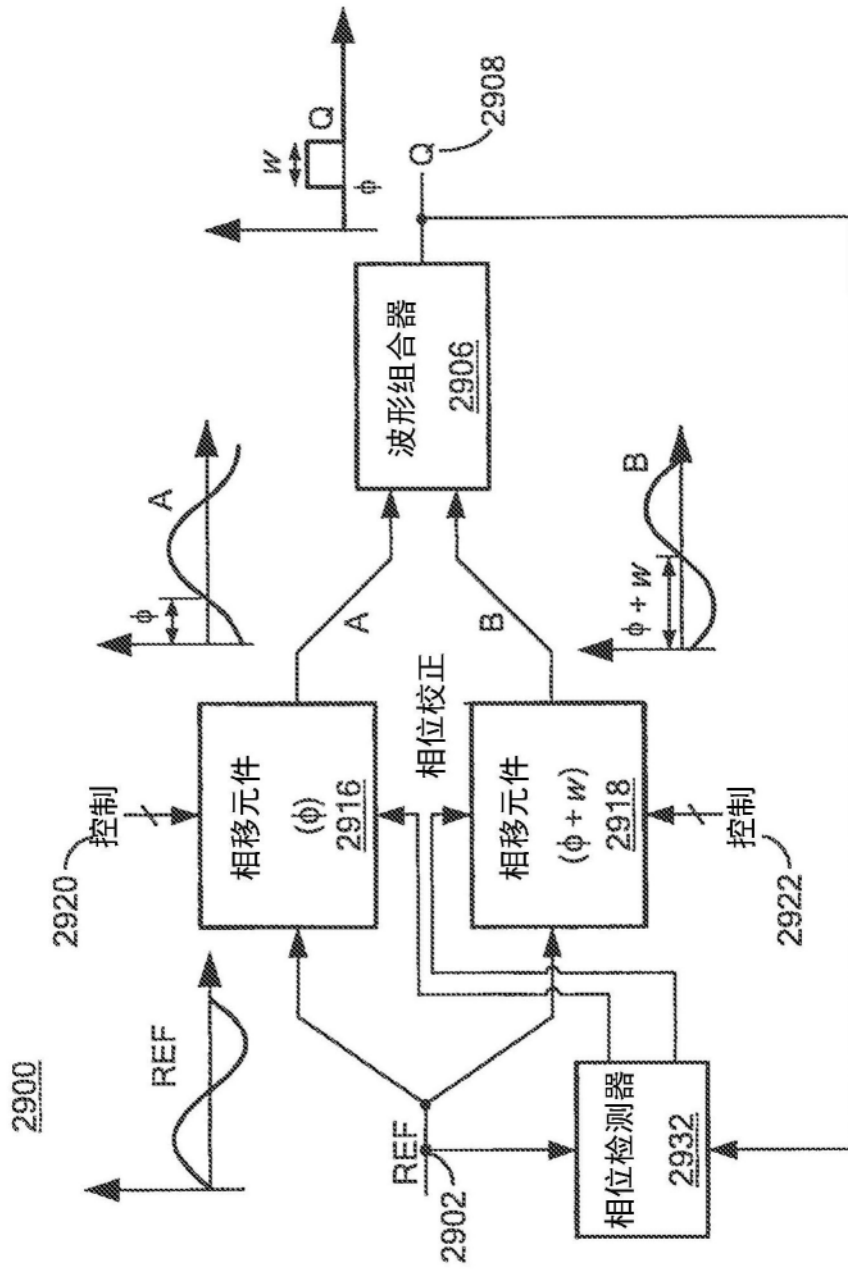


图29

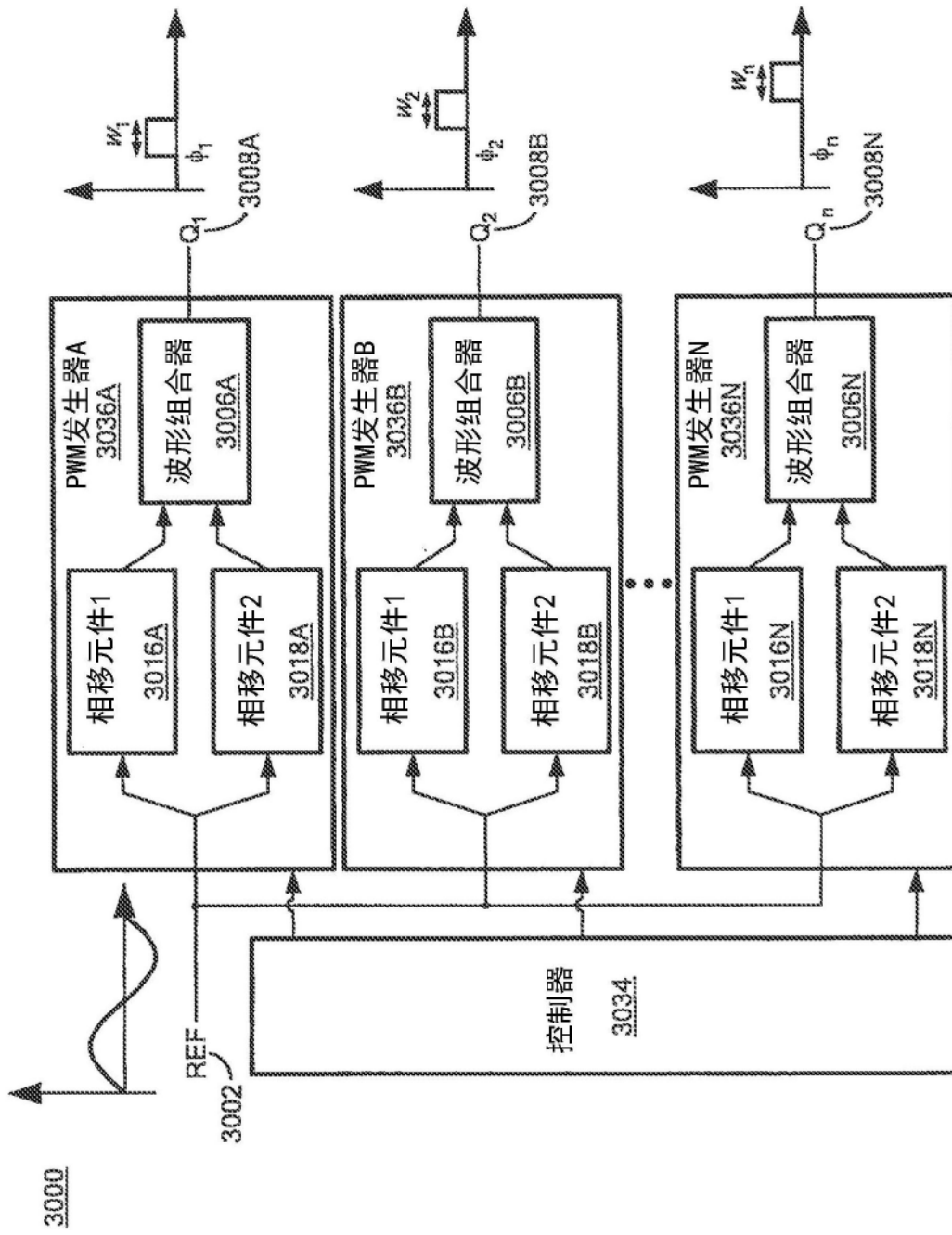


图30

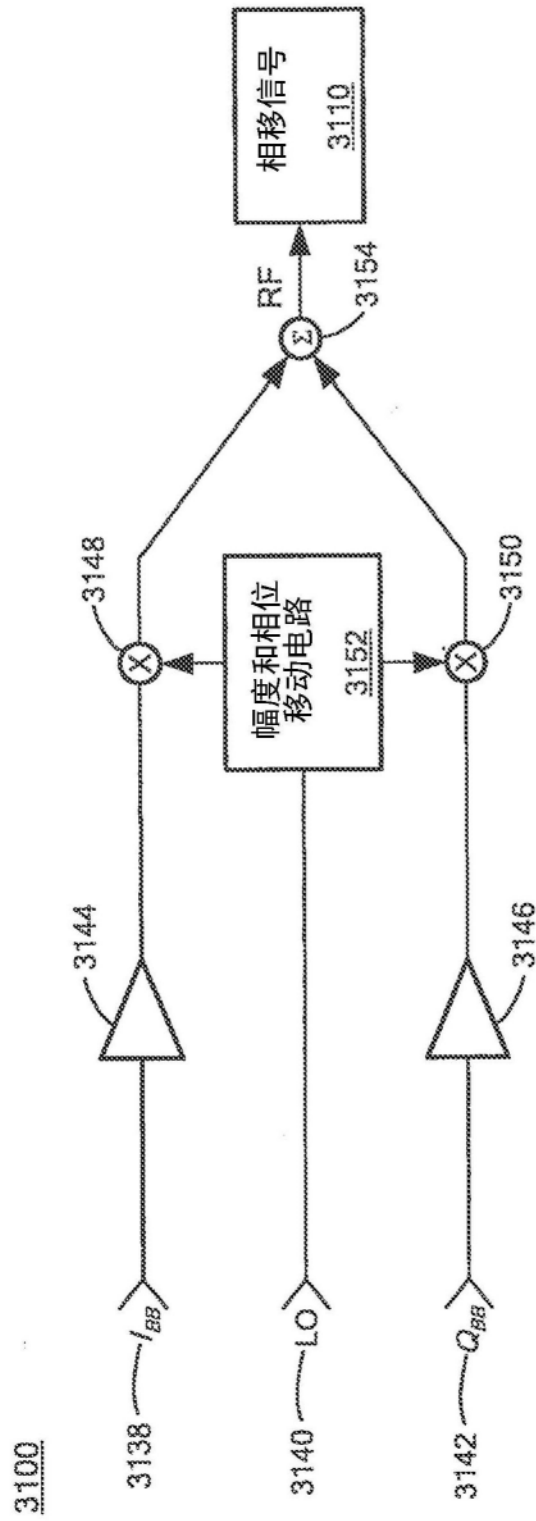


图31

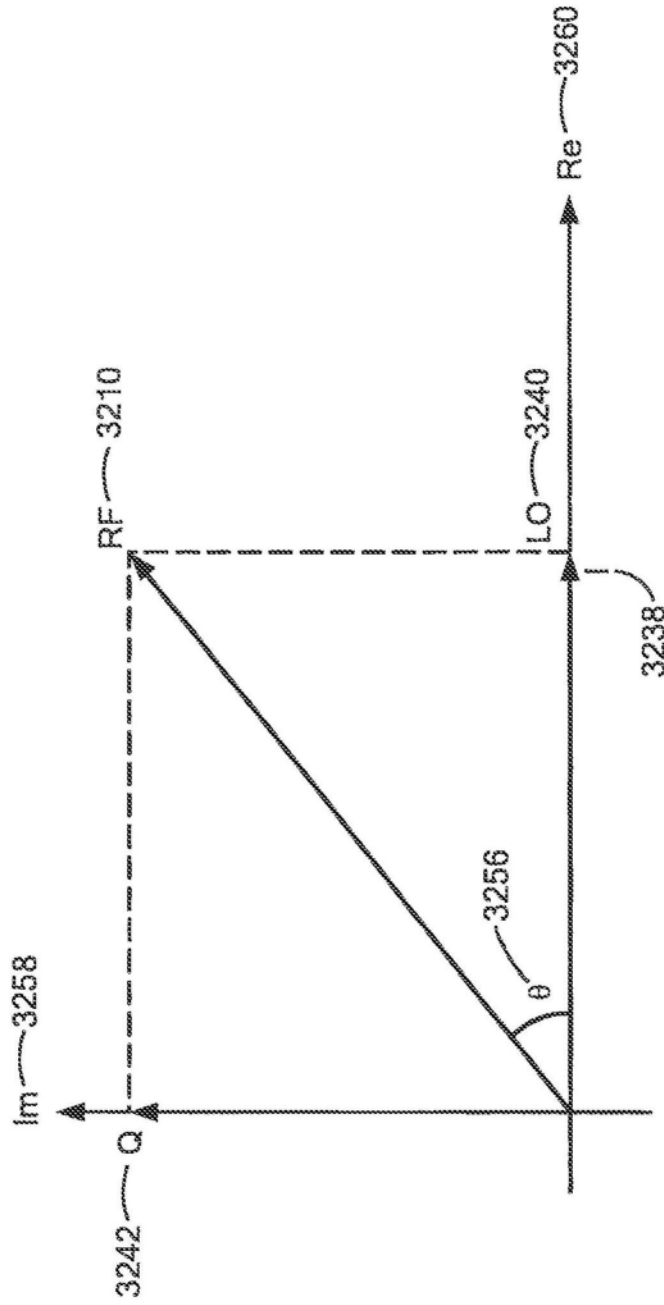


图32

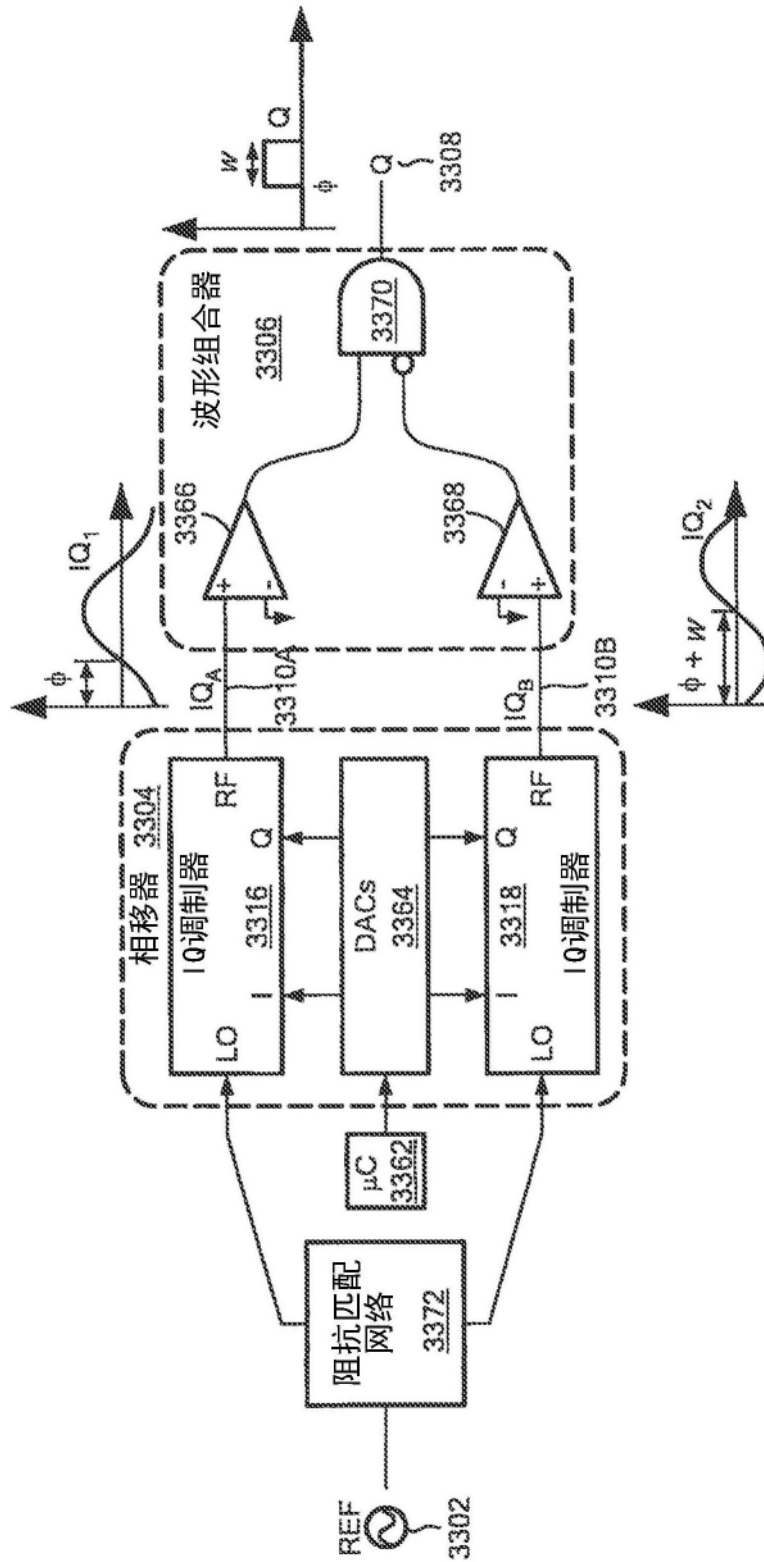


图33

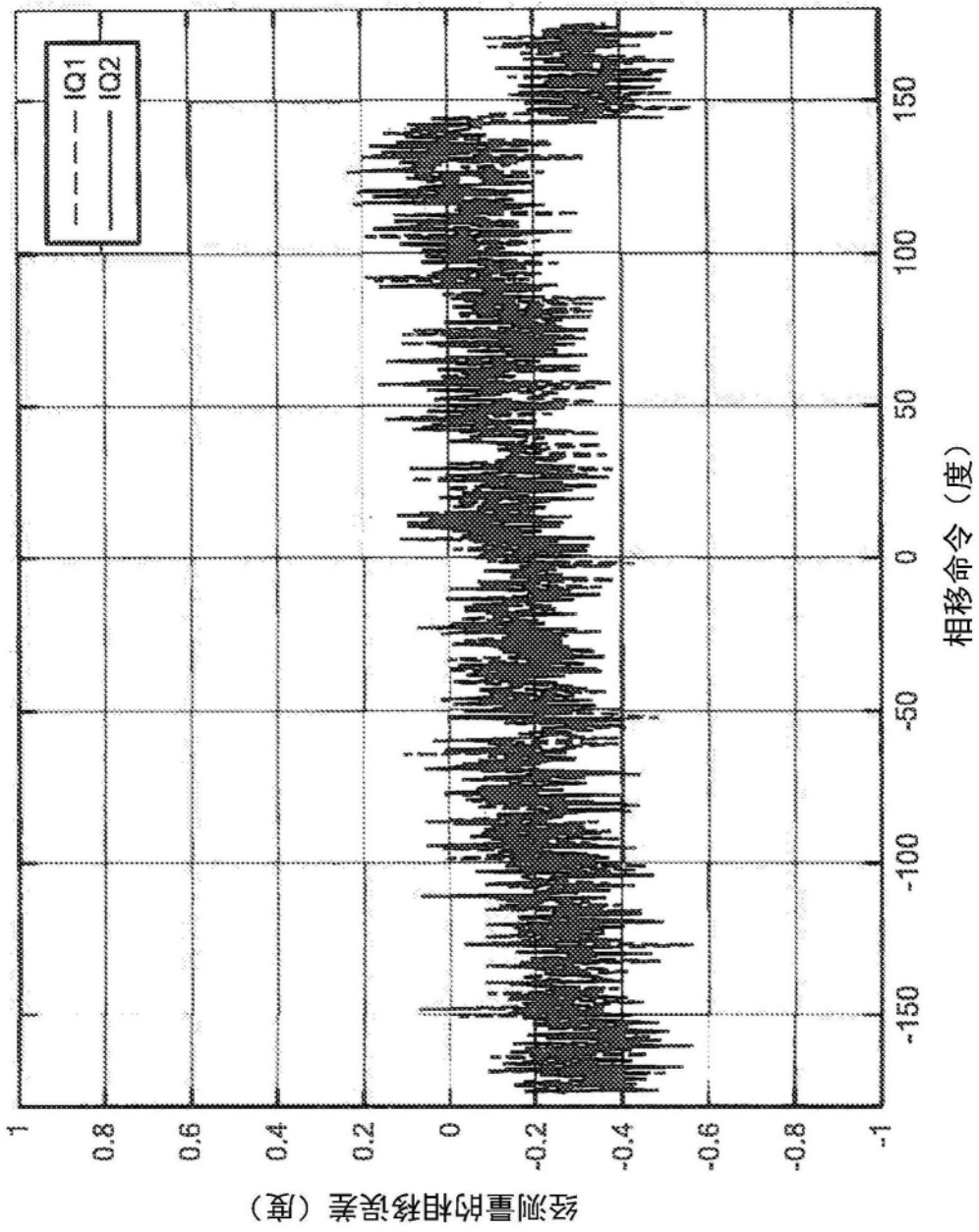


图34

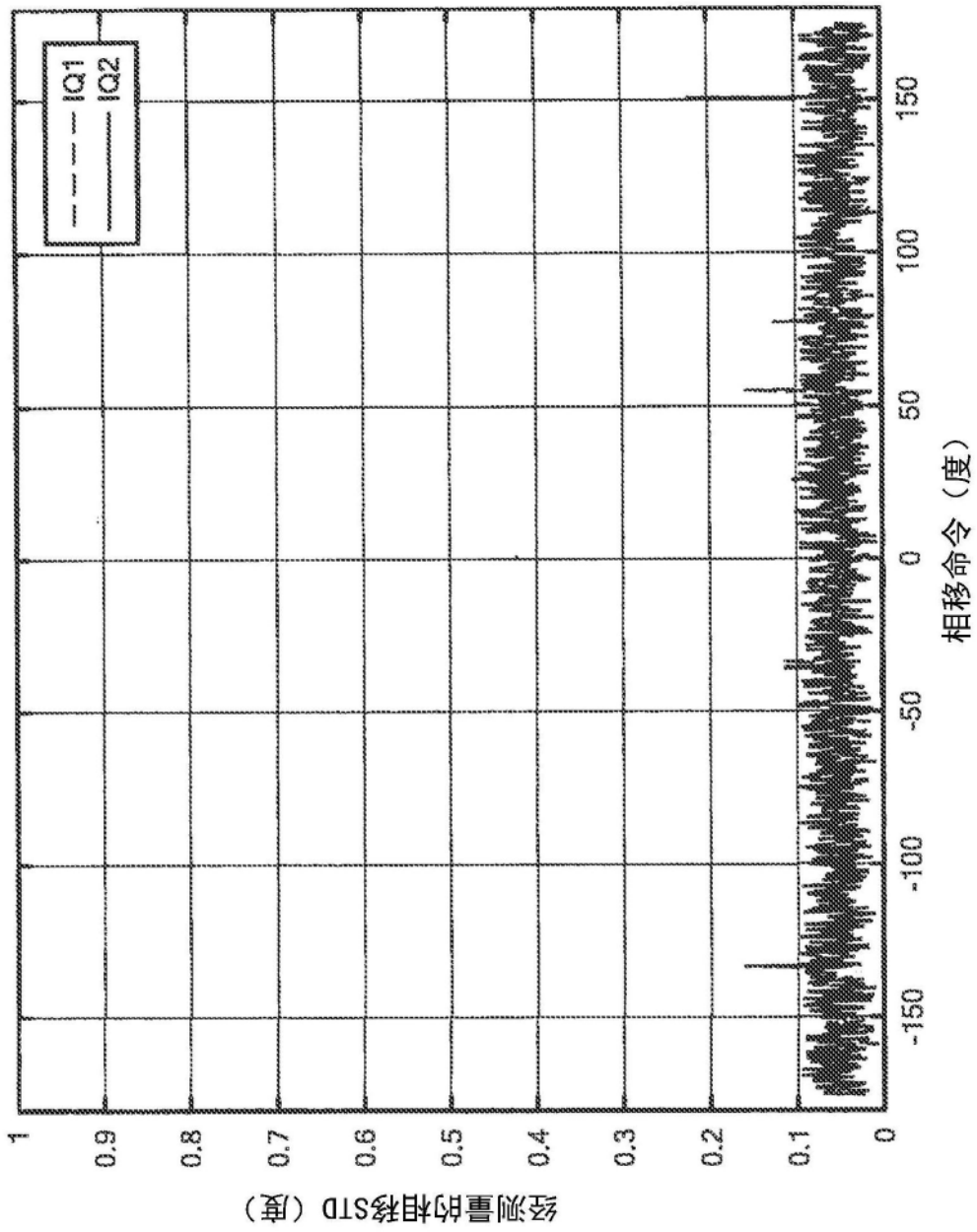


图35

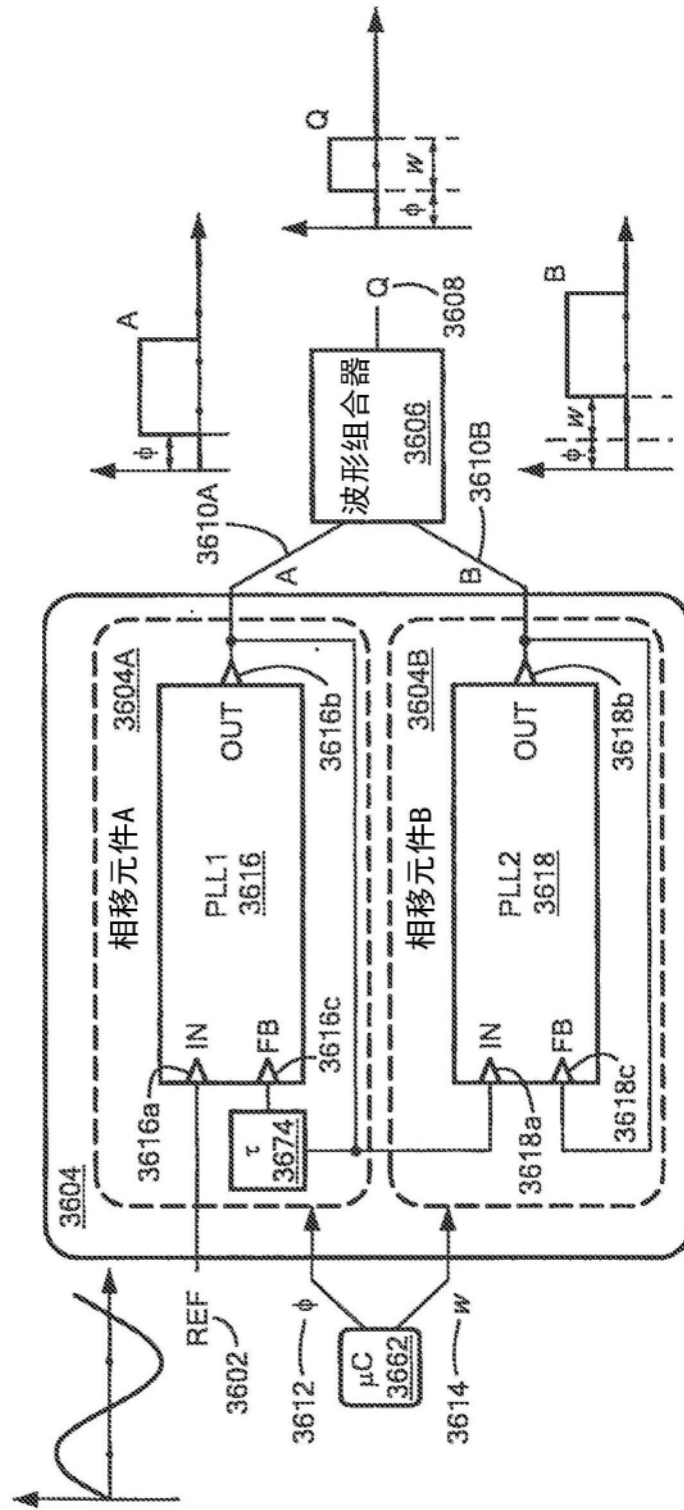


图36

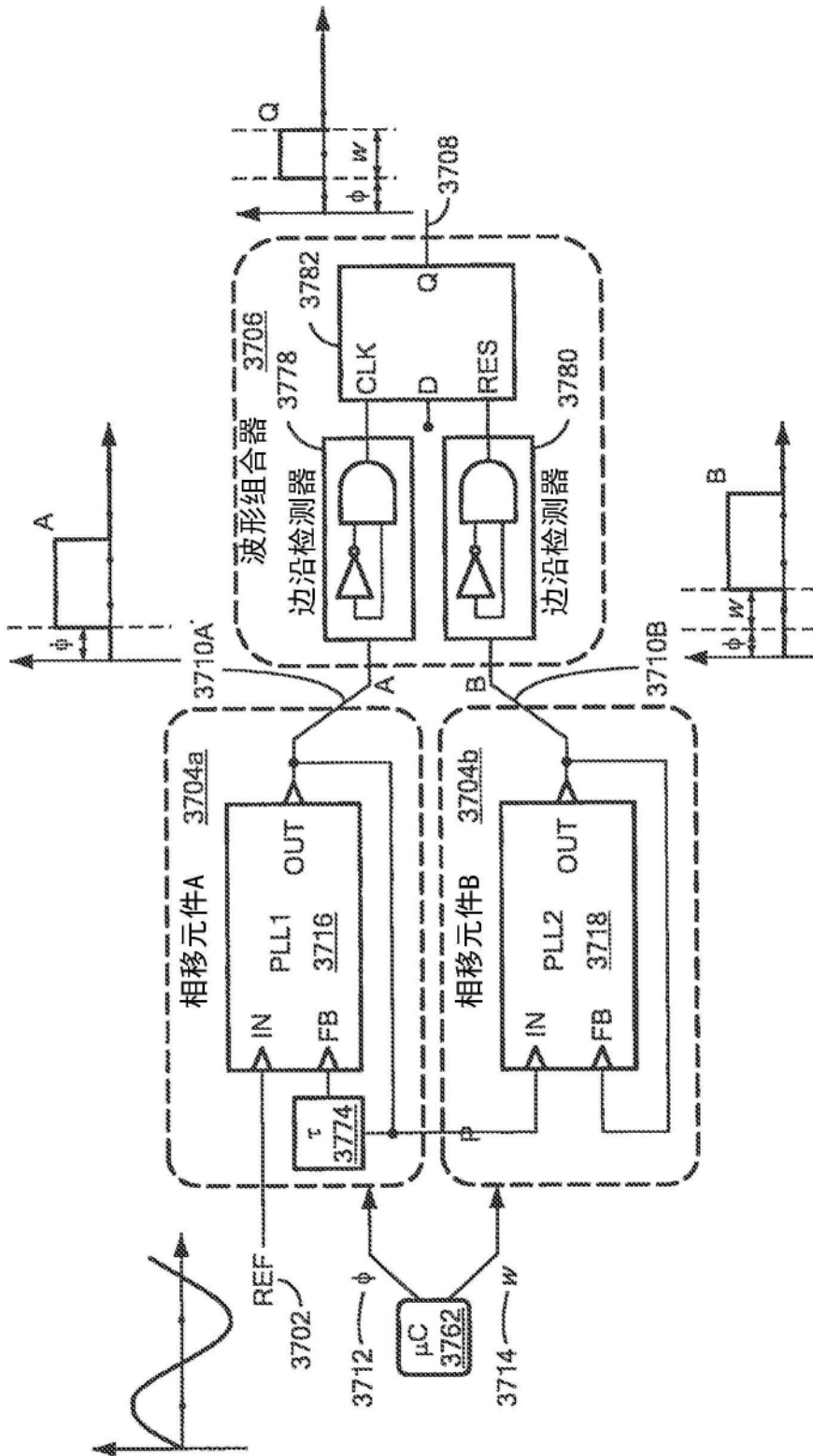


图37

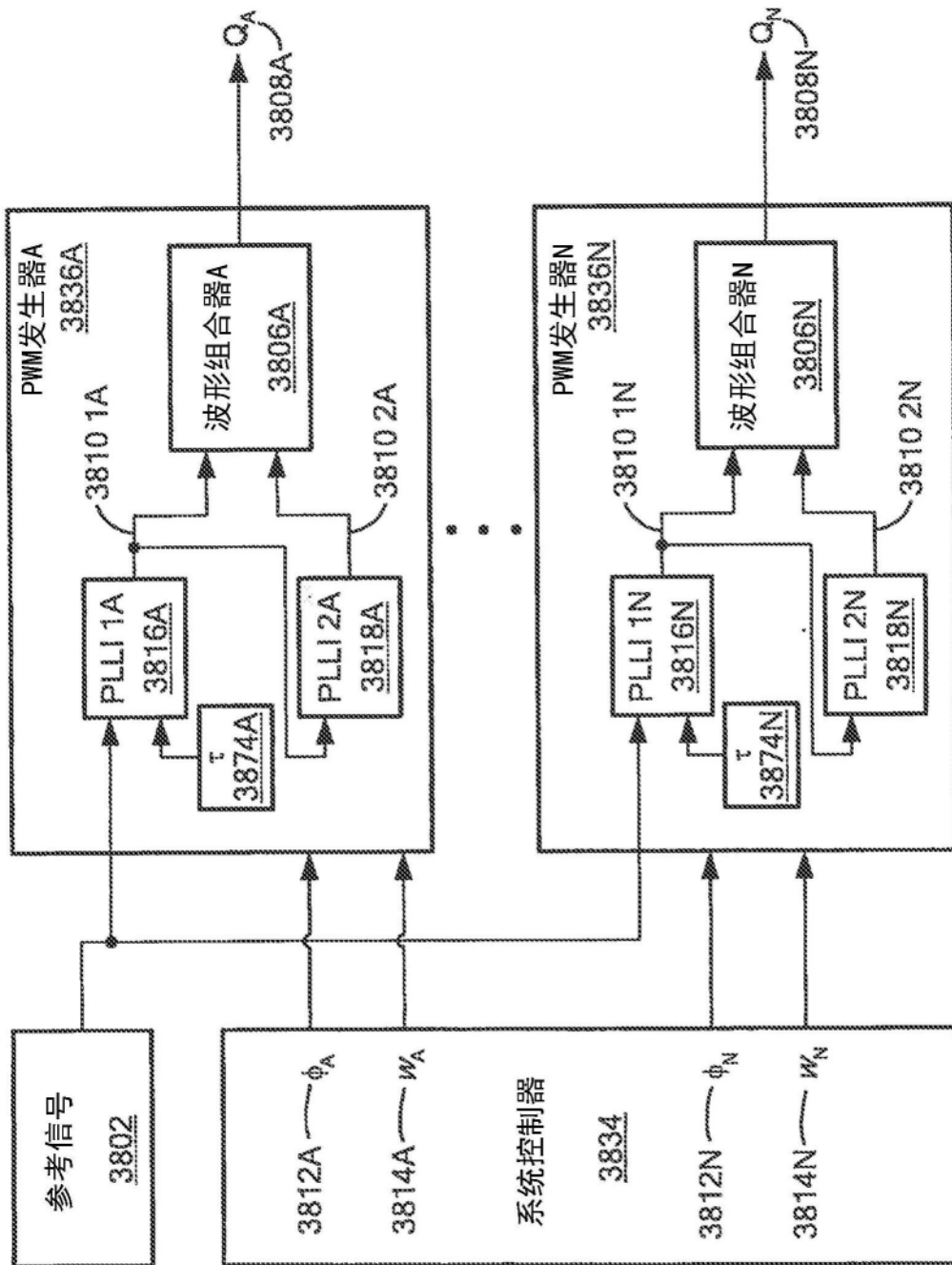


图38

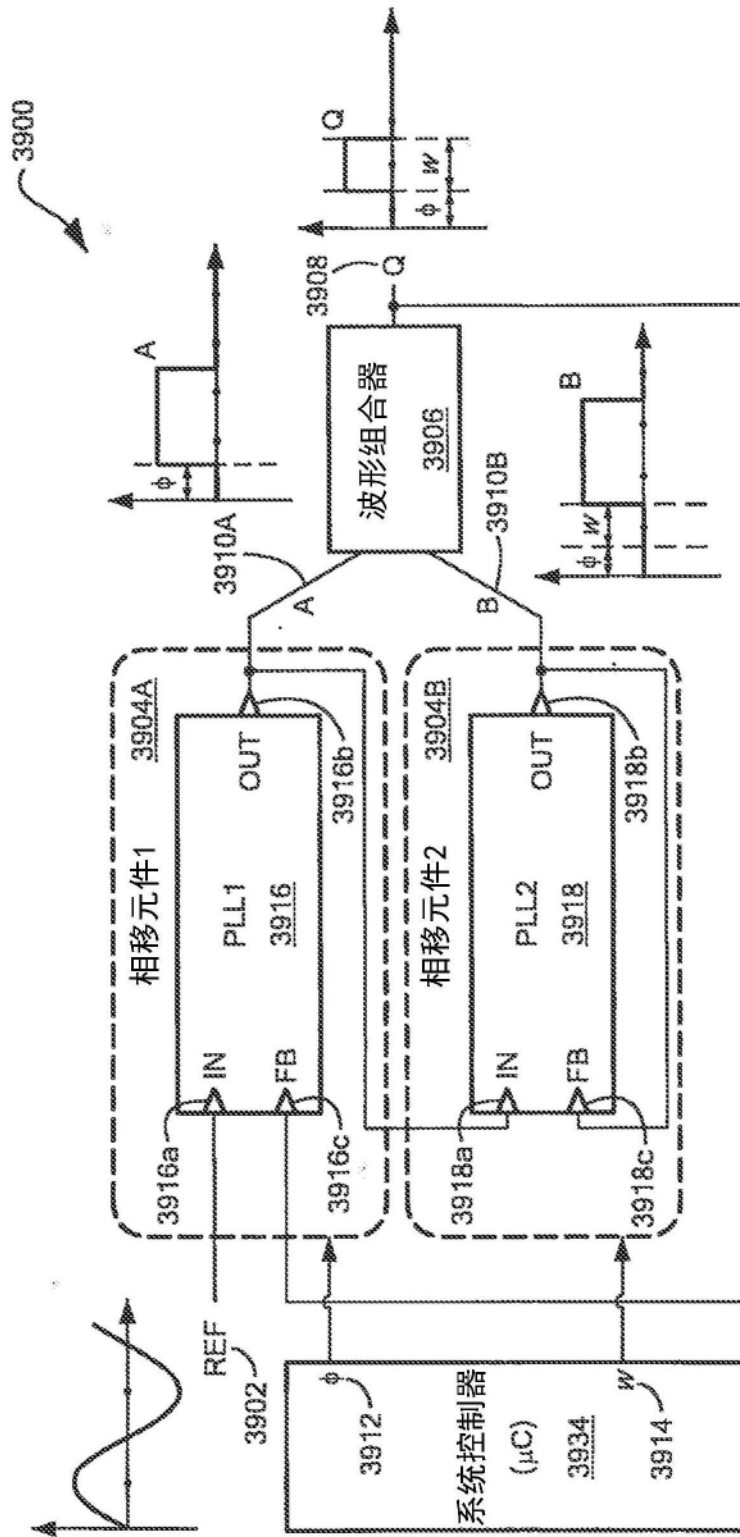


图39

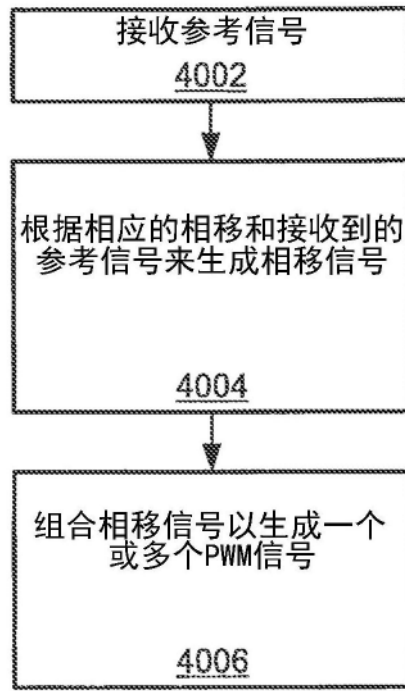


图40

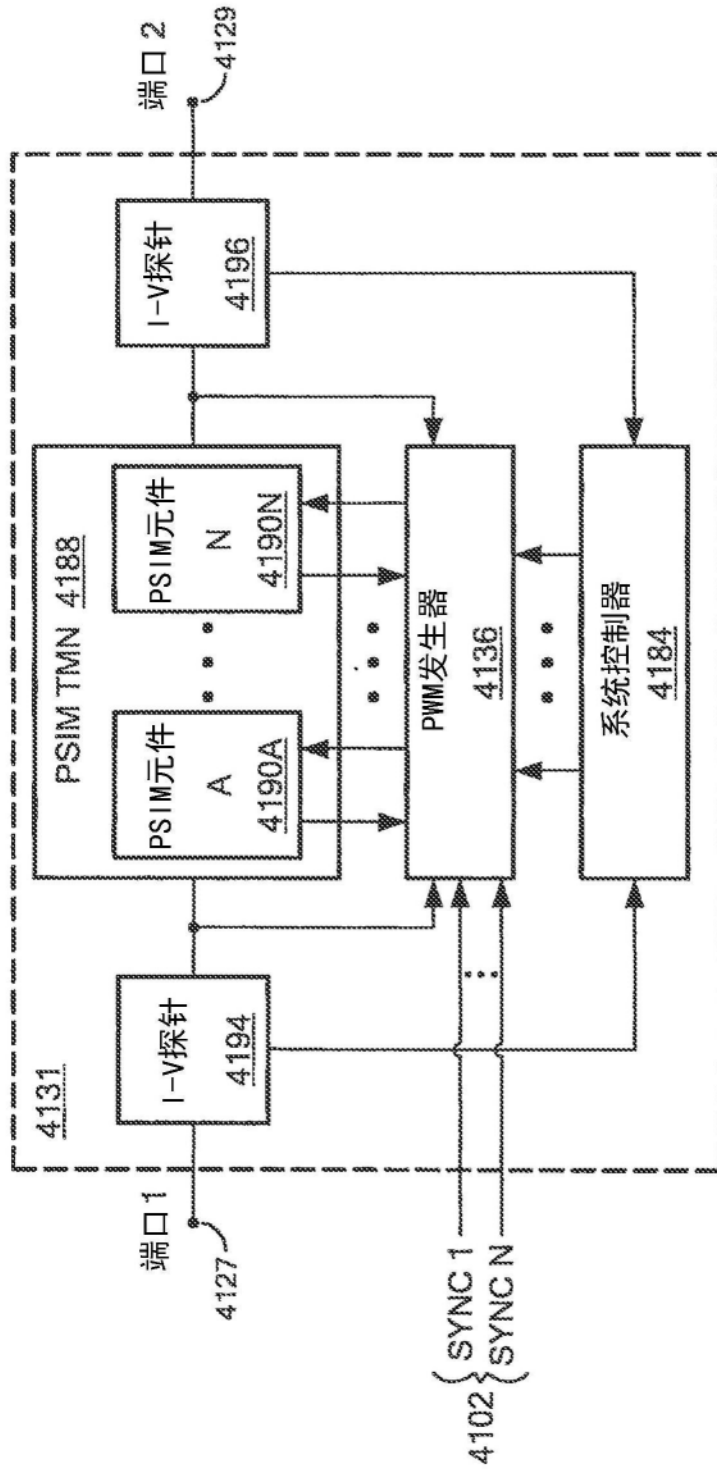


图41A

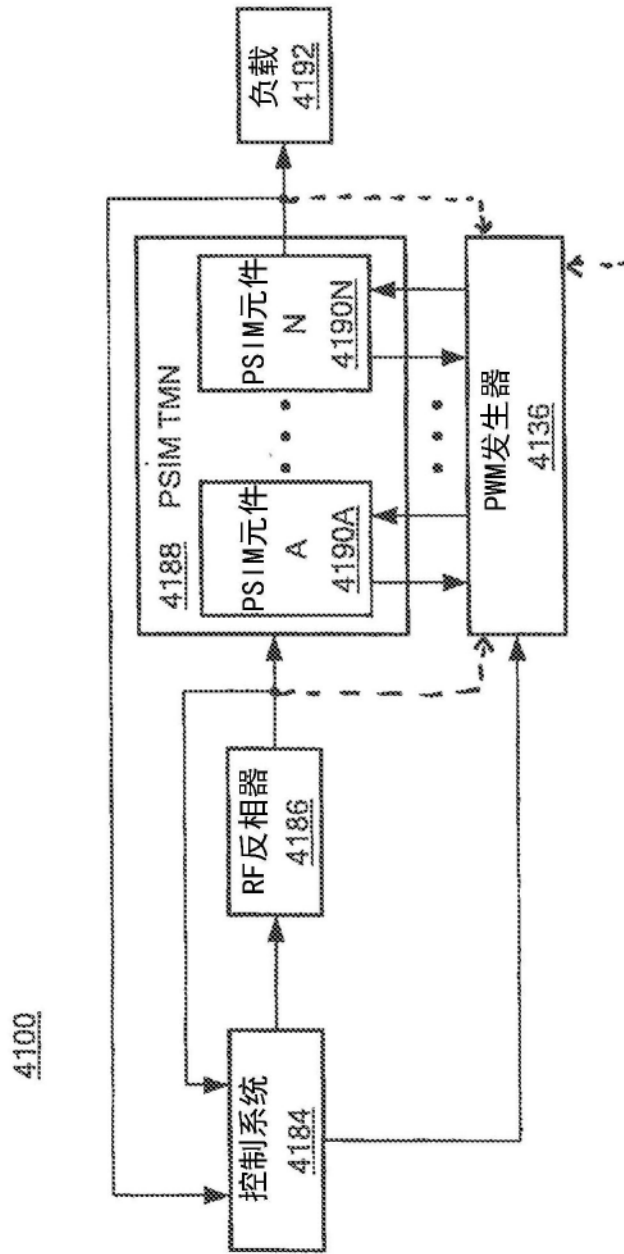


图41B

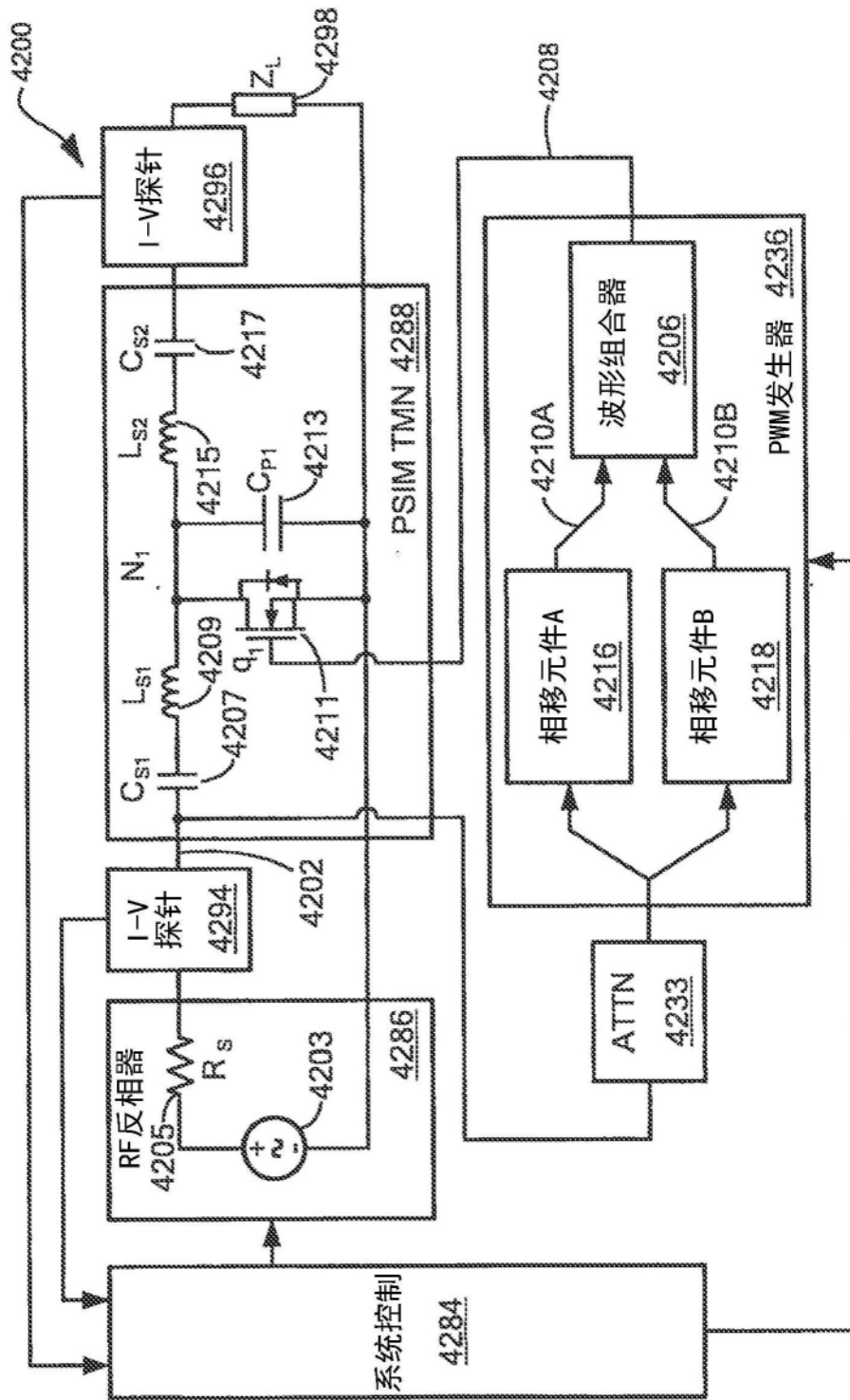


图42

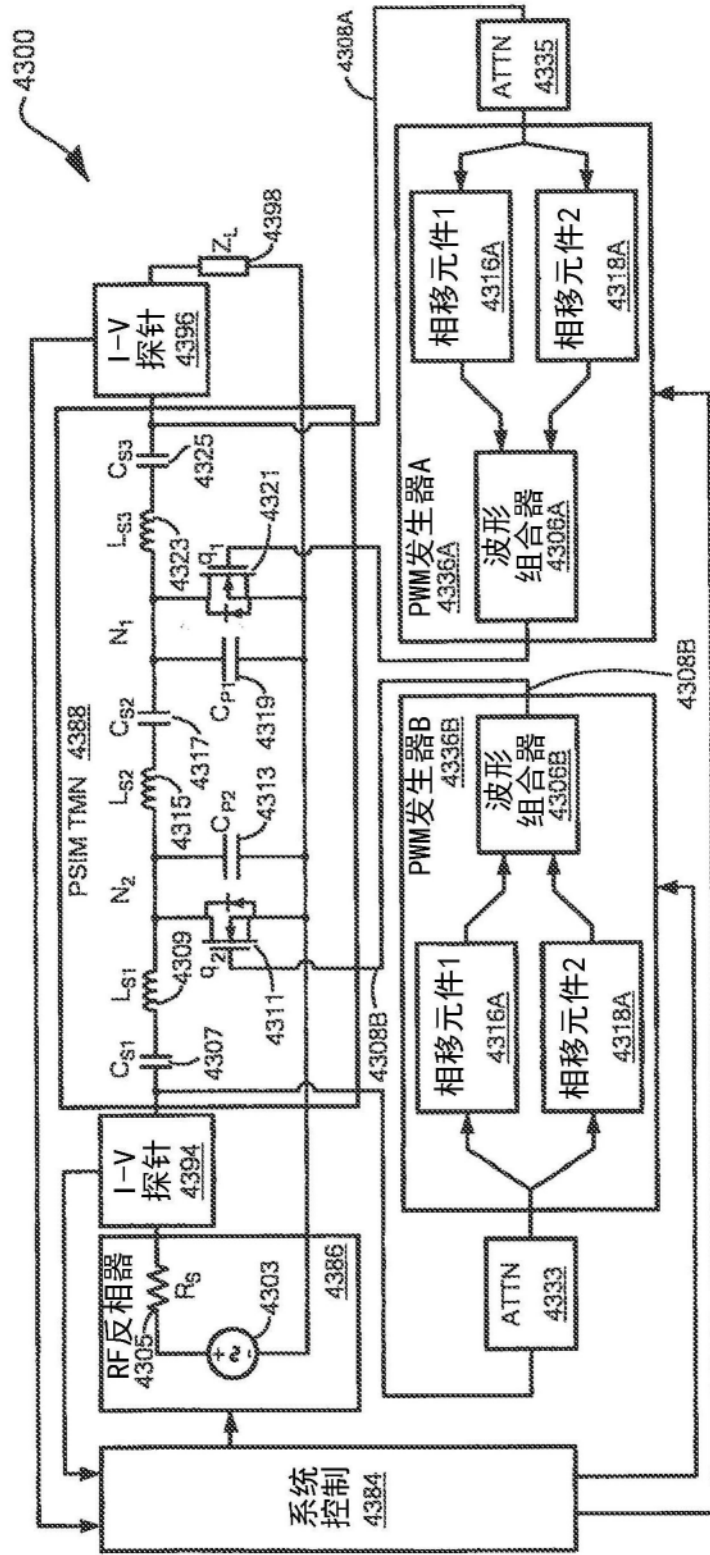


图43