

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 6 部門第 2 区分

【発行日】平成22年1月21日 (2010.1.21)

【公開番号】特開2007-179042(P2007-179042A)

【公開日】平成19年7月12日 (2007.7.12)

【年通号数】公開・登録公報2007-026

【出願番号】特願2006-325739(P2006-325739)

【国際特許分類】

G 0 9 G 3/30 (2006.01)

G 0 9 G 3/20 (2006.01)

G 0 9 F 9/30 (2006.01)

H 0 1 L 51/50 (2006.01)

H 0 5 B 33/14 (2006.01)

H 0 1 L 27/32 (2006.01)

【 F I 】

G 0 9 G 3/30 J

G 0 9 G 3/20 6 1 1 A

G 0 9 G 3/20 6 1 1 H

G 0 9 G 3/20 6 2 4 B

G 0 9 F 9/30 3 3 8

H 0 5 B 33/14 A

H 0 5 B 33/14 Z

G 0 9 G 3/20 6 4 2 A

G 0 9 G 3/20 6 4 1 D

G 0 9 F 9/30 3 6 5 Z

【手続補正書】

【提出日】平成21年11月30日 (2009.11.30)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

トランジスタと、保持容量と、第 1 のスイッチと、第 2 のスイッチと、第 3 のスイッチとを有し、

前記トランジスタのソース電極及びドレイン電極の一方は画素電極と電氣的に接続され、かつ当該ソース電極及びドレイン電極の一方は前記第 3 のスイッチを介して第 3 の配線と電氣的に接続され、

前記トランジスタのソース電極及びドレイン電極の他方は第 1 の配線と電氣的に接続され、

前記トランジスタのゲート電極は、前記第 2 のスイッチを介して第 2 の配線と電氣的に接続され、かつ当該ゲート電極は前記第 1 のスイッチを介して第 4 の配線と電氣的に接続され、

前記トランジスタのソース電極及びドレイン電極の一方は前記保持容量を介して前記トランジスタのゲート電極と電氣的に接続されていることを特徴とする半導体装置。

【請求項 2】

請求項 1 において、

前記第 3 の配線は、前行の第 1 のスイッチを制御する配線乃至第 3 のスイッチを制御する配線及び次行の第 1 のスイッチを制御する配線乃至第 3 のスイッチを制御する配線のいずれかであることを特徴とする半導体装置。

【請求項 3】

請求項 1 または 2 において、

前記第 1 のスイッチ乃至前記第 3 のスイッチはトランジスタであることを特徴とする半導体装置。

【請求項 4】

トランジスタと、保持容量と、第 1 のスイッチと、第 2 のスイッチと、第 3 のスイッチ、第 4 のスイッチとを有し、

前記トランジスタのソース電極及びドレイン電極の一方は画素電極と電氣的に接続され、かつ当該ソース電極及びドレイン電極の一方は前記第 3 のスイッチを介して第 3 の配線と電氣的に接続され、

前記トランジスタのソース電極及びドレイン電極の他方は第 1 の配線と電氣的に接続され、

前記トランジスタのゲート電極は、前記第 4 のスイッチ及び前記第 2 のスイッチを介して第 2 の配線と電氣的に接続され、かつ当該ゲート電極は前記第 4 のスイッチ及び前記第 1 のスイッチを介して第 4 の配線と電氣的に接続され、

前記トランジスタのソース電極及びドレイン電極の一方は前記保持容量及び前記第 4 のスイッチを介して前記トランジスタのゲート電極と電氣的に接続されていることを特徴とする半導体装置。

【請求項 5】

トランジスタと、保持容量と、第 1 のスイッチと、第 2 のスイッチと、第 3 のスイッチと、第 4 のスイッチとを有し、

前記トランジスタのソース電極及びドレイン電極の一方は画素電極と電氣的に接続され、かつ当該ソース電極及びドレイン電極の一方は前記第 3 のスイッチを介して第 3 の配線と電氣的に接続され、

前記トランジスタのソース電極及びドレイン電極の他方は第 1 の配線と電氣的に接続され、

前記トランジスタのゲート電極は、前記第 2 のスイッチを介して第 2 の配線と電氣的に接続され、かつ当該ゲート電極は前記第 4 のスイッチ及び前記第 1 のスイッチを介して第 4 の配線と電氣的に接続され、

前記トランジスタのソース電極及びドレイン電極の一方は前記保持容量及び前記第 4 のスイッチを介して前記トランジスタのゲート電極と電氣的に接続されていることを特徴とする半導体装置。

【請求項 6】

トランジスタと、保持容量と、第 1 のスイッチと、第 2 のスイッチと、第 3 のスイッチと、第 4 のスイッチとを有し、

前記トランジスタのソース電極及びドレイン電極の一方は画素電極と電氣的に接続され、かつ当該ソース電極及びドレイン電極の一方は前記第 3 のスイッチを介して第 3 の配線と電氣的に接続され、

前記トランジスタのソース電極及びドレイン電極の他方は前記第 4 のスイッチを介して第 1 の配線と電氣的に接続され、

前記トランジスタのゲート電極は、前記第 2 のスイッチを介して第 2 の配線と電氣的に接続され、かつ当該ゲート電極は前記第 1 のスイッチを介して第 4 の配線と電氣的に接続され、

前記トランジスタのソース電極及びドレイン電極の一方は前記保持容量を介して前記トランジスタのゲート電極と電氣的に接続されていることを特徴とする半導体装置。

【請求項 7】

トランジスタと、保持容量と、第 1 のスイッチと、第 2 のスイッチと、第 3 のスイッチと

、第 4 のスイッチとを有し、

前記トランジスタのソース電極及びドレイン電極の一方は前記第 4 のスイッチを介して画素電極と電氣的に接続され、かつ当該ソース電極及びドレイン電極の一方は前記第 4 のスイッチ及び前記第 3 のスイッチを介して第 3 の配線と電氣的に接続され、

前記トランジスタのソース電極及びドレイン電極の他方は第 1 の配線と電氣的に接続され、

前記トランジスタのゲート電極は、前記第 2 のスイッチを介して第 2 の配線と電氣的に接続され、かつ当該ゲート電極は前記第 1 のスイッチを介して第 4 の配線と電氣的に接続され、

前記トランジスタのソース電極及びドレイン電極の一方は前記第 4 のスイッチ及び前記保持容量を介して前記トランジスタのゲート電極と電氣的に接続されていることを特徴とする半導体装置。

【請求項 8】

請求項 4 乃至 7 のいずれか一項において、

前記第 3 の配線は、前記第 3 のスイッチを制御する配線と同一であることを特徴とする半導体装置。

【請求項 9】

請求項 4 乃至 7 のいずれか一項において、

前記第 3 の配線は、前行の第 1 のスイッチを制御する配線乃至第 4 のスイッチを制御する配線及び次行の第 1 のスイッチを制御する配線乃至第 4 のスイッチを制御する配線のいずれかであることを特徴とする半導体装置。

【請求項 10】

請求項 4 乃至 9 のいずれか一項において、

前記第 1 のスイッチ乃至前記第 4 のスイッチはトランジスタであることを特徴とする半導体装置。

【請求項 11】

請求項 4 乃至 9 のいずれか一項において、

前記トランジスタのチャンネル長は、前記トランジスタのチャンネル幅よりも大きいことを特徴とする半導体装置。

【請求項 12】

請求項 4 乃至 9 のいずれか一項において、

前記トランジスタのチャンネル長は、10 μm 以上 50 μm 以下であることを特徴とする半導体装置。

【請求項 13】

請求項 4 乃至 9 のいずれか一項において、

前記トランジスタのチャンネル長は、15 μm 以上 40 μm 以下であることを特徴とする半導体装置。

【請求項 14】

請求項 4 乃至 9 のいずれか一項において、

前記トランジスタは、薄膜トランジスタであることを特徴とする半導体装置。

【請求項 15】

請求項 4 乃至 9、及び 14 のいずれか一項において、

前記トランジスタは、Nチャネル型トランジスタであることを特徴とする半導体装置。

【請求項 16】

請求項 4 乃至 9、14 及び 15 のいずれか一項において、

前記トランジスタの半導体層は、非結晶性半導体膜からなることを特徴する半導体装置。

【請求項 17】

請求項 4 乃至 9、及び 14 乃至 16 のいずれか一項において、

前記トランジスタの半導体層は、アモルファスシリコンからなることを特徴する半導体装置。

【請求項 18】

請求項 4 乃至 9、14 及び 15 のいずれか一項において、
前記トランジスタの半導体層は、結晶性半導体膜からなることを特徴する半導体装置。

【請求項 19】

請求項 4 乃至 9、及び 14 乃至 18 のいずれか一項において、
前記第 2 の配線に供給される電位は前記第 3 の配線に供給される電位よりも高い電位であり、その差分は前記トランジスタのしきい値電圧分より大きいことを特徴とする半導体装置。

【請求項 20】

請求項 4 乃至 9、及び 14 のいずれか一項において、
前記トランジスタは、Pチャネル型トランジスタであることを特徴とする半導体装置。

【請求項 21】

請求項 4 乃至 9、14 及び 20 のいずれか一項において、
前記第 2 の配線に供給される電位は前記第 3 の配線に供給される電位よりも低い電位であり、その差分は前記トランジスタのしきい値電圧の絶対値分より大きいことを特徴とする半導体装置。

【請求項 22】

ソース電極及びドレイン電極の一方が第 1 の配線に電氣的に接続され、ソース電極及びドレイン電極の他方が第 3 の配線に電氣的に接続され、ゲート電極が第 2 の配線及び第 4 の配線に電氣的に接続されるトランジスタと、
前記トランジスタのゲートソース間電圧を保持する保持容量と、
前記第 2 の配線に供給される第 1 の電位及び前記第 3 の配線に供給される第 2 の電位を前記保持容量に印加することにより、前記保持容量に第 1 の電圧を保持させる手段と、
前記保持容量の電圧を第 2 の電圧まで放電させる手段と、
前記第 1 の電位に第 3 の電圧を加算した電位を前記第 4 の配線より前記保持容量に印加し、前記第 2 の電圧と第 4 の電圧とを加算した第 5 の電圧を前記保持容量に保持させる手段と、
前記第 5 の電圧に応じた前記トランジスタに設定された電流を負荷に供給する手段とを有することを特徴とする半導体装置。

【請求項 23】

ソース電極及びドレイン電極の一方が第 1 の配線に電氣的に接続され、ソース電極及びドレイン電極の他方が第 3 の配線に電氣的に接続され、ゲート電極が第 2 の配線及び第 4 の配線に電氣的に接続されるトランジスタと、
前記トランジスタのゲートソース間電圧を保持する保持容量と、
前記第 2 の配線に供給される第 1 の電位及び前記第 3 の配線に供給される第 2 の電位を前記保持容量に印加することにより、前記保持容量に第 1 の電圧を保持させる手段と、
前記保持容量の電圧を前記トランジスタのしきい値電圧まで放電させる手段と、
前記第 1 の電位に第 2 の電圧を加算した電位を前記第 4 の配線より前記保持容量に印加し、前記トランジスタのしきい値電圧と第 3 の電圧とを加算した第 4 の電圧を前記保持容量に保持させる手段と、
前記第 4 の電圧に応じた前記トランジスタに設定された電流を負荷に供給する手段とを有することを特徴とする半導体装置。

【請求項 24】

請求項 22 または 23 において、
前記トランジスタは、Nチャネル型トランジスタであり、
前記第 1 の電位は前記第 2 の電位よりも高い電位であり、その差分は前記トランジスタのしきい値電圧分より大きいことを特徴とする半導体装置。

【請求項 25】

請求項 22 または 23 において、
前記トランジスタは、Pチャネル型トランジスタであり、

前記第 1 の電位は前記第 2 の電位より低い電位であり、その差分は前記トランジスタのしきい値電圧の絶対値分より大きいことを特徴とする半導体装置。

【請求項 26】

請求項 22 乃至 25 のいずれか一項において、
前記負荷は発光素子であることを特徴とする半導体装置。

【請求項 27】

請求項 1 乃至 26 のいずれか一項において、
前記保持容量は容量素子であることを特徴とする半導体装置。

【請求項 28】

トランジスタと、第 1 のスイッチと、第 2 のスイッチと、第 1 の配線と、第 2 の配線とを含む画素を有し、
前記トランジスタのソース電極及びドレイン電極の一方は画素電極及び前記第 2 のスイッチに電氣的に接続され、
前記トランジスタのソース電極及びドレイン電極の他方は前記第 1 の配線に電氣的に接続され、
前記トランジスタのゲート電極は前記第 1 のスイッチを介して前記第 2 の配線に電氣的に接続され、
前記トランジスタのゲート電極には、前記画素の階調に従った信号が入力されることを特徴とする半導体装置。

【請求項 29】

請求項 1 乃至 28 のいずれか一項に記載の半導体装置を有する ことを特徴とする表示装置。

【請求項 30】

請求項 29 に記載の表示装置を表示部に有することを特徴とする電子機器。