

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成23年5月26日(2011.5.26)

【公開番号】特開2009-135419(P2009-135419A)

【公開日】平成21年6月18日(2009.6.18)

【年通号数】公開・登録公報2009-024

【出願番号】特願2008-219523(P2008-219523)

【国際特許分類】

H 01 L 27/092 (2006.01)

H 01 L 21/8238 (2006.01)

H 01 L 29/78 (2006.01)

H 01 L 29/423 (2006.01)

H 01 L 29/49 (2006.01)

H 01 L 21/28 (2006.01)

【F I】

H 01 L 27/08 3 2 1 D

H 01 L 29/78 3 0 1 G

H 01 L 29/58 G

H 01 L 21/28 3 0 1 R

H 01 L 21/28 3 0 1 S

【手続補正書】

【提出日】平成23年4月11日(2011.4.11)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

半導体基板上に形成されたnチャネル型電界効果トランジスタ及びpチャネル型電界効果トランジスタを有する半導体装置であって、

前記nチャネル型電界効果トランジスタ及び前記pチャネル型電界効果トランジスタのうちの一方のトランジスタのゲート電極は、ゲート絶縁膜と接する金属含有層と、前記金属含有層の上に形成された第1のシリコン含有層とを含み、

前記nチャネル型電界効果トランジスタ及び前記pチャネル型電界効果トランジスタのうちの他方のトランジスタのゲート電極は、ゲート絶縁膜と接する第2のシリコン含有層と、前記第2のシリコン含有層の上に形成された第3のシリコン含有層とを含み、

前記第1のシリコン含有層と前記第3のシリコン含有層とは同一のシリコン含有材料膜から形成されていることを特徴とする半導体装置。

【請求項2】

請求項1に記載の半導体装置において、

前記第2のシリコン含有層及び第3のシリコン含有層の全体がシリサイド層であることを特徴とする半導体装置。

【請求項3】

半導体基板上に形成されたnチャネル型電界効果トランジスタ及びpチャネル型電界効果トランジスタを有する半導体装置であって、

前記nチャネル型電界効果トランジスタ及び前記pチャネル型電界効果トランジスタのうちの一方のトランジスタのゲート電極は、ゲート絶縁膜と接する金属含有層と、前記金

属含有層の上に形成された第1の導電性酸化物層と、前記第1の導電性酸化物層の上に形成された第1のシリコン含有層とを含み、

前記nチャネル型電界効果トランジスタ及び前記pチャネル型電界効果トランジスタのうちの他方のトランジスタのゲート電極は、ゲート絶縁膜と接する第2のシリコン含有層と、前記第2のシリコン含有層の上に形成された第2の導電性酸化物層と、前記第2の導電性酸化物層の上に形成された第3のシリコン含有層とを含み、

前記第1のシリコン含有層と前記第3のシリコン含有層とは同一のシリコン含有材料膜から形成されていることを特徴とする半導体装置。

【請求項4】

請求項3に記載の半導体装置において、

前記第1の導電性酸化物層及び前記第2の導電性酸化物層は、Ir及びRuのうちの少なくとも1つを含む酸化物からなることを特徴とする半導体装置。

【請求項5】

半導体基板上に形成されたnチャネル型電界効果トランジスタ及びpチャネル型電界効果トランジスタを有する半導体装置であって、

前記nチャネル型電界効果トランジスタ及び前記pチャネル型電界効果トランジスタのうちの一方のトランジスタのゲート電極は、ゲート絶縁膜と接する金属含有層と、前記金属含有層の上に形成された第1のシリコン含有層とを含み、

前記nチャネル型電界効果トランジスタ及び前記pチャネル型電界効果トランジスタのうちの他方のトランジスタのゲート電極は、ゲート絶縁膜と接する第2のシリコン含有層と、前記第2のシリコン含有層の上に形成された導電性酸化物層と、前記導電性酸化物層の上に形成された他の金属含有層と、前記他の金属含有層の上に形成された第3のシリコン含有層とを含み、

前記金属含有層と前記他の金属含有層とは同一の金属含有膜から形成されており、

前記第1のシリコン含有層と前記第3のシリコン含有層とは同一のシリコン含有材料膜から形成されていることを特徴とする半導体装置。

【請求項6】

請求項5に記載の半導体装置において、

前記金属含有層と前記第1のシリコン含有層との積層構造の側面には第1のオフセットスペーサが形成されており、

前記第2のシリコン含有層と前記導電性酸化物層との積層構造の側面には第2のオフセットスペーサが形成されており、

前記第1のオフセットスペーサは第1のオフセット膜及びその外側に形成された第2のオフセット膜の積層膜からなり、

前記第2のオフセットスペーサは前記第2のオフセット膜の単層膜からなることを特徴とする半導体装置。

【請求項7】

請求項6に記載の半導体装置において、

前記第2のオフセットスペーサは、前記他の金属含有層と前記第3のシリコン含有層との積層構造の側面においては前記第1のオフセット膜及び前記第2のオフセット膜の積層膜からなることを特徴とする半導体装置。

【請求項8】

請求項7に記載の半導体装置において、

前記第2のシリコン含有層と前記導電性酸化物層との積層構造の幅は、前記他の金属含有層と前記第3のシリコン含有層との積層構造の幅よりも大きく、

前記第2のシリコン含有層と前記導電性酸化物層との積層構造の側面における前記第2のオフセットスペーサの幅は、前記他の金属含有層と前記第3のシリコン含有層との積層構造の側面における前記第2のオフセットスペーサの幅よりも小さいことを特徴とする半導体装置。

【請求項9】

請求項 1、3～8のいずれか1項に記載の半導体装置において、前記第1のシリコン含有層及び前記第3のシリコン含有層のそれぞれの少なくとも上部は、Ni、Co、Ti、W及びPtのうちの少なくとも1つを含むシリサイド層であることを特徴とする半導体装置。

【請求項 10】

請求項 1、3～9のいずれか1項に記載の半導体装置において、前記第2のシリコン含有層は、ポリシリコン、アモルファスシリコン又はシリコンゲルマニウムに、P(磷)、As(砒素)、B(ホウ素)、In(インジウム)、N(窒素)、C(炭素)及びF(フッ素)のうちから選ばれた少なくとも1つの不純物をドーピングした材料からなることを特徴とする半導体装置。

【請求項 11】

半導体基板上に形成されたnチャネル型電界効果トランジスタ及びpチャネル型電界効果トランジスタを有する半導体装置であって、

前記nチャネル型電界効果トランジスタ及び前記pチャネル型電界効果トランジスタのうちの一方のトランジスタのゲート電極は、ゲート絶縁膜と接する金属含有層と、前記金属含有層の上に形成された導電性酸化物層と、前記導電性酸化物層の上に形成されたシリコン含有層とを含み、

前記nチャネル型電界効果トランジスタ及び前記pチャネル型電界効果トランジスタのうちの他方のトランジスタのゲート電極は、ゲート絶縁膜と接する他のシリコン含有層を含み、

前記シリコン含有層と前記他のシリコン含有層とは同一のシリコン含有材料膜から形成されていることを特徴とする半導体装置。

【請求項 12】

請求項 1 1 に記載の半導体装置において、前記他のシリコン含有層の全体がシリサイド層であることを特徴とする半導体装置。

【請求項 13】

請求項 1 1 に記載の半導体装置において、前記シリコン含有層及び前記他のシリコン含有層のそれぞれの少なくとも上部は、Ni、Co、Ti、W及びPtのうちの少なくとも1つを含むシリサイド層であることを特徴とする半導体装置。

【請求項 14】

請求項 1 1 ～ 1 3 のいずれか1項に記載の半導体装置において、前記金属含有層と前記導電性酸化物層との積層構造の側面には第1のオフセットスペーサが形成されており、

前記他のシリコン含有層の側面には第2のオフセットスペーサが形成されており、前記第2のオフセットスペーサは第1のオフセット膜及びその外側に形成された第2のオフセット膜の積層膜からなり、

前記第1のオフセットスペーサは前記第2のオフセット膜の単層膜からなることを特徴とする半導体装置。

【請求項 15】

請求項 1 4 に記載の半導体装置において、前記第1のオフセットスペーサは、前記シリコン含有層の側面においては前記第1のオフセット膜及び前記第2のオフセット膜の積層膜からなることを特徴とする半導体装置。

【請求項 16】

請求項 1 5 に記載の半導体装置において、前記金属含有層と前記導電性酸化物層との積層構造の幅は、前記シリコン含有層の幅よりも大きく、

前記金属含有層と前記導電性酸化物層との積層構造の側面における前記第1のオフセットスペーサの幅は、前記シリコン含有層の側面における前記第1のオフセットスペーサの幅よりも小さいことを特徴とする半導体装置。

【請求項 17】

請求項 6～8、14～16のいずれか1項に記載の半導体装置において、

前記第1のオフセット膜及び前記第2のオフセット膜はそれぞれ、シリコン酸化膜、シリコン窒化膜、シリコン炭化膜、シリコン酸化窒化膜又はシリコン酸化炭化膜であることを特徴とする半導体装置。

【請求項 18】

請求項 5～17のいずれか1項に記載の半導体装置において、

前記導電性酸化物層は、Ir及びRuのうちの少なくとも1つを含む酸化物からなることを特徴とする半導体装置。

【請求項 19】

請求項 1～18のいずれか1項に記載の半導体装置において、

前記金属含有層は、Ni、Pd、Pt、Co、Rh、Ru、Cu、Ag及びAuからなる金属群から選ばれた少なくとも1つの金属よりなる金属膜、又は前記金属群から選ばれた少なくとも1つの金属の珪化物若しくは炭化物からなる膜であることを特徴とする半導体装置。

【請求項 20】

請求項 1～18のいずれか1項に記載の半導体装置において、

前記金属含有層は、Ti、Zr、Hf、V、Nb、Ta、Cr、Mo及びWからなる金属群から選ばれた少なくとも1つの金属よりなる金属膜、又は前記金属群から選ばれた少なくとも1つの金属の窒化物、珪化物若しくは炭化物からなる膜であることを特徴とする半導体装置。

【請求項 21】

請求項 1～20のいずれか1項に記載の半導体装置において、

前記ゲート絶縁膜は、 SiO_2 膜、 HfO_2 膜、 HfAl_xO_y 膜、 HfSi_xO_y 膜若しくはこれらの膜に窒素を添加した膜からなる絶縁膜群から選ばれた1つの絶縁膜からなる単層膜、又は前記絶縁膜群から選ばれた少なくとも1つの絶縁膜を含む積層絶縁膜であることを特徴とする半導体装置。

【請求項 22】

請求項 1～4のいずれか1項に記載の半導体装置において、

前記金属含有層の厚さ及び前記第2のシリコン含有層の厚さは、前記金属含有層における金属M1と当該金属M1と同一又は異なる元素M2との間の結合を切断するためのエネルギーである結合解離エネルギーD(M1-M2)と、前記第2のシリコン含有層におけるシリコン結合を切断するためのエネルギーである結合解離エネルギーD(Si-Si)とに基づいて決定されていることを特徴とする半導体装置。

【請求項 23】

請求項 22に記載の半導体装置において、

前記結合解離エネルギーD(M1-M2)が前記結合解離エネルギーD(Si-Si)よりも大きい場合には、前記第2のシリコン含有層の厚さが前記金属含有層の厚さよりも大きく設定されており、

前記結合解離エネルギーD(M1-M2)が前記結合解離エネルギーD(Si-Si)よりも小さい場合には、前記第2のシリコン含有層の厚さが前記金属含有層の厚さよりも小さく設定されていることを特徴とする半導体装置。

【請求項 24】

請求項 22に記載の半導体装置において、

前記金属含有層はTi又はTaからなり、

前記第2のシリコン含有層はポリシリコンからなり、

前記第2のシリコン含有層の厚さは前記金属含有層の厚さよりも小さく設定されていることを特徴とする半導体装置。

【請求項 25】

請求項 22に記載の半導体装置において、

前記金属含有層はTiN、TiC、TiO、TaN、TaC又はTaOからなり、
前記第2のシリコン含有層はポリシリコンからなり、

前記第2のシリコン含有層の厚さは前記金属含有層の厚さよりも大きく設定されている
ことを特徴とする半導体装置。