

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4952069号
(P4952069)

(45) 発行日 平成24年6月13日(2012.6.13)

(24) 登録日 平成24年3月23日(2012.3.23)

(51) Int.Cl.		F I		
GO 1 P 15/12	(2006.01)	GO 1 P 15/12		D
GO 1 P 15/08	(2006.01)	GO 1 P 15/08		P
GO 1 P 15/18	(2006.01)	GO 1 P 15/00		K
HO 1 L 29/84	(2006.01)	HO 1 L 29/84		A

請求項の数 7 (全 19 頁)

(21) 出願番号	特願2006-154226 (P2006-154226)	(73) 特許権者	000002897
(22) 出願日	平成18年6月2日(2006.6.2)		大日本印刷株式会社
(65) 公開番号	特開2007-322298 (P2007-322298A)		東京都新宿区市谷加賀町一丁目1番1号
(43) 公開日	平成19年12月13日(2007.12.13)	(74) 代理人	100077849
審査請求日	平成21年4月10日(2009.4.10)		弁理士 須山 佐一
		(72) 発明者	森井 明雄
			東京都新宿区市谷加賀町一丁目1番1号
			大日本印刷株式会社内
		審査官	續山 浩二

最終頁に続く

(54) 【発明の名称】 加速度センサの製造方法

(57) 【特許請求の範囲】

【請求項1】

第1の半導体材料からなる第1の層，酸化物からなる第2の層，および第2の半導体材料からなり，かつ第1のゲッタリング層が形成されている第3の層が順に積層されてなる半導体基板の前記第1の層上に酸化膜を形成するステップと，

前記酸化膜に前記第1の層が露出する第1の開口を形成するステップと，

前記第1の開口により露出した第1の層の表面上の，後記第2の開口が形成され，かつ後記変位部および後記接続部に対応しない領域内に第2のゲッタリング層を形成するステップと，

前記半導体基板を熱処理して前記第1及び第2のゲッタリング層内に金属不純物を捕捉するステップと，

前記金属不純物を捕捉した前記第2のゲッタリング層を除去するステップと，

前記第1の層をエッチングして，第2の開口を有する固定部と，この第2の開口内に配置され，かつ前記固定部に対して変位する変位部と，前記固定部と前記変位部とを接続する接続部と，を有する第1の構造体を形成するステップと，

前記第3の層をエッチングして，前記変位部に接合される重量部と，前記重量部を囲んで配置され，かつ前記固定部に接合される台座と，を有する第2の構造体を形成するステップと，

を有することを特徴とする加速度センサの製造方法。

【請求項2】

10

20

不純物の拡散または打ち込みにより、ピエゾ抵抗素子として機能する拡散層を前記接続部に形成するステップ

をさらに有することを特徴とする請求項 1 記載の加速度センサの製造方法。

【請求項 3】

前記第 2 のゲッタリング層が、多結晶シリコンであることを特徴とする請求項 1 または 2 に記載の加速度センサの製造方法。

【請求項 4】

前記第 1 のゲッタリング層が、前記第 2 の半導体材料に不純物が含まれる不純物層であることを特徴とする請求項 1 乃至 3 のいずれか 1 項に記載の加速度センサの製造方法。

【請求項 5】

前記不純物がボロンであることを特徴とする請求項 4 記載の加速度センサの製造方法。

【請求項 6】

前記第 1 のゲッタリング層が、バルク微小欠陥 (B M D) 層であることを特徴とする請求項 1 乃至 5 のいずれか 1 項に記載の加速度センサの製造方法。

【請求項 7】

前記第 1 , 第 2 の半導体材料がいずれもシリコンであることを特徴とする請求項 1 乃至 6 のいずれか 1 項に記載の加速度センサの製造方法。

【発明の詳細な説明】

【技術分野】

【 0 0 0 1 】

本発明は、加速度を検出する加速度センサおよびその製造方法に関する。

【背景技術】

【 0 0 0 2 】

半導体からなるトランスデューサ構造体を用い、ピエゾ抵抗素子で撓みを検出することで、加速度を測定する加速度センサの技術が開示されている (特許文献 1 参照) 。

【特許文献 1】特開 2 0 0 3 - 3 2 9 7 0 2 号公報

【発明の開示】

【発明が解決しようとする課題】

【 0 0 0 3 】

ここで、ピエゾ抵抗素子は、例えば、シリコン単結晶基板等の基板に、P 型もしくは N 型の不純物ドープ領域を形成することによって作製できる。

しかしながら、この P N 接合の界面付近に重金属等の金属不純物を取り込まれると、接合リーク電流が増大してしまい、加速度の正確な検出が困難となる可能性があることが判った。

上記に鑑み、本発明は接合リーク電流の低減を図った加速度センサおよびその製造方法を提供することを目的とする。

【課題を解決するための手段】

【 0 0 0 4 】

本発明の一態様に係る加速度センサは、開口を有する固定部と、この開口内に配置され、かつ前記固定部に対して変位する変位部と、前記固定部と前記変位部とを接続する接続部と、を有し、かつ平板状の第 1 の半導体材料から一体的に構成される第 1 の構造体と、前記変位部に接合される重量部と、前記重量部を囲んで配置され、かつ前記固定部に接合される台座と、を有し、第 2 の半導体材料から構成され、ゲッタリング層を備え、かつ前記第 1 の構造体に積層して配置される第 2 の構造体と、前記接続部に配置されるピエゾ抵抗素子と、を具備することを特徴とする。

【 0 0 0 5 】

本発明の一態様に係る加速度センサの製造方法は、第 1 の半導体材料からなる第 1 の層、酸化物からなる第 2 の層、および第 2 の半導体材料からなり、かつ第 1 のゲッタリング層が形成されている第 3 の層が順に積層されてなる半導体基板の前記第 1 の層上に酸化膜を形成するステップと、前記酸化膜に前記第 1 の層が露出する第 1 の開口を形成するステ

10

20

30

40

50

ップと、前記第1の開口により露出した第1の層の表面上に第2のゲッタリング層を形成するステップと、前記半導体基板を熱処理して前記第1及び第2のゲッタリング層内に金属不純物を捕捉するステップと、を有することを特徴とする。

【発明の効果】

【0006】

本発明によれば、接合リーク電流の低減を図った加速度センサおよびその製造方法を提供できる。

【発明を実施するための最良の形態】

【0007】

以下、図面を参照して、本発明の実施の形態を詳細に説明する。

10

図1は本発明の一実施形態に係る加速度センサ100を表す斜視図である。また、図2は加速度センサ100を分解した状態を表す分解斜視図である。図3は、加速度センサ100の接続部(梁)上の配線を上面から見た状態を表す上面図である。図4は、加速度センサ100を図3のA-Aに沿って切断した状態を表す一部断面図である。なお、見やすさおよび図4との対応関係を考慮し、図1～図3において配線の図示を限定している。

【0008】

加速度センサ100は、互いに積層して配置される第1の構造体110、接合部120、第2の構造体130、および基体140を有する。なお、図2では、見やすさのために、接合部120の記載を省略している。

第1の構造体110、接合部120、第2の構造体130、基体140は、その外周が例えば、1mmの辺の略正形状であり、これらの高さはそれぞれ、例えば、3～12μm、0.5～3μm、600～725μm、600μmである。

20

第1の構造体110、接合部120、第2の構造体130はそれぞれ、シリコン、酸化シリコン、第1のゲッタリング層135が形成されたシリコンから構成可能であり、シリコン/酸化シリコン/第1のゲッタリング層135が形成されたシリコンの3層構造をなすSOI(Silicon On Insulator)基板を用いて製造可能である。また、基体140は、例えば、ガラス材料で構成できる。

【0009】

第1の構造体110は、外形が略正形状であり、固定部111、変位部112、接続部113から構成され、その上に配線構造150が配置される。第1の構造体110は、半導体材料の膜をエッチングして開口部115を形成することで、作成できる。

30

【0010】

固定部111は、外周、内周(開口)が共に略正形状の枠形状の基板である。固定部111は、後述の台座131と形状が対応し、かつ接合部120によって台座131と接合される。

変位部112は、外周が略正形状の基板であり、固定部111の開口の中央近傍に配置される。

接続部(梁)113は略長方形の基板であり、固定部111と変位部112とを4方向(X正方向、X負方向、Y正方向、Y負方向)で接続する。

【0011】

40

接続部113は、撓みが可能な梁として機能する。接続部113が撓むことで、変位部112が固定部111に対して変位可能である。具体的には、変位部112が固定部111に対して、Z正方向、Z負方向に直線的に変位する。また、変位部112は、固定部111に対してX軸およびY軸を回転軸とする正負の回転が可能である。即ち、ここでいう「変位」には、移動および回転(Z軸方向での移動、X、Y軸での回転)の双方を含めることができる。

【0012】

変位部112の変位(移動および回転)を検知することで、X、Y、Zの3軸方向の加速度を測定することができる。

接続部113上に、12個のピエゾ抵抗素子R(Rx1～Rx4、Ry1～Ry4、R

50

z 1 ~ R z 4) が配置されている。この piezo 抵抗素子 R は、抵抗の変化として接続部 1 1 3 の撓み (あるいは、歪み)、ひいては変位部 1 1 2 の変位を検出するためのものである。なお、この詳細は後述する。

【 0 0 1 3 】

第 1 の構造体 1 1 0 上に配線構造 1 5 0 が配置される。

配線構造 1 5 0 は、絶縁層 1 5 1、配線層 1 5 2、保護層 1 5 3 の層構造をなす。

絶縁層 1 5 1 は、第 1 の構造体 1 1 0 と配線層 1 5 2 とを分離するための層である。絶縁層 1 5 1 には、piezo 抵抗素子 R と配線層 1 5 2 とを電氣的に接続するためのコンタクトホール (開口) 1 5 4 が形成される。このコンタクトホール 1 5 4 には、層間接続導体 1 5 5 が配置される。

10

【 0 0 1 4 】

配線層 1 5 2 には、配線 1 5 6、およびボンディングパッド 1 5 7 のパターンが配置される。配線 1 5 6 は、層間接続導体 1 5 5 を介して、piezo 抵抗素子 R とボンディングパッド 1 5 7 とを電氣的に接続する。

ボンディングパッド 1 5 7 は、加速度センサ 1 0 0 と外部回路とを例えば、ワイヤボンディングで接続するための接続端子である。

層間接続導体 1 5 5、配線 1 5 6、およびボンディングパッド 1 5 7 は、同一の材料、例えば、Nd を含有する Al からなる。これらが同一の材料からなるのは、この材料を堆積してパターニングすることで、形成されるためである。

【 0 0 1 5 】

この材料を Nd 含有 Al としているのは、層間接続導体 1 5 5、配線 1 5 6 にヒロックが発生することを防止するためである。後述のように、piezo 抵抗素子 R と層間接続導体 1 5 5 とをオーム性接触 (オミックコンタクト) させるため、層間接続導体 1 5 5 がアニール (加熱処理) される。このアニールによって層間接続導体 1 5 5、配線 1 5 6 にヒロックが発生し、piezo 抵抗素子 R とボンディングパッド 1 5 7 間の電氣的接続が不良となるおそれがある。第 1、第 2 の構造体 1 1 0、1 3 0 の作成時に、配線 1 5 6 のヒロックが原因で配線 1 5 6 に断線等の欠陥が生じる可能性がある。

20

Al に Nd を含有させることで (1.5 ~ 10 at %)、層間接続導体 1 5 5、配線 1 5 6 へのヒロックの発生を防止し、接続信頼性を向上できる。

【 0 0 1 6 】

保護層 1 5 3 は、配線層 1 5 2 を外界から保護するための一種の絶縁層である。ボンディングパッド 1 5 7 と対応して、保護層 1 5 3 にパッド開口 1 5 8 が形成される。外部回路等とボンディングパッド 1 5 7 との接続のためである。

30

【 0 0 1 7 】

第 2 の構造体 1 3 0 は、外形が略正方形であり、台座 1 3 1 および重量部 1 3 2 (1 3 2 a ~ 1 3 2 e)、突出部 1 3 4 から構成され、第 1 のゲッタリング層 1 3 5 を備えている。第 2 の構造体 1 3 0 は、半導体材料の基板をエッチングして開口部 1 3 3 を形成することで、作成可能である。なお、台座 1 3 1 と、重量部 1 3 2 とは、互いに高さがほぼ等しく、また開口部 1 3 3 によって分離され、相対的に移動可能である。

【 0 0 1 8 】

台座 1 3 1 は、外周、内周 (開口部 1 3 3) が共に略正方形の枠形状の基板である。台座 1 3 1 は固定部 1 1 1 と対応した形状を有し、接合部 1 2 0 によって固定部 1 1 1 に接続される。

40

重量部 1 3 2 は、質量を有し、加速度によって力を受ける重錘、あるいは作用体として機能する。即ち、加速度が印加されると、重量部 1 3 2 の重心に力が作用する。

重量部 1 3 2 は、略直方体形状の重量部 1 3 2 a ~ 1 3 2 e に区分される。中心に配置された重量部 1 3 2 a に 4 方向から重量部 1 3 2 b ~ 1 3 2 e が接続され、全体として一体的に変位 (移動、回転) が可能となっている。即ち、重量部 1 3 2 a は、重量部 1 3 2 b ~ 1 3 2 e を接続する接続部として機能する。

【 0 0 1 9 】

50

重量部 1 3 2 a は、変位部 1 1 2 と対応する略正方形の断面形状を有し、接合部 1 2 0 によって変位部 1 1 2 と接合される。この結果、重量部 1 3 2 に加わった加速度に応じて変位部 1 1 2 が変位し、その結果、加速度の測定が可能となる。

【 0 0 2 0 】

重量部 1 3 2 b ~ 1 3 2 e はそれぞれ、第 1 の構造体 1 1 0 の開口部 1 1 5 に対応して配置される。重量部 1 3 2 が変位したときに重量部 1 3 2 b ~ 1 3 2 e が接続部 1 1 3 に接触しないようにするためである（重量部 1 3 2 b ~ 1 3 2 e が接続部 1 1 3 に接触すると、加速度の検出が阻害される）。

【 0 0 2 1 】

重量部 1 3 2 a ~ 1 3 2 e によって、重量部 1 3 2 を構成しているのは、加速度センサ 1 0 0 の小型化と高感度化の両立を図るためである。加速度センサ 1 0 0 を小型化（小容量化）すると、重量部 1 3 2 の容量も小さくなり、その質量が小さくなることから、加速度に対する感度も低下する。接続部 1 1 3 の撓みを阻害しないように重量部 1 3 2 b ~ 1 3 2 e を分散配置することで、重量部 1 3 2 の質量を確保している。この結果、加速度センサ 1 0 0 の小型化と高感度化の両立が図られる。

10

【 0 0 2 2 】

突出部 1 3 4 は、重量部 1 3 2 と基体 1 4 0 との間に間隙（ギャップ）を確保し、重量部 1 3 2 の変位を可能にするためのものである。

突出部 1 3 4 は、台座 1 3 1 と一体的に構成され、外周、内周が共に略正方形の枠形状の基板である。突出部 1 3 4 の外周は、台座 1 3 1 の外周と一致し、突出部 1 3 4 の内周は、台座 1 3 1 の内周より大きい。

20

【 0 0 2 3 】

第 1 のゲッターリング層 1 3 5 は、第 2 の構造体 1 3 0 に存在する重金属等の金属不純物を捕捉する層である。第 1 のゲッターリング層 1 3 5 は、第 2 の構造体 1 3 0 中の一部に形成されていても、第 2 の構造体 1 3 0 の全体に形成されていてもよいが、ゲッターリング能力の向上の観点から第 2 の構造体 1 3 0 の全体に形成されていることが好ましい。本実施の形態では、第 1 のゲッターリング層 1 3 5 は第 2 の構造体 1 3 0 の全体に形成されている。

【 0 0 2 4 】

piezo抵抗素子 R と第一の構造体 1 1 0 を構成するシリコンとの P N 接合の界面付近に F e、C u 等の不純物重金属が取り込まれると、接合リーク電流が増大してしまい、加速度の正確な検出が困難となる可能性がある。そのため、第 1 のゲッターリング層 1 3 5 は、主に加速度センサ 1 0 0 の裏面から piezo抵抗素子 R の近傍への重金属汚染を防止し、リーク電流の低減を図ることができる。特に、C u は、高速拡散種であり、加速度センサ 1 0 0 の裏面から接合部 1 2 0 等の S i O₂ 層を通り抜けて piezo抵抗素子 R の近傍まで拡散することが十分可能なので、第 1 のゲッターリング層 1 3 5 による除去が有効である。

30

なお、後述する第 2 のゲッターリング層 1 5 は、主に加速度センサ 1 0 0 の表（おもて）面から piezo抵抗素子 R の近傍への重金属汚染を防止することができる。

【 0 0 2 5 】

第 1 のゲッターリング層 1 3 5 としては、例えば、シリコンに不純物が含まれる不純物層、バルク微小欠陥（BMD）層、第 2 の構造体 1 3 0 の裏面の機械的研磨によるダメージ層、第 2 の構造体 1 3 0 の裏面に形成される多結晶シリコン膜等が挙げられるが、不純物層、バルク微小欠陥（BMD）層が好ましい。後述するように、第 2 の構造体 1 3 0 の裏面に位置する突出部 1 3 4 は、基体 1 4 0 と接合されるため、接合部分が平坦である必要があるからである。

40

【 0 0 2 6 】

第 1 のゲッターリング層 1 3 5 を構成する、シリコンに含まれる不純物としては、例えば、ボロン、リン等を挙げることができる。

不純物がボロンの場合には、第 1 のゲッターリング層 1 3 5 の抵抗率は、0 . 0 0 1 ・ c m 以上 0 . 1 ・ c m 以下が好ましく、0 . 0 0 1 ・ c m 以上 0 . 0 1 ・ c m 以下

50

がさらに好ましい。抵抗率が $0.001 \cdot \text{cm}$ 未満であると、ボロンの添加量が多くなり単結晶化が困難になるおそれがあり、抵抗率が $0.1 \cdot \text{cm}$ を越えると、ゲッターリング能力が不十分になるおそれがある。本実施の形態では、第1のゲッターリング層135として、高濃度のボロンを含み、抵抗率が $0.001 \sim 0.01 \cdot \text{cm}$ のものを使用した。

【0027】

バルク微小欠陥(BMD: Bulk Microdefect)は、シリコン単結晶中に含まれる格子間酸素が析出して、発生する欠陥であり、バルク微小欠陥(BMD)層は、重金属等の金属不純物をゲッターリングするゲッターリング層として機能する。BMD密度は、 $5 \times 10^8 \text{ cm}^{-3}$ 以上 $5 \times 10^{10} \text{ cm}^{-3}$ 以下であることが好ましい。BMD密度が $5 \times 10^8 \text{ cm}^{-3}$ 未満であると、ゲッターリング能力が不十分になるおそれがあり、BMD密度が $5 \times 10^{10} \text{ cm}^{-3}$ を超えると、BMDの周辺での転位の成長が顕著となり、機械的強度が劣化するおそれがある。なお、BMD層は、例えば、650~700の熱処理によって、酸素の析出核を形成した後に、1000~1100で熱処理し、酸素を析出させることにより得ることができる。

10

【0028】

本明細書中において、ゲッターリング層とは、重金属等の金属不純物を捕捉する層をいい、半導体ウェーハの活性領域(具体的にはピエゾ抵抗素子Rの近傍)が重金属等の不純物によって汚染されることを防止することができる。ゲッターリング層は、連続的に形成してもよく、離散的に形成してもよい。

20

また、Fe、Cu、Ni等の重金属等の金属不純物の汚染源としては、例えば、クリーンルーム内のダスト、化学薬品、レジスト、微細加工で発生する微粒子等が挙げられる。

【0029】

接合部120は、既述のように、第1、第2の構造体110、130を接続するものである。接合部120は、固定部111と台座131を接続する接合部121と、変位部112と重量部132aを接続する接合部122に区分される。接合部120は、これ以外の部分では、第1、第2の構造体110、130を接続していない。接続部113の撓み、および重量部132b~132eの変位を可能とするためである。

なお、接合部121、122は、シリコン酸化膜をエッチングすることで構成可能である。

30

【0030】

基体140は、第2の構造体130の突出部134と接合され、第1、第2の構造体110、130を支持するためのものであり、その上面に接合防止層141が配置される。

基体140は、例えば、ガラス材料からなり、略直方体の外形を有する。

基体140と突出部134は、例えば、陽極接合によって接続される。基体140と突出部134とを接触させて加熱した状態で、これらの間に電圧を印加することで、接合がなされる。

【0031】

接合防止層141は、重量部132と基体140との接合を防止するためのものである。前述の陽極接合の際に、基体140に重量部132が接触することで、これらが接合され、加速度センサ100が動作不良となる可能性がある。

40

突出部134の下面に対応する領域には、接合防止層141が配置されない。接合防止層141の構成材料として、例えば、Crを用いることができる。

【0032】

(加速度センサ100の動作)

加速度センサ100による加速度の検出の原理を説明する。既述のように、接続部113には、合計12個のピエゾ抵抗素子 $R_x1 \sim R_x4$ 、 $R_y1 \sim R_y4$ 、 $R_z1 \sim R_z4$ が配置されている。

これら各ピエゾ抵抗素子は、シリコンからなる接続部113の上面付近に形成されたP型もしくはN型の不純物ドーピング領域(拡散層116)によって構成できる。

50

【 0 0 3 3 】

3組の piezo 抵抗素子 $R_{x1} \sim R_{x4}$ 、 $R_{y1} \sim R_{y4}$ 、 $R_{z1} \sim R_{z4}$ が、接続部 113 上の X 軸方向、Y 軸方向、X 軸方向に一直線に並ぶように配置される。

なお、piezo 抵抗素子 $R_{x1} \sim R_{x4}$ 、 $R_{z1} \sim R_{z4}$ は、接続部 113 によって配置が異なる。これは piezo 抵抗素子 R による接続部 113 の撓みの検出をより高精度化するためである。

【 0 0 3 4 】

3組の piezo 抵抗素子 $R_{x1} \sim R_{x4}$ 、 $R_{y1} \sim R_{y4}$ 、 $R_{z1} \sim R_{z4}$ はそれぞれ、重量部 132 の X、Y、Z 軸方向成分の変位を検出する X、Y、Z 軸方向成分変位検出部として機能する。なお、4つの piezo 抵抗素子 $R_{z1} \sim R_{z4}$ は、必ずしも X 軸方向に配置する必要はなく、Y 軸方向に配置してもよい。

【 0 0 3 5 】

piezo 抵抗素子 R の伸び (+)、縮み (-) の組み合わせと、その伸び縮みの量それぞれから、加速度の方向および量を検出することができる。piezo 抵抗素子 R の伸び、縮みは、piezo 抵抗素子 R の抵抗の変化として検出できる。

例えば、接続部 113 の構成材料の結晶面指数が {100} で、piezo 抵抗素子 R の長手方向での結晶方向が $\langle 110 \rangle$ の場合を考える。ここで、各 piezo 抵抗素子 R がシリコンへの P 型不純物ドーピングによって構成されているとする。このときには、piezo 抵抗素子 R の長手方向での抵抗値は、伸び方向の応力が作用したときには増加し、縮み方向の応力が作用した場合には減少する。

なお、piezo 抵抗素子 R をシリコンへの N 型不純物ドーピングによって構成した場合には、抵抗値の増減が逆になる。

【 0 0 3 6 】

図 5A ~ 図 5C はそれぞれ、piezo 抵抗素子 R の抵抗から X、Y、Z の軸方向それぞれでの加速度を検出するための検出回路の構成例を示す回路図である。この検出回路では、X、Y、Z の軸方向の加速度成分をそれぞれを検出するために、4組の piezo 抵抗素子からなるブリッジ回路を構成し、そのブリッジ電圧を検出している。

【 0 0 3 7 】

これらのブリッジ回路では入力電圧 V_{in} (V_{x_in} 、 V_{y_in} 、 V_{z_in}) それぞれに対する出力電圧 V_{out} (V_{x_out} 、 V_{y_out} 、 V_{z_out}) の関係は以下の式 (1) ~ (3) で表される。

$$V_{x_out} / V_{x_in} = [R_{x4} / (R_{x1} + R_{x4}) - R_{x3} / (R_{x2} + R_{x3})] \quad \dots\dots \text{式 (1)}$$

$$V_{y_out} / V_{y_in} = [R_{y4} / (R_{y1} + R_{y4}) - R_{y3} / (R_{y2} + R_{y3})] \quad \dots\dots \text{式 (2)}$$

$$V_{z_out} / V_{z_in} = [R_{z3} / (R_{z1} + R_{z3}) - R_{z4} / (R_{z2} + R_{z4})] \quad \dots\dots \text{式 (3)}$$

【 0 0 3 8 】

加速度と piezo 抵抗 R の伸び縮み量が比例し、さらに piezo 抵抗素子 R の伸び縮みの量と抵抗値 R の変化とが比例する。この結果、入力電圧に対する出力電圧の比 (V_{x_out} / V_{x_in} 、 V_{y_out} / V_{y_in} 、 V_{z_out} / V_{z_in}) は加速度と比例し、X、Y、Z 軸それぞれでの加速度を分離して測定することが可能となる。

【 0 0 3 9 】

(加速度センサ 100 の作成)

加速度センサ 100 の作成工程につき説明する。

図 6 は、加速度センサ 100 の作成手順の一例を表すフロー図である。また、図 7A ~ 図 7P は、図 4 に対応し、図 6 の作成手順における加速度センサ 100 の状態を表す断面図である。図 8 は、図 6 の作成手順のステップ S12 における加速度センサ 100 を上面から見た状態を表す上面図である。図 9 は、図 8 の B - B に沿って切断した状態を表す一部断面図である。図 10 は、図 6 の作成手順のステップ S21 における加速度センサ 10

10

20

30

40

50

0を上面から見た状態を表す上面図である。図11は、図10のC-Cに沿って切断した状態を表す一部断面図である。

【0040】

(1) 半導体基板Wの用意(ステップS11、および図7A)

図7Aに示すように、第1、第2、第3の層11、12、13の3層を積層してなる半導体基板Wを用意する。

【0041】

第1、第2、第3の層11、12、13はそれぞれ、第1の構造体110、接合部120、第2の構造体130を構成するための層であり、ここでは、シリコン、酸化シリコン、第1のゲッタリング層135が形成されたシリコンからなる層とする。

10

【0042】

シリコン/酸化シリコン/第1のゲッタリング層135が形成されたシリコンの3層構造をなすSOI基板は、例えば、以下の方法により製造可能である。ここでは、本実施の形態で使用した第1のゲッタリング層135、すなわち、第1のゲッタリング層135が、シリコンに高濃度のボロンが含まれる不純物層で構成され、第3の層13全体に形成された場合を例に説明する。

シリコン/酸化シリコン/第1のゲッタリング層135が形成されたシリコンの3層構造をなすSOI基板は、例えば、シリコンと、酸化シリコンと、第1のゲッタリング層135が形成されたシリコンとを貼り合わせるにより製造することができる。ここで、第1のゲッタリング層135が形成されたシリコンは、例えば、チョクラルスキー法によるシリコン単結晶の製造において、ボロンをドーピングすることにより製造することができる。

20

なお、第1のゲッタリング層135は、イオン注入や熱拡散等により、第3の層13中の一部に形成されていてもよいが、ゲッタリング能力の向上の観点から、本実施形態のように第3の層13の全体に形成されていることが好ましい。

【0043】

第2の層12を第1、第3の層11、13とは異なる材料から構成しているのは、第1、第3の層11、13とエッチング特性を異ならせ、エッチングのストッパ層として利用するためである。第1の層11に対する上面からのエッチング、および第3の層13に対する下面からのエッチングの双方で、第2の層12がエッチングのストッパ層として機能する。

30

なお、ここでは第1の層11と第3の層13とを同一材料(シリコン)によって構成するものとするが、第1、第2、第3の層11、12、13のすべてを異なる材料によって構成してもよい。

【0044】

(2) 第2のゲッタリング層の形成(ステップ12、および図7B、図8、図9)

マスク14を用いて第2のゲッタリング層15を形成する。この形成は、次のa~dのようにして行われる。

a. 半導体基板Wを熱処理して、第1の層11上及び第3の層13上に、例えば、膜厚200nmの酸化膜を形成する。

40

b. 第1の層11上の酸化膜に開口16を形成し、第2のゲッタリング層15を成膜するためのマスク14を形成する。第1の層11上に多結晶シリコンからなる第2のゲッタリング層15を直接形成すると、第2のゲッタリング層15の除去後に、第1の層11の表面が荒れてしまい、後の工程での配線構造150の形成が困難になるからである。開口16は、例えば、RIE(Reactive Ion Etching)で形成する。また、開口16は、後述するステップ21で第1の層11をエッチングすることにより形成される開口部115に対応する領域に形成される。

c. マスク14上に、多結晶シリコン層を形成する。例えば、低圧CVD(Low Pressure-chemical Vapor Deposition)によりマスク14上に例えば、厚さ1.5μmの多結晶シリコン層を形成する。

50

d. 多結晶シリコンをエッチングし、第2のゲッターリング層15を形成する。第2のゲッターリング層は、開口16（すなわちステップ21での開口部115の形成領域に対応する領域）内の第1の層11上に配置される。

【0045】

加速度センサ100の製造にはSOI基板を用いている。SOI基板は、酸化膜からなる第2の層12が重金属等の金属不純物の拡散を妨げるため、ゲッターリングされにくい構造となっている。しかし、本発明に係る加速度センサ100の製造方法では、第3の層に形成された第1のゲッターリング層135が、半導体基板Wの主に裏面から侵入した重金属等の金属不純物を除去し、第1の層11上に形成された第2のゲッターリング層15が、半導体基板Wの主に表面から侵入した重金属等の金属不純物を除去することができるので、SOI基板を用いた場合でも効果的なゲッターリングが可能である。

10

本発明では、第2のゲッターリング層15をピエゾ抵抗素子Rの形成領域に近づけて配置している。重金属等の金属不純物を減少させるべき領域（具体的にはピエゾ抵抗素子Rの形成領域の近傍）から、ゲッターリング領域が離れていると、重金属等の拡散距離が長くなるため、除去に時間を要してしまうためである。第2のゲッターリング層を構成する多結晶シリコン膜は、その粒界の歪みに重金属等の金属不純物を捕捉する。

【0046】

第3の層13上に形成された酸化膜17aは、Fe等の重金属等の拡散を妨げるため、半導体基板Wの裏面からの重金属等の金属不純物の侵入を抑制することができる。また、酸化膜からなるマスク14も、Fe等の重金属等の拡散を妨げるため、半導体基板Wの表面からの重金属等の侵入を抑制することができる。

20

【0047】

(3) 拡散マスク18の形成（ステップS13、および図7C）

マスク14上に拡散マスク18を形成する。第1の層11にピエゾ抵抗素子Rの拡散層116を形成するためである。

例えば、低圧CVDによって、マスク14上にSiN膜を積層し、RIE（Reactive Ion Etching）で開口を形成する。このようにして、第1の層11上に開口19を有する膜、即ち、拡散マスク18が形成される。

なお、SiN膜で構成される拡散マスク18は、重金属等の拡散を妨げるため、半導体基板Wの表面からの重金属等の侵入を抑制することもできる。

30

【0048】

(4) 拡散層116の形成（ステップS14、および図7D）

拡散マスク18を用いてピエゾ抵抗素子Rの拡散層116のパターンを形成する。この形成は次のa～cのようにして行われる。

a. 拡散マスク18上に不純物層、例えば、Bを含有する層を形成する。例えば、スピコートによって、Bを含有する層を形成できる。

b. 熱処理によって、不純物層に含まれる不純物、例えば、Bを第1の層11内に拡散させ、拡散層116を形成する。例えば、1000の熱処理によって、Bが熱拡散される。

c. 拡散マスク18上の不純物層を除去する。例えば、フッ酸を用いて、Bの不純物層をエッチングする。

40

d. 上記a～cでは熱拡散を用いてピエゾ抵抗素子Rの拡散層116を形成している。これに対して、熱拡散以外の手段、例えば、イオン打ち込みによってピエゾ抵抗素子Rの拡散層116を形成しても差し支えない。

【0049】

上記の熱処理により、半導体基板Wに存在する重金属等の金属不純物は熱拡散し、第1のゲッターリング層135及び第2のゲッターリング層15によってゲッターリングされる。ステップ14における熱処理温度が、加速度センサ100の製造プロセス中において最も高いため、熱処理中の重金属の移動が大きく、第1のゲッターリング層135及び第2のゲッターリング層15によるゲッターリング効果が大きい。そのため、ステップ14における熱処

50

理前に、第1のゲッタリング層135及び第2のゲッタリング層15を形成している。

【0050】

(5) 拡散マスク18の除去(ステップS15、および図7E)

拡散マスク18を除去する。拡散マスク18の構成材料がSiNの場合、熱リン酸によって、これをエッチング、除去できる。この結果、酸化膜からなるマスク14が露出される。

【0051】

(6) 絶縁層151の形成(ステップS16、および図7F)

第1の層11の拡散層116上に絶縁層151を形成する。例えば、熱酸化することで、第1の層11の拡散層116上にSiO₂の層を形成できる(なお、第3の層13上の酸化膜を酸化膜17bと称する)。

絶縁層151にコンタクトホール(開口)154を形成する。例えば、レジストをマスクとしたRIEによって、絶縁層151にコンタクトホール(開口)154のパターンを形成できる。

【0052】

(7) 配線156の形成(ステップS17、および図7G)

絶縁層151上に配線156を形成する。この形成は次のa、bのようにして行われる。

a. 第1の層11上に、例えば、Ndを含むAl層を形成する。例えば、スパッタリングによって、Ndを含むAlを堆積できる。この堆積の結果、第1の層11上に配線層152が、コンタクトホール154内に層間接続導体155が形成される。

【0053】

b. 配線層152をパターンニングして、配線156、およびボンディングパッド157のパターンのパターンを形成する。例えば、レジストをマスクとしてウェットエッチングすることで、配線156、およびボンディングパッド157のパターンのパターンを形成できる。

【0054】

(8) 保護層153の形成(ステップS18、および図7H)

配線層152上に保護層153を形成する。例えば、LP-CVDにより、SiN層を堆積する。このとき、例えば、350程度に配線層152が加熱され、半導体基板Wに存在する重金属等の金属不純物は熱拡散し、第1のゲッタリング層135及び第2のゲッタリング層15によってゲッタリングされる。なお、SiN膜で構成される保護層153は、重金属等の拡散を妨げるため、半導体基板Wの表面からの重金属等の侵入を抑制することもできる。

【0055】

(9) 熱処理(ステップS19、および図7H)

半導体基板Wを熱処理する。拡散層116と層間接続導体155間をオーミック接触(オーミックコンタクト)させるためである。このとき、例えば、400程度に配線層152が加熱され、半導体基板Wに存在する重金属等の金属不純物は熱拡散し、第1のゲッタリング層135及び第2のゲッタリング層15によってゲッタリングされる。

【0056】

(10) パッド開口158の形成(ステップS20、および図7I)

保護層153にパッド開口158を形成する。レジストをマスクとするRIEによって、保護層153をエッチングしてパッド開口158を形成できる。

【0057】

(11) 第1の構造体110の作成(第1の層10のエッチング、ステップS21、および図7J、図10、図11)

第2のゲッタリング層15、第1の層11をエッチングすることにより、開口部115を形成し、第1の構造体110を形成する。即ち、第1の層11に対して浸食性を有し、第2の層12に対して浸食性を有しないエッチング方法を用いて、第1の層11の所定領

10

20

30

40

50

域（開口部 1 1 5）に対して、第 2 の層 1 2 の上面が露出するまで厚み方向にエッチングする。

図 7 J、図 1 0、図 1 1 は、第 1 の層 1 1 に対して、上述のようなエッチングを行い、第 1 の構造体 1 1 0 を形成した状態を示す。

【 0 0 5 8 】

第 2 のゲッターリング層 1 5 の上面に、第 1 の構造体 1 1 0 に対応するパターンをもったレジスト層を形成し、このレジスト層で覆われていない露出部分を垂直下方に浸食する。このエッチング工程では、第 2 の層 1 2 に対する浸食は行われないので、第 2 のゲッターリング層 1 5 及び第 1 の層 1 1 の所定領域（開口部 1 1 5）のみが除去される。

重金属等の金属不純物をゲッターリングした第 2 のゲッターリング層 1 5 を除去するため、ゲッターリングされた重金属等の金属不純物をピエゾ抵抗素子 R の近傍から永久に除去することができる。

10

また、配線層 1 5 2 を形成しない領域であって、最終的に開口部 1 1 5 となる領域に、第 2 のゲッターリング層 1 5 を形成している。そのため、第 2 のゲッターリング層 1 5 のみに占有される領域を形成する必要がないので、スペースを有効活用することができ、加速度センサ 1 0 0 の小型化を図ることができる。

【 0 0 5 9 】

（ 1 2 ）第 2 の構造体 1 3 0 の作成（第 3 の層 1 3 のエッチング、ステップ S 2 2、および図 7 K、図 7 L）

第 2 の構造体 1 3 0 は 2 段階に区分して作成される。

20

1) 突出部 1 3 4 の形成（図 7 K）

第 3 の層 1 3 の下面に、突出部 1 3 4 に対応するパターンをもったレジスト層を形成し、このレジスト層で覆われていない露出部分を垂直上方へと浸食させる。この結果、第 3 の層 1 3 の下面に窪み（凹部）2 1 が形成される。この窪み 2 1 の外周が突出部 1 3 4 である。

【 0 0 6 0 】

2) 台座 1 3 1 および重量部 1 3 2 の形成（図 7 L）

第 3 の層 1 3 の窪み 2 1 をさらにエッチングすることにより、開口部 1 3 3 を形成し、第 2 の構造体 1 3 0 を形成する。即ち、第 3 の層 1 3 に対して浸食性を有し、第 2 の層 1 2 に対して浸食性を有しないエッチング方法により、第 3 の層 1 3 の所定領域（開口部 1 3 3）に対して、第 2 の層 1 2 の下面が露出するまで厚み方向へのエッチングを行う。

30

【 0 0 6 1 】

第 3 の層 1 3 の下面に、第 2 の構造体 1 3 0 に対応するパターンをもったレジスト層を形成する。窪み 2 1 内のレジスト層で覆われていない露出部分を垂直上方へと浸食させる。このエッチング工程では、第 2 の層 1 2 に対する浸食は行われないので、第 3 の層 1 3 の所定領域（開口部 1 3 3）のみが除去される。

【 0 0 6 2 】

図 7 L は、第 3 の層 1 3 に対して、上述のようなエッチングを行い、第 2 の構造体 1 3 0 を形成した状態を示す。

【 0 0 6 3 】

なお、上述した第 1 の層 1 1 に対するエッチング工程（ステップ S 2 1）と、第 3 の層 1 3 に対するエッチング工程（ステップ S 2 2）の順序は入れ替えることができる。いずれのエッチング工程を先に行ってもかまわないし、同時に行っても差し支えない。

40

【 0 0 6 4 】

（ 1 3 ）接合部 1 2 0 の作成（第 2 の層 1 2 のエッチング、ステップ S 2 3、および図 7 M）

第 2 の層 1 2 をエッチングすることにより、接合部 1 2 0 を形成する。即ち、第 2 の層 1 2 に対しては浸食性を有し、第 1 の層 1 1 および第 3 の層 1 3 に対しては浸食性を有しないエッチング方法により、第 2 の層 1 2 に対して、その露出部分から厚み方向および層方向にエッチングする。

50

【 0 0 6 5 】

以上の製造プロセスにおいて、第1の構造体110を形成する工程(ステップS21)と、第2の構造体130を形成する工程(ステップS22)では、次の2つの条件を満たすエッチング法を行う必要がある。

第1の条件は、各層の厚み方向への方向性を持つことである。第2の条件は、シリコン層に対しては浸食性を有するが、酸化シリコン層に対しては浸食性を有しないことである。第1の条件は、所定寸法をもった開口部や溝を形成するために必要な条件であり、第2の条件は、酸化シリコンからなる第2の層12を、エッチングストッパ層として利用するために必要な条件である。

【 0 0 6 6 】

第1の条件を満たすエッチング方法として、誘導結合型プラズマエッチング法(I C P エッチング法: Inductively-Coupled Plasma Etching Method)を挙げることができる。このエッチング法は、垂直方向に深い溝を掘る際に効果的な方法であり、一般に、D R I E (Deep Reactive Ion Etching) と呼ばれているエッチング方法の一種である。

この方法では、材料層を厚み方向に浸食しながら掘り進むエッチング段階と、掘った穴の側面にポリマーの壁を形成するデポジション段階と、を交互に繰り返す。掘り進んだ穴の側面は、順次ポリマーの壁が形成されて保護されるため、ほぼ厚み方向にのみ浸食を進ませることが可能になる。

【 0 0 6 7 】

一方、第2の条件を満たすエッチングを行うには、酸化シリコンとシリコンとでエッチング選択性を有するエッチング材料を用いればよい。例えば、エッチング段階では、S F₆ ガス、およびO₂ ガスの混合ガスを、デポジション段階では、C₄ F₈ ガスを用いることが考えられる。

【 0 0 6 8 】

第2の層12に対するエッチング工程(ステップS23)では、次の2つの条件を満たすエッチング法を行う必要がある。第1の条件は、厚み方向とともに層方向への方向性をもつことであり、第2の条件は、酸化シリコン層に対しては浸食性を有するが、シリコン層に対しては浸食性を有しないことである。

第1の条件は、不要な部分に酸化シリコン層が残存して重量部132の変位の自由度を妨げることがないようにするために必要な条件である。第2の条件は、既に所定形状への加工が完了しているシリコンからなる第1の構造体110や第2の構造体130に浸食が及ばないようにするために必要な条件である。

【 0 0 6 9 】

第1、第2の条件を満たすエッチング方法として、バッファド弗酸(例えば、H F = 5 . 5 w t %、N H₄ F = 2 0 w t % の混合水溶液)をエッチング液として用いるウェットエッチングを挙げることができる。

【 0 0 7 0 】

(1 4) 基体140の接合(ステップS24、および図7N、図7O)

1) 基体140への接合防止層141の形成(図7N)

基体140に接合防止層141を形成する。例えば、スパッタリングによって、基体140の上面にC r の層を形成する。さらに、レジストをマスクとするエッチングにより、突出部134の下面に対応するように、この層の外周を除去する。突出部134と基体140との接合を確保しつつ、重量部132と基体140との接合を防止するためである。

【 0 0 7 1 】

2) 半導体基板Wと基体140の接合(図7O)

半導体基板Wと基体140とを接合する。基体140と突出部134それぞれの構成材料がガラスおよびS i の場合、陽極接合(静電接合ともいう)が可能となる。

基体140と突出部134とを接触させて加熱した状態で、これらの間に電圧を印加する。加熱によって基体140のガラスが軟化する。また、ガラス中に含まれる可動イオン(例えば、N a イオン)の移動によって、基体140のガラスにナトリウム欠乏層が生成

10

20

30

40

50

される。具体的には、可動イオンがガラス中を接合面と反対方向に移動してガラス表面に析出し、ガラス中の接合面近傍にナトリウム欠乏層が生成される。この結果、基体 140 と突出部 134 間に電氣的二重層が発生し、その静電引力によりこれらが接合される。

このとき、接合防止層 141 が、基体 140 と重量部 132 間でのイオンの移動を制限する。この結果、基体 140 と重量部 132 間での接合が防止される。

【0072】

(15) 半導体基板 W のダイシング (ステップ S25 および図 7P)

互いに接合された半導体基板 W および基体 140 にダイシングソー等で切れ込みを入れて、個々の半導体センサ 100 に分離する。

【0073】

(その他の実施形態)

本発明の実施形態は上記の実施形態に限られず拡張、変更可能であり、拡張、変更した実施形態も本発明の技術的範囲に含まれる。

【図面の簡単な説明】

【0074】

【図 1】本発明の一実施形態に係る加速度センサを表す斜視図である。

【図 2】図 1 の加速度センサを分解した状態を表す分解斜視図である。

【図 3】図 1 の加速度センサの接続部 (梁) 上の配線を上面から見た状態を表す上面図である。

【図 4】図 3 の A - A に沿って切断した状態を表す一部断面図である。

【図 5A】 piezo 抵抗素子の抵抗から X 軸方向での加速度を検出するための検出回路の構成例を示す回路図である。

【図 5B】 piezo 抵抗素子の抵抗から Y 軸方向での加速度を検出するための検出回路の構成例を示す回路図である。

【図 5C】 piezo 抵抗素子の抵抗から Z 軸方向での加速度を検出するための検出回路の構成例を示す回路図である。

【図 6】加速度センサの作成手順の一例を表すフロー図である。

【図 7A】図 6 の作成手順における加速度センサの状態を表す断面図である。

【図 7B】図 6 の作成手順における加速度センサの状態を表す断面図である。

【図 7C】図 6 の作成手順における加速度センサの状態を表す断面図である。

【図 7D】図 6 の作成手順における加速度センサの状態を表す断面図である。

【図 7E】図 6 の作成手順における加速度センサの状態を表す断面図である。

【図 7F】図 6 の作成手順における加速度センサの状態を表す断面図である。

【図 7G】図 6 の作成手順における加速度センサの状態を表す断面図である。

【図 7H】図 6 の作成手順における加速度センサの状態を表す断面図である。

【図 7I】図 6 の作成手順における加速度センサの状態を表す断面図である。

【図 7J】図 6 の作成手順における加速度センサの状態を表す断面図である。

【図 7K】図 6 の作成手順における加速度センサの状態を表す断面図である。

【図 7L】図 6 の作成手順における加速度センサの状態を表す断面図である。

【図 7M】図 6 の作成手順における加速度センサの状態を表す断面図である。

【図 7N】図 6 の作成手順における加速度センサの状態を表す断面図である。

【図 7O】図 6 の作成手順における加速度センサの状態を表す断面図である。

【図 7P】図 6 の作成手順における加速度センサの状態を表す断面図である。

【図 8】図 6 の作成手順のステップ S12 における加速度センサを上面から見た状態を表す上面図である。

【図 9】図 8 の B - B に沿って切断した状態を表す一部断面図である。

【図 10】図 6 の作成手順のステップ S21 における加速度センサを上面から見た状態を表す上面図である。

【図 11】図 10 の C - C に沿って切断した状態を表す一部断面図である。

【符号の説明】

10

20

30

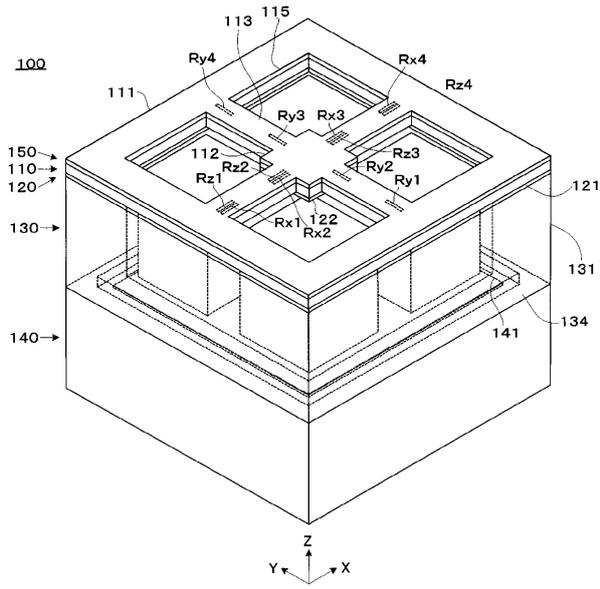
40

50

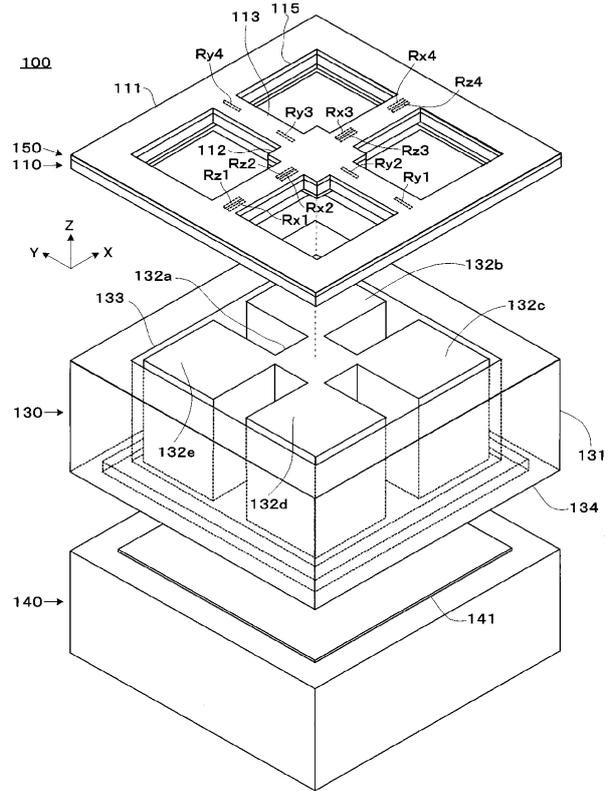
【 0 0 7 5 】

1 0 0	加速度センサ	
1 1 0	第 1 の構造体	
1 1 1	固定部	
1 1 2	変位部	
1 1 3	接続部	
1 1 5	開口部	
1 1 6	拡散層	
1 2 0	接合部	
1 2 1	接合部	10
1 2 2	接合部	
1 3 0	第 2 の構造体	
1 3 1	台座	
1 3 2	(1 3 2 a- 1 3 3 e)	重量部
1 3 3	開口部	
1 3 4	突出部	
1 3 5	第 1 のゲッタリング層	
1 4 0	基体	
1 4 1	接合防止層	
1 5 0	配線構造	20
1 5 1	絶縁層	
1 5 2	配線層	
1 5 3	保護層	
1 5 4	コンタクトホール	
1 5 5	層間接続導体	
1 5 6	配線	
1 5 7	ボンディングパッド	
1 5 8	パッド開口	
R x 1 - R x 4 , R y 1 - R y 4 , R z 1 - R z 4	ピエゾ抵抗素子	
1 4	マスク	30
1 5	第 2 のゲッタリング層	
1 6	開口	

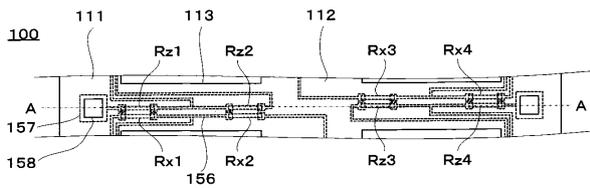
【 図 1 】



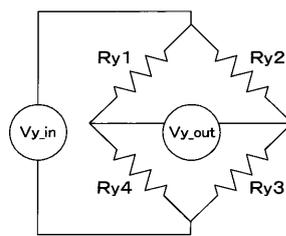
【 図 2 】



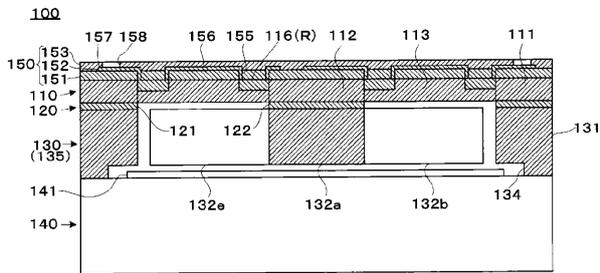
【 図 3 】



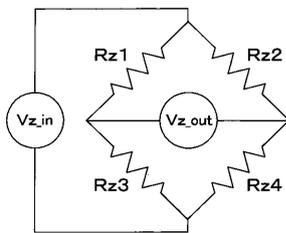
【 図 5 B 】



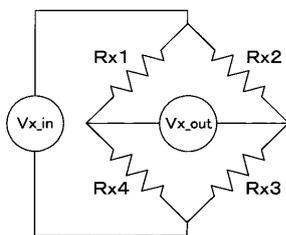
【 図 4 】



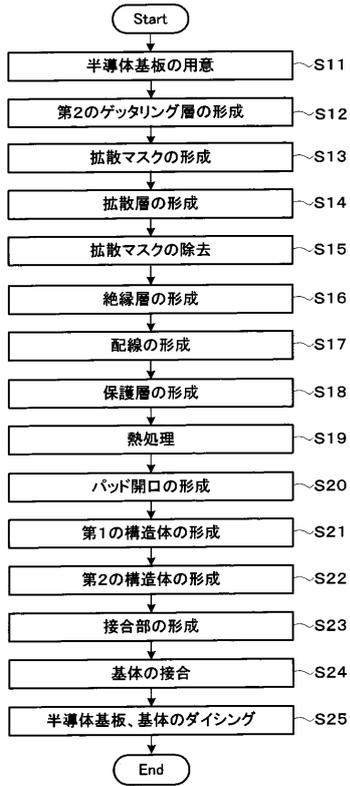
【 図 5 C 】



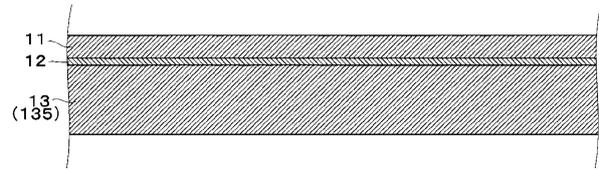
【 図 5 A 】



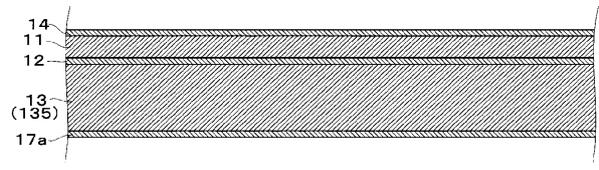
【図6】



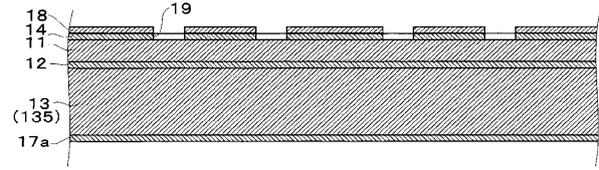
【図7A】



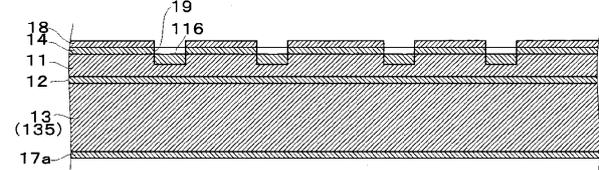
【図7B】



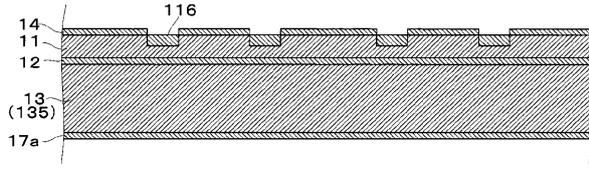
【図7C】



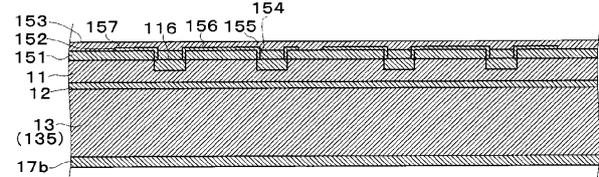
【図7D】



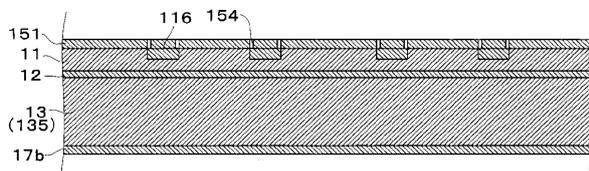
【図7E】



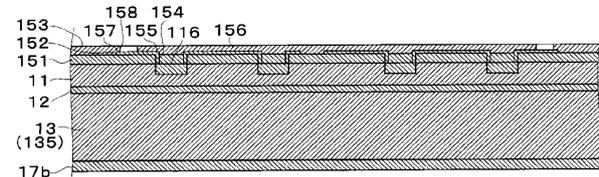
【図7H】



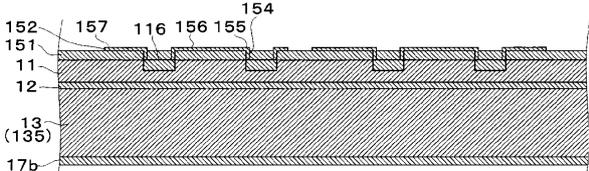
【図7F】



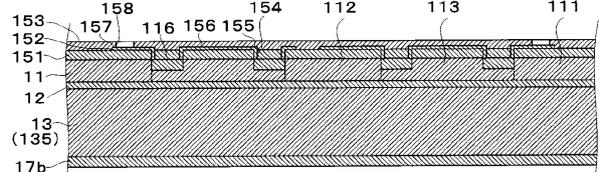
【図7I】



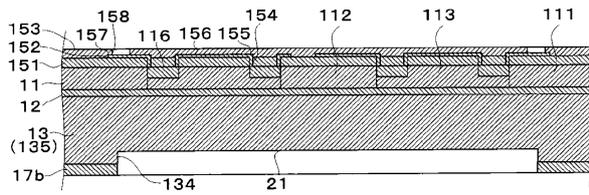
【図7G】



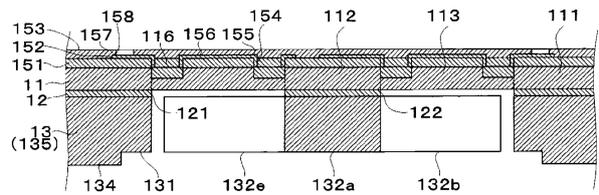
【図7J】



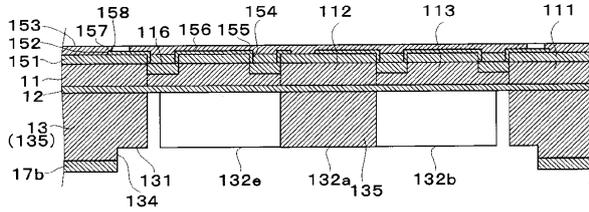
【図 7 K】



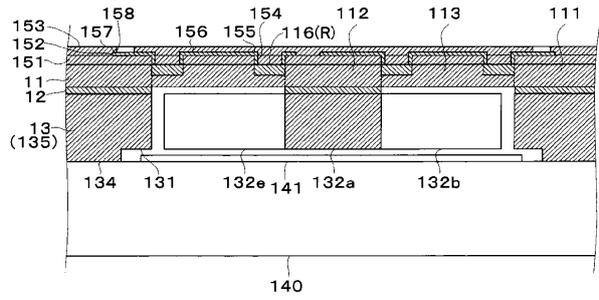
【図 7 N】



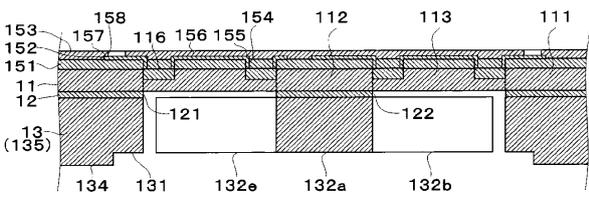
【図 7 L】



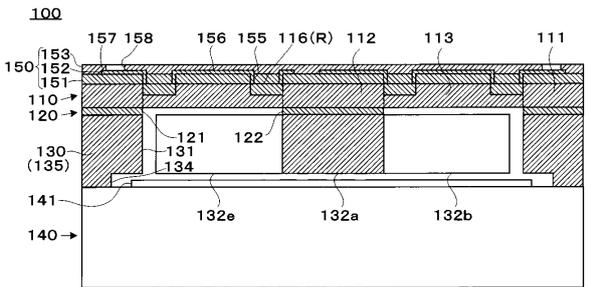
【図 7 O】



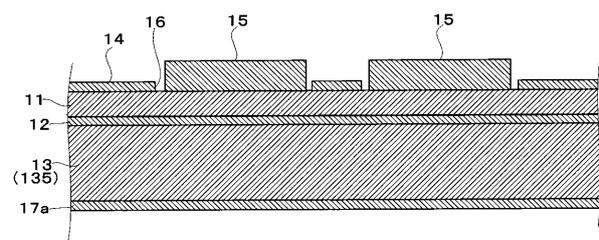
【図 7 M】



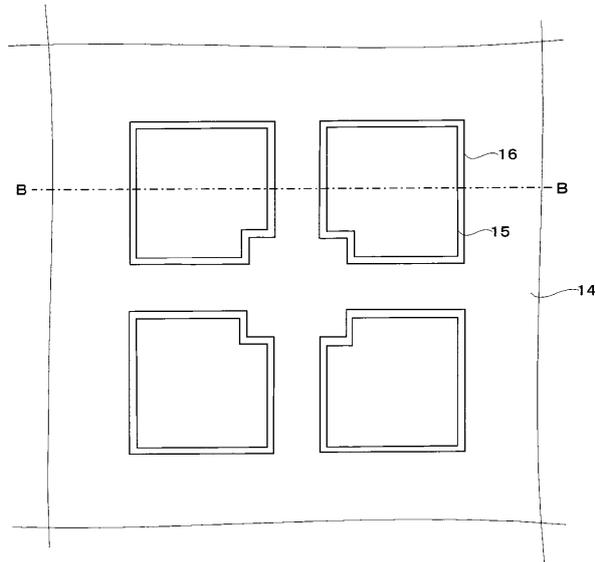
【図 7 P】



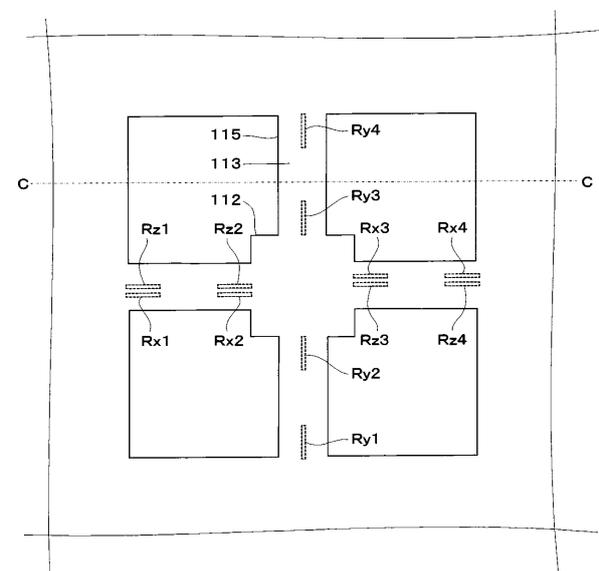
【図 9】



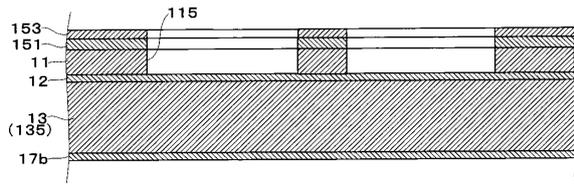
【図 8】



【図 10】



【 1 1】



フロントページの続き

- (56)参考文献 特開2004 - 177357 (JP, A)
特開2004 - 119893 (JP, A)
特開2004 - 221435 (JP, A)
特開平08 - 045943 (JP, A)
特開2005 - 311199 (JP, A)
特開2006 - 029827 (JP, A)
特開平05 - 082525 (JP, A)
特開2005 - 340348 (JP, A)

(58)調査した分野(Int.Cl., DB名)

G01P 15/12
G01P 15/08
G01P 15/18
H01L 29/84