

四、聲明事項：

☐ 主張專利法第二十二條第二項☐第一款或☐第二款規定之事實，其事實發生日期為： 年 月 日。

☒ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

☒ 有主張專利法第二十七條第一項國際優先權：

1.美國；西元 2006 年 09 月 26 日；60/848,043

2.美國；西元 2007 年 01 月 31 日；11/669,664

☐ 無主張專利法第二十七條第一項國際優先權：

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明係關於利用薄介電薄膜來形成貫穿晶圓之電性內連線及其他結構的技術。

5 【交叉參考之相關申請案】

本申請案主張申請於 2006 年 9 月 26 日之美國臨時專利申請案 60/848,043 作為優先權基礎案。

【先前技術】

10 讓與本申請案受讓人美國專利 6,818,464 號揭露了一種雙側蝕刻技術，此技術係用以對半導體結構提供由饋通金屬製程(feed-through metallization process)所緊密封的一或多個貫穿孔。饋通金屬製程可包含使用電鍍技術。例如，可利用半導體結構來作為封裝件(package)用的罩蓋，而封裝件係封裝
15 (encapsulate)光電或其他裝置或積體電路。貫穿晶圓之電性內連線可提供例如自封裝件外部至被封裝於封裝件內部之裝置或電路的電接觸。

根據前述專利中所揭露的特定實施例，雙側蝕刻技術係於包含了埋置蝕刻停止層的矽晶圓上施行。雖然可滿意地獲得貫
20 穿晶圓的電性內連線，但在半導體晶圓中包含埋置蝕刻停止層是很耗費成本的。同樣地，利用電鍍技術來形成饋通金屬也是很耗費成本的。

本發明可消除此類埋置蝕刻停止層的需要，且不需要使用電鍍技術來形成饋通金屬。

【發明內容】

根據本發明之一態樣，製造貫穿晶圓之內連線包含了形成犧牲薄膜。

5 例如，在半導體晶圓中提供貫穿晶圓之內連線包含：在預先存在的半導體晶圓中形成犧牲薄膜；在晶圓的一側上沈積金屬以覆蓋犧牲薄膜面向晶圓該一側的曝露部分；移除犧牲薄膜面向晶圓另一側的曝露部分；及在晶圓的該另一側上沈積金屬以與先前沈積的金屬接觸。

10 在某些實施例中，該犧牲薄膜為二氧化矽或氮化矽。

在另一態樣中，揭露了一種在包含第一與第二側之半導體晶圓中提供貫通晶圓之內連線的方法。此方法包含：在晶圓的第二側中蝕刻一或多個微通孔且在第二側上方提供蝕刻停止層，其中該蝕刻停止層覆蓋該微通孔中的表面。在晶圓的第一側中蝕刻一腔穴至一深度，俾使微通孔受到蝕刻之區域中之蝕刻停止層的部分在該腔穴中受到曝露。此方法包含：在晶圓的一側上方沈積金屬，接著自微通孔受到蝕刻之區域移除蝕刻停止層之部分。將金屬沈積於晶圓的另一側上，以使沈積在第一側上方的金屬與沈積在第二側上的金屬接觸，而在微通孔受到
15 蝕刻的區域中形成貫通晶圓之內連線。
20

在其他實施例中，在蝕刻第二側中之微通孔前，可在晶圓的第一側中蝕刻腔穴。因此，例如在具有第一與第二側之半導體晶圓中提供貫通晶圓之內連線的方法，可包含：在晶圓的第一側中蝕刻腔穴；在晶圓的第一側上方提供蝕刻停止層，其中

該蝕刻停止層覆蓋腔穴中的表面；及蝕刻晶圓之第二側中的一或多個微通孔至一深度，俾使該一或多個微通孔到達該蝕刻停止層。可將金屬沈積至晶圓的一側上，接著可自一或多個微通孔受到蝕刻的區域移除該蝕刻停止層的部分。可將金屬沈積至晶圓的另一側上，俾使沈積於第一側上的金屬與沈積於第二側上的金屬接觸，而在一或多個微通孔受到蝕刻的區域中形成貫穿晶圓的內連線。

雖然上述技術使用到雙側蝕刻(即，自一側蝕刻以形成微通孔並自另一側蝕刻以形成腔穴)，但在某些實施例中，可僅自晶圓的一側蝕刻貫穿晶圓之開口。

在某些情況下，此些技術可導致緊密封的貫穿晶圓內連線。

薄金屬薄膜亦可用以形成電容及其他結構，例如薄膜電感及懸臂結構(cantilever structure)。

自下列之詳細敘述及所附圖式與申請專利範圍，其他特徵及優點將愈形清晰。

【實施方式】

所揭露之實施例包含：在半導體晶圓上施行雙側及單側蝕刻技術以定義可進行貫穿晶圓之金屬的開口。圖 1A 至 1F 顯示了利用雙側蝕刻技術進行貫穿晶圓之內連線處理的實例，其中在蝕刻腔穴前在半導體晶圓 100 中蝕刻通孔。在圖 1A 中，半導體晶圓 100 包含：第一側 102 及第二側 104。可在半導體晶圓 100 的第二側 104 上蝕刻分別具有底部 107、109 的微通孔 106、

108 至預定深度。例如，半導體晶圓 100 可為矽(Si)晶圓，矽(Si)晶圓可在氫氧化鉀(KOH)中受到非等向性蝕刻。

圖 1A 顯示了兩個三角錐形的微通孔 106、108。然而，可以不同形狀將微通孔形成於半導體晶圓的一側中，例如矩形或三角形。又，微通孔的數目不限於兩個；可蝕刻一或多於兩個的微通孔。例如，可基於半導體尺寸、處理條件及電路連線需求來決定微通孔的數目及其形狀。

接著在圖 1B 中，將蝕刻停止層 110 沈積於半導體晶圓 100 的已蝕刻第二側 104 上。例如，蝕刻停止層 110 可由二氧化矽(SiO_2)及/或氮化矽(Si_3N_4)所構成。例如，可利用熱氧化處理來成長二氧化矽層。若利用熱氧化處理，則蝕刻停止層可覆蓋晶圓的兩側。二氧化矽亦可作為半導體晶圓 100 的絕緣或鈍化層。

將蝕刻遮罩層 112 沈積於半導體晶圓 100 的第二側 104 上，於蝕刻停止層 110 的上方。蝕刻遮罩層 112 亦可由例如二氧化矽及/或氮化矽所構成。蝕刻停止層 110 毋需使用與蝕刻遮罩層 112 相同的層成分。例如，蝕刻遮罩層 112 可由利用低壓沈積氣相沈積(LPCVD)處理所沈積之氮化矽所構成。

又，如圖 1B 中所示，將蝕刻遮罩層 114 沈積至半導體晶圓 100 的第一側 102 上。蝕刻遮罩層 114 定義了接續被形成於晶圓之第一側 102 中之一或多個腔穴的開口。

接著，如圖 1C 中所示，自半導體晶圓 100 的第一側 102 定義及蝕刻該一或多個腔穴(例如，腔穴 116)。用來形成腔穴 116 的蝕刻技術可與用來形成微通孔 106、108 之技術相同。可將腔穴 116 蝕刻至一預定深度，俾使以在微通孔 106、108 所定義之

區域中分別留下薄膜 120、122。薄膜 120、122 係由蝕刻停止層 110 之材料所形成。在此實例中，已蝕刻之腔穴 116 係大於微通孔 106 及 108。

在圖 1C 所示之實施例中，腔穴 116 及每一微通孔 106、108 之蝕刻深度的總和係超過半導體晶圓的總厚度，因此腔穴 116 之底部延伸超過微通孔 106、108 各自的底部 107、109。因此，每一薄膜 120、122 部分在腔穴 116 內受到曝露。接著可將蝕刻遮罩層 112 剝除。例如，若蝕刻遮罩層 112、114 係由氮化矽所構成，可利用反應性離子蝕刻(RIE)處理來剝除膜層。在某些實
5 施例中，可使用利用磷酸的濕式蝕刻處理來剝除蝕刻遮罩層。

在圖 1D 中，氧化半導體晶圓 100。在半導體晶圓 100 係由矽所構成的實例中，可利用例如熱氧化處理來成長氧化層。氧化物 118(例如， SiO_2)的厚區域(例如，1200 nm)可被形成於矽半導體晶圓表面上(例如，形成在矽存在的區域中)。氧化物(例如， SiO_2)的相對薄區域(例如，400 nm)可留在無矽的區域中。例如，
15 蝕刻停止層 110 的薄膜 120、122 可留在先前由微通孔 106、108 所分別定義的區域中。

接著，在圖 1E 中所示，將薄金屬膜 124 沈積至半導體晶圓 100 的第二側 104 上。金屬膜 124 覆蓋薄膜 120、122，以分別
20 形成金屬薄膜 132、134。例如，可利用物理氣相沈積(PVD)或其他處理來形成銅的薄膜(例如，3-4 微米)。

接著，移除在腔穴 116 曝露之薄膜 120、122 部分(即，蝕刻停止材料)。例如，可使用氫氟酸(HF)系之蝕刻劑來移除此些蝕刻停止材料部分。當矽 100 上的氧化物 118 比薄膜 120、122

更厚時，薄膜 120、122 的曝露部分可被移除，且部分氧化物 118 會殘留在矽 100 的區域上方以提供電絕緣。由於矽上方之較厚氧化物的存在，在蝕刻蝕刻停止層薄膜 120、122 時毋需各別的蝕刻遮罩。

5 接著，如圖 1F 中所示，將薄金屬膜 130 沈積至晶圓之第一側 102 上。薄膜 130 可被直接沈積至金屬薄膜 132、134 之曝露部分上，以在半導體晶圓 100 的與側間形成電接觸。第一側薄金屬膜 130 與在先前定義微通孔 106 與 108 之區域中形成貫穿晶圓之連線 126、128 的第二側薄金屬膜 124 接觸。

10 在另一實施例中，可將薄金屬膜 130 沈積至第一側上，且在將薄金屬膜 124 沈積至半導體晶圓 100 之第二側 104 上之前可移除薄膜 120、122。

圖 2A 至 2F 顯示了利用雙側蝕刻技術實施貫穿晶圓之內連線處理的實例，其中在蝕刻微通孔之前在半導體晶圓 200 中蝕
15 刻腔穴。如圖 2A 中所示，半導體晶圓 200 包含：第一側 202 及第二側 204。自半導體晶圓 200 的第一側 202 蝕刻腔穴(例如，腔穴 206)。

例如，半導體晶圓 200 可為矽(Si)晶圓。腔穴 206 可被蝕刻至一預定深度以在矽晶圓中形成薄矽膜 208(例如，20 μ m)。可使
20 用標準蝕刻技術來形成腔穴 206。例如，可在氫氧化鉀中非等向性地蝕刻腔穴 206。

在圖 2B 中，將蝕刻停止層 210 沈積至半導體晶圓 200 之已蝕刻第一側 202 上。例如，蝕刻停止層 210 可由熱成長的二氧化矽及/或氮化矽層所構成。此二氧化矽層亦可作為介電層。

又，如圖 2B 中所示，可將蝕刻遮罩層 212 沈積至半導體晶圓 200 之第一側 202 上，蝕刻停止層 210 的上方。例如，蝕刻遮罩層 212 亦可由二氧化矽及/或氮化矽所構成。蝕刻停止層 210 毋需使用與蝕刻遮罩層 212 相同的層成分。

5 接著，可將蝕刻遮罩層 214 沈積至第二側 204 上。例如，可利用 LPCVD 處理來沈積氮化矽蝕刻遮罩層。

現可自半導體晶圓 200 之第二側 204 蝕刻開口，以定義微通孔。圖 2C 顯示微通孔 216、218，其可形成於先前已形成之較大腔穴 206 的對面。微通孔 216、218 可被蝕刻至蝕刻停止層 10 210。由蝕刻停止層 210 及蝕刻遮罩層 212 所構成的薄膜 217、219 殘留在腔穴 206 與微通孔 216、218 之間的區域中。用來產生微通孔的蝕刻技術可與用來形成腔穴的技術相同。

微通孔可具有不同形狀與不同數目。圖 2C 顯示了兩個錐形的微通孔 216、218。在另一實施例中，可蝕刻僅一個或多於兩 15 個的微通孔，且其具有矩形形狀或其他形狀。

接著，如圖 2D 中所示，剝除蝕刻遮罩層 212、214。例如，可利用反應性離子蝕刻(RIE)來剝除氮化矽蝕刻遮罩層。接著在熱氧化處理中氧化半導體晶圓 200，以在半導體晶圓 200 的兩側上形成氧化物 219、221 的相對厚區域。由蝕刻停止層 210 所構 20 成的薄膜 220、222 分別殘留在腔穴 206 與微通孔 215、218 間。氧化物膜層 219、221 係成長至大於薄膜 220、222 的厚度。

如圖 2E 中所示，將薄金屬膜 224 沈積至半導體晶圓 200 的第二側 204 上。薄金屬膜 224 應延著微通孔的側邊延伸且覆蓋薄膜 220、222。例如，可由 PVD 或其他處理沈積銅薄膜(例

如，3-4 μ m)。

如圖 2F 中所示，移除薄膜 220、222(即，蝕刻停止材料)。例如，可利用 HF(氫氟酸)蝕刻處理來移除薄膜 220、222。較厚的氧化層 219 可殘留在矽區域上以提供電絕緣。由於矽上方之較厚氧化物 219 的存在，在移除蝕刻停止層薄膜 220、222 的期間毋需各別的蝕刻遮罩。

接著，將薄金屬膜 226 沈積至第一側 202 上。薄膜 226 可被直接沈積至微通孔 216、218 的各別區域上，以形成半導體晶圓 200 之兩側間的電接觸。第二側薄金屬膜 224 與第一側薄金屬膜 226 接觸而形成貫穿晶圓之連線 228、230。

在另一實施例中，薄金屬膜 226 可沈積至晶圓的第一側上，且可在將薄金屬膜 224 沈積至晶圓的第二側上之前移除薄膜 220、222。

在完成前述之貫穿晶圓金屬連線時，可藉由額外的蝕刻與沈積步驟將金屬結構形成於半導體晶圓的一或兩側上，以提供例如電性內連線及焊墊。

雖然前述之技術使用雙側蝕刻(即，自一側蝕刻形成微通孔，而自另一側蝕刻形成較大的腔穴)。在某些應用中可僅自晶圓的一側蝕刻貫穿晶圓的開口。例如，可自晶圓的一側(例如，第一側)蝕刻大腔穴一路到達具有蝕刻停止(例如，SiO₂)層於第二側上之晶圓的第二側。可如上述之方式來施行兩金屬沈積及蝕刻停止薄膜的移除(見下圖 4A 至 4D)。

金屬薄膜亦可用於其他應用。例如，金屬薄膜可用以量測容納微元件之封裝件的氣密性，微元件如光學裝置、電磁裝置、

化學裝置、微機械裝置、微機電系統(MEMS)裝置或微光電機械系統(MOEME)或其他包含微小、微米與次微米尺寸之元件之裝置。在一實例中，利用光學輪廓儀(profilometer)來感測到金屬薄膜的形狀改變。此改變係用來決定藉由將晶圓(或例如在切割後晶圓之一部分)黏貼至另一基板所形成之密封圍場(enclosure)中的相對壓力及/或漏率。

此外，雖然薄蝕刻停止層的一應用係用於形成貫穿晶圓的電內連線，但其他應用包含形成電容、電感或其他結構。例如，可僅部分地(或完全不)移除蝕刻停止層以形成貫穿晶圓的電容結構。參照回圖 2E，顯示已被沈積至已形成了蝕刻停止材料(例如， SiO_2)之薄膜 220、222 之半導體晶圓的一側上的薄金屬膜 224。在不移除薄膜 220、222(如圖 2F 中所示)的情況下，可將薄金屬膜 226 直接沈積至厚氧化物 219 上及薄膜 220、222 上以形成電容結構。此類貫通晶圓之電容結構的實例係顯示於圖 6 中。電容結構係由夾置於一對金屬層 224、226 間的薄氧化層 220(或 222)所構成，且係形成於大腔穴 206 與微通孔 216、218 間的邊界處。雖然所示的實施例利用雙側蝕刻處理(以形成大腔穴及微通孔)，但貫穿晶圓的電容結構亦可利用單側蝕刻處理來製造。

在其他實施例中，具有貫穿晶圓之內連線的薄金屬膜可受到圖案化以形成例如電感(例如，線圈)或可移動懸臂之裝置。圖 4A 至 4E 顯示了製造電感或金屬懸臂結構的實例。此處理包含形成薄 SiO_2 犧牲薄膜。圖 5 顯示了金屬懸臂結構 328A 之實例的俯視圖；圖 6 顯示了電感 328B 之實例的俯視圖。

如圖 4A 中所示，半導體晶圓 300 包含第一側 302 及第二側 304。蝕刻遮罩及蝕刻停止層 310(例如， SiO_2 及/或 Si_3N_4 之膜層)係沈積於晶圓的兩側 302、304 上，且蝕刻腔穴 306 貫穿晶圓 300。若使用 Si_3N_4 作為蝕刻遮罩層，則將其移除。因此，由蝕刻停止層 310 所形成之相對薄的薄膜 312 殘留在晶圓第二側 304 的表面上。此薄蝕刻停止薄膜 312 亦延伸越過腔穴 306 的底部。

接著如圖 4B 中所示，施行相對較長的熱氧化處理以在矽存在的區域上形成厚氧化層 319。氧化處理應足夠長俾使所得的氧化層 319 比延伸越過腔穴 306 之底部的薄膜層 312 更厚。

在熱氧化處理之後，如圖 4C 中所示，將相對薄的金屬膜 324 沈積至晶圓的一側上(例如，第二側)。接著，例如由 HF(氫氟酸)蝕刻處理來移除該薄氧化薄膜 312。在熱氧化處理期間所形成之氧化物 319 的較厚區域可留下來並作為絕緣層。接著如圖 4D 中所示，將薄金屬膜 326 沈積至晶圓的第一側上。沈積在晶圓第一側上的金屬膜 326 沿著腔穴 306 的側邊及底部延伸。

接著如圖 4E 中所示，腔穴 306 之底部處的金屬 328 可被圖案化以形成如圖 5 中所示之懸臂結構 328A 或如圖 6 中所示之電感 328B。金屬圖案中的開口間隙係以 330 來代表。例如，可利用標準之微影與濕蝕刻技術來圖案化腔穴底部之金屬 328。接著腔穴側邊的金屬具有自晶圓之上表面至懸臂結構 328A 或電感 328B 之導線的功能。

圖 4A 至 4D 的技術亦可用以形成經由半導體晶圓中之非密封通孔 334 的複數電性內連線。例如，如圖 4D 中所示在將薄金屬膜 324 沈積至晶圓之第一側上後，可圖案化金屬 324、326 以

形成如圖 7A 中所示之貫穿晶圓的電性內連線 332。例如，可利用標準之微影與濕蝕刻技術來圖案化腔穴底部之金屬 324、326。圖 7A 之通孔 334 及貫穿晶圓之內連線 332 的俯視圖係顯示於圖 7B 中。

5 圖 4A 至 4C 之技術亦可用以形成經由半導體晶圓中之單一密封通孔的複數電性內連線。如圖 4C 中所示在將薄金屬膜 324 沈積至晶圓之一側上以覆蓋薄介電薄膜 312 後，在待形成電性內連線處選擇性地轉刻該薄介電薄膜，並將薄金屬膜 326 沈積至晶圓的第一側上如圖 8A 中所示。第一側上的金屬 326 與介電
10 薄膜 312 受到蝕刻之區域中之第二側上的金屬 324 接觸，以形成經由薄封通孔的電性內連線 340。圖 9A 為選擇性蝕刻介電薄膜 312 後但在沈積金屬膜 326 前之半導體晶圓的俯視圖。該圖顯示了受到選擇性蝕刻之介電薄膜 312 的剩餘部分及下層金屬膜 324 的曝露部分。

15 在沈積薄金屬膜 326 後，如圖 8B 中及圖 9B 之俯視圖所示，利用標準之微影與濕蝕刻技術來圖案化金屬 324、326。例如，可自晶圓的兩側來蝕刻金屬膜 324、326 以定義各個電性內連線 340。內連線 340 在電性上彼此絕緣。

其他實施例係落入申請專利範圍之範疇中。

20

【圖式簡單說明】

圖 1A 至 1F 顯示了利用薄犧牲介電薄膜來形成貫穿晶圓之內連線之雙側蝕刻製程的實施例。

圖 2A 至 2F 顯示了利用薄犧牲介電薄膜來形成貫穿晶圓之

內連線之雙側蝕刻製程的另一實施例。

圖 3 顯示了利用薄犧牲介電薄膜來形成貫穿晶圓之電容內連線之雙側蝕刻製程的一實施例。

圖 4A 至 4E 顯示了利用薄犧牲介電薄膜來形成金屬懸臂結構或電感之單側蝕刻製程的實施例。

圖 5 顯示根據圖 4A 至 4E 之製程之金屬懸臂結構的俯視圖。

圖 6 顯示根據圖 4A 至 4E 之製程之電感的俯視圖。

圖 7A 顯示了經由半導體晶圓中之單一開口而形成之複數電性內連線的實施例。

圖 7B 顯示了圖 7A 之貫穿晶圓之內連線的俯視圖。

圖 8A 及 8B 顯示了經由單一密封通孔而形成複數電性內連線的處理步驟。

圖 9A 及 9B 顯示了與圖 8A 及 8B 之處理相關之電性內連線的俯視圖。

【主要元件符號說明】

100：半導體晶圓

102：第一側

104：第二側

20 106：微通孔

107：底部

108：微通孔

109：底部

110：蝕刻停止層

- 112：蝕刻遮罩層
- 114：蝕刻遮罩層
- 116：腔穴
- 118：氧化物
- 5 120：薄膜
- 122：薄膜
- 124：薄金屬膜
- 126：貫穿晶圓之連接
- 128：貫穿晶圓之連接
- 10 130：薄金屬膜
- 132：金屬薄膜
- 134：金屬薄膜
- 200：半導體晶圓
- 202：第一側
- 15 204：第二側
- 206：腔穴
- 208：薄矽膜
- 210：蝕刻停止層
- 212：蝕刻遮罩層
- 20 216：微通孔
- 217：薄膜
- 218：微通孔
- 219：氧化物
- 220：薄膜

- 221：氧化物
- 222：薄膜
- 224：薄金屬膜
- 226：薄金屬膜
- 5 228：連接
- 230：連接
- 328A：金屬懸臂結構
- 328B：電感
- 300：半導體晶圓
- 10 302：第一側
- 304：第二側
- 306：腔穴
- 310：蝕刻停止層
- 312：薄膜
- 15 319：厚氧化層
- 326：薄金屬膜
- 328：金屬
- 328A：懸臂結構
- 328B：電感
- 20 330：開口間隙
- 332：貫穿晶圓之電性內連線
- 334：非密封通孔

五、中文發明摘要：

在半導體晶圓中提供貫穿晶圓之內連線，包括：在預先存在的半導體晶圓中形成一犧牲薄膜；在晶圓的一側上沈積金屬以覆蓋犧牲薄膜面向晶圓該一側的曝露部分；移除犧牲薄膜面向晶圓另一側的曝露部分；及在晶圓的該另一側上沈積金屬以與先前沈積的金屬接觸。本發明亦揭露了利用薄金屬薄膜來提供電容及其他結構的技術。

六、英文發明摘要：

10 Providing through-wafer interconnections in a semiconductor wafer includes forming a sacrificial membrane in a pre-existing semiconductor wafer, depositing metallization over one side of the wafer so as to cover exposed portions of the sacrificial membrane facing the one side of the wafer, removing exposed portions of the
15 sacrificial membrane facing the other side of the wafer, and depositing metallization over the other side of the wafer so as to contact the previously deposited metallization. Techniques also are disclosed for providing capacitive and other structures using thin metal membranes.

十一、圖式

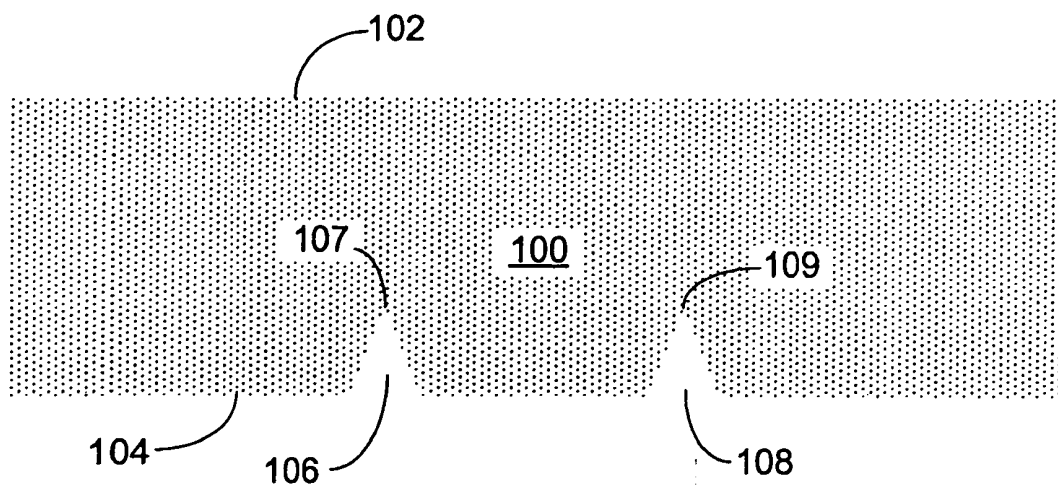


圖 1A

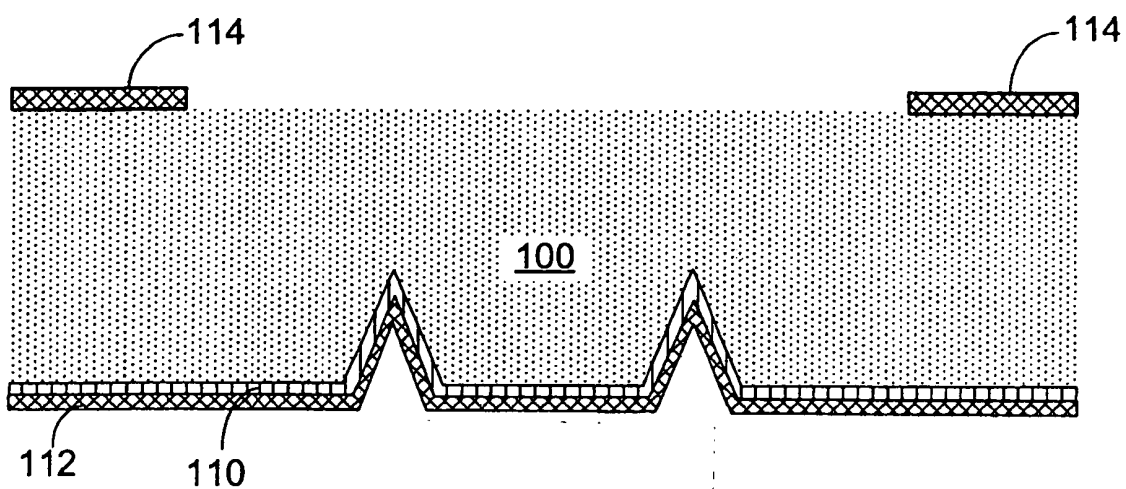


圖 1B

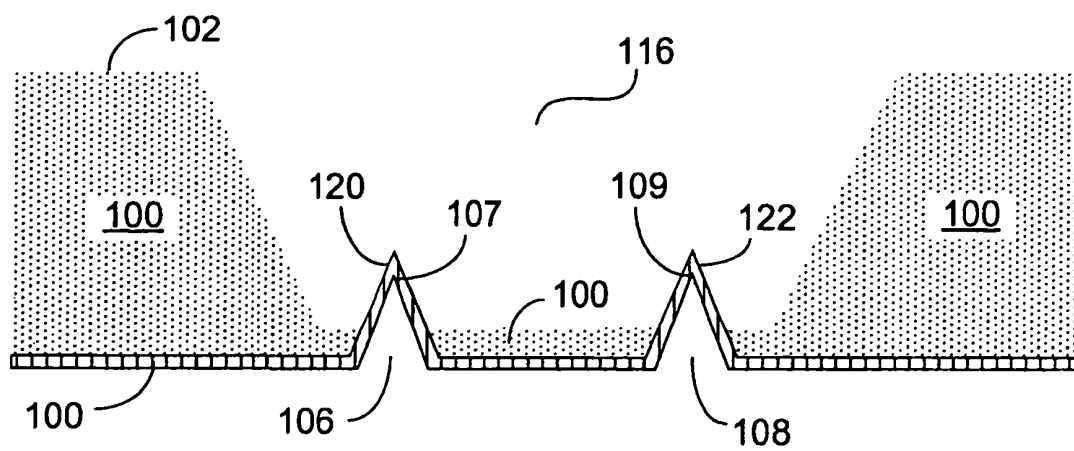


圖 1C

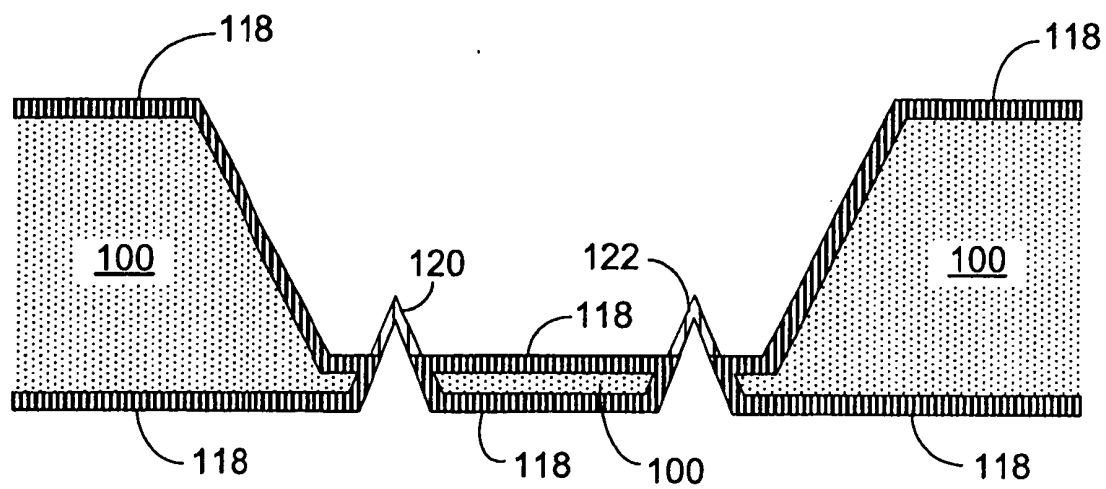


圖 1D

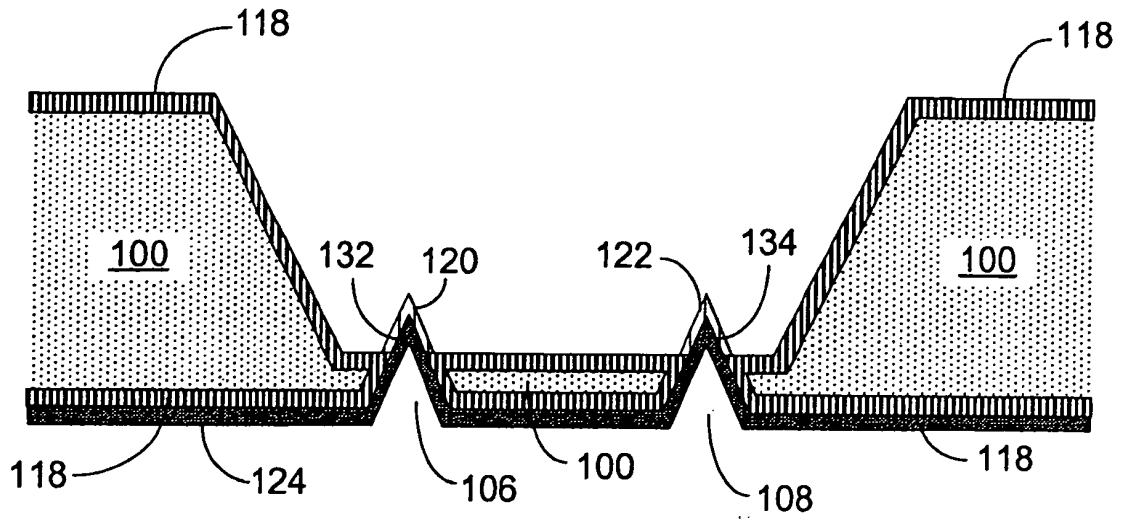


圖 1E

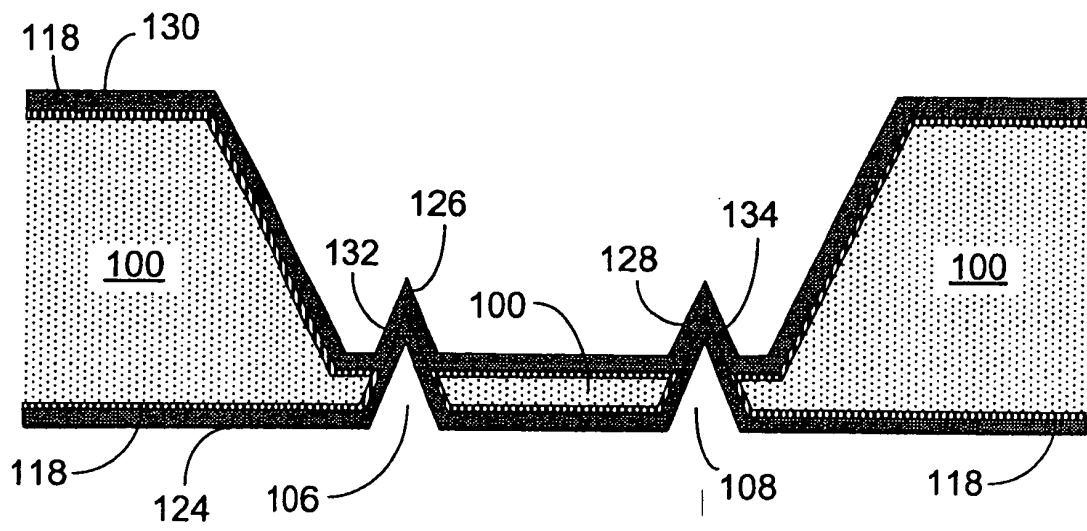


圖 1F

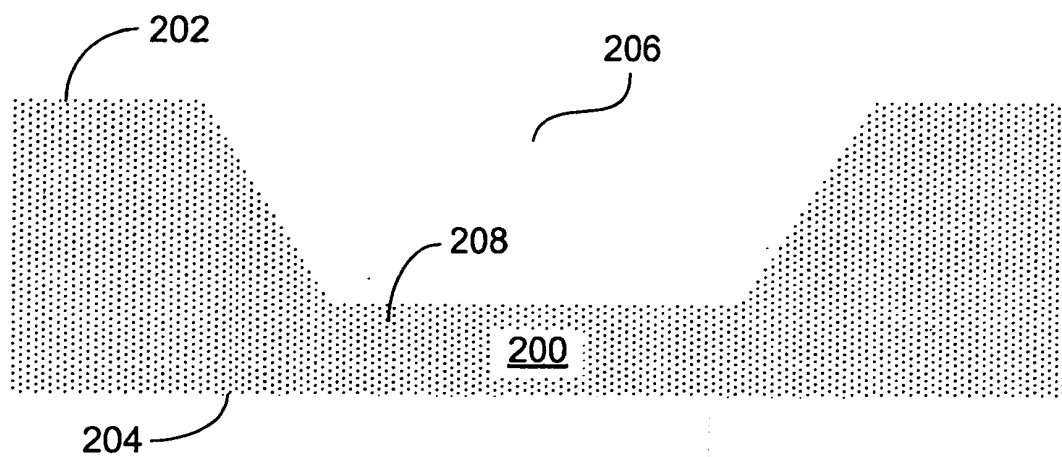


圖 2A

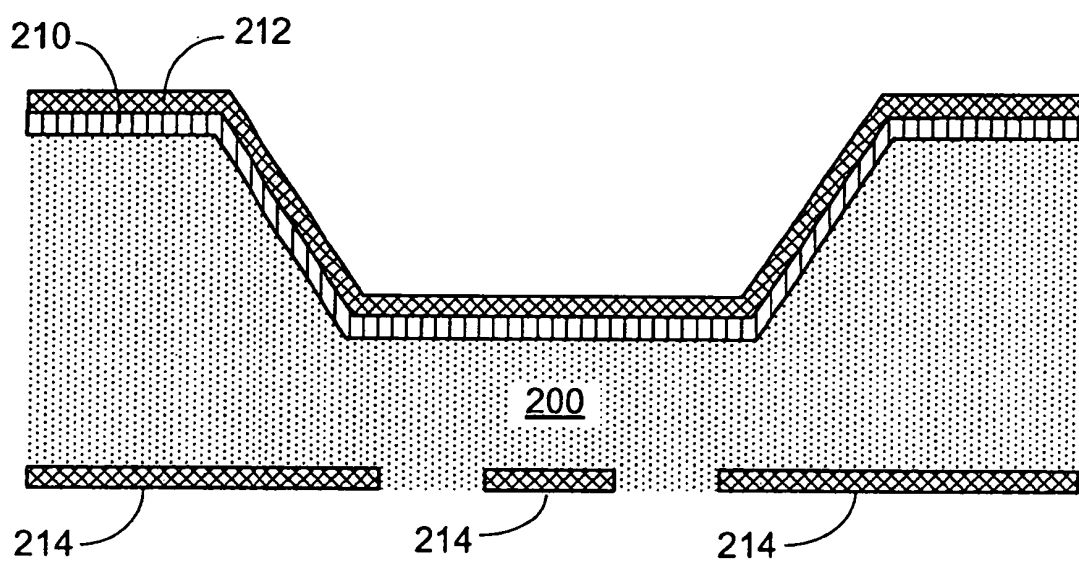


圖 2B

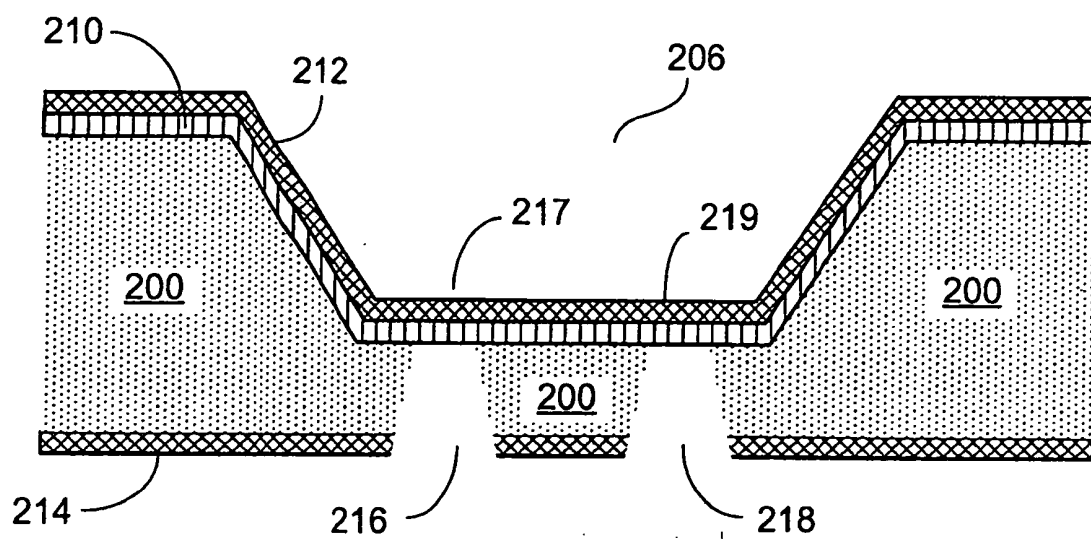


圖 2C

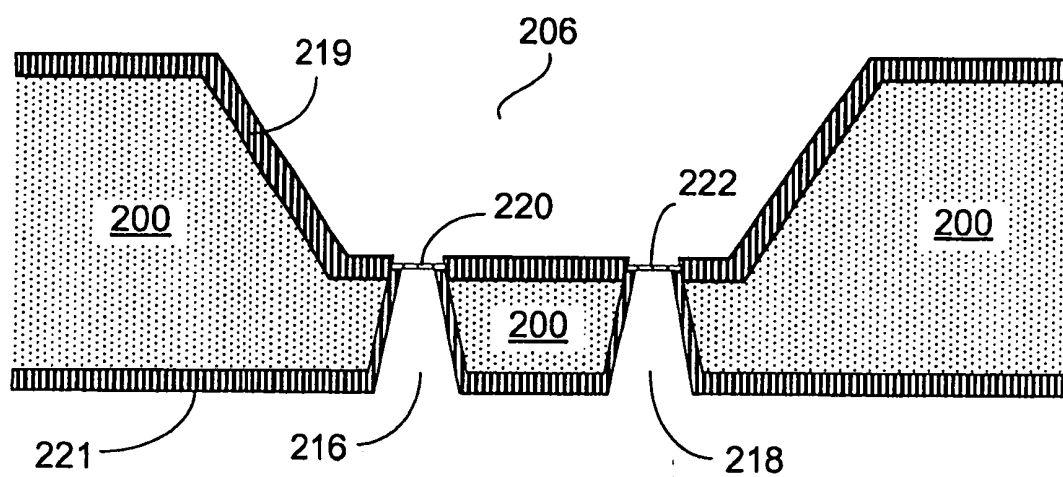


圖 2D

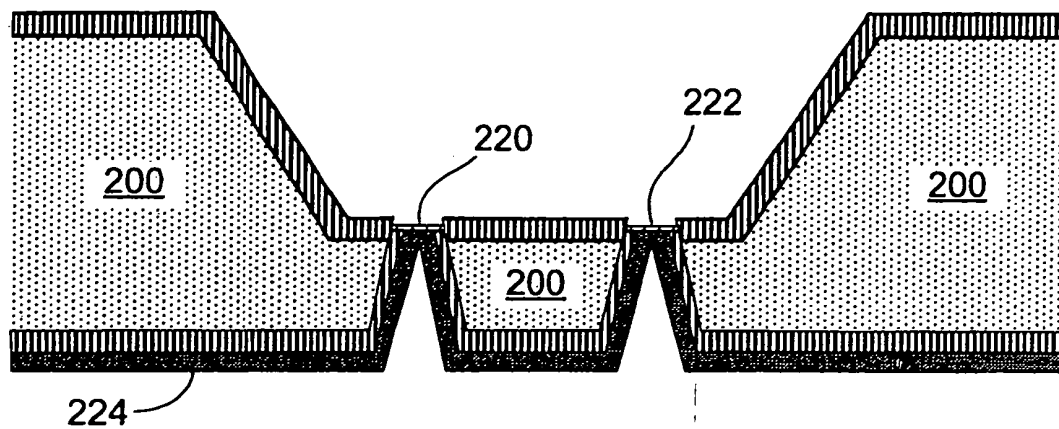


圖 2E

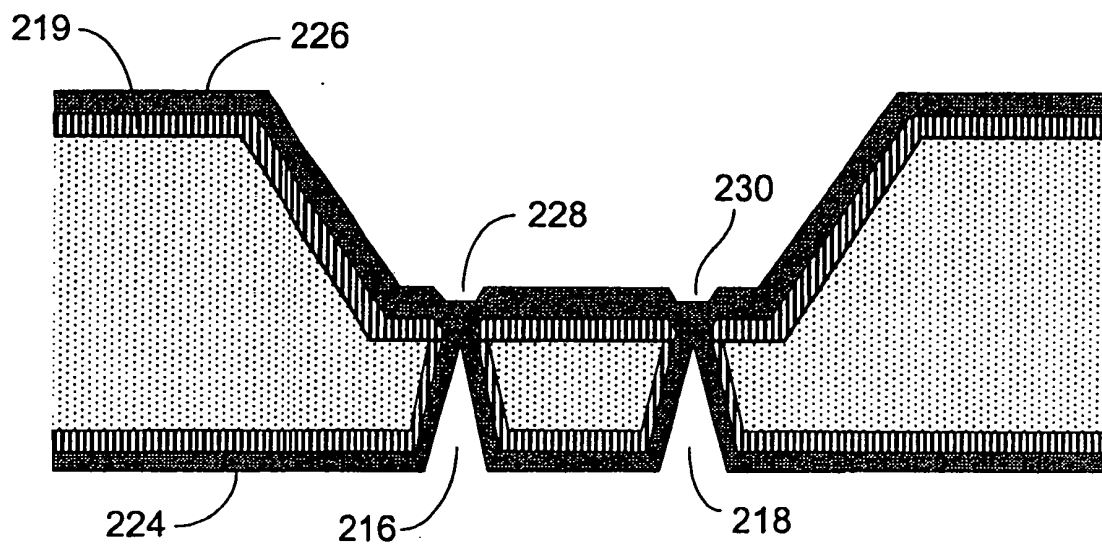


圖 2F

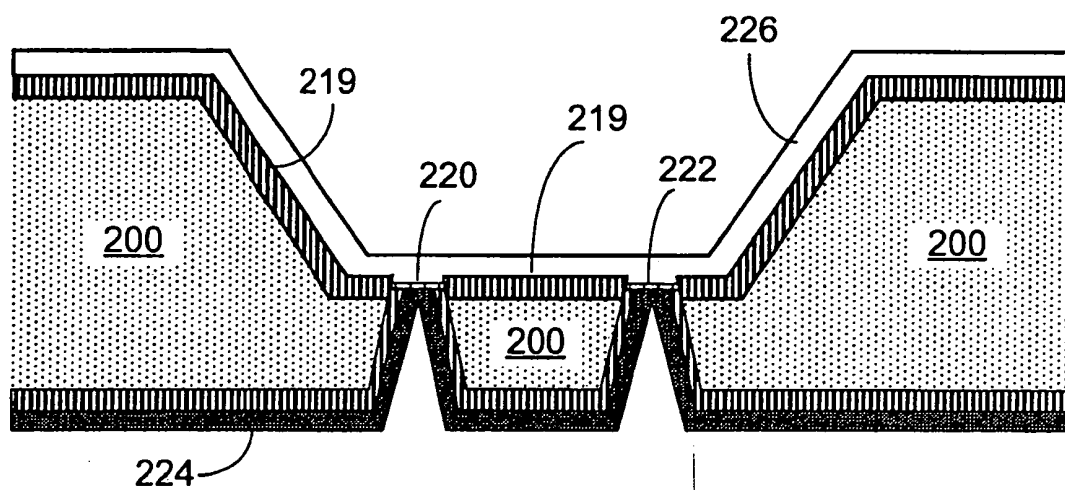


圖 3

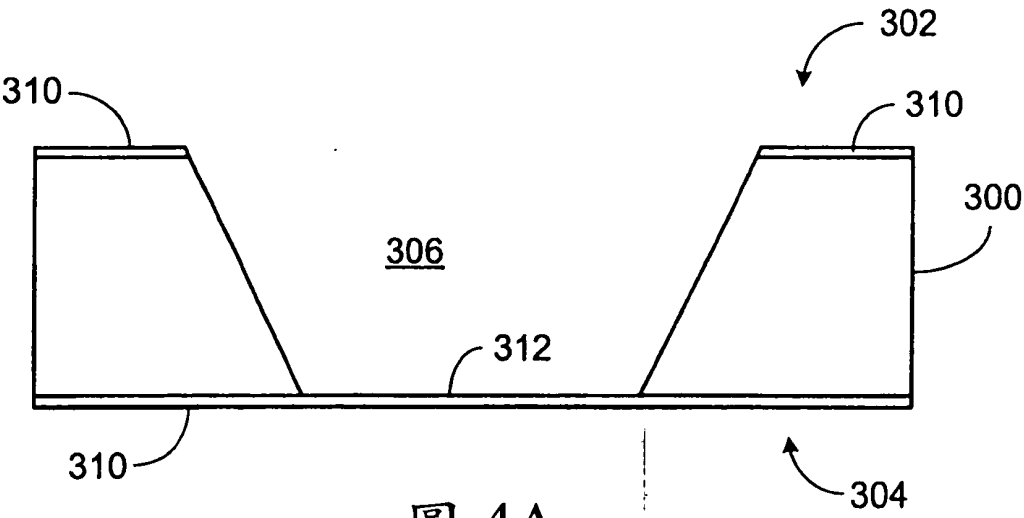


圖 4A

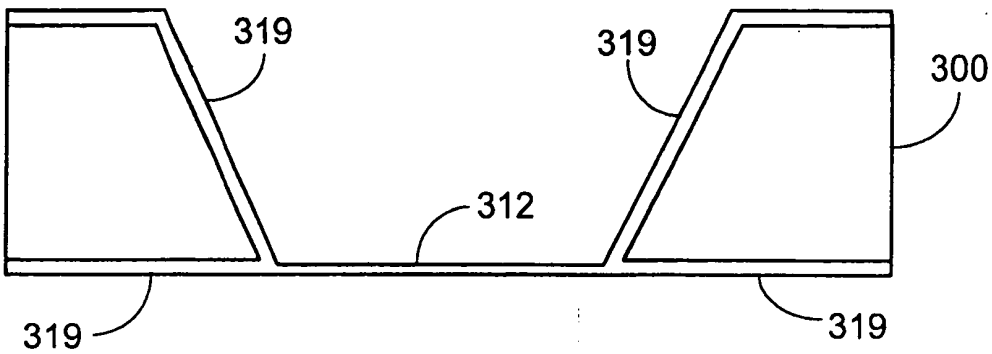


圖 4B

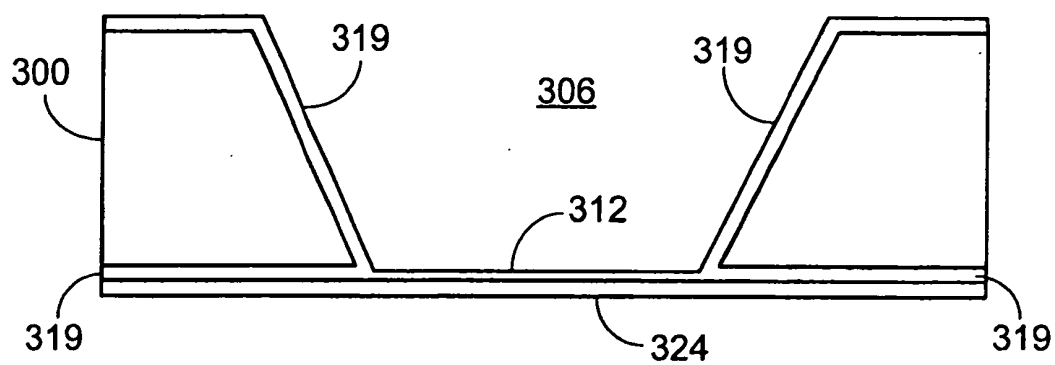


圖 4C

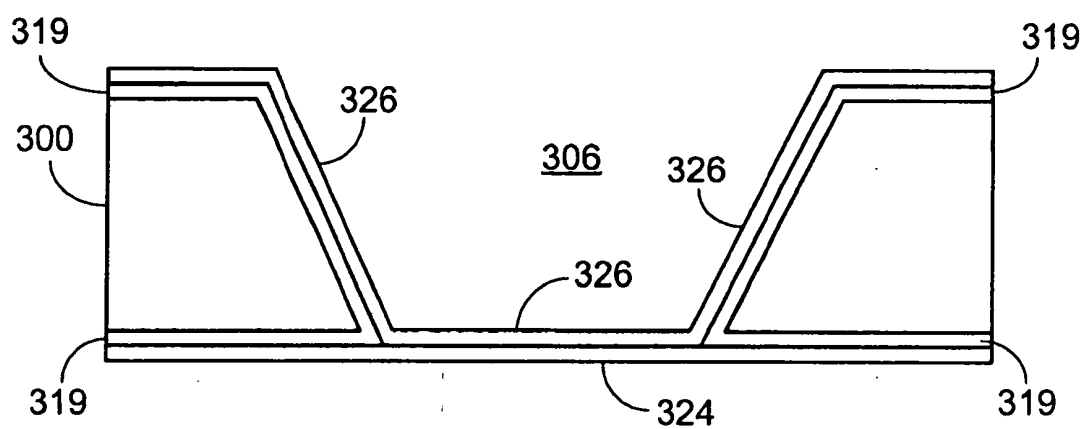


圖 4D

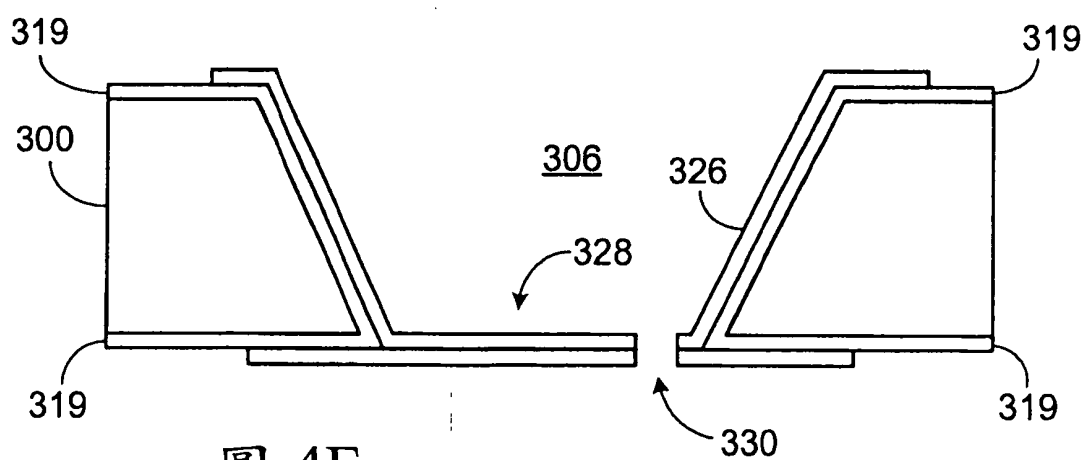


圖 4E

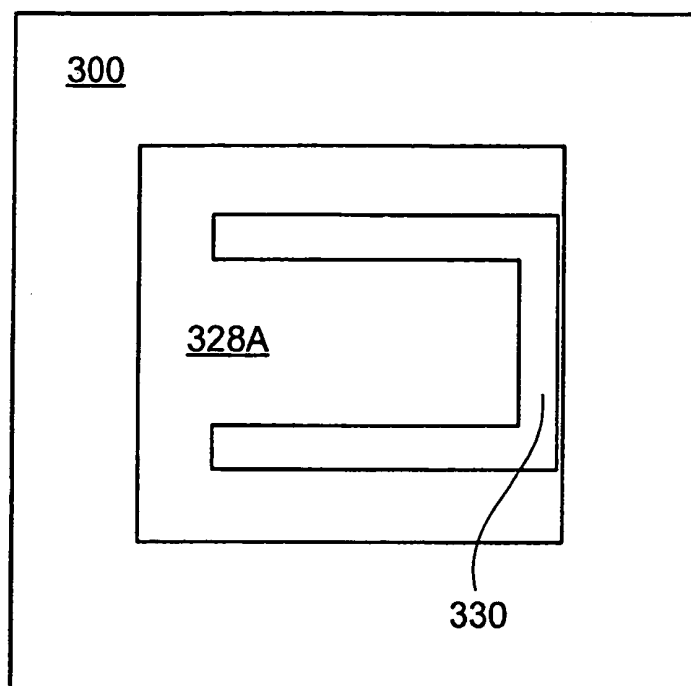


圖 5

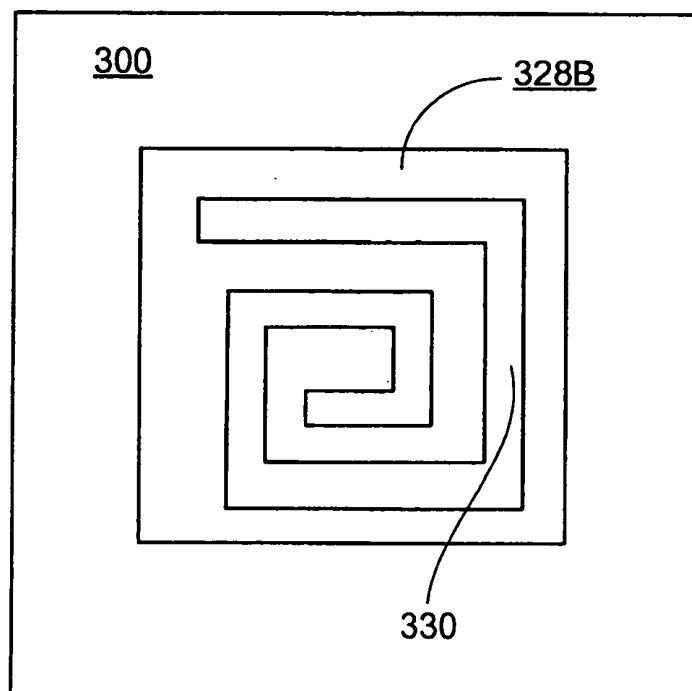


圖 6

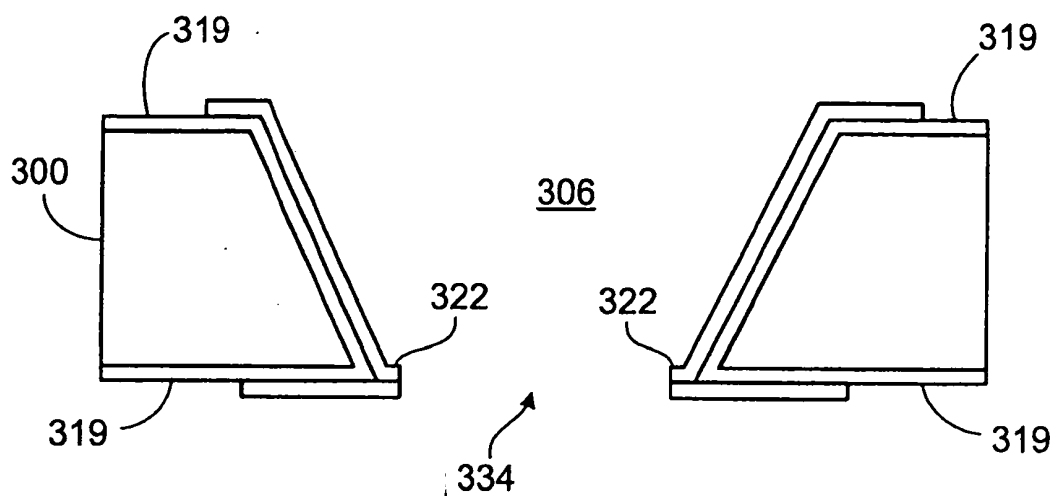


圖 7A

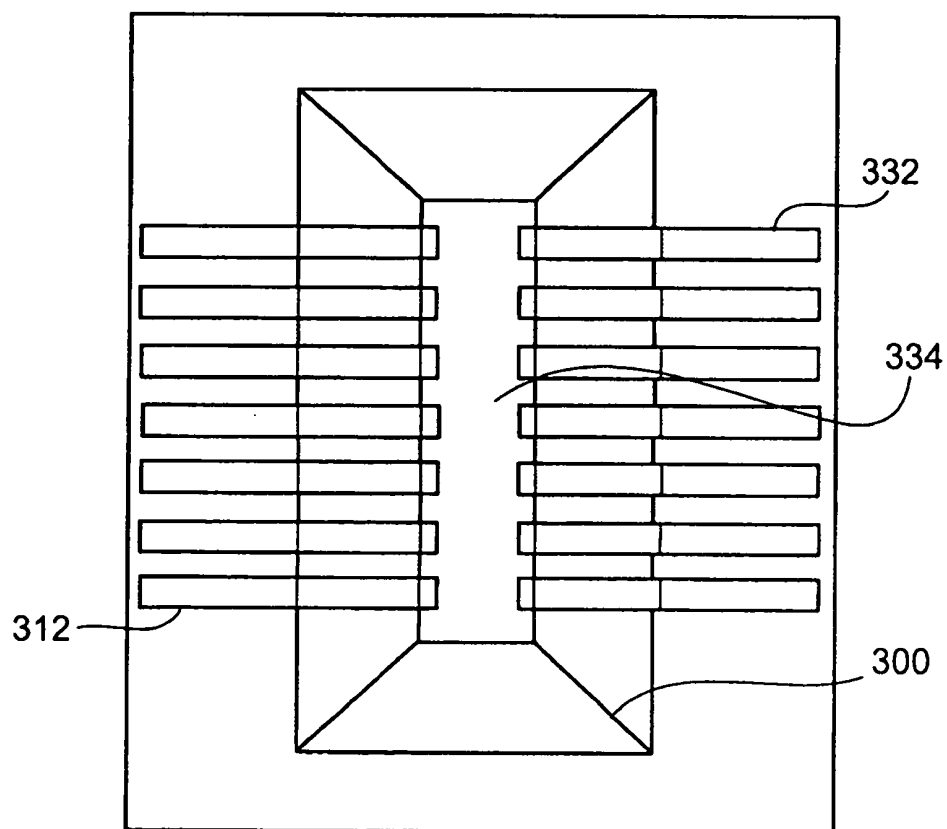


圖 7B

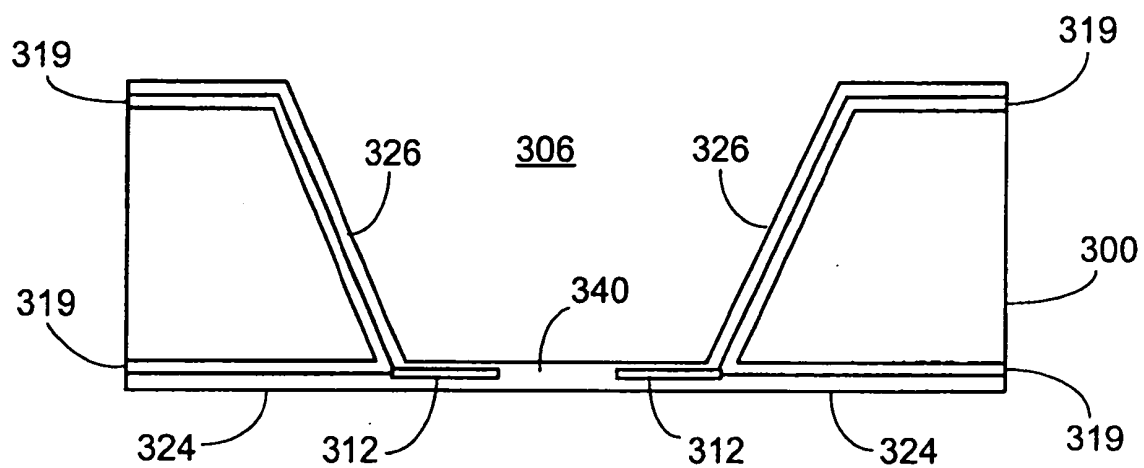


圖 8A

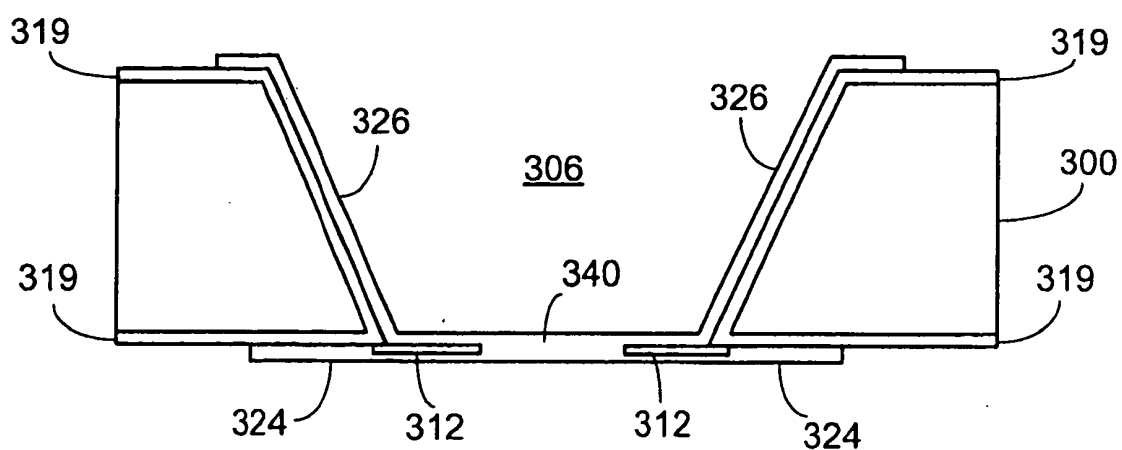


圖 8B

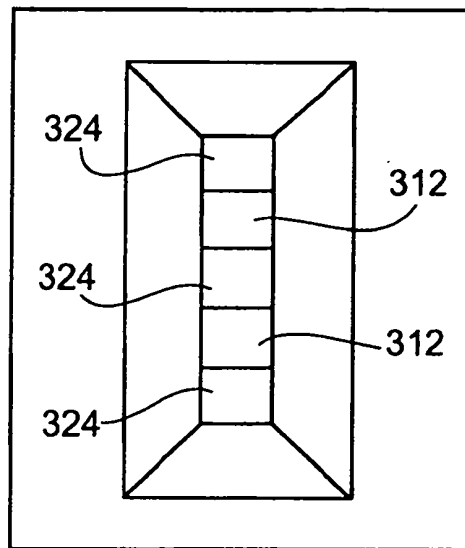


圖 9A

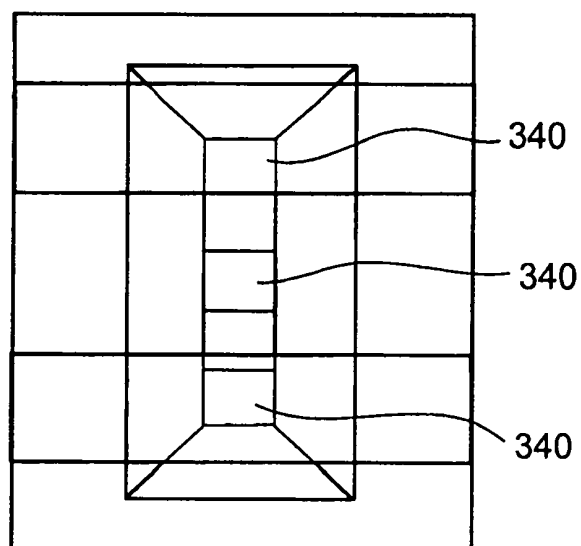


圖 9B

七、指定代表圖：

(一)本案指定代表圖為：第 (1A-1F) 圖。

(二)本代表圖之元件符號簡單說明：

100：半導體晶圓

102：第一側

104：第二側

106：微通孔

107：底部

108：微通孔

109：底部

110：蝕刻停止層

112：蝕刻遮罩層

114：蝕刻遮罩層

116：腔穴

118：氧化物

120：薄膜

122：薄膜

124：薄金屬膜

126：貫穿晶圓之連線

128：貫穿晶圓之連線

130：薄金屬膜

132：金屬薄膜

134：金屬薄膜

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無

5

10

15

20

發明專利說明書

P9年12月22日修正替換頁

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：96135432

※申請日期：96.9.21

※IPC 分類：H01L 21/768

21/3205

一、發明名稱：(中文/英文)

使用一薄介電膜之貫穿晶圓(through-wafer)電氣互連及其他結構的形成

FORMATION OF THROUGH-WAFER ELECTRICAL INTERCONNECTIONS

AND OTHER STRUCTURES USING A THIN DIELECTRIC MEMBRANE

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

台灣積體電路製造股份有限公司

Taiwan Semiconductor Manufacturing Co., Ltd.

代表人：(中文/英文)

張忠謀/ Chung-Mou Chang

住居所或營業所地址：(中文/英文)

新竹科學工業園區新竹市力行六路八號

No.8, Li-Hsin Rd.6, Science-Based Industrial Park Hsin-Chu, Taiwan

300-77, R.O.C.

國籍：(中文/英文)

中華民國/TW

三、發明人：(共 1 人)

姓名：(中文/英文)

雪里爾/SHIV, LIOR

國籍：(中文/英文)

以色列/ISRAEL

十、申請專利範圍：

1.一種在具有第一與第二側之半導體晶圓中提供貫穿晶圓之內連線的方法，此方法包含：

在該晶圓的該第二側中蝕刻一或多個微通孔；

5 在該第二側上提供蝕刻停止層，其中該蝕刻停止層覆蓋該一或多個微通孔中的表面；

在該晶圓之該第一側中蝕刻一腔穴至一深度，俾使在已蝕刻該一或多個微通孔的區域中的該蝕刻停止層的部分在該腔穴中被曝露；

10 在該晶圓之一側上沈積金屬；

接著自己蝕刻該一或多個微通孔的該區域移除該蝕刻停止層之區域；

在該晶圓的另一側上沈積金屬，俾使沈積於該第一側上的金屬與沈積於該第二側上的金屬接觸，而在已蝕刻該一或多個微通孔的該區域中形成貫穿晶圓的內連線。

2.如申請專利範圍第 1 項之方法，其中該半導體晶圓包含矽，且該蝕刻停止層包含二氧化矽與氮化矽中的至少一者。

3.如申請專利範圍第 1 項之方法，其中該半導體晶圓包含矽，且其中提供蝕刻停止層的步驟包括熱成長一二氧化矽層。

4.如申請專利範圍第 1 項之方法，其中該腔穴的尺寸係大於該一或多個微通孔中之每一者的對應尺寸。

5.如申請專利範圍第 1 項之方法，其中該晶圓之該第一側中的該腔穴被蝕刻至一深度，俾曝露該腔穴中該蝕刻停止層的薄膜。

6.如申請專利範圍第 1 項之方法，包括：

5 蝕刻該腔穴至一深度，俾使該腔穴之深度與該一或多個微通孔之平均深度的總和超過該晶圓的總厚度。

7.如申請專利範圍第 1 項之方法，包括：

在將金屬沈積至該晶圓之該一側上之前，在該半導體晶圓的表面上提供一絕緣層。

10 8.如申請專利範圍第 1 項之方法，包括：

在蝕刻該第一側中之該腔穴之後在該晶圓的該第一與第二側上選擇性地成長氧化層，俾使該蝕刻停止層的部分持續在該腔穴中曝露，其中該氧化層的厚度係大於該蝕刻停止層的厚度；及

15 其中移除該蝕刻停止層的部分包括使用一蝕刻劑，此蝕刻劑蝕刻該蝕刻停止層與該氧化層兩者。

9.如申請專利範圍第 8 項之方法，包括：

熱成長該氧化層。

10.如申請專利範圍第 8 項之方法，其中該氧化層的厚度
20 至少為該蝕刻停止層之厚度的三倍。

11.一種在具有第一與第二側之半導體晶圓中提供貫穿晶圓之內連線的方法，該方法包含：

在該晶圓的該第一側中蝕刻一腔穴；

在該晶圓之該第一側上提供蝕刻停止層，其中該蝕刻停止層覆蓋該腔穴中的表面；

在該晶圓之該第二側中蝕刻一或多個微通孔至一深度，俾使該一或多個微通孔到達該蝕刻停止層；

5 在該晶圓之一側上沈積金屬；

接著自己蝕刻該一或多個微通孔的該區域移除該蝕刻停止層之區域；及

在該晶圓的另一側上沈積金屬，俾使沈積於該第一側上的金屬與沈積於該第二側上的金屬接觸，而在已蝕刻該一或多個微通孔的該區域中形成貫穿晶圓的內連線。

12.如申請專利範圍第 11 項之方法，其中該半導體晶圓包含矽，且該蝕刻停止層包含二氧化矽與氮化矽中的至少一者。

13.如申請專利範圍第 11 項之方法，其中該半導體晶圓包含矽，且其中提供蝕刻停止層的步驟包含熱成長一二氧化矽層。

14.如申請專利範圍第 11 項之方法，其中該腔穴的尺寸係大於該一或多個微通孔中之每一者的對應尺寸。

15.如申請專利範圍第 11 項之方法，其中該一或多個微通孔被蝕刻至一深度，俾曝露該腔穴中該蝕刻停止層的薄膜。

16.如申請專利範圍第 11 項之方法，包括：

在將金屬沈積至該晶圓之該一側上之前，在該半導體晶

圓的表面上提供一絕緣層。

17.如申請專利範圍第 11 項之在具有第一與第二側之半導體晶圓中提供貫穿晶圓之內連線的方法，包括：

在蝕刻該第二側中之該微通孔之後在該晶圓的該第一
5 與第二側上選擇性地成長氧化層，俾使該蝕刻停止層的部分持續在該腔穴中曝露，其中該氧化層的厚度係大於該蝕刻停止層的厚度；及

其中移除該蝕刻停止層的部分包括使用一蝕刻劑，此蝕刻劑蝕刻該蝕刻停止層與該氧化層兩者。

10 18.如申請專利範圍第 17 項之方法，包括：

熱成長該氧化層。

19.如申請專利範圍第 17 項之方法，其中該氧化層的厚度至少為該蝕刻停止層之厚度的三倍。

15 20.一種在具有第一與第二側之半導體晶圓中提供貫穿晶圓之內連線的方法，該方法包含：

在該晶圓的該第二側上提供一蝕刻停止層；

在該晶圓之該第一側上蝕刻一開口以曝露該蝕刻停止層之部分；

在該晶圓之一側上沈積金屬；

20 接著移除該開口之該蝕刻停止層的區域；及

在該晶圓的另一側上沈積金屬，俾使沈積於該第一側上的金屬與沈積於該第二側上的金屬接觸，而在已蝕刻該開口的該區域中形成貫穿晶圓的內連線。

21.如申請專利範圍第 20 項之方法，包括：

在將金屬沈積至該晶圓之該一側上之前，在該半導體晶圓的表面上提供一絕緣層。

22.如申請專利範圍第 20 項之方法，包括：

在蝕刻該第一側中之該開口之後在該晶圓的該第一與第二側上選擇性地提供氧化層，俾使該蝕刻停止層的部分持續在該第一側之該腔穴中曝露，其中該氧化層的厚度係大於該蝕刻停止層的厚度；及

其中移除該蝕刻停止層的部分包括使用一蝕刻劑，此蝕刻劑蝕刻該蝕刻停止層與該氧化層兩者。

23.一種在具有第一與第二側之半導體晶圓中提供貫穿晶圓之結構的方法，該方法包含：

在該半導體晶圓之第二側上形成一犧牲薄膜，其中該晶圓之該第一側具有一腔穴，使得該犧牲薄膜在該腔穴的部分被暴露出來；

在該晶圓之一側上沈積金屬以覆蓋該犧牲薄膜面向該晶圓之該一側的曝露部分；

移除該犧牲薄膜面向該晶圓之另一側的曝露部分；及

在該晶圓的該另一側上沈積金屬，以與先前已沈積之金屬接觸。

24.如申請專利範圍第 23 項之方法，其中該犧牲薄膜包含二氧化矽與氮化矽中的至少一者。

25.如申請專利範圍第 23 項之方法，其中移除該犧牲薄

膜的曝露部分包括蝕刻該曝露部分。

26.如申請專利範圍第 23 項之方法，包括：

圖案化該金屬以形成一電感。

27.如申請專利範圍第 23 項之方法，包括：

5 圖案化該金屬薄膜以形成可移動之一懸臂結構。

28.如申請專利範圍第 23 項之方法，其中該犧牲薄膜面向該晶圓之該另一側的該曝露部分僅部分受到移除，此方法更包括：

10 圖案化該金屬以形成經由該半導體晶圓之單一氣密通孔的複數電性內連線。

29.一種在具有第一與第二側之半導體晶圓中提供電容結構的方法，該方法包含：

在該晶圓的該第二側中蝕刻一或多個微通孔；

15 在該第二側上提供一蝕刻停止層，其中該蝕刻停止層覆蓋該一或多個微通孔中的表面；

在該晶圓的該第一側中蝕刻一腔穴至一深度，俾使該一或多個微通孔受到蝕刻的區域中該蝕刻停止層的部分在該腔穴中曝露；及

20 在該晶圓的兩側上沈積金屬，以形成一電容結構，此結構包含該蝕刻停止層被夾置於該金屬膜層間的部分。

30.一種在具有第一與第二側之半導體晶圓中提供電容結構的方法，該方法包含：

在該晶圓的該第一側中蝕刻一腔穴；

在該晶圓的該第一側上提供一蝕刻停止層，其中該蝕刻停止層覆蓋該腔穴中的表面；

在該晶圓的該第二側中蝕刻一或多個微通孔至一深度，俾使該一或多個微通孔到達該蝕刻停止層；及

5 在該晶圓的兩側上沈積金屬，以形成一電容結構，此結構包含該蝕刻停止層被夾置於該金屬膜層間的部分。

31.一種半導體結構的形成方法，包含：

提供一具有第一與第二側之半導體晶圓，其中該晶圓的該第一側具有一腔穴；

10 在該晶圓的該第二側上提供犧牲薄膜，使得該犧牲薄膜在該腔穴的部分被暴露出來；

在該晶圓的一側上沈積金屬以覆蓋該犧牲薄膜面向該晶圓之該一側的曝露部分；

15 移除該犧牲薄膜面向該晶圓之另一側的曝露部分，俾使該金屬的至少一部分形成金屬薄膜。

32.如申請專利範圍第 31 項之方法，包括：

圖案化該金屬薄膜以形成一電感。

33.如申請專利範圍第 31 項之方法，包括：

圖案化該金屬薄膜以形成可移動之一懸臂結構。

20 34.一種容納微元件之封裝件的製造方法，該方法包含：
提供一具有第一與第二側之半導體晶圓，其中該晶圓的該第一側具有一腔穴；

在該晶圓的該第二側上提供犧牲薄膜，使得該犧牲薄膜

在該腔穴的部分被暴露出來；

在該晶圓的一側上沈積金屬以覆蓋該犧牲薄膜面向該晶圓之該一側的曝露部分；

5 移除該犧牲薄膜面向該晶圓之另一側的曝露部分，俾使該金屬的至少一部分形成金屬薄膜；

利用具有該金屬薄膜之該半導體晶圓作為用以容納該微元件之該封裝件的一部分；及

利用該金屬薄膜來評估該封裝件的氣密性。

10 35.如申請專利範圍第 34 項之方法，其中評估該封裝件的氣密性的步驟包含了感測該金屬薄膜之形狀改變。

36.如申請專利範圍第 35 項之方法，包括：

利用該形狀改變來決定相對壓力或洩漏率。