



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2020-0058547
(43) 공개일자 2020년05월27일

- (51) 국제특허분류(Int. Cl.)
B03C 3/68 (2006.01) H03K 3/53 (2006.01)
- (52) CPC특허분류
B03C 3/68 (2013.01)
H03K 3/53 (2013.01)
- (21) 출원번호 10-2020-7012833
- (22) 출원일자(국제) 2018년10월09일
심사청구일자 없음
- (85) 번역문제출일자 2020년05월04일
- (86) 국제출원번호 PCT/EP2018/077380
- (87) 국제공개번호 WO 2019/072786
국제공개일자 2019년04월18일
- (30) 우선권주장
17195478.7 2017년10월09일
유럽특허청(EPO)(EP)

- (71) 출원인
크래프트파워콘 스웨덴 에이비
스웨덴 445 02 수르테 박스 2102
월그렌 베르트
스웨덴 499 40 놀 에네콜레베겐 11
- (72) 발명자
월그렌 베르트
스웨덴 499 40 놀 에네콜레베겐 11
- (74) 대리인
박장원

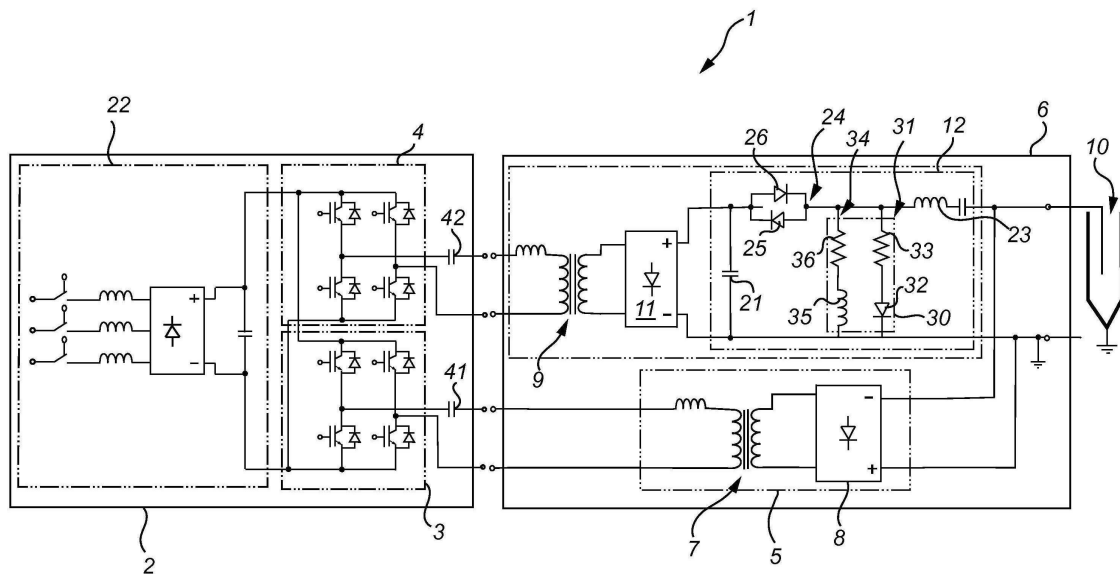
전체 청구항 수 : 총 16 항

(54) 발명의 명칭 고-전압 파워 서플라이 시스템

(57) 요약

정전기 집진기(ESP)(10)에 파워를 공급하기 위한 고-전압 파워 서플라이 시스템(1)이 개시된다. 이러한 시스템은, 제 1 AC 서플라이 전압 및 제 2 AC 서플라이 전압을 발생시키도록 구성된 AC 서플라이 회로(2)와, 그리고 AC 서플라이 회로와 ESP 사이에 연결되는 두 개의 서플라이 회로들(5, 6)을 갖는다. 서플라이 회로들 중 하나는, 제 1 AC 서플라이 전압을 ESP에 대한 DC 베이스 전압으로 변환 및 전환시키도록 구성된 DC 서플라이 회로(5)이고, 반면 다른 하나는 고-전압 펄스들을 발생시켜 ESP에 전달하도록 구성된 펄스 형성 회로(12)를 갖는 펄스 서플라이 회로이다. AC 서플라이 회로는 AC 서플라이 전압들 각각이 중간 주파수 범위, 즉 100 Hz 내지 5000 Hz 범위에 있도록 구성된다. 이에 의하여, 비용 효율적이고 중량이 작으며 콤팩트한 고-전압 파워 서플라이 시스템이 제공된다.

대표도



명세서

청구범위

청구항 1

정전기 집진기(electrostatic precipitator)(10)에 파워(power)를 공급하는데 적합한 DC 베이스 전압(DC base voltage)에 중첩(superimpose)되는 고-전압 펄스(high-voltage pulse)들을 발생시키기 위한 파워 서플라이 시스템(power supply system)(1)으로서,

상기 파워 서플라이 시스템은,

제 1 AC 서플라이 전압(AC supply voltage) 및 제 2 AC 서플라이 전압을 발생시키도록 되어 있는 AC 서플라이 회로(AC supply circuit)(2)와;

상기 AC 서플라이 회로(2)와 상기 정전기 집진기(10) 사이에 연결될 수 있는 DC 서플라이 회로(DC supply circuit)(5)와; 그리고

상기 AC 서플라이 회로(2)와 상기 정전기 집진기(10) 사이에 연결될 수 있는 펄스 서플라이 회로(pulse supply circuit)(6)를 포함하고,

상기 DC 서플라이 회로는,

상기 제 1 AC 서플라이 전압을 상기 DC 베이스 전압으로 변환 및 전환시키기 위한 제 1 변압기(transformer)(7) 및 제 1 정류기 회로(rectifier circuit)(8)를 포함하고,

상기 펄스 서플라이 회로(6)는,

상기 제 2 AC 서플라이 전압을 상기 고-전압 펄스들을 발생시키기에 충분한 DC 펄스 서플라이 전압(DC pulse supply voltage)으로 변환 및 전환시키기 위한 제 2 변압기(9) 및 제 2 정류기 회로(11)와, 그리고

상기 제 2 정류기 회로(11)와 상기 정전기 집진기(10) 사이에 연결될 수 있는 펄스 형성 회로(pulse forming circuit)(12; 12')를 포함하고,

상기 펄스 형성 회로는 추가적인 전압 변환 없이 상기 고-전압 펄스들을 발생시키도록 되어 있고,

상기 AC 서플라이 회로는 상기 제 1 AC 서플라이 전압 및 상기 제 2 AC 서플라이 전압 각각의 주파수가 100 Hz 내지 5000 Hz 범위에 있도록 구성되는 것을 특징으로 하는 파워 서플라이 시스템(1).

청구항 2

제1항에 있어서,

상기 펄스 형성 회로(12; 12')는, 적어도 하나의 사이리스터(thyristor)(25)와, 그리고 상기 적어도 하나의 사이리스터와 역-병렬(anti-parallel)로 연결된 적어도 하나의 다이오드(diode)(26)를 포함하는 것을 특징으로 하는 고-전압 파워 서플라이 시스템(1).

청구항 3

제1항 또는 제2항에 있어서,

상기 AC 서플라이 회로(2)는,

DC 피드 전압(DC feed voltage)을 상기 제 1 AC 서플라이 전압으로 전환시키도록 되어 있는 제 1 파워 인버터(power inverter)(3)와, 그리고

상기 DC 피드 전압을 상기 제 2 AC 서플라이 전압으로 전환시키도록 되어 있는 제 2 파워 인버터(4)를 포함하고,

상기 제 1 파워 인버터 및 상기 제 2 파워 인버터는 상기 제 1 AC 서플라이 전압 및 상기 제 2 AC 서플라이 전압 각각의 주파수를 100 Hz 내지 5000 Hz 범위에 있게 제어하도록 되어 있는 것을 특징으로 하는 고-전압 파워

서플라이 시스템.

청구항 4

제3항에 있어서,

상기 제 1 파워 인버터(3)는 IGBT 또는 MOSFET과 같은 반도체 파워 스위치(semiconductor power switch)들을 포함하는 풀 브리지(full bridge) 혹은 하프 브리지(half bridge) 단상 인버터(single phase inverter)인 것을 특징으로 하는 고-전압 파워 서플라이 시스템(1).

청구항 5

제3항 또는 제4항에 있어서,

상기 제 2 파워 인버터(4)는 IGBT 또는 MOSFET과 같은 반도체 파워 스위치들을 포함하는 풀 브리지 혹은 하프 브리지 단상 인버터인 것을 특징으로 하는 고-전압 파워 서플라이 시스템(1).

청구항 6

선행하는 항들 중 어느 하나의 항에 있어서,

상기 DC 베이스 전압과 상기 고-전압 펄스들은 상기 파워 서플라이 시스템의 출력에서 병렬로 연결되는 것을 특징으로 하는 고-전압 파워 서플라이 시스템(1).

청구항 7

제6항에 있어서,

상기 펄스 형성 회로(12)는,

상기 제 2 정류기 회로(11)의 출력 단자(output terminal)들 사이에 연결되는 스토리지 커패시터(storage capacitor)(21)와,

상기 파워 서플라이 시스템의 출력에 직렬로 연결되는 제 1 직렬 인덕턴스(series inductance)(23) 및 결합 커패시터(coupling capacitor)(27)와, 그리고

상기 스토리지 커패시터(21)와 상기 제 1 직렬 인덕턴스(23) 사이에 직렬로 연결되는 고전압 스위칭 회로(high voltage switching circuit)(24)를 포함하는 것을 특징으로 하는 고-전압 파워 서플라이 시스템(1).

청구항 8

제6항에 있어서,

상기 펄스 형성 회로(12')는,

상기 제 2 정류기 회로(11)의 출력 단자들 사이에 연결되는 고전압 스위칭 회로(24')와,

상기 파워 서플라이 시스템의 출력에 직렬로 연결되는 제 1 직렬 인덕턴스(23) 및 결합 커패시터(27)와, 그리고

상기 고전압 스위칭 회로(24')와 상기 제 1 직렬 인덕턴스(23) 사이에 직렬로 연결되는 스토리지 커패시터(21')를 포함하는 것을 특징으로 하는 고-전압 파워 서플라이 시스템(1).

청구항 9

제7항 또는 제8항에 있어서,

상기 고전압 스위칭 회로는, 적어도 하나의 사이리스터(25)와, 그리고 상기 적어도 하나의 사이리스터와 역-병렬로 연결된 적어도 하나의 다이오드(26)를 포함하는 것을 특징으로 하는 고-전압 파워 서플라이 시스템(1).

청구항 10

제7항 내지 제9항 중 하나의 항에 있어서,

상기 펄스 형성 회로(12; 12')는 또한,

상기 고전압 스위칭 회로(24; 24') 및 상기 스토리지 커패시터(21; 21')와 병렬로 연결되는 보호 브랜치(protective branch)(31)를 포함하고,

상기 보호 브랜치(31)는 상기 고전압 스위칭 회로(24)에 걸친 전압 피크(voltage peak)들을 제한하기 위한 제 1 저항(resistance)(33) 및 직렬 다이오드(32)를 포함하는 것을 특징으로 하는 고-전압 파워 서플라이 시스템(1).

청구항 11

제5항 내지 제8항 중 하나의 항에 있어서,

상기 펄스 형성 회로(12; 12')는 또한,

상기 고전압 스위칭 회로(24) 및 상기 스토리지 커패시터(21)와 병렬로 연결되는 복원 브랜치(restoring branch)(34)를 포함하고,

상기 복원 브랜치(34)는 펄스들 사이에서 상기 결합 커패시터(27)의 전하를 복원시키기 위한 제 2 저항(36) 및 제 2 직렬 인덕턴스(35)를 포함하는 것을 특징으로 하는 고-전압 파워 서플라이 시스템(1).

청구항 12

제9항에 있어서,

상기 제 2 직렬 인덕턴스(35)는 0.1 H 내지 10 H 범위에 있는 인덕턴스 값을 갖는 것을 특징으로 하는 고-전압 파워 서플라이 시스템(1).

청구항 13

선행하는 항들 중 어느 하나의 항에 있어서,

상기 제 1 AC 서플라이 전압 및 상기 제 2 AC 서플라이 전압 각각의 주파수는 200 Hz 내지 2000 Hz 범위에 있는 것을 특징으로 하는 고-전압 파워 서플라이 시스템(1).

청구항 14

선행하는 항들 중 어느 하나의 항에 있어서,

상기 고-전압 파워 서플라이 시스템(1)은 또한,

상기 DC 서플라이 회로(5)의 상기 제 1 변압기(7)와 상기 제 1 파워 인버터(3) 사이에 연결되는 제 1 직렬 커패시터(41)와, 그리고

상기 펄스 서플라이 회로의 상기 제 2 변압기(9)와 상기 제 2 파워 인버터(4) 사이에 연결되는 제 2 직렬 커패시터(42)를 포함하는 것을 특징으로 하는 고-전압 파워 서플라이 시스템(1).

청구항 15

선행하는 항들 중 어느 하나의 항에 있어서,

상기 제 1 AC 서플라이 전압의 주파수는 상기 제 2 AC 서플라이 전압의 주파수보다 높은 것을 특징으로 하는 고-전압 파워 서플라이 시스템(1).

청구항 16

선행하는 항들 중 어느 하나의 항에 있어서,

상기 고-전압 파워 서플라이 시스템(1)은 정전기 집진기(10)에 연결되는 것을 특징으로 하는 고-전압 파워 서플라이 시스템(1).

발명의 설명

기술 분야

본 발명은 전력 공학(electrical power engineering)의 분야에 관한 것으로, 보다 구체적으로 말하면, 정전기

[0001]

집진기(electrostatic precipitator, ESP)들에 전력공급을 행하는데 적합한 파워 서플라이(power supply)들의 분야에 관한 것이다.

배경 기술

[0002] 정전기 집진기(ESP)들은 일반적으로 산업적 프로세스들에서 가스 스트림(gas stream)으로부터 미립 물질(particulate matter)의 수집하고 제거하는데 사용된다. 이러한 디바이스들은 예를 들어, 석탄 화력 발전소, 시멘트 공장, 철강 공장 및 쓰레기 소각에서 방출되는 것으로부터 미립자들을 필터링하는데 이용될 수 있다. ESP들이 미립자 필터링/수집을 위해 더 빈번하게 사용되는 디바이스들 중 하나인가에 대한 이유들 중 일부 이유는, 이들이 광범위한 입구 온도, 압력, 먼지 부피, 및 산성 가스 조건에서 상대적으로 대량의 가스 부피를 처리할 수 있다는 것이다. 더욱이, 이들은 광범위한 입자 크기들을 수집하는데 사용될 수 있고, 그리고 이들은 건조한 상태 및 습한 상태에서 수집을 행할 수 있다.

[0003] 그 명칭에 의해 시사되는 바와 같이, ESP는 가스 스트림으로부터 먼지 입자들을 분리시키기 위해 정전기력(electrostatic force)을 사용한다. 종래의 ESP는 일 세트의 방전/방출 전극들을 가지며, 이들은 종종 얇은 와이어(wire)들의 형태를 갖고, 그리고 수집/수집하는 전극들로 지칭되는 커다란 플레이트(plate)들 사이에서 균등하게 이격되어 있으며, 방출 전극들은 고전압으로 충전되고, 반면 수집 전극들은 일반적으로 접지되지만 반대 극성의 전압으로 충전될 수 있다. 일반적으로, 음의 고-전압(종종 맥동(pulsating)) 직류(Direct Current, DC)가 방출 전극에 인가되고, 이것은 음의 전기장(electric field)을 생성한다. 요컨대, 유동하는 가스들은 방출 전극들에 의해 제공되는 음의 전기장을 통과하도록 되어 있고, 이것은 고체 미립자들이 음으로 대전되게 한다. 음으로 대전된 입자들은 후속적으로 수집 전극들로 끌어 당겨지고, 이러한 수집 전극들에 부착된다. 이러한 수집 플레이트들을 흔들거나 두드림으로써, 축적된 "먼지" 덩어리는 해방(free)되고 먼지 자체의 중량으로 인해 그 아래에 있는 먼지 컨테이너(dust container)(호퍼(hopper)) 안으로 떨어지게 된다. 보다 상세히 말하면, 프로세스 내에는 에벌런치 증식(avalanche multiplication) 및 이차 방출(secondary emission)과 같은 다른 단계들이 존재하는데, 이들은 가스 분자들을 이온화하고, 또한 이러한 고체 입자들을 이온화하며, 그 순수한 결과는 음으로 대전된 입자들을 초래하는데, 이러한 입자들은 방출 전극들 둘레의 음의 전기장에 의해 힘을 받아 수집 전극으로 강하게 끌어 당겨진다.

[0004] DC 전압에 전압 펄스들을 중첩(superimpose)시켜 입자 분리 혹은 필터링 성능을 증가시키기 위해 고-전압 펄스 발생기들이 일반적으로 ESP들 내에 사용된다. 펄스 폭은 전형적으로는 대략 100 μ s이고, 주파수는 1 내지 400 펄스/초 범위에 있다. 평균 전류는 정전기 집진기에 인가되는 전압 레벨을 유지시키면서 시스템 내의 스위칭 디바이스의 펄스 반복 주파수(pulse repetition frequency)를 변경시킴으로써 제어될 수 있다. 이러한 방식으로, 역전리(back corona)의 발생 및 이와 관련된 부정적 영향들을 제거하거나 적어도 제한하는 것이 가능하다.

[0005] 펄스 시스템들은 종종 두 개의 주된 범주로 나누어지는데, 그 하나는 (2차측에서 일어나는) 높은 전위/전압에서의 스위칭에 기반을 두고 있으며, 다른 하나는 (1차측에서 일어나는) 낮은 전위에서의 스위칭에 기반을 두고 있는 펄스 변압기 시스템들로서 지칭될 것이다. 스위칭이 1차측에서 일어나는 경우인 후자의 예들은 예를 들어, US 4,052,177, US 4,600,411 및 EP 1 652 586에서 발견될 수 있고, 반면 EP 1 293 253은 고전압 스위칭(즉, 스위칭이 2차측에서 일어나는 경우)의 예를 개시한다.

[0006] 문서 US 5,575,836은 펄스 파워 서플라이를 갖는 먼지 수집기를 개시한다. 이러한 경우에, 스위칭(12)은 변압기(10)의 2차측에 구성된다. 하지만, 스위칭이 최종 전압 레벨에서 수행되지 않음은 매우 분명하다. 반대로, US 5,575,836에서 펄스 변압기(16)는 전압을 최종 레벨까지 증가시키도록 요구된다.

[0007] 하지만, 비록 종래 기술에서의 많은 해법들이 존재하지만, 종래 기술에서의 추가 개선의 필요성은 언제나 존재하는데, 특히, 전력 손실, 크기 감소, 비용, 출력에서의 전압 리플(voltage ripple) 감소, 및/또는 견고성(robustness)/신뢰성(reliability) 측면에서의 개선의 필요성이 존재한다.

발명의 내용

해결하려는 과제

[0008] 따라서, 본 발명의 목적은, 정전기 집진기에 에너지를 공급하기 위한 고-전압 파워 서플라이 시스템을 제공하되, 전력 손실, 크기, 비용, 출력에서의 전압 리플 감소, 및/또는 견고성/신뢰성 측면에서 현재 알려진 시스템들과 관련된 단점들 중 적어도 일부 혹은 모두를 경감시키는 그러한 고-전압 파워 서플라이 시스템을 제

공하는 것이다.

과제의 해결 수단

- [0009] 이러한 목적은 첨부되는 청구항들에서 정의되는 바와 같은 고-전압 파워 서플라이 시스템에 의해 달성된다.
- [0010] 아래에서, 예시적 용어는 예로서, 사례로서, 혹은 예시로서의 역할을 하는 것으로 이해되어야 한다.
- [0011] 본 발명의 제 1 실시형태에 따르면, 정전기 집진기(electrostatic precipitator)에 파워(power)를 공급하는데 적합한 DC 베이스 전압(DC base voltage)에 중첩(superimpose)되는 고-전압 펄스(high-voltage pulse)들을 발생시키는 파워 서플라이 시스템(power supply system)이 제공된다. 고전압 파워 서플라이 시스템은, 제 1 AC 서플라이 전압(AC supply voltage) 및 제 2 AC 서플라이 전압을 발생시키도록 구성된 AC 서플라이 회로(AC supply circuit)와; AC 서플라이 회로와 정전기 집진기 사이에 연결될 수 있는(즉, 연결되도록 구성된/개조된) DC 서플라이 회로(DC supply circuit)와; 그리고 AC 서플라이 회로와 정전기 집진기 사이에 연결될 수 있는 펄스 서플라이 회로(pulse supply circuit)를 포함하고, 여기서 DC 서플라이 회로는, 제 1 AC 서플라이 전압을 DC 베이스 전압으로 변환 및 전환시키기 위한 제 1 변압기(transformer) 및 제 1 정류기 회로(rectifier circuit)를 포함한다. 펄스 서플라이 회로는, 제 2 AC 서플라이 전압을 고-전압 펄스들을 발생시키기에 충분한 DC 펄스 서플라이 전압(DC pulse supply voltage)으로 변환 및 전환시키기 위한 제 2 변압기 및 제 2 정류기 회로와; 그리고 제 2 정류기 회로와 정전기 집진기 사이에 연결될 수 있는 펄스 형성 회로(pulse forming circuit)를 포함하고, 여기서 펄스 형성 회로는 추가적인 전압 변환 없이 고-전압 펄스들을 발생시키도록(그리고 전달/공급하도록) 구성된다. 보다 구체적으로 말하면, AC 서플라이 회로는 제 1 AC 서플라이 전압 및 제 2 AC 서플라이 전압 각각의 주파수가 100 Hz 내지 5000 Hz 범위에 있도록 구성된다.
- [0012] 이에 의하여, 비용 효율적이고 콤팩트한 고-전압 파워 서플라이 시스템(이것은 또한 고-전압 펄스 발생 시스템으로서 지칭될 수 있음)이 제공된다. 이러한 시스템은 특히 가스 스트림 필터링 응용물들에서 사용되는 정전기 집진기에 파워를 공급하는데 적합하다. 더욱이, 이러한 파워 서플라이 시스템은 다른 알려진 종래의 시스템들과 비교해 더 가볍고 그리고 더 낮은 전력 손실들을 갖는다.
- [0013] 본 발명은 두 개의 중간 주파수 서플라이들(100 Hz - 5000 Hz)을 갖는 고전압 스위칭 구성을 결합시킴으로써 펄스 유닛 탱크(pulse unit tank)(즉, DC 서플라이 회로 및 펄스 서플라이 회로) 내에서의 상대적으로 낮은 전력 손실들이 달성될 수 있다는 인식에 기반을 두고 있다. 더 상세히 살펴보면, DC 서플라이 회로 및 펄스 서플라이 회로의 변압기들에 중간 주파수 AC 전압을 공급함으로써, 더 작은 코어(core)들 및 더 적은 권선수(winding turns)로 인해, 전력 손실들이 감소되고, 그리고 결과적으로 더 적은 냉각 플랜지 영역(cooling flange area)이 (회로들이 상주하는) 오일 탱크에 요구되고, 이는 전체 시스템을 더 가볍게 하고 더 작아지게 한다. 또한, 고전압 스위칭은 (예를 들어, 펄스 변압기(pulse transformer)들을 이용하는 시스템들과 같은) 저전압 스위칭과 비교하여 더 낮은 전력 손실들을 갖는다. 더욱이, 정류된 출력들에서의 출력 리플 전압(output ripple voltage)들이 저주파수 공급(예를 들어, 50 Hz)과 비교해 감소된다. 또한, DC 서플라이 회로의 고전압측에서의 평활화 필터(smoothing filter)에 대한 필요성은 라인 정류된 DC 서플라이(line commutated DC supply)들에 대해 부분적으로 혹은 완전히 경감된다.
- [0014] 더욱이, 본 발명의 발명자는, AC 서플라이 회로의 제어 반도체(controlling semiconductor)(예를 들어, 절연-게이트 바이폴라 트랜지스터(Insulated-Gate Bipolar Transistor, IGBT))들이 피보호 실내 환경 내의 제어 캐비닛(control cabinet) 내에 배치될 수 있다는 것, 그리고 발생된 중간 주파수 AC 전압이 케이블(cable)들을 통해 (일반적으로 실외에 설치되어야만 하는) 펄스 유닛 탱크(pulse unit tank)에 공급될 수 있다는 것, 이에 따라 시스템 오동작에 대한 위험성 그리고/또는 제조 비용 및 복잡도가 감소된다는 것을 인식했다. 스위칭 모드 파워 서플라이(Switched Mode Power Supply, SMPS) 시스템들과 같은 더 높은 주파수 시스템들에 대해, IGBT들은 일반적으로 펄스 형성 회로들의 변압기에 가깝게 배치되어야만 하고, 따라서 실외 환경 내에 배치되어야만 한다.
- [0015] 또한, 본 발명의 예시적 실시예에 따르면, AC 서플라이 회로는, DC 피드 전압(DC feed voltage)을 제 1 AC 서플라이 전압으로 전환시키도록 구성된 제 1 파워 인버터(power inverter)와; 그리고 DC 피드 전압을 제 2 AC 서플라이 전압으로 전환시키도록 구성된 제 2 파워 인버터를 포함하고, 여기서 제 1 파워 인버터 및 제 2 파워 인버터는 제 1 AC 서플라이 전압 및 제 2 AC 서플라이 전압 각각의 주파수를 100 Hz 내지 5000 Hz 범위에 있게 제어하도록 구성된다. DC 피드 전압은 예를 들어, 3-상 전원(three-phase mains)(예를 들어, 380V/480V, 50Hz/60Hz)에 연결된 3-상 정류기 회로에 의해 발생될 수 있다. 정류기 회로들은, 의도된 응용물에 대한 사양(specifications) 및 필요성(needs)에 따라, 제어되지 않을 수 있거나 제어될 수 있으며, 반파(half wave) 혹은

은 전파(full wave)일 수 있다. 파워 인버터들은 예를 들어, 반도체 스위치(예를 들어, 절연-게이트 바이폴라 트랜지스터(IGBT) 혹은 금속-산화물-반도체 전계-효과 트랜지스터(Metal-Oxide-Semiconductor Field-Effect Transistor, MOSFET)들을 사용하는 풀 브리지(full bridge) 혹은 하프 브리지(half bridge) 단상 인버터(single phase inverter)들일 수 있다. 부하(load)가 유도성 부하(inductive load)(변압기)이기 때문에, 파워 인버터들은 또한, 스위치들의 오프-시간(off-time) 동안 피크 유도성 부하 전류(peak inductive load current)에 대한 경로를 제공하기 위해 각각의 반도체 스위치에 걸쳐(각각의 반도체 스위치와 병렬로) 연결된 역병렬 다이오드들 혹은 피드백 정류기들을 포함할 수 있다. 이러한 역병렬 다이오드들은 통상적으로 반도체 패키지들 내에 통합된다.

[0016] 더욱이, 본 발명의 또 하나의 다른 예시적 실시예에 따르면, 펄스 형성 회로는, 제 2 정류기 회로에 걸쳐 연결되는 스토리지 커패시터(storage capacitor)와; 스토리지 커패시터와 직렬로 연결로 연결되는 제 1 직렬 인덕턴스(series inductance) 및 결합 커패시터(coupling capacitor)와(여기서, 제 1 직렬 인덕턴스 및 결합 커패시터는 정전기 집진기를 향해서 스토리지 커패시터에 대해 다운스트림에 연결됨); 그리고 스토리지 커패시터와 제 1 직렬 인덕턴스 사이에 연결되는 고전압 스위칭 회로(high voltage switching circuit)를 포함한다. 더욱이, 고전압 스위칭 회로는, 적어도 하나의 사이리스터(thyristor)와; 그리고 적어도 하나의 사이리스터와 역-병렬(anti-parallel)로 연결된 적어도 하나의 다이오드(diode)를 포함한다.

[0017] 사용시, 고전압 스위칭 회로의 스위치들이 단핍으로써 마이크로 펄스(micro pulse)들이 형성되고, 그럼으로써 스토리지 커패시터, 직렬 인덕턴스, 결합 커패시터 및 ESP(이것은 용량성 부하(capacitive load)로서 근사화될 수 있음)에 의해 발진 회로(oscillation circuit)(혹은 공진 회로(resonant circuit))가 형성되며, 이것은 ESP에 걸쳐 급속한 전압 증가를 초래하고 스토리지 커패시터에 걸쳐 대응하는 전압 강하를 초래한다. 후속적으로, 전류가 방향을 바꾸고 ESP에 걸친 전압은 (DC 서플라이 회로에 의해 공급된 전압 레벨까지) 감소하며, 스토리지 커패시터는 대략 제 2 정류기 회로에 의해 출력되는 레벨까지 다시 충전되고, 그럼으로써 하나의 발진 사이클이 완료되게 된다. 고전압 스위칭 회로는 바람직하게는 예를 들어, 50 Hz, 100 Hz 혹은 150 Hz와 같은 2 - 200 Hz의 주파수에서 펄스들을 발생시키도록 제어된다. 이러한 스위칭은 예를 들어, 고전압 스위칭 회로 내에서 스위칭 요소(들)로서 사용되는 사이리스터 혹은 사이리스터 체인(thyristor chain)에 연결된 적절한 점화 회로(ignition circuit)에 의해 제어될 수 있다.

[0018] 결합 커패시터는, 보다 구체적으로 말하면, 제 1 직렬 인덕턴스와 (ESP에 DC 베이스 전압을 제공하는) DC 서플라이 회로의 연결 노드 사이에 구성되는데, 이것은 펄스 전압을 전달하여 DC 베이스 전압 상에 부가하기 위해서이고, 그리고 또한 펄스 서플라이에 의한 DC 서플라이의 단락-회로화(short-circuiting)를 피하기 위해서이다.

[0019] 또한, 본 발명의 또 하나의 다른 예시적 실시예에 따르면, 펄스 형성 회로는, 고전압 스위칭 회로 및 스토리지 커패시터와 병렬로 연결되는 보조 회로(auxiliary circuit)를 포함하며, 여기서 보조 회로는 고전압 스위칭 회로와 제 1 직렬 인덕턴스 사이에 연결되고, 그리고 보조 회로는 보호 브랜치(protective branch)를 포함하는데, 이러한 보호 브랜치는 고전압 스위칭 회로에 걸친 전압 피크(voltage peak)들을 제한하기 위한 제 1 저항(resistance) 및 직렬 다이오드를 포함한다. 달리 말하면, 보호 브랜치의 하나의 단자는 고전압 스위칭 회로와 직렬 인덕턴스 사이의 노드/접합부에 연결되고, 다른 단자는 접지된다. 이러한 저항 및 직렬 다이오드는 ESP 내에서의 스파크(spark) 발생 동안 고전압 스위칭 회로에 걸친 전압 피크들을 제한하는 역할을 한다.

[0020] 또한, 본 발명의 또 하나의 다른 예시적 실시예에 따르면, 펄스 형성 회로는, 고전압 스위칭 회로 및 스토리지 커패시터와 병렬로 연결되는 보조 회로를 포함하며, 여기서 보조 회로는 고전압 스위칭 회로와 제 1 직렬 인덕턴스 사이에 연결되고, 그리고 보조 회로는 복원 브랜치(restoring branch)를 포함하는데, 이러한 복원 브랜치는 펄스들 사이에서 결합 커패시터의 전하를 복원시키기 위한 제 2 저항 및 제 2 직렬 인덕턴스를 포함한다. 달리 말하면, 복원 브랜치의 하나의 단자는 고전압 스위칭 회로와 직렬 인덕턴스 사이의 노드/접합부에 연결되고, 다른 단자는 접지된다. 당연한 것으로, 앞서의 두 개의 예시적 실시예들은 결합될 수 있고, 그리고 펄스 형성 회로는 보호 브랜치 및 복원 브랜치를 갖는 보조 회로를 포함할 수 있다. 결합 커패시터에 걸친 전압을 DC 베이스 전압과 동일한 값으로 복원시키는 능력을 향상시키기 위해서, 바람직하게는 제 2 직렬 인덕턴스는 0.1 헨리(Henry) 내지 10 헨리 범위에 있는 그리고 바람직하게는 1 헨리보다 큰 상대적으로 높은 인덕턴스 값을 갖도록 구성된다.

[0021] 본 발명의 또 하나의 다른 예시적 실시예에 따르면, 상기 제 1 AC 서플라이 전압 및 상기 제 2 AC 서플라이 전압 각각의 주파수는 200 Hz 내지 2000 Hz 범위에 있는데, 예를 들어, 200 Hz 내지 600 Hz와 같은 범위에 있다. 첫 번째 주파수 범위(200 - 2000 Hz) 내에서, 출력 전압 리플과 변압기 전력 손실 간의 양호한 상충관계(trade-

off)가 달성된다. 하지만, 대부분의 기존의 변압기 설계에 있어서는, 후자의 주파수 범위(200 내지 600 Hz)가 선호된다.

[0022] 또한, 본 발명의 또 하나의 다른 예시적 실시예에 따르면, 고-전압 파워 서플라이 시스템은 또한, DC 서플라이 회로의 상기 제 1 변압기와 상기 제 1 파워 인버터 사이에 연결되는 제 1 직렬 커패시터와; 그리고 펄스 서플라이 회로의 상기 제 2 변압기와 상기 제 2 파워 인버터 사이에 연결되는 제 2 직렬 커패시터를 포함한다. 변압기들의 1차측에 커패시터들을 부가함으로써, 직렬 공진 회로가 형성되는데, 이러한 직렬 공진 회로는 AC 회로 내에서 사용되는 임의의 반도체 스위치들(예를 들어, 파워 인버터들 내에서의 IGBT들)이 더 낮은 크기의 전류에서 턴오프(turn off)할 수 있게 하며, 이는 IGBT들에 더 적은 스트레인(strain)을 주고 더욱이 출력 전압 리플을 감소시킨다. 보다 상세히 말하면, 회로 내에 유도성 부하(변압기 권선들)만 존재할 때, 회로 내에서의 전류는 반도체 스위치들에 의해 턴오프될 때까지 계속해서 증가한다(전류는 톱니 파형(saw tooth waveform)을 가질 것이다). 직렬 커패시터들을 부가함으로써, 회로는 직렬 공진 회로를 형성할 것이다. 이 경우, 최대 전력에서, 그 정류된 전류는 반파 사인 형상(half wave sinus shape)을 가질 것이고, 이에 따라 반도체 스위치들은 더 낮은 크기의 전류에서 턴오프할 수 있다. 더욱이, 직렬 커패시터들은 (예를 들어, 오류가 있는 제어가 일어난 경우의) 임의의 원치않는 DC 성분들로부터 변압기들을 보호하는데, 이러한 DC 성분들은 결과적으로 1차측 포화 전류를 높이는 문제를 초래할 수 있다.

[0023] 더욱이, 또 하나의 다른 예시적 실시예에 따르면, 제 1 AC 서플라이 전압의 주파수는 제 2 AC 서플라이 전압의 주파수보다 높다. 예를 들어, DC 서플라이 회로에 전달되는 AC 서플라이 전압(제 1 AC 서플라이 전압)은 400 Hz의 주파수를 가질 수 있고, 그리고 펄스 서플라이 회로에 전달되는 AC 서플라이 전압(제 2 AC 서플라이 전압)의 주파수는 200 Hz의 주파수를 가질 수 있다. 400과 700 Hz 사이의 범위에 있는 주파수를 사용함으로써 원치않는 음향 노이즈(acoustic noise)가 감소될 수 있는데, 왜냐하면 1차측 초크(primary choke)(회로 내의 노이즈에 대한 큰 공헌자)가 빠질 수 있기 때문이며, 이는 변압기의 1차측 권선의 누설 인덕턴스(leakage inductance)가 충분한 인덕턴스를 제공하여 1차측 초크에 대한 필요성을 경감시키기 때문이다. 당연한 것으로, 본 발명의 다른 예시적 실시예들에서, 두 개의 주파수들은 동일할 수 있다.

[0024] 본 발명의 이러한 특징들 및 다른 특징들이 이후 설명되는 실시예들을 참조하여 아래에서 더 명확해질 것이다.

도면의 간단한 설명

[0025] 예시적 목적으로, 본 발명은 첨부되는 도면들에서 예시되는 그 실시예들을 참조하여 아래에서 더 상세하게 설명될 것이며, 도면들에서,

도 1은 본 발명의 실시예에 따른, 정전기 집진기에 파워를 공급하기 위한 고-전압 파워 서플라이 시스템의 개략적 블록도를 예시하고;

도 2는 본 발명의 실시예에 따른, 정전기 집진기에 파워를 공급하기 위한 고-전압 파워 서플라이 시스템의 개략적 회로도 예시하고;

도 3A는 본 발명의 실시예에 따른, 발진 사이클 동안 펄스 형성 회로의 스토리지 커패시터에 걸친 전압을 나타내는 개략적 파형을 예시하고;

도 3B는 본 발명의 실시예에 따른, 발진 사이클 동안 펄스 서플라이 회로 내의 아울러 ESP로의 전류를 나타내는 개략적 파형을 예시하고;

도 3C는 본 발명의 실시예에 따른, 발진 사이클 동안 고전압 파워 서플라이 시스템에 연결된 ESP에 걸친 전압을 나타내는 개략적 파형을 예시하고;

도 4는 도 2에서의 펄스 서플라이 회로의 대안적 실시예의 개략적 블록도이다.

발명을 실시하기 위한 구체적인 내용

[0026] 다음의 상세한 설명에서는, 본 발명의 바람직한 실시예들이 설명될 것이다. 하지만, 달리 특정적으로 지시되지 않는다면, 상이한 실시예들의 특징들이 실시예들 간에 교환가능하고 다양한 방식으로 결합될 수 있음을 이해해야 한다. 비록 아래의 설명에서 본 발명의 더 완벽한 이해를 제공하기 위해 다수의 특정 세부사항들이 제시될지라도, 본 발명이 이러한 특정 세부사항들 없이도 실시될 수 있음은 본 발명의 기술분야에서 숙련된 자에게는 명백할 것이다. 다른 예들에서는, 본 발명을 모호하게 하지 않도록, 잘 알려진 구조들 혹은 기능들은 상세히 설명

되지 않는다.

[0027] 도 1은 정전기 집진기(ESP)(10)에 파워를 공급하는데 특히 적합한 고-전압 (펄스) 파워 서플라이 시스템(1)의 개략적 블록도를 예시한다. 시스템(1)은 두 개의 부분으로 나누어질 수 있는데, 펄스 유닛 탱크(pulse unit tank)(5, 6)와 제어 캐비닛(control cabinet)(2)으로 나누어질 수 있고, 여기서 제어 캐비닛은 펄스 유닛 탱크에 서플라이 전압을 발생시키도록 구성된 제어가능한 AC 서플라이 회로로서 이해될 수 있고, 펄스 유닛 탱크는 또한 ESP(10)에 파워를 공급하기 위해 이러한 서플라이 전압을 적절한 레벨까지 변환시킨다. 보다 구체적으로 말하면, 펄스 유닛 탱크는 고-전압 펄스 서플라이 회로(6) 및 고-전압 DC 서플라이 회로(5)를 포함하고, 그럼으로써 펄스 유닛 탱크는 2 내지 200 펄스/초의 비율에서, 바람직하게는 100 펄스/초의 비율에서, (예를 들어, 40 kV 내지 120 kV 범위에서의 크기를 갖는) 고-전압 마이크로 펄스들이 중첩된 (예를 들어, 20 kV 내지 150 kV 범위에서의 크기를 갖는) 높은 DC 베이스 전압을 공급하도록 구성된다. 일반적으로, (ESP의) 방전 전극에 인가되는 전압은 음의 극성을 갖고, 이에 따라, 앞서의 전압은 DC 베이스 전압에 대해서는 - 20 kV 내지 - 150 kV 범위인 것으로서 이해될 수 있고 마이크로 펄스들에 대해서는 - 40 kV 내지 - 120 kV 범위인 것으로서 이해될 수 있다.

[0028] AC 서플라이 회로(2)는 DC 서플라이 회로(5) 및 펄스 서플라이 회로(6)에 대해 제 1 AC 서플라이 전압 및 제 2 AC 서플라이 전압을 각각 발생시키도록 구성된다. AC 서플라이 전압들의 주파수는 중간 주파수 범위 내에 있는데, 즉, 100 Hz와 5000 Hz 사이의 범위 내에 있고, 바람직하게는 200 Hz 내지 2000 Hz 범위에 있다. 이러한 구성(중간 주파수 서플라이를 함께 갖는 고-전압 스위칭 회로)을 사용함으로써, 손실 감소, 탱크 크기 및 중량 감소, 및 제조 비용 감소, 등의 측면에서 이점이 달성될 수 있다. 더욱이, AC 서플라이 회로(2), 그리고 보다 구체적으로 말하면, (출력 전압 주파수를 제어하도록 구성된) AC 서플라이 회로의 반도체 스위치들(예를 들어, IGBT들)은 피보호 환경 내의 제어 캐비닛 내에 배치될 수 있는데, 이와는 대조적으로 더 높은 주파수들을 이용하여 AC 공급을 사용하는 종래의 알려진 시스템들은 상대적으로 가혹한 환경에 있는 실외에 구성되는 변압기(들) 가까이 배치되어야만 한다.

[0029] 도 2는 본 발명의 예시적 실시예에 따른 고-전압 파워 서플라이 시스템(1)의 개략적 회로도이다. 이러한 도면을 참조하여, 시스템(1)의 하위 유닛들 및 이들의 기능적 실시형태들에 관한 더 상세한 내용들이 설명될 것이다. 고-전압 파워 서플라이 시스템(1)은 제 1 AC 서플라이 전압 및 제 2 AC 서플라이 전압을 발생시키도록 구성된 AC 서플라이 회로(2)를 포함한다. 보다 상세히 말하면, AC 서플라이 회로(2)는 DC 피드 전압을 제 1 AC 서플라이 전압 및 제 2 AC 서플라이 전압으로 각각 변환시키도록 구성된 제 1 파워 인버터(3) 및 제 2 파워 인버터(4)를 포함한다. DC 피드 전압은 AC 전원(AC mains)(예를 들어, 380V/50Hz)에 연결된 3-상 정류기 브리지를 포함하는 DC 서플라이 회로(22)에 의해 발생된다. 당연한 것으로, 파워 인버터들(3, 4)에 적절한 DC 피드 전압을 제공하는 다른 방식들이 존재하는데, 이러한 방식들은 숙련된 기술자의 통상의 지식 범위 내에 있고(예를 들어, 3상 대신 단상 서플라이를 사용하는 것, 인버터들을 DC 소스에 직접 연결하는 것, 등), 따라서 간결한 설명을 위해 생략될 것이다.

[0030] 파워 인버터들(3, 4) 각각은 풀 브리지 구성으로 구성된 일 세트의 IGBT들을 포함하고, 각각의 트랜지스터에 걸쳐서는 역-병렬 다이오드가 연결된다. 하지만, 고전력 응용물들에서 일반적으로 사용되는 다른 토폴로지들, 예를 들어, 하프 브리지 인버터들과 같은 토폴로지도 가능하다. 예시된 예에서는 IGBT들이 보여지고 있지만, 다른 반도체 스위치들이 적용가능한데, 예를 들어, MOSFET들, BJT들, 등과 같은 것이 적용가능하다.

[0031] 더욱이, 고-전압 파워 서플라이 시스템(1)은 제 1 파워 인버터(3)의 출력에 연결되는 DC 서플라이 회로(5)를 갖는다. DC 서플라이 회로(5)는 제 1 AC 서플라이 전압을 ESP(10)에 대한 (20 kV 내지 150 kV 범위의 크기를 갖는) DC 베이스 전압으로 변환 및 전환시키기 위한 제 1 변압기(7) 및 제 1 정류기 회로(8)를 포함한다. 제 1 정류기 회로(8)의 음의 전극(즉, 음의 전위 U_b 를 갖는 전극)은 ESP의 방전/방출기 전극에 연결되고, 반면 양의 전극은 접지된다.

[0032] 더욱이, 펄스 서플라이 회로(6)는 제 2 파워 인버터(4)의 출력과 ESP(10) 사이에 연결되고, 여기서 펄스 서플라이 회로는 제 2 AC 서플라이 전압을 (예를 들어, 40 kV 내지 120 kV 범위의 크기를 갖는) DC 펄스 서플라이 전압으로 변환 및 전환시키기 위한 제 2 변압기(9) 및 제 2 정류기 회로(11)를 갖는다. 제 2 정류기 회로(12)의 양의 단자는 접지되고, 반면 제 2 정류기 회로(11)의 (음의 전위 U_c 를 갖는) 음의 단자는 펄스 형성 회로(12) 내에 포함된 다수의 커패시터들(23, 24, 27)을 통해 ESP(10)의 방전/방출기 전극에 연결된다. 이 경우 펄스 형성 회로(12)는 ESP(10)에 대한 고-전압 펄스들을 발생시키도록 구성된다(이에 따라 펄스들은 DC 베이스 전압 U_b

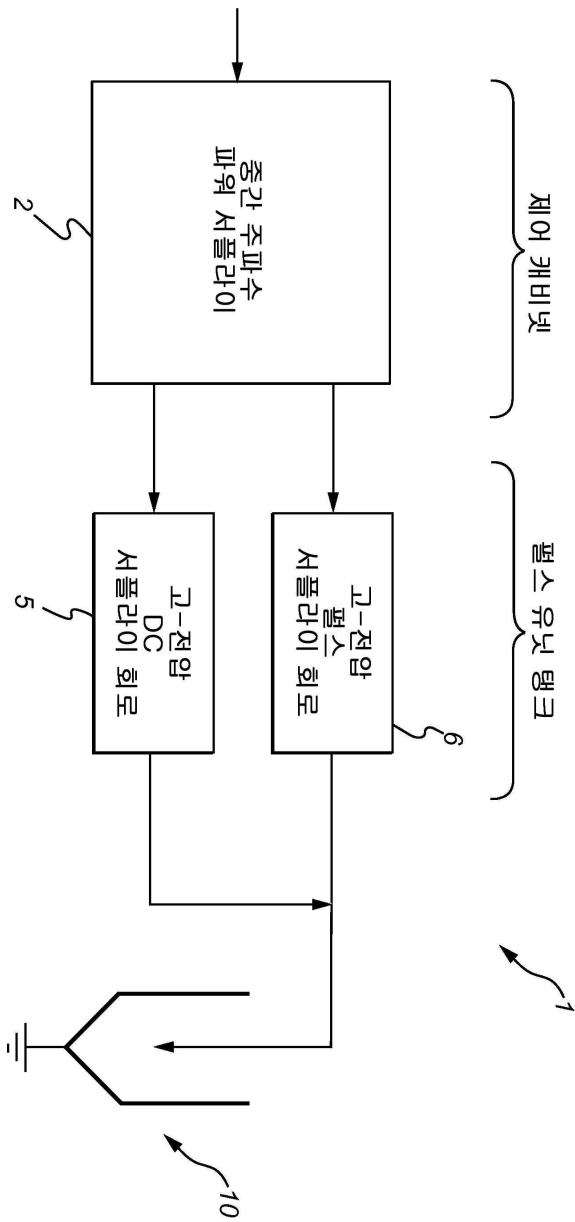
에 중첩됨).

- [0033] 또한, 시스템(1)은 한 쌍의 선택적인 직렬 커패시터들(41, 42)을 포함하는데, 즉, DC 서플라이 회로(5)의 제 1 파워 인버터(3)와 제 1 변압기(7) 사이에 연결되는 제 1 직렬 커패시터(41)와; 그리고 펄스 서플라이 회로(6)의 제 2 파워 인버터(3)와 제 2 변압기(9) 사이에 연결되는 제 2 직렬 커패시터를 포함한다. 직렬 커패시터들(41, 42)은 변압기들(7, 9)의 누설 인덕턴스 및 임의의 잠재적 1차측 초크들과 함께 직렬 공진 회로를 형성하는데, 이로 인해 IGBT들이 더 낮은 크기의 전류에서 턴오프하도록 제어될 수 있으며, 이에 따라 전력 손실이 감소하게 되고 IGBT들의 수명이 증가하게 된다. 더욱이, 직렬 커패시터들(41, 42)을 이용함으로써 출력 리플이 감소될 수 있다.
- [0034] 계속 설명하면, 펄스 서플라이 회로(6)는 제 2 정류기 회로(11)와 ESP(10) 사이에 연결되는 펄스 형성 회로(12)를 포함한다. 펄스 형성 회로는 고-전압 펄스들을 발생시켜 ESP(10)에 전달하도록 구성된다. 펄스 형성 회로는 각각의 펄스가 예를 들어, 50 내지 150 μ s 범위의 펄스 폭을 갖는 2-200 Hz 범위의 펄스 반복 주파수를 형성하도록 구성될 수 있다. 펄스 반복 주파수는 고전압 스위칭 회로(24)의 스위칭 요소(들)에 연결된 제어 회로 또는 점화 회로에 의해 적절하게 제어되는데, 하지만 이것은 아래에서 더 상세하게 논의될 것이다.
- [0035] 펄스 형성 회로(12)는, 제 2 정류기 회로(11)와 병렬로 연결되는 스토리지 커패시터(21)를 갖는데, 즉 제 2 정류기 회로(11)의 양의 단자와 음의 단자(출력 단자) 사이에 연결되거나, 또는 접지와 2 정류기 회로의 음의 단자 사이에 연결되는 스토리지 커패시터(21)를 갖는다. 따라서, 스토리지 커패시터(21)에 걸친 전압은 제 2 정류기 회로(11)의 DC 출력과 동일한 레벨(본 경우에 있어서는 U_c)까지 충전된다. 스토리지 커패시터(21)의 음의 단자와 ESP(10) 사이에 제 1 직렬 인덕턴스(23)와 고전압 스위칭 회로(24)가 직렬로 연결된다. 고전압 스위칭 회로(24)는 사이리스터(25) 혹은 사이리스터 체인과 다이오드(26) 혹은 다이오드 체인의 역-병렬 결합(anti-parallel coupling)을 포함한다. 달리 말하면, 사이리스터(들) 및 다이오드(들)는 사이리스터(들)가 오프(off) 될 때 제 2 정류기 회로(11)를 향해 진행하는 전류에 대해 다이오드 혹은 다이오드들이 차단 효과를 가질 수 있도록 하기 위해 상호 상반되는 전도 방향을 갖도록 연결된다. 컴포넌트들을 태우거나 파괴시킴 없이 회로 내의 고전압들을 처리할 수 있도록 하기 위해 컴포넌트 체인들이 사용된다.
- [0036] 제어 회로 혹은 발파 회로(firing circuit)(미도시)는 ESP에 걸친 전압(V_{ESP})에서의 급격한 증가(즉, 방전 전극의 음의 전위가 증가하는 것) 및 스토리지 커패시터(21)에 걸친 전압(V_c)에서의 대응하는 감소를 유발하는 직렬 공진 회로를 단조롭게(monotonously) 형성하기 위해 사이리스터(들)를 미리정의된 주파수에서 발파하는데 사용된다. 이것이 도 3A 및 도 3C에서 보여지는 파형들에서 개략적으로 예시되며, 여기서 도 3A는 시간 경과에 따른, 보다 구체적으로 말하면, 발진 싸이클 동안, 스토리지 커패시터(21)에 걸친 전압을 보여주고, 도 3C는 발진 싸이클 동안 ESP(10)에 걸친 전압을 보여준다. 더욱이, 도 3B는 발진 싸이클 동안 펄스 형성 회로(12)를 통과해 ESP(10) 안으로 흐르는 전류를 예시한다.
- [0037] 도 2로 다시 돌아가서, 펄스 형성 회로(12)는 또한, ESP(10)의 방전 전극과 제 1 직렬 인덕턴스(23) 사이에 직렬로 연결되는 결합 커패시터(27)를 갖는다. 결합 커패시터(27)는 펄스 전압을 전달하여 DC 베이스 전압 상에 부가하는 것을 도우며, 아울러 펄스 서플라이(6)에 의한 DC 서플라이(5)의 단락 회로화의 위험성을 경감시키는 것을 또한 돕는다.
- [0038] 더욱이, 펄스 형성 회로(12)는 고전압 스위칭 회로(24) 및 스토리지 커패시터(21)와 병렬로 연결되는 선택적인 보조 회로(auxiliary circuit)(30)를 포함한다. 달리 말하면, 보조 회로(30)의 하나의 단자는 고전압 스위칭 회로(24)와 제 1 직렬 인덕턴스(23) 사이에 연결되고, 다른 단자는 접지에 연결된다. 보조 회로(30)는 여기서 두 개의 병렬 브랜치들(31, 34)을 갖는데, 각각의 브랜치의 하나의 단자는 고전압 스위칭 회로(24)와 제 1 직렬 인덕턴스(23) 사이의 노드에 연결되고, 다른 단자는 접지에 연결된다. 브랜치들 중 하나는 보호 브랜치(31)로서 표시되고, 이러한 보호 브랜치(31)는 고전압 스위칭 회로(24)에 걸친 전압 피크들을 제한하기 위한 제 1 직렬 저항(33) 및 직렬 다이오드(32)를 포함한다. 보조 회로(30)는 또한, 선택적인 복원 브랜치(34)를 포함하는데, 이러한 복원 브랜치(34)는 펄스들 사이에서 결합 커패시터(27)의 전하를 복원시키기 위해 제 2 직렬 저항(36) 및 제 2 직렬 인덕턴스(35)를 포함한다. 바람직하게는, 제 2 직렬 인덕턴스는 상대적으로 높은 인덕턴스 값을 갖는데, 예를 들어, 0.1 H 내지 10 H 범위에 있는 인덕턴스, 예컨대, 1 H와 같은 인덕턴스를 갖는다.
- [0039] 보조 회로들(30)의 다른 예들이 가능함에 유의해야 한다. 특히, 보조 회로는 단순화될 수 있는데, 예를 들어, 복원 브랜치만을 포함할 수 있고, 여기서 복원 브랜치는 인덕턴스만을 포함할 수 있거나, 또는 저항기만을 포함할 수 있다.

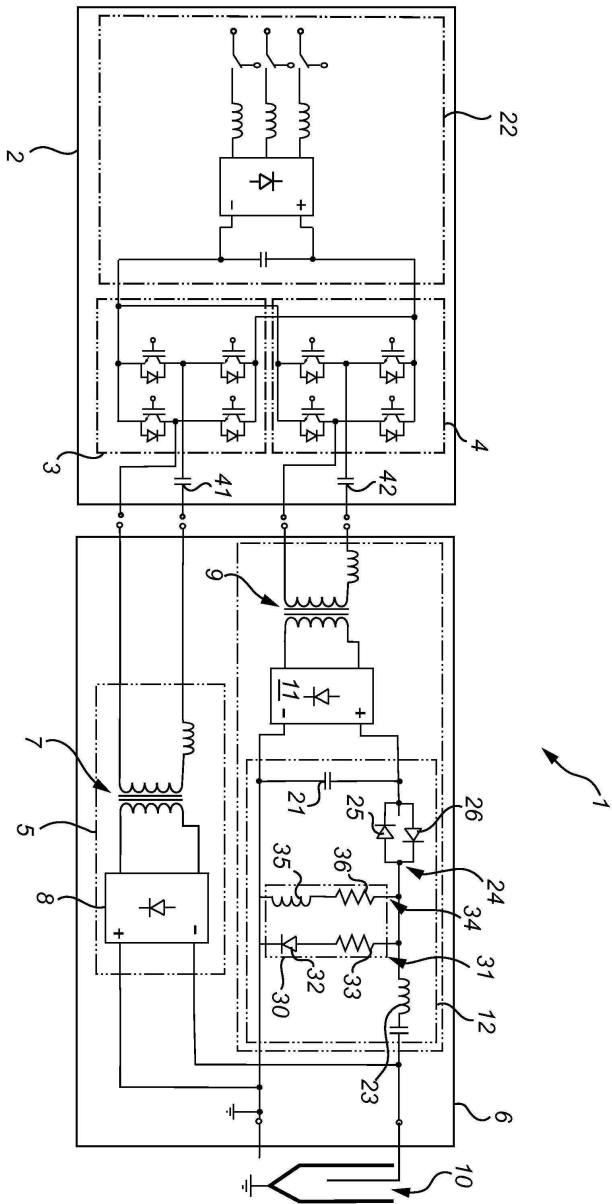
- [0040] 도 4는 펄스 형성 회로(12')의 대안적 실시예를 보여준다. 컴포넌트들은 도 2에서의 회로(12) 내의 컴포넌트들과 실질적으로 동일하고 일부 차이점이 있다.
- [0041] 정류기(11)는 여기서 양의 서플라이 전압을 제공하도록 연결된다. 더욱이, 스토리지 커패시터(21')와 고전압 스위칭 회로(24')는 위치가 바뀌었고, 이에 따라 스위칭 회로(24)가 정류기(11)와 병렬로 연결되게 되는데, 즉, 정류된 출력들 사이에 연결되게 된다. 이러한 해법을 이용하는 경우, 추가적인 임피던스(28)(여기서는 저항과 직렬로 연결된 인덕턴스)가 정류기 출력과 스토리지 커패시터(21') 사이에 요구된다.
- [0042] 보호 브랜치(31) 및 복원 브랜치(34)는 도 2에서와 동일한 방식으로 연결될 수 있는데, 즉, 스토리지 커패시터(21') 및 스위칭 회로(24')와 병렬로 연결될 수 있다.
- [0043] 본 발명이 그 특징적인 예시적 실시예들을 참조하여 설명되었지만, 많은 상이한 대안예들, 수정예들, 등이 본 발명의 기술분야에서 숙련된 자들에 대해서는 명백하게 될 것이다. 예를 들어, 파워 인버터들(3, 4) 각각은 정류기 회로 및 DC-링크 커패시터를 갖는 자기 자신들의 별개의 피드들을 가질 수 있다. DC 피드 회로(22)는 예를 들어, 3-상 AC 대신에 단상 AC에 의해 전력공급을 받을 수 있다. 개시된 실시예들에 대한 이러한 변형예들 및 다른 명백한 변형예들은, 도면, 개시내용, 및 첨부되는 청구항들을 연구하는 것으로부터, 본원의 청구되는 발명을 실행할 때, 숙련된 학습자들에 의해 이해될 수 있고 실시될 수 있다. 더욱이, 청구항들에서, 용어 "포함한다"는 다른 요소들 혹은 단계들을 배제하는 것이 아니며, 단수적 표현이 복수의 의미를 배제하는 것이 아니다.

도면

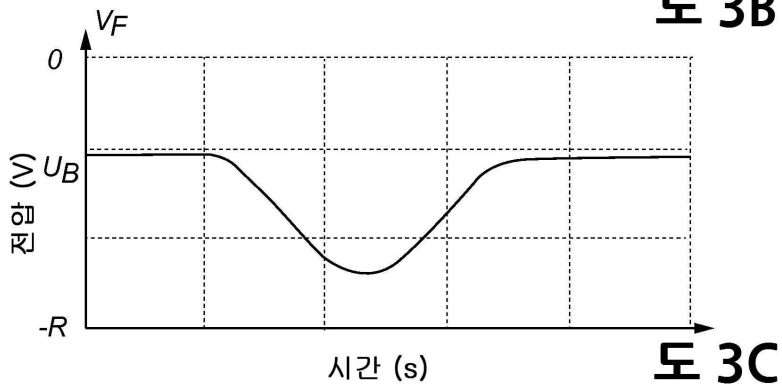
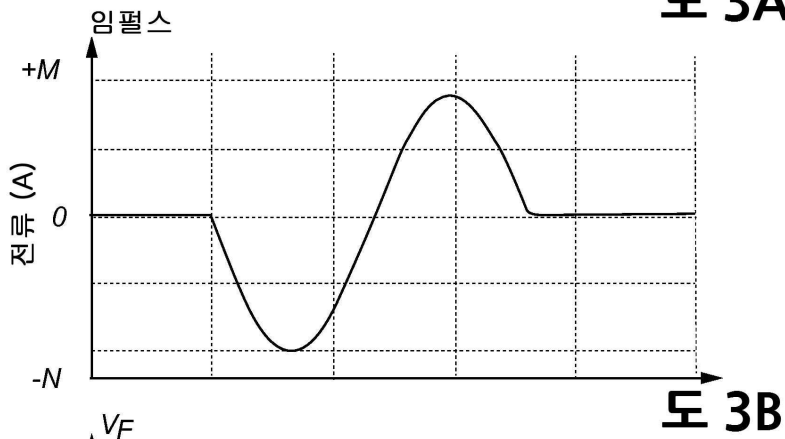
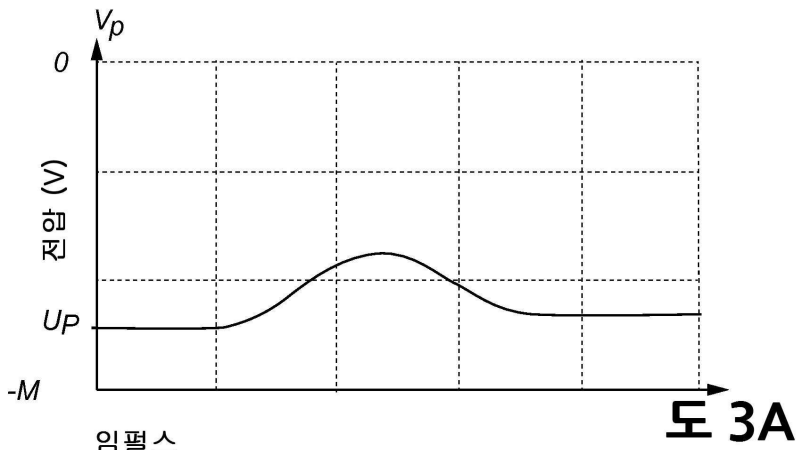
도면1



도면2



도면3



도면4

