

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2017-174996

(P2017-174996A)

(43) 公開日 平成29年9月28日(2017.9.28)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 L 21/304 (2006.01)	HO 1 L 21/304 6 2 2 J	5 F 0 5 7
HO 1 L 21/683 (2006.01)	HO 1 L 21/304 6 3 1	5 F 1 3 1
	HO 1 L 21/68 N	

審査請求 未請求 請求項の数 12 O L (全 26 頁)

(21) 出願番号 特願2016-60039 (P2016-60039)
 (22) 出願日 平成28年3月24日 (2016. 3. 24)

(71) 出願人 000006013
 三菱電機株式会社
 東京都千代田区丸の内二丁目7番3号
 (74) 代理人 110001195
 特許業務法人深見特許事務所
 (72) 発明者 岡 貴郁
 東京都千代田区丸の内二丁目7番3号 三
 菱電機株式会社内
 (72) 発明者 西口 浩平
 東京都千代田区丸の内二丁目7番3号 三
 菱電機株式会社内
 (72) 発明者 飯野 孝弘
 福岡県福岡市西区今宿東一丁目1番1号
 メルコセミコンダクタエンジニアリング株
 式会社内

最終頁に続く

(54) 【発明の名称】 半導体装置の製造方法

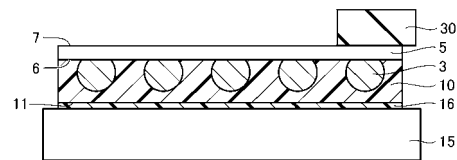
(57) 【要約】

【課題】 第1の面に第1の突出構造が形成された半導体ウエハの第2の面が少ない工程数で精度よく研削することができるとともに、薄板化された半導体ウエハにクラック及びチッピングが発生することを抑制することができる半導体装置の製造方法を提供する。

【解決手段】 半導体ウエハ4の第1の面6上の第1の突出構造3を埋め込むように、第1の面6上にドライフィルムレジスト10を形成する。半導体ウエハ4を薄板化する。剥離液34を用いて、ドライフィルムレジスト10を薄板化された半導体ウエハ5から除去する。

【選択図】 図7

図7



【特許請求の範囲】**【請求項 1】**

半導体ウエハの第 1 の面上の第 1 の突出構造を埋め込むように、前記第 1 の面上にドライフィルムレジストを形成する工程と、

前記半導体ウエハを薄板化する工程と、

剥離液を用いて、前記ドライフィルムレジストを薄板化された前記半導体ウエハから除去する工程とを備え、

前記半導体ウエハを薄板化する前記工程は、前記半導体ウエハとは反対側の前記ドライフィルムレジストの表面を保持しながら、前記第 1 の面とは反対側の前記半導体ウエハの第 2 の面を研削することを含む、半導体装置の製造方法。

10

【請求項 2】

前記第 1 の面上に前記ドライフィルムレジストを形成する前記工程は、前記ドライフィルムレジストを軟化させることと、前記軟化されたドライフィルムレジストによって前記第 1 の突出構造を埋め込むこととを含む、請求項 1 に記載の半導体装置の製造方法。

【請求項 3】

前記第 1 の面上に前記ドライフィルムレジストを形成する前記工程は、前記ドライフィルムレジストによって前記第 1 の突出構造を埋め込んだ後に、前記ドライフィルムレジストを硬化することを含む、請求項 1 または請求項 2 に記載の半導体装置の製造方法。

【請求項 4】

前記ドライフィルムレジストを硬化することは、前記ドライフィルムレジストを熱硬化することを含む、請求項 3 に記載の半導体装置の製造方法。

20

【請求項 5】

前記ドライフィルムレジストを硬化することは、前記ドライフィルムレジストを光硬化することを含む、請求項 3 に記載の半導体装置の製造方法。

【請求項 6】

前記第 1 の面上に前記ドライフィルムレジストを形成する前記工程は、複数のドライフィルムレジスト部を積層することを含む、請求項 1 から請求項 5 のいずれか 1 項に記載の半導体装置の製造方法。

【請求項 7】

前記第 1 の面上に前記ドライフィルムレジストを形成する前記工程は、前記第 1 の面の法線方向からの平面視において前記第 1 の突出構造と重ならないように、前記ドライフィルムレジストの前記表面にスリットを形成することを含み、

30

前記第 1 の面の法線方向からの平面視において、前記スリットの幅は、前記スリットに隣り合う前記第 1 の突出構造の幅よりも狭い、請求項 1 から請求項 6 のいずれか 1 項に記載の半導体装置の製造方法。

【請求項 8】

前記第 1 の面上に前記ドライフィルムレジストを形成する前記工程は、前記ドライフィルムレジストの前記表面のうち、前記第 1 の面の法線方向からの平面視において前記半導体ウエハの端部に対応する領域に、切り欠きを形成することを含み、

前記半導体ウエハを薄板化する前記工程は、前記薄板化された半導体ウエハの前記第 2 の面の前記端部に、第 1 の凸部を形成することを含む、請求項 1 から請求項 6 のいずれか 1 項に記載の半導体装置の製造方法。

40

【請求項 9】

前記第 1 の面上に前記ドライフィルムレジストを形成する前記工程は、前記第 1 の面の法線方向からの平面視において前記第 1 の突出構造に重なるように、前記ドライフィルムレジストの前記表面に凹部を形成することを含み、

前記半導体ウエハを薄板化する前記工程は、前記凹部に対応する前記薄板化された半導体ウエハの前記第 2 の面の部分に、第 2 の凸部を形成することを含む、請求項 1 から請求項 6 のいずれか 1 項に記載の半導体装置の製造方法。

【請求項 10】

50

前記半導体ウエハは、前記第1の面上に、前記第1の突出構造よりも低い機械的強度を有する第2の突出構造をさらに含み、

前記第1の面上に前記ドライフィルムレジストを形成する前記工程は、前記ドライフィルムレジストにより前記第2の突出構造を埋め込むことと、前記第1の面の法線方向からの平面視において前記第2の突出構造に重なるように、前記ドライフィルムレジストの前記表面に第1の溝を形成することを含む、請求項1から請求項6のいずれか1項に記載の半導体装置の製造方法。

【請求項11】

前記半導体ウエハは、前記第1の面上に異物を有し、

前記第1の面上に前記ドライフィルムレジストを形成する前記工程は、前記ドライフィルムレジストにより前記異物を埋め込むことと、前記第1の面の法線方向からの平面視において前記異物に重なるように、前記ドライフィルムレジストの前記表面に第2の溝を形成することを含む、請求項1から請求項6のいずれか1項に記載の半導体装置の製造方法。

10

【請求項12】

前記半導体ウエハを薄板化する前記工程の前に、前記半導体ウエハの前記第1の面上の前記ドライフィルムレジストの前記表面に支持基板を貼り付ける工程をさらに備える、請求項1から請求項11のいずれか1項に記載の半導体装置の製造方法。

【発明の詳細な説明】

20

【技術分野】

【0001】

本発明は、半導体装置の製造方法に関する。

【背景技術】

【0002】

半導体ウエハの第1の面（おもて面）に、はんだパンプまたは集積回路のような第1の突出構造を形成する工程と、半導体ウエハの第2の面（裏面）を研削する工程とを備える、半導体ウエハを薄板化する方法が知られている（特許文献1、特許文献2を参照）。

【0003】

特許文献1には、以下の工程を備える半導体ウエハの薄板化方法が記載されている。第1の突出構造が形成された半導体ウエハの第1の面に液状の樹脂材料が塗布されて、半導体ウエハの第1の面に保護膜が形成される。保護膜は、第1の突出構造よりも厚く形成されて、第1の突出構造を機械的に保護する。それから、半導体ウエハ内における保護膜の厚さのばらつきを減らすために、半導体ウエハとは反対側の保護膜の表面が研削されて、保護膜の表面が平坦化される。平坦化された保護膜の表面を保持しながら、半導体ウエハの第2の面が研削されて、半導体ウエハが薄板化される。最後に、薄板化された半導体ウエハの第1の面上の保護膜が除去される。

30

【0004】

特許文献2には、以下の工程を備える半導体ウエハの薄板化方法が記載されている。第1の突出構造が形成された半導体ウエハの第1の面に粘着シートが貼付される。粘着シートは、粘着剤層、中間層及び基材で構成される。それから、半導体ウエハの第2の面が研削されて、半導体ウエハが薄板化される。最後に、薄板化された半導体ウエハの第1の面上の粘着シートが半導体ウエハの第1の面から剥離される。中間層は、55より大きく80より小さいJIS-A硬度を有する。そのため、粘着シートが半導体ウエハの第1の面に貼付された際に、半導体ウエハの第1の面の第1の突出構造が中間層によって固定される。半導体ウエハの第2の面を研削する際に第1の突出構造が損傷することを、中間層は防止することができる。

40

【先行技術文献】

【特許文献】

【0005】

50

【特許文献1】特開2005-303214号公報

【特許文献2】特開2009-206435号公報

【発明の概要】

【0006】

特許文献1に開示された方法を用いて、例えば30 μ m以上のような高い第1の突出構造が第1の面に形成された半導体ウエハを薄板化するためには、保護膜が高い第1の突出構造を埋め込むことができるように、高粘度の液状の樹脂材料によって保護膜が形成される必要がある。しかし、高粘度の液状の樹脂材料によって、半導体ウエハ全体にわたって均一な厚さを有する保護膜を形成することは困難である。そのため、半導体ウエハの第2の面の精度よく研削することが難しい。さらに、半導体ウエハ内における保護膜の厚さのばらつきを減らすために、特許文献1に開示された方法は、保護膜の表面を研削する工程を必要とする。そのため、特許文献1に開示された方法は、多くの工程数を有し、半導体ウエハを薄板化するためのコストが高い方法である。

10

【0007】

特許文献2に開示された粘着シートは、ウエハに対してストレスを与える。そのため、粘着シートを薄板化された半導体ウエハから剥離する際、薄板化された半導体ウエハにクラックまたはチップングが発生するという問題があった。

【発明が解決しようとする課題】

【0008】

本発明は、上記の課題を鑑みてなされたものであり、その目的は、第1の面に第1の突出構造が形成された半導体ウエハの第2の面を少ない工程数で精度よく研削することができるとともに、薄板化された半導体ウエハにクラック及びチップングが発生することを抑制することができる半導体装置の製造方法を提供することである。

20

【課題を解決するための手段】

【0009】

本発明の半導体装置の製造方法は、以下の工程を備える。半導体ウエハの第1の面上の第1の突出構造を埋め込むように、第1の面上にドライフィルムレジストを形成する。半導体ウエハを薄板化する。半導体ウエハを薄板化する工程は、半導体ウエハとは反対側のドライフィルムレジストの表面を保持しながら、第1の面とは反対側の半導体ウエハの第2の面を研削することを含む。剥離液を用いて、ドライフィルムレジストを薄板化された半導体ウエハから除去する。

30

【発明の効果】

【0010】

本発明の半導体装置の製造方法は、半導体ウエハの第1の面上の第1の突出構造を埋め込むように、第1の面上にドライフィルムレジストを形成する工程と、半導体ウエハを薄板化する工程とを備える。半導体ウエハを薄板化する工程は、半導体ウエハとは反対側のドライフィルムレジストの表面を保持しながら、第1の面とは反対側の半導体ウエハの第2の面を研削することを含む。ドライフィルムレジストは柔らかい。半導体ウエハの第1の面に第1の突出構造が形成されていても、半導体ウエハとは反対側のドライフィルムレジストの表面の形状が精度よく制御され得る。半導体ウエハとは反対側のドライフィルムレジストの表面を保持しながら、第1の面とは反対側の半導体ウエハの第2の面を研削して半導体ウエハを薄板化する際に、半導体ウエハの第2の面が少ない工程数で精度よく研削され得る。

40

【0011】

また、本発明の半導体装置の製造方法は、剥離液を用いて、ドライフィルムレジストを薄板化された半導体ウエハから除去する工程を備える。剥離液は、薄板化された半導体ウエハに応力を加えることなく、ドライフィルムレジストが薄板化された半導体ウエハから除去されることを可能にする。そのため、ドライフィルムレジストが薄板化された半導体ウエハから除去される際に、薄板化された半導体ウエハにクラック及びチップングが発生することが抑制され得る。

50

【図面の簡単な説明】

【0012】

【図1】本発明の実施の形態1に係る半導体装置の製造方法の一工程を示す概略断面図である。

【図2】本発明の実施の形態1に係る半導体装置の製造方法における、図1に示す工程の次工程を示す概略断面図である。

【図3】本発明の実施の形態1に係る半導体装置の製造方法における、図2に示す工程の一例を示す概略断面図である。

【図4】本発明の実施の形態1に係る半導体装置の製造方法における、図2に示す工程の別の例を示す概略断面図である。

【図5】本発明の実施の形態1に係る半導体装置の製造方法における、図2に示す工程の次工程を示す概略断面図である。

【図6】本発明の実施の形態1に係る半導体装置の製造方法における、図2に示す工程の別の例を示す概略断面図である。

【図7】本発明の実施の形態1に係る半導体装置の製造方法における、図5または図6に示す工程の次工程を示す概略断面図である。

【図8】本発明の実施の形態1に係る半導体装置の製造方法における、図7に示す工程の次工程を示す概略断面図である。

【図9】本発明の実施の形態1に係る半導体装置の製造方法における、図8に示す工程の次工程を示す概略断面図である。

【図10】本発明の実施の形態1に係る半導体装置の製造方法における、図9に示す工程の次工程を示す概略断面図である。

【図11】本発明の実施の形態1及び実施の形態3から実施の形態7に係る半導体装置の、図12に示す断面線X I - X Iにおける概略断面図である。

【図12】本発明の実施の形態1及び実施の形態3から実施の形態7に係る半導体装置の概略平面図である。

【図13】本発明の実施の形態2に係る半導体装置の製造方法の一工程を示す概略断面図である。

【図14】本発明の実施の形態2に係る半導体装置の製造方法における、図13に示す工程の次工程を示す概略断面図である。

【図15】本発明の実施の形態2に係る半導体装置の製造方法における、図14に示す工程の次工程を示す概略断面図である。

【図16】本発明の実施の形態2に係る半導体装置の製造方法における、図15に示す工程の次工程を示す概略断面図である。

【図17】本発明の実施の形態2に係る半導体装置の、図18に示す断面線X V I I - X V I Iにおける概略断面図である。

【図18】本発明の実施の形態2に係る半導体装置の概略平面図である。

【図19】本発明の実施の形態3に係る半導体装置の製造方法の一工程を示す概略断面図である。

【図20】本発明の実施の形態3に係る半導体装置の製造方法における、図19に示す工程の概略部分平面図である。

【図21】本発明の実施の形態3に係る半導体装置の製造方法における、図19に示す工程の次工程を示す概略断面図である。

【図22】本発明の実施の形態3の変形例に係る半導体装置の製造方法の一工程を示す概略断面図である。

【図23】本発明の実施の形態4に係る半導体装置の製造方法の一工程を示す概略断面図である。

【図24】本発明の実施の形態4に係る半導体装置の製造方法における、図23に示す工程の概略部分平面図である。

【図25】本発明の実施の形態4に係る半導体装置の製造方法における、図23に示す工

10

20

30

40

50

程の次工程を示す概略断面図である。

【図 2 6】本発明の実施の形態 4 に係る半導体装置の製造方法における、図 2 5 に示す工程の次工程を示す概略断面図である。

【図 2 7】本発明の実施の形態 5 に係る半導体装置の製造方法の一工程を示す概略断面図である。

【図 2 8】本発明の実施の形態 5 に係る半導体装置の製造方法における、図 2 7 に示す工程の概略部分平面図である。

【図 2 9】本発明の実施の形態 5 に係る半導体装置の製造方法における、図 2 7 に示す工程の次工程を示す概略断面図である。

【図 3 0】本発明の実施の形態 5 に係る半導体装置の製造方法における、図 2 9 に示す工程の次工程を示す概略断面図である。

【図 3 1】本発明の実施の形態 5 に係る半導体装置の、図 3 2 に示す断面線 X X X I - X X X I における概略断面図である。

【図 3 2】本発明の実施の形態 5 に係る半導体装置の概略平面図である。

【図 3 3】本発明の実施の形態 6 に係る半導体装置の製造方法の一工程を示す概略断面図である。

【図 3 4】本発明の実施の形態 6 に係る半導体装置の製造方法における、図 3 3 に示す工程の次工程を示す概略断面図である。

【図 3 5】本発明の実施の形態 6 に係る半導体装置の製造方法における、図 3 4 に示す工程の次工程を示す概略断面図である。

【図 3 6】本発明の実施の形態 6 に係る半導体装置の製造方法における、図 3 5 に示す工程の概略部分平面図である。

【図 3 7】本発明の実施の形態 6 に係る半導体装置の製造方法における、図 3 5 に示す工程の次工程を示す概略断面図である。

【図 3 8】本発明の実施の形態 6 に係る半導体装置の製造方法における、図 3 7 に示す工程の次工程を示す概略断面図である。

【図 3 9】本発明の実施の形態 6 に係る半導体装置の、図 4 0 に示す断面線 X X X I X - X X X I X における概略断面図である。

【図 4 0】本発明の実施の形態 6 に係る半導体装置の概略平面図である。

【図 4 1】本発明の実施の形態 6 の変形例に係る半導体装置の製造方法の一工程を示す概略断面図である。

【図 4 2】本発明の実施の形態 7 に係る半導体装置の製造方法の一工程を示す概略断面図である。

【図 4 3】本発明の実施の形態 7 に係る半導体装置の製造方法における、図 4 2 に示す工程の次工程を示す概略断面図である。

【図 4 4】本発明の実施の形態 7 に係る半導体装置の製造方法における、図 4 3 に示す工程の次工程を示す概略断面図である。

【図 4 5】本発明の実施の形態 7 に係る半導体装置の製造方法における、図 4 4 に示す工程の概略部分平面図である。

【図 4 6】本発明の実施の形態 7 に係る半導体装置の製造方法における、図 4 4 に示す工程の次工程を示す概略断面図である。

【図 4 7】本発明の実施の形態 7 に係る半導体装置の製造方法における、図 4 6 に示す工程の次工程を示す概略断面図である。

【図 4 8】本発明の実施の形態 7 の変形例に係る半導体装置の製造方法の一工程を示す概略断面図である。

【発明を実施するための形態】

【0013】

以下、本発明の実施の形態を説明する。なお、同一の構成には同一の参照番号を付し、その説明は繰り返さない。

【0014】

10

20

30

40

50

(実施の形態1)

図1から図12を参照して、実施の形態1に係る半導体装置1及びその製造方法を説明する。図11及び図12を参照して、本実施の形態の半導体装置1は、基板2と、第1の突出構造3とを備える。

【0015】

基板2は、第1の面6と、第1の面6とは反対側の第2の面7とを有する。第1の面6は、第1の突出構造3が設けられる基板2のおもて面である。第2の面7は、基板2の裏面である。基板2は、厚さ T_1 を有する。基板2の厚さ T_1 は、第1の面6と第2の面7との間の距離である。基板2の厚さ T_1 は特に制限はない。基板2の厚さ T_1 は、例えば、30 μm 以上であってもよく、50 μm 以上であってもよく、100 μm 以上であってもよい。基板2の厚さ T_1 の上限は特に制限はない。基板2の厚さ T_1 は、例えば、300 μm 以下であってもよく、200 μm 以下であってもよく、150 μm 以下であってもよい。基板2は、シリコン(Si)、シリコンカーバイド(SiC)、ガリウムヒ素(GaAs)、インジウム燐(InP)または窒化ガリウム(GaN)のような半導体材料から構成される。

10

【0016】

第1の突出構造3は、基板2の第1の面6上に設けられている。第1の突出構造3は、基板2の第1の面6から h_1 の高さだけ突出している。第1の突出構造3の高さ h_1 の下限は特に制限はない。第1の突出構造3の高さ h_1 は、例えば、30 μm 以上であってもよく、50 μm 以上であってもよく、100 μm 以上であってもよく、200 μm 以上であってもよく、300 μm 以上であってもよく、400 μm 以上であってもよい。第1の突出構造3の高さ h_1 の上限は特に制限はない。第1の突出構造3の高さ h_1 は、例えば、1mm以下であってもよく、500 μm 以下であってもよい。第1の突出構造3は、はんだバンプであるが、はんだバンプに限られない。第1の突出構造3は、基板2の第1の面6を加工することによって形成された凹凸構造であってもよい。第1の突出構造3は、配線であってもよい。第1の突出構造3は、トランジスタ、ダイオードまたはキャパシタのような電子デバイスであってもよい。第1の突出構造3は、半導体レーザ、発光ダイオードまたは光電変換素子のような光デバイスであってもよい。第1の突出構造3は、ポリイミドのような有機絶縁膜または窒化シリコン(SiN)のような無機絶縁膜からなる保護膜であってもよい。

20

30

【0017】

図1から図12を参照して、本実施の形態の半導体装置1の製造方法を説明する。

図1を参照して、本実施の形態の半導体装置1の製造方法は、第1の突出構造3を含む半導体ウエハ4を準備する工程を備える。半導体ウエハ4は、第1の面6と、第1の面6とは反対側の第2の面7とを有する。後述する半導体ウエハ4を薄板化する工程(図7を参照)及びダイシング工程(図10から図12を参照)後に、半導体ウエハ4の第1の面6は基板2の第1の面6であってもよく、半導体ウエハ4の第2の面7は基板2の第2の面7であってもよい。1つまたは複数の第1の突出構造3は、半導体ウエハ4の第1の面6上に設けられている。第1の突出構造3は、半導体ウエハ4の第1の面6から h_1 の高さだけ突出している。

40

【0018】

図2を参照して、本実施の形態の半導体装置1の製造方法は、半導体ウエハ4の第1の面6上の第1の突出構造3を埋め込むように、第1の面6上にドライフィルムレジスト10を形成する工程を備える。ドライフィルムレジスト10の厚さ t_1 は、第1の突出構造3の高さ h_1 よりも大きい。ドライフィルムレジスト10は、第1の突出構造3よりも厚く形成されて、第1の突出構造3を機械的に保護する。ドライフィルムレジスト10は、半導体ウエハ4の第1の面6に貼り付けられる。ドライフィルムレジスト10は、柔らかい。室温で硬いドライフィルムレジスト10は、加熱されて、軟化されてもよい。そのため、ドライフィルムレジスト10は、第1の突出構造3を隙間なく埋め込むことができる。第1の突出構造3の高さ h_1 が、例えば、300 μm より大きくても、半導体ウエハ4

50

とは反対側のドライフィルムレジスト10の表面11は、実質的に平坦である。本明細書においてドライフィルムレジスト10の表面11が実質的に平坦であることは、ドライフィルムレジスト10の表面11が15 μ m以下の段差を有することを意味する。半導体ウエハ4の第1の面6に貼り付けられたドライフィルムレジスト10の表面11は、10 μ m以下の段差、さらに好ましくは5 μ m以下、さらに好ましくは1 μ m以下の段差を有してもよい。ドライフィルムレジスト10は、例えば、アルカリ性の液体で現像され得る感光性ドライフィルムレジストであってもよい。

【0019】

ドライフィルムレジスト10によって第1の突出構造3を埋め込む工程は、例えば、図3に示される工程によって行われてもよい。図3を参照して、第1の突出構造3を含む半導体ウエハ4が、テーブル20上に載置される。テーブル20は、吸着部のような保持部22を含んでもよい。半導体ウエハ4の第2の面7が、保持部22によりテーブル20に保持されてもよい。それから、半導体ウエハ4とは反対側のドライフィルムレジスト10の表面11に沿ってローラ25を移動させながら、ローラ25はドライフィルムレジスト10に圧力を加える。半導体ウエハ4の第1の面6上の第1の突出構造3を埋め込むように、第1の面6上にドライフィルムレジスト10が貼り付けられる。テーブル20はヒータ24を含んでもよい。半導体ウエハ4の第1の面6上にドライフィルムレジスト10が貼り付けられる際に、テーブル20に設けられたヒータ24を用いて、ドライフィルムレジスト10が軟化されてもよい。ローラ25は、図示しないヒータを含んでもよい。半導体ウエハ4の第1の面6上にドライフィルムレジスト10が貼り付けられる際に、ローラ25に設けられたヒータを用いて、ドライフィルムレジスト10が軟化されてもよい。

10

20

【0020】

ドライフィルムレジスト10によって第1の突出構造3を埋め込む工程は、例えば、図4に示される別の工程によって行われてもよい。図4に示される工程は、図3に示される工程と同様であるが、以下の点で異なる。プレート27でドライフィルムレジスト10を押圧することにより、半導体ウエハ4の第1の面6上の第1の突出構造3を埋め込むように、第1の面6上にドライフィルムレジスト10が貼り付けられる。プレート27は、図示しないヒータを含んでもよい。半導体ウエハ4の第1の面6上にドライフィルムレジスト10が貼り付けられる際に、プレート27に設けられたヒータを用いて、ドライフィルムレジスト10が軟化されてもよい。

30

【0021】

第1の面6上にドライフィルムレジスト10を形成する工程は、ドライフィルムレジスト10によって第1の突出構造3を埋め込んだ後に、ドライフィルムレジスト10を硬化することを含んでもよい。硬化されたドライフィルムレジスト10は、第1の突出構造3をより確実に機械的に保護し得る。第1の面6上にドライフィルムレジスト10を貼り付ける際のドライフィルムレジスト10の温度よりもさらに高い温度の熱をドライフィルムレジスト10に加えることにより、ドライフィルムレジスト10が熱硬化されてもよい。あるいは、ドライフィルムレジスト10に光を照射して、ドライフィルムレジスト10が光硬化されてもよい。本明細書において、ドライフィルムレジスト10を光硬化することは、可視光、紫外光、深紫外光、電子線またはX線をドライフィルムレジスト10に照射して、ドライフィルムレジスト10を硬化することを意味する。

40

【0022】

本実施の形態の半導体装置1の製造方法は、図7に示す半導体ウエハ4を薄板化する工程の前に、半導体ウエハ4とは反対側のドライフィルムレジスト10の表面11を保持する工程を備えてもよい。図5を参照して、半導体ウエハ4とは反対側のドライフィルムレジスト10の表面11を保持する工程の一例は、半導体ウエハ4の第1の面6上のドライフィルムレジスト10の表面11に支持基板15を貼り付ける工程であってもよい。具体的には、ドライフィルムレジスト10の表面11に、接着材16が設けられる。接着材16は、例えば、ワックスであってもよい。接着材16を介して、支持基板15がドライフィルムレジスト10の表面11に貼り付けられる。支持基板15は、シリコン(Si)、

50

シリコンカーバイド (SiC)、ガリウムヒ素 (GaAs)、インジウム燐 (InP)、石英またはサファイアであってもよい。図6を参照して、半導体ウエハ4とは反対側のドライフィルムレジスト10の表面11を保持する工程の別の例は、半導体ウエハ4とは反対側のドライフィルムレジスト10の表面11を、吸着部のような保持部22を含むテーブル20に保持する工程であってもよい。

【0023】

図7を参照して、本実施の形態の半導体装置1の製造方法は、半導体ウエハ4を薄板化する工程を備える。半導体ウエハ4を薄板化する工程は、半導体ウエハ4とは反対側のドライフィルムレジスト10の表面11を保持しながら、半導体ウエハ4の第2の面7を研削することを含む。例えば、支持基板15またはテーブル20(図6を参照)が、半導体ウエハ4とは反対側のドライフィルムレジスト10の表面11を保持しながら、砥石30を用いて半導体ウエハ4の第2の面7が研削される。こうして、薄板化された半導体ウエハ5が得られる。

10

【0024】

図8を参照して、本実施の形態の半導体装置1の製造方法は、図7に示す半導体ウエハ4を薄板化する工程の後に、薄板化された半導体ウエハ5から支持基板15またはテーブル20(図6を参照)を分離する工程を備えてもよい。例えば、支持基板15が貼り付けられた薄板化された半導体ウエハ5を加熱して、接着材16を軟化させる。それから、薄板化された半導体ウエハ5が支持基板15から分離されてもよい。あるいは、テーブル20(図6を参照)に含まれる吸着部の動作を停止させ、それから、薄板化された半導体ウエハ5がテーブル20から分離されてもよい。

20

【0025】

図9を参照して、本実施の形態の半導体装置1の製造方法は、剥離液34を用いて、ドライフィルムレジスト10を薄板化された半導体ウエハ5から除去する工程を備える。例えば、ドライフィルムレジスト10が形成された薄板化された半導体ウエハ5が、容器33内の剥離液34に浸漬されてもよい。剥離液34がドライフィルムレジスト10に噴霧されてもよい。剥離液34は、例えば、有機アミン系の液体であってもよい。剥離液34は、薄板化された半導体ウエハ5に応力を与えることなく、ドライフィルムレジスト10が薄板化された半導体ウエハ5から除去されることを可能にする。

30

【0026】

図10を参照して、薄板化された半導体ウエハ5が剥離液34から取り出される。薄板化された半導体ウエハ5がダイシングされて、薄板化された半導体ウエハ5が複数の基板2に分割される。こうして、図11及び図12に示される、基板2と第1の突出構造3とを備える半導体装置1が得られる。

40

【0027】

本実施の形態の半導体装置1の製造方法の効果を説明する。

本実施の形態の半導体装置1の製造方法は、半導体ウエハ4の第1の面6上の第1の突出構造3を埋め込むように、第1の面6上にドライフィルムレジスト10を形成する工程と、半導体ウエハ4を薄板化する工程とを備える。半導体ウエハ4を薄板化する工程は、半導体ウエハ4とは反対側のドライフィルムレジスト10の表面11を保持しながら、第1の面6とは反対側の半導体ウエハ4の第2の面7を研削することを含む。ドライフィルムレジスト10は柔らかい。半導体ウエハ4の第1の面6に高い第1の突出構造3が形成されていても、ドライフィルムレジスト10が半導体ウエハ4の第1の面6上の第1の突出構造3を埋め込む際に、半導体ウエハ4とは反対側のドライフィルムレジスト10の表面11の形状が精度よく制御され得る。特定的には、ドライフィルムレジスト10が半導体ウエハ4の第1の面6上の第1の突出構造3を埋め込む際に、半導体ウエハ4とは反対側のドライフィルムレジスト10の表面11が実質的に平坦化される。そのため、半導体ウエハ4とは反対側のドライフィルムレジスト10の表面11を保持しながら、半導体ウエハ4の第2の面7を研削して半導体ウエハ4を薄板化する際に、半導体ウエハ4の第2の面7が少ない工程数で精度よく研削され得る。特定的には、ドライフィルムレジスト1

40

50

0を研削することなく、半導体ウエハ4の第2の面7が均一に研削され得る。

【0028】

また、本実施の形態の半導体装置1の製造方法は、剥離液34を用いて、ドライフィルムレジスト10を薄板化された半導体ウエハ5から除去する工程を備える。剥離液34は、薄板化された半導体ウエハ5に応力を加えることなく、ドライフィルムレジスト10が薄板化された半導体ウエハ5から除去されることを可能にする。そのため、ドライフィルムレジスト10が薄板化された半導体ウエハ5から除去される際に、薄板化された半導体ウエハ5にクラック及びチップングが発生することが抑制され得る。

【0029】

本実施の形態の半導体装置1の製造方法において、第1の面6上にドライフィルムレジスト10を形成する工程は、ドライフィルムレジスト10を軟化させることと、軟化されたドライフィルムレジスト10によって第1の突出構造3を埋め込むことを含んでもよい。例えば、室温で硬いドライフィルムレジスト10を軟化させることによって、ドライフィルムレジスト10が半導体ウエハ4の第1の面6上の第1の突出構造3を埋め込む際に、半導体ウエハ4とは反対側のドライフィルムレジスト10の表面11の形状が精度よく制御され得る。特定的には、ドライフィルムレジスト10が半導体ウエハ4の第1の面6上の第1の突出構造3を埋め込む際に、半導体ウエハ4とは反対側のドライフィルムレジスト10の表面11が実質的に平坦化される。そのため、半導体ウエハ4とは反対側のドライフィルムレジスト10の表面11を保持しながら、半導体ウエハ4の第2の面7を研削して半導体ウエハ4を薄板化する際に、半導体ウエハ4の第2の面7が少ない工程数で精度よく研削され得る。特定的には、ドライフィルムレジスト10を研削することなく、半導体ウエハ4の第2の面7が均一に研削され得る。

10

20

【0030】

本実施の形態の半導体装置1の製造方法において、第1の面6上にドライフィルムレジスト10を形成する工程は、ドライフィルムレジスト10によって第1の突出構造3を埋め込んだ後に、ドライフィルムレジスト10を硬化することを含んでもよい。ドライフィルムレジスト10を硬化することは、ドライフィルムレジスト10を熱硬化することを含んでもよい。ドライフィルムレジスト10を硬化することは、ドライフィルムレジスト10を光硬化することを含んでもよい。第1の面6上にドライフィルムレジスト10を形成する工程においてドライフィルムレジスト10を硬化することは、半導体ウエハ4を薄板化する工程において、第1の突出構造3が機械的損傷を受けることを防止することができる。

30

【0031】

本実施の形態の半導体装置1の製造方法は、半導体ウエハ4を薄板化する工程の前に、半導体ウエハ4の第1の面6上のドライフィルムレジスト10の表面11に支持基板15を貼り付ける工程をさらに備えてもよい。支持基板15は、半導体ウエハ4を機械的に補強する。そのため、支持基板15は、半導体ウエハ4を薄板化する工程及び図5から図8に示される工程中の半導体ウエハ4を搬送する工程において、薄板化された半導体ウエハ5が、クラックまたはチップングのような機械的損傷を受けることを防止することができる。支持基板15は、研削時に半導体ウエハ4に加わる圧力を半導体ウエハ4の第2の面7の全体にわたって均一にすることができる。そのため、半導体ウエハ4の第2の面7がさらに精度よく研削され得る。

40

【0032】

(実施の形態2)

図13から図18を参照して、実施の形態2に係る半導体装置1a及びその製造方法を説明する。

【0033】

本実施の形態の半導体装置1aは、実施の形態1の半導体装置1と同様の構成を備えるが、主に以下の点で異なる。図17及び図18を参照して、本実施の形態の半導体装置1aは、基板2と、第1の突出構造3aとを備える。本実施の形態の第1の突出構造3aの

50

高さ h_2 は、実施の形態 1 の第 1 の突出構造 3 の高さ h_1 よりも大きい。

【0034】

図 13 から図 18 を参照して、本実施の形態に係る半導体装置 1 a の製造方法を説明する。本実施の形態の半導体装置 1 a の製造方法は、実施の形態 1 の半導体装置 1 の製造方法と同様の工程を備えるが、主に以下の点で異なる。

【0035】

図 13 を参照して、本実施の形態の半導体装置 1 a の製造方法は、 h_2 の高さを有する第 1 の突出構造 3 a を含む半導体ウエハ 4 を準備する工程を備える。

【0036】

図 14 を参照して、本実施の形態の半導体装置 1 a の製造方法は、半導体ウエハ 4 の第 1 の面 6 上の第 1 の突出構造 3 a を埋め込むように、第 1 の面 6 上にドライフィルムレジスト 10 を形成する工程を備える。本実施の形態の半導体装置 1 a の製造方法において、第 1 の面 6 上にドライフィルムレジスト 10 を形成する工程は、複数のドライフィルムレジスト部（第 1 のドライフィルムレジスト部 12、第 2 のドライフィルムレジスト部 13、第 3 のドライフィルムレジスト部 14）を積層することを含む。本実施の形態では、複数のドライフィルムレジスト部は、半導体ウエハ 4 の第 1 の面 6 上の第 1 のドライフィルムレジスト部 12 と、第 1 のドライフィルムレジスト部 12 上の第 2 のドライフィルムレジスト部 13 と、第 2 のドライフィルムレジスト部 13 上の第 3 のドライフィルムレジスト部 14 とから構成されてもよい。第 1 のドライフィルムレジスト部 12 の厚さ t_{11} 、第 2 のドライフィルムレジスト部 13 の厚さ t_{12} 及び第 3 のドライフィルムレジスト部 14 の厚さ t_{13} の各々は、第 1 の突出構造 3 a の高さ h_2 よりも小さい。第 1 のドライフィルムレジスト部 12 の厚さ t_{11} 、第 2 のドライフィルムレジスト部 13 の厚さ t_{12} 及び第 3 のドライフィルムレジスト部 14 の厚さ t_{13} の和は、第 1 の突出構造 3 a の高さ h_2 よりも大きい。複数のドライフィルムレジスト部（第 1 のドライフィルムレジスト部 12、第 2 のドライフィルムレジスト部 13、第 3 のドライフィルムレジスト部 14）からなるドライフィルムレジスト 10 は、第 1 の突出構造 3 a よりも厚く形成されて、第 1 の突出構造 3 a を機械的に保護する。複数のドライフィルムレジスト部（第 1 のドライフィルムレジスト部 12、第 2 のドライフィルムレジスト部 13、第 3 のドライフィルムレジスト部 14）からなるドライフィルムレジスト 10 は、高さ h_2 を有する第 1 の突出構造 3 a を埋め込む。

【0037】

図 15 を参照して、実施の形態 1 と同様の工程により、半導体ウエハ 4 の第 2 の面 7 を研削して、薄板化された半導体ウエハ 5 が得られる。

【0038】

図 16 を参照して、実施の形態 1 と同様の工程により、剥離液 34 を用いて、複数のドライフィルムレジスト部（第 1 のドライフィルムレジスト部 12、第 2 のドライフィルムレジスト部 13、第 3 のドライフィルムレジスト部 14）からなるドライフィルムレジスト 10 が薄板化された半導体ウエハ 5 から除去される。

【0039】

それから、実施の形態 1 と同様の工程により、薄板化された半導体ウエハ 5 がダイシングされて、薄板化された半導体ウエハ 5 が複数の基板 2 に分割される。こうして、図 17 及び図 18 に示される、基板 2 と第 1 の突出構造 3 a とを備える半導体装置 1 a が得られる。

【0040】

本実施の形態の半導体装置 1 a の製造方法の効果の説明する。本実施の形態の半導体装置 1 a の製造方法は、実施の形態 1 の半導体装置 1 の製造方法の効果と同様の効果を有するが、主に以下の点で異なる。

【0041】

本実施の形態の半導体装置 1 a の製造方法において、第 1 の面 6 上にドライフィルムレジスト 10 を形成する工程は、複数のドライフィルムレジスト部（第 1 のドライフィルム

10

20

30

40

50

レジスト部 1 2、第 2 のドライフィルムレジスト部 1 3、第 3 のドライフィルムレジスト部 1 4) を積層することを含んでもよい。複数のドライフィルムレジスト部 (第 1 のドライフィルムレジスト部 1 2、第 2 のドライフィルムレジスト部 1 3、第 3 のドライフィルムレジスト部 1 4) を積層することによって、第 1 の面 6 上にドライフィルムレジスト 1 0 が形成される。そのため、半導体ウエハ 4 の第 1 の面 6 に実施の形態 1 の第 1 の突出構造 3 よりも高い第 1 の突出構造 3 a が形成されていても、ドライフィルムレジスト 1 0 が半導体ウエハ 4 の第 1 の面 6 上の第 1 の突出構造 3 a を埋め込む際に、半導体ウエハ 4 とは反対側のドライフィルムレジスト 1 0 の表面 1 1 の形状が精度よく制御され得る。特定的には、複数のドライフィルムレジスト部 (第 1 のドライフィルムレジスト部 1 2、第 2 のドライフィルムレジスト部 1 3、第 3 のドライフィルムレジスト部 1 4) からなるドライフィルムレジスト 1 0 が半導体ウエハ 4 の第 1 の面 6 上の第 1 の突出構造 3 a を埋め込む際に、半導体ウエハ 4 とは反対側のドライフィルムレジスト 1 0 の表面 1 1 が実質的に平坦化される。そのため、半導体ウエハ 4 とは反対側のドライフィルムレジスト 1 0 の表面 1 1 を保持しながら、半導体ウエハ 4 の第 2 の面 7 を研削して半導体ウエハ 4 を薄板化する際に、半導体ウエハ 4 の第 2 の面 7 が少ない工程数で精度よく研削され得る。特定的には、複数のドライフィルムレジスト部 (第 1 のドライフィルムレジスト部 1 2、第 2 のドライフィルムレジスト部 1 3、第 3 のドライフィルムレジスト部 1 4) からなるドライフィルムレジスト 1 0 を研削することなく、半導体ウエハ 4 の第 2 の面 7 が均一に研削され得る。

10

20

【0042】

(実施の形態 3)

図 1 1、図 1 2 及び図 1 9 から図 2 1 を参照して、実施の形態 3 に係る半導体装置 1 の製造方法を説明する。本実施の形態の半導体装置 1 の製造方法は、実施の形態 1 の半導体装置 1 の製造方法と同様の工程を備えるが、主に以下の点で異なる。

【0043】

図 1 9 及び図 2 0 を参照して、本実施の形態の半導体装置 1 の製造方法において、第 1 の面 6 上にドライフィルムレジスト 1 0 を形成する工程は、第 1 の面 6 の法線方向からの平面視において第 1 の突出構造 3 と重ならないように、半導体ウエハ 4 とは反対側のドライフィルムレジスト 1 0 の表面 1 1 にスリット 1 0 b を形成することを含む。第 1 の面 6 の法線方向からの平面視において、スリット 1 0 b の幅 w_2 は、スリット 1 0 b に隣り合う第 1 の突出構造 3 の幅 w_1 よりも狭い。スリット 1 0 b は、ドライフィルムレジスト 1 0 の全ての厚さにわたって形成されてもよい。スリット 1 0 b は、半導体ウエハ 4 とは反対側のドライフィルムレジスト 1 0 の表面 1 1 から、半導体ウエハ 4 側のドライフィルムレジスト 1 0 の表面 1 1 まで延在してもよい。スリット 1 0 b は、半導体ウエハ 4 の第 1 の面 6 を露出させるように、形成されてもよい。スリット 1 0 b は、格子パターンのように、2 次元的に形成されてもよいし、1 次元的に形成されてもよい。スリット 1 0 b は、ドライフィルムレジスト 1 0 中に離散的に形成されてもよい。スリット 1 0 b は、例えば、フォトリソグラフィ工程を用いて、形成されてもよい。

30

【0044】

図 2 1 を参照して、実施の形態 1 と同様の工程により、半導体ウエハ 4 の第 2 の面 7 を研削して、薄板化された半導体ウエハ 5 が得られる。

40

【0045】

それから、実施の形態 1 と同様の工程により、剥離液 3 4 を用いて、ドライフィルムレジスト 1 0 が薄板化された半導体ウエハ 5 から除去される。実施の形態 1 と同様の工程により、薄板化された半導体ウエハ 5 がダイシングされて、薄板化された半導体ウエハ 5 が複数の基板 2 に分割される。こうして、図 1 1 及び図 1 2 に示される、基板 2 と第 1 の突出構造 3 とを備える半導体装置 1 が得られる。

【0046】

本実施の形態の半導体装置 1 の製造方法の効果の説明する。本実施の形態の半導体装置 1 の製造方法は、実施の形態 1 の半導体装置 1 の製造方法の効果と同様の効果を有するが

50

、主に以下の点で異なる。

【0047】

本実施の形態の半導体装置1の製造方法において、第1の面6上にドライフィルムレジスト10を形成する工程は、第1の面6の法線方向からの平面視において第1の突出構造3と重ならないように、半導体ウエハ4とは反対側のドライフィルムレジスト10の表面11にスリット10bを形成することを含む。第1の面6の法線方向からの平面視において、スリット10bの幅 w_2 は、スリット10bに隣り合う第1の突出構造3の幅 w_1 よりも狭い。スリット10bは、ドライフィルムレジスト10の収縮のためにドライフィルムレジスト10が半導体ウエハ4に与える応力を緩和することができる。そのため、スリット10bは、半導体ウエハ4を薄板化する工程において、薄板化された半導体ウエハ5が反ることとクラックまたはチッピングのような機械的損傷を受けることを防止することができる。

10

【0048】

図22を参照して、本実施の形態の半導体装置1の製造方法の変形例を説明する。図22に示されるように、スリット10cは、半導体ウエハ4とは反対側のドライフィルムレジスト10の表面11を含む、ドライフィルムレジスト10の厚さの一部に形成されてもよい。スリット10cは、半導体ウエハ4とは反対側のドライフィルムレジスト10の表面11に形成されるが、半導体ウエハ4側のドライフィルムレジスト10の表面11に形成されなくてもよい。スリット10cは、半導体ウエハ4の第1の面6を露出させないように、半導体ウエハ4とは反対側のドライフィルムレジスト10の表面11に形成されてもよい。本実施の形態の半導体装置1の製造方法の変形例も、本実施の形態の半導体装置1の製造方法と同様の効果を有する。

20

【0049】

(実施の形態4)

図11、図12及び図23から図26を参照して、実施の形態4に係る半導体装置1の製造方法を説明する。本実施の形態の半導体装置1の製造方法は、実施の形態1の半導体装置1の製造方法と同様の工程を備えるが、主に以下の点で異なる。

【0050】

図23及び図24を参照して、本実施の形態の半導体装置1の製造方法において、第1の面6上にドライフィルムレジスト10を形成する工程は、ドライフィルムレジスト10の表面11のうち、第1の面6の法線方向からの平面視において半導体ウエハ4の端部に対応する領域に、切り欠き10dを形成することを含んでもよい。切り欠き10dは、第1の面6の法線方向からの平面視において、半導体ウエハ4の端から w_3 の幅にわたって形成されてもよい。切り欠き10dの幅 w_3 は特に制限はない。切り欠き10dの幅 w_3 は、例えば、1mm以上であってもよく、2mm以上であってもよく、5mm以上であってもよい。第1の面6の法線方向からの平面視において、切り欠き10dは、第1の突出構造3と重ならないように、半導体ウエハ4とは反対側のドライフィルムレジスト10の表面11に形成されてもよい。切り欠き10dは、例えば、フォトリソグラフィ工程を用いて、形成されてもよい。

30

【0051】

図25を参照して、本実施の形態の半導体装置1の製造方法において、半導体ウエハ4を薄板化する工程は、薄板化された半導体ウエハ5の第2の面7の端部に、第1の凸部8dを形成することを含んでもよい。半導体ウエハ4を薄板化する工程は、半導体ウエハ4とは反対側のドライフィルムレジスト10の表面11を保持しながら、砥石30を用いて半導体ウエハ4の第2の面7を研削することを含む。例えば、接着材16によって半導体ウエハ4の第1の面6上のドライフィルムレジスト10の表面11に貼り付けられた支持基板15が、ドライフィルムレジスト10の表面11を保持してもよい。半導体ウエハ4とは反対側のドライフィルムレジスト10の表面11を保持しながら半導体ウエハ4の第2の面7を研削する際に、ドライフィルムレジスト10の表面11に形成された切り欠き10dは、半導体ウエハ4の端部に加わる圧力を、半導体ウエハ4の他の部分に加わる圧

40

50

力よりも減少させる。半導体ウエハ 4 とは反対側のドライフィルムレジスト 10 の表面 11 を保持しながら、半導体ウエハ 4 の第 2 の面 7 を研削することによって、薄板化された半導体ウエハ 5 の第 2 の面 7 の端部に、第 1 の凸部 8 d が形成される。

【0052】

図 26 を参照して、実施の形態 1 と同様の工程により、剥離液 34 を用いて、ドライフィルムレジスト 10 が薄板化された半導体ウエハ 5 から除去される。それから、実施の形態 1 と同様の工程により、薄板化された半導体ウエハ 5 がダイシングされて、薄板化された半導体ウエハ 5 が複数の基板 2 に分割される。こうして、図 11 及び図 12 に示される、基板 2 と第 1 の突出構造 3 とを備える半導体装置 1 が得られる。

【0053】

本実施の形態の半導体装置 1 の製造方法の効果の説明する。本実施の形態の半導体装置 1 の製造方法は、実施の形態 1 の半導体装置 1 の製造方法の効果と同様の効果を有するが、主に以下の点で異なる。

【0054】

本実施の形態の半導体装置 1 の製造方法において、第 1 の面 6 上にドライフィルムレジスト 10 を形成する工程は、ドライフィルムレジスト 10 の表面 11 のうち、第 1 の面 6 の法線方向からの平面視において半導体ウエハ 4 の端部に対応する領域に、切り欠き 10 d を形成することを含んでもよい。本実施の形態の半導体装置 1 の製造方法において、半導体ウエハ 4 を薄板化する工程は、薄板化された半導体ウエハ 5 の第 2 の面 7 の端部に、第 1 の凸部 8 d を形成することを含んでもよい。

【0055】

ドライフィルムレジスト 10 は柔らかい。半導体ウエハ 4 の第 1 の面 6 に高い第 1 の突出構造 3 が形成されていても、ドライフィルムレジスト 10 が半導体ウエハ 4 の第 1 の面 6 上の第 1 の突出構造 3 を埋め込む際に、半導体ウエハ 4 とは反対側のドライフィルムレジスト 10 の表面 11 の形状が精度よく制御され得る。形状が精度よく制御されたドライフィルムレジスト 10 の表面 11 に、切り欠き 10 d が形成される。そのため、半導体ウエハ 4 とは反対側のドライフィルムレジスト 10 の表面 11 を保持しながら、半導体ウエハ 4 の第 2 の面 7 を研削して半導体ウエハ 4 を薄板化する際に、半導体ウエハ 4 の第 2 の面 7 が少ない工程数で精度よく研削され得る。

【0056】

また、半導体ウエハ 4 とは反対側のドライフィルムレジスト 10 の表面 11 を保持しながら半導体ウエハ 4 の第 2 の面 7 を研削する際に、切り欠き 10 d は、切り欠き 10 d に対応する半導体ウエハ 4 の端部に加わる圧力を、半導体ウエハ 4 の他の部分に加わる圧力よりも減少させる。そのため、半導体ウエハ 4 とは反対側のドライフィルムレジスト 10 の表面 11 を保持しながら、半導体ウエハ 4 の第 2 の面 7 を研削することによって、薄板化された半導体ウエハ 5 の第 2 の面 7 の端部に、精度よく第 1 の凸部 8 d が形成される。第 1 の凸部 8 d は、薄板化された半導体ウエハ 5 の端部の機械的強度を向上させる。薄板化された半導体ウエハ 5 の端部の第 1 の凸部 8 d は、薄板化された半導体ウエハ 5 が反ることとクラックまたはチップングのような機械的損傷を受けることを防止することができる。

【0057】

(実施の形態 5)

図 11、図 12 及び図 27 から図 32 を参照して、実施の形態 5 に係る半導体装置 1、1 e 及びその製造方法を説明する。

【0058】

本実施の形態の半導体装置 1 e は、実施の形態 1 の半導体装置 1 と同様の構成を備えるが、主に以下の点で異なる。図 31 及び図 32 を参照して、本実施の形態の半導体装置 1 e は、基板 2 e と、第 1 の突出構造 3 とを備える。本実施の形態の基板 2 e の厚さ T_2 は、実施の形態 1 の基板 2 の厚さ T_1 よりも大きい。

【0059】

10

20

30

40

50

図 1 1、図 1 2 及び図 2 7 から図 3 2 を参照して、本実施の形態に係る半導体装置 1 , 1 e の製造方法を説明する。本実施の形態の半導体装置 1 , 1 e の製造方法は、実施の形態 1 の半導体装置 1 の製造方法と同様の工程を備えるが、主に以下の点で異なる。

【 0 0 6 0 】

図 2 7 及び図 2 8 を参照して、本実施の形態の半導体装置 1 , 1 e の製造方法において、第 1 の面 6 上にドライフィルムレジスト 1 0 を形成する工程は、第 1 の面 6 の法線方向からの平面視において第 1 の突出構造 3 に重なるように、ドライフィルムレジスト 1 0 の表面 1 1 に凹部 1 0 e を形成することを含んでもよい。第 1 の面 6 の法線方向からの平面視において、凹部 1 0 e は、1 つまたは複数の第 1 の突出構造 3 を含むように、半導体ウエハ 4 とは反対側のドライフィルムレジスト 1 0 の表面 1 1 に形成されてもよい。凹部 1 0 e は、第 1 の突出構造 3 を露出させないように、半導体ウエハ 4 とは反対側のドライフィルムレジスト 1 0 の表面 1 1 に形成されてもよい。凹部 1 0 e は、第 1 の突出構造 3 を露出させるように、半導体ウエハ 4 とは反対側のドライフィルムレジスト 1 0 の表面 1 1 に形成されてもよい。第 1 の面 6 の法線方向からの平面視において、1 つまたは複数の凹部 1 0 e が、半導体ウエハ 4 とは反対側のドライフィルムレジスト 1 0 の表面 1 1 に形成されてもよい。第 1 の面 6 の法線方向からの平面視における凹部 1 0 e の形状は、特に制限はない。第 1 の面 6 の法線方向からの平面視における凹部 1 0 e の形状は、円または楕円であってもよいし、三角形、四角形、五角形または六角形のような多角形であってもよい。凹部 1 0 e は、例えば、フォトリソグラフィ工程を用いて、形成されてもよい。第 1 の面 6 の法線方向からの平面視において、凹部 1 0 e の面積は、例えば、半導体ウエハ 4 の第 1 の面 6 の面積の 4 分の 1 以上であってもよいし、半導体ウエハ 4 の第 1 の面 6 の面積の 2 分の 1 以上であってもよい。

10

20

【 0 0 6 1 】

図 2 9 を参照して、本実施の形態の半導体装置 1 , 1 e の製造方法において、半導体ウエハ 4 を薄板化する工程は、凹部 1 0 e に対応する薄板化された半導体ウエハ 5 の第 2 の面 7 の部分に、第 2 の凸部 8 e を形成することを含んでもよい。半導体ウエハ 4 を薄板化する工程は、半導体ウエハ 4 とは反対側のドライフィルムレジスト 1 0 の表面 1 1 を保持しながら、砥石 3 0 を用いて半導体ウエハ 4 の第 2 の面 7 を研削することを含む。例えば、接着材 1 6 によって半導体ウエハ 4 の第 1 の面 6 上のドライフィルムレジスト 1 0 の表面 1 1 に貼り付けられた支持基板 1 5 が、ドライフィルムレジスト 1 0 の表面 1 1 を保持してもよい。半導体ウエハ 4 とは反対側のドライフィルムレジスト 1 0 の表面 1 1 を保持しながら半導体ウエハ 4 の第 2 の面 7 を研削する際に、ドライフィルムレジスト 1 0 の表面 1 1 に形成された凹部 1 0 e は、凹部 1 0 e に対応する半導体ウエハ 4 の部分に加わる圧力を、半導体ウエハ 4 の他の部分に加わる圧力よりも減少させる。半導体ウエハ 4 とは反対側のドライフィルムレジスト 1 0 の表面 1 1 を保持しながら、半導体ウエハ 4 の第 2 の面 7 を研削することによって、凹部 1 0 e に対応する薄板化された半導体ウエハ 5 の第 2 の面 7 の部分に、第 2 の凸部 8 e が形成される。第 1 の面 6 の法線方向からの平面視において、第 2 の凸部 8 e の面積は、例えば、半導体ウエハ 4 の第 2 の面 7 の面積の 4 分の 1 以上であってもよいし、半導体ウエハ 4 の第 2 の面 7 の面積の 2 分の 1 以上であってもよい。

30

40

【 0 0 6 2 】

図 3 0 を参照して、実施の形態 1 と同様の工程により、剥離液 3 4 を用いて、ドライフィルムレジスト 1 0 が薄板化された半導体ウエハ 5 から除去される。それから、実施の形態 1 と同様の工程により、薄板化された半導体ウエハ 5 がダイシングされて、薄板化された半導体ウエハ 5 が複数の基板 2 , 2 e に分割される。こうして、 T_1 の厚さを有する基板 2 と第 1 の突出構造 3 とを備える半導体装置 1 (図 1 1 及び図 1 2 を参照) と、 T_1 の厚さよりも大きな T_2 の厚さを有する基板 2 e と第 1 の突出構造 3 とを備える半導体装置 1 e (図 3 1 及び図 3 2 を参照) とが得られる。図 3 1 及び図 3 2 に示される半導体装置 1 e は、薄板化された半導体ウエハ 5 の第 2 の凸部 8 e をダイシングすることによって得られる。図 1 1 及び図 1 2 に示される半導体装置 1 は、薄板化された半導体ウエハ 5 の第

50

2の凸部8eを除く部分をダイシングすることによって得られる。

【0063】

本実施の形態の半導体装置1, 1eの製造方法の効果を説明する。本実施の形態の半導体装置1, 1eの製造方法は、実施の形態1の半導体装置1の製造方法の効果と同様の効果を有するが、主に以下の点で異なる。

【0064】

本実施の形態の半導体装置1, 1eの製造方法において、第1の面6上にドライフィルムレジスト10を形成する工程は、第1の面6の法線方向からの平面視において第1の突出構造3に重なるように、ドライフィルムレジスト10の表面11に凹部10eを形成することを含んでもよい。本実施の形態の半導体装置1, 1eの製造方法において、半導体ウエハ4を薄板化する工程は、凹部10eに対応する薄板化された半導体ウエハ5の第2の面7の部分に、第2の凸部8eを形成することを含んでもよい。

10

【0065】

ドライフィルムレジスト10は柔らかい。半導体ウエハ4の第1の面6に高い第1の突出構造3が形成されていても、ドライフィルムレジスト10が半導体ウエハ4の第1の面6上の第1の突出構造3を埋め込む際に、半導体ウエハ4とは反対側のドライフィルムレジスト10の表面11の形状が精度よく制御され得る。形状が精度よく制御されたドライフィルムレジスト10の表面11に、凹部10eが形成される。そのため、半導体ウエハ4とは反対側のドライフィルムレジスト10の表面11を保持しながら、半導体ウエハ4の第2の面7を研削して半導体ウエハ4を薄板化する際に、半導体ウエハ4の第2の面7が少ない工程数で精度よく研削され得る。

20

【0066】

また、半導体ウエハ4とは反対側のドライフィルムレジスト10の表面11を保持しながら半導体ウエハ4の第2の面7を研削する際に、ドライフィルムレジスト10の表面11に形成された凹部10eは、凹部10eに対応する半導体ウエハ4の部分に加わる圧力を、半導体ウエハ4の他の部分に加わる圧力よりも減少させる。半導体ウエハ4とは反対側のドライフィルムレジスト10の表面11を保持しながら、半導体ウエハ4の第2の面7を研削することによって、凹部10eに対応する薄板化された半導体ウエハ5の第2の面7の部分に、精度よく第2の凸部8eが形成される。そのため、 T_1 の厚さを有する基板2と第1の突出構造3とを備える半導体装置1(図11及び図12を参照)に加えて、 T_1 の厚さよりも大きな T_2 の厚さを有する基板2eと第1の突出構造3とを備える半導体装置1e(図31及び図32を参照)が得られる。本実施の形態の半導体装置1, 1eの製造方法によれば、異なる厚さを有する基板2, 2eを備える半導体装置1, 1eが一つの工程で製造され得る。

30

【0067】

第2の凸部8eは、薄板化された半導体ウエハ5の機械的強度を向上させる。薄板化された半導体ウエハ5の第2の凸部8eは、薄板化された半導体ウエハ5が反ること、及び、クラックまたはチップングのような機械的損傷を受けることを防止することができる。

【0068】

(実施の形態6)

図11、図12及び図33から図40を参照して、実施の形態6に係る半導体装置1, 1f及びその製造方法を説明する。

40

【0069】

本実施の形態の半導体装置1fは、実施の形態1の半導体装置1と同様の構成を備えるが、主に以下の点で異なる。図39及び図40を参照して、本実施の形態の半導体装置1fは、基板2と、第2の突出構造40とを備える。本実施の形態の第2の突出構造40は、実施の形態1の第1の突出構造3よりも低い機械的強度を有する。第2の突出構造40は、例えば、エアブリッジ電極であってもよい。

【0070】

50

図 1 1、図 1 2 及び図 3 3 から図 4 0 を参照して、本実施の形態に係る半導体装置 1 , 1 f の製造方法を説明する。本実施の形態の半導体装置 1 , 1 f の製造方法は、実施の形態 1 の半導体装置 1 の製造方法と同様の工程を備えるが、主に以下の点で異なる。

【 0 0 7 1 】

図 3 3 を参照して、本実施の形態の半導体装置 1 , 1 f の製造方法は、第 1 の突出構造 3 と、第 1 の突出構造 3 よりも低い機械的強度を有する第 2 の突出構造 4 0 とを含む半導体ウエハ 4 を準備する工程を備える。1 つまたは複数の第 1 の突出構造 3 が、半導体ウエハ 4 の第 1 の面 6 上に設けられている。1 つまたは複数の第 2 の突出構造 4 0 が、半導体ウエハ 4 の第 1 の面 6 上に設けられている。

【 0 0 7 2 】

図 3 4 から図 3 6 を参照して、本実施の形態の半導体装置 1 , 1 f の製造方法は、半導体ウエハ 4 の第 1 の面 6 上の第 1 の突出構造 3 を埋め込むように、第 1 の面 6 上にドライフィルムレジスト 1 0 を形成する工程を備える。図 3 4 を参照して、第 1 の面 6 上にドライフィルムレジスト 1 0 を形成する工程は、ドライフィルムレジスト 1 0 により第 2 の突出構造 4 0 を埋め込むことを含んでもよい。ドライフィルムレジスト 1 0 の厚さ t_1 は、第 1 の突出構造 3 の高さ h_1 よりも大きく、第 2 の突出構造 4 0 の高さ h_3 よりも大きい。ドライフィルムレジスト 1 0 は、第 1 の突出構造 3 及び第 2 の突出構造 4 0 よりも厚く形成されて、第 1 の突出構造 3 及び第 2 の突出構造 4 0 を機械的に保護する。第 2 の突出構造 4 0 の高さ h_3 は、第 1 の突出構造 3 の高さ h_1 よりも大きくてもよいし、第 1 の突出構造 3 の高さ h_1 と同じであってもよいし、第 1 の突出構造 3 の高さ h_1 よりも小さくてもよい。ドライフィルムレジスト 1 0 は、柔らかい。室温で硬いドライフィルムレジスト 1 0 は、加熱されて、軟化されてもよい。そのため、第 1 の突出構造 3 の高さ h_1 及び第 2 の突出構造 4 0 の高さ h_3 が大きくても、半導体ウエハ 4 とは反対側のドライフィルムレジスト 1 0 の表面 1 1 は、実質的に平坦である。ドライフィルムレジスト 1 0 は柔らかいので、ドライフィルムレジスト 1 0 は、第 1 の突出構造 3 及び第 2 の突出構造 4 0 を隙間なく埋め込むことができる。

【 0 0 7 3 】

図 3 5 及び図 3 6 を参照して、第 1 の面 6 上にドライフィルムレジスト 1 0 を形成する工程は、第 1 の面 6 の法線方向からの平面視において第 2 の突出構造 4 0 に重なるように、ドライフィルムレジスト 1 0 の表面 1 1 に第 1 の溝 1 0 f を形成することを含んでもよい。第 1 の面 6 の法線方向からの平面視において、第 1 の溝 1 0 f は、第 2 の突出構造 4 0 を含むように、半導体ウエハ 4 とは反対側のドライフィルムレジスト 1 0 の表面 1 1 に形成されてもよい。第 1 の溝 1 0 f は、第 2 の突出構造 4 0 を露出させないように、半導体ウエハ 4 とは反対側のドライフィルムレジスト 1 0 の表面 1 1 に形成されてもよい。第 1 の溝 1 0 f は、第 2 の突出構造 4 0 を露出させるように、半導体ウエハ 4 とは反対側のドライフィルムレジスト 1 0 の表面 1 1 に形成されてもよい。第 1 の溝 1 0 f は、第 2 の突出構造 4 0 の周囲の第 1 の突出構造 3 を露出させないように、半導体ウエハ 4 とは反対側のドライフィルムレジスト 1 0 の表面 1 1 に形成されてもよい。第 1 の溝 1 0 f は、第 2 の突出構造 4 0 の周囲の第 1 の突出構造 3 を露出させるように、半導体ウエハ 4 とは反対側のドライフィルムレジスト 1 0 の表面 1 1 に形成されてもよい。第 1 の面 6 の法線方向からの平面視において、1 つまたは複数の第 1 の溝 1 0 f が、半導体ウエハ 4 とは反対側のドライフィルムレジスト 1 0 の表面 1 1 に形成されてもよい。第 1 の面 6 の法線方向からの平面視における第 1 の溝 1 0 f の形状は、特に制限はない。第 1 の面 6 の法線方向からの平面視における第 1 の溝 1 0 f の形状は、円または楕円であってもよいし、三角形、四角形、五角形または六角形のような多角形であってもよい。第 1 の溝 1 0 f は、例えば、フォトリソグラフィ工程を用いて、形成されてもよい。

【 0 0 7 4 】

図 3 7 を参照して、実施の形態 1 と同様の工程により、半導体ウエハ 4 の第 2 の面 7 を研削して、薄板化された半導体ウエハ 5 が得られる。半導体ウエハ 4 を薄板化する工程は、半導体ウエハ 4 とは反対側のドライフィルムレジスト 1 0 の表面 1 1 を保持しながら、

10

20

30

40

50

砥石 30 を用いて半導体ウエハ 4 の第 2 の面 7 を研削することを含む。例えば、接着材 16 によって半導体ウエハ 4 の第 1 の面 6 上のドライフィルムレジスト 10 の表面 11 に貼り付けられた支持基板 15 が、ドライフィルムレジスト 10 の表面 11 を保持してもよい。半導体ウエハ 4 とは反対側のドライフィルムレジスト 10 の表面 11 を保持しながら半導体ウエハ 4 の第 2 の面 7 を研削する際に、ドライフィルムレジスト 10 の表面 11 に形成された第 1 の溝 10 f は、第 1 の溝 10 f に対応する第 2 の突出構造 40 に加わる圧力を、第 1 の突出構造 3 に加わる圧力よりも減少させる。そのため、第 1 の突出構造 3 よりも低い機械的強度を有する第 2 の突出構造 40 に機械的損傷を与えることなく、半導体ウエハ 4 の第 2 の面 7 が研削されて、薄板化された半導体ウエハ 5 が得られる。

【0075】

図 38 を参照して、実施の形態 1 と同様の工程により、剥離液 34 を用いて、ドライフィルムレジスト 10 が薄板化された半導体ウエハ 5 から除去される。それから、実施の形態 1 と同様の工程により、薄板化された半導体ウエハ 5 がダイシングされて、薄板化された半導体ウエハ 5 が複数の基板 2 に分割される。こうして、基板 2 と第 1 の突出構造 3 とを備える半導体装置 1 (図 11 及び図 12 を参照) と、基板 2 と第 1 の突出構造 3 よりも低い機械的強度を有する第 2 の突出構造 40 とを備える半導体装置 1 f (図 39 及び図 40 を参照) とが得られる。

【0076】

本実施の形態の半導体装置 1, 1 f の製造方法の効果を説明する。本実施の形態の半導体装置 1, 1 f の製造方法は、実施の形態 1 の半導体装置 1 の製造方法の効果と同様の効果を有するが、主に以下の点で異なる。

【0077】

本実施の形態の半導体装置 1, 1 f の製造方法において、半導体ウエハ 4 は、第 1 の面 6 上に、第 1 の突出構造 3 よりも低い機械的強度を有する第 2 の突出構造 40 をさらにも含む。本実施の形態の半導体装置 1, 1 f の製造方法において、第 1 の面 6 上にドライフィルムレジスト 10 を形成する工程は、ドライフィルムレジスト 10 により第 2 の突出構造 40 を埋め込むことと、第 1 の面 6 の法線方向からの平面視において第 2 の突出構造 40 に重なるように、ドライフィルムレジスト 10 の表面 11 に第 1 の溝 10 f を形成することを含んでもよい。

【0078】

半導体ウエハ 4 とは反対側のドライフィルムレジスト 10 の表面 11 を保持しながら半導体ウエハ 4 の第 2 の面 7 を研削する際に、ドライフィルムレジスト 10 の表面 11 に形成された第 1 の溝 10 f は、第 1 の溝 10 f に対応する第 2 の突出構造 40 に加わる圧力を、第 1 の突出構造 3 に加わる圧力よりも減少させる。そのため、第 1 の突出構造 3 よりも低い機械的強度を有する第 2 の突出構造 40 に機械的損傷を与えることなく、半導体ウエハ 4 の第 2 の面 7 が研削されて、薄板化された半導体ウエハ 5 が得られる。さらに、本実施の形態の半導体装置 1, 1 f の製造方法によれば、基板 2 と第 1 の突出構造 3 とを備える半導体装置 1 (図 11 及び図 12 を参照) と、基板 2 と第 1 の突出構造 3 と第 1 の突出構造 3 よりも低い機械的強度を有する第 2 の突出構造 40 とを備える半導体装置 1 f (図 39 及び図 40 を参照) とが、一つの工程で製造され得る。

【0079】

図 41 を参照して、本実施の形態の半導体装置 1 f の製造方法の変形例を説明する。図 41 に示されるように、第 1 の溝 10 g は、ドライフィルムレジスト 10 の全ての厚さにわたって形成されてもよい。第 1 の溝 10 g は、半導体ウエハ 4 とは反対側のドライフィルムレジスト 10 の表面 11 から、半導体ウエハ 4 側のドライフィルムレジスト 10 の表面 11 まで延在してもよい。第 1 の溝 10 g は、半導体ウエハ 4 の第 1 の面 6 を露出させるように、形成されてもよい。本実施の形態の半導体装置 1 f の製造方法の変形例も、本実施の形態の半導体装置 1 f の製造方法と同様の効果を有する。

【0080】

(実施の形態 7)

10

20

30

40

50

図 1 1、図 1 2 及び図 4 2 から図 4 7 を参照して、実施の形態 7 に係る半導体装置 1 の製造方法を説明する。本実施の形態の半導体装置 1 の製造方法は、実施の形態 1 の半導体装置 1 の製造方法と同様の工程を備えるが、主に以下の点で異なる。

【 0 0 8 1 】

図 4 2 を参照して、本実施の形態の半導体装置 1 の製造方法は、第 1 の突出構造 3 を含む半導体ウエハ 4 を準備する工程を備える。1 つまたは複数の第 1 の突出構造 3 は、半導体ウエハ 4 の第 1 の面 6 上に設けられている。半導体ウエハ 4 の第 1 の面 6 上に異物 4 5 が付着している。異物 4 5 は、例えば、半導体装置 1 の第 1 の突出構造 3 の製造工程において半導体ウエハ 4 の第 1 の面 6 上に付着する、ほこり、エッチング残渣又はレジスト残渣であってもよい。

10

【 0 0 8 2 】

図 4 3 から図 4 5 を参照して、本実施の形態の半導体装置 1 の製造方法は、半導体ウエハ 4 の第 1 の面 6 上の第 1 の突出構造 3 を埋め込むように、第 1 の面 6 上にドライフィルムレジスト 1 0 を形成する工程を備える。図 4 3 を参照して、第 1 の面 6 上にドライフィルムレジスト 1 0 を形成する工程は、ドライフィルムレジスト 1 0 により異物 4 5 を埋め込むことを含んでもよい。ドライフィルムレジスト 1 0 の厚さ t_1 は、第 1 の突出構造 3 の高さ h_1 よりも大きく、異物 4 5 の高さ h_4 よりも大きい。ドライフィルムレジスト 1 0 は、第 1 の突出構造 3 及び異物 4 5 よりも厚く形成されて、第 1 の突出構造 3 及び異物 4 5 を機械的に保護する。異物 4 5 の高さ h_4 は、第 1 の突出構造 3 の高さ h_1 よりも大きくてもよいし、第 1 の突出構造 3 の高さ h_1 と同じであってもよいし、第 1 の突出構造 3 の高さ h_1 よりも小さくてもよい。ドライフィルムレジスト 1 0 は、柔らかい。室温で硬いドライフィルムレジスト 1 0 は、加熱されて、軟化されてもよい。そのため、第 1 の突出構造 3 の高さ h_1 及び異物 4 5 の高さ h_4 が大きくても、半導体ウエハ 4 とは反対側のドライフィルムレジスト 1 0 の表面 1 1 は、実質的に平坦である。ドライフィルムレジスト 1 0 は柔らかいので、ドライフィルムレジスト 1 0 は、第 1 の突出構造 3 及び異物 4 5 を隙間なく埋め込むことができる。

20

【 0 0 8 3 】

図 4 4 及び図 4 5 を参照して、第 1 の面 6 上にドライフィルムレジスト 1 0 を形成する工程は、第 1 の面 6 の法線方向からの平面視において異物 4 5 に重なるように、ドライフィルムレジスト 1 0 の表面 1 1 に第 2 の溝 1 0 h を形成することを含んでもよい。第 1 の面 6 の法線方向からの平面視において、第 2 の溝 1 0 h は、異物 4 5 を含むように、半導体ウエハ 4 とは反対側のドライフィルムレジスト 1 0 の表面 1 1 に形成されてもよい。第 2 の溝 1 0 h は、異物 4 5 を露出させないように、半導体ウエハ 4 とは反対側のドライフィルムレジスト 1 0 の表面 1 1 に形成されてもよい。第 2 の溝 1 0 h は、異物 4 5 を露出させるように、半導体ウエハ 4 とは反対側のドライフィルムレジスト 1 0 の表面 1 1 に形成されてもよい。第 2 の溝 1 0 h は、異物 4 5 の周囲の第 1 の突出構造 3 を露出させないように、半導体ウエハ 4 とは反対側のドライフィルムレジスト 1 0 の表面 1 1 に形成されてもよい。第 2 の溝 1 0 h は、異物 4 5 の周囲の第 1 の突出構造 3 を露出させるように、半導体ウエハ 4 とは反対側のドライフィルムレジスト 1 0 の表面 1 1 に形成されてもよい。第 1 の面 6 の法線方向からの平面視における第 2 の溝 1 0 h の形状は、特に制限はない。第 1 の面 6 の法線方向からの平面視における第 2 の溝 1 0 h の形状は、円または楕円であってもよいし、三角形、四角形、五角形または六角形のような多角形であってもよい。第 2 の溝 1 0 h は、例えば、フォトリソグラフィ工程を用いて、形成されてもよい。

30

40

【 0 0 8 4 】

図 4 6 を参照して、実施の形態 1 と同様の工程により、半導体ウエハ 4 の第 2 の面 7 を研削して、薄板化された半導体ウエハ 5 が得られる。半導体ウエハ 4 を薄板化する工程は、半導体ウエハ 4 とは反対側のドライフィルムレジスト 1 0 の表面 1 1 を保持しながら、砥石 3 0 を用いて半導体ウエハ 4 の第 2 の面 7 を研削することを含む。例えば、接着材 1 6 によって半導体ウエハ 4 の第 1 の面 6 上のドライフィルムレジスト 1 0 の表面 1 1 に貼り付けられた支持基板 1 5 が、ドライフィルムレジスト 1 0 の表面 1 1 を保持してもよい

50

。半導体ウエハ4とは反対側のドライフィルムレジスト10の表面11を保持しながら半導体ウエハ4の第2の面7を研削する際に、ドライフィルムレジスト10の表面11に形成された第2の溝10hは、異物45及び異物45の周囲の第1の突出構造3に加わる圧力を減少させる。そのため、異物45の周囲の第1の突出構造3に機械的損傷を与えることなく、半導体ウエハ4の第2の面7が研削されて、薄板化された半導体ウエハ5が得られる。薄板化された半導体ウエハ5がクラックまたはチップングのような機械的損傷を受けることなく、薄板化された半導体ウエハ5が得られる。

【0085】

図47を参照して、実施の形態1と同様の工程により、剥離液34を用いて、ドライフィルムレジスト10が薄板化された半導体ウエハ5から除去される。それから、例えば、異物45を吸引する、異物45を選択的に溶解するまたは異物45にプラズマ処理を施すことによって、異物45が、薄板化された半導体ウエハ5から除去される。実施の形態1と同様の工程により、薄板化された半導体ウエハ5がダイシングされて、薄板化された半導体ウエハ5が複数の基板2に分割される。こうして、図11及び図12に示される、基板2と第1の突出構造3とを備える半導体装置1が得られる。

10

【0086】

本実施の形態の半導体装置1の製造方法の効果を説明する。本実施の形態の半導体装置1の製造方法は、実施の形態1の半導体装置1の製造方法の効果と同様の効果を有するが、主に以下の点で異なる。

【0087】

本実施の形態の半導体装置1の製造方法において、半導体ウエハ4は、第1の面6上に異物45を有してもよい。本実施の形態の半導体装置1の製造方法において、第1の面6上にドライフィルムレジスト10を形成する工程は、ドライフィルムレジスト10により異物45を埋め込むことと、第1の面6の法線方向からの平面視において異物45に重なるように、ドライフィルムレジスト10の表面11に第2の溝10hを形成することを含んでもよい。

20

【0088】

半導体ウエハ4とは反対側のドライフィルムレジスト10の表面11を保持しながら半導体ウエハ4の第2の面7を研削する際に、ドライフィルムレジスト10の表面11に形成された第2の溝10hは、異物45及び異物45の周囲の第1の突出構造3に加わる圧力を減少させる。そのため、異物45の周囲の第1の突出構造3に機械的損傷を与えることなく、半導体ウエハ4の第2の面7が研削されて、薄板化された半導体ウエハ5が得られる。薄板化された半導体ウエハ5がクラックまたはチップングのような機械的損傷を受けることなく、薄板化された半導体ウエハ5が得られる。

30

【0089】

図48を参照して、本実施の形態の半導体装置1の製造方法の変形例を説明する。図48に示されるように、第2の溝10iは、ドライフィルムレジスト10の全ての厚さにわたって形成されてもよい。第2の溝10iは、半導体ウエハ4とは反対側のドライフィルムレジスト10の表面11から、半導体ウエハ4側のドライフィルムレジスト10の表面11まで延在してもよい。第2の溝10iは、半導体ウエハ4の第1の面6を露出させるように、形成されてもよい。本実施の形態の半導体装置1の製造方法の変形例も、本実施の形態の半導体装置1の製造方法と同様の効果を有する。

40

【0090】

今回開示された実施の形態及び変形例はすべての点で例示であって制限的なものではないと考えられるべきである。矛盾のない限り、今回開示された実施の形態1から実施の形態7及びそれらの変形例の少なくとも2つを組み合わせてもよい。本発明の範囲は、上記した説明ではなく特許請求の範囲によって示され、特許請求の範囲と均等の意味および範囲内でのすべての変更が含まれることを意図される。

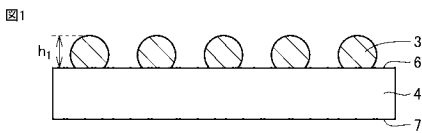
【符号の説明】

【0091】

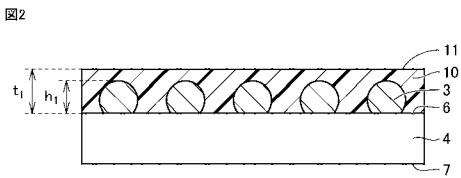
50

1, 1a, 1e, 1f 半導体装置、2, 2e 基板、3, 3a 第1の突出構造、4 半導体ウエハ、5 薄板化された半導体ウエハ、6 第1の面、7 第2の面、8d 第1の凸部、8e 第2の凸部、10 ドライフィルムレジスト、10b, 10c スリット、10e 凹部、10f, 10g 第1の溝、10h, 10i 第2の溝、11 表面、12 第1のドライフィルムレジスト部、13 第2のドライフィルムレジスト部、14 第3のドライフィルムレジスト部、15 支持基板、16 接着材、20 テーブル、22 保持部、24 ヒータ、25 ローラ、27 プレート、30 砥石、34 剥離液、40 第2の突出構造、45 異物。

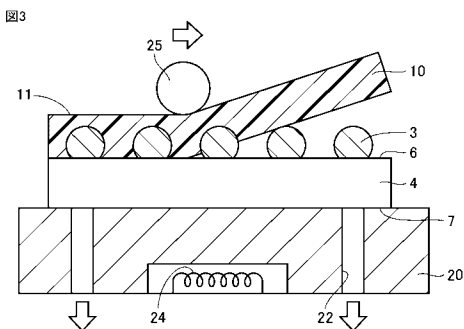
【図1】



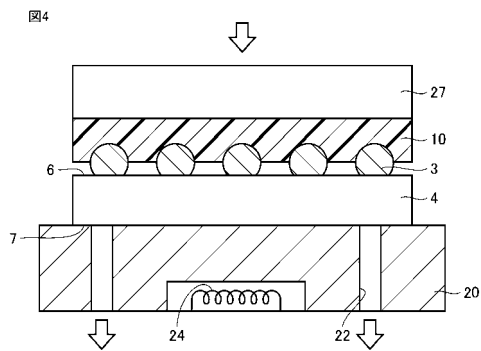
【図2】



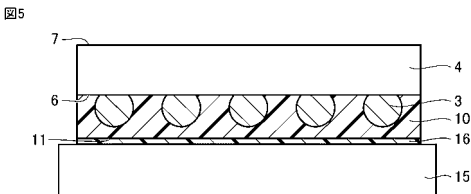
【図3】



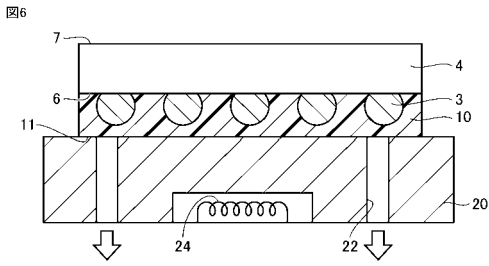
【図4】



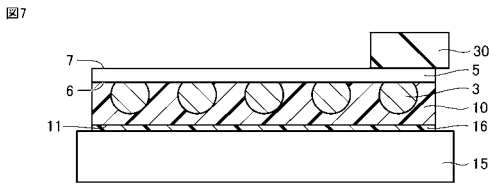
【図5】



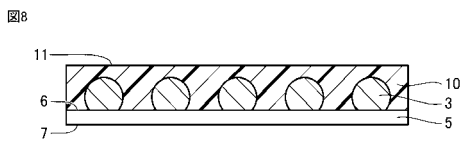
【 図 6 】



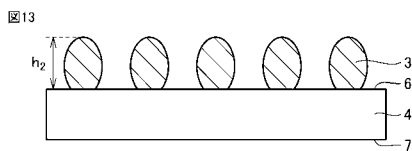
【 図 7 】



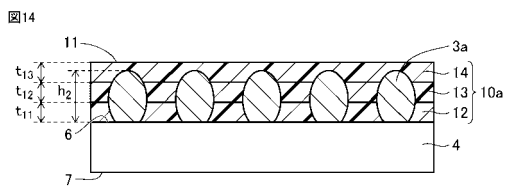
【 図 8 】



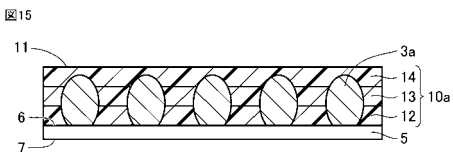
【 図 13 】



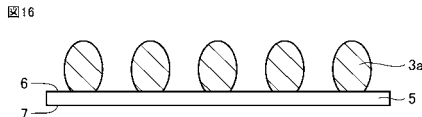
【 図 14 】



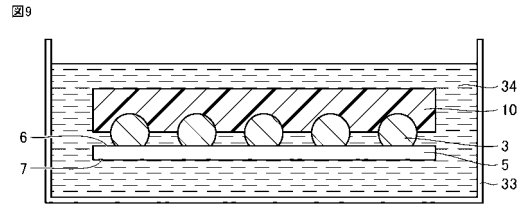
【 図 15 】



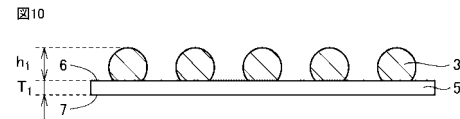
【 図 16 】



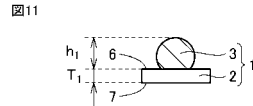
【 図 9 】



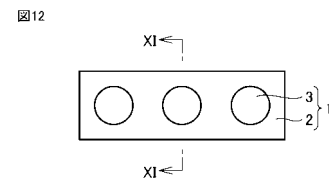
【 図 10 】



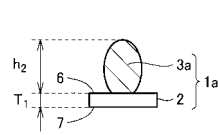
【 図 11 】



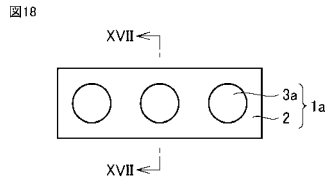
【 図 12 】



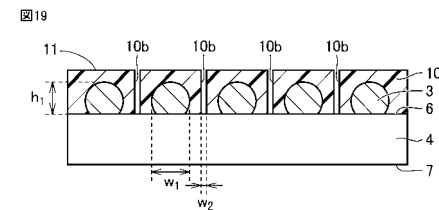
【 図 17 】



【 図 18 】

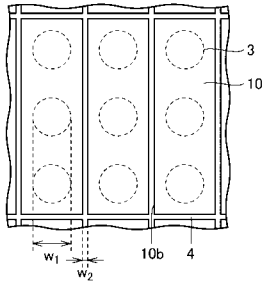


【 図 19 】



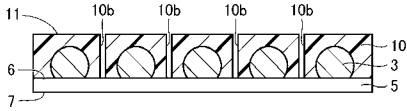
【 図 2 0 】

図20



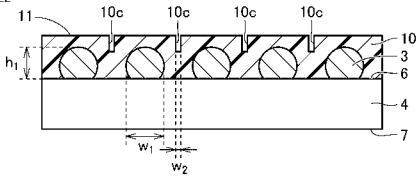
【 図 2 1 】

図21



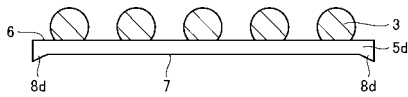
【 図 2 2 】

図22



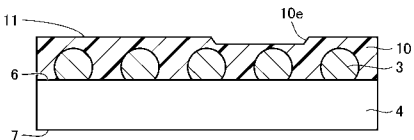
【 図 2 6 】

図26



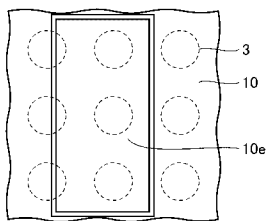
【 図 2 7 】

図27



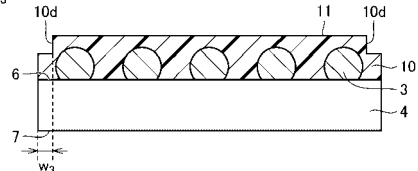
【 図 2 8 】

図28



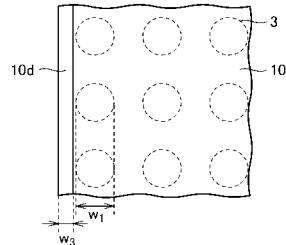
【 図 2 3 】

図23



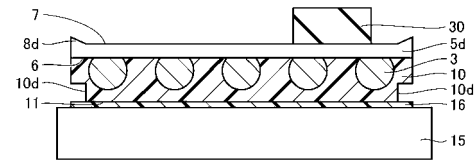
【 図 2 4 】

図24



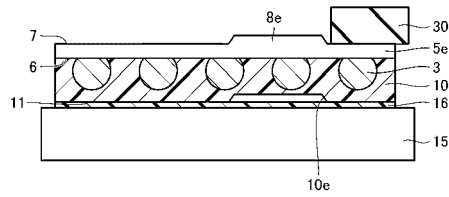
【 図 2 5 】

図25



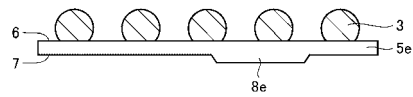
【 図 2 9 】

図29



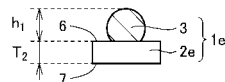
【 図 3 0 】

図30



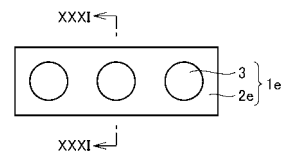
【 図 3 1 】

図31

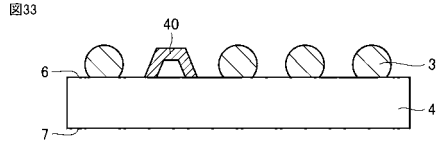


【 図 3 2 】

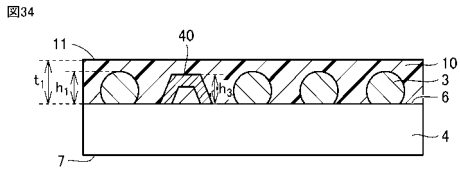
図32



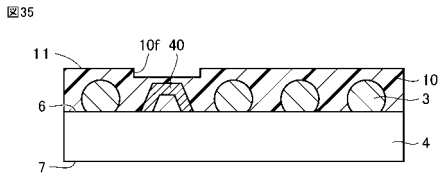
【 図 3 3 】



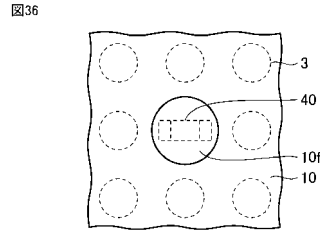
【 図 3 4 】



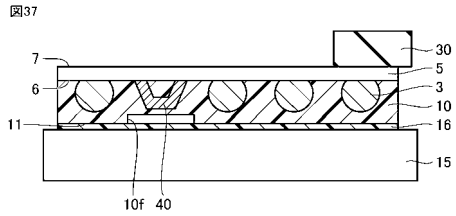
【 図 3 5 】



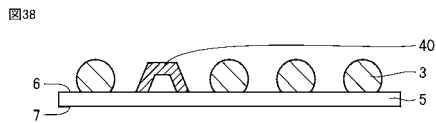
【 図 3 6 】



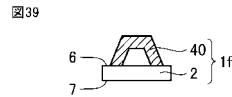
【 図 3 7 】



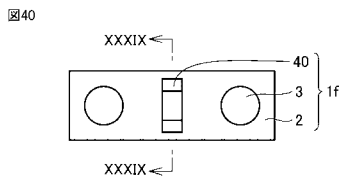
【 図 3 8 】



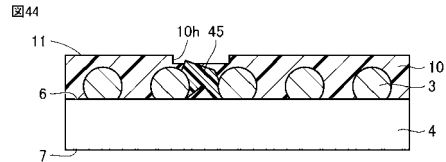
【 図 3 9 】



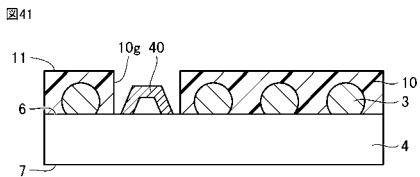
【 図 4 0 】



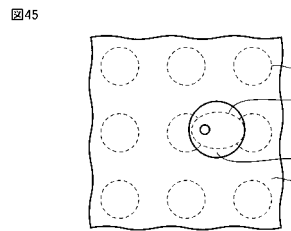
【 図 4 4 】



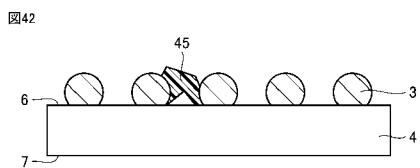
【 図 4 1 】



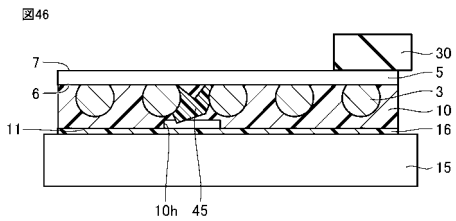
【 図 4 5 】



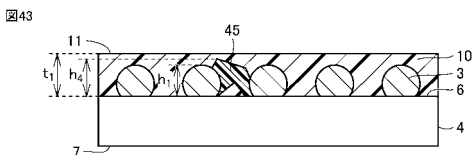
【 図 4 2 】



【 図 4 6 】

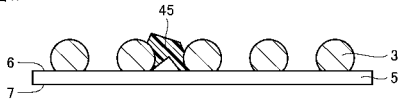


【 図 4 3 】



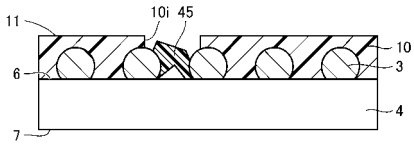
【 図 4 7 】

図47



【 図 4 8 】

図48



フロントページの続き

Fターム(参考) 5F057 AA02 AA05 BA26 BB03 CA14 DA11 DA21 DA35 EC14 FA28
FA30
5F131 AA02 AA21 AA22 BA32 BA52 BA53 CA09 DA33 DA42 EA05
EA07 EB01 EB81 EC21 EC32 EC36 EC62 EC63 EC64 EC72