

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：092115469

※ 申請日期：92.6.6

※IPC 分類：H03G 3/60 (2006.01)

一、發明名稱：(中文/英文)

全數位增益控制類比數位轉換之方法及系統

Method and System for All Digital Gain Control Analog-to-digital Conversion

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

內數位科技公司 / Inter Digital Technology Corporation

代表人：(中文/英文)

唐納爾德·伯萊斯 / Donald M. Boles

住居所或營業所地址：(中文/英文)

美國德拉威州 19801 威明頓德拉威大道 300 號 527 室

300 Delaware Avenue, Suite 527, Wilmington, DE 19801, U.S.A.

國 籍：(中文/英文)

美國 / US

三、發明人：(共 2 人)

姓 名：(中文/英文)

1. 利昂德·卡薩凱費許 / Leonid Kazakevich

2. 陸·楊 / Rui Yang

國 籍：(中文/英文)

1. 美國 / US

2. 中國大陸 / CN

四、聲明事項：

☐ 主張專利法第二十二條第二項 ☐ 第一款或 ☐ 第二款規定之事實，其事實發生日期為： 年 月 日。

☐ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

☐ 有主張專利法第二十七條第一項國際優先權：

1. 受理國家（地區）：美國 US、申請日：2002/06/11、申請案號：60/388,122

2. 受理國家（地區）：美國 US、申請日：2002/12/27、申請案號：10/330,749

☐ 無主張專利法第二十七條第一項國際優先權：

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明係有關於無線通信之領域。特別是，本發明係有關於一種全數位增益控制架構。

【先前技術】

在大多數無線通信系統中，接收器端之基頻信號均會由類比格式轉換成數位格式，藉以經由一序列之數位程序，回復得到有用之資訊。達成這種轉換功能之常見裝置即是類比數位轉換器（ADC）。在一類比數位轉換器（ADC）中，最重要之規格即是輸出位元之數目。一般而言，當這個類比數位轉換器（ADC）之輸出位元愈多時，這個類比數位轉換器（ADC）能夠支援之輸入信號之動態範圍亦會愈大。然而，愈多之輸出位元亦會導致愈高成本之類比數位轉換器（ADC）、及其餘之接收器成分。給定輸出位元之數目後，若輸入信號之功率過大，則這個類比數位轉換器（ADC）之輸出亦可能會飽和。另一方面，若輸入信號之功率過小，則這個輸入信號則可能會被嚴重量子化（quantized）。無論是那一種情況，接收器端欲回復得到之資訊均可能會被遺失。為解決上述問題，常見之方法乃是在這個類比數位轉換器（ADC）前面加入一可動態調整之增益放大器，藉以使這個類比數位轉換器（ADC）之輸入信號能夠維持在一想要等級。通常，這個可調整之增益乃是利用一封閉迴路機制進行控制，如第1圖所示，其亦可以稱為自動增益控制（AGC）。

實際上，使用自動增益控制（AGC）必須考量幾個要求。首先，自動增益控制（AGC）應該足夠快速以補償頻道損耗之變動，但是，亦應該足夠緩慢以使信號封囊（envelope）不會出現形變。其次，自動增益控制（AGC）應該不會改變無線電之插入相（insertion phase），進而不至於過載去旋轉迴路（de-rotation loop）。另外，自動增益控制（AGC）亦應該具有

一線性響應 (dB/Volt)。並且，自動增益控制 (AGC) 應該是一封閉迴路控制系統，藉以具有充分穩定性 (stability)、安定時間 (settling time)、過衝 (overshoot)、及其他應該考量之設計議題。再者，自動增益控制 (AGC) 應該具有來自數據機 (modem) 及通常是來自一額外數位類比轉換器 (DAC) 之控制線。在分時雙工 (TDD) 及分時多重存取 (TDMA) 模式中，自動增益控制 (AGC) 必須在輸入功率發生未知之大階度 (step) 時，非常快速地重新調整無線電增益。另外，自動增益控制 (AGC) 亦需要具有增益控制之特定無線電架構，其兩者均會增加成本及功率消耗。再者，自動增益控制 (AGC) 亦需要取捨於 NF 及 IP3 之間，特別是在具有一大干擾器 (jammer) 之時候。IP3 係三階攔截點。NF 係雜訊指數。已知，當下轉換器 (解調變器) 前面之增益愈高，則雜訊指數亦會愈好 (愈低)，但是，三階攔截點亦會愈低 (愈差)。實際上，在上述要求中，有部分要求是非常難以達成的。因此，目前使用技術勢必要在各個要求之間進行取捨，進而導致系統等級效能之一定程度損耗。

【發明內容】

為解決目前使用技術所面臨之問題，本發明係提供一種方法，其係在基頻壓縮一輸入類比信號、將這個壓縮信號轉換成數位格式、並利用反對數技術，將這個數位信號展開至其原始線性刻度。展開數位信號之字元長度則可以利用正規化技術予以縮減。

【實施方式】

第1圖係表示習知技術之封閉迴路自動增益控制 (AGC) 電路10，其中，包括同相位(I)信號與一正交相位信號(Q)之類比輸入會分別施加至放大器12及14。另外，放大器12及14之輸

出則會經由類比數位轉換器（ADC）16及18進行類比數位轉換，如圖中所示之六位元類比數位轉換器（ADC），藉以分別在輸出端16a及18a提供I輸出及Q輸出。

這些類比數位轉換器（ADC）16及18之輸出會施加至電路20，藉以得到I信號及Q信號之平方和， $I^2 + Q^2$ ，其隨後會在一比較電路22中與一參考等級進行比較。這個比較電路22之輸出會經由一積加器24施加至一數位類比轉換器（DAC）26，並分別施加至這些增益控制放大器12及14之增益控制輸入12b及14b。

本發明之全數位增益控制（ADGC）裝置30可以避免習知封閉迴路自動增益控制（AGC）電路所關連之部分要求、並輕易滿足這個自動增益控制（AGC）電路之其餘要求。本發明係利用一類比數位轉換方法，其係利用一類比壓縮器（舉例來說，對數電路）壓縮一基頻輸入類比信號，藉以增加有效類比數位轉換（ADC）位元之數目。這個類比壓縮器係一非線性裝置，其中，這個類比壓縮器之增益係正比於這個類比輸入信號。如此，這個類比輸入信號之動態範圍便可以增加。

在這個壓縮類比信號轉換為一數位信號以後，一數位展開器（舉例來說，反對數程序或查表（LUT））係用以將這個數位信號回展至原始線性刻度。這個數位展開器係一非線性裝置，其中，這個數位展開器之增益係正比於這個數位信號。因於大多數展開器之功能特性，這個數位展開器之輸入字元長度可能會大於輸入字元長度。為了縮減其餘接收器之數位信號之字元長度，本發明可以利用一正規化機制，其可能是一開放迴路或封閉迴路之自動等級控制方塊。

第2圖係表示本發明全數位增益控制（ADGC）裝置30之方塊圖。這個全數位增益控制（ADGC）裝置30係利用對數放大器32及34（亦即第一類比壓縮器32以及第二類比壓縮器34）做為I信號及Q信號之對數放大器，I信號及Q信號接著將被壓縮

並傳送至(例如：六位元)類比數位轉換器36及38、接著傳送至反對數查表(LUT) 40及42(亦即第一展開器40以及第二展開器42)以展開數位信號、及接著傳送至一低通濾波器44及46(舉例來說，方根上升餘弦無限脈衝響應(RRC+IIR)濾波器，分別做為一內插裝置)。

這些濾波器44及46之輸出係施加至電路48，藉以決定這個I頻道與Q頻道之組合信號強度。這個I頻道與Q頻道之組合信號強度由電路48輸出至電路50，藉以在縮減這個數位信號之位元數目前，決定I頻道及Q頻道之平均組合信號強度。這個電路50係利用等式(1)，一個方塊接著一個方塊地決定這個平均組合信號強度X，其可以表示成：

$$X = (1/n) \sum_{k=1}^n S_k \quad \text{等式(1)}$$

其中，n為方塊大小； S_k 為 I_k^2 與 Q_k^2 平方和之平方根； $K=1, \dots, n$ 的 I_k 與 Q_k 分別為濾波器44及46的n個取樣輸出。這些濾波器44及46之輸出會利用延遲電路52及54延遲n個取樣，藉以使這些濾波器44及46之輸出時序同步，進而完成一正規化電路所實行之功能，正規化電路包含電路48、50、及56。因此，放大器58之輸出可以表示成：

$$\frac{I_k}{X}$$

$$\text{等式(2)}$$

且放大器60之輸出可以表示成：

$$\frac{Q_k}{X}$$

$$\text{等式(3)}$$

其中， I_k 及 Q_k ($k=1, \dots, n$) 分別為這些濾波器44及46的n個取樣之輸出，X由等式(1)所定義。

根據本發明，70dB之動態範圍將可以輕易達成。額外之20至30dB則可以透過低雜訊放大器(LNA)之開關加以達成。

這種全數位增益控制 (ADGC) 裝置30並不需要無線電之增益控制，因此，具有低成本及容易實施之好處。另外，這種全數位增益控制 (ADGC) 裝置30亦可以支援巨大之即時功率變動。並且，這種全數位增益控制 (ADGC) 亦可以支援高速下行連結及封包傳輸。再者，由於本發明之全數位增益控制 (ADGC) 裝置30係開放迴路，因此，本發明亦沒有穩定性 (stability) 問題、沒有安定時間 (settling time)、且沒有過衝 (overshoot)。另外，這種全數位增益控制 (ADGC) 裝置30並不需要瞭解信號時序，其亦是利用分時雙工 (TDD) 技術之系統中，執行胞元搜尋、訊息碼取得、及頻率校正模式之重要考量。

另外，這種全數位增益控制 (ADGC) 裝置30亦可以提供快速衰減補償，而不致使信號封囊 (envelope) 變形，其可以避免高速及／或高資料率之問題、且不會改變這個系統之插入相。

第3圖係表示類比壓縮及數位展開之結果。在第3圖中，這個階梯曲線係表示類比壓縮器輸入及數位展開器輸出間之關係。顯而易見地，利用類比壓縮及數位展開技術，具有小振幅之信號可以利用極小之量化階度 (step) 進行量子化 (quantize)。如此，產生之量化雜訊便可以明顯縮減，進而改善接收器之整體效能。

為方便觀察一通信系統之效能提昇狀況，我們係利用一分時雙工 (TDD) 下行連結模擬測試 (其搭配有一理想多使用者偵測器、並外加一高斯雜訊 (Gaussian noise) 頻道)，進行本發明全數位增益控制 (ADGC) 裝置 30 及習知自動增益控制 (AGC) 電路間之一比較。第 4 圖係表示這個模擬測試之結果。在這個模擬測試中，這個輸入信號之各個時槽會承受 20dB 之功率變動。由第 4 圖可知，本發明之全數位增益控制 (ADGC) 裝置 30 可以在方塊錯誤率 (BLER) 為 0.01 之位置，改善整

體系統效能有將近 2dB。

【圖式簡單說明】

第1圖係表示習知技藝封閉迴路自動增益控制(AGC)之方塊圖；
第2圖係表示利用真實對數放大器為壓縮器、及利用反對數查表(LUT)為展開器之全數位增益控制(ADGC)之方塊圖；
第3圖係表示類比壓縮及數位展開之結果圖；以及
第4圖係利用本發明全數位增益控制(ADGC)及傳統自動增益控制(AGC)間之比較圖，藉以表示一通信系統之效能改善。

【主要元件符號說明】

- 16 六位元類比數位轉換器
- 18 六位元類比數位轉換器
- 22 比較裝置
- 24 累加器
- 26 數位類比轉換器
- 32 對數放大器
- 34 對數放大器
- 36 六位元類比數位轉換器
- 38 六位元類比數位轉換器
- 40 反對數查表
- 42 反對數查表
- 44 方根上升餘弦無限脈衝響應濾波器
- 46 方根上升餘弦無限脈衝響應濾波器
- 52 延遲裝置
- 54 延遲裝置

五、中文發明摘要

一種類比數位增益控制裝置，其可以避免一封閉迴路自動增益控制（AGC）電路之特性所關連之部分要求、並輕易利用一種類比數位轉換方法滿足這個自動增益控制（AGC）電路之其餘要求，該方法係利用一對數電路壓縮一基頻輸入類比信號，藉以增加有效類比數位轉換（ADC）位元之數目。在這個壓縮類比信號轉換成一數位信號後，一數位反對數程序或查表（LUT）係用以將這個數位信號回展至原始線性刻度。由於反對數函數之特性，這個反對數程序之輸出字元長度會大於輸入字元長度。為縮減這個數位信號之字元長度，一開放迴路正規化技術則可以使用。

六、英文發明摘要

An analog/digital gain control device avoid some of the requirements associated with the nature of a closed-loop AGC circuits and which meets the remaining requirements without much difficulty uses an analog to digital conversion method that increases the number of effective ADC bits by compressing the baseband input analog signal using a logarithmic circuit. After the compressed analog signal is converted into a digital, a digital anti-log process or look-up table (LUT) is used to expand the digital signal back to the original linear scale. The word size of the output of the anti-log process is larger than the input word size due to the nature of the anti-log function. To reduce the word size of the digital signal an open loop normalization technique can be applied.

十、申請專利範圍：

1.一種增益控制器，該增益控制器包括：

- (a) 一第一低通濾波器，係設置以產生一經濾波同相位(I)信號；
- (b) 一第二低通濾波器，係設置以產生一經濾波正交相位(Q)信號；以及
- (c) 一正規化電路(48, 50, 56)，其與該第一及該第二低通濾波器之輸出電耦合，以一個方塊接著一個方塊為基礎，根據該經濾波Q以及該經濾波I信號之一平均組合信號強度量測之函數來調整該經濾波I信號以及該經濾波Q信號的增益。

2.如申請專利範圍第1項所述之增益控制器，更包含：

- (d) 一第一類比壓縮器，用以將該I信號壓縮為一經壓縮類比I信號；
- (e) 一第一類比數位(A/D)轉換器，其與該第一類比壓縮器的一輸出電耦合，以將該經壓縮類比I信號轉換為一經壓縮數位I信號；
- (f) 一第一展開器，其與該第一A/D轉換器的一輸出電耦合，以將該經壓縮數位I信號回展至一原始線性刻度；
- (g) 一第二類比壓縮器，用以將該Q信號壓縮為一經壓縮類比Q信號；
- (h) 一第二A/D轉換器，其與該第二類比壓縮器的一輸出電耦合，以將該經壓縮類比Q信號轉換為一經壓縮數位Q信號；以及
- (i) 一第二展開器，其與該第二A/D轉換器的一輸出及該第二低通濾波器的一輸入電耦合，且係設置以將該經壓縮數位Q信號回展至一原始線性刻度。

3.如申請專利範圍第2項所述之增益控制器，其中該第一與該第二壓縮器為對數放大器。

4. 如申請專利範圍第2項所述之增益控制器，其中該第一與該第二展開器為反對數查表(LUTs)。

5. 如申請專利範圍第1項所述之增益控制器，其中該正規化電路縮減該經濾波I與Q信號的字元長度。

6. 如申請專利範圍第1項所述之增益控制器，其中各該第一與該第二低通濾波器為一方根上升餘弦（RRC）濾波器。

7. 如申請專利範圍第1項所述之增益控制器，其中各該第一與該第二低通濾波器為一無限脈衝響應（IIR）濾波器。

8. 如申請專利範圍第2項所述之增益控制器，其更包含：

(j) 一第一延遲電路，其與該第一低通濾波器的一輸出電耦合，以輸出一經延遲的經濾波I信號；

(k) 一第二延遲電路，其與該第二低通濾波器的一輸出電耦合，以輸出一經延遲的經濾波Q信號；

(l) 一第一放大器，其具有一第一輸入以及一第二輸入，該第一輸入與該第一延遲電路的一輸出電耦合，而該第二輸入與用以調整該經延遲的經濾波I信號的增益之該正規化電路的一輸出電耦合，其中該第一放大器輸出實質上相當於將該經延遲的經濾波I信號除以該經濾波I與Q信號之平均組合信號強度量測的一值；以及

(m) 一第二放大器，其具有一第一輸入以及一第二輸入，該第一輸入與該第二延遲電路的一輸出電耦合，而該第二輸入與用以調整該經延遲的經濾波Q信號的增益之該正規化電路的一輸出電耦合，其中該第二放大器輸出實質上相當於將該經延遲的經濾波Q信號除以該經濾波I與Q信號之平均組合信號強度量測的一值。

9. 一種用於一通信系統中之增益控制方法，其步驟包括：

(a) 濾波一數位I信號以產生一經濾波同相位(I)信號；

(b) 濾波一數位Q信號以產生一經濾波正交相位(Q)信號；以及

(c) 以一個方塊接著一個方塊為基礎，根據該經濾波Q以及該經濾波I信號之一平均組合功率量測之函數，調整該經濾波I以及Q信號的增益。

10. 如申請專利範圍第9項所述之方法，更包含：

(d) 將該I信號壓縮為一經壓縮類比I信號；

(e) 將該經壓縮類比I信號轉換為一經壓縮數位I信號；

(f) 將該經壓縮數位I信號回展至一原始線性刻度；

(g) 將該Q信號壓縮為一經壓縮類比Q信號；

(h) 將該經壓縮類比Q信號轉換為一經壓縮數位Q信號；以及

(i) 將該經壓縮數位Q信號回展至一原始線性刻度。

11. 如申請專利範圍第10項所述之方法，其中該I信號係以基頻而經對數壓縮為該經壓縮類比I信號。

12. 如申請專利範圍第10項所述之方法，其中該Q信號係以基頻而經對數壓縮為該經壓縮類比Q信號。

13. 如申請專利範圍第10項所述之方法，其中該經壓縮數位I信號是對數展開。

14. 如申請專利範圍第10項所述之方法，其中該經壓縮數位Q信號是對數展開。

15. 如申請專利範圍第10項所述之方法，其更包含：

(j) 延遲該經濾波I信號以產生一經延遲的經濾波I信號；

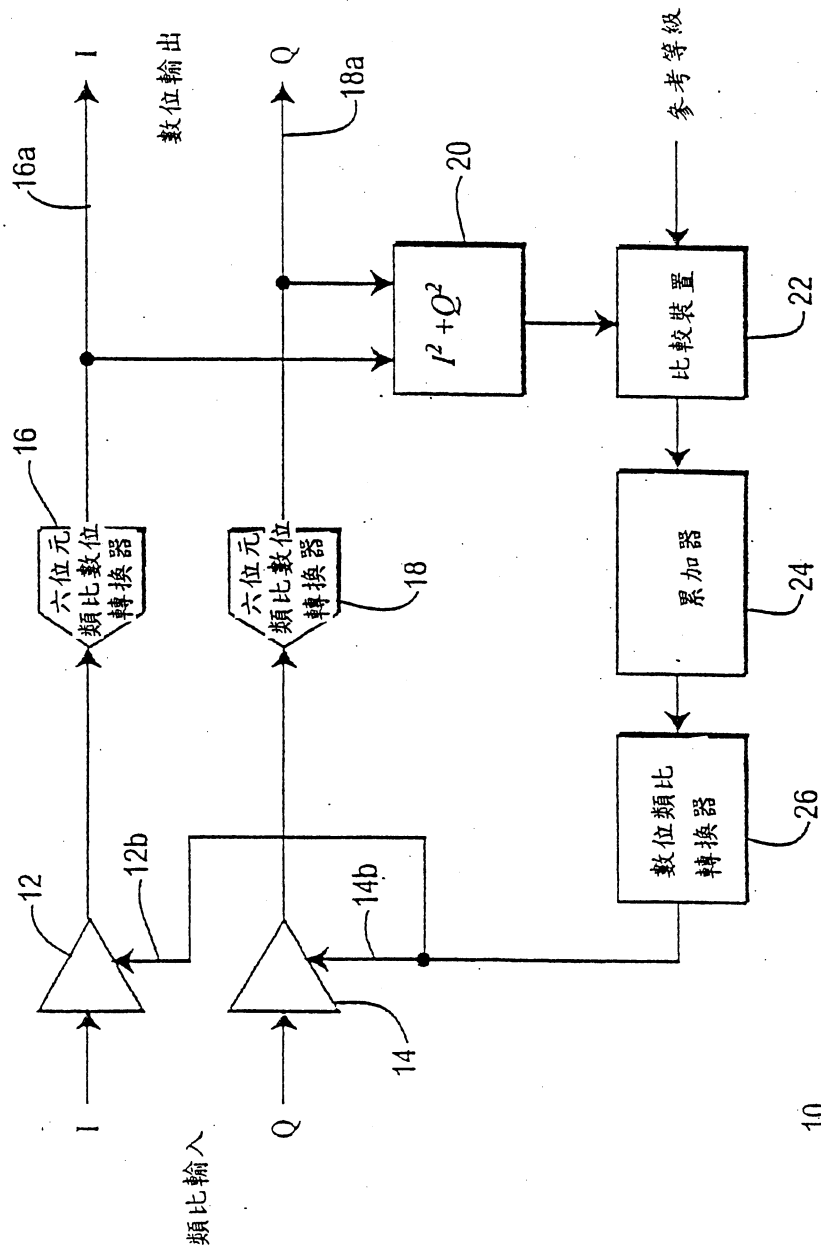
(k) 延遲該經濾波Q信號以產生一經延遲的經濾波Q信號；

(l) 將該經延遲的經濾波I信號除以該經濾波Q以及該經濾波I信號之該平均組合信號強度量測；以及

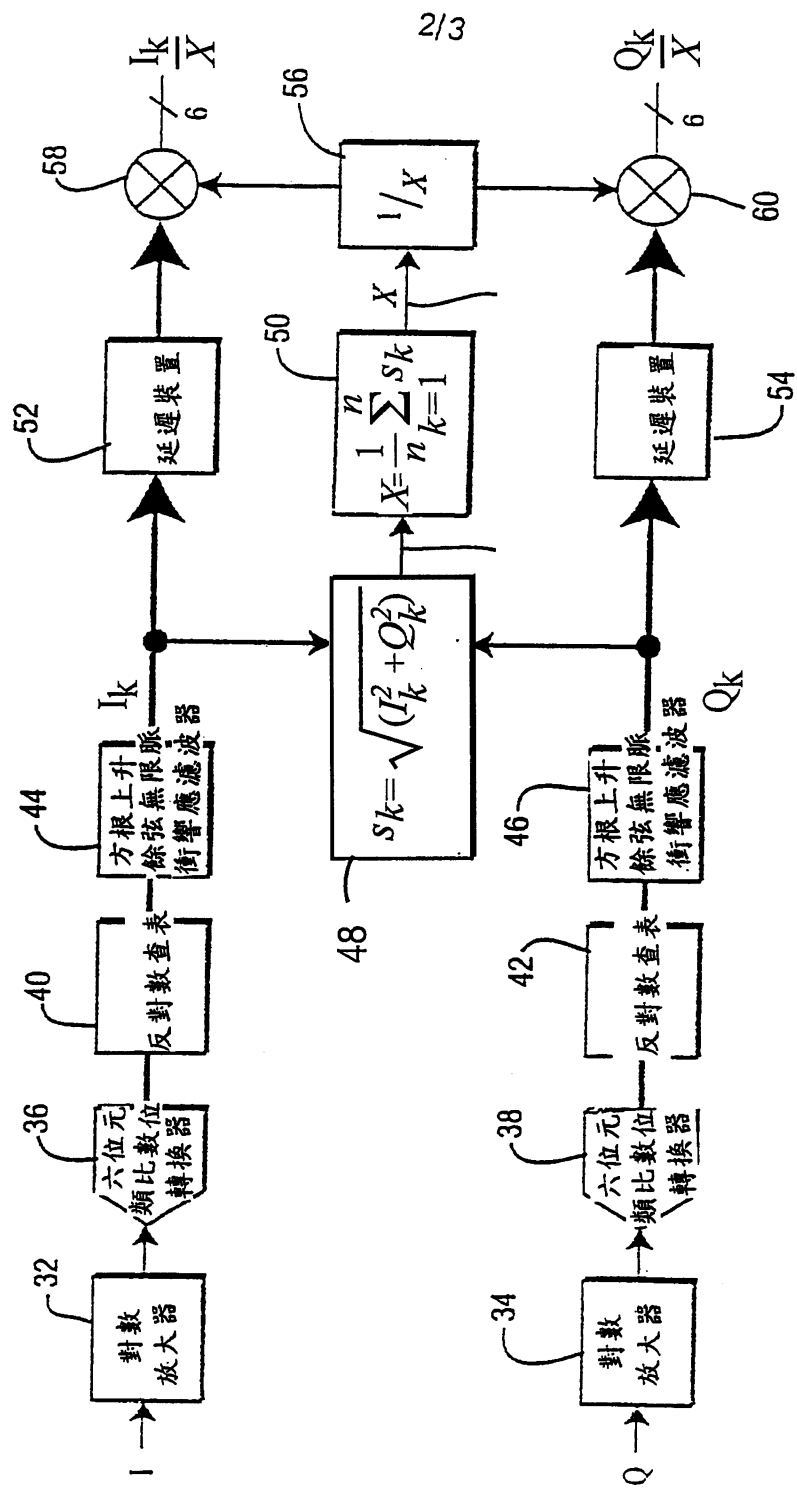
(m) 將該經延遲的經濾波Q信號除以該經濾波Q以及該經濾波I信號之該平均組合信號強度量測。

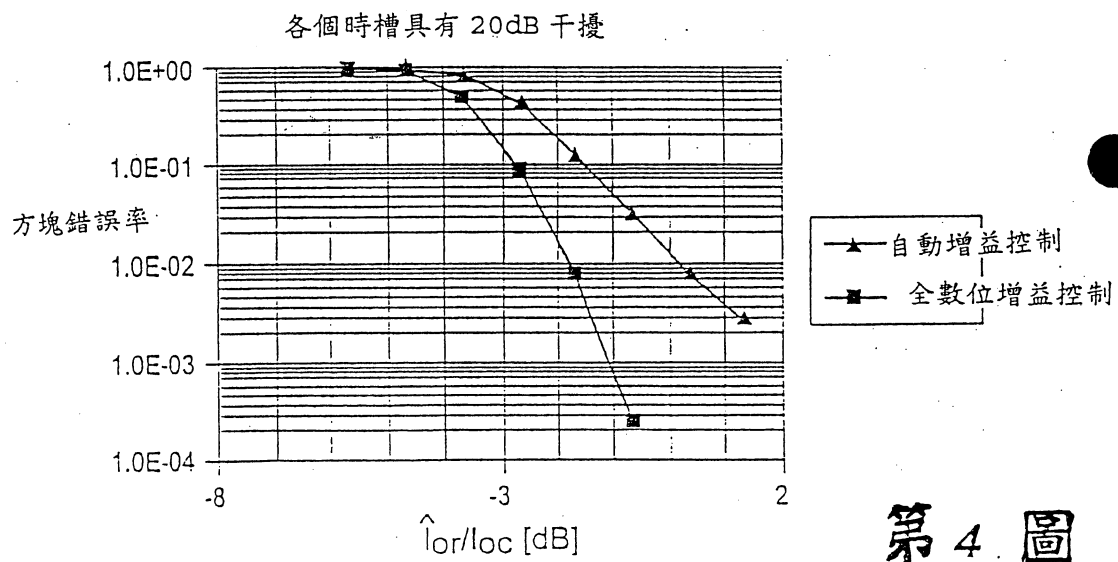
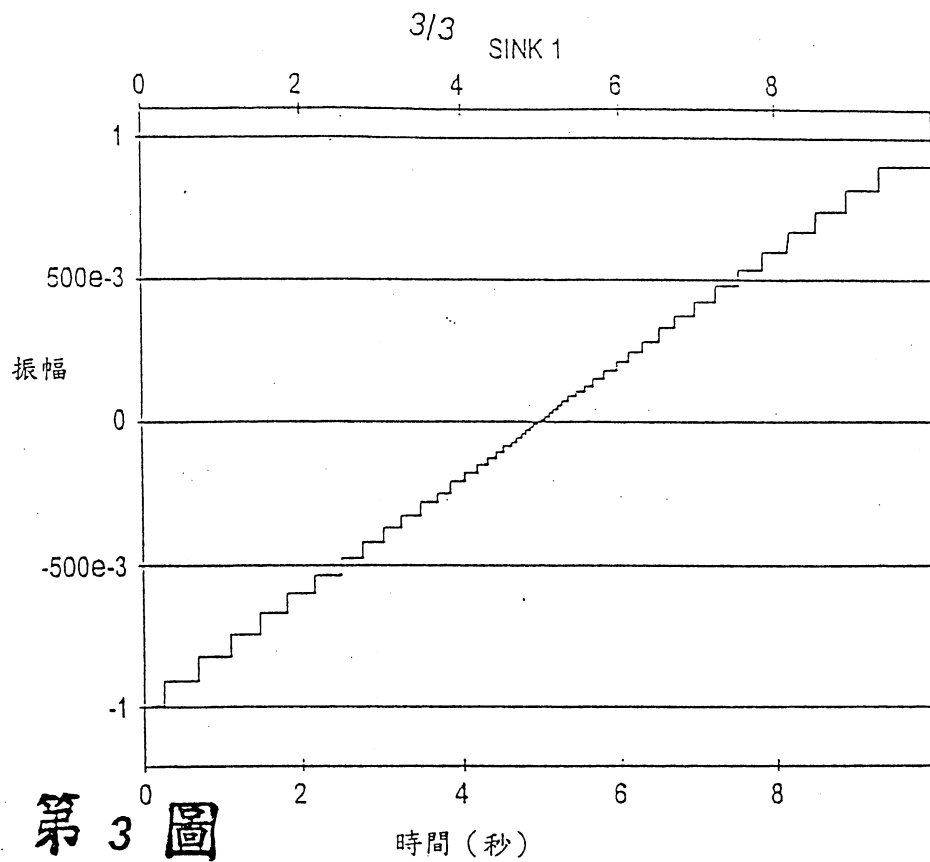
十一、圖式：

1/3



10 第1圖





七、指定代表圖：

(一)本案指定代表圖為：第 (2) 圖。

(二)本代表圖之元件符號簡單說明：

32 對數放大器 34 對數放大器

36 六位元類比數位轉換器

38 六位元類比數位轉換器

40 反對數查表

42 反對數查表

44 方根上升餘弦無限脈衝響應濾波器

46 方根上升餘弦無限脈衝響應濾波器

52 延遲裝置 54 延遲裝置

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：