

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第3918263号
(P3918263)

(45) 発行日 平成19年5月23日(2007.5.23)

(24) 登録日 平成19年2月23日(2007.2.23)

(51) Int.CI.

HO4N 7/32 (2006.01)

F 1

HO4N 7/137

Z

請求項の数 5 (全 19 頁)

(21) 出願番号 特願平9-330112
 (22) 出願日 平成9年12月1日(1997.12.1)
 (65) 公開番号 特開平10-271516
 (43) 公開日 平成10年10月9日(1998.10.9)
 審査請求日 平成16年4月27日(2004.4.27)
 (31) 優先権主張番号 特願平9-12333
 (32) 優先日 平成9年1月27日(1997.1.27)
 (33) 優先権主張国 日本国(JP)

前置審査

(73) 特許権者 000002185
 ソニー株式会社
 東京都港区港南1丁目7番1号
 (74) 代理人 100082762
 弁理士 杉浦 正知
 (72) 発明者 高嶋 昌利
 東京都品川区北品川6丁目7番35号 ソ
 ニー株式会社内
 (72) 発明者 白神 光章
 東京都品川区北品川6丁目7番35号 ソ
 ニー株式会社内

審査官 川崎 優

(56) 参考文献 特開平08-116539 (JP, A)
 最終頁に続く

(54) 【発明の名称】圧縮符号化装置および符号化方法

(57) 【特許請求の範囲】

【請求項1】

画像信号を符号化する圧縮符号化装置において、
 メモリと、
 入力画像信号の種類を判定する入力画像判定回路と、
 上記入力画像判定回路の判定結果に応じて、所定の入力画像信号を非可逆圧縮処理する
 圧縮回路と、
 上記圧縮回路によって圧縮された信号を伸張処理する伸張回路と、
 上記メモリに対する、上記圧縮回路によって圧縮された信号の書き込み、および読み出しを
 制御するメモリ制御回路と、
 上記伸張回路によって伸張された画像信号を符号化する符号化回路を有し、
 上記符号化回路は、MPEG規格で規定される符号化方法に従って画像信号を符号化し

、
 上記所定の画像信号は、上記MPEG規格で規定されるBピクチャーのみである、
 ことを特徴とする圧縮符号化装置。

【請求項2】

請求項1において、
 上記入力画像信号は、輝度信号とクロマ信号とからなり、
 上記圧縮回路および伸張回路は、上記クロマ信号に対して圧縮処理および伸張処理を実
 行するようになされていることを特徴とする圧縮符号化装置。

【請求項 3】

請求項 1 において、

上記圧縮回路は、符号化すべき画素と上記符号化すべき画素に隣接する画素との差分を演算し、上記差分を量子化することにより画像信号に圧縮処理を施すようになされていることを特徴とする圧縮符号化装置。

【請求項 4】

請求項 1 において、

上記符号化回路は、画像信号を所定のブロック単位で符号化し、

上記圧縮回路は、上記所定のブロック単位以下の単位で符号化すべき画素と上記符号化すべき画素に隣接する画素との差分を演算し、上記差分を量子化することにより画像信号に圧縮処理を施すようになされていることを特徴とする圧縮符号化装置。 10

【請求項 5】

画像信号を圧縮符号化する符号化方法において、

入力画像の種類を判定する入力画像信号判定ステップと、

上記入力画像信号判定ステップの判定結果に応じて、所定の入力画像信号を非可逆圧縮方法で圧縮処理する圧縮ステップと、

上記圧縮された信号を所定のメモリに書込むステップと、

上記所定のメモリに記憶された、圧縮された信号を読出すステップと、

読出された信号を伸張処理する伸張ステップと、

伸張された画像信号を伝送するために符号化する符号化ステップとを有し、 20

上記符号化ステップでは、M P E G 規格で規定される符号化方法に従って画像信号を符号化し、

上記所定の画像信号は、上記M P E G 規格で規定されるBピクチャのみである、ことを特徴とする符号化方法。

【発明の詳細な説明】**【0 0 0 1】****【発明の属する技術分野】**

この発明は、例えばM P E G の規定に従う画像情報を伝送するシステムにおいて、画像信号を高効率に圧縮する圧縮符号化装置および符号化方法に関する。 30

【0 0 0 2】**【従来の技術】**

画像情報を伝送するシステムにおいては、画像信号を圧縮符号化する圧縮符号化装置、および圧縮符号化された信号から画像信号を復号する復号化装置が不可欠な要素となる。圧縮符号化装置および復号化装置がマルチメディアに対応できるために、すなわち種々の画像情報送信手段または受信手段に対して適用可能となるために、従うべき規定としてM P E G 、J P E G 等が定められている。 40

【0 0 0 3】

M P E G は、例えばビデオ映像等の動画の伝送方法に関する規定である。圧縮符号化方法として、時間的相関を利用した情報圧縮を行う動き補償フレーム間予測符号化方法、空間的相関を利用した情報圧縮を行う直交符号化としての離散コサイン変換（以下、D C T と表記する）による符号化方法、および上述の符号化方法によって生成される符号の出現確率の偏りを利用して情報圧縮を行うエンロピー符号化（可変長符号化）としてのハフマン符号化方法とを組み合わせたものである。 40

【0 0 0 4】

このうち、動き補償フレーム間予測符号化方法は、動画を伝送するシステムにおいて必要とされるものであり、M P E G 等において採用されている。動き補償フレーム間予測符号化は、信号中の各フレームを単位として、他のフレームを参照して行われる。M P E G においては、動き補償フレーム間予測符号化に関して、各フレームについて、Iピクチャ、PピクチャおよびBピクチャの3個のピクチャタイプが規定されている。

【0 0 0 5】

Iピクチャは、フレーム内符号化、すなわち他のフレームを参照せずに符号化される画像であり、動き補償フレーム間予測符号化の対象とされない。また、Pピクチャは、前方予測、すなわち先行するフレームを参照することによって、動き補償フレーム間予測符号化のなされる画像である。さらに、Bピクチャは、両方向予測を行う画像である。すなわち、先行するフレームおよび後続のフレームを参照することによって、動き補償フレーム間予測符号化のなされる画像である。

【0006】

また、他のフレームを動き補償フレーム間予測符号化するために参照されるフレームのピクチャタイプは、IピクチャおよびPピクチャである。Bピクチャは、参照され得ない。すなわち、Pピクチャを動き補償フレーム間予測符号化するために参照されるフレームは、先行するIピクチャまたはPピクチャである。また、Bピクチャを動き補償フレーム間予測符号化するためには、先行するフレーム(IピクチャまたはPピクチャ)および後続するフレーム(IピクチャまたはPピクチャ)が参照される必要がある。

【0007】

従って、Bピクチャを動き補償フレーム間予測符号化する処理は、入力される画像信号中で後続する位置にあるフレーム(IピクチャまたはPピクチャ)が処理された後においてのみ行うことができる。このため、入力される画像信号中の各フレームの順序は、処理される順序とは異なる。そこで、入力される画像信号中の各フレームの順序の並べ替え(リオーダリング)が行われた後に、動き補償フレーム間予測符号化を施す手段に供給される。後述するように、このような並べ替えを行う際に、メモリが使用される。

【0008】

MPEGの規定に従う圧縮符号化装置は、このような動き補償フレーム間予測符号化を行った後に、上述したようなDCTによる符号化、およびエンロピー符号化(可変長符号化)としてのハフマン符号化を行なうことによって、圧縮符号化の施された信号を生成する。そして、このような圧縮符号化信号が伝送される。

【0009】

従って、復号化装置が伝送してきた圧縮符号化信号に復号化を施すことによって生成される画像信号は、フレームの順序が並べ変えられたものとなる。このため、フレームの順序を元に戻す処理が必要となる。後述するように、このようなフレームの順序を元に戻す処理を行う際に、復号化装置に付随して設けられるメモリが使用される。

【0011】

上述したような圧縮符号化/復号化装置による処理は、図15に示すように、メモリとのデータの受渡しによって進行する。従って、圧縮符号化/復号化装置に付随してメモリが設けられている。このようなメモリが果たす役割について、以下に説明する。

【0012】

まず、上述したように、動画を取り扱う圧縮符号化装置において、動き補償フレーム間予測符号化方法が用いられることに起因して必要となるフレームの順序の並べ替えのために、入力される画像信号を一時的に記憶しておくことに、かかるメモリが使用される。すなわち、かかるメモリから取出される際の順序が動き補償フレーム間予測符号化を行うために好適なものとなるように制御される。また、かかるメモリは、動き補償フレーム間予測符号化方法を行うために基準として参照されるフレーム(後述するローカルデコード画像)を記憶する役割も果たす。

【0013】

さらに、かかるメモリは、例えばシーンチェンジを含む等の各フレームの性質を認識するために、圧縮符号化/復号化装置による処理に先立って、画像信号を所定時間確保しておくためにも使用される。上述したようにメモリの使用は、動画、静止画像の何れを扱う圧縮符号化装置においても行われる。

【0014】

一方、動画を取り扱う復号化装置に付随して設けられるメモリは、まず、上述したように圧縮符号化に対応する復号化における、動き補償フレーム間予測符号化に対応する復号化

10

20

30

40

50

において、基準として参照される信号を記憶することに使用される。また、復号化が完了した後に、フレームの順序を元の画像信号中の順序に戻す処理のために、復号化された画像信号を一時的に記憶しておくことにも使用される。すなわち、復号化された画像信号を、かかるメモリから取出す際の順序が元の画像信号の順序となるように制御される。

【0015】

このような圧縮符号化／復号化装置に付随して設けられるメモリは、画像伝送システムの性能、取り扱う画像の性質等の条件に応じて、数フレーム～数十フレームを記憶するものとされる。このため、一般に、このようなメモリとしては、大きな記憶容量を有するものが必要とされる。例えば、従来用いられている圧縮符号化／復号化装置は、少なくとも 16 Mbit～32 Mbit、多い場合には、320 Mbit ものメモリを必要とする。

10

【0016】

【発明が解決しようとする課題】

上述したように、MPEG の規定に従う画像情報伝送システムにおいて用いられる圧縮符号化／復号化装置は、処理を行うために大きな記憶容量のメモリを必要とする。このため、圧縮符号化／復号化装置に付随して設けられるメモリのコストがシステム全体のコストを上昇させる要因の一つとなっていた。

【0017】

従って、この発明の目的は、MPEG の規定に従う画像情報伝送システムにおいて、圧縮符号化装置に付随して設けられるメモリの容量を削減することが可能な圧縮符号化装置および符号化方法を提供することにある。

20

【0018】

【課題を解決するための手段】

この発明は、画像信号を符号化する圧縮符号化装置において、メモリと、

入力画像信号の種類を判定する入力画像判定回路と、

入力画像判定回路の判定結果に応じて、所定の入力画像信号を非可逆圧縮処理する圧縮回路と、

圧縮回路によって圧縮された信号を伸張処理する伸張回路と、

メモリに対する、圧縮回路によって圧縮された信号の書き込み、および読み出しを制御するメモリ制御回路と、

30

伸張回路によって伸張された画像信号を符号化する符号化回路を有し、

符号化回路は、MPEG 規格で規定される符号化方法に従って画像信号を符号化し、

所定の画像信号は、MPEG 規格で規定される B ピクチャーのみである、

ことを特徴とする圧縮符号化装置である。

【0019】

この発明は、画像信号を圧縮符号化する符号化方法において、

入力画像の種類を判定する入力画像信号判定ステップと、

入力画像信号判定ステップの判定結果に応じて、所定の入力画像信号を非可逆圧縮方法で圧縮処理する圧縮ステップと、

圧縮された信号を所定のメモリに書き込むステップと、

40

所定のメモリに記憶された、圧縮された信号を読み出すステップと、

読み出された信号を伸張処理する伸張ステップと、

伸張された画像信号を伝送するために符号化する符号化ステップとを有し、

符号化ステップでは、MPEG 規格で規定される符号化方法に従って画像信号を符号化し、

所定の画像信号は、MPEG 規格で規定される B ピクチャーのみである、

ことを特徴とする符号化方法である。

【0022】

この発明によれば、圧縮符号化装置に付随して設けられるメモリに書き込まれる信号の情報量を、MPEG 規格等に従ってなされるメインの圧縮符号化とは別の圧縮／伸張を行う

50

ことによって減少させることができる。このため、必要とされるメモリ容量を削減することができる。

【0024】

【発明の実施の形態】

〔第1の実施例〕

以下、この発明の第1の実施例について説明する。この発明の第1の実施例は、MPEGの規定に従う伝送システム中の圧縮符号化装置に、この発明を適用したものである。図1にこの発明の第1の実施例のブロック図を示す。圧縮符号化装置としてのエンコーダ1に付随して、メモリ2が設けられている。

【0025】

前処理部3は、画像信号を受取り、受取った画像信号に所定の処理を施す。動き検出/補償処理回路9、DCT/量子化回路4およびハフマン符号化回路5は、前処理部3の出力に大して後述するような圧縮符号化処理を行う。逆DCT/逆量子化回路10は、後述するように、動き検出/補償処理回路9による処理のために参照される信号を生成するために、DCT/量子化回路4とは逆の処理を行う。また、メモリコントローラ6は、上述したようなエンコーダ1中の各構成要素と、メモリ2との信号の受渡しを制御する。さらに、符号インターフェイス7は、符号化された信号をMPEGビデオビットストリームとして出力する。コントローラ8は、エンコーダ1全体の動作を総合的に制御する。

【0026】

信号圧縮回路11は、メモリ2の容量の削減を可能とするための圧縮を行う。かかる圧縮は、メインの圧縮、すなわちMPEG等の規定に従って行われる圧縮符号化とは別のものである。また、信号伸張回路12は、信号圧縮回路11による圧縮のなされた信号を元の信号に復元する。

【0027】

この発明の第1の実施例が行う処理のための動作について説明する。入力された画像信号は、前処理部3によって例えば(4:2:2)から(4:2:0)への変換等の所定の処理がなされた後に、信号圧縮回路11に供給される。信号圧縮回路11は、後述するようにして信号を圧縮し、メモリコントローラ6に供給する。メモリコントローラ6は、供給された信号をメモリ2に書き込む。この書き込みが進行する結果として、エンコードを開始するために充分な量の圧縮された画像信号がメモリ2に貯えられる。さらに、上述したようにメモリ2に貯えられた画像の例えばシーンチェンジを含んでいる等の性質を認識することが行われる。

【0028】

このようにして、エンコードを開始する条件が整った後に、コントローラ8の指示に従って、圧縮された画像信号、すなわち、メインの圧縮符号化を行う画像信号と、その画像信号の動きを検出するために参照される画像信号がメモリ2から信号伸張回路12に供給される。信号伸張回路12は、後述するようにして、供給された信号、すなわち圧縮された画像信号を元のデータに復元する。そして、復元した信号を動き検出/補償処理回路9に供給する。このようにして、復元された画像信号が動き検出/補償処理回路9に供給される際に、上述したように、入力される画像信号中の各フレームの順序の並べ替え(リオーダリング)が行われる。

【0029】

動き検出/補償処理回路9は、上述の動き補償フレーム間予測符号化方法としての動き検出/補償処理(ME/MC)を行う。すなわち、信号伸張回路12から供給された信号(メインの圧縮符号化を行う画像信号と参照画像信号)との間の動き検出を行い、その検出結果に合わせて、標準として参照されるフレームとの差分をとる動き補償処理を行うことによって、供給された信号の時間的相関を利用した情報圧縮を行う。この動き検出/補償処理回路9には、必要に応じて点線に示すように、メモリコントローラ6から画像信号に関する情報が供給される。このようにして、動き検出/補償処理回路9によって符号化された信号は、DCT/量子化回路4に供給される。また、この動き検出において参照され

10

20

30

40

50

るフレームの画像信号が逆DCT / 逆量子化回路10に保持される。なお、フレーム内符号化を必要とされる画像信号は、そのままDCT / 量子化回路4に供給される。

【0030】

DCT / 量子化回路4は、供給された信号に直交変換としてのDCTを施し、さらにDCTによって算出された画素値を量子化する。このようにして、供給された信号の空間的相関を利用した情報圧縮が行われる。DCT / 量子化回路4によって符号化された信号は、ハフマン符号化回路5に供給されると併に、逆DCT / 逆量子化回路10にも供給される。

【0031】

ハフマン符号化回路5は、供給された信号に例えれば2次元ハフマン符号化を施す。ハフマン符号化は、エントロピー符号化（可変長符号化）を具体化した符号化方法である。すなわち、動き検出 / 補償処理回路9およびDCT / 量子化回路4によって行われる、上述したような情報圧縮を伴う符号化によって生成された符号値に対して、出現確率の低い値に長い符号長を割り当て、且つ、出現確率の高い値に短い符号長を割り当てることによって、信号全体の情報量を減らすようにした符号化方法である。

【0032】

ハフマン符号化回路5が生成する信号は、メモリコントローラ6を介してメモリ2に書き込まれる。そして、符号インターフェイス7を介して、所定の伝送タイミングで、MPEGビデオビットストリームとして出力される。このMPEGビデオビットストリームが最終的なエンコーダ1の出力となる。

【0033】

一方、上述したように、DCT / 量子化回路4によって符号化された信号は、逆DCT / 逆量子化回路10にも供給される。逆DCT / 逆量子化回路10は、供給される信号に逆DCT / 逆量子化を施す。逆量子化を施された信号と動き検出 / 補償処理回路9から供給される画像信号から、後述するように、動き検出 / 補償処理回路9によってなされる処理において参照されるローカルデコード画像が生成される。後述するように、逆DCT / 逆量子化回路10の出力は、選択的にローカルデコード画像としてメモリ2に書き込まれる。このような書き込みの際には、圧縮がなされない。なお、フレーム内符号化が施された画像信号は、そのまま、メモリとして書き込まれる。

【0034】

上述したメモリ2への書き込みについて、図2を参照して説明する。上述したように、前処理部3は、信号圧縮回路11に画像信号を供給する。この時には、ピクチャタイプには無関係に、入力画像信号中の全てのフレームが信号圧縮回路11に供給され、圧縮された後にメモリ2に書き込まれる。その後段の、すなわち伸張回路12によって伸張された信号に対する動き検出 / 補償処理回路9、DCT / 量子化回路4および逆DCT / 逆量子化回路10による処理を、図2中の30として総括的に示した。かかる処理により、IピクチャおよびPピクチャに基づいてローカルデコード画像が生成され、メモリ2に書き込まれる。すなわち、Iピクチャについては、上述した処理30による処理結果がそのままメモリ2に書き込まれる。また、Pピクチャについては、処理30による処理結果と、メモリ2から読み出されたローカルデコード画像信号とが加算された後にメモリ2に書き込まれる。

【0035】

上述したように、MPEG等において規定されるピクチャタイプは、Iピクチャ、PピクチャおよびBピクチャの3つであるが、このうちのPピクチャ、Bピクチャは、上述したように、他のフレームを参照して符号化される。すなわち、Pピクチャ、Bピクチャについては、動き検出 / 補償処理回路9によって、上述のローカルデコード画像との差分が計算され、計算された差分に基づいて動き補償フレーム間予測符号化が行われる。このため、図2に示すようにローカルデコード画像が動き検出 / 補償処理回路9に供給される。上述したように、ローカルデコード画像は、メモリ2に書き込まれる時に圧縮されないので、メモリ2から動き検出 / 補償処理回路9に供給される時に伸張されない。

【0036】

10

20

30

40

50

他方、一般に、ある信号に対して圧縮／伸張がなされた場合、完全に元に戻ることは無く、ある程度の誤差を含むものとなる。個々のフレームの伝送に関する限りにおいては、このような誤差は、伝送システムに要求される画像品質に対して許容される範囲内であれば、何ら問題とはならない。しかしながら、上述したように、ローカルデコード画像は、他のフレームの符号化に関与するので、ローカルデコード画像に対して圧縮／伸張がなされると、圧縮／伸張によって生じる誤差は、画像信号の広範な部分の符号化に対して影響を与え、伝送される画像全体の品質を低下させる要因となるおそれがある。このため、上述したように、ローカルデコード画像として用いられるIピクチャおよびPピクチャがメモリ2に書き込まれる時、およびメモリ2から動き検出／補償処理回路9に供給される際には、圧縮／伸張がなされない。

10

【0037】

メインの圧縮とは別の圧縮、すなわち信号圧縮回路11によってなされる圧縮について詳述する。かかる圧縮は、例えば差分パルス符号変調方法（以下、DPCMと表記する）によって行われる。この発明の第1の実施例においては、5画素分に相当する40ビット（すなわち、8（ビット／画素）×5画素 = 40ビット）を32ビットに圧縮する。図3に信号圧縮回路11の詳細な構成を示す。切替え制御回路110は、スイッチ44、スイッチ45およびマルチプレクサ48を制御することにより、各画素を単位として、供給先を切替える。

【0038】

画像信号は、画素毎に、すなわち8ビット単位で供給される。第1番目の画素が供給された時には、切替え制御回路110の指令によって、スイッチ44が端子49と端子51を接続する。従って、供給された8ビットの画素データは、マルチプレクサ48およびスイッチ45に供給される。さらに、第1番目の画素データが供給された時には、切替え制御回路110の指令によって、スイッチ45が端子52と端子54を接続するようになされる。このため、第1番目の画素データは、フリップフロップ42に供給される。

20

【0039】

第2番目の画素が供給されると、第2番目の画素データと、上述したようにフリップフロップ42に記憶された第1番目の画素データとの差分が減算器46によって計算される。この差分が量子化器41に供給され、6ビットに量子化される。ところで、第2番目の画素が供給された時には、切替え制御回路110の指令によって、スイッチ44が端子50と端子51を接続するようになされる。このため、上述したようにして生成された6ビットのデータは、マルチプレクサ13に供給されると共に、逆量子化器43に供給される。

30

【0040】

逆量子化器43は、供給された6ビットのデータを逆量子化し、加算器47に供給する。加算器47は、逆量子化器43から供給されたデータと、フリップフロップ42に記憶されていた第1番目の画素データとを加算して、第2番目の画素データを復元する。ところで、第2番目の画素が供給された時には、切替え制御回路110の指令によって、スイッチ45が端子53と端子54を接続するようになされる。従って、上述の加算の結果、すなわち復元された第2番目の画素データがフリップフロップ42に記憶される。このようにして、フリップフロップ42に記憶された復元された画素データは、次に入力される画素データを処理する際に減算器46、加算器47において用いられる。

40

【0041】

さらに、3番目～5番目までの画素データも2番目の画素データと同様に処理され、各々6ビットのデータとされる。この結果、図3の下方に示すように、5画素分のデータ（40ビット）が32ビットのデータに圧縮される。このようにして32ビットのデータが生成される毎に、32ビットを転送できるバスを介して、メモリ2に出力される。このようにして、5画素に対応する圧縮されたデータがメモリ2上の1アドレスに書き込まれる。

【0042】

その後、6番目以降の画素データについても、上述の動作と同様にして、5画素分の40ビットのデータを処理単位として、32ビットのデータに圧縮することが行われる。従つ

50

て、信号圧縮回路 11 に入力される画像信号について、常に 4 / 5 の圧縮がなされる。

【 0 0 4 3 】

次に、メインの圧縮とは別の圧縮、すなわち信号圧縮回路 11 による圧縮が施されたデータから、元のデータを復元するための伸張について説明する。かかる伸張は、信号伸張回路 12 によってなされる。その基本構成は、信号圧縮回路 11 によってなされる圧縮の逆処理を行うものである。従って、この発明の第 1 の実施例においては、上述したようにして生成された 32 ビットのデータを元の 40 ビットのデータに戻す処理がなされる。図 4 に信号伸張回路 12 の詳細な構成を示す。切替え制御回路 120 は、デマルチプレクサ 61 およびスイッチ 64 によって、画素を単位としてなされる供給先の切替えを制御する。

【 0 0 4 4 】

上述したように、コントローラ 8 の指令によってメモリ 2 から取出された 32 ビットのデータがデマルチプレクサ 61 に供給される。デマルチプレクサ 61 は、供給される 32 ビットのデータのうちの 8 ビットの画素データ（上述の圧縮において、ビット長が 8 ビットのままとされる画素データ、すなわち処理単位とされる 5 画素のうちの最初の画素データ）が第 1 番目に処理され、その後 2 番目以降に 6 ビットのデータが順に処理されるように、後段に画素データを供給する。

【 0 0 4 5 】

デマルチプレクサ 61 から第 1 番目のデータとして 8 ビットのデータが出力される時には、切替え制御回路 120 の指令によって、スイッチ 64 が端子 66 と端子 68 を接続する。従って、8 ビットのデータは、信号伸張回路 12 を通過すると供に、フリップフロップ 65 に記憶される。

【 0 0 4 6 】

また、デマルチプレクサ 61 から第 2 番目のデータとして 6 ビットのデータが出力される時には、逆量子化器 62 によって 6 ビットのデータが逆量子化され、加算器 63 に供給される。加算器 63 は、逆量子化器 62 から供給されるデータと、フリップフロップ 65 に記憶された第 1 番目のデータとを加算し、第 2 番目のデータを復元する。ところで、デマルチプレクサ 61 から第 2 番目のデータとして 6 ビットのデータが出力される時には、切替え制御回路 120 の指令によって、スイッチ 64 が端子 67 と端子 68 を接続する。このため、加算器 63 の出力すなわち復元された 2 番目の画素データは、信号伸張回路 12 を通過すると供に、フリップフロップ 65 に記憶される。このようにして、フリップフロップ 65 に記憶された復元された画素データは、次に入力される画素データを処理する際に加算器 63 において用いられる。

【 0 0 4 7 】

その後、第 3 番目～第 5 番目のデータについても同様な処理が行われる。この結果、図 4 の下方に示すように、32 ビットのデータが 40 ビットのデータに伸張され、8 ビット / 画素の 5 画素分のデータに戻される。その後、信号伸張回路 12 に供給されるデータについても、上述の動作と同様にして、32 ビットのデータを 1 まとまりとして、40 ビットすなわち 5 画素分のデータに戻すことが行われる。従って、信号伸張回路 12 に入力される圧縮データについて、常に 5 / 4 の伸張がなされる。

【 0 0 4 8 】

また、この発明の第 1 の実施例では、メインの圧縮符号化とは別の圧縮 / 伸張として、8 画素分の 40 ビットを 32 ビットに圧縮する 4 / 5 の DPCM 圧縮を行う場合について説明したが、この他にも、削減したいメモリ容量および伝送される画像に要求される品質等の観点から、最適な圧縮率を用いることが可能である。また、1 画素当たりのビット数が 8 ビット以外のデータ長からなる画像信号を扱う場合にも、この発明を適用することができる。

【 0 0 4 9 】

以上のような圧縮 / 伸張を輝度信号とクロマ信号の両方に行うことも可能であるし、クロマ信号にのみ行うことも可能である。何れの方法を適用するかは、削減したいメモリ量と、伝送される画像に要求される品質等に応じて決定すれば良い。また、削減したいメモリ

10

20

30

40

50

量と、伝送される画像に要求される品質等を考慮して有効なものであれば、DPCM圧縮以外の圧縮方法を用いても良い。

【0050】

この発明の第1の実施例において、使用されるメモリの量について図5に示す。またこの発明を適用しない場合について、図6に示す。ここでは、圧縮符号化に先立って、5フレーム分の原画像を記憶するようになされた圧縮符号化装置について、この発明を適用することによる効果を説明する。

【0051】

図6に示すこの発明を適用しない場合においては、原画像とそれ以外の部分（ローカルデコード画像およびその他）の比率が65：41である。これに対して、図5に示す、第1の実施例においてクロマ信号にのみ4/5の圧縮を行う場合には、原画像の情報量が圧縮されるので、原画像とそれ以外の部分の比率が59：41である。このような原画像の情報量の圧縮は、上述したようなメインの圧縮とは別の圧縮符号化によって可能となるものである。また、図5、図6の上部に、各々の場合に使用されるメモリ容量を示した。これらの図によれば、実際に削減されるメモリ容量は、4Mbitとなる。

10

【0052】

図6の場合には、2個の16Mbitメモリに加えて、4Mbitメモリ1個が必要とされる。すなわち、この場合には3個のメモリが必要となる。これに対して、図5においては、必要なメモリ容量が削減されたために、2個の16Mbitメモリを用いれば圧縮符号化を行うことが可能である。このため、図5においては、圧縮符号化装置が1チップとして設計される場合に、メモリとデータの受渡しをするためのLSIのピンおよびバスの数も減少することになる。すなわち、この発明を適用することによって、圧縮符号化装置の全体構成が単純化されるという効果も得られる。

20

【0053】

〔第2の実施例〕

上述したようなこの発明の第1の実施例は、図2を参照して説明したように、入力された画像信号に対して、メインの圧縮とは別の圧縮、すなわち信号圧縮回路11による圧縮を行ってメモリに書込む時には、ピクチャータイプに関係なく、画像信号中の全ての部分についてかかる圧縮を行うものである。これに対して、この発明の第2の実施例として、かかる圧縮をピクチャータイプに応じて選択的に行うようにするものも可能である。

30

【0054】

この発明の第2の実施例の全体構成は、図1を用いて上述したこの発明の第1の実施例と同様である。但し、図1中に点線で示した経路を介して、ピクチャータイプについての情報が前処理部3からメモリコントローラ6、さらには動き検出/補償処理回路9に供給される。信号圧縮回路11および信号伸張回路12における画像信号の取り扱いについて、図7を用いて説明する。この発明の第1の実施例の説明において用いた図2と同様に、図7は、前処理部3、およびその後段における動き検出/補償処理回路9、DCT/量子化回路4および逆DCT/逆量子化回路10による処理を総括的に示す30による処理を示している。図7に示すように、この発明の第2の実施例においては、メインの圧縮とは別の圧縮/伸張は、Bピクチャのみに施され、IピクチャおよびPピクチャには、施されない。

40

【0055】

すなわち、図7においてBピクチャのみが前処理部3から信号圧縮回路11に供給され、圧縮された後にメモリ2に書込まれる。IピクチャおよびPピクチャは、圧縮されずにメモリ2に書込まれる。その後段の上述したように30として総括的に示した処理においては、IピクチャおよびPピクチャがメモリ2から読み出されて伸張されずに、直接、30として総括的に示した処理の対象とされる。但し、Pピクチャについては、ローカルデコード画像が差引かれた後に、処理対象とされる。また、Bピクチャは、メモリ2から読み出されて伸張された後に、信号伸張回路12に供給される。信号伸張回路12によって伸張されたBピクチャからローカルデコード画像が差引かれた後に、上述した処理30の処理対

50

象とされる。

【0056】

処理30によるIピクチャに基づく処理結果がそのままメモリ2に書込まれる。また、処理30によるPピクチャに基づく処理結果にメモリ2から読出されたローカルデコード画像が加算された後にメモリ2に書込まれる。このようにしてメモリ2に書込まれたPピクチャおよびBピクチャに基づく処理30による処理結果がローカルデコード画像として使用される。

【0057】

上述したように、Bピクチャは、圧縮符号化／復号化において他のピクチャを取り扱うために参照されることがない。このため、一般に、メインの圧縮において、Bピクチャの圧縮率は、IピクチャおよびPピクチャよりも高い値に設定される。従って、メインの圧縮によって、Bピクチャに対して生じる画質劣化は、IピクチャおよびPピクチャに対して生じる画質劣化より大きくなる。このような状況を考慮すると、メインの圧縮とは別の圧縮／伸張によってBピクチャに生じる画質劣化についての許容範囲は、IピクチャおよびPピクチャより広いものとなる。そこで、IピクチャおよびPピクチャにメインの圧縮とは別の圧縮／伸張を行わない分、Bピクチャに対する、メインの圧縮とは別の圧縮／伸張の圧縮率を大きくすることが可能である。

【0058】

上述したこの発明の第2の実施例においては、ローカルデコード画像の重要性を考慮して、Iピクチャ、Pピクチャに対しては、圧縮／伸張がなされない。ところで、伝送画像に要求される品質等の条件によっては、ローカルデコード画像として参照されることを考慮しても、ある程度の誤差が許容される場合もある。このような場合には、Iピクチャ、Pピクチャに対して、誤差がその許容範囲内となるような圧縮率で、メインの圧縮とは別の圧縮を行うようにすることも可能である。

【0059】

〔第3の実施例〕

さらに、メインの圧縮におけるアクセスの効率に関して改善を図ったものとして、この発明の第3の実施例がある。この発明の第3の実施例についての説明に先立って、メインの圧縮におけるアクセスの効率と、メインの圧縮とは別の圧縮がなされる単位の大きさの関係について説明する。上述したように、メインの圧縮とは別の圧縮には、DPCM圧縮が用いられる。

【0060】

一般的のDPCM圧縮では、1フレームまたは1ラインの単位で圧縮が行われる。この様子を図8に示す。図8において、各水平線が1ラインを示している。さらに、図8では、簡略化のため、15本の水平線を用いて1フレームを示す。丸印を付した位置がリセット位置である。すなわち、このリセット位置の画素データのみが圧縮されずに伝送され、それ以降の画素データについては、全て前データとの差分が伝送される。従って、1フレーム分の圧縮データから、例えば最後の画素データのみを取出したい場合にも、丸印を付して示したリセット位置の画素データを開始点として順に伸張を行わなければならない。

【0061】

これに対して、上述したこの発明の第1の実施例中の信号圧縮回路11においては図9に示すように、1ラインよりも小さい単位(5画素)毎にリセット位置が設定されることになるため、信号伸張回路12によって伸張がなされる際に、任意の位置のデータに対するアクセスが容易なものとされている。

【0062】

上述した観点から、この発明の第3の実施例について説明する。全体構成は、図1を用いて上述したこの発明の第1の実施例と同様である。そして、図1中の信号圧縮回路11において、以下に説明するような方法で、メインの圧縮とは別の圧縮としてのDPCM圧縮が行われることにより、DCT／量子化回路4および逆DCT／逆量子化回路10によって処理がなされる際に、任意の位置のブロックに対するアクセスが容易となる。

10

20

30

40

50

【 0 0 6 3 】

上述したような DPCM 圧縮について、図 10 を参照して説明する。メインの圧縮においてアクセスがなされる単位 (MPEG 等においては、マクロブロック) を 1 ブロックと称することにすると、1 ブロック以下の所定の単位で、上述したような DPCM 圧縮のリセットが行われる。以下の説明においては、このような DPCM 圧縮の単位を DPCM ブロックと称する。図 10 中の右側に示した図において、丸印を付した位置がリセット位置である。リセット位置の画素は、そのままのデータ長で伝送される。また、図 10 中の右側に示した図において 1 個の DPCM ブロックは、リセット位置を開始点とし、短く区切られたラインの断片の 3 本分からなる。

【 0 0 6 4 】

従って、図 10 の例においては、1 ブロック分のデータにアクセスするためには、ブロックの位置によって異なる幾つかの DPCM ブロックにアクセスすれば良いことになる。例えば、図中のブロック A にアクセスするためには、4 個の DPCM ブロックにアクセスすれば良い。1 ブロック分のデータにアクセスするために必要な DPCM ブロック数が最大となるのは、例えばブロック B にアクセスする場合であり、この時には、図に示されるように、6 個の DPCM ブロックにアクセスすれば良い。

【 0 0 6 5 】

このようにして、DPCM ブロックの大きさをメインの圧縮の単位 (上述のブロック) のサイズ以下として、メインの圧縮とは別の圧縮としての DPCM 圧縮が行われることによって、メインの圧縮におけるアクセス効率を低下させずに、メインの圧縮とは別の圧縮を行なうことが可能となる。従って、この発明が適用される画像情報伝送システム本来のアクセス効率を保ちながら、圧縮符号化装置に付随して設けられるメモリの容量を削減することが可能となる。

【 0 0 6 6 】**〔第 4 の実施例〕**

上述したこの発明の第 1 の実施例等においては、メインの圧縮においてフィードバック処理が行われていた。すなわち、メインの圧縮は、動き検出 / 補償処理回路 9、DCT / 量子化回路 4 およびその後段のハフマン符号化回路 5 によって行われるが、DCT / 量子化回路 4 の出力は、逆 DCT / 逆量子化回路 10 にも供給され、逆 DCT / 逆量子化される。かかる逆 DCT / 逆量子化によって生成された I ピクチャ、P ピクチャは、圧縮されずにメモリ 2 に書き込まれ、動き検出 / 補償処理回路 9 によって、画像信号中の他のフレームに属する P ピクチャおよび B ピクチャが処理される際に、ローカルデコード画像として参照される。

【 0 0 6 7 】

従って、一連なりの画像信号に、メインの圧縮のうちの 1 ステップである動き検出 / 補償処理を施す際に、かかる画像信号中のフレームについてなされる処理の結果 (逆 DCT / 逆量子化回路 10 の出力) が他のフレームの処理に関与することになる。このため、上述のこの発明の第 1 の実施例等においては、図 11 に示すように、メインの圧縮とは別の圧縮 / 伸張は、信号中の各フレームについて選択的に行われる。すなわち、上述したよう 40 に、ローカルデコード画像等のメインの処理において参照される信号部分は、メインの圧縮とは別の圧縮 / 伸張の対象とされない。

【 0 0 6 8 】

これに対し、この発明の第 4 の実施例として、メインの圧縮においてフィードバック処理が行われない圧縮符号化装置に対して、この発明を適用することも可能である。このような圧縮符号化装置は、JPEG 等の静止画像を伝送するための規定に従う、画像伝送システムにおいて用いられるものである。かかるシステムは、動画を扱う MPEG 等の規定に従うものと異なり、動き補償フレーム間予測符号化を施す必要がない。このため、上述したようなローカルデコード画像が用いられる必要がないので、特定のピクチャタイプに対して、メインの圧縮とは別の圧縮 / 伸張を行わない等の制御を行う必要も無い。そこで、図 12 に示すように、信号圧縮回路 11 および信号伸張回路 12 は、供給される全ての画

像信号を圧縮／伸張するようになされる。

【0069】

この発明の第4の実施例の全体構成を図13に示す。図13において、図1を用いて説明したこの発明の第1の実施例におけるものと同様の構成要素には、同一の番号を付した。上述したように、動き補償フレーム間予測符号化を施す必要が無いので、図13中には、図1中の動き検出／補償処理回路9が含まれていない。さらに、上述のローカルデコード画像が用いられる必要も無いので、ローカルデコード画像を生成するために設けられている図1中の逆DCT／逆量子化回路4は、図13中には、含まれていない。また、上述したような理由で、信号圧縮回路11および信号伸張回路12は、供給される全ての信号を圧縮／伸張する。

10

【0070】

この場合には、供給される全ての信号が一定の圧縮率で圧縮／伸張され、それに見合うメモリ容量の削減が可能となる。

【0071】

〔第5の実施例〕

上述したこの発明の第1の実施例～第4の実施例は、何れも圧縮符号化装置にこの発明を適用したものである。これに対して、以下に説明するこの発明の第5の実施例は、例えば、上述のこの発明の第1の実施例を含む、MPEGの規定に従う伝送システム中の復号化装置にこの発明を適用したものである。このようにすれば、復号化装置に付随して設けられているメモリの容量を削減することができる。図14に、この発明の第5の実施例の全体構成を示す。復号化装置としてのデコーダ81に付随して、メモリ82が設けられている。

20

【0072】

符号インターフェイス87は、圧縮符号化信号を受取り、受取った圧縮符号化信号画像信号に所定の処理を施し、後段に供給する。ハフマン復号化回路85、逆DCT／逆量子化回路84および動き補償処理回路89は、MPEGの規定に従って、後述するような復号化処理を行う。動き補償処理回路89は、処理結果の内、IピクチャおよびBピクチャに基づく所定のものをローカルデコード画像としてメモリコントーラ86に供給する。このようにして、ローカルデコード画像がメモリ82に書き込まれ、動き補償処理回路89の動作において必要に応じて読み出されて参照される。メモリコントローラ86は、上述したようなデコーダ81中の各構成要素と、メモリ82との信号の受渡しを制御する。後処理部83は、復号された画像信号を受取り、所定の処理を施した後に、デコーダ81の出力として後段に出力する。コントローラ88は、デコーダ81全体の動作を総合的に制御する。

30

【0073】

信号圧縮回路91は、メモリ82の容量の削減を可能とするための圧縮を行う。信号伸張回路90は、信号圧縮回路91によって圧縮された信号から、元の信号を復元する。

【0074】

次にこの発明の第5の実施例の動作について説明する。デコーダ81に対する入力となる、伝送されてきた圧縮符号化信号は、符号インターフェイス87を介して、メモリ82に書き込まれる。そして、コントローラ88の指令に従って取出され、ハフマン復号化回路85に供給される。ハフマン復号化回路85は、供給される圧縮符号化信号に、ハフマン符号化に対応する復号化（可変長復号化）を施す。

40

【0075】

ハフマン復号化の結果として得られた信号は、逆DCT／逆量子化回路84に供給される。逆DCT／逆量子化回路84は、供給された信号に上述したDCT／量子化による符号化に対応する、逆DCT／逆量子化による復号化を施す。そして、逆DCT／逆量子化による復号化された信号を、動き補償処理回路89に供給する。また、この信号のうち、Iピクチャ、Pピクチャは、動き補償処理回路89による処理において参照されるために、メモリ82に書き込まれる。但し、Iピクチャは、逆DCT／逆量子化回路84によっ

50

て復号化された後、そのままメモリ 8 2 に書込まれる。P ピクチャは、動き補償処理回路 8 9 にて動き補償されたものがメモリ 8 2 に書込まれる。

【0076】

動き補償処理回路 8 9 は、上述したようにしてメモリ 8 2 に書込まれていた I ピクチャ、P ピクチャを参照して、供給された信号に基づいて動き補償処理を行う。かかる動き補償処理は、上述した圧縮符号化における動き検出 / 補償処理に対応する復号化である。動き補償処理回路 8 9 の出力は、画像信号として完全に復号された各フレームからなる。ただし、上述したように、圧縮符号化の際に、動き補償フレーム間予測符号化を行うために並べ替えが行われるので、これらのフレームの順序は、元の画像信号中の順序とは異なる。従って、復号化された画像信号中のフレームの順序を元に戻すために、一旦メモリ 8 2 に書込まれた後に、元の画像信号中の順序で取出される。10

【0077】

上述したフレームの順序を元に戻すための処理について、具体的に説明する。動き補償処理回路 8 9 の出力は、信号圧縮回路 9 1 に供給される。信号圧縮回路 9 1 は、供給された信号に圧縮を施す。そして、圧縮された信号をメモリコントローラ 8 6 を介してメモリ 8 2 に書込む。メモリ 8 2 に書込まれた信号は、コントローラ 8 8 の指令に従って、元の画像信号中のフレームの順序に沿って取出される。このような取出しの際には、例えばオーディオ信号等の画像信号以外の信号との同期も考慮される。取出された信号が信号伸張回路 9 0 によって伸張され、元の画像信号が復元される。復元された画像信号は、後処理部 8 3 を介して、後段に出力される。20

【0078】

このような、圧縮符号化に対応する復号化が完了した後に、復号化された画像信号中のフレームの順序を元の画像信号中のフレームの順序に戻すために必要とされる、メモリ 8 2 への書き込み / メモリ 8 2 からの取出しに際して、信号圧縮回路 9 1 / 信号伸張回路 9 0 によって圧縮 / 伸張がなされることによって、メモリ 8 2 の容量を削減することができる。

【0079】

上述したこの発明の第 5 の実施例は、例えば第 1 の実施例によってなされる圧縮符号化に対応する復号化を行う復号化装置に、この発明を適用したものである。同様に、この発明の第 2 の実施例および第 3 の実施例によってなされる圧縮符号化に対応する復号化を行う復号化装置として、この発明の第 5 の実施例を適用することも可能である。さらに、例えばこの発明の第 4 の実施例等の、JPEG 等の規定に従って静止画像に対して圧縮符号化を施す圧縮符号化装置に対応して、復号化を行う復号化装置に、この発明の第 5 の実施例の復号化装置を適用することも可能である。この場合には、動き補償処理を行うことに対応するための構成が不要となる。30

【0080】

また、この発明は、上述したような実施の形態に限定されることなく、この発明の要旨を逸脱しない範囲で種々の応用および変形が考えられる。

【0081】

【発明の効果】

上述したように、この発明は、MPEG の規定に従って、動画または静止画像等の画像信号等を伝送するシステムに用いられる、圧縮符号化装置において、各々の規定に従ってなされるメインの圧縮符号化とは別の圧縮を行うようにしたるものである。このため、圧縮符号化装置による処理のために必要となるメモリの容量を削減することが可能となり、システム全体のコストを低減させることができる。また、メインの圧縮符号化とは別の圧縮における圧縮率等を調整することによって、伝送される画像の品質等に適合するように、メモリの容量の削減を行うことができる。40

【0082】

また、この発明の第 2 の実施例において説明したように、信号中の特定の部分に対してのみ、メインの圧縮符号化とは別の圧縮を行うように制御するようにした場合には、かかる特定の部分に対して圧縮率等を高く設定することができる。この場合に、メインの圧縮50

符号化とは別の圧縮を行わない部分は、フィードバック処理を受ける信号中の部分、すなわち信号中の他の部分に施されるメインの圧縮符号化において、基準として参照される部分である。このような制御によって、基準として用いられる部分は、メインの圧縮符号化とは別の圧縮によって生じる誤差を含まないものとされる。このため、上述の信号中の特定の部分に対する圧縮率等を高く設定しても伝送される画像の品質が劣化しないようにすることができる。

【0083】

さらに、この発明の第3の実施例において説明したように、メインの圧縮符号化とは別の圧縮を、メインの圧縮符号化におけるアクセスの単位以下の所定の単位毎に行うようする場合には、メインの圧縮符号化におけるアクセスの効率を劣化させずに、メインの圧縮符号化とは別の圧縮を行うことができる。従って、MPEGの規定に従って画像信号等を伝送するシステム本来のアクセス効率を保ちながら、圧縮符号化装置に付随して設けられるメモリの容量を削減することができる。10

【図面の簡単な説明】

【図1】この発明の第1の実施例の構成を示すブロック図である。

【図2】この発明の第1の実施例における、ピクチャタイプに応じてなされる制御について説明するための略線図である。

【図3】この発明の第1の実施例の一部の構成を詳細に示すブロック図である。

【図4】この発明の第1の実施例の他の一部の構成を詳細に示すブロック図である。

【図5】この発明の第1の実施例によって達成される、メモリ容量の削減について説明するための略線図である。20

【図6】図5との比較のために、この発明が適用されない場合について説明するための略線図である。

【図7】この発明の第2の実施例における、ピクチャタイプに応じてなされる制御について説明するための略線図である。

【図8】一般的なDPCM圧縮について説明するための略線図である。

【図9】この発明の第1の実施例においてなされるDPCM圧縮について説明するための略線図である。

【図10】この発明の第3の実施例においてなされるDPCM圧縮について説明するための略線図である。30

【図11】動画を伝送するシステムに用いられる圧縮符号化／復号化装置に対して、この発明が適用される場合に行われる制御について説明するための略線図である。

【図12】静止画像を伝送するシステムに用いられる圧縮符号化／復号化装置に対して、この発明が適用される場合に行われる制御について説明するための略線図である。

【図13】この発明の第4の実施例の構成を示すブロック図である。

【図14】この発明の第5の実施例の構成を示すブロック図である。

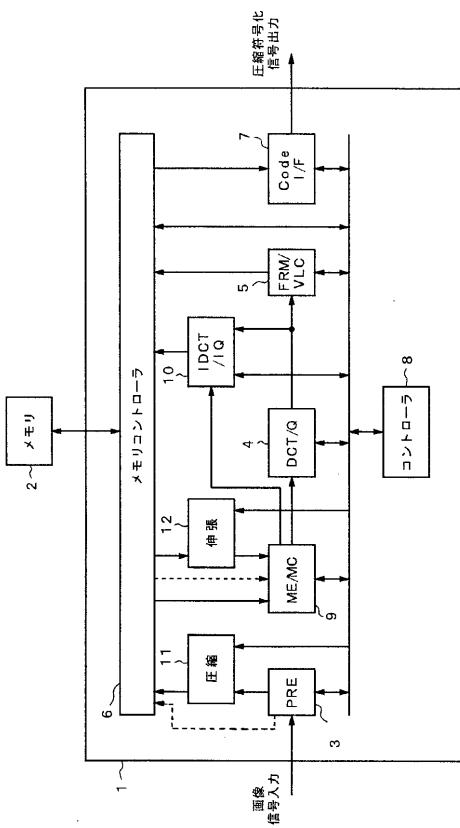
【図15】MPEG、JPEG等の画像伝送システムにおける、従来の圧縮符号化／復号化について説明するための略線図である。

【符号の説明】

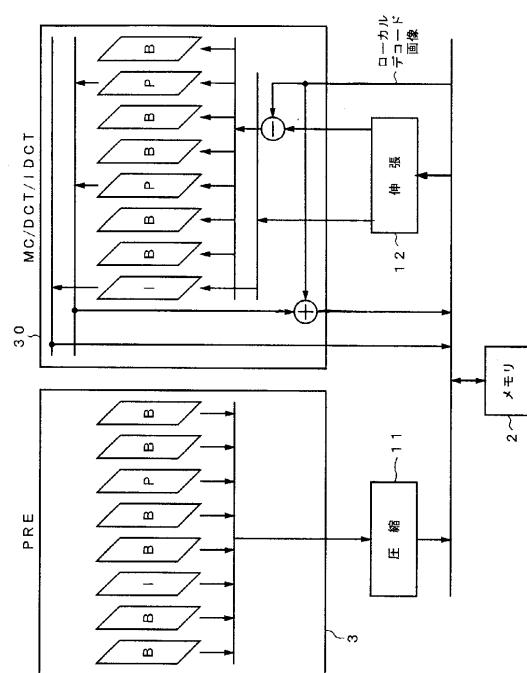
1 . . . エンコーダ、2 . . . メモリ、3 . . . 前処理部、4 . . . 離散コサイン変換(DCT) / 量子化回路、5 . . . ハフマン符号化回路、6 . . . メモリコントローラ、7 . . . 符号インターフェイス、8 . . . コントローラ、9 . . . 動き検出 / 補償処理回路、10 . . . 逆離散コサイン変換(逆DCT) / 逆量子化回路、11 . . . 信号圧縮回路、12 . . . 信号伸張回路、41 . . . 量子化器、42 . . . フリップフロップ、43 . . . 逆量子化器、44 . . . スイッチ、45 . . . スイッチ、46 . . . 減算器、47 . . . 加算器、48 . . . マルチプレクサ、110 . . . 切替え制御回路、61 . . . デマルチプレクサ、62 . . . 逆量子化器、63 . . . 加算器、64 . . . スイッチ、65 . . . フリップフロップ、120 . . . 切替え制御回路、81 . . . デコーダ、82 . . . メモリ、83 . . . 後処理部、84 . . . 逆離散コサイン変換(逆DCT) / 逆量子化回路、85 . . . ハフマン復号化回路、86 . . . メモリコントローラ、87 . . . 符号イ40
50

インターフェイス、88 . . . コントローラ、89 . . . 動き補償処理回路、90 . . . 信号伸張回路、91 . . . 信号圧縮回路

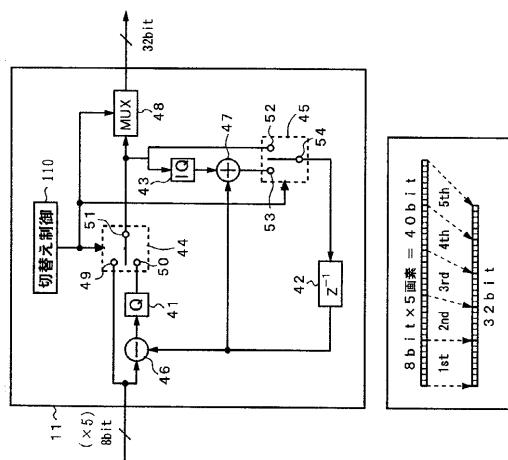
【図1】



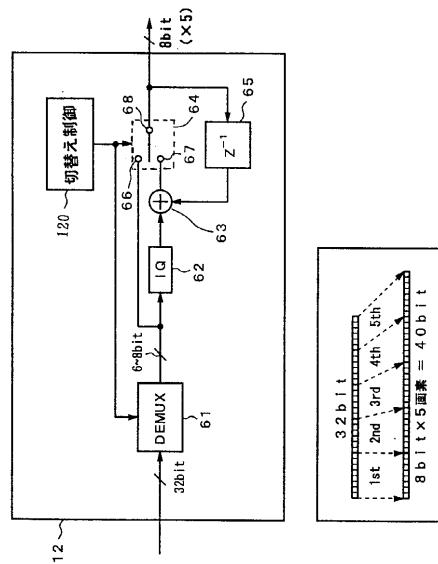
【図2】



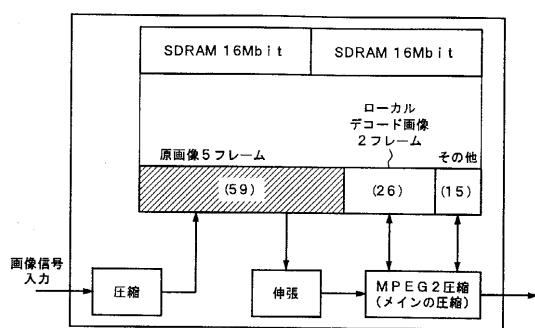
【図3】



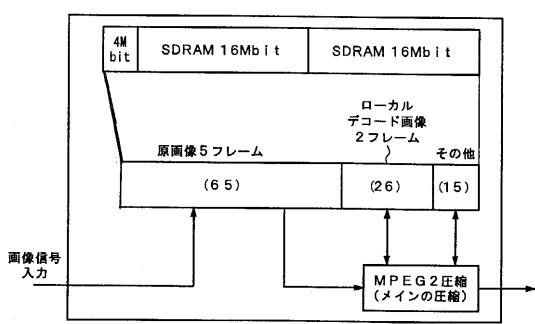
【図4】



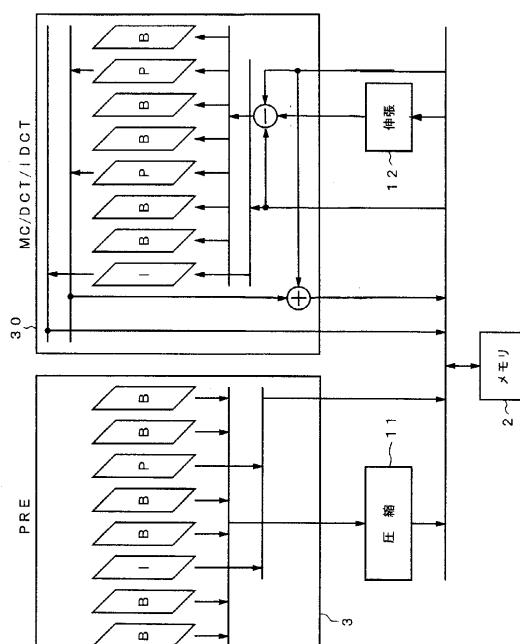
【図5】



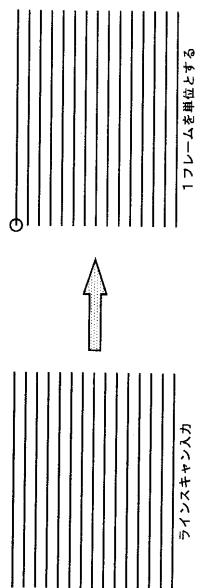
【図6】



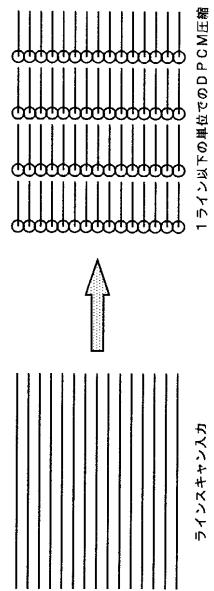
【図7】



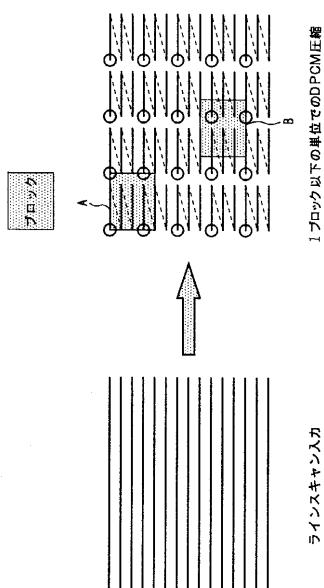
【図 8】



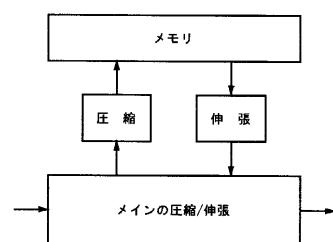
【図 9】



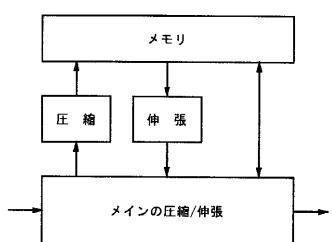
【図 10】



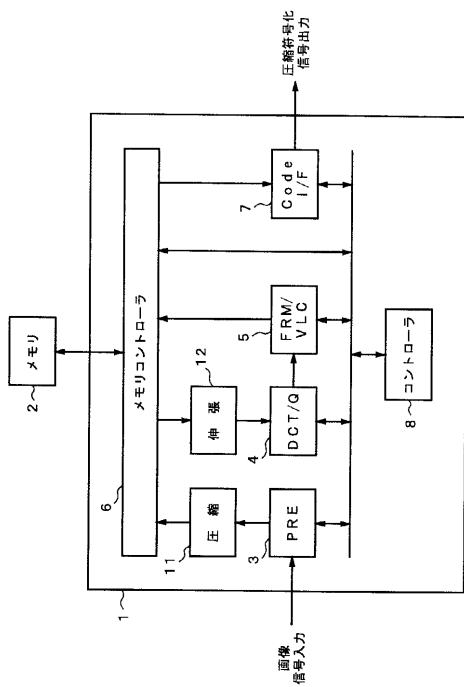
【図 12】



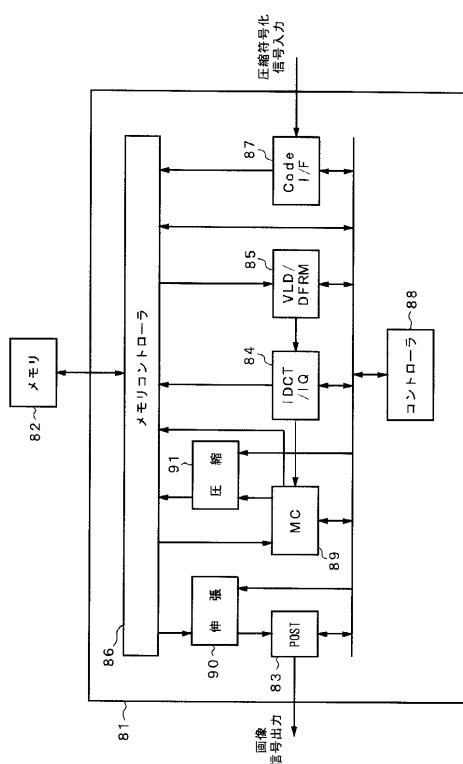
【図 11】



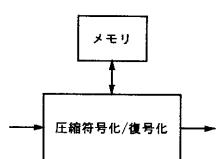
【図13】



【図14】



【図15】



フロントページの続き

(58)調査した分野(Int.Cl. , DB名)

H04N 7/26-68