

公告本

700573-04 CHY/an)

申請日期	90 > 6
案 號	90105088
類 別	H01L 29/786, G02F 1/36

A4
C4

499763

(以上各欄由本局填註)

發明專利說明書

一、發明名稱	中 文	具備薄膜場效電晶體之半導體裝置，液晶顯示裝置，以及這些裝置之製造方法
	英 文	SEMICONDUCTOR DEVICE HAVING A THIN FILM FIELD-EFFECT TRANSISTOR, LIQUID CRYSTAL DISPLAY DEVICE, AND PRODUCTION METHOD THEREOF
二、發明人	姓 名	1. 林正美 MASAMI HAYASHI 2. 小林正直 MASANAO KOBAYASHI
	國 籍	日本國
三、申請人	住、居所	1. 日本國東京都千代田區丸之內 2 丁目 2 番 3 號 三菱電機股份有限公司內 c/o MITSUBISHI ELECTRIC CORPORATION 2-3, Marunouchi 2-chome, Chiyoda-ku, Tokyo 100-8301 JAPAN 2. 日本國長野縣諏訪市大和 3 丁目 3 番 5 號 精工愛普生股份有限公司內 c/o SEIKO EPSON CORPORATION, 3-5, Owa 3-chome, Suwa-shi, Nagano 392-8502 JAPAN
	姓 名 (名稱)	1. 三菱電機股份有限公司 MITSUBISHI ELECTRIC CORPORATION 2. 精工愛普生股份有限公司 SEIKO EPSON CORPORATION
四、代理人	國 籍	日本國
	住、居所 (事務所)	1. 日本國東京都千代田區丸之內 2 丁目 2 番 3 號 2-3, Marunouchi 2-chome, Chiyoda-ku, Tokyo 100-8310 JAPAN 2. 日本國東京都新宿區西新宿 2 丁目 4 番 1 號 4-1, Nishi-Shinjuku 2-chome, Shinjuku-ku, Tokyo 163-0811 JAPAN
五、代理人	代 表 人 姓 名	1. 谷口一郎 ICHIRO TANIGUCHI 2. 安川英昭 HIDEAKI YASUKAWA

裝

訂

線

(由本局填寫)

承辦人代碼：
大類：
I P C 分類：

A6
B6

本案已向：

國(地區)申請專利，申請日期：案號：，☒有 ☐無主張優先權
日本

2000 年 3 月 7 日 特願 2000-062066 (主張優先權)

(請先閱讀背面之注意事項再填寫本頁各欄)

有關微生物已寄存於：，寄存日期：，寄存號碼：

經濟部智慧財產局員工消費合作社印製

訂線

五、發明說明(1)

[背景技術]

[發明所屬技術區域]

本發明係關於半導體裝置與液晶顯示裝置，以及這些裝置之製造方法。尤指可實現高信賴度的半導體裝置與液晶顯示裝置，以及這些裝置的製造方法。

[以往之技術]

以往之液晶顯示裝置中，一種使用有薄膜場效電晶體的液晶顯示裝置已為眾所周知。在該液晶顯示裝置中，薄膜場效電晶體所形成的玻璃基板如第 38 圖所示。第 38 圖表示以往之液晶顯示裝置的剖視模式圖。以下參照第 38 圖說明液晶顯示裝置。

參考第 38 圖，在液晶顯示裝置的玻璃基板 101 上的驅動電路區域中，形成有 n 型薄膜場效電晶體 119 以及 p 型薄膜場效電晶體 120。在顯示像素區域中，形成有容量 121 以及像素用薄膜場效電晶體 122。

在驅動電路區域中的玻璃基板 101 上形成有底膜 102。該底膜係使用矽氧化膜。在底膜 102 上， n^+ 型雜質區域 103a、103b 和 n^- 型雜質區域 104a、104b 以及通道區域 106a 都是用同一個半導體膜而形成。在通道區域 106a 上，形成可作為閘極絕緣膜之用的絕緣膜 107。而在閘極絕緣膜 107 上，則形成有閘極電極 108a。藉由 n^+ 型雜質區域 103a、103b 以及 n^- 型雜質區域 104a、104b，構成源極/汲極區域。 n 型薄膜場效電晶體 119 係由 n^+ 型雜質區域 103a、103b； n^- 型雜質區域 104a、104b；通道區域 106a；位於通

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

五、發明說明(2)

道區域 106a 上的絕緣膜 107；以及閘極電極 108a 等所構成。

在底膜 102 上，p 型雜質區域 105a、105b 以及通道區域 106b 係用同一個半導體膜而形成。在通道區域 106b 上，形成可作為閘極絕緣膜之用的絕緣膜 107。而位於通道區域 106b 上方區域中，在絕緣膜 107 上則形成有閘極電極 108b。p 型薄膜場效電晶體 120 係由 p 型雜質區域 105a、105b；通道區域 106b；作為閘極絕緣膜之用的絕緣膜 107；以及閘極電極 108b 等所構成。在該 n 型薄膜場效電晶體 119 與 p 型薄膜場效電晶體 120 的上面形成有層間絕緣膜 110。在位於 n⁺型雜質區域 103a、103b 以及 p 型雜質區域 105a、105b 上方的區域中，藉由去除一部分的層間絕緣膜 110 與絕緣膜 107，形成有接觸孔(contact hole) 111a 至 111d。形成有從接觸孔 111a 至 111d 的內部延伸到層間絕緣膜 110 上表層上的金屬配線 112a 至 112d。在鈍化膜上形成有平坦膜 113。

在顯示像素區域中，底膜 102 上形成有容量電極 109。在容量電極 109 上，透過作為電介質膜的絕緣膜 107，形成有另一個容量電極 108e。該容量電極 109、108e 與絕緣膜 107 構成容量 121。在底膜 102 上形成有作為導電區域的 n⁺型雜質區域 103c，使之可與容量電極 109 相連接。

在底膜 102 上，n⁺型雜質區域 103d 至 103f 和 n⁻型雜質區域 104d 至 104g 以及通道區域 106c、106d 都是用同一個半導體膜而形成。在通道區域 106c、106d 上，透過作為

(請先閱讀背面之注意事項再填寫本頁各欄)

訂

線

五、發明說明(3)

閘極絕緣膜的絕緣膜 107，形成有閘極電極 108c、108d。如此，由 n^+ 型雜質區域 103d、103e； n^- 型雜質區域 104d、104e；通道區域 106c；作為閘極絕緣膜的絕緣膜 107；及閘極電極 108c 等構成一個薄膜場效電晶體。此外， n^+ 型雜質區域 103e、103f； n^- 型雜質區域 104f、104g；通道區域 106d；作為閘極絕緣膜的絕緣膜 107；及閘極電極 108d 等則共同構成另一個薄膜場效電晶體。而像素用薄膜場效電晶體 122 則包含上述兩種薄膜場效電晶體。

在容量 121 與像素用薄膜場效電晶體 122 上，形成有層間絕緣膜 110。位於 n^+ 型雜質區域 103c、103d、103f 上方的區域上，藉由去除部分的層間絕緣膜 110 與絕緣膜 107，形成有接觸孔 111e 至 111g。形成有從接觸孔 111e 至 111g 的內部延伸到層間絕緣膜 110 的上表層之金屬配線 112e、112f。在金屬配線 112e、112f 上，形成有鈍化膜(未圖示)。在鈍化膜上形成有平坦膜 113。位於金屬配線 112e 上方的區域的平坦膜 113 以及鈍化膜上，形成有接觸孔 114。形成有從接觸孔 114 的內部延伸到平坦膜 113 的上表層且使用 ITO(加錫氧化銦)等之像素電極 115。

第 39 圖至第 42 圖係用以說明第 38 圖所示液晶顯示裝置的製造方法的剖視模式圖。參照第 39 至 42 圖說明液晶顯示裝置的製造方法。

首先，在玻璃基板 101 上形成矽氧化膜等底膜 102。該底膜 102 上則形成非晶質矽(amorphous silicon)膜 126。如此，便得到如第 39 圖所示之結構。

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

五、發明說明(4)

其次，藉由使用雷射等對非晶質矽膜 126 進行退火 (anneal)處理，以作為多晶矽膜 128。其結果可得到如第 40 圖所示結構。

接著，在多晶矽膜 128 上形成光阻膜(未圖示)。藉由在該光阻膜上進行曝光以及顯影處理，而形成通道圖案。將該通道圖案所形成的光阻膜作為遮罩，以蝕刻(etching)方式去除部分的多晶矽膜 128，而形成多晶矽膜 129a 至 129d (請參考第 41 圖)。然後再去除光阻膜。如此，便得到如第 41 圖所示結構。

如第 42 圖所示，在形成多晶矽膜 129c 以外的區域，形成光阻膜 130。以該光阻膜 130 作為遮罩，藉由植入導電性雜質，在可成為容量電極的多晶矽膜 129c 上，形成容量電極 109。此時，所植入的導電性雜質係使用磷離子 131。之後再將光阻膜 130 去除。

接著，在多晶矽膜 129a、129b、129d 與容量電極 109 上，形成絕緣膜 107(請參考第 38 圖)。在該絕緣膜 107 上形成導電體膜。而該導電體膜上形成光阻膜。藉由在該此光阻膜上進行曝光顯影處理，而形成閘極圖案。將形成有閘極圖案的光阻膜作為遮罩，以蝕刻的方式去除部分的導電體膜，而形成閘極電極 108a 至 108d (請參考第 38 圖)以及容量電極 108e (請參考第 38 圖)。然後再去除光阻膜。為了將應形成 p 型薄膜場效電晶體 120 (請參考第 38 圖)的區域覆蓋而形成光阻膜，同時為了覆蓋閘極電極 108a、108c、108d 而形成用以形成 n⁺型雜質區域 103a 至 103f (請

(請先閱讀背面之注意事項再填寫本頁各欄)

訂

線

五、發明說明(5)

參考第 38 圖)且作為遮罩的光阻膜。將作為導電性雜質的磷離子植入多晶矽膜 129a、129d 以及容量電極 109 的特定區域中。如此，便形成 n^+ 型雜質區域 103a 至 103f。然後再將光阻膜去除。

藉由將磷離子植入以閘極電極 108a、108c、108d 作為遮罩的多晶矽膜 129a、129d 的特定區域中，以形成 n^- 型雜質區域 104a、104b、104d 至 104g(請參考第 38 圖)。然後，在應形成 p 型薄膜場效電晶體 120 以外的區域，形成光阻膜。以閘極電極 108b 作為遮罩，藉由將 p 型導電性雜質的硼離子植入多晶矽膜 129b 的特定區域中，形成 p 型雜質區域 105a、105b 以及通道區域 106b(請參考第 38 圖)。然後再去除光阻膜。接著，在閘極電極 108a 至 108d 與容量電極 108e 的上方，形成層間絕緣膜 110(請參考第 38 圖)。而在該層間絕緣膜 110 上形成光阻圖案。以該光阻圖案作為遮罩，藉由去除一部分的層間絕緣膜 110 與絕緣膜 107，形成接觸孔 111a 至 111g(請參考第 38 圖)。然後去除光阻圖案。接著在完成洗淨工程後，形成從接觸孔 111a 至 111g 的內部延伸到層間絕緣膜 110 的上表層上之應成為金屬配線 112a 至 112f(請參考第 38 圖)的金屬層。該金屬層上形成光阻圖案。以該光阻圖案作為遮罩，藉由濕式(wet)蝕刻方式去除一部分的金屬層。經由該種處理，形成金屬配線 112a 至 112f。然後再去除光阻圖案。在金屬配線 112a 至 112f 上形成鈍化膜。鈍化膜上則形成平坦膜 113(請參考第 38 圖)。將平坦膜 113 的上表層予以平坦化處理後，在平

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

五、發明說明(6)

坦膜 113 與鈍化膜上形成接觸孔 114(請參考第 38 圖)。形成從接觸孔 114 的內部延伸到平坦膜 113 的上表層上之 ITO 膜等透明性導電體膜。在該透明性導電體膜上，使形成有像素圖案的光阻膜形成。將該光阻膜作為遮罩，以濕式蝕刻方式去除一部分的透明性導電體膜，而形成像素電極 115(請參考第 38 圖)。然後再去除光阻膜。如此，可得到如第 38 圖所示的構造。

在第 40 圖所示製程中，雖使用雷射 127 對非晶質矽膜 126(請參考第 39 圖)進行退火處理而構成多晶矽膜 128，但該雷射退火製程卻有下述之問題。

第 43 圖係用以說明以往之問題點的模式圖。如第 43 圖所示，在非晶質矽膜 126 的表層、非晶質矽膜 126 與底膜 102 的交界區域、底膜 102 與玻璃基板 101 的交界區域、或是玻璃基板 101 的內部等之中，存在有含硼或砷，或是鈉或硫磺等雜質(污染物質)的污染區域 160a 至 160d。在存在該污染區域 160a 至 160d 的狀態下，實施如第 40 圖所示雷射退火製程時，在進行該雷射退火製程之際，來自這些污染區域 160a 至 160d 的雜質會侵入多晶矽膜 128，而發生多晶矽膜 128 雜質濃度上升的問題。

以往，為解決上述課題，乃提案有在多晶矽膜 128 與玻璃基板 101 之間形成一種由矽氮化膜構成的障礙膜的技術，以防止玻璃基板 101 的鹼性離子等雜質的混入。但是，該障礙膜對於該障礙膜與非晶質矽膜 126 的交界部或非晶質矽膜 126 的上表層所含的雜質，不具任何效果。亦即，

(請先閱讀背面之注意事項再填寫本頁各欄)

訂
線

五、發明說明(7)

以上述之技術要根本解決上述課題是有困難的。

而完成雷射退火製程後的多晶矽膜 128 受到雜質污染時，會因含有該雜質，而造成通道區域中所供給的孔(hole)或是電子超過設定值。其結果，使所形成的薄膜場效電晶體的臨界值電壓產生變動等，而形成薄膜場效電晶體電氣特性產生變化的原因。

第 44 圖及 45 圖係用以說明以往之問題點的模式圖。參考第 44 圖，將雷射退火製程後的多晶矽膜 128 的上表層區域 161 局部擴大觀察時，如第 45 圖所示，在多晶矽膜 128 的表層的雷射退火製程中，會有形成矽膜突起形狀部分 137 的情形。突出於大致平坦的多晶矽膜 128 上表層的突起形狀部分 137 的突出高度有比多晶矽膜 128 的膜厚還高之情形。在該多晶矽膜 128 上已形成有作為閘極絕緣膜之用的絕緣膜 107 的情形下，當該突起形狀部分 137 形成於多晶矽膜 128 的表層時，絕緣膜 107 的膜厚位於該突起形狀部分 137 的區域會局部變薄。如此，作為閘極絕緣膜的絕緣膜 107 的膜厚局部變薄時，該膜厚較薄部位易引發絕緣破壞。其結果，使薄膜場效電晶體的可靠度降低。而該場效電晶體可靠度的低下，乃造成用有薄膜場效電晶體的液晶顯示裝置良率的降低以及顯示像素區域之顯示特性變動的原因。

本發明之目的之一在於提供一種具高可靠性的半導體裝置及其製造方法。

本發明之另一目的則在於提供一種可達成高良率且具

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

五、發明說明(8)

良好顯示特性的液晶顯示裝置及其製造方法。

本發明第 1 形態的半導體裝置係具備有包含通道區域的薄膜場效電晶體的半導體裝置，其具備基板以及半導體膜。半導體膜形成於基板上，其含有薄膜場效電晶體的通道區域。半導體膜藉由將該半導體膜的表層去除而具有平坦化的上表層。

因半導體膜的上表層係平坦的，所以可防止因突起形狀部分的存在而造成通道區域上所形成且作為閘極絕緣膜的絕緣膜的膜厚局部變薄的問題之產生，以及電場的集中。藉此，可防止閘極絕緣膜的絕緣耐壓降低。其結果，可得到高可靠性的半導體裝置。

在形成半導體膜的製程中，若於所去除之表層上將半導體膜中的雜質濃縮或是分凝，可透過將表層去除而確實的去除了半導體膜中的雜質。因此，可避免因半導體膜中的雜質而使得薄膜場效電晶體的臨界值電壓產生變動。其結果，可得到具較高可靠性的薄膜場效電晶體的半導體裝置。

在上述第 1 形態中的半導體裝置，也可使半導體膜的上表層包含有凸部，而該凸部自半導體膜之大致平坦的上表層突出的高度最好小於半導體膜的膜厚。

在半導體膜接受雷射退火處理後的狀態下，仍會發生半導體膜的上表層形成比半導體膜膜厚還高的突起形狀部分的情形。但是，藉由將半導體膜的表層去除使其平坦化，可使該突起形狀部分(凸部)的突出高度小於半導體膜的膜

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

五、發明說明(9)

厚。因此，可降低因存在有該凸部而導致半導體膜上所形成的閘極絕緣膜的膜厚的減少比例，並防止電場的集中。其結果，可降低閘極絕緣膜中的絕緣破壞發生率。

本發明其他形態的半導體裝置係一種具備有包含通道區域的薄膜場效電晶體的半導體裝置，其具有基板及半導體膜。半導體膜係形成於基板上，其包含薄膜場效電晶體的通道區域，藉由雷射退火處理而形成多結晶化。半導體膜的上表層包含有凸部。該凸部自半導體膜之大致平坦的上表層突出的高度乃小於半導體膜的膜厚。

經以上處理，因在半導體膜的上表層相對地形成有小突出高度的凸部，因此在半導體膜上形成閘極絕緣膜時，可降低因該凸部的存在而導致閘極絕緣膜的膜厚的減少比率，並可防止電場的集中。因此，在閘極絕緣膜中造成該膜厚減少之絕緣破壞的發生比率也會隨之降低。其結果，可獲得具高可靠性的半導體裝置。

本發明其他形態的液晶顯示裝置係具有上述第 1 形態或其他形態的半導體裝置。

如此，藉由利用本發明之具高可靠性的薄膜場效電晶體，不僅可在液晶顯示裝置的驅動電路區域或顯示像素區域中提高液晶顯示裝置的可靠性，同時亦可減低不良品發生率而提高良率。此外，將具有上述高可靠性的半導體裝置適用於顯示像素區域中的像素時，可提高液晶顯示畫面的均一性。

本發明另一形態之半導體裝置的製造方法係一種具備

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

五、發明說明(10)

有包含通道區域的薄膜場效電晶體的半導體裝置的製造方法，其在基板上形成非晶質的半導體膜。藉由非晶質的半導體膜的熱處理作用，使包含應成為通道區域的結晶性半導體膜形成。然後將結晶性半導體膜的表層去除。

如此，即使因熱處理而在半導體膜表層產生突起形狀部分等不良形狀，亦可藉由去除結晶性半導體膜的表層，將產生上述不良形狀之部分去除。因此，在半導體膜上形成薄膜場效電晶體的閘極絕緣膜時，可防止該閘極絕緣膜的膜厚因半導體膜表層突起形狀部分而產生局部膜厚變薄的問題以及電場的集中，以避免因閘極絕緣膜膜厚局部變薄而造成閘極絕緣膜的絕緣破壞等不良情形的發生。其結果可得到具高可靠性的半導體裝置。

在上述另一形態之半導體裝置的製造方法中，形成結晶性半導體膜之製程，最好包括將半導體膜中的雜質濃縮或分凝在結晶性半導體膜表層的高純度化製程。

此時，藉由執行將表層去除的製程，可同時從半導體膜將濃縮或分凝於表層的半導體膜中的雜質去除。因此，可以得到低雜質濃度的半導體膜，以確實地防止在通道區域中因雜質濃度高於所需濃度而使得薄膜場效電晶體的臨界值電壓產生變動的問題發生。其結果，可得到具高可靠性的半導體裝置。

在上述另一形態之半導體裝置的製造方法中，對非晶質半導體膜進行熱處理時，高純度化製程最好包括使非晶質半導體膜中與基板相連接的區域溫度低於非晶質半導體

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

五、發明說明(11)

膜之上表層的溫度之處理。

此時，在進行熱處理時，係從與半導體膜之基板相連接的區域進行半導體膜的結晶化。因此，從非晶質半導體膜的上表層到半導體膜的內部最後都會產生結晶化。而硼或砷等雜質會在最後發生結晶化的區域(結晶性半導體膜的表層)的結晶粒界等處濃縮或分凝。因此可藉由將該表層去除，確實的從結晶性半導體膜將雜質去除。

在上述另一形態之半導體裝置的製造方法中，高純度化製程對非晶質半導體膜進行熱處理時，最好包括對非晶質半導體膜施加電場的處理。

此時，在非晶質半導體膜的熱處理中，半導體膜中的雜質變得較容易移動。於是，雜質以帶正電或負電的離子而存在時，以大致垂直對半導體膜的上表層施加電場，若能控制電場的方向，便可使帶有任何符號電荷的雜質離子往半導體膜的表層方向移動。亦即，可促進雜質離子往半導體膜的表層濃縮或是分凝。另外，因可藉由該電荷的符號，將正離子或負離子的雜質離子選擇性地在半導體膜的表層予以濃縮或分凝，因此可藉由該電荷符號選擇性的將雜質離子從半導體膜去除。

在上述第 1 形態之半導體裝置的製造方法中，最好一邊對已去除表層的結晶性半導體膜施加與上述高純度化製程中的電場方向呈反向的電場，一邊對結晶性半導體膜進行再熱處理。然後最好能將已再次熱處理的結晶性半導體膜表層去除。

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

五、發明說明(12)

此時，考慮在第一次的高純度化製程中，藉由在半導體膜的表層濃縮或是分凝，將譬如帶有正電的雜質離子去除。當一面施加與第一次的高純度化製程呈反向的電場，一面執行再熱處理時，帶有負電的雜質離子可在半導體膜的表層上濃縮或是分凝。然後，再藉由去除已再熱處理的半導體膜的表層，確實地由半導體膜去除帶有負電的雜質離子。其結果，可確實的從半導體膜去除帶正電的雜質離子與帶負電的雜質離子等兩雜質離子。藉此，因可確實地降低半導體膜中雜質的濃度，所以能防止薄膜場效電晶體的臨界值電壓受雜質影響而產生變動的問題發生。

在上述另一形態的半導體裝置製造方法中，最好包括有高純度化製程進行非晶質半導體膜的熱處理時，能夠在非晶質半導體膜上施加磁場的處理。

對形成有非晶質半導體膜的基板進行熱處理時，例如將基板水平地移動，並將與基板表層平行且垂直地移動的磁場施加於非晶質的半導體膜上。如此，由於藉由基板的移動，使雜質離子產生移動，故雜質離子會承受來自非晶質半導體膜的膜厚方向或是與半導體膜表層呈大致垂直向的壓力(洛倫茲(Lorentz)力)。其結果，與施加上述電場的情形一樣，可將帶有任意符號電荷的雜質離子濃縮或分凝於半導體膜的表層。

此外，在施加電場時，非晶質膜的上方必須配置電極等構件，如上所述，在基板水平方向施加磁場時，在基板上方以外的區域可以配置用以施加該磁場的裝置。由於基

(請先閱讀背面之注意事項再填寫本頁各欄)

訂
線

五、發明說明(13)

板上方並未配置多餘的裝置，所以可輕易對半導體膜照射雷射光等。其結果，使雷射退火等熱處理變得容易執行。

上述另一形態的半導體裝置製造方法，最好一面將與高純度化製程中的磁場呈反向的磁場施加於已去除表層的結晶性半導體膜，一面對結晶性半導體膜進行再熱處理。並且最好能將已再熱處理過的結晶性半導體膜的表層予以去除。

此時，由於對半導體膜進行再熱處理時施加有與上述高純度化製程中的磁場呈反向的磁場，因此，可將具有與在高純度化製程中濃縮或分凝於半導體膜表層的雜質離子呈相反之具有導電型電荷的雜質離子濃縮或分凝於半導體膜的表層。如此，可確實地從半導體膜中將半導體膜中帶有正電荷的雜質離子以及帶有負電荷的雜質離子去除。

在上述另一形態的半導體裝置的製造方法中，高純度化製程在對非晶質的半導體膜進行熱處理時，最好能在非晶質半導體膜中加入離心力。

藉此，利用對半導體膜表層施加呈大致垂直向的離心力，即可藉由構成半導體膜的材料與雜質間比重的差異，將雜質輕易地濃縮或分凝在半導體膜的表層。例如，執行熱處理的非晶質半導體膜呈熔融狀態時，若從該半導體膜的上表層往基板方向施以離心力，則在熔融狀態的半導體膜中，可將較構成該半導體膜的材料比重為輕的雜質濃縮或是分凝在半導體膜的上表層(表層)。然後，再將半導體膜的表層去除，即可使相對比重小的雜質元素確實的從半

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

五、發明說明(14)

導體膜的表層中去除。而若施以反向離心力，則可易於將較構成半導體膜的材料比重為大的雜質濃縮或分凝在半導體膜的表層。亦即，可根據所施加的離心力方向的不同，選擇性地將比重大於或小於構成半導體膜材料的雜質去除。

在上述另一形態的半導體裝置製造方法中，最好一面對已去除表層的結晶性半導體膜施以與高純度化製程中的離心力呈反向的離心力，一面將結晶性半導體膜進行再熱處理。並且最好能將已再熱處理的結晶性半導體膜的表層予以去除。

此時，對應於構成半導體膜的材料，相對比重大的雜質以及相對比重小的雜質都能夠確實的從半導體膜去除。其結果，可確實地防止因雜質的存在而使得薄膜場效電晶體的臨界值產生變動的情形發生。

在上述另一形態中的半導體裝置製造方法中，最好在高純度化製程中至少從以下各者選擇兩項來實施：對非晶質半導體膜進行熱處理時，在非晶質半導體膜中與基板相連接的區域的溫度須低於非晶質的半導體膜上的表層溫度；在非晶質半導體膜中施加電場；在非晶質半導體膜中施加磁場；以及在非晶質半導體膜中施加離心力。

此時，由於是在一次的高純度化製程中複數實施用以將雜質濃縮或分凝的機構，因此更能確實的將雜質濃縮或分凝於半導體膜的表層。其結果，可確實地降低半導體膜中的雜質濃度。

(請先閱讀背面之注意事項再填寫本頁各欄)

訂

線

五、發明說明(15)

在上述另一形態的半導體裝置製造方法中，最好在進行結晶性半導體膜的表層去除製程前，先藉由蝕刻方式去除部分的結晶性半導體膜，以使包含在成為通道區域的區域及半導體膜表層的半導體膜部分形成。

考慮在形成半導體膜部分的製程中，形成作為蝕刻遮罩用的光阻膜的情形。在形成半導體膜部分後，即使半導體膜部分上殘留上述光阻膜，因在形成半導體膜部分的製程後會去除半導體膜的表層，所以可一併將該光阻膜的殘留部分與半導體膜的表層去除。如此可防止該光阻膜殘留在半導體膜部分。其結果，可防止因上述光阻膜的殘留導致薄膜場效電晶體的結構產生缺陷的問題發生。

另外，在形成半導體膜部分以外的區域中，於形成半導體膜部分的製程後若存有雜質或異物時，可在去除該半導體膜的表層的製程中同時將這些異物去除。其結果，可確實地防止因這些異物的存在而使得半導體裝置的結構產生缺陷的問題發生。

上述另一形態的半導體裝置的製造方法，其形成半導體膜部分的製程，最好包括以下製程：藉由以蝕刻方式將半導體膜部分去除，以形成其他半導體膜部分的工程，而且最好能夠在進行將半導體膜表層去除的工程前，將導電性雜質植入其他半導體膜部分。

在此，考慮在植入該導電性雜質的製程中，在半導體膜上形成作為遮罩的光阻膜的情形。此時，在去除光阻膜的工程後，仍有光阻膜殘留在半導體膜上的情形，但由於

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

五、發明說明(16)

本發明係在植入導電性雜質後才去除半導體膜的表層，所以在去除半導體膜的表層的同時，可以去除光阻膜的殘留部分。因此，可確實防止該光阻膜殘留問題的發生。其結果，可防止因光阻膜的殘留而造成半導體裝置結構產生缺陷的情形發生。

另外，導電性雜質的植入製程以及上述光阻膜的去除製程等會導致半導體膜表層產生缺陷。但是，因為是在完成導電性雜質的植入工程後才去除半導體膜的表層，因此可從半導體膜將半導體膜的表層中該缺陷發生部分予以去除。其結果，可防止半導體膜因存在上述缺陷發生部分而導致薄膜場效電晶體產生電氣特性劣化。

本發明其他形態的半導體裝置的製造方法，係一種具備有包含通道區域的薄膜場效電晶體的半導體裝置的製造方法，其在基板上形成非晶質的半導體膜，並在非晶質的半導體膜上形成雜質吸收膜。在形成雜質吸收膜的狀態下，藉由對非晶質的半導體膜進行熱處理，使包含應成為通道區域之區域的結晶性半導體膜形成。然後再去除雜質吸收膜。

經此處理，因事先形成雜質吸收膜，因此無須將已濃縮或分凝雜質的半導體膜的一部份去除。亦即，可使非晶質半導體膜的形成膜厚比上述另一形態的半導體裝置製造方法所形成的膜厚還薄。在熱處理利用雷射時，雷射的輸出必須按接收熱處理的非晶質半導體膜的膜厚大小而予以加大，但是，若將非晶質的半導體膜的膜厚縮小，則可使

(請先閱讀背面之注意事項再填寫本頁各欄)

訂

線

五、發明說明(17)

用輸出較小的雷射來進行熱處理。其結果，可降低半導體裝置的製造成本。

在上述另一形態的半導體裝置製造方法中，進行去除雜質吸收膜的製程前，最好能夠藉由蝕刻方式將結晶性半導體膜以及雜質吸收膜去除一部份，以使包含應成為通道區域之區域的半導體膜部分形成。

考慮試想在用以形成半導體膜部分的蝕刻方式中，利用光阻膜來作為遮罩的情形，完成蝕刻後而去除該光阻膜時，會有光阻膜殘留在半導體膜上的情形。但是，因為是在形成半導體膜部分後才去除該雜質吸收膜，所以可同時去除殘留在雜質吸收膜的光阻膜。其結果，可防止因光阻膜殘留而造成薄膜場效電晶體構造不良的問題發生。

此外，因為是在形成半導體膜部分的製程後才將雜質吸收膜去除，所以當半導體膜部分所殘留區域以外的區域中存在有著異物時，可在去除該雜質吸收膜的製程中同時將這些異物去除。其結果，可防止因該種異物存在而導致半導體裝置不良的問題發生。

在上述另一形態中的半導體裝置製造方法中，其形成半導體膜部分的製程，最好能夠包括有：藉由蝕刻方式去除部分結晶性半導體膜以及雜質吸收膜以形成其他半導體膜部分的製程，而且在進行去除雜質吸收膜的製程前，最好包括將導電性雜質植入其他半導體膜部分的製程。

在此，考慮在植入導電性雜質的製程中形成作為遮罩的光阻膜的情形。在該種情形下，在植入導電性雜質製程

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

五、發明說明(18)

後而去除光阻膜時，會發生光阻膜殘留在半導體膜上的情形。並且因光阻膜的殘留而造成半導體裝置構造產生缺陷的情形。但是，因為是在完成植入導電性雜質的製程後才去除雜質吸收膜，所以將該雜質吸收膜去除的同時，也可將光阻膜的殘留部分去除。其結果，可確實地防止因光阻膜的殘留而造成半導體裝置構造產生缺陷的問題發生。

另外，在該去除光阻膜製程中進行灰化(ashing)處理等時，會因灰化處理而產生半導體膜部分受損的情形。但是，該雜質吸收膜的作用在作為保護膜使用，可防止因該種灰化處理而使半導體膜部分產生損傷。因此，能夠確實地防止半導體膜部分因該灰化處理而產生缺陷的問題發生。

另外，本發明其他形態的液晶顯示裝置的製造方法係利用上述另一形態或其他形態中的半導體裝置製造方法。

如此一來，可輕易得到具備有高可靠性的薄膜場效電晶體的半導體裝置的液晶顯示裝置。

另外，將具有上述高可靠性的薄膜場效電晶體適用在液晶顯示裝置的驅動電路或顯示像素中時，可提高液晶顯示裝置的可靠性，同時也可謀求液晶顯示裝置顯示特性的均一性。此外，因為利用具有高可靠性的薄膜場效電晶體，因此可提高液晶顯示裝置的良率。

[圖面之簡單說明]

第1圖顯示本發明之液晶顯示裝置的第1實施形態的剖視模式圖。

第2至17圖為用以說明第1圖所示液晶顯示裝置的製

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

五、發明說明(19)

造方法的第 1 至 17 的製程剖視模式圖。

第 18 圖顯示第 3 圖所示雷射回火處理後之多晶矽膜狀態的部分剖視模式圖。

第 19 圖顯示第 4 圖所示製程中多晶矽膜的部分剖視放大模式圖。

第 20 至 23 圖為用以說明本發明之液晶顯示裝置製造方法的第 2 實施形態的第 1 至 4 製程的剖視模式圖。

第 24 圖為用以說明本發明之液晶顯示裝置製造方法的第 3 實施形態的剖視模式圖。

第 25 圖為用以說明本發明之液晶顯示裝置製造方法的第 4 實施形態的剖視模式圖。

第 26 圖為用以說明本發明之液晶顯示裝置的製造方法的第 5 實施形態的模式圖。

第 27 圖為用以說明本發明之液晶顯示裝置的製造方法的第 6 實施形態的模式圖。

第 28 圖為用以說明本發明之液晶顯示裝置的製造方法的第 7 實施形態的模式圖。

第 29 圖為用以說明本發明之液晶顯示裝置的製造方法的第 7 實施形態的第 1 變形例之模式圖。

第 30 圖為用以說明本發明之液晶顯示裝置的製造方法的第 7 實施形態的第 2 變形例模式圖。

第 31 至 32 圖為用以說明本發明之液晶顯示裝置的製造方法的第 8 實施形態的第 1 至 2 製程的模式圖。

第 33 圖為用以說明本發明之液晶顯示裝置之製造方

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

五、發明說明(20)

法的第 8 實施形態的變形例的第 1 工程模式圖。

第 34 圖為用以說明本發明之液晶顯示裝置之製造方法的第 8 實施形態的變形例的第 2 工程模式圖。

第 35 至 36 圖為用以說明本發明之液晶顯示裝置的製造方法的第 9 實施形態的第 1 至 2 製程的剖視模式圖。

第 37 圖為用以說明本發明之液晶顯示裝置的製造方法的第 10 實施形態的剖視模式圖。

第 38 圖為用以顯示傳統液晶顯示裝置的剖視模式圖。

第 39 至 42 圖為用以說明第 38 圖所示液晶顯示裝置製造方法的第 1 至 4 製程的剖視模式圖。

第 43 圖為用以說明以往之問題點的模式圖。

第 44 圖為用以說明以往之問題點的模式圖。

第 45 圖為用以說明以往之問題點的模式圖。

[元件符號說明]

1、101 玻璃基板	2、102 底膜
3a 至 3f、103a 至 103f	n ⁺ 型雜質區域
4a 至 4f、104a 至 104f	n ⁻ 型雜質區域
5a、5b、105a、106b	p 型雜質區域
6a 至 6d、106a 至 106d	通道區域
7、107 絕緣膜	8a 至 8d、108a 至 108d 閘極電極
8e、9、108e、109 容量電極	10、110 層間絕緣膜
11a 至 11g、111a 至 111g	接觸孔
12a 至 12f、112a 至 112f	金屬配線

(請先閱讀背面之注意事項再填寫本頁各欄)

訂

線

五、發明說明(21)

- | | |
|--------------------------|------------------|
| 13、113 平坦化膜 | 14、114 接觸孔 |
| 15、115 像素電極 | 16 液晶 |
| 17 相對電極 | 18 上玻璃基板 |
| 19、119 n型薄膜場效電晶體 | 20、120 p型薄膜場效電晶體 |
| 21、121 容量 | 22 像素用薄膜場效電晶體 |
| 23 濾色器 | 24a至24d配向膜 |
| 25a至25d上表面 | 26、126非晶質矽膜 |
| 27、127 雷射 | |
| 28、29a至29d、128、129a至129d | 多晶矽膜 |
| 30、130 光阻膜 | 31、131 磷離子 |
| 32、33 光阻膜 | 34 硼離子 |
| 35 電漿 | 36 雜質濃縮層 |
| 37 突起形狀部分 | 38 雜質濃度低下層 |
| 39 上表面 | 40 凸部 |
| 41 雜質吸收膜 | 42 加熱器 |
| 43 架台 | 44 冷卻水管 |
| 45 冷卻水 | 46a、46b 電極 |
| 47 電源 | 48 基板 |
| 49a、49b 磁場產生構件 | 50 中心軸 |
| 51至54箭頭 | 160a至160d污染區域 |
| 161 上表面區域 | |

[發明之實施形態]

以下，根據圖面說明本發明實施形態。與下圖雷同或重疊部分會標示相同之號碼而不再重覆其說明。

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

五、發明說明(22)

(第 1 實施形態)

參考第 1 圖，說明本發明之液晶顯示裝置的第 1 實施形態。

參考第 1 圖，在液晶顯示裝置中，驅動電路區域的玻璃基板 1 上形成有底膜 2。在該底膜 2 上形成 n 型薄膜場效電晶體 19 及 p 型薄膜場效電晶體 20。薄膜場效電晶體 19 具備有：高濃度雜質區域之 n^+ 型雜質區域 3a、3b；低濃度雜質區域之 n^- 型雜質區域 4a、4b；通道區域 6a；作為閘門絕緣膜之絕緣膜 7；及閘極電極 8a。由 n^+ 型雜質區域 3a、3b 及 n^- 型雜質區域 4a、4b 形成具備有 LDD 構造之源極與汲極區域。該 n^+ 型雜質區域 3a、3b 與 n^- 型雜質區域 4a、4b 及通道 6a 係以與底膜 2 相同之半導體膜而形成。在位於通道 6a 上的區域，利用絕緣膜 7 形成有閘極電極 8a。

p 型薄膜場效電晶體 20 具備有：作為源極與汲極區域的 p 型雜質物質區域 5a、5b；通道區域 6b；作為閘極絕緣膜之用的絕緣膜 7；及閘極電極 8b。在底膜 2 上，以相同之半導體膜形成有 p 型雜質區域 5a、5b 及通道區域 6b。在位於通道區域 6b 上之區域，利用絕緣膜 7 形成閘門電極 8b。而閘門電極 8a、8b 上形成有層間絕緣膜 10。在位於 n^+ 型雜質區域 3a、3b 及 p 型雜質區域 5a、5b 的區域中，藉由蝕刻去除間層絕緣膜 10 及絕緣膜 7 間的一部份以形成接觸孔 11a 至 11d。且金屬配線 12a 至 12d 從接觸孔 11a 至 11d 之內部延伸至層間絕緣膜 10 之上部表面而配置。在

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

五、發明說明(23)

金屬配線 12a 至 12d 上，形成有鈍化膜(未圖示)。而鈍化膜上則形成有平坦化膜 13。

在顯示像素區域中，形成有容量 21 及像素用薄膜場效電晶體 22。容量 21 具備有：容量電極 9、8e 及作為誘電膜之絕緣膜 7。底膜 2 上形成有容量電極 9。在位於容量電極 9 上的區域，藉由絕緣膜 7 形成容量電極 8e。而在鄰接容量電極 9 的部分，形成有 n^+ 型雜質區域 3c。

此外，像素用薄膜場效電晶體 22 係包含第 1 及第 2 薄膜場效之電晶體。第 1 薄膜場效電晶體具備有：高濃度雜質區域之 n^+ 型雜質區域 3d、3e；低濃度雜質區域之 n^- 型雜質區域 4c、4d；通道區域 6c；作為閘門絕緣膜之絕緣膜 7；及閘極電極 8c。第 2 薄膜場效電晶體具備有：高濃度雜質區域之 n^+ 型雜質區域 3e、3f；低濃度雜質區域之 n^- 型雜質區域 4e、4f；通道區域 6d；作為閘門絕緣膜之絕緣膜 7；及閘極電極 8d。

在玻璃基板 1 上形成底膜 2。該底膜 2 上則形成有以相同半導體膜而形成之 n^+ 型雜質區域 3d 至 3f 與 n^- 型雜質區域 4c 至 4f 及通道區域 6c、6d。在通道區域 6c、6d 上分別形成作為閘極絕緣膜之用的絕緣膜 7。於通道區域 6c、6d 上的區域中，在絕緣膜 7 上形成有閘極電極 8c、8d。

容量 21 與像素用場效電晶體 22 上形成有層間絕緣膜 10。於 n^+ 型雜質區域 3c、3d、3f 上，藉由去除間層絕緣膜 10 及絕緣膜 7 間的一部份以形成接觸孔 11e 至 11g。且金屬配線 12e 至 12f 從接觸孔 11e 至 11g 內部延伸到層間絕

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

五、發明說明(24)

緣膜 10 的上部表面而配置。在金屬配線 12e 至 12f 上，形成有鈍化膜(未圖示)。而鈍化膜之上，形成有平坦膜 13。在位於金屬配線 12e 上的區域中，藉由去除部分的平坦膜 13 及鈍化膜間的一部份以形成接觸孔 14。由 ITO 等透明性導電體膜所構成的像素電極 15 從接觸孔 14 內部延伸到平坦膜 13 的上部表面而配置。像素電極 15 上形成有配向膜 24a。

配置上玻璃基板 18，使之與形成有上述 n 型薄膜場效電晶體 19、p 型薄膜場效電晶體 20，容量 21 及像素用薄膜場效電晶體 22 的玻璃基板 1 相對。在與上玻璃基板 18 之玻璃基板 1 之相對面上形成濾色器 23。在與濾色器 23 的玻璃基板 1 的相對面上形成相對電極 17。在與該相對電極 17 的玻璃基板 1 的相對面上形成配向膜 24b。最後，在玻璃基板 1 及上玻璃基板 18 間植入且密封液晶 16。

在第 1 圖所示液晶顯示裝置中，如後述之製造方法所示，通道區域 6a 至 6d 之表層(上部表層)只有預定膜厚被去除。如此，即使該通道區域 6a 至 6d 的上表面 25a 至 25d 因退火製程而形成比通道區域 6a 至 6d 厚膜還厚的突起形狀部，也可同時將該突起形狀部份(突起部)與上述之表層去除。亦即，在通道區域 6a 至 6d 上表面不會殘留上述突起形狀部份。因此，可防止因上述突起部而導致絕緣膜 7 膜厚局部變薄的情況發生。其結果，可確實地防止作為薄膜場效電晶體的閘極絕緣膜的絕緣膜 7 發生絕緣破壞的情形。

(請先閱讀背面之注意事項再填寫本頁各欄)

訂

線

五、發明說明(25)

參照第 2 至 17 圖，說明液晶顯示裝置之製造方法。

首先，如第 2 圖所示，於玻璃基板 1 上形成底膜 2。該底膜 2 係使用氧化矽膜。於該底膜 2 上形成作為非晶質半導體膜的膜厚 T1 的非晶質矽膜。

其次，如第 3 圖所示，利用雷射 27 照射非晶質矽膜 26 以進行雷射退火製程。其結果，將非晶質矽膜 26 變成作為結晶性半導體膜之多晶矽膜 28。雷射 27 之照射必須在以下條件下進行，例如使用 XeCl 之準分子雷射，其照射區域之範圍為 $150\text{mm} \times 400\mu\text{m}$ ，重覆率 95%，其大氣及溫度係室溫。

經過雷射退火處理後，多晶矽膜 28 變成如第 18 圖所示狀態。第 18 圖為第 3 圖所示經雷射退火處理後的多晶矽膜 28 狀態的部分剖視模式圖。

參考第 18 圖，雷射 27(參考第 3 圖)由多晶矽膜 28 上部表面進行照射，且玻璃基板 1 及底膜 2 則對多晶矽膜 28 發揮放熱構件的機能。因此，非晶質矽膜 26 經雷射照射呈熔融狀態後，變為多晶矽膜 28 之凝固反應，由多晶矽膜 28 及底膜 2 所接觸之界面區域(多晶矽膜之下方)逐漸凝固至多晶矽膜 28 之上表面側。亦即，作為多晶矽膜之表層之上部表層，最後會產生結晶。此外，硼或砷等雜質則在進行最後結晶化區域的結晶粒界中被濃縮或分凝。在多晶矽膜 28 中，硼或砷等雜質並非濃縮於結晶化之多晶矽膜部分，而是逐漸濃縮於熔融狀態部分。如上所述，在完成多晶矽膜 28 的凝固(結晶化)後，如第 18 圖所示，多晶矽膜

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

五、發明說明(26)

28 之接近底膜 2 的區域會形成雜質濃度低下之雜質濃度低下層 38，而接近多晶矽膜 28 之表層區域則形成濃縮或分凝有雜質之雜質濃縮層 32。

如第 18 圖所示，在雷射退火法的凝固過程中，有在多晶矽膜 28 表面形成突起形狀部分 37 之情況。此時，突起於多晶矽膜 28 平坦表面之突起形狀部份 37 的高度，較多晶矽膜 28 的平坦部分的多晶矽膜膜厚為厚。

完成第 3 圖所示雷射退火製程後，利用乾式蝕刻去除一部份的多晶矽膜 28 的表層。其結果，使多晶矽膜 28 的膜厚變為 T2。此時，如第 19 圖所示，利用乾式蝕刻將多晶矽膜 28 表層之雜質濃縮層去除。如此，所殘留的多晶矽膜 28 的大部分係由雜質濃度低下層 38 所構成。亦即，在多晶矽膜 28 中，可減低雜質的濃度。此外，第 19 圖係第 4 圖所示製程中多晶矽膜之部分剖視模式圖。

可利用以下條件作為用以去除部分多晶矽膜 28 表層的乾式蝕刻製程的條件。亦即，在乾式蝕刻中使用作為反應氣體的四氟化碳(CF₄)及氧(O₂)，將四氟化碳的流量定為 0.15 加侖/分(150sccm)、氧的流量定為 0.02 加侖/分(20sccm)。此外，將 RF 功率定為 1500W，蝕刻時間定為 10 秒。

多晶矽膜 28 在進行乾式蝕刻前，其表面的粗度(初期粗度)以 Ra 表示約 8nm 左右，藉由上述乾式蝕刻製程將部份的多晶矽膜 28 表層去除，可使經乾式蝕刻後的多晶矽膜 28 的表面粗度降低為 Ra 4 至 6nm 間。此外，多晶係膜 28

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

五、發明說明(27)

的表面粗度可利用原子間力顯微鏡(AFM: atomic force microscope)來進行測量。另外，藉由延長蝕刻時間，可降低多晶矽膜 28 表面的粗度。例如：將蝕刻的時間由 15 秒延長至 20 秒，即可將多晶係膜 28 的表面粗度變為 Ra 2 至 4nm 左右。

利用上述之方式，將多晶係膜 28 的表面粗度設定在 4 至 6nm 左右，可大幅降低以多晶矽膜 28 作為通道區域之薄膜場效電晶體之電氣特性的不穩定性。

此外，使用電漿進行乾式蝕刻時，藉由將突起形狀部分 37 集中於電場，對該突起形狀部分 37 進行選擇性蝕刻。因此，如第 19 圖所示，藉由蝕刻可將大部分的突起形狀部分 37 去除。此外，在多晶矽膜 28 上部表面 39 上，其突起形狀部分 37 所在位置上殘留有凸部 40。凸部 40 自多晶矽膜 28 大致平坦的上表面 39 凸出的高度，則變為較多晶矽膜 28 的平坦部分的多晶矽膜 28 的膜厚為小。

如上所述，雷射退火後，利用乾式蝕刻去除多晶矽膜 28 之表層，可將多晶矽膜 28 中濃縮或分凝之雜質濃縮層 36 去除，使上述多晶矽膜 28 殘存之雜質濃度降低。藉此，可將以多晶矽膜 28 形成的通道區域 6a 至 6d(參考第 1 圖)的雜質濃度維持在最低限度。因此，可有效地防止所形成之薄膜場效電晶體的臨界值電壓因存在於通道區域 6a 至 6d 中的雜質而產生變動之不良效果的情形發生。

此外，利用乾式蝕刻，可將應作為通道區域 6a 至 6d 的多晶矽膜 28 的上表面的突起形狀部分 37 去除。如此，

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

五、發明說明(28)

可防止因突起形狀部分 37 的存在導致形成於多晶矽膜 28 上且作為閘極絕緣膜之絕緣膜 37 的膜厚局部變薄，並進而避免因絕緣膜 7 膜厚局部變薄而導致薄膜場效電晶體的閘極絕緣膜中絕緣破壞之發生。如此，可獲得具高可靠性的薄膜場效電晶體。此外，若將具高可靠性的薄膜場效電晶體作為液晶顯示裝置的驅動電路或顯示像素區域的元件而加以使用，即可獲得具有高可靠性及良好顯示特性的液晶顯示裝置。

在完成第 4 圖所示製程後，在多晶矽膜 28 上形成光阻膜(未圖示)。將該光阻膜做為遮罩未使用，如第 5 圖所示，藉由去除部份之多晶矽膜 28，形成多晶矽膜 29a 至 29d。之後再去除光阻膜。依照上述方法即可獲得如第 5 圖所示構造。

之後，如第 6 圖所示，於應形成容量 21 的區域外形成光阻膜 30。將該光阻膜 30 做為遮罩，藉由將磷離子 31 植入多晶矽膜 29c(請參考第 5 圖)中，形成容量電極 9。之後再將光阻膜 30 去除。

如第 7 圖所示，於容量電極 9 及多晶矽膜 29a、29b、29d 上形成絕緣膜 7。

在絕緣膜 7 上形成由鉻膜構成的導電體膜(未圖示)，並於該導電體膜上形成光阻膜。藉由對光阻膜進行曝光顯像處理，形成閘極圖案。將該閘極圖案所形成之光阻膜作為遮罩，以濕式蝕刻去除部份的導電體膜以形成閘極電極 8a 至 8d 及容量電極 8e(參考第 8 圖)。之後再去除光阻膜。

(請先閱讀背面之注意事項再填寫本頁各欄)

訂

線

五、發明說明(29)

藉由上述方式可獲得第 8 圖所示構造。

如第 9 圖所示，在閘極電極 8a 至 8d 上形成光阻膜 32。將該光阻膜 32 作為遮罩，並將磷離子 31 植入預定之區域，以形成 n^+ 型雜質區域 3a 至 3f。之後，再將光阻膜 32 去除。

如第 10 圖所示，將閘極電極 8a 至 8d 作為遮罩，並將磷離子 31 植入預定之區域，以形成 n^- 型雜質區域 4a 至 4f。

如第 11 圖所示，於應形成 p 型薄膜場效電晶體 20 的區域外形成光阻膜 33。藉由將閘極電極 8b 作為遮罩並將硼離子 34 植入預定的區域，以形成 p 型雜質區域 5a、5b。之後，再將光阻膜 33 去除。

如第 12 圖所示，於閘極電極 8a 至 8d 及容量電極 8e 上形成層間絕緣膜 10。

於層間絕緣膜上形成光阻膜(未圖示)。藉由對該光阻膜進行顯像處理，形成光阻圖案。藉由將形成有光阻圖案之光阻膜作為遮罩並進行異向性蝕刻，以去除部份層間絕緣膜 10 及絕緣膜 7。藉由上述方法，形成接觸孔 11a 至 11g(參照第 13 圖)。之後將光阻膜去除。其結果，可獲得如第 13 圖所示構造。

之後，形成從接觸孔 11a 至 11g 的內部延伸到層間絕緣膜 10 的上部表面處之金屬膜(未圖示)。於該金屬膜上形成光阻膜。利用對該光阻膜進行曝光顯像處理，形成光阻圖案。然後藉由將形成有光阻圖案之光阻膜作為遮罩並進行濕式蝕刻，而去除一部份的金屬膜。如此，形成金屬配線 12a 至 12f(請參照第 14 圖)。之後再將光阻膜去除。其

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

五、發明說明(30)

結果，可獲得如第 14 圖所示構造。

如第 15 圖所示，進行使用有電漿 35 之電漿處理。接著，於金屬配線 12a 至 12f 上形成鈍化膜(未圖示)。於鈍化膜上形成平坦化膜 13(請參考第 16 圖)。於平坦化膜 13 上形成光阻膜。藉由對光阻膜進行曝光顯像處理，以形成光阻圖案。將該光阻圖案作為遮罩，在進行異向性蝕刻後，藉由去除一部份之平坦化膜 13 及鈍化膜以形成接觸孔 14(請參考第 16 圖)。之後再將光阻膜去除。如此，即可獲得如第 16 圖所示構造。

形成從接觸孔 14 的內部延伸到平坦化膜 13 的上部表面上之 ITO 等的透明性導電體膜。於該透明性導電體膜上形成光阻膜。利用對該光阻膜進行曝光顯像處理，以形成光阻圖案。將形成有光阻圖案之光阻膜作為遮罩，利用蝕刻將一部份之透明性導電體膜去除，以形成像素電極 15(參照第 17 圖)。之後再將光阻膜去除。如此，即可獲得如第 17 圖所示構造。

在像素電極 15 形成配向膜 24a(請參照第 1 圖)。然後，並準備形成有濾色器 23(請參照第 1 圖)、對向電極 17(請參照第 1 圖)、配向膜 24b(請參照第 1 圖)的上玻璃基板(請參照第 1 圖)。將該玻璃基板 18 配置並固定在與玻璃基板 1 相對的位置上。藉由在配向膜 24a、24b 之間植入液晶 16(請參照第 1 圖)並予以密封，以獲得第 1 圖所示液晶顯示裝置。

(第 2 實施形態)

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

五、發明說明(31)

以下參照第 20 至 23 圖，說明本發明之液晶顯示裝置製造方法之第 2 實施形態。

首先，與本發明第 1 實施形態一樣，在玻璃基板 1 上形成底膜 2。然後在底膜 2 上形成膜厚 T3 的非晶質矽膜 26(請參照第 20 圖)。藉此，獲得如第 20 圖所構造。

如第 21 圖所示，形成由氧化矽膜構成的雜質吸收膜。

藉由進行加熱退火處理，執行非晶質矽膜 26 的結晶化，以形成第 22 圖所示多晶矽膜 28。

在進行加熱退火時，多晶矽膜 28 中的雜質會從與雜質吸收膜 41 的分界區域擴散到雜質吸收膜 41 內部。待加熱退火後，藉由乾燥蝕刻將該雜質吸收膜 41 去除。其結果可獲得第 23 圖所示構造。此外，將該雜質吸收膜 41 去除時，也可以運用濕式蝕刻。

完成第 23 圖所示製程後，藉由執行與第 5 至 17 圖所示製程相同之製程，可容易獲得具備與第 1 圖所示液晶顯示裝置相同構造的液晶顯示裝置。

藉此，可在退火製程中，將比矽更容易與構成雜質吸收膜 41 的材料產生反應的雜質放入該雜質吸收膜 41 中。如此，可自多晶矽膜將上述雜質去除。其結果可獲得與本發明第 1 實施形態之液晶顯示裝置製造方法相同之效果。

在本發明第 1 實施形態之液晶顯示裝置製造方法中，為了將多晶矽膜 28 當作雜質濃縮層而去除，必須事先形成相當於該去除之表面層膜厚的非晶質矽膜 26。由於同樣必需對該多餘膜厚進行雷射退火處理，故必須將雷射退火輸

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

五、發明說明(32)

出增加至相當程度。而在本發明第 2 實施形態之液晶顯示裝置製造方法中，因形成有雜質吸收膜 41，因此，只需在開始時形成大致需要的非晶質矽膜 26 即可。亦即無須形成多餘的非晶質矽膜 26。藉此，可使退火處理所使用之能源低於本發明第 1 實施形態之退火處理所使用的能源。其結果，可降低液晶顯示裝置之製造成本。

(第 3 實施形態)

以下參照第 24 圖，說明本發明之液晶顯示裝置製造方法之第 3 實施形態。

第 24 圖係用以對應本發明第 1 實施形態中第 3 圖所示液晶顯示裝置的製造工程。亦即，參照第 24 圖，在進行雷射退火製程時，形成有非晶質矽膜 26 的基板 48 係配置在架台 43 之上。該架台 43 設置有冷卻水管 44。而在該冷卻水管 44 內部流通有冷卻水 45。此外，形成有非晶質矽膜的基板 48 上設有加熱器 42。其結果，在接受雷射退火製程的非晶質矽膜 26 中，其接近玻璃基板 1 的區域溫度比接近上表層之區域溫度還低。在該溫度搭配的狀態下，藉由以雷射光 27 照射非晶質矽膜 26(請參照第 3 圖)，在多晶矽膜 28(請參照第 4 圖)中，由接近玻璃基板 1 的區域開始逐次結晶化。其結果，由於多晶矽膜 28 上表層最後會結晶化，而使多晶矽膜 28 上表層的雜質濃縮或分凝。如上所述，主要是雜質(污染物質)在最後結晶化的多晶矽膜 28 的表面層或結晶粒界中濃縮或分凝所致。

之後，與本發明第 1 實施形態相同，藉由乾燥退火處

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

五、發明說明(33)

理將含有多晶矽膜 28 的雜質濃縮層 36(參照第 18 圖)的上表層去除，便可確實地將由該雜質所濃縮或分凝的雜質濃縮層 36(參照第 18 圖)去除。其結果，可增加本發明第 1 實施形態所獲得之效果，進而更確實減低雜質濃度。

完成如第 24 圖所示製程後，可藉由進行與第 14 至 17 圖所示製程相同之製程，輕易取得與第 1 圖所示液晶顯示裝置相同的液晶顯示裝置。

(第 4 實施形態)

以下參照第 25 圖，說明本發明之液晶顯示裝置製造方法之第 4 實施形態。

第 25 圖係用以對應於本發明第 1 實施形態中第 3 圖所示製程。亦即，顯示雷射退火之製程。在本發明第 4 實施形態中，對非晶質矽膜 26 進行雷射退火處理時，分別於基板 48 的上下方設置電極 46a、46b。藉由在電極 46a、46b 上連接電源 47，在電極 46b 中施加正(+)電載，在電極 46a 上施加負(-)電載。並在該狀態下，對非晶質矽膜 26 照射雷射光(請參照第 3 圖)以執行雷射退火處理。

利用雷射 27 熔融非晶質矽膜 26 時，在已熔融之矽膜中，雜質離子藉由箭頭 51 所示方向的電場承受壓力。例如，具有正(+)電載的雜質離子，利用由該電場所承受的壓力，由已熔融之矽膜往電極 46a 的方向移動。另一方面，具有負(-)電載的雜質離子則作電極 46b 的方向移動。如此，可確實地將具有正(+)電載的雜質離子濃縮或分凝於多晶矽膜 28 的上表層。

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

五、發明說明(34)

完成第 25 圖所示製程後，實施第 4 至 17 圖所示製程，即可容易地獲得與第 1 圖所示液晶顯示裝置相同的液晶顯示裝置。

在此，若使用第 25 圖所示製造方法，可增加由本發明第 1 實施形態所示液晶顯示裝置之製造方法所獲得之效果，而且，因為可將具有正(+)電載的雜質離子濃縮或分凝於多晶矽膜 28 的上表層，故藉由將該上表層去除，可確實地將特定導電型雜質離子(在上述實施例中為具有正(+)電載的雜質離子)從多晶矽膜 28 中去除。

此外，若藉由將施加於電極 46a、46b 上的電載符號變更，使施加於基板 48 的電場方向改變，即可將具有與上述正(+)電載相反的負(-)電載的雜質離子儲存到多晶矽膜 28 的上表層。亦即，藉由將施加於電極 46a、46b 上的電載符號變更，使施加於基板 48 的電場方向改變時，可將任一電載的雜質離子濃縮或分凝於多晶矽膜 28 的上表層。
(第 5 實施形態)

以下參照第 26 圖，說明本發明之液晶顯示裝置製造方法之第 5 實施形態。

第 26 圖與第 25 圖相同，係用以對應於第 3 圖所示雷射退火製程。在進行雷射回火製程時，將基板 48 移動。在一面移動基板 48 一面進行雷射退火製程時，將與基板 48 表面相平行方向且如第 26 圖所示箭頭 52 方向的磁場施加於基板 48。亦即，對應於基板的進行方向，朝著與基板 48 大致相平行方向，同時為基板進行方向的垂直方向施加磁

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

五、發明說明(35)

場。而為產生上述磁場，乃將磁場產生構件 49a、49b 配置在與基板 48 側面相對的位置。可運用電磁石作為該磁場產生構件 49a、49b 來使用。

如此，當基板 48 如第 26 圖所示進行移動時，對具有正(+)電載的雜質離子增加朝基板表面(與紙面垂直方向，由基板 1 往非晶質矽膜 26 的方向)移動的力量。因此，在進行雷射退火時，較易將具有正(+)電載的雜質離子濃縮或分凝於多晶矽膜 28 的上表層，而獲得與本發明第 4 實施形態相同之效果。

此外，因磁場產生構件 49a、49b 係配置在與基板 48 側面相對的位置上，因此在進行雷射退火時，無須在基板 48 上方配置上述磁場產生構件 49a、49b。藉此，該磁場產生構件 49a、49b 可防止照射雷射時所產生之障礙。

完成第 26 圖所示製程後，藉由實施第 4 至 17 圖所示製程，可以很容易地獲得與第 1 圖所示液晶顯示裝置相同的液晶顯示裝置。

(第 6 實施形態)

以下參照第 27 圖，說明本發明之液晶顯示裝置製造方法之第 6 實施形態。

第 27 圖與第 26 圖等相同，係用以顯示第 3 圖所示雷射退火製程。在第 27 圖所示雷射退火製程中，基板 48 係以中心軸 50 為中心進行如箭頭 54 所示旋轉運動。之後，對基板 48 施加箭頭 53 所示方向之離心力。在施加離心力的狀態下，執行雷射退火。藉此，在經雷射照射而熔融之

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

經濟部智慧財產局員工消費合作社印製

五、發明說明(36)

矽晶中，其雜質元素中較矽晶比重為輕的元素，藉由離心力朝中心軸 50 方向(在非晶質矽膜 26 中，是由鄰接於底膜 2 的區域，往接近上表層區域的方向)移動。其結果，可使較該矽晶比重為輕的雜質濃縮或分凝於結晶化的多晶矽膜 28 的上表層(接近中心軸 50 的區域)。然後與本發明第 1 實施形態相同，藉由乾燥蝕刻將多晶矽膜 28 的上表層去除。其後，再藉由實施第 4 至 17 圖所示製程，即可很容易地獲得與第 1 圖所示液晶顯示裝置相同的液晶顯示裝置。

如上所述，若使用第 27 圖所示液晶顯示裝置的製造方法，不僅可獲得與本發明第 1 實施形態之液晶顯示裝置製造方法相同的效果，同時可確實地去除較矽晶比重為小的雜質。

此外，在第 27 圖所示雷射退火製程中，若將基板 48 反向配置(由玻璃基板 1 觀察時，非晶質矽膜 26 係與中心軸 50 呈反向配置)，同時可在接近多晶矽膜 28 的表層區域中，將比重較矽晶為重的雜質濃縮或分凝。

在此雖使用雷射退火法，但亦可藉由使用加熱爐將非晶質矽膜 26 加熱的方法，進行多晶矽化。

(第 7 實施形態)

以下參照第 28 圖說明本發明之液晶顯示裝置製造方法之第 7 實施形態。

第 28 圖係用以對應第 3 圖所示退火製程。參照第 28 圖，利用雷射等對非晶質矽膜 26 進行退火時，在施加箭頭 51 方向的電場的同時，藉由加熱器 42 及具備冷卻水管 44

五、發明說明(37)

的架台 43，在非晶質矽膜 26 上形成有與本發明第 3 實施形態一樣之溫度搭配。藉此，可達到第 3 實施形態及第 4 實施形態所得之效果，同時由於併用了兩種使該種雜質濃縮或分凝於多晶矽膜 28 表層的方法，故可僅以一次退火製程確實地將多晶矽膜中的雜質濃縮或分凝於上表層。然後，藉由乾燥蝕刻將已使雜質濃縮或分凝的多晶矽膜 28 的上表層去除。接著，藉由實施與第 4 至 17 圖所示製程相同之製程，即可輕易地獲得與第 1 圖所示液晶顯示裝置相同的液晶顯示裝置。

第 29 圖與第 28 圖相同，係用以對應於第 3 圖所示退火製程。在第 29 圖所示退火製程中，基板 48 係朝箭頭 54 方向進行旋轉，在對非晶質矽膜 26 施加離心力的同時，如第 29 圖所示，藉由配置磁場產生構件 49a、49b，對非晶質矽膜 26 施加箭頭 52 所示方向之磁場。藉此，可獲得與本發明第 5 及第 6 實施形態所示液晶顯示裝置製造方法所獲得效果相同的效果。此外，也可僅以一次退火製程將雜質濃縮或分凝於多晶矽膜的表層，亦即可獲得與第 28 圖所示液晶顯示裝置製造方法所獲得效果相同之效果。

第 30 圖與第 31 圖相同，係用以對應於第 3 圖所示退火製程。在第 30 圖所示退火製程中，基板 48 係朝箭頭 54 方向進行旋轉，在對非晶質矽膜 26 施加箭頭 53 所示離心力的同時，分別將電極 46a、46b 配置在由中心軸 50 與基板 48 看去與中心軸 50 呈反向位置之區域，藉此，將箭頭 51 所示方向之電場施加於非晶質矽膜 26。在該狀態下執行

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

五、發明說明(38)

雷射退火時，可以僅藉由一次退火製程同時獲得與本發明第 4 及第 6 實施形態所獲得效果相同的效果。

完成第 28 至 30 圖所示任一製程後，可將已使雜質濃縮或分凝的多晶矽膜表層去除，並藉由執行與第 4 至 17 圖所示製程相同的製程，輕易獲得具備與第 1 圖所示液晶顯示裝置構造相同的液晶顯示裝置。

(第 8 實施形態)

以下參照第 31 及 32 圖，說明本發明之液晶顯示裝置製造方法之第 8 實施形態。

第 31 與 32 圖，係對應第 3 圖所示退火製程。在完成第 2 圖所示製造工程後，如第 31 圖所示，藉著實施與第 25 圖相同的退火工程，將已熔融之矽晶膜中具有正(+)電載之雜質離子，例如將鈉濃縮或分凝於多晶矽膜 28 上表層。之後，藉由乾燥蝕刻，將已使雜質離子濃縮或分凝的多晶矽膜 28 上表層去除。

如第 32 圖所示，藉由將供給於電極 46a、46b 的電載變為與第 31 圖所示製程相反符號的電載，將箭頭 51 所示方向(與第 31 圖所示電場方向相反的方向)的電場施加於多晶矽膜 28 上。如此，可將經雷射照射而熔融之矽晶膜中具有負(-)電載的雜質離子，例如硫磺離子濃縮或分凝於多晶矽膜 28 上表層(接近電極 46a 的區域)。之後，再將多晶矽膜 28 上表層予以去除。

藉此，不僅可獲得與本發明第 4 實施形態所示效果相同之效果，同時亦能將多晶矽膜 28 中帶有正(+)電載之雜

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

五、發明說明(39)

質離子與帶有負(一)電載之雜質離子等兩雜質離子確實地去除。

在完成第 31 及 32 圖所示製程後，可藉由進行與第 4 至 17 圖所示製程相同的製程，獲得具備與第 1 圖所示液晶顯示裝置構造相同的液晶顯示裝置。

以下參照第 33 及 34 圖，說明本發明之液晶顯示裝置製造方法之第 8 實施形態的變形例。

首先如第 33 圖所示，與第 27 圖所示第 6 實施形態一樣，將基板 48 朝箭頭 54 所示方向旋轉，藉此將箭頭 53 所示的離心力施加於非晶質矽膜 26 並進行雷射退火。此時，與第 6 實施形態一樣，在接近已熔融之矽晶膜中表層的區域(接近中心軸 50 的區域，形成多晶矽膜 28 的上表層的區域)上，讓比重較矽晶為小的雜質，例如硼之類的雜質濃縮或分凝。然後，藉由乾燥蝕刻將結晶化多晶矽膜 28 表層去除。其結果與本發明第 6 實施形態一樣，可自多晶矽膜 28 將比重上較矽晶為小的雜質去除。

其次，如第 34 圖所示，與第 33 圖所示製程不同，將基板 48 配置在，由玻璃基板 1 看去，多晶矽膜 28 係與中心軸 50 呈反向的位置上。並藉由將基板 48 朝箭頭 54 所示方向旋轉，對多晶矽膜 28 施加箭頭 53 所示方向的離心力。在該狀態下，再對多晶矽膜 28 進行作為再熱處理的雷射退火。其結果，已熔融之矽晶中，藉由離心力，使比重較矽晶為大的雜質元素，例如砷等(As)，濃縮或分凝於靠近多晶矽膜 28 的表層的領域。然後，藉由乾燥蝕刻將多晶

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

五、發明說明(40)

矽膜 28 表層去除。其結果，可將比重較矽晶為大的雜質自多晶矽膜 28 中去除。

藉此，可確實地將與矽晶比重不同的雜質元素自多晶矽膜 28 中去除。

之後，可藉由實施與第 4 至 17 圖所示製程相同的製程，獲得具備與第 1 圖所示液晶顯示裝置構造相同的液晶顯示裝置。

此外，在此雖已顯示將一面施加電場一面進行雷射退火的製程以及一面變換離心力一面進行雷射退火的製程重複兩次之情形，但是如第 26 所示，將一面施加磁場一面進行雷射退火的製程重複進行兩次，一樣可獲得相同效果。

此外，在第一次的退火製程與第二次的退火製程上，也可使用本發明第 1 至第 6 實施形態所示退火製程中任一項或其組合，而第一次的退火製程與第二次的退火製程的退火方法亦可不同。

(第 9 實施形態)

以下參照第 35 及 36 圖，說明本發明之液晶顯示裝置製造方法之第 9 實施形態。

首先，在進行與第 2 圖所示製程相同的製程後，與第 3 圖所示相同，藉由進行雷射退火，將多非晶質矽膜 26 變為多晶矽膜 28，接著，在不去除多晶矽膜 28 上表層的情況下，在多晶矽膜 28 上形成光阻膜(未圖示)。藉由在該光阻膜上進行曝光顯像處理形成光阻圖案。將已形成圖案的光阻膜作為遮罩，利用蝕刻將部分的多晶矽膜去除，以形

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

五、發明說明(41)

成作為半導體膜一部份的多晶矽膜 29a 至 29d(請參照第 35 圖)。之後再去除光阻膜。如此便可獲得第 35 圖所示結構。此時，多晶矽膜 29a 至 29d 上表層，維持形成有由雜質濃縮或分凝的雜質濃縮層 36(請參照第 18 圖)。因此，多晶矽膜 29a 至 29d 的膜厚 T1 係與第 3 圖所示多晶矽膜 28 的膜厚 T1 大致一致。

之後，藉由乾燥蝕刻將多晶矽膜 29a 至 29d 的上表層去除。藉此，多晶矽膜 29a 至 29d 的膜厚變為 T2，而該雜質濃縮層 36 則藉由乾燥蝕刻被去除。其結果可確實地降低多晶矽膜 29a 至 29d 的雜質濃度以獲得本發明第 1 實施形態的效果。此外，在第 35 圖所示製程中，當多晶矽膜 29a 至 29d 上殘留有光阻膜等時，可藉將多晶矽膜 29a 至 29d 上表層去除的乾燥蝕刻同時將該殘留光阻膜去除。藉此可確實地防止多晶矽膜 29a 至 29d 上殘留光阻膜的情形發生。

而在形成有作為半導體膜一部份的多晶矽膜 29a 至 29d 的區域以外的區域(底膜 2 的露出部分)中，當第 35 圖所示製程中附著雜質時，可藉由將多晶矽膜 29a 至 29d 上表層去除的乾燥蝕刻，將附著於底膜 2 表面的雜質一併去除。藉此可確實地防止雜質導致液晶顯示裝置結構產生缺陷的情形發生。

之後，藉由實施與第 6 至 17 所示製程相同的製程，而獲得具有與第 1 圖所示液晶顯示裝置構造相同的液晶顯示裝置。

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

五、發明說明(42)

此外，在用以形成對應於第 3 圖的多晶矽膜 28 的製程上，可運用本發明第 2 至第 8 實施形態中任一製程。

(第 10 實施形態)

以下參照第 37 圖，說明本發明之液晶顯示裝置製造方法之第 10 實施形態。

首先，在完成第 2、3 及 35 圖所示製程後，與第 6 圖所示製程相同，在形成容量 21 之區域以外的區域上，形成如第 37 圖所示光阻膜 30。然後，將光阻膜 30 作為遮罩，並藉由將磷離子 31 植入多晶矽膜 29c(請參照第 35 圖)，形成容量電極 9。此時，多晶矽膜 29a、29b、29d 上表層，形成雜質濃縮或分凝於上的雜質濃縮層 36 的狀態。

然後光阻膜 30 去除。再藉由乾燥蝕刻，將多晶矽膜 29a、29b、29d 的上表層去除，其結果可確實地將雜質自多晶矽膜 29a、29b、29d 中去除，以獲得與本發明第 1 實施形態相同的效果。同時，在進行用以將光阻膜 30 去除的灰化處理工程時，多晶矽膜 29a、29b、29d 上表層若發生損壞，亦可藉由乾燥蝕刻，將損壞部位予以去除。其結果不僅可減低所形成之薄膜場效電晶體通道區域的雜質濃度，同時可確實地防止上述製程引起之缺陷殘留於通道區域上。

之後，藉由實施與第 7 至 17 所示製程相同的製程，而獲得具有與第 1 圖所示液晶顯示裝置構造相同的液晶顯示裝置。

此外，在用以形成對應於第 3 圖之多晶矽膜 28 的退

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

五、發明說明(43)

火製程上，亦可執行本發明第 2 至第 8 實施形態中任一項製程。

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

四、中文發明摘要 (發明之名稱: 具備薄膜場效電晶體之半導體裝置, 液晶顯示裝置, 以及這些裝置之製造方法)

本發明提供一種具有高信賴性之半導體裝置。其係一種具有通道區域 6a 至 6d 之薄膜場效電晶體 19、20、22 之半導體裝置, 並具備基板 1 與半導體膜。半導體膜形成於基板 1, 含有薄膜場效電晶體 19、20、22 之通道區域 6a 至 6d。半導體膜的上表層 25a 至 25d, 可藉由去除半導體膜表層, 而予以平坦化。

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

英文發明摘要 (發明之名稱: SEMICONDUCTOR DEVICE HAVING A THIN FILM FIELD-EFFECT TRANSISTOR, LIQUID CRYSTAL DISPLAY DEVICE, AND PRODUCTION METHOD THEREOF)

A highly reliable semiconductor device is provided. The semiconductor device is provided with a thin film field-effect transistor having a channel region and includes a substrate and a semiconductor film. The semiconductor film is formed on the substrate and includes the channel region of the thin film field-effect transistor. An upper surface of the semiconductor film is planarized by removing a surface layer of the semiconductor film.

訂

線

經濟部智慧財產局員工消費合作社印製

附件
1修正
補充
91.5.24

H3

第 90105088 號專利申請案

申請專利範圍修正本

(91 年 5 月 24 日)

1. 一種具備薄膜場效電晶體的半導體裝置，其中，薄膜場效電晶體含有通道區域，而該半導體裝置具備：

基板；

及形成於前述基板上，含前述薄膜場效電晶體之前述通道區域之半導體膜；

前述半導體膜具有藉由將前述半導體膜之表層去除而平坦化之上部表面。

2. 如申請專利範圍第 1 項所記載之半導體裝置，其中，前述半導體膜的上部表面含有凸部，而突出於前述半導體膜之大致平坦化上部表面的前述凸部的高度，較前述半導體膜之厚度為小。

3. 一種液晶顯示裝置，其中，包含具備有薄膜場效電晶體的半導體裝置，該裝置中的薄膜場效電晶體含有通道區域，而該半導體裝置具備：

基板；

及形成於前述基板上，含前述薄膜場效電晶體之前述通道區域之半導體膜；

前述半導體膜具有藉由將前述半導體膜之表層去除而平坦化之上部表面。

4. 一種具備薄膜場效電晶體之半導體裝置之製造方法，其中，薄膜場效電晶體含有通道區域，而該裝置之製造方法包括：

在基板上形成非晶質半導體膜之製程；

藉由對前述非晶質半導體膜進行熱處理，使含有應成為前述通道區域之區域的結晶性半導體膜形成之製程；及

用以將前述結晶性半導體膜表層去除之製程。

5. 如申請專利範圍第4項所記載之半導體裝置製造方法，其中，用以形成前述結晶性半導體膜的製程，含有高純度化製程，可將前述半導體膜中的雜質濃縮或分凝於前述結晶性半導體膜上表層。
6. 如申請專利範圍第5項所記載之半導體裝置製造方法，其中，前述高純度化製程包含：在對前述非晶質半導體膜進行熱處理時，在前述非晶質半導體膜中，讓鄰接於前述基板的區域溫度低於前述結晶性半導體膜上表層溫度的處理。
7. 如申請專利範圍第5項所記載之半導體裝置製造方法，其中，前述高純度化製程包含有：在對前述非晶質半導體膜進行熱處理時，對前述非晶質半導體膜施加電場的處理。
8. 如申請專利範圍第5項所記載之半導體裝置製造方法，其中，前述高純度化製程中包含有：在對前述非晶質半導體膜進行熱處理時，對前述非晶質半導體膜施加磁場的處理。
9. 如申請專利範圍第5項所述之半導體裝置製造方法，其中，前述高純度化製程中包含有：在對前述非晶質半導體膜進行熱處理時，對前述非晶質半導體膜施加離心力

的處理。

10. 如申請專利範圍第 5 項所記載之半導體裝置製造方法，其中，前述高純度化製程，必須在其製程中，由：在對前述非晶質半導體膜進行熱處理時，在前述非晶質半導體膜中，讓鄰接於前述基板的區域溫度低於前述結晶性半導體膜上表層溫度；在對前述非晶質半導體膜進行熱處理時，對前述非晶質半導體膜施加電場；及在對前述非晶質半導體膜進行熱處理時，對前述非晶質半導體膜施加磁場等三項中選擇至少兩項來實施。
11. 如申請專利範圍第 4 項所記載之半導體裝置製造方法，其中，包含以下製程：在進行將前述結晶性半導體膜上表層去除之工程前，利用蝕刻去除部分的前述結晶性半導體膜，以使含有應成為前述通道區域以及前述半導體膜表層之半導體膜部分形成。
12. 一種液晶顯示裝置之製造方法，係包含具備有薄膜場效電晶體之半導體裝置之液晶顯示裝置之製造方法，其中，薄膜場效電晶體含有通道區域，而該半導體裝置的製造方法包括：

在基板上形成非晶質半導體膜之製程；

藉由對前述非晶質半導體膜進行熱處理，使含有應成為前述通道區域之區域的結晶性半導體膜形成之製程；及

用以將前述結晶性半導體膜表層去除之製程。
13. 一種具備薄膜場效電晶體之半導體裝置之製造方法，其中，薄膜場效電晶體含有通道區域，而該裝置之製造方

法包括：

在基板上形成非晶質半導體膜之製程；

在前述非晶質半導體膜上形成雜質吸收膜之製程；

在形成前述雜質吸收膜的狀態下，藉由對前述非晶質半導體膜進行熱處理，使含有應成為前述通道區域之區域的結晶性半導體膜形成之製程；及

用以將前述雜質吸收膜去除之製程。

14.如申請專利範圍第13項所記載之半導體裝置製造方法，其中，包括以下製程：在進行將前述雜質吸收膜製程去除前，可先藉由蝕刻去除部分的前述結晶性半導體膜及前述雜質吸收膜，以使含有應成為前述通道區域之半導體膜部分形成。

15.一種液晶顯示裝置之製造方法，係包含具備有薄膜場效電晶體之半導體裝置之液晶顯示裝置之製造方法，其中，薄膜場效電晶體含有通道區域，而該半導體裝置的製造方法包括：

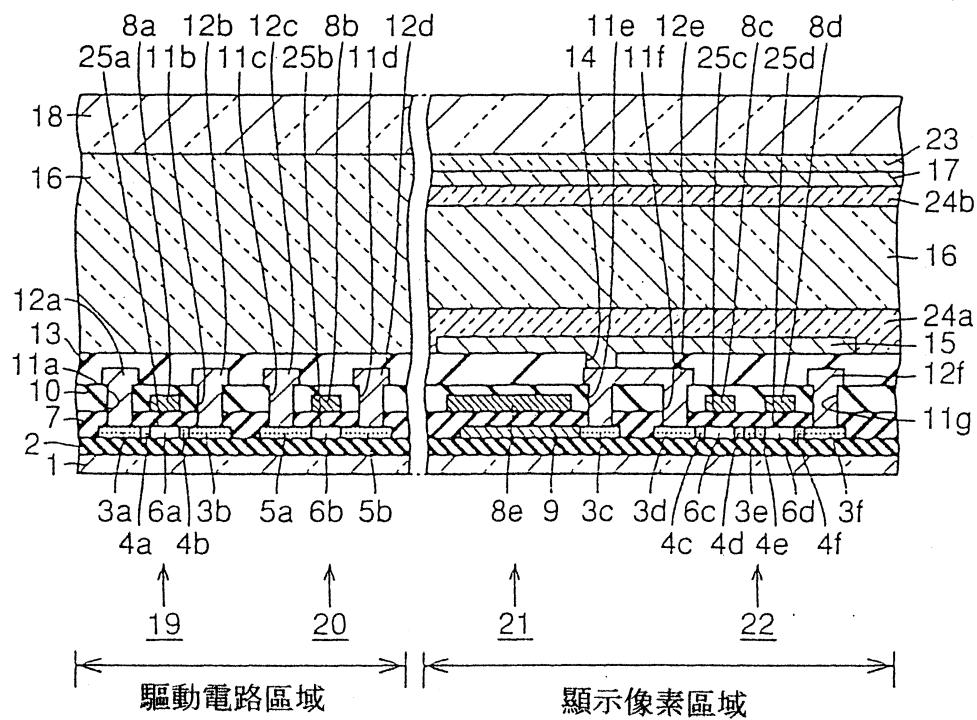
在基板上形成非晶質半導體膜之製程；

在前述非晶質半導體膜上形成雜質吸收膜之製程；

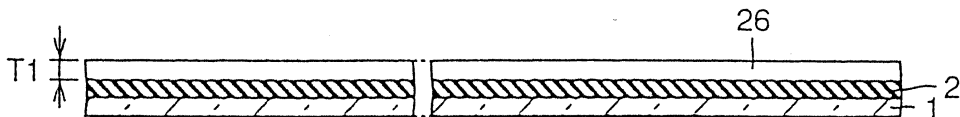
在形成前述雜質吸收膜的狀態下，藉由對前述非晶質半導體膜進行熱處理，使含有應成為前述通道區域之區域的結晶性半導體膜形成之製程；及

用以將前述雜質吸收膜去除之製程。

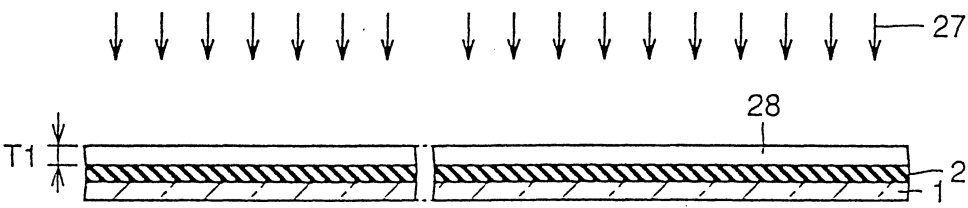
90年9月7日 修正 補充 頁



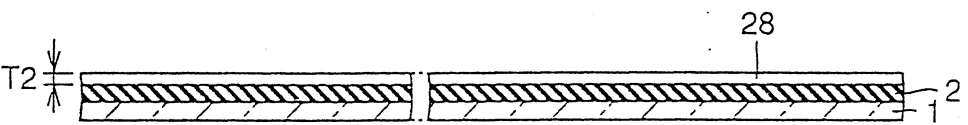
第 1 圖 (修正圖)



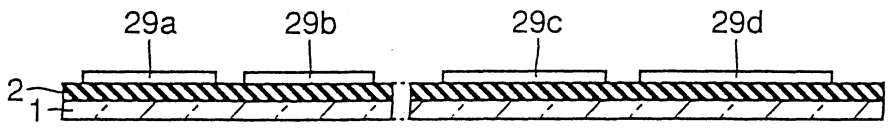
第 2 圖



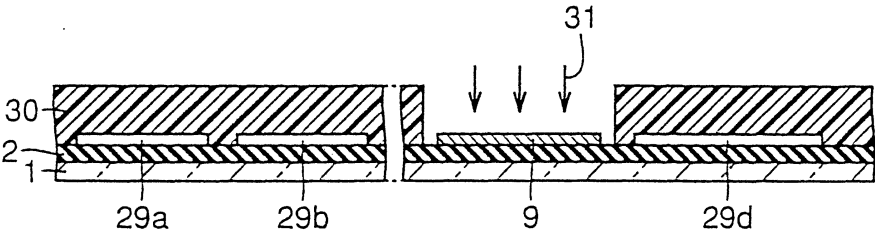
第 3 圖



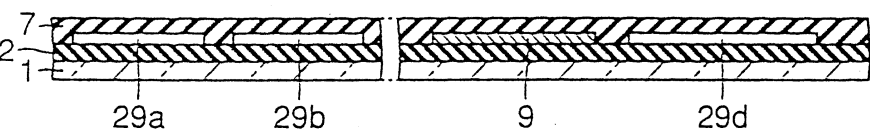
第 4 圖



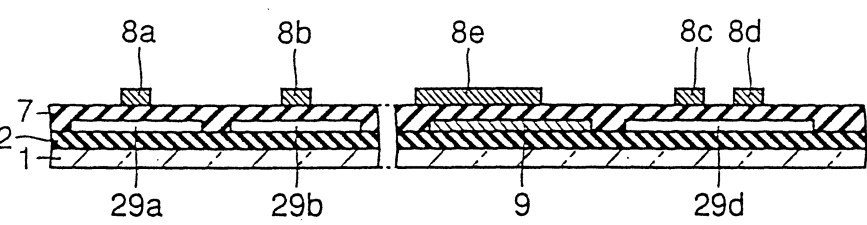
第 5 圖



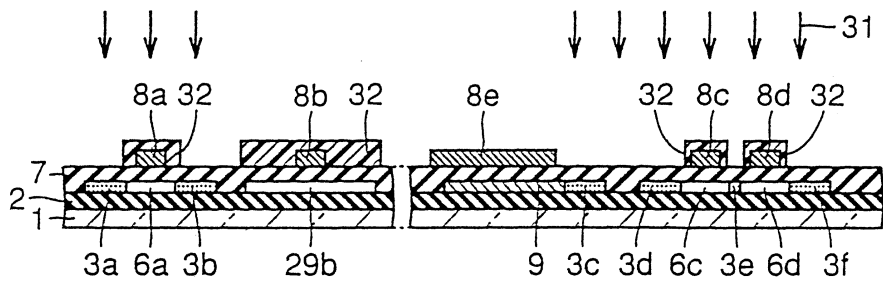
第 6 圖



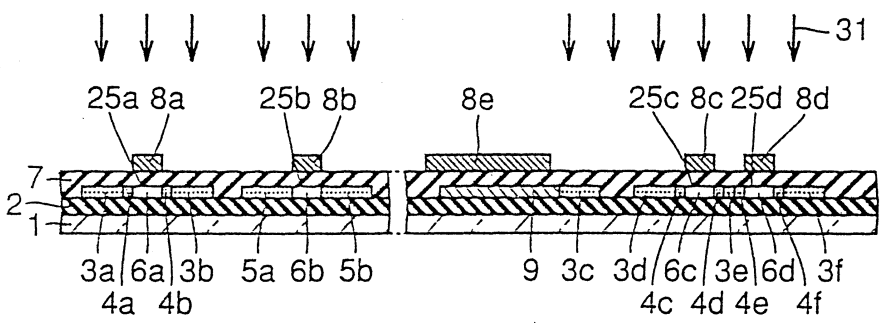
第 7 圖



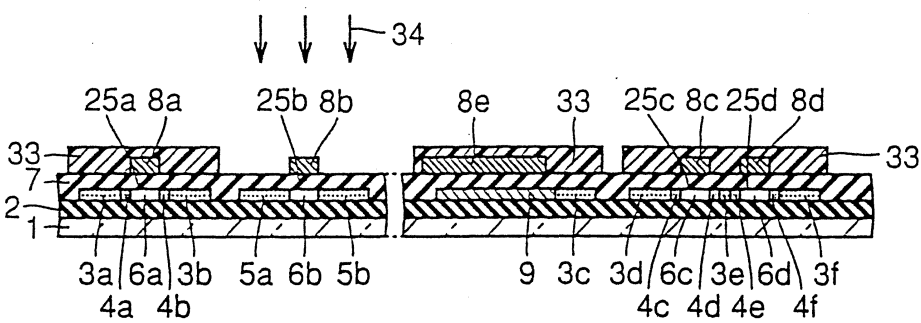
第 8 圖



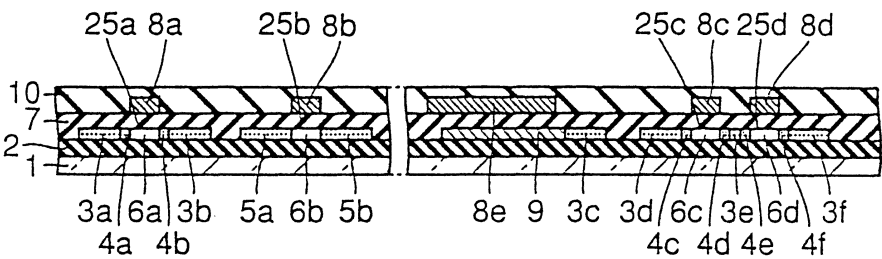
第 9 圖



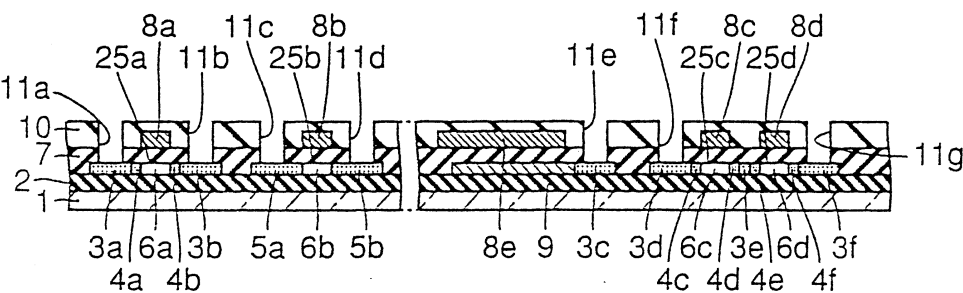
第 10 圖



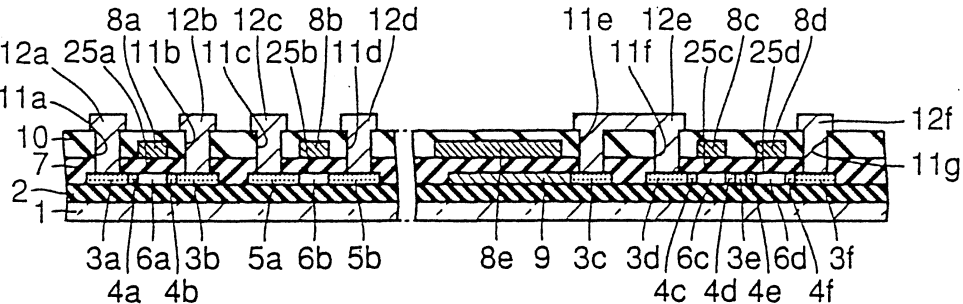
第 11 圖



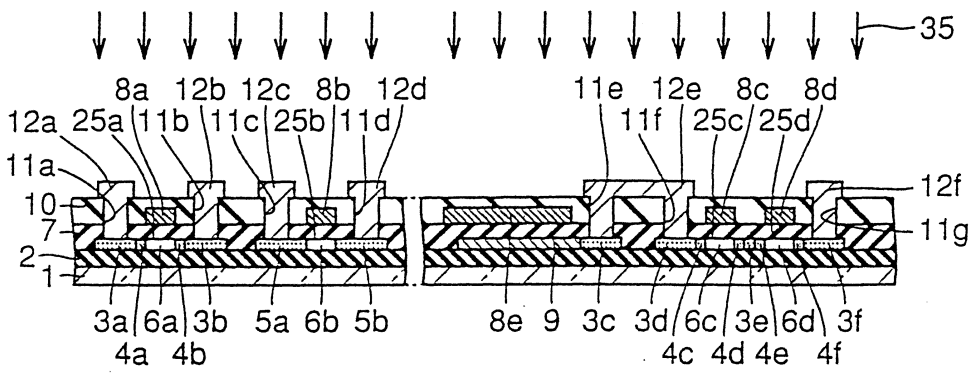
第12圖



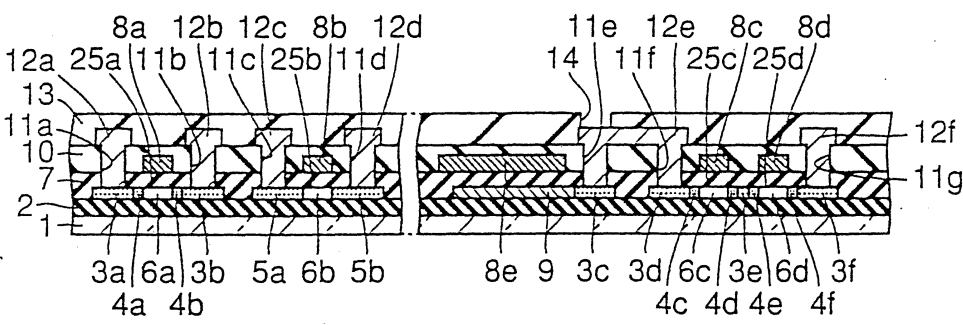
第13圖



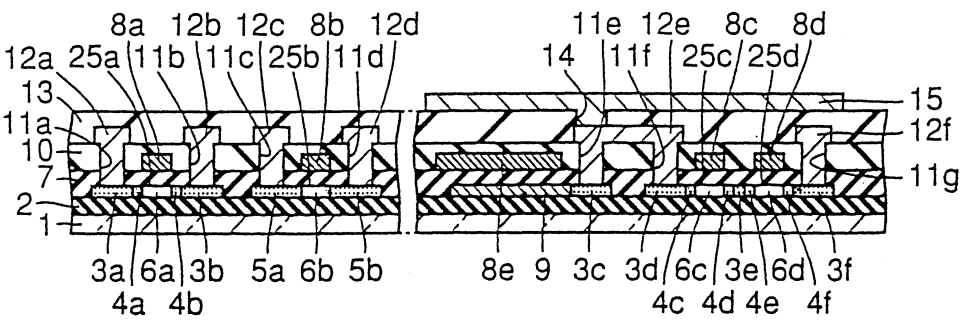
第14圖



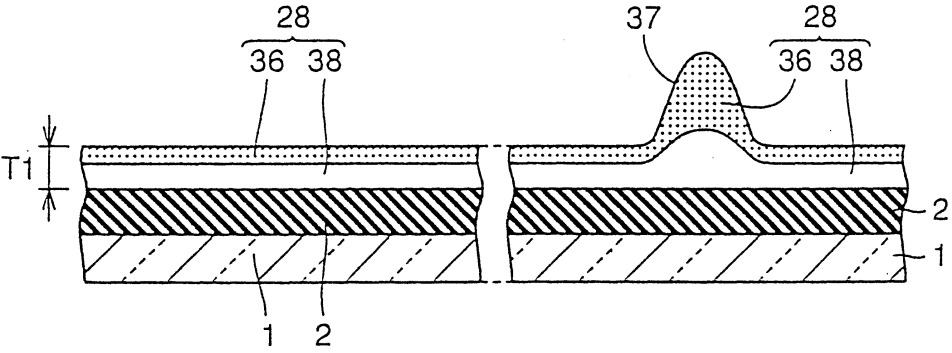
● 第15圖



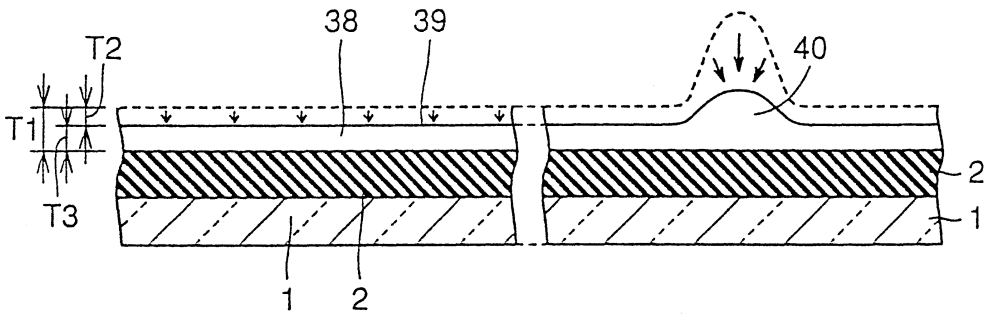
● 第16圖



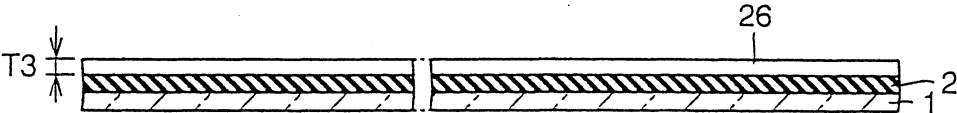
第17圖



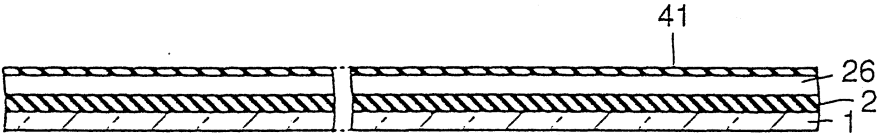
第18圖



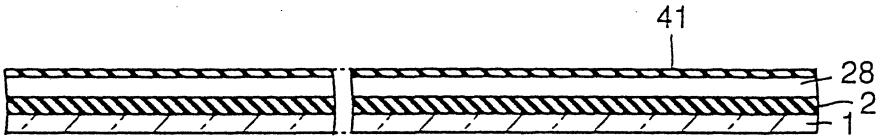
第19圖



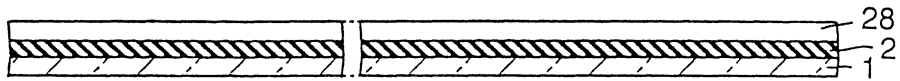
第20圖



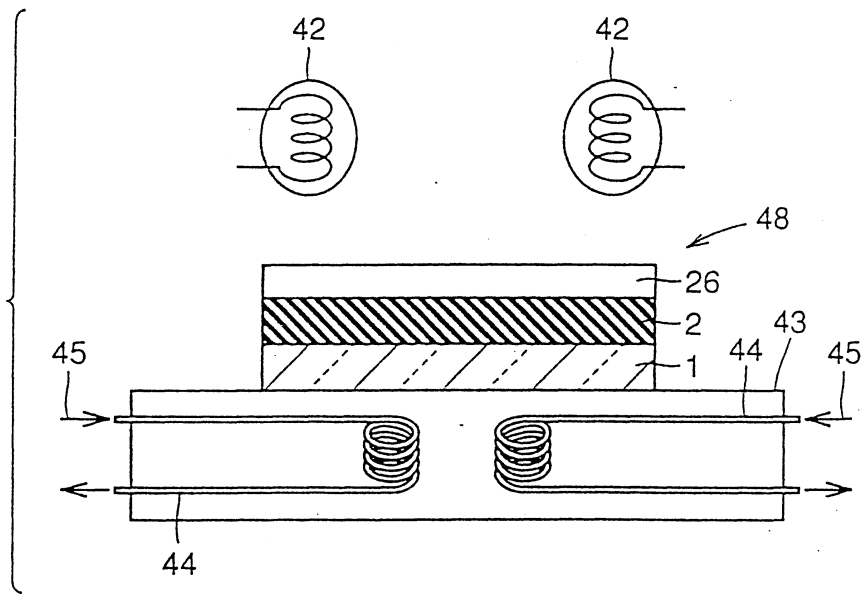
第21圖



第22圖

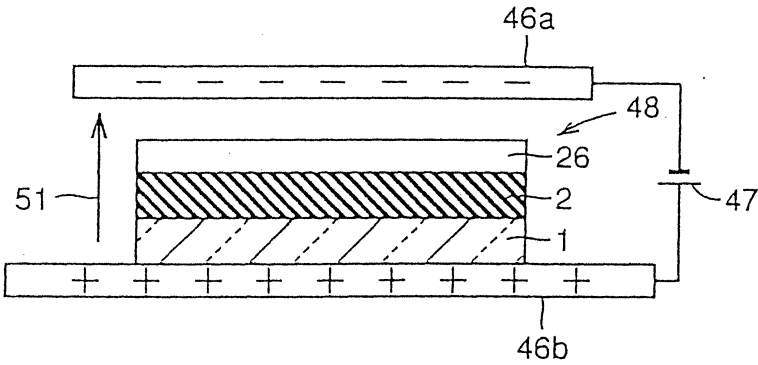


第23圖

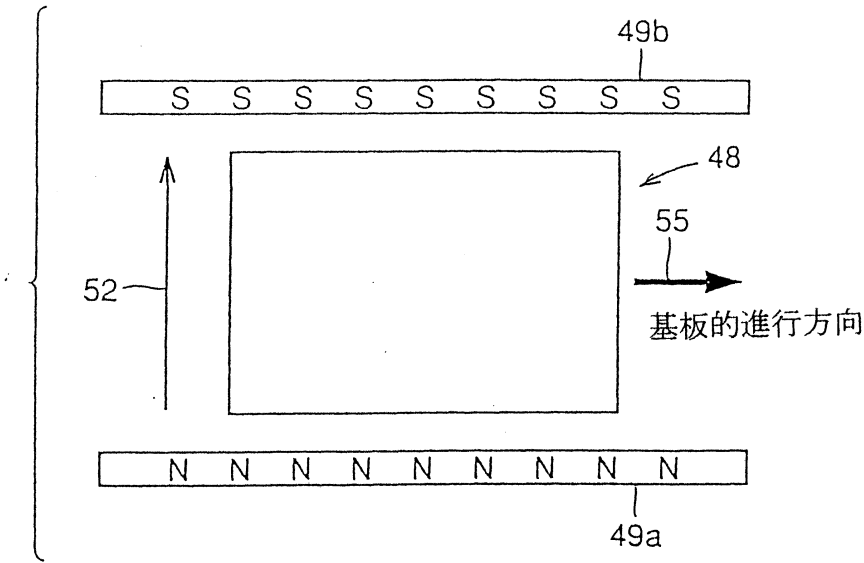


第24圖

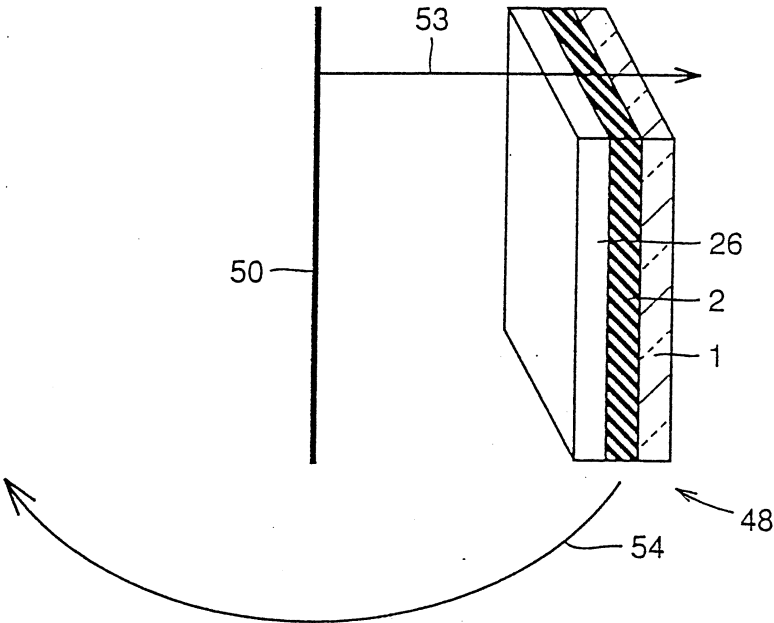
90年9月7日 修正補充頁



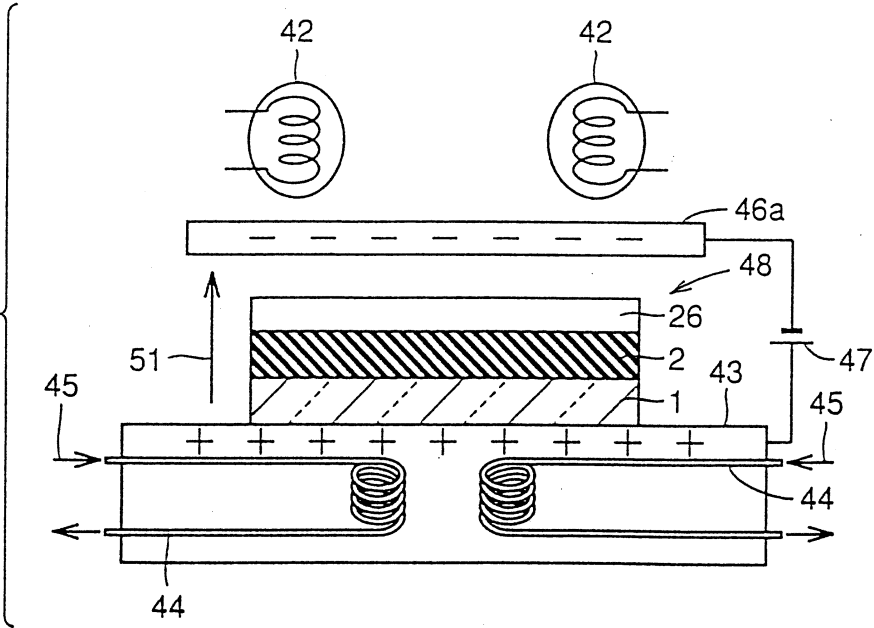
第25圖



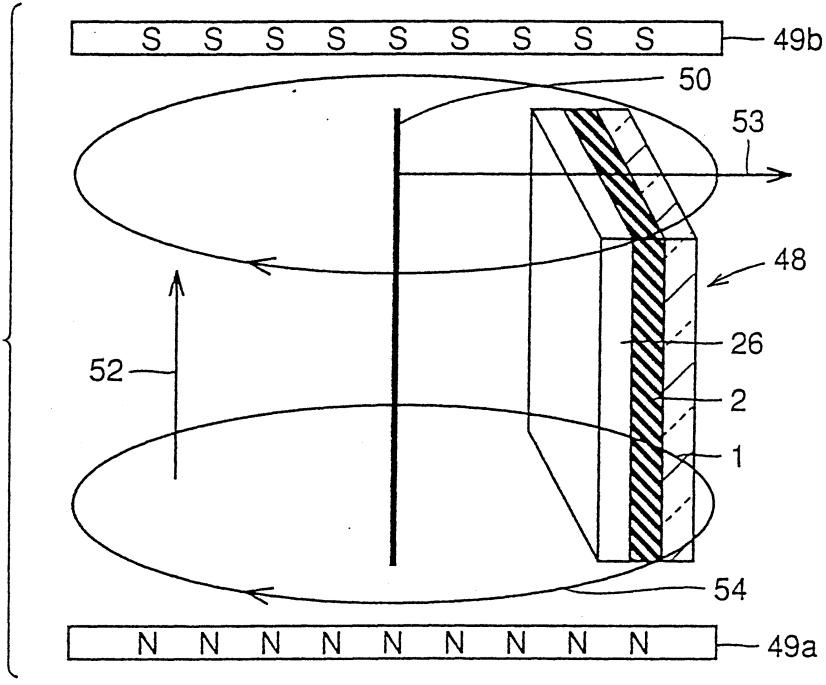
第26圖 (修正圖)



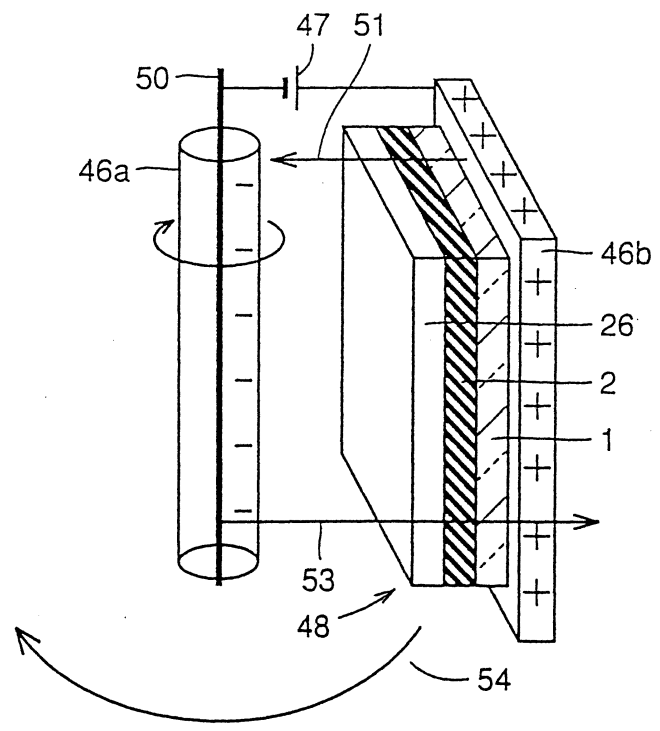
第27圖



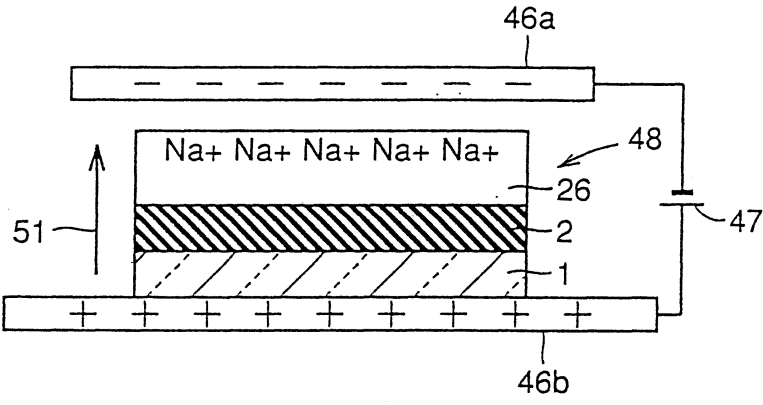
第28圖



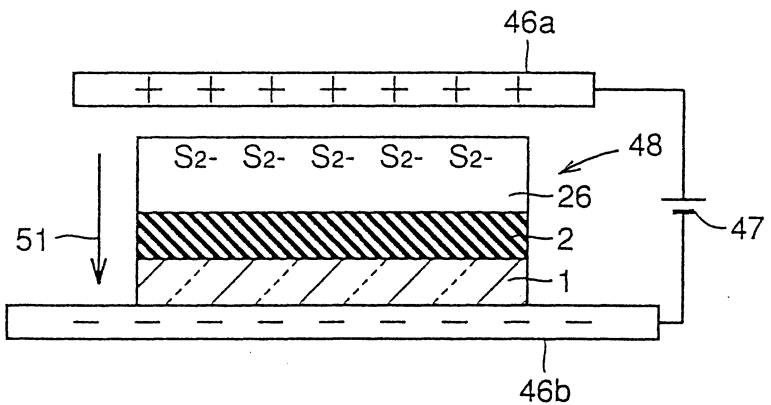
第29圖



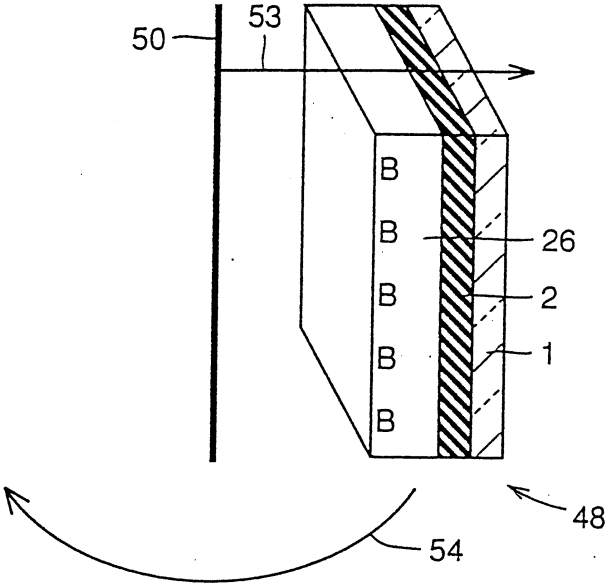
第30圖



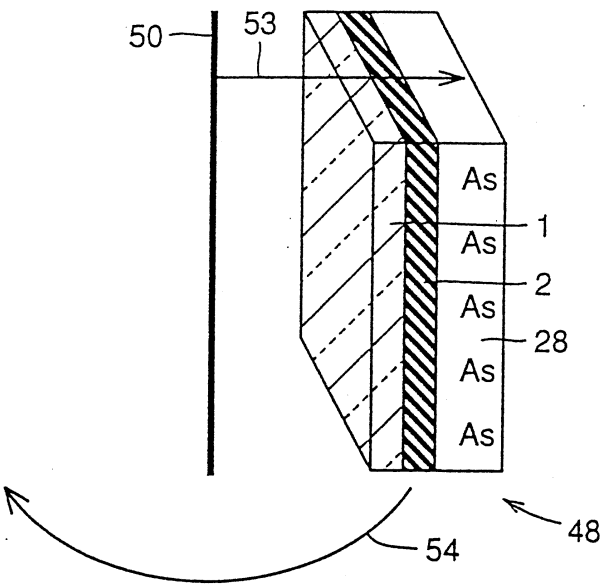
第31圖



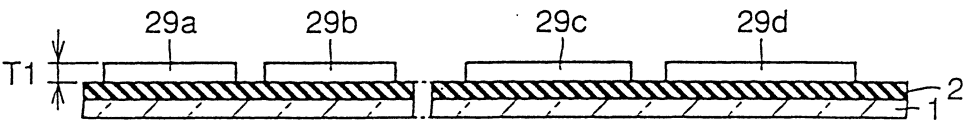
第32圖



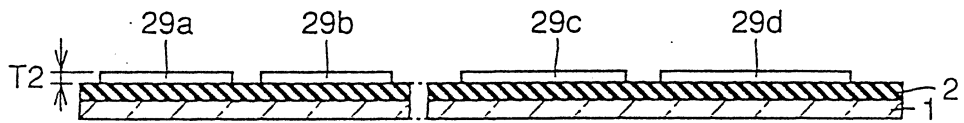
第33圖



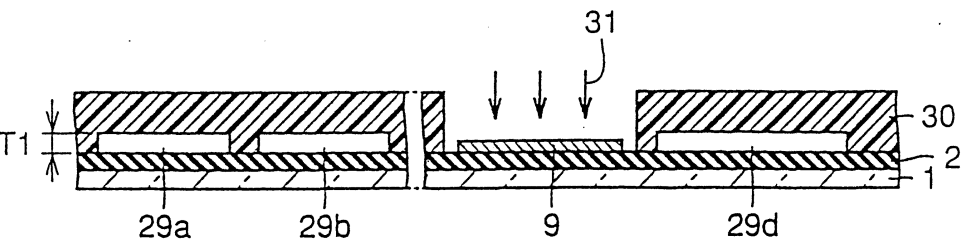
第34圖



第35圖

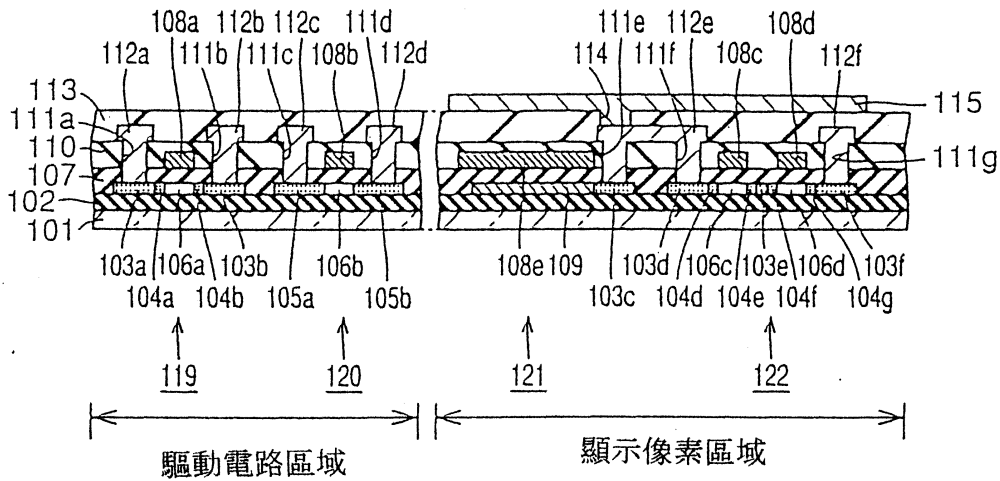


第36圖

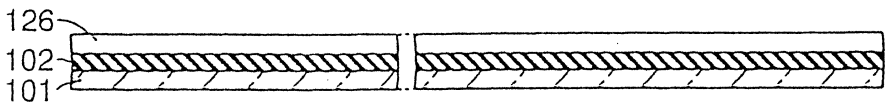


第37圖

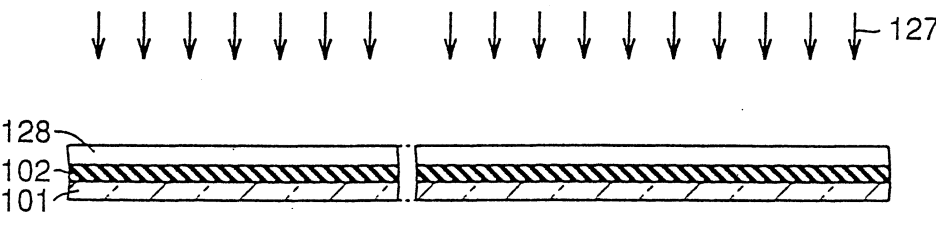
90年9月7日 修正 補充頁



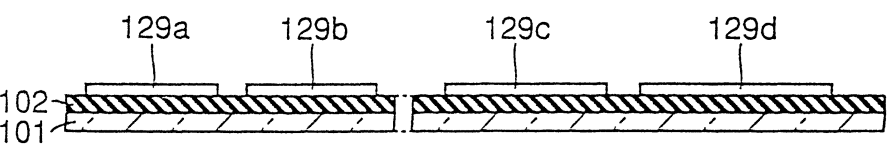
第38圖 (修正圖)



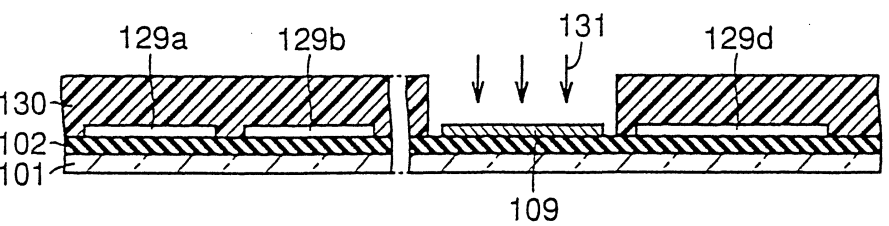
第39圖



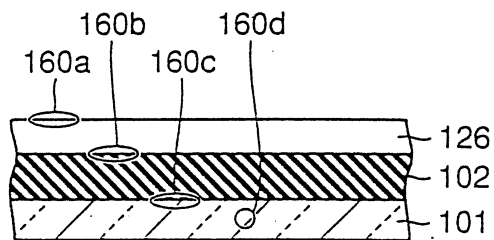
第40圖



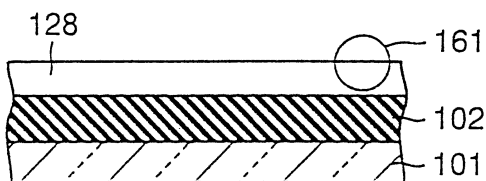
第41圖



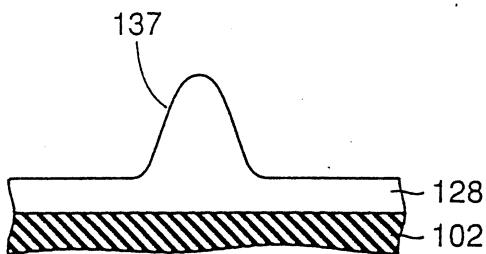
第42圖



第43圖



第44圖



第45圖