



(12)发明专利

(10)授权公告号 CN 103378082 B

(45)授权公告日 2016.08.03

(21)申请号 201310124655.5

(22)申请日 2013.04.11

(30)优先权数据

13/445,029 2012.04.12 US

13/600,469 2012.08.31 US

(73)专利权人 国际商业机器公司

地址 美国纽约

(72)发明人 蔡劲 吴燕庆 朱文娟

(74)专利代理机构 北京市中咨律师事务所

11247

代理人 于静 张亚非

(51)Int.Cl.

H01L 27/01(2006.01)

G01L 7/08(2006.01)

(56)对比文件

US 2006/0063354 A1,2006.03.23,

US 5332469 A,1994.07.26,

WO 2007/117198 A1,2007.10.18,

Anderson Smith.Strain Effects on Electrical Properties of Suspended Graphene.《Master Thesis in Integrated Devices and Circuits Royal Institute of Technology(KTH)》.2011,第15-17页,第32-34页,第41-43页.

审查员 金政

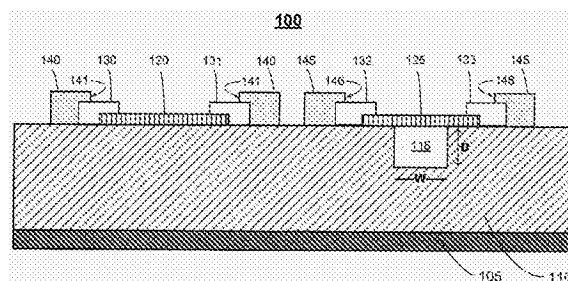
权利要求书2页 说明书6页 附图6页

(54)发明名称

石墨烯压力传感器

(57)摘要

本发明涉及石墨烯压力传感器。一种半导体纳米压力传感器器件具有石墨烯膜,所述石墨烯膜悬置在形成于半导体衬底中的开放腔之上。悬置的石墨烯膜用作活动机电膜以感测压力,其可被制造为非常薄,厚度为约1个原子层到约10个原子层,以改善半导体压力传感器器件的灵敏度和可靠度。



1. 一种半导体压力传感器器件,包括:
 - 绝缘层,其被设置在半导体衬底上,所述绝缘层包括凹腔;
 - 悬置的石墨烯膜,其被设置在所述绝缘层的表面上,完全覆盖所述凹腔;
 - 第一感测电极和第二感测电极,其被设置在所述悬置的石墨烯膜的相反侧上的所述绝缘层上且与所述悬置的石墨烯膜接触;
 - 密封环,其围绕所述第一和第二感测电极以及所述悬置的石墨烯膜的外侧壁而形成密封件;
 - 支撑的石墨烯膜,其被设置在与所述悬置的石墨烯膜邻近的区域中的所述绝缘层的表面上,其中所述支撑的石墨烯膜的一面上的整个表面区域与所述绝缘层接触;
 - 第三感测电极和第四感测电极,其被设置在所述支撑的石墨烯膜的相反侧上的所述绝缘层上且与所述支撑的石墨烯膜接触;以及
 - 第二密封环,其围绕所述第三和第四感测电极以及所述支撑的石墨烯膜的外侧壁而形成密封件。
2. 如权利要求1所述的半导体压力传感器器件,其中所述凹腔被空气填充。
3. 如权利要求1所述的半导体压力传感器器件,其中所述凹腔含有真空。
4. 如权利要求1所述的半导体压力传感器器件,其中所述绝缘层包含氮化硅、氧化硅、氧化镓、氧化锆、氧化铝、氮化铝、或氮化硼或其组合。
5. 如权利要求1所述的半导体压力传感器器件,其中所述第一和第二感测电极之间的所述凹腔的宽度在 $0.2\mu\text{m}$ 到 $5.0\mu\text{m}$ 的范围内。
6. 如权利要求1所述的半导体压力传感器器件,其中所述凹腔的深度在 20nm 到 300nm 的范围内。
7. 如权利要求1所述的半导体压力传感器器件,其中所述密封环包含气密密封件。
8. 如权利要求1所述的半导体压力传感器器件,其中所述悬置的石墨烯膜具有范围为一个原子层到十个原子层的厚度。
9. 如权利要求1所述的半导体压力传感器器件,其中所述密封环包含旋涂玻璃层或橡胶密封件。
10. 如权利要求1所述的半导体压力传感器器件,其中所述支撑的石墨烯膜具有范围为一个原子层到十个原子层的厚度。
11. 一种形成半导体压力传感器器件的方法,包括:
 - 在半导体衬底上形成绝缘层;
 - 在所述绝缘层中形成凹腔;
 - 在所述绝缘层的表面上形成完全覆盖所述凹腔的悬置的石墨烯膜;
 - 在所述悬置的石墨烯膜的相反侧上的所述绝缘层上形成与所述悬置的石墨烯膜接触的第一感测电极和第二感测电极;
 - 围绕所述第一和第二感测电极以及所述悬置的石墨烯膜的外侧壁形成密封环;
 - 在与所述悬置的石墨烯膜邻近的区域中的所述绝缘层的表面上形成支撑的石墨烯膜,其中所述支撑的石墨烯膜的一面上的整个表面区域与所述绝缘层接触;
 - 在所述支撑的石墨烯膜的相反侧上的所述绝缘层上形成与所述支撑的石墨烯膜接触的第三感测电极和第四感测电极;以及

围绕所述第三和第四感测电极以及所述支撑的石墨烯膜的外侧壁形成第二密封环。

12. 如权利要求11所述的方法,其中所述凹腔被空气填充。

13. 如权利要求11所述的方法,其中所述凹腔含有真空。

14. 如权利要求11所述的方法,其中所述绝缘层包含氮化硅、氧化硅、氧化铅、氧化锆、氧化铝、氮化铝、或氮化硼或其组合。

15. 如权利要求11所述的方法,其中所述第一和第二感测电极之间的所述凹腔的宽度在0.2 μm 到5.0 μm 的范围内。

16. 如权利要求11所述的方法,其中所述凹腔的深度在20nm到300nm的范围内。

17. 如权利要求11所述的方法,其中所述密封环包含气密密封件。

18. 如权利要求11所述的方法,其中所述悬置的石墨烯膜具有范围为一个原子层到十个原子层的厚度。

19. 如权利要求11所述的方法,其中所述密封环包含旋涂玻璃层或橡胶密封件。

20. 如权利要求11所述的方法,其中所述支撑的石墨烯膜具有范围为一个原子层到十个原子层的厚度。

石墨烯压力传感器

技术领域

[0001] 本领域一般涉及用于感测压力的半导体纳米器件,具体地,涉及使用薄石墨烯(graphene)膜构造的半导体纳米压力传感器器件。

背景技术

[0002] 通常,半导体纳米压力传感器器件被用来测量例如气体或液体的压力,且被用于各种控制和实时监控应用。半导体纳米压力传感器器件也可被间接用来测量其他变量,例如流体流量(fluid flow)、气体流量(gas flow)、速度、水位和海拔。常用的压力传感器实施应变仪(strain gauge)装置,该装置具有由硅(单晶)、多晶硅薄膜、接合的金属箔、厚膜或溅射的薄膜等制成的活动膜(active membrane)。典型地,活动膜越薄,膜材料响应于外部压力的变形就越大,由此提供越高的灵敏度和精确度。但是,由于材料的易碎性,要制造供压力传感器器件使用的超薄硅膜非常有挑战性。

发明内容

[0003] 本发明的方面包括用于感测压力的半导体纳米器件,特别地,使用薄石墨烯膜构造的半导体纳米压力传感器器件。悬置的石墨烯膜用作用于感测压力的活动机电膜(electro-mechanical membrane),且可被制造为非常薄,从约1个原子层到约10个原子层厚度,从而大大改善半导体压力传感器器件的灵敏度和可靠度。

[0004] 例如,在本发明的一方面中,一种半导体压力传感器器件包括设置在半导体衬底上的绝缘层,其中在所述绝缘层中形成凹腔。第一石墨烯膜被设置在所述绝缘层的表面上,完全覆盖所述凹腔。第一感测电极和第二感测电极被设置在所述第一石墨烯膜的相反侧上的所述绝缘层上且与所述第一石墨烯膜接触。密封环围绕所述第一和第二感测电极以及所述第一石墨烯膜的外侧壁而形成密封件(seal)。

[0005] 在本发明的另一方面中,所述半导体压力传感器器件还包括被设置在与所述第一石墨烯膜邻近的区域中的所述绝缘层的表面上的第二石墨烯膜。第三感测电极和第四感测电极被设置在所述第二石墨烯膜的相反侧上的所述绝缘层上且与所述第二石墨烯膜接触。第二密封环围绕所述第三和第四感测电极以及所述第二石墨烯膜的外侧壁而形成密封件。

[0006] 在本发明的又一方面中,一种形成半导体压力传感器器件的方法包括在半导体衬底上形成绝缘层,在所述绝缘层中形成凹腔,在所述绝缘层的表面上形成完全覆盖所述凹腔的第一石墨烯膜,在所述第一石墨烯膜的相反侧上的所述绝缘层上形成与所述第一石墨烯膜接触的第一感测电极和第二感测电极,以及围绕所述第一和第二感测电极以及所述第一石墨烯膜的外侧壁而形成密封环。

[0007] 在本发明的再一方面中,所述方法还包括在与所述第一石墨烯膜邻近的区域中的所述绝缘层的表面上形成第二石墨烯膜,在所述第二石墨烯膜的相反侧上的所述绝缘层上形成与所述第二石墨烯膜接触的第三感测电极和第四感测电极;以及围绕所述第三和第四感测电极以及所述第二石墨烯膜的外侧壁而形成第二密封环。

[0008] 通过结合附图阅读对优选实施例的以下详细描述,本发明的这些和其他方面、特征和实施例将变得显而易见。

附图说明

[0009] 图1A是根据本发明一方面的半导体纳米压力传感器器件的示意性俯视平面图;

[0010] 图1B是沿着图1A的线1B-1B截取的半导体纳米压力传感器器件的示意性侧视图;

[0011] 图1C是沿着图1A的线1C-1C截取的半导体纳米压力传感器器件的示意性侧视图;

[0012] 图2A和2B示意性地示例出根据本发明各方面的半导体纳米压力传感器器件的操作方法;

[0013] 图3A、3B、3C、3D、3E、3F和3G示意性地示例出根据本发明一方面的在各个制造阶段构造石墨烯压力传感器器件的方法,其中:

[0014] 图3A是示出在半导体衬底上形成绝缘层之后在初始制造阶段的半导体纳米器件的横截面图;

[0015] 图3B是在绝缘层中蚀刻出腔之后图3A的结构横截面图;

[0016] 图3C是在绝缘层之上形成石墨烯层并在该石墨烯层之上形成第二蚀刻掩模之后的图3B的结构横截面图;

[0017] 图3D是在蚀刻石墨烯层以形成支撑的石墨烯膜和悬置的石墨烯膜之后的图3C的结构横截面图;

[0018] 图3E是在石墨烯膜和绝缘层之上形成导电材料层并形成蚀刻掩模以限定感测电极之后的图3D的结构横截面图;

[0019] 图3F是在蚀刻导电材料层的暴露部分以形成感测电极之后的图3E的结构横截面图;

[0020] 图3G是在沉积密封材料的毯覆层(blanket layer)并形成限定密封环的蚀刻掩模之后的图3F的结构横截面图,其中密封环是通过蚀刻密封材料层而形成的。

具体实施方式

[0021] 现在将针对使用薄石墨烯膜构造的半导体纳米压力传感器器件更详细地描述本发明的优选实施例。例如,图1A、1B和1C共同示例出根据本发明一方面的半导体纳米压力传感器器件100。具体地,图1A是半导体纳米压力传感器器件100的示意性俯视平面图,图1B是沿着图1A的线1B-1B截取的半导体纳米压力传感器器件100的示意性侧视图,且图1C是沿着图1A的线1C-1C截取的半导体纳米压力传感器器件100的示意性侧视图。一起参考图1A、1B和1C,纳米压力传感器器件100大致而言包括体半导体衬底105、绝缘层110、在绝缘层110中形成的凹腔115、第一石墨烯膜120(支撑膜)、在凹腔115之上形成的第二石墨烯膜125(悬置膜)、感测电极130、131、132和133,以及密封环140和145。

[0022] 大致而言,石墨烯膜120和125被用于基于石墨烯膜120、125的电阻变化来检测所施加的测试气体的压力,如以下将参考图2A和2B更详细讨论的。如图1A具体示出的,例如,石墨烯膜120和125是矩形膜,其中感测电极130和131被形成为与支撑的石墨烯膜120的相反侧接触,且感测电极132和133被形成为与悬置的石墨烯膜125的相反侧接触。感测电极130和131沿着支撑的石墨烯膜120的边缘而与支撑的石墨烯膜120的顶表面部分重叠。类似

地,感测电极132和133沿着悬置的石墨烯膜125的边缘而与悬置的石墨烯膜125的顶表面部分重叠。

[0023] 感测电极130和131被用来施加跨过支撑的石墨烯膜120的控制电压,并基于流过感测电极130和131之间的支撑的石墨烯膜120的电流而测量其电阻。类似地,感测电极132和133被用来施加跨过悬置的石墨烯膜125的控制电压,并基于流过感测电极132和133之间的悬置的石墨烯膜125的电流而测量其电阻。

[0024] 如图1A进一步示出的,密封环140(其具有内边缘141)围绕感测电极130和131以及支撑的石墨烯膜120的外侧壁而形成密封件。此外,密封环140沿着支撑的石墨烯膜120以及感测电极130和131的外侧壁与支撑的石墨烯膜120以及感测电极130和131的顶表面部分重叠。具体地,密封环140的内边缘141被设置在感测电极130和131以及支撑的石墨烯膜120的顶上,且延伸经过感测电极130和131的三侧以及支撑的石墨烯膜120的两个相反侧。密封环140用来防止外部气体从支撑的石墨烯膜120下面、从支撑的石墨烯膜120的侧边以及从感测电极130和131的侧边下面泄露。

[0025] 类似地,密封环145(其具有内边缘146)围绕感测电极132和133以及悬置的石墨烯膜125的外侧壁而形成密封件。此外,密封环145沿着悬置的石墨烯膜125以及感测电极132和133的外侧壁与悬置的石墨烯膜125以及感测电极132和133的顶表面部分重叠。具体地,密封环145的内边缘146被设置在感测电极132和133以及悬置的石墨烯膜125的顶上,并延伸经过感测电极132和133的三侧以及悬置的石墨烯膜125的两个相反侧。密封层145用来防止外部气体从悬置的石墨烯膜125的侧边下面和从感测电极132和133的侧边下面泄露到腔115中或从腔115泄露出去。

[0026] 而且,如图1A、1B和1C所示,悬置的石墨烯膜125被形成为延伸经过凹腔115的每个外围表面边缘,以完全覆盖凹腔115。可用空气填充凹腔115,或者凹腔115可被形成为含有真空。悬置的石墨烯膜125、感测电极132、133和密封环145的组合用于密封凹腔115内的空气或真空,并防止在使用期间任何测试气体渗入凹腔115中。如图1B和1C所示,凹腔被形成为具有深度D、宽度W和长度L。如图1B中具体示出的,凹腔115的深度D优选地在约20nm到约300nm的范围内。而且,如图1A和1B所示,凹腔115的宽度W(在感测电极132和133之间延伸的方向上)在约0.2 μm 到约5.0 μm 的范围内,或更优选地在约0.5 μm 到约2.0 μm 的范围内。而且,如图1A和1C中具体示出的,腔115的长度L(在沿着感测电极132和133延伸的方向上)在约0.2 μm 到约5.0 μm 的范围内。以下将参考图3A-3G更详细地讨论用于制造如图1A、1B和1C所示的半导体纳米器件100的示例性方法和材料。

[0027] 图2A和2B示意性地示例出用于操作根据本发明各方面的半导体纳米压力传感器器件以确定测试气体的压力的方法。大致而言,图2A和2B示例出图1B中示出的结构,其中,器件100的包括悬置的石墨烯膜125的部分被用作器件单元200,且器件100的包括支撑的石墨烯膜120的部分可选地被用作控制单元210。在本发明的一个示例性实施例中,在第一操作模式中,仅使用压力传感器器件100的器件单元200部分来执行用于感测测试环境的压力的方法(即,控制单元210是可选的结构)。在本发明的另一个示例性实施例中,使用压力传感器器件100的器件单元200部分和控制单元210部分二者来执行用于感测测试环境的压力的方法。

[0028] 更具体地,在第一操作模式中,如图2A所示,第一步骤包括将压力传感器器件100

置于具有已知的压力 P_{ref} 的参考环境中,随后测量悬置的石墨烯膜125的通道电阻(channel resistance),其被用作参考电阻 R_{ref} 。该参考电阻 R_{ref} 是通过跨过感测电极132和133设置控制电压并测量感测电极132和133之间的电阻而确定的。参考图2B,下一步骤包括将压力传感器器件100置于具有未知的压力 P_{test} 的测试环境中,随后测量悬置的石墨烯膜125的通道电阻,其被用作测试电阻 R_{test} 。该测试电阻 R_{test} 是通过跨过感测电极132和133设置同样的控制电压并测量感测电极132和133之间的电阻而确定的。

[0029] 一旦确定了参考电阻 R_{ref} 和测试电阻 R_{test} ,可用以下等式确定测试环境 P_{test} 的压力:

[0030] $|R_{test}-R_{ref}|=\alpha|P_{test}-P_{ref}|$ 等式(1)

[0031] 其中值 α 表示压电电阻率因子。在该操作模式中,所施加的压力的不同力引起悬置的石墨烯膜以不同的程度弯曲(deflect)和伸展,这引起悬置的石墨烯薄膜125的电阻变化。

[0032] 在此讨论的作为压力传感器器件100的活动机电膜的石墨烯的使用出于各种原因是有利的。例如,已知石墨烯具有比钢大200倍的抗断强度。就此而言,活动石墨烯膜(例如,悬置的石墨烯膜125)可被制作为非常薄,薄至一个原子层。而且,相比于活动Si膜,利用极薄且牢固的活动石墨烯膜,压力传感器可以更高的灵敏度工作。

[0033] 在另一操作模式中,可选的控制单元210可被用作控制措施以消除由测试气体的化学掺杂引起的悬置的石墨烯膜125的任何测量到的电阻变化。具体地,在以上讨论的示例性方法中,当环境从参考环境变为测试环境时(测试气体),测试气体可化学地掺杂悬置的石墨烯膜125,除了因测试环境压力而由悬置的石墨烯膜125的拉伸/弯曲引起的电阻变化之外,这增加了电阻变化。在这方面,控制单元210可被用来确定因化学掺杂导致的石墨烯膜的电阻变化并消除该因素。

[0034] 更具体地,参考图2A和2B,当参考环境和测试环境被施加到压力传感器器件100时,除了测量悬置的石墨烯膜125的通道电阻外,还测量控制单元210中的支撑的石墨烯膜120的通道电阻。控制单元210中的支撑的石墨烯膜120的电阻变化 ΔR_{ctr} 代表由支撑的石墨烯膜120的化学掺杂导致的电阻变化(其与由悬置的石墨烯膜125的化学掺杂导致的电阻变化相同或相似)。另一方面,器件单元200中的悬置的石墨烯膜125的电阻变化 ΔR_{dev} 归因于化学掺杂和压力变化二者。关于这一点,由器件单元200中的压力变化引起的电阻可由 $\Delta R_{pressure}=\Delta R_{dev}-\Delta R_{ctr}$ 确定。在每个测试之后,可使用已知技术去除石墨烯膜120和125的化学掺杂。

[0035] 图3A、3B、3C、3D、3E、3F和3G示意性地示例了根据本发明的示例性实施例用于构造半导体纳米压力传感器器件的方法。具体地,图3A、3B、3C、3D、3E、3F和3G是在各个制造阶段的图1A、1B和1C的半导体压力传感器器件100的横截面图。首先参考图3A,示出了在半导体衬底105上形成绝缘层110之后的初始制造阶段的半导体纳米器件100横截面图。具体地,图3A示例了初始制造阶段,其中器件100包括半导体衬底105和在衬底105的顶上形成的绝缘层100。在本发明的一个示例性实施例中,衬底105可以是在VLSI制造方法中常用的硅衬底,或用任何其他类型的衬底材料形成的衬底,或衬底材料的多层。

[0036] 可使用在VLSI制造中常用的诸如氧化物和氮化物的各种类型的介电或绝缘材料来形成绝缘层110,这些介电或绝缘材料包括但不限于氮化硅、氧化硅、氧化钪、氧化锆、氧

化铝、氮化铝、氮化硼或这样的材料的组合。可使用已知的沉积技术来形成绝缘层110。绝缘层110可以是氮化物层或者是通过使用公知的半导体制造技术在硅上生长氧化物而形成的氧化物层。例如,绝缘层110可由氮化硅、氧化硅、氧化钪、氧化锆、氧化铝、氮化铝或氮化硼或其组合形成。在优选实施例中,绝缘层110具有约90nm或约280nm的厚度(或如本领域普通技术人员所理解的,用于为绝缘层110的顶上的特征的光刻蚀刻提供足够的对比度的任何合适的厚度)。

[0037] 图3B是在绝缘层110中蚀刻出腔115之后的3A的结构横截面图。利用该处理,蚀刻掩模材料被沉积在绝缘层110之上且然后被构图而形成具有开口302的蚀刻掩模300,该开口302用于限定随后在绝缘层110中蚀刻的凹腔。蚀刻掩模300可以是使用已知的光刻方法形成的光致抗蚀剂掩模。在形成蚀刻掩模300后,执行蚀刻处理以蚀刻通过蚀刻掩模300中的开口302暴露的绝缘层110的部分,从而在绝缘层110中形成凹腔115。在一个示例性实施例中,可使用诸如RIE(反应离子蚀刻)的各向异性干法蚀刻工艺来蚀刻通过蚀刻掩模300的开口302暴露的绝缘层110的暴露部分,从而形成腔115。用来蚀刻绝缘层110的蚀刻技术和环境将根据何种材料被用于形成绝缘层110而不同。如上所指出的,在一个优选实施例中,腔115可被形成具有在约0.2 μm 到约5.0 μm 的范围内或更优选地在约0.5 μm 到约2.0 μm 的范围内的宽度“W”,且被蚀刻为具有在约20nm到约300nm的范围内的深度“D”。

[0038] 图3C是在绝缘层110之上形成石墨烯层310并在石墨烯层310之上形成第二蚀刻掩模320之后的图3B的结构横截面图。在一个优选实施例中,石墨烯层310被形成在单独的衬底上,且使用适于给定应用的任何已知技术而被转移到绝缘层110的表面上。例如,在一种标准方法中,可通过化学气相沉积在铜箔上生长薄石墨烯膜。随后可将聚(甲基丙烯酸甲酯)(PMMA)的薄膜旋涂到石墨烯表面上。然后将PMMA/石墨烯/铜叠层浸泡在铜蚀刻剂中以去除铜。PMMA/石墨烯膜可随后被转移到目标衬底。然后可通过使用丙酮去除PMMA。该处理的结构是在绝缘层110的表面上形成石墨烯层310,由此通过范德瓦尔斯相互作用力,石墨烯层310将被充分附着到经平面化的表面上。在本发明的优选实施例中,石墨烯层310具有范围在约1个原子层到约10个原子层的厚度。

[0039] 在形成石墨烯层310之后,通过在石墨烯层310之上沉积蚀刻掩模材料并对该蚀刻掩模材料进行构图来形成蚀刻掩模320图形而形成蚀刻掩模320。蚀刻掩模320可以是使用已知的光刻方法形成的光致抗蚀剂掩模。在覆盖限定支撑的石墨烯膜和悬置的石墨烯膜的石墨烯层310的区域的同时,对蚀刻掩模320进行构图而暴露要被蚀刻掉的石墨烯层310的区域。

[0040] 图3D是在使用蚀刻掩模320蚀刻石墨烯层310而形成支撑的石墨烯膜120和悬置的石墨烯膜125之后的图3C的结构横截面图。支撑的石墨烯膜120被完全设置在绝缘层110的表面上,而悬置的石墨烯膜125被设置在凹腔115区域之上,以便悬置的石墨烯膜125的一部分被悬置在腔115之上,且悬置的石墨烯膜的外围部分与绝缘层110表面的围绕凹腔115的外围的部分接触。可使用诸如使用氧等离子体的任何合适的已知方法来蚀刻石墨烯层310。在蚀刻石墨烯层310之后,去除蚀刻掩模320,产生图3D示出的结构。

[0041] 制造方法中的下一个步骤是形成例如如图1B所示的感测电极130、131、132和133。该处理始于将导电材料的一个或多个层沉积在图3D的结构之上,并蚀刻导电层以形成电极。特别地,图3E是在将导电材料层330形成在石墨烯膜120和125以及绝缘层110之上并形成用

于限定感测电极的蚀刻掩模240之后的图3D的结构的横截面图。图3F是在使用蚀刻掩模340蚀刻导电材料层330的暴露部分直到绝缘层110而形成感测电极130、131、132、133之后的图3E的结构的横截面图。

[0042] 感测电极可由导电材料形成,所述导电材料包括但不限于钛、钽、金、铝、多晶硅、TiN、TaN、钨或这些材料中一种或多种的叠层。例如,图3E中的导电层330可通过顺序地沉积第一钛种子(seed)层(约1nm厚)、第二钽层(约20-30nm厚)和第三金层而由多层形成。种子层由Ti或具有在石墨烯膜120和125以及绝缘层110上的良好粘附性的任何合适的材料形成。第二层是由用于匹配石墨烯膜120和125的功函数的诸如Pd的任何合适的材料形成。优选地,感测电极130-133的总体厚度在约20nm到约500nm的范围内。形成感测电极130-133的材料层可通过使用诸如电子束、溅射、化学气相沉积等的已知技术来沉积,随后通过反应离子蚀刻(RIE)工艺或“剥离”工艺来进行构图。

[0043] 制造方法的下一步骤是形成密封环140和145以密封感测电极130、131、132、133和石墨烯膜120和125的外围区域,如上面参考例如图1A所讨论的。该处理通常是通过将密封材料层沉积在图3F的结构之上并通过RIE工艺、湿法蚀刻工艺或“剥离”工艺对密封材料层进行构图而执行的,从而形成密封环140和145。具体地,图3G是在沉积密封材料的毯覆层340并形成限定密封环的蚀刻掩模350之后的图3F的结构的横截面图。密封材料层340可由诸如旋涂玻璃材料层、气密密封材料或橡胶材料等的任何合适的材料形成,且使用已知的适于沉积这样的材料的技术来沉积。图1A中示出的密封环140和145例如是通过蚀刻掉密封材料层340的被蚀刻掩模350暴露的那些部分而形成的。图1B是在蚀刻密封材料层340并去除如图3G所示的蚀刻掩模350之后产生的结构的横截面图。

[0044] 将理解,本发明不限于在此示出和描述的特定材料、特征以及处理步骤。对示例性实施例的修改将对本领域普通技术人员变得明显。还应理解,附图中所示的各种层和/或区域不是按比例绘制的,且为了便于说明,常用于这样的集成电路的类型的一个或多个半导体层和/或区域没有被明确地示于给定的附图中。特别是针对处理步骤,要强调的是,在此提供的描述并非旨在包含形成功能性集成半导体纳米器件所需要的所有处理步骤。而是,为了节约篇幅,故意不在此描述常用于形成半导体器件的特定处理步骤,例如,例如湿法清洗和退火步骤。但是,本领域普通技术人员将容易地意识到从这些概括描述中被忽略的那些处理步骤。

[0045] 尽管在此参考附图描述了本发明的示例性实施例,将理解,本发明不限于这些精确的实施例,且本领域技术人员在此可做出各种其他变化和修改而不脱离所附权利要求书的范围。

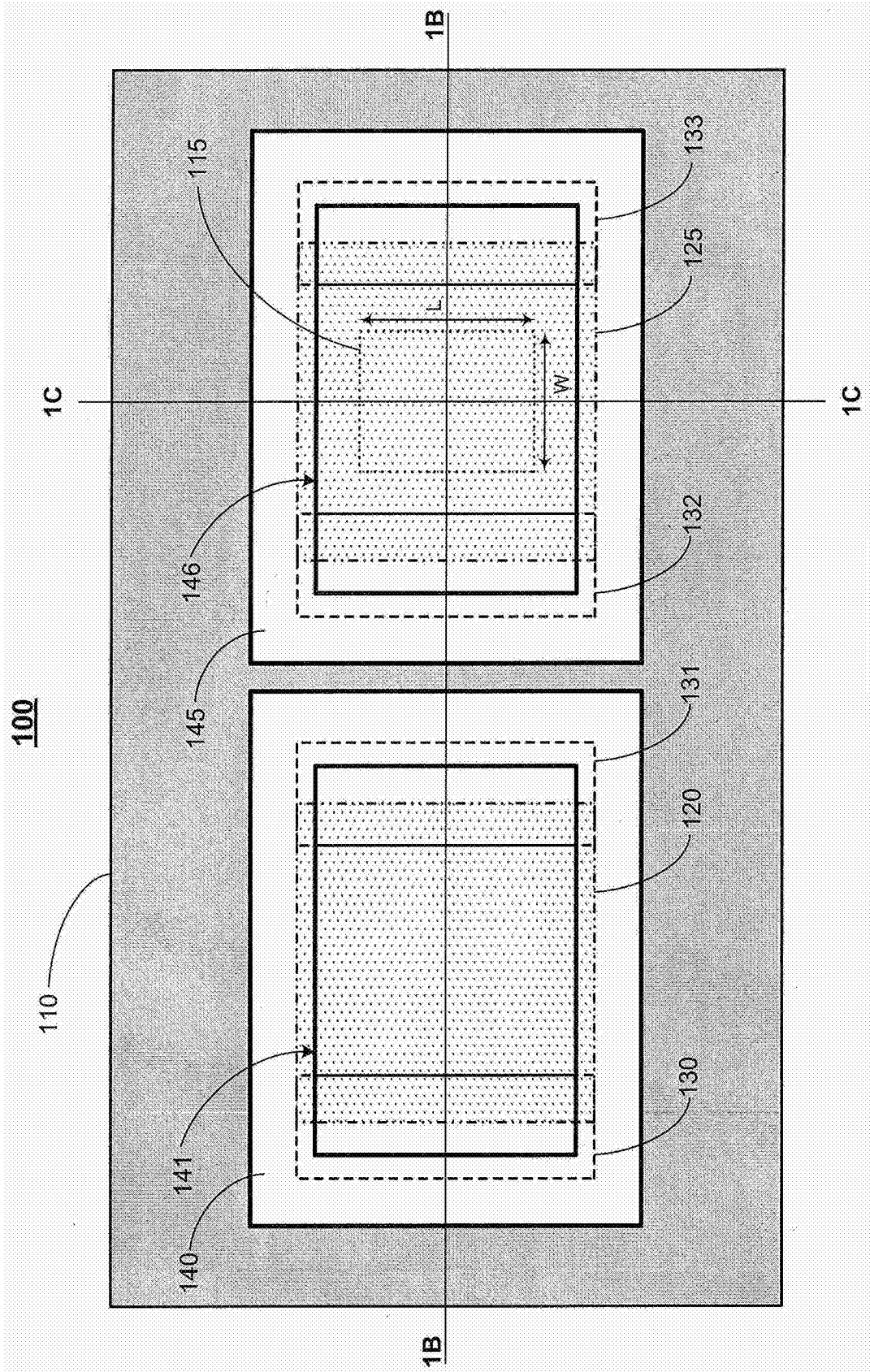


图1A

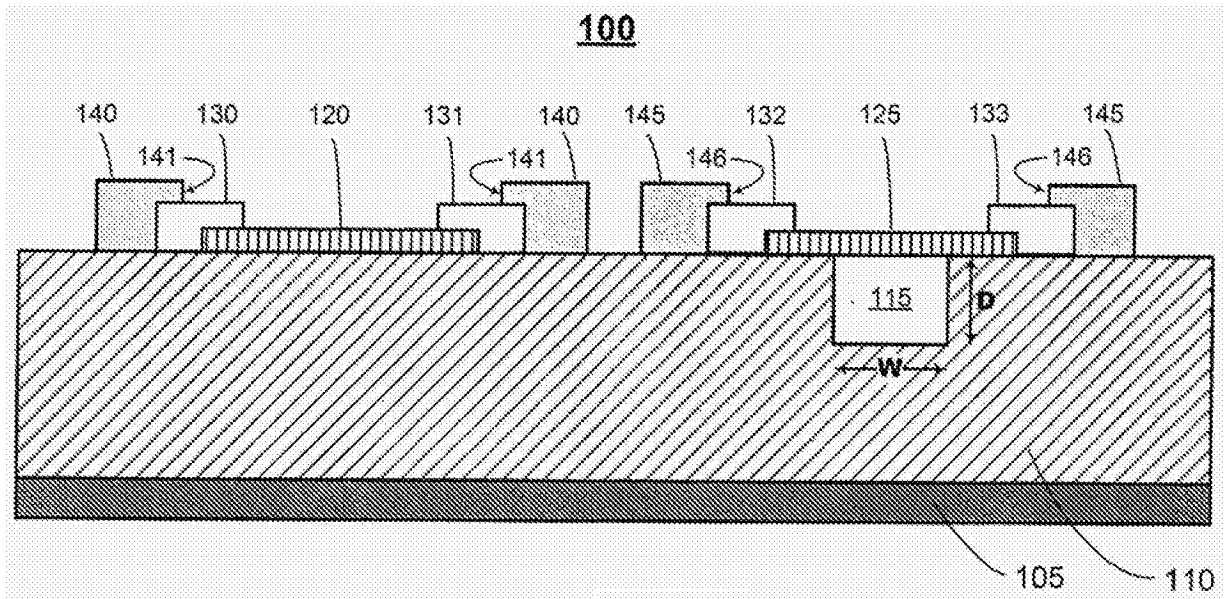


图1B

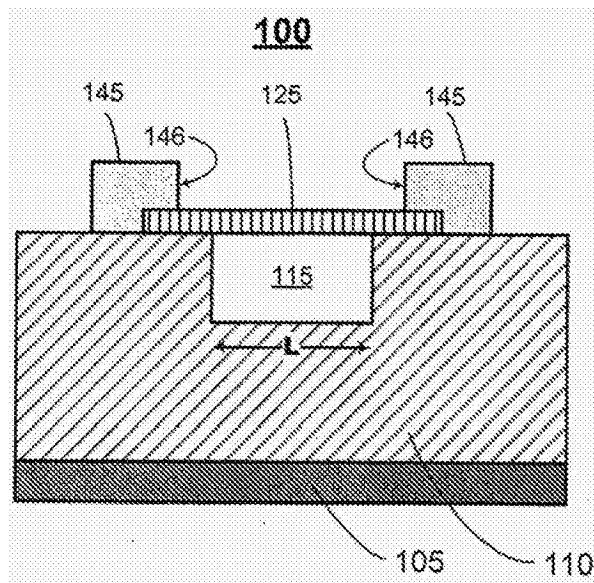


图1C

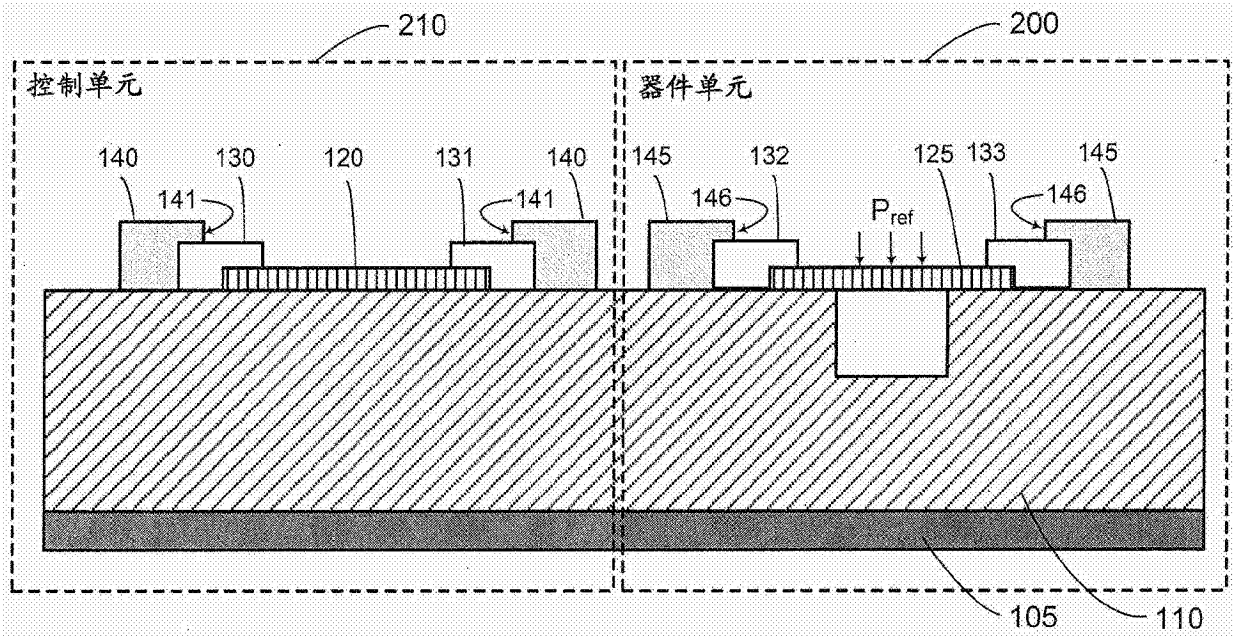


图2A

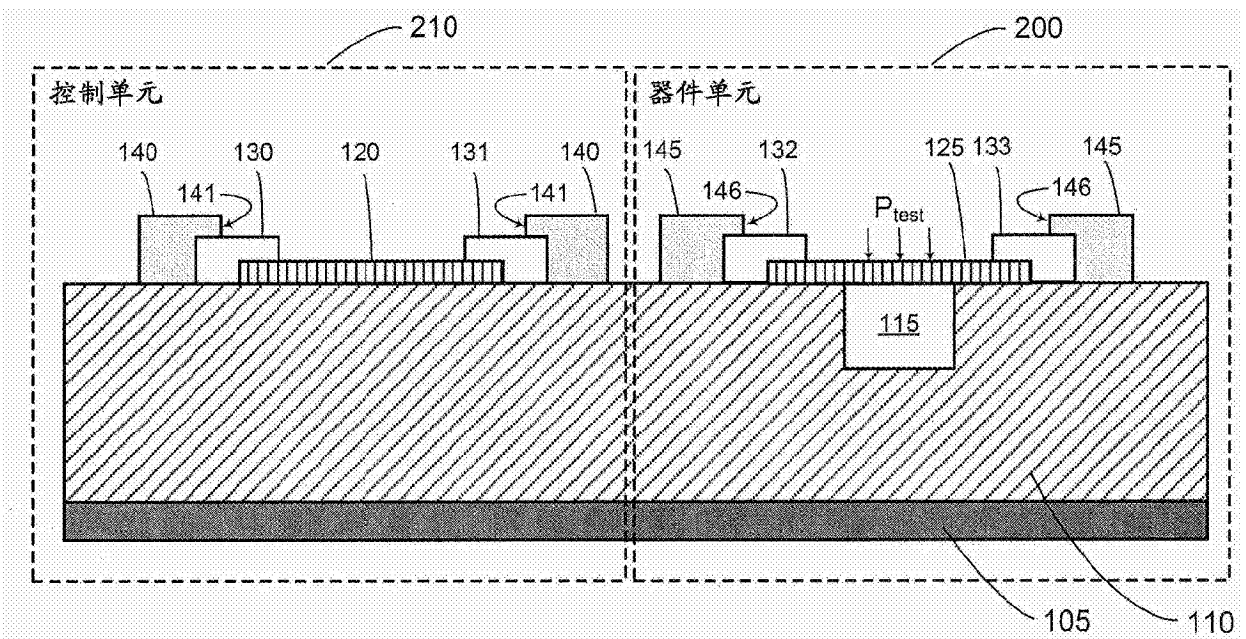


图2B

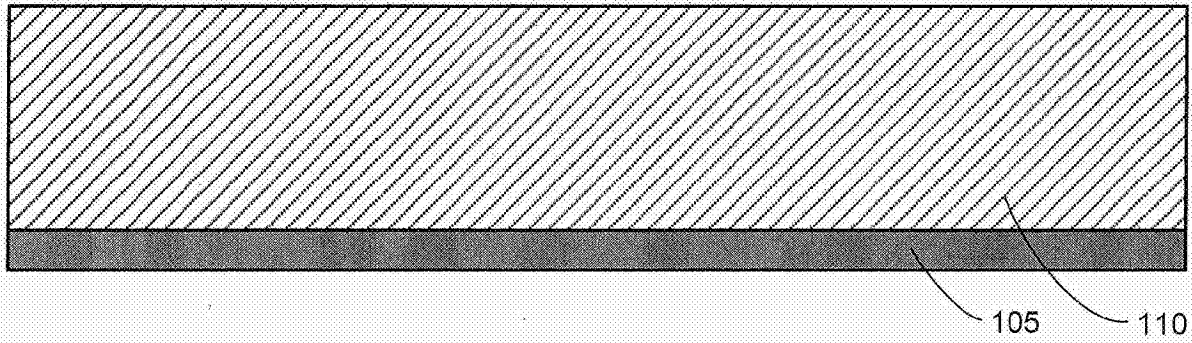


图3A

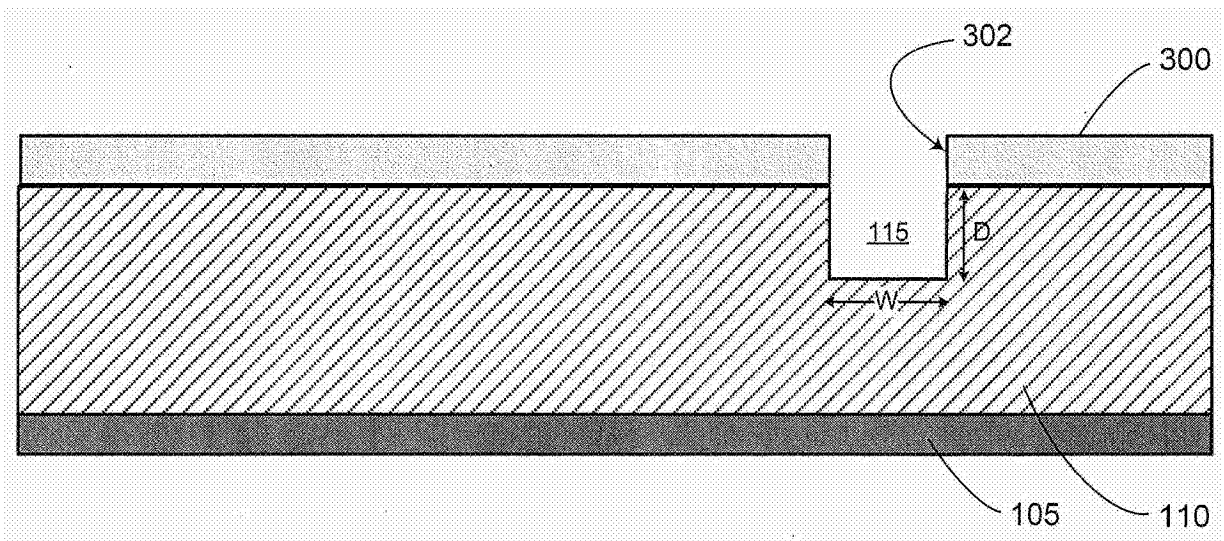


图3B

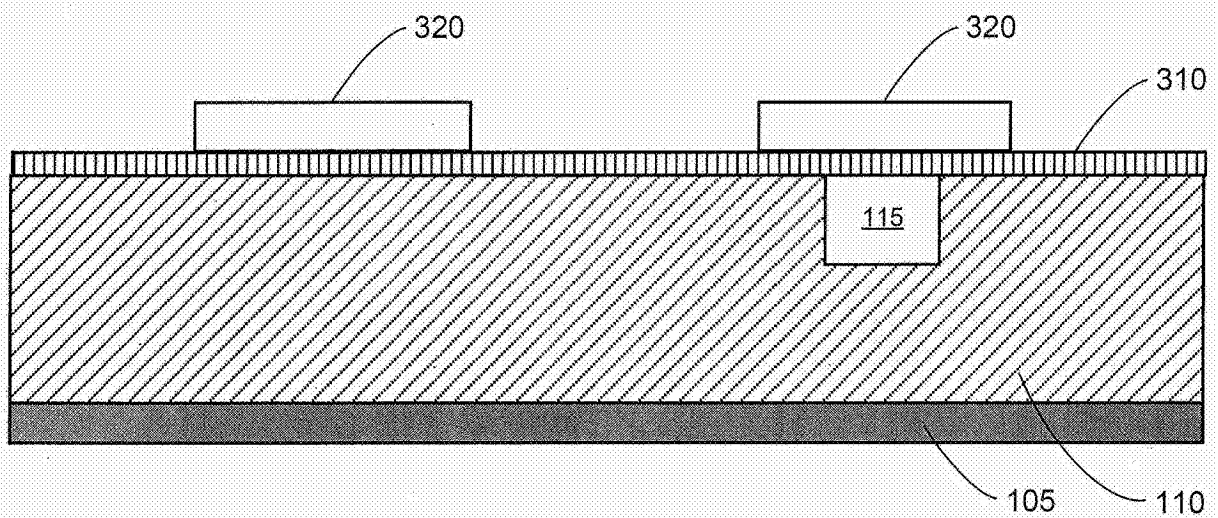


图3C

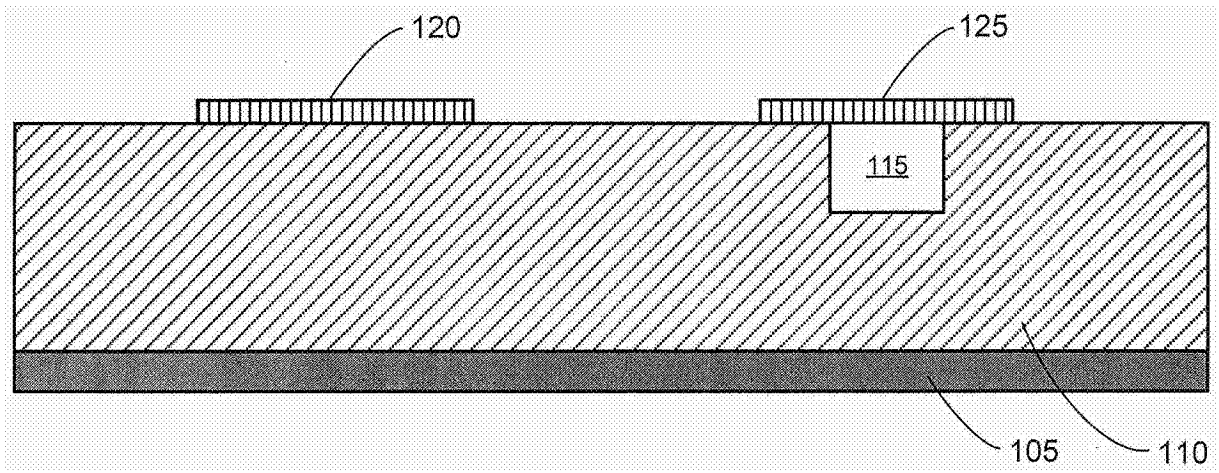


图3D

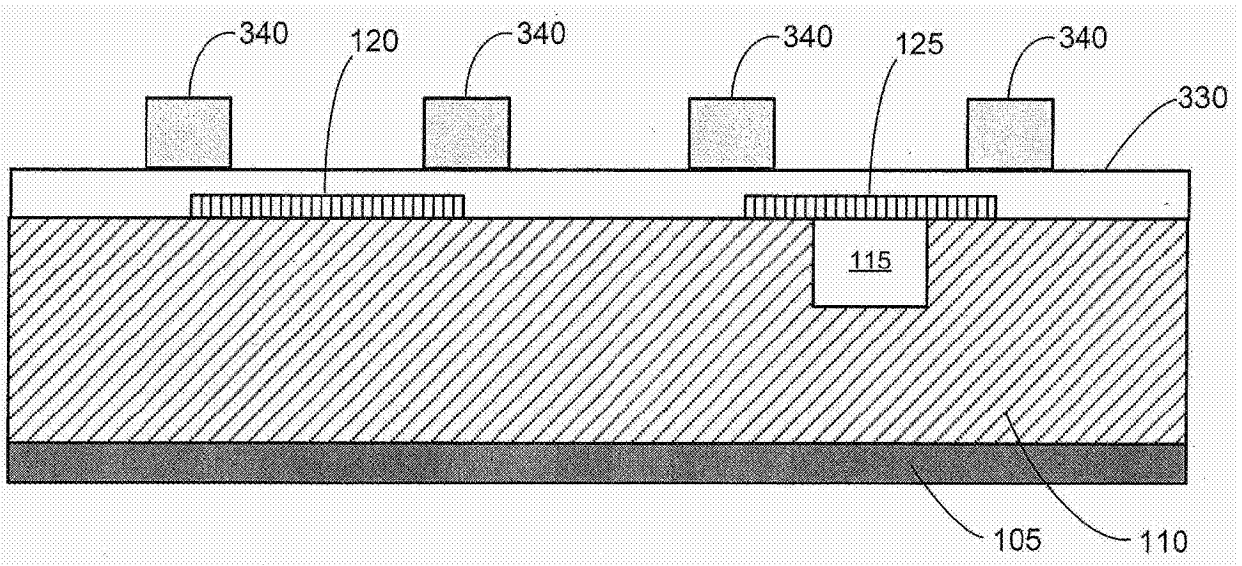


图3E

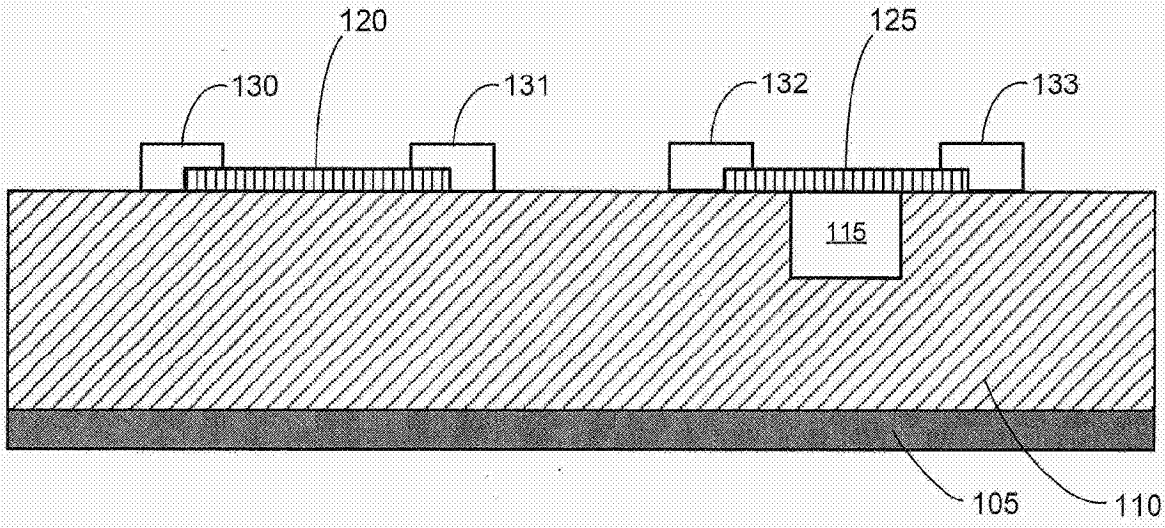


图3F

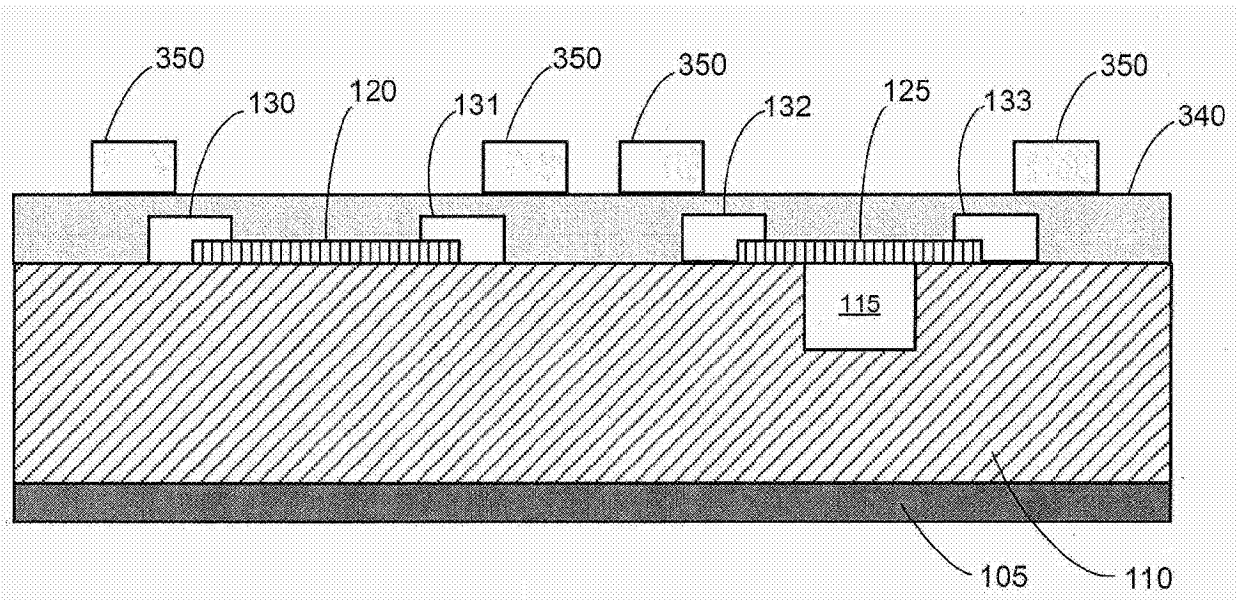


图3G