



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2012년07월25일
(11) 등록번호 10-1168344
(24) 등록일자 2012년07월18일

(51) 국제특허분류(Int. C1.)
G11B 20/18 (2006.01) *G11B 20/10* (2006.01)

(21) 출원번호 10-2005-0007782

(22) 출원일자 2005년01월27일
심사청구일자 2009년12월31일

(65) 공개번호 10-2006-0042873

(43) 공개일자 2006년05월15일

(30) 우선권주장

JP-P-2004-00138530 2004년05월07일 일본(JP)
JP-P-2004-00377369 2004년12월27일 일본(JP)

(56) 선행기술조사문현
JP2003141823 A*

*는 심사관에 의하여 이용된 문현

(73) 특허권자
가부시키가이샤 히타치 엘지 데이터 스토리지
일본국 도쿄도 미나토구 카이간 3쵸메 22반 23고
가부시키가이샤 히타치세이사쿠쇼
일본국 도쿄도 치요다쿠 마루노우치 1초메 6반
6고

(72) 발명자
미네무라 히로유키
일본국 도쿄도 코쿠분지시 코이가쿠보 4-3-2 엑셀
코쿠분지시 201

(74) 대리인
이종인

전체 청구항 수 : 총 31 항

심사관 : 안지현

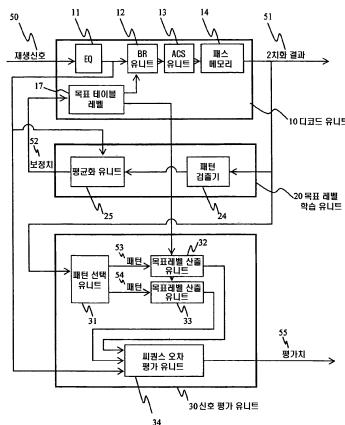
(54) 발명의 명칭 재생 신호의 평가방법 및 광디스크 장치

(57) 요약

본 발명은 재생신호의 평가방법 및 광디스크장치에 관한 것으로 목표 레벨이 재생 신호에 따라 변화하는 PRML 방식에 있어서 비터비?디코더의 검출 여유의 관점으로부터 재생 신호의 품질을 평가하는 방법 및 그것을 탑재한 광디스크 장치를 제공한다. 또 최소 런랭스의 조합으로 이루어지는 신호 패턴에 대해서 엣지쉬프트의 관점으로부터 품질을 평가하는 방법 및 그것을 탑재한 광디스크 장치를 제공한다.

재생 신호에 따라 변화하는 목표 신호 레벨로부터 디코드 결과에 근거해 목표 신호 및 디코드 결과가 옛지? 쉬프트 한 다른 목표 신호를 생성해 이들과 재생 신호의 유클리드거리를 산출함으로써 신호 품질의 평가를 가능하게 할 수가 있다. 또 비터비?디코더에는 내장되지 않는 최소 런랭스 미만의 가상 스테이트를 정의 해 비터비?디코더내의 목표 신호 레벨 테이블을 사용해 거듭된 개념으로부터 가상 스테이트의 목표 신호 레벨을 생성하는 기술을 제공한다.

대표도 - 도1



특허청구의 범위

청구항 1

PRML 방식으로 대응한 재생 신호의 평가방법으로서,

디코드한 정(正)비트열과 그 비트열부터 1 비트 옛지 쉬프트 시킨 오(誤)비트열을 생성하는 과정,

상기 정(正)비트열과 오(誤)비트열로부터 목표 신호 레벨을 참조해 각각 정(正)목표신호 오(誤)목표 신호를 생성하는 과정,

상기 정(正)목표 신호와 상기 재생 신호의 각 시각에 있어서의 신호 레벨의 차이의 2승치의 합을 산출해 정(正)유클리드거리를 산출하는 과정,

상기 오(誤)목표 신호와 상기 재생 신호의 각 시각에 있어서의 신호 레벨의 차이의 2승치의 합을 산출해 오(誤)유클리드거리를 산출하는 과정,

상기 정(正)유클리드거리와 오(誤)유클리드거리의 차이로서 유클리드거리차를 산출하는 과정,

상기 목표 신호 레벨로부터 상기 목표 신호 레벨의 1 비트 쉬프트 패턴에 대응하는 평균유클리드거리를 산출하는 과정,

상기 유클리드거리차로부터 상기 평균 유클리드거리를 뺀 후, 쉬프트 방향에 대응해서 정부의 부호를 부가하고, 상기 평균 유클리드거리로 나누어 규격화 씨퀀스 오차를 산출하는 과정,

상기 규격화 씨퀀스 오차를 이용해 상기 재생 신호를 평가하는 과정으로 이루어지는 것을 특징으로 하는 재생 신호의 평가방법.

청구항 2

최소 런랭스가 2이상의 부호의 PRML 방식으로 대응한 재생 신호의 평가방법으로서,

최소 런랭스보다 작은 런길이에 대한 목표 신호 레벨을 산출하는 과정,

디코드한 정비트열과 그 비트열로부터 1 비트 옛지 쉬프트 시킨 오비트열을 생성하는 과정,

상기 정비트열과 오비트열로부터 상기 목표 신호 레벨을 참조해 각각 정목표 신호 오목표 신호를 생성하는 과정,

상기 정목표 신호와 상기 재생 신호의 각 시각에 있어서의 신호 레벨의 차이의 2승치의 합을 산출해 정유클리드거리를 산출하는 과정,

상기 오목표 신호와 상기 재생 신호의 각 시각에 있어서의 신호 레벨의 차이의 2승치의 합을 산출해 오유클리드거리를 산출하는 과정,

상기 정유클리드거리와 오유클리드거리의 차이로서 유클리드거리차를 산출하는 과정,

상기 목표 신호 레벨로부터 상기 목표 신호 레벨의 1 비트 쉬프트 패턴에 대응하는 평균유클리드거리를 산출하는 과정,

상기 유클리드거리차로부터 상기 평균 유클리드거리를 뺀 후 상기 평균 유클리드거리로 나누어 규격화 씨퀀스 오차를 산출하는 과정,

상기 규격화 씨퀀스 오차를 이용해 상기 재생 신호를 평가하는 과정으로 이루어지는 것을 특징으로 하는 재생 신호의 평가방법.

청구항 3

삭제

청구항 4

청구항 1 기재의 재생 신호의 평가방법에 있어서,

다음의 (식 D-1)로부터 (식 D-6)에 따라서 산출되는 평가값 σ 에 의해 상기 재생 신호를 평가하는 것을 특징

으로 하는 재생 신호의 평가방법.

수학식 23

$$ED_B(pat1, pat2) = \sum_{n=1}^N (V_{target}[pat1[n]] - V_{target}[pat2[n]])^2 \quad (\text{식 D-1})$$

($V_{target}[B]$ 는 비트열(B)에 대한 목표 신호 레벨 ; $pat[n]$ 는 비트?패턴 “ pat ”의 시작(n)에 있어서의 비트열; N은 클래스 비트수를 나타낸다)

수학식 24

$$d_{min} = Average(ED_{min})$$

$$= \frac{\sum_{m=1}^M ED_B(Pat_T[m], Pat_F[m])}{M} \quad (\text{식 D-2})$$

(M은 1 비트 에러 패턴의 조합의 총수; Pat_T 및 Pat_F 는 각각 정비트?패턴 및 오비트 패턴을 나타낸다)

수학식 25

$$ED(pat) = \sum_{n=1}^N (V_{signal}[t+n] - V_{target}[pat[n]])^2 \quad (\text{식 D-3})$$

($V_{signal}[t]$ 는 시작(t)에 있어서의 재생 신호 레벨이고 시작(t)에 있어서의 2치화 결과가 비트?패턴 “ pat ”이다)

수학식 26

$$D = Sign(Shift - Direction) \times \{(ED(Pat_F[m]) - ED(Pat_T[m])) - d_{min}\} \quad (\text{식 D-4})$$

$$\begin{aligned} Sign(Shift - Direction) = & -1 \quad (Right - Edge - Shift) \\ & +1 \quad (Left - Edge - Shift) \end{aligned} \quad (\text{식 D-5})$$

$$\sigma = \frac{\sqrt{\frac{\sum_{p=1}^P (D[p])^2}{P}}}{2d_{min}} \quad (\text{식 D-6})$$

($Sign(Shift - Direction)$ 는 2치화 결과(Pat_T)가 1 비트 에러(엣지?쉬프트) 해 Pat_F 가 되는 경우의 엣지?쉬프트의 방향을 나타내고 P는 지정된 산출 기간내의 비트?패턴의 수를 나타낸다)

청구항 5

청구항 2 기재의 재생 신호의 평가방법에 있어서,

다음의 (식 D-1)으로부터 (식 D-6)에 따라서 산출되는 평가값(σ)에 의해 상기 재생 신호를 평가하는 것을 특징으로 하는 재생 신호의 평가방법.

수학식 27

$$ED_B(pat1, pat2) = \sum_{n=1}^N (V_{target}[n] - V_{target}[pat1[n]] - V_{target}[pat2[n]])^2 \quad (\text{식 D-1})$$

($V_{target}[B]$ 는 비트열(B)에 대한 목표 신호 레벨 ; $pat[n]$ 는 비트?패턴 “ pat ”의 시각(n)에 있어서의 비트열; N 은 클래스 비트수를 나타낸다)

수학식 28

$$d_{\min} = Average(ED_{\min})$$

$$= \frac{\sum_{m=1}^M ED_B(Pat_T[m], Pat_F[m])}{M} \quad (\text{식 D-2})$$

(M 은 1 비트 여러 패턴의 조합의 총수; Pat_T 및 Pat_F 는 각각 정비트?패턴 및 오비트 패턴을 나타낸다)

수학식 29

$$ED(pat) = \sum_{n=1}^N (V_{signal}[t+n] - V_{target}[pat[n]])^2 \quad (\text{식 D-3})$$

($V_{signal}[t]$ 는 시각(t)에 있어서의 재생 신호 레벨이고 시각(t)에 있어서의 2치화 결과가 비트?패턴 “ pat ”이다)

수학식 30

$$D = Sign(Shift - Direction) \times \{(ED(Pat_F[m]) - ED(Pat_T[m])) - d_{\min}\} \quad (\text{식 D-4})$$

$$\begin{aligned} Sign(Shift - Direction) = & -1 \quad (Right - Edge - Shift) \\ & +1 \quad (Left - Edge - Shift) \end{aligned} \quad (\text{식 D-5})$$

$$\sigma = \sqrt{\frac{\sum_{p=1}^P (D[p])^2}{P}} \quad (\text{식 D-6})$$

($Sign(Shift - Direction)$ 은 2치화 결과(Pat_T)가 1 비트 여러(엣지?쉬프트) 해 Pat_F 가 되는 경우의 엣지?쉬프트의 방향을 나타내고 P 는 지정된 산출 기간내의 비트?패턴의 수를 나타낸다)

청구항 6

광디스크 장치에 있어서의 기록 방법으로서,

기록 헬스의 파라미터를 변경해 광디스크 매체에 기록하는 과정,

기록한 데이터를 재생하고 청구항 1 기재의 평가방법에 의해 재생 신호를 평가하는 과정,

상기 평가에 근거해 상기 기록 헬스의 파라미터를 적정화하는 과정을 포함하는 것을 특징으로 하는 기록 방법.

청구항 7

광디스크 장치에 있어서의 기록 방법으로서,

기록 펄스의 파라미터를 변경해 광디스크 매체에 기록하는 과정,

기록한 데이터를 재생해 청구항 2 기재의 평가방법에 의해 재생 신호를 평가하는 과정,

상기 평가에 근거해 상기 기록 펄스의 파라미터를 적정화하는 과정을 포함하는 것을 특징으로 하는 기록 방법.

청구항 8

재생 신호를 비터비복호기를 개재하여 복호하는 광디스크 장치의 신호 재생 방법으로서,

상기 비터비복호기의 등화 조건을 변경해 재생 신호를 청구항 1 기재의 평가방법에 의해 평가하는 과정,

상기 평가가 최대가 되도록 상기 등화 조건을 적정화하는 과정을 포함하는 것을 특징으로 하는 광디스크 장치의 신호 재생 방법.

청구항 9

재생 신호를 비터비복호기를 개재하여 복호하는 광디스크 장치의 신호 재생 방법으로서,

상기 비터비복호기의 등화 조건을 변경해 재생 신호를 청구항 2 기재의 평가방법에 의해 평가하는 과정,

상기 평가가 최대가 되도록 상기 등화 조건을 적정화하는 과정을 포함하는 것을 특징으로 하는 광디스크 장치의 신호 재생 방법.

청구항 10

청구항 2에 있어서,

상기 목표 신호 레벨을 산출하는 과정은 1 T 길이의 비트를 포함한 비트열을 유효로 하여 목표 신호를 생성하는 과정인 것을 특징으로 하는 재생 신호의 평가방법.

청구항 11

PRML 재생 회로를 탑재하는 광디스크 장치로서,

디코드한 정비트열과 그 비트열로부터 1 비트 옛지 쉬프트 시킨 오비트열을 생성하는 수단,

상기 정비트열과 오비트열로부터 목표 신호 레벨을 참조해 각각 정목표 신호 오목표 신호를 생성하는 수단,

상기 정목표 신호와 상기 재생 신호의 각 시각에 있어서의 신호 레벨의 차이의 2승치의 합을 산출해 정유클리드거리를 산출하는 수단,

상기 오목표 신호와 상기 재생 신호의 각 시각에 있어서의 신호 레벨의 차이의 2승치의 합을 산출해 오유클리드거리를 산출하는 수단,

상기 정유클리드거리와 오유클리드거리의 차이로서 유클리드거리차를 산출하는 수단,

상기 목표 신호 레벨로부터 상기 목표 신호 레벨의 1 비트 쉬프트 패턴에 대응하는 평균유클리드거리를 산출하는 수단,

상기 유클리드거리차로부터 상기 평균 유클리드거리를 뺀 후, 쉬프트 방향에 대응해서 정부의 부호를 부가하고, 상기 평균 유클리드거리로 나누어 규격화 씨퀀스 오차를 산출하는 수단을 갖추고,

상기 규격화 씨퀀스 오차를 이용해 상기 재생 신호를 평가하는 기능을 가지는 것을 특징으로 하는 광디스크 장치.

청구항 12

청구항 11 기재의 광디스크 장치로서,

상기 PRML 회로는 최소 런랭스보다 작은 런길이에 대한 목표 신호 레벨을 산출하는 수단을 갖추고,

상기 정목표 신호 오목표 신호를 생성하는 수단은 상기 최소 런랭스보다 작은 런길이에 대한 목표 신호 레벨을 포함한 목표 신호 레벨을 참조해 각각 정목표 신호 오목표 신호를 생성하는 것을 특징으로 하는 광디스크

장치.

청구항 13

PRML 방식으로 대응한 재생 신호의 평가방법으로서,

디코드한 정비트열과 그 비트열로부터 1 비트 엣지 쉬프트 시킨 오비트열을 생성하는 과정,

상기 정비트열과 오비트열로부터 목표 신호 레벨을 참조해 각각 정목표 신호 오목표 신호를 생성하는 과정,

상기 정목표 신호와 상기 재생 신호의 각 시각에 있어서의 신호 레벨의 차이의 절대치의 합을 산출해 정유클리드거리를 산출하는 과정,

상기 오목표 신호와 상기 재생 신호의 각 시각에 있어서의 신호 레벨의 차이의 절대치의 합을 산출해 오유클리드거리를 산출하는 과정,

상기 정유클리드거리와 오유클리드거리의 차이로서 유클리드거리차를 산출하는 과정,

상기 목표 신호 레벨로부터 상기 목표 신호 레벨의 1 비트 쉬프트 패턴에 대응하는 평균유클리드거리를 산출하는 과정,

상기 유클리드거리차로부터 상기 평균 유클리드거리를 뺀 후 상기 평균 유클리드거리로 나누어 규격화 씨퀀스 오차를 산출하는 과정,

상기 규격화 씨퀀스 오차를 이용해 상기 재생 신호를 평가하는 과정으로 이루어지는 것을 특징으로 하는 재생 신호의 평가방법.

청구항 14

최소 런랭스가 2이상의 부호의 PRML 방식으로 대응한 재생 신호의 평가방법으로서

최소 런랭스보다 작은 런길이에 대한 목표 신호 레벨을 산출하는 과정,

디코드한 정비트열과 그 비트열로부터 1 비트 엣지 쉬프트 시킨 오비트열을 생성하는 과정,

상기 정비트열과 오비트열로부터 상기 목표 신호 레벨을 참조해 각각 정목표 신호 오목표 신호를 생성하는 과정,

상기 정목표 신호와 상기 재생 신호의 각 시각에 있어서의 신호 레벨의 차이의 절대치의 합을 산출해 정유클리드거리를 산출하는 과정,

상기 오목표 신호와 상기 재생 신호의 각 시각에 있어서의 신호 레벨의 차이의 절대치의 합을 산출해 오유클리드거리를 산출하는 과정,

상기 정유클리드거리와 오유클리드거리의 차이로서 유클리드거리차를 산출하는 과정,

상기 목표 신호 레벨로부터 상기 목표 신호 레벨의 1 비트 쉬프트 패턴에 대응하는 평균유클리드거리를 산출하는 과정,

상기 유클리드거리차로부터 상기 평균 유클리드거리를 뺀 후 상기 평균 유클리드거리로 나누어 규격화 씨퀀스 오차를 산출하는 과정,

상기 규격화 씨퀀스 오차를 이용해 상기 재생 신호를 평가하는 과정으로 이루어지는 것을 특징으로 하는 재생 신호의 평가방법.

청구항 15

청구항 13 기재의 재생 신호의 평가방법에 있어서,

다음의 (식 D-1)으로부터 (식 D-6)에 따라서 산출되는 평가값(σ)에 의해 상기 재생 신호를 평가하는 것을 특징으로 하는 재생 신호의 평가방법

수학식 31

$$ED_B(pat1, pat2) = \sum_{n=1}^N (V_{target}[pat1[n]] - V_{target}[pat2[n]])^2 \quad (\text{식 D-1})$$

($V_{target}[B]$ 는 비트열(B)에 대한 목표 신호 레벨; $pat[n]$ 는 비트?패턴 “pat”의 시각(n)에 있어서의 비트열; N은 클래스 비트수를 나타낸다)

수학식 32

$$d_{min} = Average(ED_{min})$$

$$= \frac{\sum_{m=1}^M ED_B(Pat_T[m], Pat_F[m])}{M} \quad (\text{식 D-2})$$

(M은 1 비트 여러 패턴의 조합의 총수; Pat_T 및 Pat_F 는 각각 정비트?패턴 및 오비트 패턴을 나타낸다)

수학식 33

$$ED(pat) = \sum_{n=1}^N (V_{signal}[t+n] - V_{target}[pat[n]])^2 \quad (\text{식 D-3})$$

($V_{signal}[t]$ 는 시각(t)에 있어서의 재생 신호 레벨이고 시각(t)에 있어서의 2치화 결과가 비트?패턴 “pat”이다)

수학식 34

$$D = Sign(Shift - Direction) \times \{(ED(Pat_F[m]) - ED(Pat_T[m])) - d_{min}\} \quad (\text{식 D-4})$$

$$\begin{aligned} Sign(Shift - Direction) = & -1 \quad (Right - Edge - Shift) \\ & +1 \quad (Left - Edge - Shift) \end{aligned} \quad (\text{식 D-5})$$

$$\sigma = \frac{\sqrt{\frac{\sum_{p=1}^P (D[p])^2}{P}}}{2d_{min}} \quad (\text{식 D-6})$$

($Sign(Shift - Direction)$ 은 2치화 결과(Pat_T)가 1 비트 여러(엣지?쉬프트) 하여 Pat_F 가 되는 경우의 엣지?쉬프트의 방향을 나타내고 P는 지정된 산출 기간내의 비트?패턴의 수를 나타낸다)

청구항 16

청구항 14 기재의 재생 신호의 평가방법에 있어서,

다음의 (식 D-1)로부터 (식 D-6)에 따라서 산출되는 평가값(σ)에 의해 상기 재생 신호를 평가하는 것을 특징으로 하는 재생 신호의 평가방법

수학식 35

$$ED_B(pat1, pat2) = \sum_{n=1}^N (V_{target}[pat1[n]] - V_{target}[pat2[n]])^2 \quad (\text{식 D-1})$$

($V_{target}[B]$ 는 비트열(B)에 대한 목표 신호 레벨; $pat[n]$ 는 비트?패턴 “pat”의 시각(n)에 있어서의 비트열

; N은 클래스 비트수를 나타낸다)

수학식 36

$$d_{\min} = Average(ED_{\min})$$

$$= \frac{\sum_{m=1}^M ED_B(Pat_T[m], Pat_F[m])}{M} \quad (\text{식 D-2})$$

(M은 1비트 여러 패턴의 조합의 총수 ; Pat_T 및 Pat_F는 각각 정비트?패턴 및 오비트 패턴을 나타낸다)

수학식 37

$$ED(pat) = \sum_{n=1}^N (V_{signal}[t+n] - V_{\arg et}[pat[n]])^2 \quad (\text{식 D-3})$$

(V_{signal}[t]는 시작(t)에 있어서의 재생 신호 레벨이고 시작(t)에 있어서의 2치화 결과가 비트?패턴 “pat”이다)

수학식 38

$$D = Sign(Shift - Direction) \times \{(ED(Pat_F[m]) - ED(Pat_T[m])) - d_{\min}\} \quad (\text{식 D-4})$$

$$\begin{aligned} Sign(Shift - Direction) = & -1 \quad (Right - Edge - Shift) \\ & +1 \quad (Left - Edge - Shift) \end{aligned} \quad (\text{식 D-5})$$

$$\sigma = \frac{\sqrt{\sum_{p=1}^P (D[p])^2}}{2d_{\min}} \quad (\text{식 D-6})$$

(Sign(Shift-Direction)는 2치화 결과(Pat_T)가 1비트 여러(엣지?쉬프트) 하여

$$ED_B(pat1, pat2) = \sum_{n=1}^N |V_{\arg et}[pat1[n]] - V_{\arg et}[pat2[n]]| \quad (\text{식 D-7})$$

P는 지정된 산출 기간내의 비트?패턴의 수를 나타낸다)

청구항 17

청구항 15 또는 청구항 16에 있어서,

(식 D-1) 및 (식 D-3) 대신에 유클리드거리를 각 시작에 있어서의 양자의 차이의 절대치의 합으로 하여 각각 이하의 (식 D-7) 및 (D-8)로 산출하는 것을 특징으로 하는 재생 신호의 평가방법.

수학식 39

$$ED_B(pat1, pat2) = \sum_{n=1}^N |V_{\arg et}[pat1[n]] - V_{\arg et}[pat2[n]]| \quad (\text{식 D-7})$$

$$ED(pat) = \sum_{n=1}^N |V_{signal}[t+n] - V_{\arg et}[pat[n]]| \quad (\text{식 D-8})$$

청구항 18

청구항 15 또는 청구항 16에 있어서,

(식 D-2) 대신에 기준 유클리드거리(d_{min})를 해당 패턴에 있어서의 값으로서 이하의 (식 D-9)을 이용하는 것을 특징으로 하는 재생 신호의 평가방법.

수학식 40

$$d_{min} = ED_B(Pat_T[m], Pat_F[m]) \quad (\text{식 D-9})$$

여기서 EDB는 (식 D-1) 혹은 이하의 (식 D-7)으로 산출하는 것으로 한다.

수학식 41

$$ED_B(pat1, pat2) = \sum_{n=1}^N | V_{\arg et}[pat1[n]] - V_{\arg et}[pat2[n]] | \quad (\text{식 D-7})$$

청구항 19

청구항 15 또는 청구항 16에 있어서,

주목하는 1개의 엣지의 쉬프트량(D)으로서 (식 D-4) 대신에 좌우의 엣지?쉬프트에 대한 평가값을 각각 DL DR로 했을 때 그 DL 및 DR이 어느쪽도 산출 가능한 경우에 이하의 (식 D-10)으로 나타내는 평균 쉬프트량을 이용하는 것을 특징으로 하는 재생 신호의 평가방법.

수학식 42

$$D = \frac{(DL + DR)}{2} \quad (\text{식 D-10})$$

청구항 20

청구항 15 또는 청구항 16에 있어서,

주목하는 1개의 엣지의 쉬프트량(D)으로서 (식 D-4) 대신에 좌우의 엣지?쉬프트에 대한 평가값을 각각 DL DR로 했을 때 그 DL 및 DR이 어느쪽도 산출 가능한 경우에 이하의 (식 D-11)으로 나타나는 바와 같이 절대치의 작은 쪽의 쉬프트량을 이용하는 것을 특징으로 하는 재생 신호의 평가방법.

수학식 43

$$D = DL \quad if \quad |DL| \leq |DR|$$

$$D = DR \quad if \quad |DL| > |DR| \quad (\text{식 D-11})$$

청구항 21

청구항 15 또는 청구항 16에 있어서,

주목하는 1개의 엣지의 쉬프트량(D)으로서 (식 D-4) 대신에 좌우의 엣지?쉬프트에 대한 평가값을 각각 DL DR로 했을 때 그 DL 및 DR이 어느쪽도 산출 가능한 경우에 이하의 (식 D-12)으로 나타나는 바와 같이 절대치의 큰 쪽의 쉬프트량을 이용하는 것을 특징으로 하는 재생 신호의 평가방법.

수학식 44

$$\begin{aligned}
 D &= DR & \text{if } |DL| \leq |DR| \\
 D &= DL & \text{if } |DL| > |DR|
 \end{aligned}
 \quad (\text{식 D-12})$$

청구항 22

PRML 재생 회로를 탑재하는 광디스크 장치로서,

디코드한 정비트열과 그 비트열로부터 1 비트 엣지 쉬프트 시킨 오비트열을 생성하는 수단,

상기 정비트열과 오비트열로부터 목표 신호 레벨을 참조해 각각 정목표 신호 오목표 신호를 생성하는 수단,

상기 정목표 신호와 상기 재생 신호의 각 시각에 있어서의 신호 레벨의 차이의 절대치의 합을 산출해 정유클리드거리를 산출하는 수단,

상기 오목표 신호와 상기 재생 신호의 각 시각에 있어서의 신호 레벨의 차이의 절대치의 합을 산출해 오유클리드거리를 산출하는 수단,

상기 정유클리드거리와 오유클리드거리의 차이로서 유클리드거리차를 산출하는 수단,

상기 목표 신호 레벨로부터 상기 목표 신호 레벨의 1 비트 쉬프트 패턴에 대응하는 평균유클리드거리를 산출하는 수단,

상기 유클리드거리차로부터 상기 평균 유클리드거리를 뺀 후 상기 평균 유클리드거리로 나누어 규격화 씨퀀스 오차를 산출하는 수단을 갖추고,

상기 규격화 씨퀀스 오차를 이용해 상기 재생 신호를 평가하는 기능을 가지는 것을 특징으로 하는 광디스크 장치.

청구항 23

파형등화기 및 목표 레벨 테이블을 가지는 비터비복호회로와 신호 평가 회로가 형성된 IC칩으로서,

상기 신호 평가 회로는 패턴 선택 유니트와 제 1 및 제 2의 목표 레벨 산출 유니트와 씨퀀스 오차 평가 유니트를 갖추고,

상기 패턴 선택 유니트는 상기 비터비복호회로로부터 출력된 2치화 결과를 1 비트 에러에 대응해 클래스 비트 수 $\times 2 - 1$ 분만 구축하여 평가값산출용 패턴인지 아닌지를 판정 해 평가값산출용 패턴으로 판정 했을 경우에는 그것을 정비트?패턴으로서 상기 제 1의 목표 레벨 산출 유니트에 보내는 것과 동시에 1 비트 엣지 쉬프트 시킨 에러 패턴을 생성해 오비트 패턴으로서 상기 제 2의 목표 레벨 산출 유니트에 보내고,

상기 제 1의 목표 레벨 산출 유니트는 상기 목표 레벨 테이블을 참조해 정비트?패턴에 대응하는 목표 신호 레벨을 출력하고 상기 제 2의 목표 레벨 산출 유니트는 상기 목표 레벨 테이블을 참조해 오비트 패턴에 대응하는 목표 신호 레벨을 출력하고,

상기 씨퀀스 오차 평가 유니트는 상기 제 1 및 제 2의 목표 레벨 산출 유니트의 출력과 상기 파형등화기의 출력을 이용해 다음의 (식 D-1)으로부터 (식 D-6)에 따라서 평가값(D 혹은 σ) 중 적어도 1개를 출력 하는 것을 특징으로 하는 IC칩.

수학식 45

$$ED_B(pat1, pat2) = \sum_{n=1}^N (V_{target[B]}[pat1[n]] - V_{target[B]}[pat2[n]])^2
 \quad (\text{식 D-1})$$

($V_{target[B]}$ 는 비트열(B)에 대한 목표 신호 레벨; $pat[n]$ 은 비트?패턴 “ pat ”의 시각(n)에 있어서의 비트열 ; N은 클래스 비트수를 나타낸다)

수학식 46

$$d_{\min} = \text{Average}(ED_{\min})$$

$$= \frac{\sum_{m=1}^M ED_B(Pat_T[m], Pat_F[m])}{M} \quad (\text{식 D-2})$$

(M은 1비트 에러 패턴의 조합의 총수; Pat_T 및 Pat_F는 각각 정비트?패턴 및 오비트 패턴을 나타낸다)

수학식 47

$$ED(pat) = \sum_{n=1}^N (V_{signal}[t+n] - V_{target}[pat[n]])^2 \quad (\text{식 D-3})$$

(V_{signal}[t]는 시각(t)에 있어서의 재생 신호 레벨이고 시각(t)에 있어서의 2치화 결과가 비트?패턴 “pat”이다)

수학식 48

$$D = \text{Sign}(Shift - Direction) \times \{(ED(Pat_F[m]) - ED(Pat_T[m])) - d_{\min}\} \quad (\text{식 D-4})$$

$$\begin{aligned} \text{Sign}(Shift - Direction) = & -1 \quad (\text{Right - Edge - Shift}) \\ & +1 \quad (\text{Left - Edge - Shift}) \end{aligned} \quad (\text{식 D-5})$$

$$\sigma = \frac{\sqrt{\sum_{p=1}^P (D[p])^2}}{2d_{\min}} \quad (\text{식 D-6})$$

(Sign(Shift-Direction)는 2치화 결과(PatT)가 1비트 에러(엣지?쉬프트) 하여 Pat_F가 되는 경우의 엣지?쉬프트의 방향을 나타내고 P는 지정된 산출 기간내의 비트?패턴의 수를 나타낸다)

청구항 24

파형등화기 및 목표 레벨 테이블을 가지는 비터비복호회로와 신호 평가 회로가 형성된 IC칩으로서,

상기 신호 평가 회로는 패턴 선택 유니트와 제 1 및 제 2의 목표 레벨 산출 유니트와 씨퀀스 오차 평가 유니트와 가상 목표 레벨 산출 유니트를 갖추고,

상기 가상 목표 레벨 산출 유니트는 런랭스 제한에 포착되지 않고 않고 모든 비트열에 대한 목표 신호 레벨을 상기 목표 레벨 테이블의 각 테이블값을 사용해 산출해 가상 목표 레벨 테이블로서 구축하고,

상기 패턴 선택 유니트는 상기 비터비복호회로로부터 출력된 2치화 결과를 1비트 에러에 대응해 클래스 비트 수 $\times 2 - 1$ 분만 구축하여 평가값산출용 패턴인지 아닌지를 판정 해 평가값산출용 패턴으로 판정 했을 경우에는 그것을 정비트?패턴으로서 상기 제 1의 목표 레벨 산출 유니트에 보내는 것과 동시에 1비트 엣지 쉬프트 시킨 에러 패턴을 생성해 오비트 패턴으로서 상기 제 2의 목표 레벨 산출 유니트에 보내고,

상기 제 1의 목표 레벨 산출 유니트는 상기 가상 목표 레벨 테이블을 참조해 정비트?패턴에 대응하는 목표 신호 레벨을 출력하고 상기 제 2의 목표 레벨 산출 유니트는 상기 가상 목표 레벨 테이블을 참조해 오비트 패턴에 대응하는 목표 신호 레벨을 출력하고,

상기 씨퀀스 오차 평가 유니트는 상기 제 1 및 제 2의 목표 레벨 산출 유니트의 출력과 상기 파형등화기의 출력을 이용해 다음의 (식 D-1)으로부터 (식 D-6)에 따라서 평가값(D 혹은 σ) 중 적어도 1개를 출력 하는 것을 특징으로 하는 IC칩.

수학식 49

$$ED_B(pat1, pat2) = \sum_{n=1}^N (V_{target}[n] - V_{target}[pat1[n]] - V_{target}[pat2[n]])^2 \quad (\text{식 D-1})$$

($V_{target}[B]$ 는 비트열(B)에 대한 목표 신호 레벨; $pat[n]$ 는 비트?패턴 “pat”의 시각(n)에 있어서의 비트열; N은 클래스 비트수를 나타낸다)

수학식 50

$$d_{min} = Average(ED_{min})$$

$$= \frac{\sum_{m=1}^M ED_B(Pat_T[m], Pat_F[m])}{M} \quad (\text{식 D-2})$$

(M은 1 비트 여러 패턴의 조합의 총수; Pat_T 및 Pat_F 는 각각 정비트?패턴 및 오비트 패턴을 나타낸다)

수학식 51

$$ED(pat) = \sum_{n=1}^N (V_{signal}[t+n] - V_{target}[pat[n]])^2 \quad (\text{식 D-3})$$

($V_{signal}[t]$ 는 시각(t)에 있어서의 재생 신호 레벨이고 시각(t)에 있어서의 2치화 결과가 비트?패턴 “pat”이다)

수학식 52

$$D = Sign(Shift - Direction) \times \{(ED(Pat_F[m]) - ED(Pat_T[m])) - d_{min}\} \quad (\text{식 D-4})$$

$$\begin{aligned} Sign(Shift - Direction) = & -1 \quad (Right - Edge - Shift) \\ & +1 \quad (Left - Edge - Shift) \end{aligned} \quad (\text{식 D-5})$$

$$\sigma = \frac{\sqrt{\sum_{p=1}^P (D[p])^2}}{2d_{min}} \quad (\text{식 D-6})$$

($Sign(Shift - Direction)$ 은 2치화 결과(Pat_T)가 1 비트 여러(엣지?슈프트) 하여 Pat_F 가 되는 경우의 엣지?슈프트의 방향을 나타내고 P는 지정된 산출 기간내의 비트?패턴의 수를 나타낸다)

청구항 25

청구항 23 또는 청구항 24에 있어서,

(식 D-1) 및(식 D-3) 대신에 유클리드거리를 각 시각에 있어서의 양자의 차이의 절대치의 합으로 하여 각각 이하의 (식 D-7) 및 (D-8)로 산출하는 것을 특징으로 하는 IC칩.

수학식 53

$$ED_B(pat1, pat2) = \sum_{n=1}^N |V_{target}[pat1[n]] - V_{target}[pat2[n]]| \quad (식 D-7)$$

$$ED(pat) = \sum_{n=1}^N |V_{signal}[t+n] - V_{target}[pat[n]]| \quad (식 D-8)$$

청구항 26

청구항 23 또는 청구항 24에 있어서,

(식 D-2) 대신에 기준 유클리드거리(dmin)를 해당 패턴에 있어서의 값으로 하여 이하의 (식 D-9)을 이용하는 것을 특징으로 하는 IC칩.

수학식 54

$$d_{min} = ED_B(Pat_T[m], Pat_F[m]) \quad (식 D-9)$$

여기서 EDB는 (식 D-1) 혹은 이하의 (식 D-7)으로 산출하는 것으로 한다.

수학식 55

$$ED_B(pat1, pat2) = \sum_{n=1}^N |V_{target}[pat1[n]] - V_{target}[pat2[n]]| \quad (식 D-7)$$

청구항 27

청구항 23 또는 청구항 24에 있어서,

주목하는 1개의 엣지의 쉬프트량(D)으로서 (식 D-4) 대신에 좌방향과 우방향의 엣지?쉬프트에 대한 평가값을 각각 DL DR로 했을 때 그 DL 및 DR이 어느쪽도 산출 가능한 경우에 이하의 (식 D-10)으로 나타내는 평균 쉬프트량을 이용하는 것을 특징으로 하는 IC칩.

수학식 56

$$D = \frac{(DL + DR)}{2} \quad (식 D-10)$$

청구항 28

청구항 23 또는 청구항 24에 있어서,

주목하는 1개의 엣지의 쉬프트량(D)으로서 (식 D-4) 대신에 좌방향과 우방향의 엣지?쉬프트에 대한 평가값을 각각 DL DR로 했을 때 그 DL 및 DR이 어느쪽도 산출 가능한 경우에 이하의 (식 D-11)에서 나타나는 바와 같이 절대치의 작은 쪽의 쉬프트량을 이용하는 것을 특징으로 하는 IC칩.

수학식 57

$$\begin{aligned} D &= DL & \text{if } |DL| \leq |DR| \\ D &= DR & \text{if } |DL| > |DR| \end{aligned} \quad (식 D-11)$$

청구항 29

청구항 23 또는 청구항 24에 있어서,

주목하는 1개의 엣지의 쉬프트량(D)으로서 (식 D-4) 대신에 좌방향과 우방향의 엣지?쉬프트에 대한 평가값을

각각 DL DR로 했을 때 그 DL 및 DR이 어느쪽도 산출 가능한 경우에 이하의 (식 D-12)에서 나타나는 바와 같이 절대치의 큰 쪽의 쉬프트량을 이용하는 것을 특징으로 하는 IC칩.

수학식 58

$$D = DR \quad \text{if} \quad |DL| \leq |DR|$$

$$D = DL \quad \text{if} \quad |DL| > |DR| \quad (\text{식 D-12})$$

청구항 30

PRML 방식에 대응한 재생신호의 평가방법에서,

수학식 59

$$D = \text{Sign}(Shift - Direction) \times \{(ED(Pat_F[m]) - ED(Pat_T[m])) - d_{\min}\}$$

수학식 60

$$\begin{aligned} \text{Sign}(Shift - Direction) = -1 & \quad (\text{Right-Edge-Shift}) \\ & +1 \quad (\text{Left-Edge-Shift}) \end{aligned}$$

(단, (Right-Edge-Shift)를 +1, (Left-Edge-Shift)를 -1로 해도 됨)

로 정의되는 엣지(Edge)?쉬프트(Shift)치(欲) D를 산출하는 스텝과,

(단, 재생신호와 지정 비트?패턴 "pat"의 사이의 유클리드거리 ED(pat)는,

수학식 61

$$ED(pat) = \sum_{n=1}^N (V_{\text{signal}}[t+n] - V_{\text{target}}[pat[n]])^2$$

수학식 62

$$ED(pat) = \sum_{n=1}^N |V_{\text{signal}}[t+n] - V_{\text{target}}[pat[n]]|$$

로 나타내고, 여기에서 $V_{\text{signal}}[t]$ 는 시각 t에 있어서의 재생신호 레벨이며,

평가 지표를 규격화하기 위한 기준 유클리드거리 d_{\min} 는,

수학식 63

$$d_{\min} = \text{Average}(ED_{\min})$$

$$= \frac{\sum_{m=1}^M ED_B(Pat_T[m], Pat_F[m])}{M}$$

로 나타내고, 여기에서 M은 1비트 에러 패턴의 조합의 총수, Pat_T 및 Pat_F 는 각각 정(正)비트?패턴 및 오(誤)비트 패턴을 나타내고,

상기 엣지?쉬프트치(欲) D를 사용하여, 재생신호를 평가하는 스텝을 가지는 것을 특징으로 하는 재생신호의

평가방법.

청구항 31

PRML 재생회로를 탑재하는 광디스크장치에서,

수학식 64

$$D = \text{Sign}(Shift - Direction) \times \{(ED(Pat_F[m]) - ED(Pat_T[m])) - d_{\min}\}$$

수학식 65

$$\begin{aligned} \text{Sign}(Shift - Direction) = & -1 \quad (\text{Right-Edge-Shift}) \\ & +1 \quad (\text{Left-Edge-Shift}) \end{aligned}$$

(단, (Right-Edge-Shift)를 +1), (Left-Edge-Shift)를 -1로 해도 됨)

로 정의되는 엣지?쉬프트치(값) D를 산출하는 회로와,

(단, 재생신호와 지정 비트?패턴 "pat"의 사이의 유클리드거리 ED(pat)는,

수학식 66

$$ED(pat) = \sum_{n=1}^N (V_{\text{signal}}[t+n] - V_{\text{target}}[pat[n]])^2$$

로 나타내고, 여기에서 $V_{\text{signal}}[t]$ 는 시각 t에 있어서의 재생신호 레벨이며,

평가지표를 규격화하기 위한 기준 유클리드거리 d_{\min} 은,

수학식 67

$$d_{\min} = \text{Average}(ED_{\min})$$

$$= \frac{\sum_{m=1}^M ED_B(Pat_T[m], Pat_F[m])}{M}$$

로 나타내고, 여기에서 M은 1비트 에러 패턴의 조합의 총수, Pat_T 및 Pat_F 는 각각 정(正)비트?패턴, 및 오(誤)비트 패턴을 나타내고,

상기 엣지?쉬프트치(값) D를 사용하여, 재생신호를 평가하는 평가장치(evaluator)를 갖는 것을 특징으로 하는 광디스크 장치.

청구항 32

최소 런랭스가 2이상의 부호의 PRML 방식으로 대응한 재생신호의 평가방법에 있어서,

비터비복호기로부터 출력되는 복수의 목표신호 레벨과, 파형등화기로부터 출력되는 재생신호 레벨의 차이에 근거하여 얻어지는 값에 대하여, 정(正)비트 열에 대한 오(誤)비트 열의 엣지 쉬프트 방향에 대응한 부호를 부가한 규격화 씨퀀스 오차를 이용하여 상기 재생신호를 평가하는 재생신호의 평가방법으로서,

상기 복수의 목표신호 레벨을 산출할 때에, 상기 최소 런랭스보다도 작은 런랭스 부호에 대한 목표신호 레벨을 산출하는 것을 특징으로 하는 재생신호의 평가방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

[0090] 본 발명은 기록 매체상에 물리적 성질이 다른 부분과는 다른 기록 마크를 형성해 정보를 기록하는 광디스크 장치에 관한 것이다.

[0091] 광디스크의 고속화와 고밀도화에 수반해 PRML(Partial Response Maximum Likelihood) 재생 신호 처리 방식이 필수 기술이 되어 왔다. PRML 방식의 하나로서 목표 신호 레벨을 재생 신호에 따라 적응적으로 변화시키는 적응 PRML 또는 보상 PRML 방식이 있다. “Tech. Digest ISOM '03, pp. 34”에 의하면 이러한 PRML 방식을 이용해 재생 신호의 어시메트리 및 기록시의 열간섭을 보상함으로써 Blu-ray Disc 대응의 장치로 35 GB용량 상당한 고밀도화가 실현 가능한 것이 나타나고 있다.

[0092] PRML 장치를 이용한 광디스크 장치에 있어서도 종래와 같이 (1) 재생등화 조건 (2) 포커스 위치나 텔트 조건 (3) 기록 파워나 펠스 조건 등을 적절히 학습하는 것이 중요하다. 이러한 경우에는 재생 신호 품질의 평가 지표를 이용해 이것을 최선의 조건으로 하도록 각종 파라미터를 적정화할 필요가 있다. 종래 다이렉트?슬라이스 재생 방식을 이용했을 경우에는 재생 신호 품질의 평가 지표로서 지터가 이용되고 있었다. PRML 방식으로 대응한 재생 신호 품질의 평가 지표로서 “Tech. Digest ODS '03, pp. 93”에서는 “Tech. Digest ISOM '03, pp. 116”에서는 PR(1,2,2,1) ML채널에 대응해 MLSE(Maximum Likelihood Sequence Error)가 나타나고 있다. 디코드 결과인 정비트열과 그것이 1 비트 쉬프트 한 오비트열을 이용해 재생 신호와 양자의 유클리드거리를 각각 산출함으로써 오류 확률의 관점으로부터 재생 신호를 평가하는 것이다. 또 MLSE는 데이터 엣지에 주목함으로써부터 전후의 스페이스길이와 마크길이에 의해 테이블화된 적응적인 기록 펠스 조건을 이용하는 기록 스트래터지에 대응해 테이블의 각 요소마다 MLSE값의 목표치로부터 차이를 계측 해 평가함으로써 기록 스트래터지의 최적화를 할 수 있는 것이 나타나고 있다. 또 “Tech. Digest ISOM '03, pp. 164”에서는 PR(1,2,2,2,1) ML채널에 대응해 PRSNR(Partial Response Signal to Noise Ratio)가 나타나고 있다. 이것은 PR(1,2,2,2,1) 채널로 유클리드거리가 작고 에러 빈도가 높은 3개의 패턴을 추출해 각각의 유클리드거리값을 산출함으로써 오류 확률의 관점으로부터 재생 신호 (SNR)를 산출해 신호 품질을 평가하는 것이고 PRSNR와 비트 에러율의 사이에 뛰어난 상관이 있는 것이 나타나고 있다.

[0093] 여기서 PRML 방식의 오류 검출의 평가에 대해서 발명의 이해를 심층적으로 하기 위해서 설명을 더한다.

[0094] 도 2는 RLL(1,7) 코드에 있어서 PR(1,2,2,1) 클래스를 사용해 디코드하는 경우의 비트 오류의 패턴에 대해서 그 일부를 정리한 것이다. 이 경우 클래스를 표현하는 비트수(이하 클래스 비트수 N라고 부른다)가 4이므로 1비트 에러 한 영향을 고려하기 위해서는 7비트($2N-1$)의 패턴에 대해서 생각하면 좋다. 이 때 정패턴의 센터 비트가 다른 패턴을 오패턴이라고 부르고 정패턴 및 오패턴이 각각 런랭스 제한을 만족하는 조건을 추출하면 도에 나타나는 바와 같이 1비트 오류에 대한 패턴의 조합은 8가지 있다. 정패턴 및 오패턴의 목표 신호 레벨의 차이의 2승치를 시각마다 가산한 값은 양자의 유클리드거리로 불리고 1비트에러의 케이스에서는 $(1^2+2^2+2^2+1^2=14)$ 14가 된다. 목표 신호의 진폭이 2가 되도록 규격화했을 경우에는 유클리드거리는 1.11이다. 유클리드거리는 2개 비트?패턴에 대한 목표치의 시각에 의한 변천을 M차원(이 경우 M=4)의 벡터라고 파악해 그러한 벡터를 위치 벡터로 하는 공간상의 2개의 점의 거리라고 생각할 수도 있다. 2비트 에러에 대해서 동일하게 정리하면 12가지 있고 유클리드 거리는 14이다. 동일하게 하여 보다 복잡한 에러 패턴을 생각하면 각각 유클리드거리는 16, 18, 20, 22, …라고 무한으로 계속된다. 통계상 이들 모든 패턴의 에러가 발생하게 된다. 그렇지만 이러한 모든 에러 패턴을 포함해 신호 품질을 평가하기에는 방대한 처리가 필요해지고 광디스크 드라이브에 탑재할 수 있는 것은 아니다. 여기서 유클리드거리는 정패턴과 오패턴의 거리이므로 에러 발생이 발생되기 어려움을 나타내는 지표라고 생각해도 좋다. 실제 에러 수정이 가능한 범위 예를 들면 비트 에러율이 약 10^{-4} 이하의 범위에서는 최소 유클리드거리의 패턴에서의 에러가 지배적이다. 거기서 최소 유클리드거리의 패턴만을 평가하면 신호 품질의 평가에는 충분하다라고 말할 수 있다. MLSE는 최소 유클리드거리 패턴 PR(1,2,2,1)에서는 1T엣지쉬프트에만 주목해 장소마다 에러가 발생하기 쉬운 분포를 측정해 정규 분포에 근사해 그 표준 편차를 평가하는 것이다.

[0095] 동일하게 하여 RLL(1,7) 부호에 대응해 PR(1,2,1) PR(1,2,2,2,1)에 대한 에러패턴과 유클리드거리에 대해서 정리한 것을 각각 도 3과 도 4에 나타낸다.

[0096] 도 3은 PR(1,2,1)의 에러 패턴과 유클리드거리에 대해서 정리한 것이다. 도에 나타나는 바와 같이 최소 유클리드거리의 패턴은 동일하게 1 T 옛지 쉬프트이고 유클리드거리는 6이다. 이것도 PR(1,2,2,1)와 동일하게 MLSE로 평가 가능하다.

[0097] 도 4는 PR(1,2,2,2,1)의 에러 패턴과 유클리드거리에 대해서 정리한 것이다. 도에 나타나는 바와 같이 1 비트 에러의 유클리드거리가 14인데 대해 2 비트 및 3 비트 에러의 패턴에 있어서 유클리드거리가 12가 된다. 이 경우 1 T 쉬프트의 에러만을 평가하는 MLSE에서는 정확한 신호 품질의 평가로 할 수 없다고 생각된다. 거기서 “Tech. Digest ISOM, '03, pp. 164”에서는 이들의 3개의 패턴의 에러 발생여려움을 S/N의 관점에서 정량화하고 그들 중에서 가장 S/N이 작고 에러 하기 쉬운 것을 사용해 신호 품질의 평가를 하고 있다. 이것이 먼저 말한 PRSNR이다.

[0098] 도 5는 RLL(1,7) 코드에 있어서 일반적으로 이용되는 PR(1,1,1,1) 클래스를 사용해 디코드 하는 경우의 비트 오류의 패턴에 대해서 그 일부를 정리한 것이다. 이 경우 클래스 비트수 N이 4이므로 PR(1,2,2,1) 클래스의 경우와 동일하게 1 비트 에러 한 영향을 고려하기 위해서는 7 비트의 패턴에 대해서 생각하면 좋다. 도에 나타나는 바와 같이 1 비트 오류에 대한 패턴의 조합은 8가지 있고 유클리드거리는 4가 된다. 10 비트의 패턴에 대해서 2 비트 오류가 발생하는 케이스는 18가지 있고 유클리드거리는 4이다. 동일하게 하여 보다 복잡한 에러 패턴을 생각하면 각각 유클리드 거리는 6, 10, …으로 무한으로 계속된다. 이 경우 최소 유클리드거리의 패턴은 1 비트 에러 뿐만이 아니고 2 비트 에러에 대해서도 고려할 필요가 있다.

[0099] [비]특허 문헌 1] Tech. Digest ISOM '03, pp. 34

[0100] [비]특허 문헌 2] Tech. Digest ODS '03, pp. 93

[0101] [비]특허 문헌 3] Tech. Digest ISOM '03 pp. 116

[0102] [비]특허 문헌 4] Tech. Digest ISOM '03 pp. 164

[0103] 전술과 같이 목표 신호 레벨을 재생 신호에 따라 적응적으로 변화시키는 적응 PRML 또는 보상 PRML 방식은 재생 성능을 향상하는데 있어서 큰 효과가 있다. 한편 위에 나타낸 MLSE 및 PRSNR는 어느쪽이나 PR(1,2,2,1)나 PR(1,2,2,2,1)와 같이 PR클래스에 의존한 것이고 또한 목표 신호 레벨이 고정의 PRML 채널에 대응한 것이다.

[0104] 또 기록 스트래터지의 최적화의 관점으로부터 MLSE를 이용해 마크길이와 스페이스길이에 따른 테이블로 분해해 재생 신호를 평가하는 수법은 매우 뛰어난 것이지만 MLSE가 PRML 디코더의 1 비트 쉬프트 오류의 확률을 기본으로 한 것이기 때문에 전술의 문헌에 나타나고 있는 바와 같이 최소 런랭스의 스페이스와 최소 런랭스의 마크로 이루어지는 데이터 패턴의 평가를 할 수 없다. 종래의 다이렉트?슬라이스 방식을 예로 말하면 최소 런랭스의 반복 데이터 패턴은 가장 S/N이 작고 에러 하기 쉬운 패턴이다. 또 기록 제어의 관점으로부터도 동데이터 패턴은 인접 마크로부터의 열간섭이 최대가 되는 패턴이므로 기록 펄스 조건도 양호하게 이것을 제어하는 것이 아니면 안 된다. 이상과 같이 기록/재생의 관점으로부터 최소 런랭스의 조합으로 이루어지는 데이터 패턴은 중요한 데이터 패턴이므로 이것을 평가 가능한 신호 평가 지표가 바람직하고 있었다.

[0105] 본 발명이 해결 하려고 하는 과제는 이하의 2가지이다.

[0106] (과제 1) 목표 신호 레벨이 재생 신호에 따라 적응적으로 변화하는 PRML 채널에 대응한 재생 신호의 평가 지표 및 그것을 이용한 광디스크 장치의 제공.

[0107] (과제 2) 최소 런랭스의 조합 데이터 패턴에 대응한 재생 신호의 평가 지표 및 그것을 이용한 광디스크 장치의 제공.

발명이 이루고자 하는 기술적 과제

[0108] 먼저 (과제 1)를 해결하는 수단에 대해서 설명한다.

[0109] MLSE가 가변의 목표 레벨에 대응할 수 없는 이유는 디코드 결과인 정비트열과 그것이 1 비트 쉬프트 한 오비트열에 대응한 목표 신호의 생성과 재생 신호와의 유클리드 거리의 산출이 고정 목표 레벨에 근거하고 있기 때문이다. 따라서 재생 신호에 따라 적응적으로 변화하는 목표 레벨을 기준으로서 목표 신호의 생성과 유클리드거리의 산출을 가능하게 하면 과제는 해결된다. 전자에 대해서는 정오 비트열로부터 목표 레벨을 구성하는 비트열을 꺼내 이것에 대응한 목표 신호 레벨을 순차 목표 신호 레벨 테이블로부터 로드함으로써 실현될 수 있다. 가변의 목표 레벨에 대응한 목표 신호를 생성할 수 있으면 후자의 유클리드거리의 산출은 각 시각에 있어 재생 신호와 목표 신호의 차이의 2승치를 가산함으로써 구할 수가 있다. MLSE의 정의에 따르면 이들의 2의

유클리드거리의 차이를 기준의 유클리드거리로 규격화할 필요가 있다. 여기서 기준의 유클리드거리로서 변화하는 목표 레벨에 대응해 평균치와 연산함으로써 산출하는 것도 정오 비트열로부터 생성한 목표 신호의 유클리드거리를 산출하는 것도 대응할 수 있다. 연산량을 줄이는 의미에서는 전자쪽이 뛰어나다.

[0110] 여기서 엣지? 쉬프트의 방향에 대해서 말한다. 유클리드거리는 항상 정의 값이므로 부호도 갖지 않는데. 그런데 정패턴으로부터 오패턴으로 변화한 엣지? 쉬프트의 방향은 패턴마다 한번에 정할 수가 있다.

[0111] 도 6은 PR(1,2,2,1)의 최소 유클리드거리 패턴에 대해서 엣지? 쉬프트의 방향을 정리한 것이다. 예를 들면 “0001110” 이 “0000110” 이 되는 경우에 대해서는 3 T마크의 전엣지가 오른쪽으로 쉬프트 하고 있다고 판단한다. 반대로 재생 데이터가 도중의 오패턴 “0000110”에서 만났을 경우에는 쉬프트 방향은 왼쪽이다. 동일하게 모든 패턴에 대해 엣지? 쉬프트의 방향을 정의 할 수 있다. 거기서 예를 들면 쉬프트 방향이 오른쪽 경우에 유클리드거리가 “+” 왼쪽의 경우에 유클리드거리가 “-” 와 같이 정의함으로써 MLSE의 정의를 확장해 엣지? 쉬프트의 방향의 정보를 평가할 수 있도록 개량할 수 있다. 여기에서는 관례에 따라서 비트 “1” 이 마크를 나타내는 것으로 하고 있다. 디코더의 구성에 의해 “0” 이 마크를 나타내는 경우에는 쉬프트 방향을 역으로 정의 다시 하면 좋다.

[0112] 이하 여기에 나타낸 새로운 신호 평가 지표를 S-SEAT(Signed-Sequenced Error for Adaptive Target)라고 부르기로 한다. S-SEAT의 정의를 이하에 나타낸다.

[0113] 2개의 비트? 패턴 “pat1” 과 “pat2”의 유클리드거리를 EDB(pat1; pat2)로 하는 정의에 의해 이하의 식에서 표현된다.

수학식 1

$$ED_B(pat1, pat2) = \sum_{n=1}^N (V_{target}[n] - V_{target}[pat1[n]] - V_{target}[pat2[n]])^2 \quad (\text{식D-1})$$

[0114] 여기서 $V_{target}[B]$ 는 비트열(B)에 대한 목표 신호 레벨; $pat[n]$ 는 비트? 패턴

[0115] “pat”의 시각(n)에 있어서의 비트열 ; N은 클래스 비트수를 나타낸다.

[0116] 평가 지표를 규격화하기 위한 기준 유클리드거리는 1 비트 에러 패턴에 대한 유클리드거리의 평균치로 이하와 같이 정의 한다.

수학식 2

$$d_{\min} = Average(ED_{\min})$$

$$= \frac{\sum_{m=1}^M ED_B(Pat_T[m], Pat_F[m])}{M} \quad (\text{식D-2})$$

[0117] 여기서 M은 1 비트 에러 패턴의 조합의 총수 Pat_T 및 Pat_F 는 각각 정비트? 패턴 및 오비트 패턴을 나타낸다.

[0118] 재생 신호와 지정 비트? 패턴 “pat”의 사이의 유클리드거리 $ED(pat)$ 는 다음의 식에서 나타낸다.

수학식 3

$$ED(pat) = \sum_{n=1}^N (V_{signal}[t+n] - V_{target}[pat[n]])^2 \quad (\text{식D-3})$$

[0119] 여기서 $V_{signal}[t]$ 는 시각(t)에 있어서의 재생 신호 레벨이고 시각(t)에 있어서의 2치화 결과가 비트? 패턴 “pat”이다.

[0120] S-SEAT의 값은 PRML에 대응하는 엣지? 쉬프트값(D) 및 그 표준 편차(σ)로서 이하에 의해 구한다.

수학식 4

$$[0124] D = \text{Sign}(Shift - Direction) \times \{(ED(Pat_F[m]) - ED(Pat_T[m])) - d_{\min}\} \quad (\text{식D-4})$$

$$Sign(Shift - Direction) = -1 \quad (Right - Edge - Shift)$$

$$+1 \quad (Left - Edge - Shift) \quad (\text{식D-5})$$

$$[0126] \sigma = \frac{\sqrt{\sum_{p=1}^P (D[p])^2}}{2d_{\min}} \quad (\text{식D-6})$$

[0127] 여기서 $\text{Sign}(Shift - Direction)$ 은 2치화 결과(Pat_T)가 1 비트 애러(엣지?쉬프트) 하여 Pat_F 가 되는 경우의 엣지?쉬프트의 방향을 나타내고 P 는 지정된 산출 기간내의 비트?패턴의 수를 나타낸다. (식 D-5)에 있어서의 부호의 정의는 우방향의 엣지?쉬프트에 대해서 부; 좌방향의 엣지?쉬프트에 대해서 정으로 하고 있는 것은 자연스러운 정의와 다르기 때문에 기이하게 생각될지도 모르므로 설명을 더한다. (식 D-4)에 있어서의 $(ED(Pat_F[m]) - ED(Pat_T[m]))$ 의 항은 (재생 신호와 오비트 패턴의 유클리드거리)로부터 (재생 신호와 정비트?패턴의 유클리드거리)를 끌어당긴 것이고 유클리드거리의 차분값이다. 이 값은 정비트?패턴이 디코드되었던 것 이기 때문에 통상 정의 값이다. 재생 신호가 완전하게 정비트?패턴의 목표 신호에 일치하는 경우에는 유클리드 거리의 차분값이 기준 유클리드거리(d_{\min})가 된다. 한편 이 값이 제로의 경우에는 재생 신호는 1/2의 확률로 정비트?패턴에도 오비트 패턴에도 디코드된다. 한편 종래의 다이렉트?슬라이스법에 대해서는 재생 신호의 엣지 위치와 클록 신호의 엣지 위치의 편차량을 엣지?쉬프트량이라고 부른다. 다이렉트?슬라이스법에 있어서의 엣지?쉬프트량이 검출창폭(클록 신호의 주기)의 1/2의 크기의 경우에 재생 신호는 1/2의 확률로 오류해 2치화 된다. 이러한 양자의 대비로부터 차식에서 나타나는 바와 같이 유클리드거리의 차분값으로부터 기준 유클리드 거리(d_{\min})를 줄인 값(D)을 도입하면 이것이 다이렉트?슬라이스법에 있어서의 엣지?쉬프트량과 동가인 양이고 PRML법에 있어서의 엣지?쉬프트로서 취급하는 것을 알 수 있다.

수학식 5

$$[0128] D_o = (ED(Pat_F[m]) - ED(Pat_T[m]) - d_{\min}) \quad (\text{보충식-1})$$

[0129] 여기까지는 기본적으로 전술의 MLSE값의 구상을 답습한 것이다. 위에 말한 것처럼 재생 신호가 오비트 패턴의 목표 신호에 가까워지면 D_o 값이 엣지의 쉬프트의 방향으로 의존하지 않고 부의 값이 된다. 따라서 엣지의 쉬프트 방향을 디스크상에 형성된 마크의 물리적인 쉬프트 방향과 일치되기 위해서는 궁리가 필요하다. 엣지?쉬프트의 방향은 정오의 비트?패턴의 비교로부터 한번에 정할 수가 있다. 거기서 본 발명에서는 정오의 비트?패턴으로부터 엣지?쉬프트의 방향을 정해(식 D-5)와 같이 D_o 값에 시프트 방향으로 대응해 +1 또는 -1을 곱한 값을 엣지?쉬프트값(D)으로 했다. (식 D-5)에 따르면 엣지?쉬프트의 방향이 우측의 경우에 D 값이 정 좌측의 경우에 D 값이 부가 된다. 이렇게 함으로써 디스크상에 형성된 마크의 물리적인 쉬프트 방향과 PRML법으로 대응한 엣지?쉬프트값(D)의 부호를 일치시킬 수가 있다. 여기에서는 쉬프트 방향이 우측의 경우에 D 값이 정이 되도록 정의 했지만 반대 방향의 정의도 가능하다. 그 경우에는 (식 D-5)의 부호를 반전시키면 좋다. 다이렉트?슬라이스법에서는 각 엣지에 있어서의 엣지?쉬프트량의 RMS값을 지터값이라고 부르고 신호 품질의 대표적인 평가 지표로서 이용하고 있다. 본 발명 있어서도 S-SEAT값은 PRML법으로 대응한 엣지?쉬프트량(D)의 RMS값이다. 이것은 PRML법에 있어서의 지터값에 상당하는 것이다.

[0130] 그런데 본 발명의 평가 지표는 상황에 따라 확장하는 것이 가능하다. 이하 구체적인 확장 방법을 나타낸다.

[0131] 자세하게는 후술 하지만 목표 신호 레벨이 재생 신호에 따라 적응적으로 변화하는 PRML 채널에서는 회로 규모의 증대를 막기 위해서 재생 신호와 목표 신호의 유클리드거리의 산출을 각 시각에 있어서의 재생 신호와 목표 신호의 레벨의 차이의 2승치의 합이 아닌 절대치의 합으로 하여 산출하는 것이 유효하다. 이하 이러한 PRML 채널을 절대치계라고 부르기로 한다. 본 발명의 목적은 PRML에 맞은 재생 신호의 평가 지표의 제공이기 때문에 절대치계의 PRML 채널에서는 유클리드거리의 산출을 레벨의 차이의 절대치의 합으로 하는 쪽이 좋다.

이를 위해서는 (식 D-1) 및(식 D-3) 대신에 유클리드거리를 각 시각에 있어서의 양자의 차이의 절대치의 합으로 하여 각각 이하의 (식 D-7) 및 (D-8)로 산출하면 좋다.

수학식 6

$$[0132] ED_B(pat1, pat2) = \sum_{n=1}^N |V_{target}[pat1[n]] - V_{target}[pat2[n]]| \quad (\text{식D-7})$$

$$[0133] ED(pat) = \sum_{n=1}^N |V_{signal}[t+n] - V_{target}[pat[n]]| \quad (\text{식D-8})$$

[0134] 또 (식 D-2) 대신에 기준 유클리드거리(dmin)로서 이하의 (식 D-9)로 나타내지는 해당 패턴에 있어서의 유클리드거리의 순시차를 사용하는 것도 가능하다.

수학식 7

$$[0135] d_{min} = ED_B(Pat_T[m], Pat_F[m]) \quad (\text{식D-9})$$

[0136] 여기서 ED_B 는 (식 D-1) 혹은 (식 D-7)으로 산출하는 것으로 한다.

[0137] (식 D-7) 및 (식 D-8)을 이용하는 경우 목표 신호 레벨이 재생 신호에 따라 적응적으로 변화하는 PRML 채널에서는 유클리드거리가 패턴에 의존하는 경우나 매체의 감도집단등에 의해 신호 진폭이나 어시메트리값이 시간과 함께 변화하는 경우등에서는 그 시각에 있어서의 보다 정확한 평가값을 얻을 수 있다는 메리트가 있다. 다만 LSI등에 회로화 한 경우에는 고속 동작하는 블록이 증가하기 위해 소비 전력이 증가한다고 하는 디메리트가 발생하므로 주의가 필요하다. 목표 신호 레벨이 고정의 PRML 채널의 경우에는 기준 유클리드거리(dmin)도 고정값이 되므로 (식 D-2)나 (식 D-7)에 의한 (dmin)값의 산출 필요없이 미리 산출해 두어 정수를 이용하면 좋다.

[0138] 다음에 1개의 엣지에 대한 평가값의 산출에 대해서 고찰한다. RLL(1,7) 부호에 대해서 PR(1,2,2,1) ML클래스를 이용했을 경우의 MLSE의 산출 방법에 대해서는 전술의 문헌 2(Tech. Digest ODS '03, pp. 93)와 문헌 3(Tech. Digest ISOM '03, pp. 116)에 기재되어 있다. 문헌 3의 Figure 1 및 Table 2로부터 5T(T는 검출창폭) 이상의 길이가 마크와 스페이스의 조합으로 이루어지는 엣지에 대해서도 다른 패턴과 동일하게 정오 2개의 패턴(문헌중에서는 P2B/P2A 및 P7B/P7A)의 편성으로부터 위에 말한 엣지?쉬프트의 평가값(문헌안에서는 MD로 나타내지고 있다)을 산출하고 있다. 구체적인 산출계의 블록 및 패턴은 문헌 2의 Figure 1 및 Table 1에 기재되어 있다. 문헌 2의 Table 1에 있어서의 Path A 와 Path B로서 나타나는 7 비트의 비트열은 왼쪽으로부터 차례로 문헌 3에 있어서의 P1A/P1B P2A/P2B, ???에 대응한다. 여기서 P2A(비트열”1110000”)와 P2B(비트열”1111000”)에 주목한다. 이것은 후속 하는 스페이스의 길이가 4 T이상으로 마크길이가 4 T이상의 패턴의 마크 후엣지를 나타내고 있다. 그런데 RLL(1,7) 부호에서는 최장의 마크 및 스페이스길이가 8 T이다. 거기서 후속 하는 스페이스길이가 8 T로 마크길이가 8 T의 패턴의 후엣지에 대해서 문헌 2의 Figure 1의 블럭도를 바탕으로 고찰해 보자.

[0139] 도 59는 시각(t)에 대한 패턴?검출기의 판정 상황과 평가값의 산출 동작에 대해서 나타낸 것이다. 도에 나타나는 바와 같이 t=4 및 t=5의 2개의 시각에 있어 패턴 검출기는 각각 P2B와 P2A를 검출하므로 MD값의 계산이 2회 발생한다. 이러한 케이스는 도 59 및 문헌 3의 Table 2로부터 용이하게 알수 있듯이 5 T이상의 길이가 마크와 스페이스의 조합에 있어서 발생한다. 더욱더 일반화하면 PRML 클래스 비트수(구속길이)를 N로 할때 (N+1) T이상의 길이 마크와 스페이스의 조합에 있어서 발생하는 것이다. 물리적으로 1개의 마크?엣지에 대해서 쉬프트량을 2회 산출하는 것은 자연스럽지 않다. 이것을 피하기 위해서는 t=4에 있어서 MD값의 산출이 실행된 것을 기억해 두어 t=5에 있어서의 산출을 실행하지 않게 하면 좋다. PR(1,2,2,1) ML과 같이 목표 신호 레벨이 고정의 PRML 방식으로는 t=4에 있어서의 산출값과 t=5에 있어서의 산출값은 동일한 값이 되기 때문에 평가값의 2회 산출을 1회로 제한하는 것만으로 충분한다. 실제로는 RLL(1,7) 부호에 있어서 5 T이상의 마크와 스페이스의 조합 패턴의 발생 빈도는 적기 때문에 2회 산출에 의한 영향은 작고 실용상 MLSE값을 신호 평가에 이용하여 문제는 발생하기 어렵다.

[0140] 다음에 목표 신호 레벨을 재생 신호에 따라 적응적으로 변화시키는 적응 PRML 방식에 대해서 고찰한다. 문헌

2에 기재되어 있는바와 같이 MLSE의 정의에는 엣지? 쉬프트의 방향을 포함하지 않는다. 한편 본 발명에서는 (식 D-5)에 나타낸 것처럼 엣지? 쉬프트 D의 방향을 검출할 수가 있다. 도 59에서 엣지? 쉬프트 D를 산출하는 경우에는 $t=4$ 에 있어서 엣지? 쉬프트의 방향이 왼쪽의 경우에 대해서 평가하고 $t=5$ 에 있어서 엣지? 쉬프트가 오른쪽 경우에 대해서 평가를 한다. 각각의 값을 DL 및 DR로 하면 일반적으로 DL과 DR은 개략 동일한 값이 된다. 한편 (식 D-8)에 의해 기준 유클리드거리를 산출하는 경우등에는 목표 신호 레벨이 시시각각 변화하므로 DL ≠ DR이 된다. 이 경우 2회 산출을 피하기 위해서 위에 나타낸 방법에 $t=4$ 에 있어서 산출을 실행하면 $t=5$ 에 있어서의 산출을 실행하지 않도록 제한하는 것만으로는 충분하지 않다. 그렇지만 실용적으로는 DL과 DR의 절대치의 크기의 차이는 작다고 생각함에 좋은 예를 들면 RLL(1,7) 부호에서는 클래스 비트수(N)가 4이상이면 2회 산출의 발생 빈도가 작다. 이들을 전제로서 회로 구성을 간략화하거나 MLSE라는 정의의 호환성을 중시하는 경우에는 S-SEAT값의 산출에 있어서 (식 D-6) 따라서 DL과 DR를 각각 가산하면 좋다.

[0141] 한편 DVD나 CD와 같이 RLL(2,10) 부호를 이용하는 경우나 클래스 비트수가 3 이하인 경우에는 2회 산출의 영향이 커져 버린다. 또 RLL(1,7) 부호나 RLL(2,10) 부호등 최소 런길이가 2 T이상의 부호를 이용하는 경우에는 이하에 나타나는 바와 같이 가상 스테이트를 도입한 V-SEAT(자세한 것은 후술)에 있어서 모든 엣지에 대해서 2회 산출이 발생하게 된다.

[0142] 다음에 S-SEAT 및 V-SEAT에 있어서 2회 산출을 피해 물리적으로 1개의 엣지에 대해서 쉬프트양을 1개만 산출하는 수법에 대해서 말한다. 그 방법은 이하에 나타나는 바와 같이 3개 있다.

[0143] (1) 주목하는 1개의 엣지의 쉬프트량(D)으로서 (식 D-4) 대신에 좌우의 엣지? 쉬프트에 대한 평가값 DL 및 DR이 어느쪽이나 산출 가능한 경우에 이하의 (식 D-10)으로 나타내는 평균 쉬프트량을 이용하는 경우.

수학식 8

$$D = \frac{(DL + DR)}{2} \quad (\text{식D-10})$$

[0144] 이것이 가장 자연스러운 정의이다.

[0145] (2) 주목하는 1개의 엣지의 쉬프트량(D)로서 (식 D-4) 대신에 좌우의 엣지? 쉬프트에 대한 평가값 DL 및 DR이 어느쪽이나 산출 가능한 경우에 이하의 (식 D-11)으로 나타나는 바와 같이 절대치의 작은 쪽의 쉬프트량을 이용하는 경우.

수학식 9

$$D = DL \quad \text{if} \quad |DL| \leq |DR|$$

$$D = DR \quad \text{if} \quad |DL| > |DR| \quad (\text{식D-11})$$

[0146] 측정에는 항상 오차가 항상 따라다니므로 예를 들면 드라이브 장치에 있어서 클럭이 새어들어가는등의 스파이크적인 잡음이 비교적 많은 케이스에 대해서는 이와 같이 절대치의 작은 것을 선택하는 방법이 유효하다.

[0147] (3) 주목하는 1개의 엣지의 쉬프트량(D)로서 (식 D-4) 대신에 좌우의 엣지? 쉬프트에 대한 평가값 DL 및 DR이 어느쪽이나 산출 가능한 경우에 이하의 (식 D-12)으로 나타나는 바와 같이 절대치의 큰 쪽의 쉬프트량을 이용하는 경우.

수학식 10

$$D = DR \quad \text{if} \quad |DL| \leq |DR|$$

$$D = DL \quad \text{if} \quad |DL| > |DR| \quad (\text{식D-12})$$

[0148] 자세한 것은 후술 하지만 절대치계의 PRML 채널에서는 (보충식- 1)에 나타낸 Do값은 제로 또는 부의 값 밖에 취할 수 없다. 이것이 절대치계 PRML 채널의 특징이 되고 있다. 이 특징에 의해 DL 또는 DR의 어느 쪽이나 다른 한쪽이 제로가 되어 버리는 경우가 있다. 이것을 피하기에는 절대치의 큰 쪽의 값을 선택하는 방법이 유

효하다. 이것은 어느 쪽인가 제로의 경우에 다른쪽을 선택하는 것도 포함한 정의가 되어 있다.

[0152] 다음에 (과제 2)를 해결하는 수단에 대해서 설명한다.

[0153] 도 7은 RLL(1,7) 부호에 대응한 PR(1,2,2,1) ML디코더의 목표 신호 레벨에 대해서 정리한 것이다. 이 경우 PR 클래스를 표현하는 비트수가 4이므로 $2^4 (=16)$ 방법의 비트열의 조합에 대응해 목표 신호 레벨이 정의된다. 이 때 런랭스 제한에 의해 1 T 길이의 비트를 포함한 비트열이 제외되어 유효한 비트열의 수는 10이 된다. 비터비?디코더 회로내에는 유효한 비트열에만 대응한 연산기가 실장된다. 비터비복호의 경우에는 4 비트의 비트열을 3 비트의 스테이트와 1 비트의 데이터로 나누어 디코드를 실시한다. 본질적으로는 완전히 같은 것이지만 이것을 기술하면 설명이 번잡하게 되기 때문에 이후 4 비트의 비트열을 이용해 설명을 진행시킨다. 여기서 비터비?디코더 회로내로부터 제외된 비트열은 물리적인 마크의 길이에 의존한 것은 아니고 어디까지나 런랭스 제한을 만족하기 위하여 제외된 것을 강조해 둔다.

[0154] MLSE 혹은 S-SEAT에 있어서 최소 런랭스의 조합 페턴의 평가를 할 수 없는 이유는 이것이 비터비?디코더의 구성에 근거하고 있기 때문에 위에 말한 것처럼 디코더내에 대응하는 유효한 비트열이 없기 때문이다. 이것을 해결하기 위해서는 신호 품질의 평가를 하는 경우에만 런랭스 제한으로 취하지 않고 1 T 길이의 비트를 포함한 비트열을 유효로 하여 목표 신호를 생성할 수 있도록 하면 좋다.

[0155] 도 8은 비터비?디코더부와 재생 신호 품질 평가부의 각 비트열에 대응하는 신호 레벨 및 그들이 유효한가 무효인가의 상황을 정리한 것이다. 디코더 내부에서는 런랭스 제한을 위해서 유효한 비트열이 10이 되어 있는 것은 위와 같다. 한편 재생 신호 품질의 평가를 하는 경우에 런랭스 제한을 위해서 배제된 비트열을 유효하게 해 유효한 비트열을 본래의 16에 되돌리는 것에 의해 예를 들면 RLL(1,7) 부호에 있어서 비트열 “0110” (2 T 마크)의 전엣지가 쉬프트 해 비트열 “0010” (1 T마크)으로 오류 검출되는 경우의 오비트열의 목표 신호를 생성하는 것이 가능하게 된다. 이와 같이 재생 신호를 평가하는 경우에 런랭스 제한을 제외해 비트열과 목표 신호 레벨을 정하면 최소 런랭스의 조합 페턴의 평가를 하는 것이 가능하게 된다.

[0156] 이하 여기에 나타낸 새로운 신호 평가 지표를 V-SEAT(Virtual-state-based-Sequenced Error for Adaptive Target)라고 부르기로 한다. V-SEAT의 산출식은 S-SEAT와 같이 기본적으로 (식 D-1)로부터 (식 D-6)에 의해 산출하지만 (식 D-7)로부터(식 D-12)에 따라서 확장하는 것이 가능하다. V-SEAT는 S-SEAT와 동일하게 목표 레벨이 가변의 비터비?디코더에 대응하는 것이지만 목표 레벨이 고정의 비터비?디코더에도 대응할 수 있는 것은 말할 필요도 없다.

[0157] 도 9는 PR(1,2,2,1)에 대해서 V-SEAT를 산출하는 경우의 여러 페턴에 대해서 통계한 것이다. 도에 나타나는 바와 같이 1 T마크의 도입에 의해 산출 페턴은 간소화되고 4개 뿐이다. 도중 “X”는 “0”에서도 “1”이라도 좋은 것을 나타내고 있다. 이와 같이 페턴 검출 회로의 구성을 간소화할 수 있는 메리트가 있다.

[0158] V-SEAT와 같이 런랭스 제한을 없애 신호 품질의 평가를 하는 메리트는 그 밖에도 있다. 전술과 같이 PR(1,2,2,2,1)의 경우에는 최소 유클리드거리의 페턴은 옛지?쉬프트는 아니기 때문에 MLSE 혹은 S-SEAT에 의한 신호 품질의 평가를 할 수 없었다. 이 문제는 정페턴과 오패턴이 각각 런랭스 제한을 만족하고 있는 것에 의해 발생하고 있다. 예를 들면 도 4의 2 비트 여러의 페턴 No. 1에 대해서 설명한다. 이것은 페턴 “0000110000000” 이 “0000011000000”으로 여러 하는 경우이고 2 T마크가 1 T 오른쪽으로 쉬프트 하는 것을 나타낸다. 실제로 광디스크상에 기록된 마크에 대해서 생각해 보자. 2 T마크의 전엣지만이 오른쪽으로 쉬프트 해 기록되어 버렸을 경우를 상정한다. 최적인 기록 조건에 수정하기에는 2 T마크의 전엣지의 위치를 수정하도록 펄스 혹은 파워를 적성화하면 좋다. 한편 비터비?디코더가 디코드하는 비트열의 페턴은 런랭스 제한에 의해 위와 동일하게 2 T 마크가 그대로 1 T 오른쪽으로 쉬프트 한 것으로 되지 않을 수 없다. 확실히 비터비?디코더의 여러 빈도를 기준으로 신호 품질을 평가하면 이와 같이 된다. 그렇지만 이렇게 하여 얻을 수 있던 평가 지표로부터는 2 T마크가 오른쪽으로 쉬프트 했다고 하는 오류된 정보 밖에 얻을 수 없기 때문에 이 평가 지표에 의거해 기록 조건을 수정하면 정상적인 위치에 있던 2 T마크의 후엣지도 포함해 기록 펄스 혹은 파워 조건을 수정해 버리게 된다. 기록 재생을 실시하는 광디스크 장치에 있어 보면 지장이 없는 경우도 있다. 그렇지만 예를 들면 PR(1,2,1)나 다이렉트?슬라이스 방식을 탑재하는 광디스크 장치로 재생하면 여러가 발생하기 쉬운 것은 쉽게 상상할 수 있다. 광디스크는 매체가환의 스토리지 시스템이기 때문에 이러한 재생 호환에 관한 문제가 발생하지 않게 배려하지 않으면 안 된다. V-SEAT에서는 런랭스 제한을 초월 해 신호 품질을 평가하므로 마크의 옛지 하나하나에 주목하므로 위의 경우에도 바르게 2 T마크의 전엣지를 평가하는 것이 가능하고 기록/재생 호환 및 기록 제어의 관점으로부터 메리트가 있다. 동일하게 PR(1,2,2,2,1)와 같이 최소 유클리드 거리가 옛지 쉬프트 페턴이 아닌 PRML 디코더에 대해서도 통일된 옛지 쉬프트 베이스의 평가 지표를 이용할

수가 있어 PRML 방식을 변경했을 경우에 신호 평가 회로부의 구성을 거의 그대로 사용할 수 있다고 하는 메리트도 크다.

[0159] V-SEAT를 이용해 목표 신호 레벨이 가변인 비터비?디코더에 대응하기 위해서는 1 T마크를 포함한 비트열에 대한 목표 신호 레벨의 구하는 방법을 나타낼 필요가 있다. 비터비?디코더내에는 1 T 길이의 비트열에 대응하는 스테이트가 존재하지 않기 때문에 직접 목표치를 비터비?디코더내의 목표 레벨 테이블 참조할 수가 없다. PR 클래스 예를 들면 (1,2,2,1)은 1 T신호의 임펄스레스폰스를 근사 한 것이다. 고정 목표의 PRML의 목표 신호 레벨은 임펄스레스폰스와 비트열의 중복에 의해 정의된다. 거기서 가변 목표 레벨의 PRML에 대해서도 선형 가산에 의한 중복이 성립한다고 가정하면 가상적인 1 T를 포함한 비트열에 대응하는 목표 신호 레벨을 구할 수가 있다.

[0160] 도 10은 클래스 비트수 4의 가변 목표 레벨의 PRML의 비트열과 목표 신호 레벨을 정리한 것이다. 이러한 가변 목표 레벨의 PRML를 이하 PR(a,b,c,d)와 같이 나타내기로 한다. 도에 나타나는 바와 같이 예를 들면 비트열 “0010”의 목표 신호 레벨(v2)은 비트열 “0000” “0001” “0011”의 목표 신호 레벨 v0 v1 v3을 이용해 “0010” = “0011” - “0001”인 것을 이용하고 “0000”의 목표 신호 레벨이 제로가 아닌 것을 고려하여

$$v2 = v3 - v1 + v0 \quad (식 1)$$

[0161]로서 구할 수가 있다. 동일하게 다른 1 T를 포함한 비트열의 레벨은

$$v4 = v6 - v2 + v0 \quad (식 2)$$

$$v5 = v7 - v2 + v0 \quad (식 3)$$

$$v10 = v8 - v13 + v15 \quad (식 4)$$

$$v11 = v9 - v13 + v15 \quad (식 5)$$

$$v13 = v12 - v14 + v15 \quad (식 6)$$

[0162]로서 구할 수가 있다.

[0163]여기에서 나타낸 1 T를 포함한 비트열에 대한 목표 신호 레벨의 산출식은 일례이다. (식 1)에 대해 말하면 예를 들면 “0010” = “1111” - “1101”인 것을 이용하여

$$v2 = v15 - v13 + v0 \quad (식 7)$$

[0164]로 할 수도 있다. 목표 레벨간에 선형 가산이 성립하고 있는 경우에는 (식 1)과 (식7)의 값은 같은 것이 되지만 일반적으로 기록 과정에 비선형인 열간섭등의 효과가 있기 때문에 선형 가산은 성립하지 않는다. 기본적으로는 (식 1)로부터 (식 6)에 의해 1 T를 포함한 비트열에 대한 목표 신호 레벨을 산출한다. 바람직하게는 복수의 산출식을 이용하여 구한 값에 대해서 그러한 발생 이벤트수로 중량감을 붙여 평균화하는 쪽이 좋다. 이하의 실시예로 나타내는 실현 결과는 후자에 의해 목표 레벨을 산출하는 방식이다.

[0165]클래스 비트수가 한층 더 큰 임의의 클래스에 대응하기에는 다음 구상에 따르면 좋다.

[0166] (프로세스 1) “1”의 고립 임펄스의 목표 레벨을 산출한다. “1”의 고립 임펄스는 비트열중에 “1”을 1개만 포함하고 그 이외는 “0”의 비트열의 목표 레벨을 말한다. 이들의 비트열의 값은 2^n 으로 표현할 수 있다. 여기서 $0 \leq n < N$ 이고 N은 클래스비트수이다. 이들의 비트열의 목표 레벨을 런랭스 제한에 따른 목표 레벨의 가산 혹은 감산에 의해 구한다.

[0167] (프로세스 2) “0”의 고립 임펄스의 목표 레벨을 산출한다. “0”의 고립 임펄스는 비트열중에 “0”을 1개만 포함하고 그 이외는 “1”의 비트열의 목표 레벨을 말한다. 이들의 비트열의 값은 $2^N - 2^n$ 으로 표현할 수 있다. 여기서 $0 \leq n < N$ 이고 N은 클래스 비트수이다. 이들의 비트열의 목표 레벨을 런랭스 제한에 따른 목표 레벨의 가산 혹은 감산에 의해 구한다.

[0168] (프로세스 3) 임의의 비트열의 목표 레벨을 구한다. 임의의 비트열(B)은 “1”의 고립임펄스의 거듭하여 맞추어서 이하의 식에서 산출한다.

수학식 11

[0176]
$$V1[B] = V_{zero} + \left(\sum_{n=0}^{N-1} I1[n] \times \text{NotZero}(B \& \& 2^n) - V_{zero} \right) \quad (\text{식8})$$

[0177] 여기서 $V1[B]$ 는 비트열(B)에 대한 목표 신호 레벨; V_{zero} 는 비트열 “00…00”에 대응하는 목표 레벨; $I1[n]$ 는 비트열이 2^n 로 나타내는 “1”의 고립 임펄스의 레벨 $\text{NotZero}(x)$ 는 x 의 값이 제로가 아닐 때에 1; 제로경우에 0을 돌려주는 함수 “ $\&\&$ ”은 정수의 논리합을 나타내는 연산자이다.

[0178] 동일하게 하여 임의의 비트열은 “0”의 고립 임펄스 중복맞춤으로서 이하의

[0179] 식으로 산출한다.

수학식 12

[0180]
$$V0[B] = V_{one} + \left(\sum_{n=0}^{N-1} I1[n] \times \text{IsZero}(B \& \& 2^n) - V_{one} \right) \quad (\text{식9})$$

[0181] 여기서 $V0[B]$ 는 비트열(B)에 대한 목표 신호 레벨; V_{one} 는 비트열 “11…11”에 대응하는 목표 레벨; $I1[n]$ 는 비트열이 $2^{N-n}-2$ 로 나타내지는 “0”의 고립 임펄스의 레벨; $\text{IsZero}(x)$ 는 x 의 값이 제로일 때에 1 제로가 아닌 0을 돌려주는 함수이다.

[0182] (식 8) (식 9)로부터 각각 “1”의 임펄스 및 “0”의 임펄스의 중복맞춤으로하여 구한 목표 레벨을 평균화한 이하의 식에 의해 목표 레벨을 구한다.

수학식 13

[0183]
$$V[B] = \frac{(V1[B] + V0[B])}{2} \quad (\text{식10})$$

[0184] S-SEAT와 동일하게 V-SEAT에 대해서도 전술의 확장을 적응할 수 있다. 구체적으로는(식 D-7)으로부터 (식 D-12)를 사용해 설명했던 대로이다.

[0185] 도 11에 MLSE;S-SEAT;V-SEAT의 정의와 특징을 정리한다.

[0186] 이상에 의해 본 발명의 (과제 1)과 (과제 2)의 해결 방법을 말했다. 이하의 실시예에서는 PR클래스의 차이에 대응하는 구체적인 방법 및 실험 결과에 대해서 상세하게 기술한다.

[0187] 이하 본 발명에서는 특히 명시하지 않는 한 S-SEAT값과 V-SEAT값의 산출은 MLSE값과 동일하게 산출된 엣지? 쉬프트 D의 모든 값의 RMS값으로 하고 확장 정의에 대해서는 정리해 기술한다. 동일하게 특히 명시하지 않는 한 PRML 채널은 2승계인 것으로 한다.

발명의 구성 및 작용

[0188] 이하 본 발명의 상세를 실시예를 이용해 설명한다.

[0189] [실시예 1]

[0190] 여러 가지의 PR클래스로의 대응

[0191] 위의 설명에서는 RLL(1,7) 부호에 대응한 PR(1,2,2,1) 디코더에 대해서 S-SEAT와 V-SEAT의 산출 방법에 대해서 말했다. 이하 RLL(1,7) 부호에 대응한 PR(1,2,1) PR(12221) PR(123321) 클래스 및 RLL(2,10) 부호에 대응한 PR(3,4,4,3) 클래스에 대한 실시예를 나타낸다.

[0192] 먼저 Blu-ray Disc 등의 RLL(1,7) 부호에 대응하는 PR클래스에 대해서 기술한다.

[0193] 도 12는 RLL(1,7) 부호에 대응한 PR(1,2,1) 및 PR(a,b,c) 클래스에 대한 1 비트 오류 패턴에 대해서 유클리드 거리와 엣지? 쉬프트의 방향을 정리한 것이다. 도에 나타나는 바와 같이 1 비트 오류에 대한 패턴의 조합은 2 가지 있고 고정 목표 레벨의 경우에는 유클리드거리는 6이다. 각 패턴에 대한 엣지? 쉬프트 방향의 정의는 도에 나타내는 대로이다.

[0194] 먼저 S-SEAT의 산출에 대해서 설명한다.

[0195] 도 13은 RLL(1,7) 부호에 대응한 목표 레벨이 가변의 PR(a,b,c) ML디코더의 목표 신호 레벨을 정리한 것이다. S-SEAT를 산출하는 경우는 도 12의 비트?패턴을 추출해 전술의 정의에 따라서 평가값을 산출하면 좋다.

[0196] 다음에 V-SEAT의 산출에 대해서 설명한다.

[0197] 도 14는 RLL(1,7) 부호에 대응한 PR(1,2,1) 및 PR(a,b,c) 클래스에 대한 V-SEAT의 검출 패턴과 엣지?쉬프트의 방향을 정리한 것이다. 도에 나타나는 바와 같이 1 비트 오류에 대한 패턴의 조합은 4가지 있고 고정 목표 레벨의 경우에는 유클리드거리는 6이다. 각 패턴에 대한 엣지?쉬프트 방향의 정의는 도에 나타내는 대로이다.

[0198] 도 15는 RLL(1,7) 부호에 대응한 목표 레벨이 고정의 PR(1,2,1) ML디코더의 목표 신호 레벨을 정리한 것이다. 여기서 목표 신호 레벨은 ±1로 규격화하여 나타내고 있다. V-SEAT를 산출하는 경우는 도 14의 비트?패턴을 추출해 전술의 정의에 따라서 평가값을 산출하면 좋다.

[0199] 도 16은 RLL(1,7) 부호에 대응한 목표 레벨이 가변의 PR(a,b,c) ML디코더의 목표 신호 레벨을 정리한 것이다. V-SEAT를 산출하는 경우는 1 T 길이를 포함한 비트열에 대응 목표 신호 레벨을 도의 정의에 따라서 산출해 도 14의 비트?패턴을 추출해 전술의 정의에 따라서 평가값을 산출하면 좋다.

[0200] 도 17은 RLL(1,7) 부호에 대응한 PR(1,2,2,2,1) 및 PR(a,b,c,d,e) 클래스에 대한 1 비트 오류 패턴에 대해서 유클리드거리와 엣지?쉬프트의 방향을 정리한 것이다. 도에 나타나는 바와 같이 1 비트 오류에 대한 패턴의 조합은 18가지 있고 고정 목표 레벨의 경우에는 유클리드거리는 14이다. 각 패턴에 대한 엣지?쉬프트 방향의 정의는 도에 나타내는 대로이다.

[0201] 먼저 S-SEAT의 산출에 대해서 설명한다.

[0202] 도 18은 RLL(1,7) 부호에 대응한 목표 레벨이 가변의 PR(a,b,c,d,e) ML디코더의 목표 신호 레벨을 정리한 것이다. S-SEAT를 산출하는 경우는 도 17의 비트?패턴을 추출해 전술의 정의에 따라서 평가값을 산출하면 좋다.

[0203] 다음에 V-SEAT의 산출에 대해서 설명한다.

[0204] 도 19는 RLL(1,7) 부호에 대응한 PR(1,2,2,2,1) 및 PR(a,b,c,d,e) 클래스에 대한 V-SEAT의 검출 패턴과 엣지?쉬프트의 방향을 정리한 것이다. 도에 나타나는 바와 같이 1 비트 오류에 대한 패턴의 조합은 4가지 있고 고정 목표 레벨의 경우에는 유클리드거리는 14이다. 각 패턴에 대한 엣지?쉬프트 방향의 정의는 도에 나타내는 대로이다.

[0205] 도 20은 RLL(1,7) 부호에 대응한 목표 레벨이 고정의 PR(1,2,2,2,1) ML디코더의 목표 신호 레벨을 정리한 것이다. 여기서 목표 신호 레벨은 ±1로 규격화하여 나타내고 있다. V-SEAT를 산출하는 경우는 도 19의 비트?패턴을 추출해 정의에 따라서 평가값을 산출하면 좋다.

[0206] 도 21은 RLL(1,7) 부호에 대응한 목표 레벨이 가변의 PR(a,b,c,d,e) ML디코더의 목표 신호 레벨을 정리한 것이다. V-SEAT를 산출하는 경우는 1 T 길이를 포함한 비트열에 대응하는 목표 신호 레벨을 도의 정의에 따라서 산출해 도 19의 비트?패턴을 추출해 전술의 정의에 따라서 평가값을 산출하면 좋다.

[0207] 도 22는 RLL(1,7) 부호에 대응한 PR(1,2,3,3,2,1) 및 PR(a,b,c,d,e,f) 클래스에 대한 1 비트 오류 패턴에 대해서 유클리드거리와 엣지?쉬프트의 방향을 정리한 것이다. 도에 나타나는 바와 같이 1 비트 오류에 대한 패턴의 조합은 18가지 있고 고정 목표 레벨의 경우에는 유클리드거리는 28이다. 각 패턴에 대한 엣지?쉬프트 방향의 정의는 도에 나타내는 대로이다.

[0208] 먼저 S-SEAT의 산출에 대해서 설명한다.

[0209] 도 23은 RLL(1,7) 부호에 대응한 목표 레벨이 가변의 PR(a,b,c,d,e,f) ML디코더의 목표 신호 레벨을 정리한 것이다. S-SEAT를 산출하는 경우는 도 22의 비트?패턴을 추출해 전술의 정의에 따라서 평가값을 산출하면 좋다.

[0210] 다음에 V-SEAT의 산출에 대해서 설명한다.

[0211] 도 24는 RLL(1,7) 부호에 대응한 PR(1,2,3,3,2,1) 및 PR(a,b,c,d,e,f) 클래스에 대한 V-SEAT의 검출 패턴과 엣지?쉬프트의 방향을 정리한 것이다. 도에 나타나는 바와 같이 1 비트 오류에 대한 패턴의 조합은 4가지 있고 고정 목표 레벨의 경우에는 유클리드거리는 28이다. 각 패턴에 대한 엣지?쉬프트 방향의 정의는 도에 나타내는 대로이다.

[0212] 도 25는 RLL(1,7) 부호에 대응한 목표 레벨이 고정의 PR(1,2,3,3,2,1) ML디코더의 목표 신호 레벨을 정리한 것이다. 여기서 목표 신호 레벨은 ±1로 규격화하여 나타내고 있다. V-SEAT를 산출하는 경우는 도 24의 비트?패턴을 추출해 정의에 따라서 평가값을 산출하면 좋다.

[0213] 도 26은 RLL(1,7) 부호에 대응한 목표 레벨이 가변의 PR(a,b,c,d,e,f) ML디코더의 목표 신호 레벨을 정리한 것이다. V-SEAT를 산출하는 경우는 1T 길이를 포함한 비트열에 대응하는 목표 신호 레벨을 도의 정의에 따라서 산출해 도 24의 비트?패턴을 추출해 전술의 정의에 따라서 평가값을 산출하면 좋다. 여기에서는 먼저 나타낸 (식 8) (식9)에 의해 “1”의 임펄스 및 “0”의 임펄스에 대한 목표 레벨을 산출한 후 (식 10)에 의해 그 외의 목표 레벨을 산출하는 경우를 나타내고 있다. “1”의 임펄스의 목표 레벨은 v2 v4 v8 v16이고 “0”의 임펄스의 목표 레벨은 v61 v59 v55 47이다.

[0214] RLL(1,7) 부호에 대응한 PR클래스로서 마지막에 PR(1,2,2,1)에 대해서 정리한다. 전술의 설명과 중복 하지만 여기서 정리함으로써 발명의 이해가 깊어진다고 판단하여 이하에 기술한다.

[0215] 도 27은 RLL(1,7) 부호에 대응한 PR(1,2,2,1) 및 PR(a,b,c,d) 클래스에 대한 1비트 오류 패턴에 대해서 유클리드거리와 엣지?쉬프트의 방향을 정리한 것이다. 도에 나타나는 바와 같이 1비트 오류에 대한 패턴의 조합은 8가지 있고 고정 목표 레벨의 경우에는 유클리드거리는 10이다. 각 패턴에 대한 엣지?쉬프트 방향의 정의는 도에 나타내는 대로이다.

[0216] 먼저 S-SEAT의 산출에 대해서 설명한다.

[0217] 도 28은 RLL(1,7) 부호에 대응한 목표 레벨이 가변의 PR(a,b,c,d) ML디코더의 목표 신호 레벨을 정리한 것이다. S-SEAT를 산출하는 경우는 도 27의 비트?패턴을 추출해 전술의 정의에 따라서 평가값을 산출하면 좋다.

[0218] 다음에 V-SEAT의 산출에 대해서 설명한다.

[0219] 도 29는 RLL(1,7) 부호에 대응한 PR(1,2,2,1) 및 PR(a,b,c,d) 클래스에 대한 V-SEAT의 검출 패턴과 엣지?쉬프트의 방향을 정리한 것이다. 도에 나타나는 바와 같이 1비트오류에 대한 패턴의 조합은 4가지 있고 고정 목표 레벨의 경우에는 유클리드 거리는 10이다. 각 패턴에 대한 엣지?쉬프트 방향의 정의는 도에 나타내는 대로이다.

[0220] 도 30은 RLL(1,7) 부호에 대응한 목표 레벨이 고정의 PR(1,2,2,1) ML디코더의 목표 신호 레벨을 정리한 것이다. 여기서 목표 신호 레벨은 ±1로 규격화하여 나타내고 있다. V-SEAT를 산출하는 경우는 도 29의 비트?패턴을 추출해 전술의 정의에 따라서 평가값을 산출하면 좋다.

[0221] 도 31은 RLL(1,7) 부호에 대응한 목표 레벨이 가변의 PR(a,b,c,d) ML디코더의 목표 신호 레벨을 정리한 것이다. V-SEAT를 산출하는 경우는 1T 길이를 포함한 비트열에 대응하는 목표 신호 레벨을 도의 정의에 따라서 산출해 도 29의 비트?패턴을 추출해 전술의 정의에 따라서 평가값을 산출하면 좋다.

[0222] 다음에 CD/DVD의 RLL(2,10) 부호에 대응하는 PR클래스에 대해서 기술한다.

[0223] 도 32는 RLL(2,10) 부호에 대응한 PR(3,4,4,3) 및 PR(a,b,c,d) 클래스에 대한 1비트 오류 패턴에 대해서 유클리드거리와 엣지?쉬프트의 방향을 정리한 것이다. 도에 나타나는 바와 같이 1비트 오류에 대한 패턴의 조합은 2가지 있고 고정 목표 레벨의 경우에는 유클리드거리는 50이다. 각 패턴에 대한 엣지?쉬프트 방향의 정의는 도에 나타내는 대로이다.

[0224] 먼저 S-SEAT의 산출에 대해서 설명한다.

[0225] 도 33은 RLL(2,10) 부호에 대응한 목표 레벨이 가변의 PR(a,b,c,d) ML디코더의 목표 신호 레벨을 정리한 것이다. S-SEAT를 산출하는 경우는 도 32의 비트?패턴을 추출해 전술의 정의에 따라서 평가값을 산출하면 좋다.

[0226] 다음에 V-SEAT의 산출에 대해서 설명한다.

[0227] 도 34는 RLL(2,10) 부호에 대응한 PR(3,4,4,3) 및 PR(a,b,c,d) 클래스에 대한 V-SEAT의 검출 패턴과 엣지?쉬프트의 방향을 정리한 것이다. 도에 나타나는 바와 같이 1비트 오류에 대한 패턴의 조합은 4가지 있고 고정 목표 레벨의 경우에는 유클리드 거리는 50이다. 각 패턴에 대한 엣지?쉬프트 방향의 정의는 도에 나타내는 대로이다.

[0228] 도 35는 RLL(2,10) 부호에 대응한 목표 레벨이 고정의 PR(3,4,4,3) ML디코더의 목표 신호 레벨을 정리한 것이다. 여기서 목표 신호 레벨은 ±1로 규격화하여 나타내고 있다. V-SEAT를 산출하는 경우는 도 34의 비트?패턴

을 추출해 전술의 정의에 따라서 평가값을 산출하면 좋다.

[0229] 도 36은 RLL(2,10) 부호에 대응한 목표 레벨이 가변의 $PR(a,b,c,d)$ ML디코더의 목표 신호 레벨을 정리한 것이다. V-SEAT를 산출하는 경우는 1 T 길이 및 2 T 길이를 포함한 비트열에 대응하는 목표 신호 레벨을 도의 정의에 따라서 산출해 도 35의 비트?패턴을 추출해 전술의 정의에 따라서 평가값을 산출하면 좋다.

[0230] V-SEAT에 관한 이상의 실시예에서는 재생 신호의 어시메트리가 제로가 아니고 “1”의 임펄스와 “0”의 임펄스의 크기가 동일하지 않는 일반적인 경우에 대해서 나타냈다. 이하의 실시예에서는 재생 신호의 어시메트리가 작고 “1”의 임펄스와 “0”의 임펄스의 크기가 동일하다고 생각되는 경우의 보다 간소화된 가변 목표 레벨의 구하는 방법을 나타낸다.

[0231] 본 발명에서는 편의상 가변 목표 레벨의 PR클래스를 예를 들면 $PR(a,b,c,d)$ 과 같이 나타낸다. 어시메트리를 제로로 가정할 수 있는 경우에는 “1”의 임펄스레스폰스의 시각 변화는 $(a b c d)$ 이고 신호 진폭을 ± 1 로 규격화했다고 하면 “0”의 임펄스레스폰스는 $(-a -b -c -d)$ 가 된다. 거기서 목표 레벨 테이블로부터 $a b c d$ 의 값은 구하면 임의의 비트열에 대한 목표 신호 레벨을 비트열과 임펄스레스폰스 중복 연산으로 산출할 수 있으므로 처리를 간소화할 수 있다. 여기에서는 목표 레벨 테이블로부터 요구한 $a b c d$ 의 값을 가지는 PR클래스를 인티그레이티드 PR클래스라고 부르기로 한다. 이하에 RLL(1,7) 부호에 대응한 $PR(a,b,c)$ $PR(a,b,c,d)$ 및 RLL(2,10) 부호에 대응하는 $PR(a,b,c,d)$ 의 각 클래스에 대한 실시예를 나타낸다.

[0232] 도 37은 RLL(1,7) 부호에 대응한 목표 레벨이 가변의 $PR(a,b,c)$ ML디코더의 목표 신호 레벨을 어시메트리량 제로로 가정하여 구하는 경우를 나타낸다. 여기서 목표 신호 레벨은 ± 1 로 규격화하여 나타내고 있다. 인티그레이티드 PR클래스를 구하기에는 도에 나타나는 바와 같이

$$a = \{(v1-v0) - (v6-v7)\}/2 \quad (식 11)$$

$$b = \{(v3-v1) - (v4-v6)\}/2 \quad (식 12)$$

$$c = \{(v4-v0) - (v3-v7)\}/2 \quad (식 13)$$

[0236]로부터 구한다. 각각은 “1”의 임펄스와 “0”의 임펄스의 크기를 평균화한 것이고 도 16을 참조하면 용이하게 산출할 수 있다. 어시메트리가 제로로 진폭이 ± 1 로 규격화되고 있는 경우에는 $v0=+1$ $v7=-1$ 이다. 이를 이용하면 예를 들면 $v1=v0+a$ 와 같이 임의의 목표 레벨을 산출할 수가 있다. 모든 목표 레벨의 구하는 방법은 도안에 나타내는 대로이다.

[0237] 도 38은 RLL(1,7) 부호에 대응한 목표 레벨이 가변의 $PR(a,b,c,d)$ ML디코더의 목표 신호 레벨을 어시메트리량 제로로 가정하여 구하는 경우를 나타낸다. 여기서 목표 신호 레벨은 ± 1 로 규격화하여 나타내고 있다. 인티그레이티드 PR클래스를 구하기에는 도에 나타나는 바와 같이

$$a = \{(v1-v0) - (v14-v15)\}/2 \quad (식 14)$$

$$b = \{(v3-v1) - (v12-v14)\}/2 \quad (식 15)$$

$$c = \{(v6-v2) - (v9-v13)\}/2 \quad (식 16)$$

$$d = \{(v8-v0) - (v7-v15)\}/2 \quad (식 17)$$

[0242]로부터 구한다. 각각은 “1”의 임펄스와 “0”의 임펄스의 크기를 평균화한 것이고 도 31을 참조하면 용이하게 산출할 수 있다. 어시메트리가 제로로 진폭이 ± 1 로 규격화되고 있는 경우에는 $v0=+1$; $v15=-1$ 이다. 이를 이용하면 예를 들면 $v1=v0+a$ 와 같이 임의의 목표 레벨을 산출할 수가 있다. 모든 목표 레벨의 구하는 방법은 도안에 나타내는 대로이다.

[0243] 도 39는 RLL(2,10) 부호에 대응한 목표 레벨이 가변의 $PR(a,b,c,d)$ ML디코더의 목표 신호 레벨을 어시메트리량 제로로 가정하여 구하는 경우를 나타낸다. 여기서 목표 신호 레벨은 ± 1 로 규격화하여 나타내고 있다. 인티그레이티드 PR클래스를 구하기에는 도에 나타나는 바와 같이

$$a = \{(v1-v0) - (v14-v15)\}/2 \quad (식 18)$$

$$b = \{(v3-v1) - (v12-v14)\}/2 \quad (식 19)$$

$$c = \{(v6-v2) - (v9-v13)\}/2 \quad (식 20)$$

$$d = \{(v8-v0) - (v7-v15)\}/2 \quad (식 21)$$

[0248]로부터 구한다. 이들은 (식 14)로부터 (식 17)과 동일하게 되어 있다. 각각은 “1”의 임펄스와 “0”의 임펄스의 크기를 평균화한 것이고 도 26을 참조하면 용이하게 산출할 수 있다. 어시메트리가 제로로 진폭이 ±1로 규격화되고 있는 경우에는 $v0=+1$ $V15=-1$ 이다. 이들을 이용하면 예를 들면 $v1=v0+a$ 와 같이 임의의 목표 레벨을 산출할 수가 있다. 모든 목표 레벨의 구하는 방법은 도안에 나타내는 대로이다.

[0249] [0250] [0251] [0252] [0253] [0254] [0255] [0256] [0257] [0258]

이외의 경우 $PR(a,b,c,d,e)$ $PR(a,b,c,d,e,f)$ 등에 대해서도 동일하게 하여 “1”의 임펄스와 “0”의 임펄스의 크기를 평균화한 목표 신호 레벨 테이블로부터 인터그레이티드 PR클래스를 산출해 이들을 이용해 임의의 비트열에 대한 목표 레벨을 정의 할 수가 있다. 이러한 결과는 어시메트리가 제로가 아닌 경우의 목표 신호 레벨에 대해서 비트열의 “1”과 “0”을 교체한 비트열의 레벨의 크기를 평균화한 것과 같다. 이 조작이 어시메트리가 제로인것에 대응하고 있다.

[0252] [실시예 2]

[0253] 회로 구성

[0254] 다음에 S-SEAT 및 V-SEAT를 산출하는데 매우 적합한 회로의 구성에 대해서 도를 이용해 실시예를 나타낸다.

[0255] 도 1은 본 발명의 광디스크 장치에 탑재하는 S-SEAT의 산출 회로의 구성을 나타낸다. 전체 구성은 디코드 유니트(10) 목표 레벨 학습 유니트(20) 및 신호 평가 유니트(30)로 이루어진다.

[0256] 먼저 디코드 유니트(10)에 대해서 설명한다. 디코드 유니트(10)는 과형등화기(11) ; 브랜치?매트릭 계산 유니트(12) ; ACS(Add Select Compare) 유니트(13) ; 패스?메모리(14) ; 목표 레벨 테이블(17)로부터 구성된다. 재생 신호(50)는 미리 AD컨버터에 의해 디지털값으로 변환되어 있고 과형등화기(11)내의 FIR 필터에 의해 등화 처리된 즉시 브랜치?매트릭 계산 유니트(12)내에서 비트열마다 목표치와의 오차의 2승차(브랜치?매트릭값)가 산출된다. 비트열마다의 목표치는 목표 레벨 테이블(17)에 수납되고 있는 것을 참조한다. ACS 유니트(13)에서는 1 시각전의 스테이트 및 각 스테이트에 있어서의 매트릭값(스테이트의 천이에 수반해 브랜치?매트릭값을 순차 가산하는 한편 발산하지 않게 처리한 것)에 각 비트열에 대응한 브랜치?매트릭값을 더한다. 이 때 현재의 시각의 스테이트에 이르는 천이 과정(통상은 2개 런랭스 제한에 의해 1개의 경우도 있다)중에서 매트릭값이 작은 쪽을 선택하는 처리를 실시한다. 스테이트란 1 시각의 천이에 대해서 보존하는 비트열의 것으로 예를 들면 PR클래스 비트가 4의 경우에는 비트열이 4 비트 스테이트가 3 비트로 나타내진다. 패스?메모리(14)에는 비트열마다 복호된 2치화 결과가 충분히 긴 시각분만큼 보존되고 있어 시각의 갱신과 함께 메모리 내용의 쉬프트 처리를 실시해 항상 최신의 결과가 보존되게 되어 있다. ACS 유니트(13)는 천이 과정의 선택 처리시에 패스?메모리에 구축된 정보를 선택결과에 따라 재배열한다. 이러한 처리를 반복함으로써 패스?메모리내의 정보는 점차 통합되어 충분히 긴 시간 후에는 비트열에 요하지 않는 동일한 값이 되는 이른바 패스?머지(merge)가 완결 한다. 2치화 결과(51)은 시각의 갱신시에 패스?메모리로부터 꺼내진 2치화 정보이다.

[0257] 다음에 목표 레벨 학습 유니트(20)에 대해서 설명한다. 목표 레벨 학습 유니트(20)는 패턴 검출기(24)와 평균화 유니트(25)로 이루어진다. 패턴 검출 유니트(24)는 2치화 결과(51)를 클래스 비트 수만큼 구축하여 그 비트열에 따른 주소 정보를 평균화 유니트(25)에 보낸다. 평균화 유니트(25)는 과형등화기(11)로부터 출력된 재생 신호의 레벨을 그 시각의 주소 정보 즉 대응하는 비트열마다 평균화한 목표 레벨 테이블(17)내의 대응한 메모리?테이블에 구축하는 처리를 한다.

[0258] 마지막에 신호 평가 유니트(30)에 대해서 설명한다. 신호 평가 유니트(30)는 패턴 선택 유니트(31) 목표 레벨 산출 유니트(32 및 33) 씨퀀스 오차 평가 유니트(34)로 이루어진다. 패턴 선택 유니트(31)는 2치화 결과(51)를 1 비트 에러에 대응해 전술과 같이 “클래스 비트수 x 2-1” 분만큼 구축하여 S-SEAT의 산출 패턴인지 아닌지를 판정 한다. 산출 패턴으로 판정 했을 경우에는 그것을 “True” 패턴(53)으로서 목표 레벨 산출 유니트(32)에 보내는 것과 동시에 전술의 1 비트 에러 패턴을 생성해 “False” 패턴(54)으로서 목표 레벨 산출 유니트(33)에 보낸다. 목표 레벨 산출 유니트(32 및 33)에서는 목표 레벨 테이블(17)을 참조해 “True” 패턴(53) 및 “False” 패턴(54)에 대응하는 목표 신호 레벨을 출력 한다. 씨퀀스 오차 평가 유니트(34)에서는 목표 레벨 산출 유니트(32 및 33)의 출력 및 과형등화기(11)의 출력을 이용해 (식 D-1)로부터 (식 D-6)의 정의에 따라서 S-SEAT값(55)을 산출한다. 전술과 같이 S-SEAT값(55)은 (식 D-7)으로부터 (식 D-12)에 따라서 확장하는 것이 가능하다.

[0259] 도 40은 본 발명의 광디스크 장치에 탑재하는 V-SEAT의 산출 회로의 구성을 나타낸다. 전체 구성은 디코드 유니트(10) 목표 레벨 학습 유니트(20) 및 신호 평가 유니트(30)으로 이루어진다. 기본적인 동작은 위의 실시예와 같다. V-SEAT 산출에 특유의 원가요소로서 가상 목표 레벨 산출 유니트(35)를 추가하고 있다. 가상 목표 레벨 산출 유니트(35)에서는 런랭스 제한에 취하지 않고 모든 비트열에 대한 목표 신호 레벨을 목표 레벨 테이블(17)의 각 테이블값을 사용해 전술의 방법에 의해 산출해 구축하는 처리를 실행한다. 또 패턴 선택 유니트(31)에서는 V-SEAT에 대응한 비트?패턴을 선택하는 처리를 실시한다. 씨퀀스 오차 평가 유니트(34)에서는 목표 레벨 산출 유니트(32 및 33)의 출력 및 과형등화기(11)의 출력을 이용해 (식 D-1)로부터 (식 D-6)의 정의에 따라서 V-SEAT값(55)을 산출 한다. 전술과 같이 V-SEAT값(55)은 (식 D-7)로부터 (식 D-12)에 따라서 확장하는 것이 가능하다.

[0260] 마지막에 신호 평가 유니트(30)에 대해서 설명한다. 신호 평가 유니트(30)는 패턴 선택 유니트(31) 목표 레벨 산출 유니트(32 및 33) 씨퀀스 오차 평가 유니트(34)로 이루어진다. 패턴 선택 유니트(31)는 2치화 결과(51)를 1 비트 에러에 대응해 전술과 같이 “클래스 비트수 \times 2-1” 분만큼 구축하여 S-SEAT의 산출 패턴인지 아닌지를 판정 한다. 산출 패턴으로 판정 했을 경우에는 그것을 “True” 패턴(53)으로서 목표 레벨 산출 유니트(32)에 보내는 것과 동시에 전술의 1 비트 에러 패턴을 생성해 “False” 패턴(54)으로서 목표 레벨 산출 유니트(33)에 보낸다. 목표 레벨 산출 유니트(32 및 33)에서는 목표 레벨 테이블(17)을 참조해 “True” 패턴(53) 및 “False” 패턴(54)에 대응하는 목표 신호 레벨을 출력 한다. 씨퀀스 오차 평가 유니트(34)에서는 목표 레벨 산출 유니트(32 및 33)의 출력 및 과형등화기(11)의 출력을 이용해 (식 D-1)로부터 (식 D-6)의 정의에 따라서 S-SEAT값(55)을 산출한다. 전술과 같이 S-SEAT값(55)은 (식 D-7)로부터 (식 D-12)에 따라서 확장하는 것이 가능하다.

[0261] 이상의 2개의 실시예에 있어서 목표 레벨 학습 유니트(20)는 신호를 재생 처리하는 경우에 항상 동작하는 예를 나타냈지만 재생 신호의 품질을 평가하는 경우에 목표 레벨이 고정하고 있는 쪽이 평가의 안정성의 점으로써 바람직하다. 따라서 신호 품질을 평가하는 경우에는 목표 레벨 학습 유니트(20)의 동작을 정지해 목표 레벨 테이블(17)의 값을 갱신하지 않게 하는 것이 바람직하다.

[0262] 도 41은 본 발명의 광디스크 장치에 탑재하는 S-SEAT의 산출 회로의 다른 구성을 나타낸다. 전술의 실시예와의 구성상의 차이는 목표 레벨 학습 유니트(20)에 있다. 본 실시예에 있어서 목표 레벨 학습 유니트(20)에는 목표 레벨 산출 유니트(21) 오차 산출 및 동작 제어 유니트(26) 스위치(27)를 추가하고 있다. 목표 레벨이 가변의 PRML 디코더에서는 재생 신호에 따라 목표 레벨 테이블(17)의 값이 갱신된다. 광디스크 장치의 동작의 안정성을 확보하기 위해서는 갱신 처리를 실시하는 경우를 한정 할 필요가 있다. 예를 들면 (1) 시크중 (4) 도시하지 않지만 재생 신호로부터 클럭을 추출하는 PLL(Phase Locked Loop) 회로의 동작이 안정되어 있지 않은 경우 (3) 디스크 매체에 쓰레기; 지문; 결함등이 있어 재생 신호가 현저하게 일그러진 경우 등등으로 목표 신호 레벨의 갱신 처리를 실시하면 이른바 폭주 상태가 되어 디코더의 정상 동작에 지장을 초래해 버린다. 이것을 회피하기 위해서는 위에 말한 여러 가지의 경우에 대해서 각각 검출 회로를 마련해 갱신 처리를 정지할 필요가 있다. 본 실시예에 나타내는 방법은 목표 신호와 재생 신호의 오차를 항상 산출해 오차의 절대치가 소정의 값이하의 경우에만 목표 신호 레벨의 갱신 처리를 실시함으로써 위의 기능을 간략하게 실현되는 것이다. 동작은 이하대로이다. 목표 레벨 산출 유니트(21)에서는 2치화 결과(51)를 입력으로서 항상 목표 신호 레벨을 출력 한다. 오차 산출 및 동작 제어 유니트(26)에서는 과형등화기(11)의 출력과 목표 레벨 산출 유니트(21)의 오차를 평가해 오차의 절대치가 소정의 값이하의 경우에만 스위치(27)를 닫아 목표 신호 레벨의 갱신 처리를 실시하도록 제어한다. 본 실시예에서는 발명의 이해를 심층적으로 하기 위하여 스위치(27)를 도입하고 있지만 예를 들면 평균화 유니트(25)에 공급하는 클럭을 ON/OFF 해 동작 제어하는 방법이나 평균화 유니트(25)의 출력단에 논리합회로를 추가해 이것에 의해 동작 제어하는 방법 쪽이 간편하고 실제의 회로에서는 이쪽을 채용하는 것이 바람직하다.

[0263] 이하에 가변 목표 레벨 방식의 PRML에 있어서 기록 밀도를 높이는 것에 뛰어난 보상형 PRML방식과 재생 호환 성능을 높이기 위한 목표 레벨 제한형 PRML 방식에 대해서 그러한 동작 원리와 본 발명의 S-SEAT와 V-SEAT의 산출 회로의 실시예를 나타낸다.

[0264] PRML 방식을 개선해 광디스크의 대폭적인 대용량화를 실현하기 위한 과제는 기록시의 열간섭등에 의한 비선형인 엣지?쉬프트의 억압이다. 먼저 말한 것처럼 PRML방식은 PR클래스의 선택에 의해 목표 신호가 결정된다. 거기서 1매의 광디스크에 기록 밀도가 다른 신호를 기록해 여러 가지의 PR클래스에 의해 고밀도화성능의 차이를 검토했다.

[0265] 준비한 광디스크는 트랙피치 0.34/ μ m의 랜드?홈 구조의 기판상에 상변화막을 적층한 것이다. 실험에는 펠스텍

사 제품의 DDU-1000형 광디스크 평가 장치를 이용했다. 광원의 파장은 405 nm 대물렌즈의 NA는 0.85이다. 변조 부호로서는 RLL(1; 7)을 이용하고 검출창폭(T_w)은 53 nm에서 80 nm까지의 범위에서 변화시켰다. CD사이즈의 디스크편면의 기록 용량은 $T_w=53$ nm의 경우에 35 GB로 하였다.

[0266] PR클래스의 차이를 검토하는데 있어서 이하의 3개의 계열을 선택했다.

[0267] (1)(1+D) n계열

[0268] 가장 기본적인 클래스열이고 PR(1,1) PR(1,2,1) PR(1,3,3,1),…이다.

[0269] (2)(1,2,… 2,1) 계열

[0270] 광디스크로 이용되는 것이 많은 PR(1,2,2,1)를 포함한 계열이고,

[0271] 위의 계열과 비교해 고역강조가 적게 되어 있고 S/N비의 개선을 기대할 수 있다.

[0272] (3) 임펄스레스폰스 근사 계열

[0273] PR클래스는 기본적으로 재생 헤드의 임펄스레스폰스를 근사 한 것이다.

[0274] 여기에서는 광학 시뮬레이터를 이용해 광헤드의 임펄스를 산출한 것을 PR클래스에 사용했다.

[0275] 선택한 각 PR클래스를 이용해 광학 시뮬레이터로 산출한 이상적인 재생 신호를 이용해 PR클래스 마다 목표와 재생 신호의 RMS 오차가 최소가 되도록 등화 조건을 결정하여 광디스크의 신호를 재생했다. 등화기의 텁수는 11이다.

[0276] 각 PR클래스 계열에 대한 광디스크의 재생 성능의 측정 결과를 각각 도 44로부터 도 46에 나타낸다.

[0277] 도 45a는 (1+D) n계열에 대해서 기록 용량과 비트 에러율의 관계를 나타낸다. 도 45b는 각 PR클래스의 비트 표현 ; 유효한 비트열의 수 ; 유효한 스테이트수 ; 독립인 목표 레벨의 수 ; 기록 용량의 상한을 정리한 것이다. 기록 용량의 상한은 비트 에러율이 10^{-4} 이하 범위를 나타낸다. 클래스 비트수(PR클래스 표현에 포함되는 요소의 수)를 N로 하면 전비트열의 수는 2^N 이 되지만 런랭스의 제한으로 비트열의 집합으로부터 최소 런랭스가 1 T가 되는 것을 제외한 것이 유효한 비트열의 수이다. 유효한 스테이트 수 단계도 이와 같이 하여 구한 것이다. 이들을 실현하는데 있어서 회로 규모가 유효한 비트열의 수에 비례하기 때문에 가능한 한 클래스 비트수가 작은 방식이 바람직하다. 이 계열에서는 클래스 비트수가 클 수록 고밀도화 할 수 있지만 클래스 비트 수 6이상으로 성능 향상이 포화한다. 최대 기록용량은 클래스 비트수 7의 경우에 31 GB가 되었다.

[0278] 도 46a는 (1,2,… 2,1) 계열에 대해서 기록 용량과 비트 에러율의 관계를 나타낸다. 도 46b는 상세를 정리한 것이다. 이 계열에서는 클래스 비트수가 너무 크면 기록 용량이 저하해 버린다. 클래스 비트수가 크면 보다 치밀하게 재생 신호의 시간적인 변천을 표현할 수 있게 되지만 동시에 독립인 목표 레벨의 수도 많아지기 때문에 다른 2개의 패스에 대한 목표 레벨의 차이가 작아져 패스 선택시에 오류가 증가하기 때문이라고 생각된다. 이 계열의 최대 기록 용량은 클래스 비트수 5의 경우에 31 GB가 되었다.

[0279] 도 47a는 임펄스레스폰스 근사 계열에 대해서 기록 용량과 비트 에러율의 관계를 나타낸다. 도 47b는 상세를 정리한 것이다. 이 계열도 클래스 비트수가 너무크면 기록 용량이 저하한다. 최대 기록 용량은 클래스 비트수 5의 경우에 32 GB가 되었다.

[0280] 생각할 수 있는 3 종류 PR클래스 계열에 대해서 검토를 실시한 결과에서 단지 PR클래스 비트수를 늘려 구성을 복잡화 해도 성능 향상에 한계가 있는 것을 았다. 이 요인은 광디스크의 재생 신호에 광스포트의 형상에 기인하는 부호간 간섭과 기록시의 열간섭에 기인하는 비선형인 엣지?쉬프트가 있기 때문에 있다. 이러한 비선형인 부호간 간섭이나 엣지?쉬프트에 대응하기 위해서는 선형인 중복 연산으로 목표치를 정하는 기본적인 PRML법에서는 능력 부족이고 어떠한 방법으로 비선형인 성분을 보상할 필요가 있다. 이상의 결과로부터 새로운 고밀도화를 실현하는데 있어서는 다음의 2가지가 중요하다.

[0281] (1) 클래스 비트수를 크게 하지 않는 것에 의해 목표 레벨수를 늘리지 않는다.

[0282] (2) 중복 연산으로 정해지는 목표치에 비트열에 따른 보상량을 더해 목표치를 보상함으로써 것에 따라 재생 신호에 포함되는 비선형인 성분에 대응한다.

[0283] 이들을 만족하고 대용량화를 실현하기 위해서는 NN비트의 중복 연산으로 정해지는 목표치에 대해서 N(N>NN) 비트의 비트열에 따른 보상량을 더해 목표치를 정해 이것과 재생 신호를 비교하면서 N비트의 비트열중에서 가

장 확실한 것 같은 즉 재생 신호와 목표치의 오차가 최소가 되는 비트열에 2치화하는 PRML 방식을 이용하면 좋다.

[0284] 도 48은 위의 정보 재생 방법의 기본 개념을 나타내는 실시예이다. 설명을 간단하게 하기 위해서 가장 기본적인 클래스 PR(1,1)를 예로 해 설명한다. 방식 1은 기본적인 PRML 방식이다. 구성예에 나타나는 바와 같이 연속하는 2 시각의 비트열에 대응하는 목표치와 재생 신호의 값을 비교해 가장 오차가 작은 비트열을 선택해간다. 이 예에서는 목표 레벨의 수는 3이고 재생 신호의 어시메트리 및 비선형인 부호간 간섭에 대응할 수가 없다.

[0285] 방식 2는 Technical Digest of ISOM 2002 269-271(2002)에 개시된 적응형 PRML 방식이다. 중복 연산으로 정해지는 목표치에 2 비트의 비트열에 대응한 보상값(V)을 더해 새로운 목표치로서 이용해 재생 신호의 값과의 오차가 최소가 되는 비트열을 선택하면서 2치합을 진행시킨다. 보상값(V)의 수는 $4(=2^2)$ 이다. 재생 신호의 어시메트리에 대응해 목표치를 적응적으로 변화시킬 수가 있지만 비선형인 부호간 간섭을 충분히 없앨 수 없다.

[0286] 방식 3은 PR(1,1)의 비트열의 전후에 패턴 보상 비트를 1 비트씩 더한 것으로 보상형 PRML라고 부르기도 한다. 방식 2와는 다르고 패턴 보상 비트를 더한 4 비트의 비트열에 따른 보상값(V)을 목표치에 부가한 것이 특징이다. 이 위에 4 비트의 비트열에 대응한 목표치와 재생 신호를 비교하면서 오차가 최소가 되는 비트열을 선택하면서 2치합을 진행시킨다. 이 방식으로는 중복 연산으로 정해지는 목표 레벨의 수는 3인상태로 증가하지 않고 보상값(V)의 수는 $16(=2^4)$ 으로 하고 있기 때문에 4 비트의 비트열의 범위에서 비선형인 부호간 간섭을 보상할 수가 있다. 이것을 종래의 PRML법과 구별하기 위해서 PR클래스 표현을 Compensated-PR(0,1,1,0) 혹은 CPR(0,1,1,0)와 기재하기로 한다. 이것은 클래스 비트수가 4의 PRML법이고 목표치는 종래의 기술과 동일하게 계수열(0,1,1,0)과 4 비트의 비트열의 중복 연산으로 산출하지만 양단의 각 1 비트는 계수가 제로이므로 2 비트의 계수열(1,1)로 정한 목표치와 동일하게 된다. 또 전후의 계수 “0”은 패턴 보상 비트를 나타내고 있어 CPR의 의미는 4 비트의 비트열로 정해지는 보상값(V)을 목표치에 더한다고 하는 의미가 된다. 동일한 수법으로 종래의 방식 1을 표현하면 PR(1,1)가 되고 방식 2는 CPR(1,1)로 기술할 수가 있다.

[0287] 도안의 실험 결과는 전술의 광디스크에 검출창폭(Tw)=57nm(기억용량 32.5GB)의 조건으로 기록해 각각의 방식에서 재생한 결과이다. 여기에서는 기본 PR클래스를 PR(1,2,2,1)로 하고 데이터 전송 속도 100 Mbps이다. 비트 에러율은 방식 1(PR(1,2,2,1))의 경우가 50×10^{-4} ; 방식 2(CPR(1,2,2,1))의 경우가 15×10^{-4} ; 방식 3(CPR(0,1,2,2,1,0))의 경우가 0.05×10^{-4} 를 얻을 수 있었다. 방식 3에 의해 비트 에러율을 1/100이하로 할 수 있는 것이 확인되었다. 또 재생 신호의 아이?패턴은 각각의 방식을 이용했을 경우의 실효적인 신호(보상 재생 신호)를 나타낸 것이고 방식 3에서는 아이 선명하게 열려 있는 것을 알 수 있다. 보상 재생 신호에 포함되는 2 Tw신호의 S/N비는 방식 1이 3.6 dB ; 방식 2가 6.1 dB ; 본 방식이 9.5 dB이다.

[0288] 도 49a는 보상형 PRML 방식과 그 외의 PRML 방식으로 대용량화성능의 차이를 나타내는 실험결과이다. 기본 PR 클래스로서 PR(1,2,2,1)를 선택했다. 비트 에러율의 허용값을 10^{-4} 로 하면 기록 용량의 상한이 요구된다. 종래 방식의 기록 용량의 상한은 PR(1,2,2,1)로 30GB; CPR(1,2,2,1)로 32 GB 이다. 보상형 PRML 방식의 기록 용량의 상한은 CPR(0,1,2,2,1,0) ML4로 32.5 GB; CPR(0,1,2,2,1,0)로 34.5 GB ; CPR(0,0,1,2,2,1,0,0) 및 CPR(0,0,0,1,2,2,1,0,0)으로 35 GB이상이 되었다. CPR(0,1,2,2,1,0) ML4와는 보상값만 6 비트로 정해 가장 확실한 것 같은 비트열을 선택하는 최우(最尤) 복호를 실시하는 비트수(ML비트수)를 4 비트인 상태로 실시하는 방식을 나타내고 있다. 종래 기술과 비교하면 우수하지만 패턴 보상 비트를 포함하지 않고 최우복호처리를 하므로 비선형 쉬프트의 억압 능력이 낮아진다. 보상형 PRML 방식의 능력을 최대로 인출하기에는 패턴 보상 비트를 포함한 최우 복호처리가 중요하다. 여기서 얻어진 결과는 기본 PR클래스가 PR(1,2,2,1)에 한정하지 않고 위에 나타낸 여러 가지의 PR클래스보다 기록용량을 증가시키는 것이 가능하다.

[0289] 도 49b는 도 49a에 나타낸 각 방식에 대해서 비트열의 수; 스테이트의 수; 레벨의 수; 패턴 보상 비트의 수; ML비트수를 정리한 것이다. PRML 방식을 실현하기 위한 회로의 규모는 대체로 비트열의 수;에 비례하므로 패턴 보상 비트를 전후에 3 비트씩 부가한 CPR(0,0,0,1,2,2,1,0,0,0)를 실현하기에는 PR(1,2,2,1)에 비해 10배 이상의 회로 규모가 필요하게 되어 성능과 회로 규모의 밸런스를 잡는 것이 중요하다.

[0290] 여기에서는 기본적인 PR클래스로서 PR(1,2,2,1)를 선택해 패턴 보상 비트를 전후에 동수 부가한 방식에 대해서 기술하였다. 그렇지만 본 발명은 이만큼에 한정한 것은 아니다. 기본 PR클래스로서는 PR(1,1) PR(1,2,1) PR(3,4,4,3) PR(1,1,1,1) PR(1,2,2,2,1) 등 어떤 기본 PR클래스를 선택하는 것도 가능하다. 또 패턴보상비트

의 수는 전후 대칭인 것에 한정하는 경우도 없고 $CP(0,1,2,2,1)$ $CP(0,0,1,2,2,1)$ $CP(1,2,2,1,0)$ $CP(1,2,2,1,0,0)$ 등과 같이 비대칭인 비트수를 부가할 수도 있다. 예를 들면 기록시의 열간섭의 영향이 전측의 엣지에 집중하고 있는 것이 물리적으로 분명한 신호를 재생한다면 패턴 보상 비트를 전측에만 부가하는 것이 베스트인 선택이 되는 경우가 있다.

[0291] 도 42는 본 발명의 광디스크 장치에 탑재하는 S-SEAT의 산출 회로의 다른 구성을 나타낸다. 이것은 보상형 PRML에 대응한 것이다.

[0292] 디코드 유니트(10)는 과형등화기(11) 브랜치?매트릭 계산 유니트(12) ACS 유니트(13) 패스?메모리(14) PR목표 테이블(15) 패턴 보상 테이블(16)로 구성된다. 재생 신호(50)는 미리 AD컨버터에 의해 디지털값으로 변환되어 있고 과형등화기(11)내의 FIR 필터에 의해 등화 처리된 후 브랜치?매트릭 계산 유니트(12)내에서 비트열마다 목표치와의 오차의 2승치(브랜치?매트릭값)가 산출된다. 이 때 목표치로서 비트열에 대응한 초기 목표치는 PR 목표 테이블(15)을 참조해 비트열에 대응한 보상값은 패턴 보상 테이블(16)을 참조해 양자의 값을 더한 것을 이용한다. ACS 유니트(13) 및 패스?메모리(14)의 동작은 상술한 대로이다. 본 실시예의 글자는 목표치에 보상값을 가산해 새로운 목표치로 해 이것에 의해 가장 확실할 것 같은 결과에 2치화하는 것이다.

[0293] 목표 레벨 학습 유니트(20)는 목표 레벨 산출 유니트(21)과 오차 산출 및 평균화 유니트(22)로 이루어진다. 목표 레벨 산출 유니트(21)에서는 2치화 결과(51)를 입력으로 하여 비트열에 대응한 초기 목표치는 PR목표 테이블(15)을 참조해 비트열에 대응한 보상값은 패턴 보상 테이블(16)을 참조해 양자의 값을 더한 것을 목표 신호 레벨로서 출력 한다. 오차 산출 및 평균화 유니트(22)는 과형등화기(11)의 출력과 목표 레벨 산출 유니트(21) 출력의 오차를 산출해 비트열마다 오차량을 평균화한 패턴 보상 테이블(16)의 값을 갱신하는 처리를 한다.

[0294] S-SEAT의 산출에 관해서는 비트열에 대응한 초기 목표치는 PR목표 테이블(15)을 참조하고 비트열에 대응한 보상값은 패턴 보상 테이블(16)을 참조해 양자의 값을 더한 것을 목표 신호 레벨로서 목표 레벨 산출 유니트(31 및 32)를 동작시키면 좋고 S-SEAT값의 산출은 상술한 대로이다.

[0295] 보상형 PRML 방식을 포함해 목표 레벨이 가변의 PRM 방식은 재생 신호에 맞춘 디코드가 생겨 재생 성능이 향상한다. 그 한편 예를 들면 접선(tangential)?틸트에 의해 광스포트가 일그러져 있는 경우나 재생 신호의 I-V앰프에 균지연등의 일그러짐 있는 경우에서도 그러한 일그러짐에 맞추어 재생해 버린다. 이 때문에 다른 고정 목표 레벨의 PRML 방식을 탑재하는 광디스크 장치로 재생 할 경우에 재생 신호 품질이 악화되는 것을 생각할 수 있다. 이와 같이 목표 레벨이 가변의 PRM 방식의 문제점은 재생 호환성의 보증을 할 수 없는 점에 있다. 이것을 해결하기 위해서는 재생신호에 맞추어서 모든 비트열의 목표레벨을 변화시킬뿐아니라 재생호환성을 손상하는 요소에 대해서는 목표레벨을 추종하지 않을 필요가 있다. 이것을 실현하는 방식의 1가지는 재생신호의 어시메트리량을 계측하여 어시메트리량에 따라서 미리 정해 둔 목표레벨 테이블을 사용하는 것이다. 실현하는 방식의 2번째는 시간반전에 대해서 대칭인 비트열의 조합 목표레벨을 동일값으로 하는 것이다. 위에 기술한 재생신호의 일그러짐의 대표예는 어느쪽도 재생신호를 시간방향으로 비대칭으로 일그러뜨리기 때문에 예를들면 비트열 "1000"의 목표레벨과 비트열 "0001"의 목표레벨이 다른것이 된다. 거기에서 이들 시간반전에 대해서 대조인 비트열에 대응하는 목표신호 레벨을 평균화하여 동일한 값을 함으로써 시간방향의 재생신호의 일그러짐에 대해서 목표신호 레벨을 추종시키는 경우 없이 재생호환성을 개선할 수 있도록 한다. 이들 제한을 실시한 PRML 방식을 목표레벨제한형 PRML방식으로 부르는 것으로 한다.

[0296] 도 43은 본 발명의 광디스크 장치에 탑재하는 S-SEAT의 산출 회로의 다른 구성을 나타낸다. 이것은 목표 레벨 제한형 PRML에 대응한 것이다.

[0297] 디코드 유니트(10)는 과형등화기(11) 브랜치?매트릭 계산 유니트(12) ACS 유니트(13) 패스?메모리(14) 목표 레벨 테이블(17) 제한부 목표 레벨 테이블(18) 모드 제어 유니트(19) 스위치(191)로 구성된다. 재생 신호(50)는 미리 AD컨버터에 의해 디지털값으로 변환되어 있고 과형등화기(11)내의 FIR 필터에 의해 등화 처리된 후 브랜치?매트릭 계산 유니트(12)내에서 비트열마다 브랜치?매트릭값이 산출된다. 이 때 목표치로서 목표 레벨 테이블(17)의 값이나 제한부 목표 레벨 테이블(18)의 값의 어느 쪽을 사용한다. 목표 레벨 테이블(17)은 전술과 같이 재생 신호에 맞추어 변화하는 것이고 제한부 목표 레벨 테이블(18)의 값은 위에 말한 것처럼 시간반전에 대해서 대조인 비트열조의 목표 레벨이 동일한 값이 되도록 평균화한 것이다. 모드 제어 유니트(19)는 스위치(191)의 동작을 제어해 어느 쪽의 목표 레벨을 이용할지를 제어한다. 예를 들면 포커스?오프셋 학습시 기록 조건을 학습하는 시험 쓰기시 재생 신호 품질을 확인하는 베리파이시에는 제한부 목표 레벨 테이블(18)의 값을 사용하도록 한다. 데이터 재생중에 에러가 발생했을 경우에는 목표 레벨 테이블(17)의 값을 사용하도록 한다.

록 한다. 통상의 데이터 재생시에는 어느 쪽의 목표 레벨을 이용해도 괜찮다. 모드 제어 유니트(19)에 의한 이러한 목표 신호 레벨의 선택 동작에 의해 재생 호환성의 개선과 학습 정밀도의 향상을 꾀할 수가 있다.

[0298] 목표 레벨 학습 유니트(20)는 패턴 검출기(24) 평균화 유니트(25) 및 제한 제어 유니트(23)로 이루어진다. 패턴 검출 유니트(24)와 평균화 유니트(25)의 동작 목표 레벨 테이블(17)의 개선 순서는 전술대로이다. 제한 제어 유니트(23)는 평균화 유니트(25)의 출력을 받아 시간반전에 대해서 대조인 비트열조의 목표 레벨이 같은 값이 되도록 평균화 처리를 실시해 이 결과를 제한부 목표 레벨 테이블(18)에 격납 하는 처리를 실시한다.

[0299] S-SEAT의 산출에 관해서는 비트열에 대응한 목표 레벨의 값으로서 모드 제어 유니트(19)의 판단에 의해 목표 레벨 테이블(17)과 제한된 목표 레벨 테이블(18)의 값을 사용해 목표 레벨 산출 유니트(31 및 32)를 동작시키면 좋고 값의 산출 방법은 상술한 대로이다.

[0300] 본 실시예에서는 발명의 이해를 돋기 위해서 모드 제어 유니트(19)와 스위치(191)에 의해 테이블을 선택하는 예를 나타냈다. 목표 레벨 테이블(17)과 제한부 목표 레벨 테이블(18)은 격납되고 있는 목표 레벨의 값이 다른 것만으로 같은 하드웨어 구성이다. 거기서 회로 구성은 간략화하기에는 목표 레벨 테이블(17)만을 실장해 도시하고 있지 않는 CPU의 제어에 의해 S-RAM나 D-RAM에 각각의 값을 백업해 두어 필요에 따라서 목표 레벨 테이블(17)에 그러한 어느 쪽의 값을 로드하는 구성으로 하면 좋다. 이것에 의해 모드 제어 유니트(19) 스위치(191)도 불필요하게 되어 회로 규모를 축소하는 것이 가능하다.

[0301] 이상 본 발명의 회로 구성은 설명했다. 도 41으로부터 도 43에 나타낸 실시예는 S-SEAT의 산출 회로의 구성은 나타낸 것이다. 이들을 V-SEAT에 대응시키기 위해서는 도 40에 나타낸 가상 목표 레벨 산출 유니트(35)를 추가하면 좋고 패턴 선택 유니트(31)의 선택 패턴을 V-SEAT용으로 변경하면 좋다.

[0302] 마지막에 1개의 회로로 S-SEAT와 V-SEAT를 산출하는 기능을 가지는 회로의 구성에 대해서 설명한다.

[0303] 도 44는 본 발명의 왕디스크 장치에 탑재하는 S-SEAT 및 V-SEAT의 산출 회로의 구성은 나타낸다. 도 40과의 구성상의 차이는 신호 평가 유니트(30)에 있다.

[0304] 신호 평가 유니트(30)는 패턴 선택 유니트(31) 목표 레벨 산출 유니트(32 ;33) 씨퀀스 오차 평가 유니트(34) 가상 목표 레벨 산출 유니트(35) S-SEAT 패턴 테이블(36) 및 V-SEAT 패턴 테이블(37)로 이루어진다. 패턴 선택 유니트(31)에서는 도시하고 있지 않는 CPU의 지시에 의해 S-SEAT와 V-SEAT의 산출 기능을 바꾼다. 구체적으로는 S-SEAT의 산출시에는 S-SEAT의 비트?패턴이 수납된 S-SEAT 패턴 테이블(36)을 참조해 패턴 선택과 “True” 패턴(53) 및 “False” 패턴(54)을 출력 하도록 동작한다. V-SEAT의 산출시에는 V-SEAT의 비트?패턴이 수납된 V-SEAT 패턴 테이블(37)을 참조해 패턴 선택과 “True” 패턴(53) 및 “False” 패턴(54)을 출력 하도록 동작한다. “True” 패턴(53) 및 “False” 패턴(54)이 출력되면 후의 산출 처리는 상술한 대로이고 S-SEAT와 V-SEAT로 바뀌는 지점은 없다. 필요 이상이지만 S-SEAT 산출시의 가상 목표 레벨 산출 유니트(35)의 영향에 대해서 기술해둔다. S-SEAT 패턴은 런랭스 제한을 만족하므로 가상 목표 레벨 산출 유니트(35)내의 런랭스 제한을 없엔 비트열에 대한 목표 신호 레벨은 참조되지 않고 이들의 영향을 받는 경우는 없다. 런랭스 제한을 만족하는 목표 신호 레벨은 S-SEAT의 경우도 V-SEAT의 경우도 같다. 따라서 본구성에 있어서 S-SEAT 산출시에 가상 목표 레벨 산출 유니트(35)가 악영향인 경우는 없고 바르게 S-SEAT와 V-SEAT를 산출할 수가 있다.

[0305] 본 실시예에서는 고정 목표 레벨의 PRML 디코더에 대응해 S-SEAT와 V-SEAT의 산출을 실시하는 회로의 구성은 나타냈다. 이것을 목표 레벨이 가변의 PRML 디코더에 대응시키기 위해서는 도 41으로부터 도 43의 구성을 참조해 신호 평가 유니트(30)를 본 실시예의 것으로 변경하면 좋다.

[0306] [실시예 3]

[0307] 브랜치?매트릭 연산을 절대치로 실시하는 경우

[0308] 전술과 같이 비터비?디코더에서는 가장 확실한 것 같은 결과에 2치화 결과를 얻기 위해서 재생 신호와 목표치의 차이의 2승치를 적산한 브랜치?매트릭값을 이용한다. 이러한 비터비?디코더를 2승계라고 부르기로 한다. 재생 신호와 목표 레벨의 차이의 2승치 Δ^2 는

수학식 14

$$\Delta^2 = (V_{signal}[t] - V_{target}[n])^2$$

$$= (V_{signal}[t])^2 - 2V_{signal}[t]V_{target}[n] + (V_{target}[n])^2 \quad (\text{식 A-1})$$

[0309] 가 된다. 여기서 $V_{signal}[t]$ 는 시각(t)의 재생 신호의 레벨 ; $V_{target}[n]$ 는 비트열n에 대응 하는 목표 신호 레벨이다. 비터비?디코더에서는 Δ^2 적산치가 최소가 되도록 2차합을 한다. 우변 제 1항은 재생 신호의 레벨이고 모든 비트열에 대해서 공통이므로 연산할 필요가 없다. 목표 신호 레벨이 고정의 비터비?디코더의 경우는 이하를 연산하면 좋다.

수학식 15

$$\Delta^2 = A[n]V_{signal}[t] + B[n] \quad (\text{식 A-2})$$

[0312] 여기서 $A[n] = -2 V_{target}[n]$; $B[n] = (V_{target}[n])^2$ 는 각각 정수인 $A[n]$ 의 값이

[0313] 1,2,4등의 경우에는 적산 대신에 비트 쉬프트를 대용할 수 있으므로 많은 경우 (식 A-1)과 비교해 (A-2)는 연산량 즉 회로 규모를 큰폭으로 간소화할 수 있다.

[0314] 한편 목표 레벨이 가변의 비터비. 디코더에서는 목표 레벨이 변수이므로

수학식 16

$$\Delta^2 = -2V_{signal}[t]V_{target}[n] + (V_{target}[n])^2 \quad (\text{식 A-3})$$

[0316] 까지 밖에 간략화할 수 없다. $V_{target}[n]$ 가 변수이기 때문에 적산을 비트 쉬프트에 치환하는 회로 구성의 간략화도 곤란하다. 이 때문에 목표 레벨이 가변의 비터비?디코더에서는 회로 규모가 커지지 않을 수 없다.

[0317] 이것을 간소화하기 위해서 브랜치?매트릭값을 재생 신호와 목표 레벨의 차이의 2승값이 아니고 차의 절대치로 대용하는 것이 유효하다. 이 때

수학식 17

$$|\Delta| = |V_{signal}[t] - V_{target}[n]| \quad (\text{식 A-4})$$

[0319]로서 $|\Delta|$ 를 이용해 비터비?디코드를 함으로써 (식 A-3)와 비교해 적산이 불필요하게 되기 때문에 연산기의 비트수도 적어 좋고 회로 규모의 축소와 소비 전력의 절감을 꾀할 수 있다.

[0320] 절대치계의 비터비?디코더용의 S-SEAT와 V-SEAT의 산출 방법에 대해서 이하에 정리한다.

[0321] 검출 패턴에 대해서는 절대치계도 2승계도 완전히 같은 것을 사용할 수 있다.

[0322] S-SEAT의 산출에는 유클리드거리를 절대치계로 재정의 하면 좋다. 정의를 이하에 나타낸다.

[0323] 2개의 비트?패턴 “pat1”과 “pat2”의 유클리드거리를 EDB(pat1 ; pat2)로 하면 정의에 의해 이하의 식으로 나타내진다. 이것은 전술 (식 D-7)과 같다.

수학식 18

$$ED_B(pat1, pat2) = \sum_{n=1}^N |V_{target}[pat1[n]] - V_{target}[pat2[n]]| \quad (\text{식 D-13})$$

[0325] 여기서 $V_{target}[B]$ 는 비트열(B)에 대한 목표 신호 레벨 ; $pat[n]$ 는 비트?패턴 “pat”의 시각(n)에 있어서의 비트열 ; N은 클래스 비트수를 나타낸다.

[0326] 평균의 최소 유클리드거리는 1 비트 에러 패턴에 대한 유클리드거리의 평균치로 이하와 같이 정의 한다. 이것은 (식 D-2)와 같은 것이다.

수학식 19

$$d_{\min} = \text{Average}(ED_{\min})$$

$$[0327] \quad d_{\min} = \frac{\sum_{m=1}^M ED_B(Pat_T[m], Pat_F[m])}{M} \quad (\text{식 D-14})$$

[0328] 여기서 M은 1비트 에러 패턴의 조합의 총수 ; Pat_T 및 Pat_F 는 각각 정비트?패턴 및 오비트 패턴을 나타낸다.

[0329] 재생 신호와 지정 비트?패턴 “pat”의 사이의 유클리드거리를 $ED(pat)$ 는 다음의 식으로 나타내진다.

수학식 20

$$[0330] \quad ED(pat) = \sum_{n=1}^N |V_{signal}[t+n] - V_{target}[pat[n]]| \quad (\text{식 D-15})$$

[0331] 여기서 $V_{signal}[t]$ 는 시각(t)에 있어서의 재생 신호 레벨이고 시각(t)에 있어서의 2치화 결과가 비트?패턴 “pat”이다.

[0332] S-SEAT의 값 σ 은 이하에 의해 구한다. 이들은 (식 D-4)으로부터 (식 D-6)와 같은 것이다.

수학식 21

$$[0333] \quad D = \text{Sign}(Shift - Direction) \times \{(ED(Pat_F[m]) - ED(Pat_T[m])) - d_{\min}\} \quad (\text{식 D-16})$$

$$[0334] \quad \text{Sign}(Shift - Direction) = -1 \quad (\text{Right-Edge-Shift}) \\ +1 \quad (\text{Left-Edge-Shift}) \quad (\text{식 D-17})$$

$$[0335] \quad \sigma = \frac{\sqrt{\sum_{p=1}^P (D[p])^2}}{2d_{\min}} \quad (\text{식 D-18})$$

[0336] 여기서 $\text{Sign}(Shift-Direction)$ 은 2치화 결과(Pat_T)가 1비트 에러(엣지?쉬프트) 하여 Pat_F 가 되는 경우의 엣지?쉬프트의 방향을 나타내고 P는 지정된 산출 기간내의 비트?패턴의 수를 나타낸다.

[0337] V-SEAT의 정의식은 S-SEAT와 같아서 (식 D-13)로부터 (식 D-18)를 이용해 V-SEAT를 산출할 수 있다. 검출 패턴에 대해서는 2승계로 나타낸 것과 같다.

[0338] 전술과 같이 S-SEAT값 및 V-SEAT값은 (식 D-8)으로부터 (식 D-12)에 따라서 확장하는 것이 가능하다.

[0339] 절대치계 비터비?디코더의 실례에 관해서는 다음의 실시예에서 기술한다.

[0340] [실시예 4]

[0341] 실험 결과

[0342] 먼저 RLL(2,10) 부호로의 적용예로서 DVD-RAM 디스크를 사용한 실험 결과를 나타낸다.

[0343] 또 51은 DVD-RAM 디스크를 PR(3,4,4,3) 클래스를 이용해 재생했을 때의 MLSE S-SEAT V-SEAT의 실측 결과를 나타내고 있다. 디스크는 시판의 2배속 DVD-RAM 매체를 하도록 하였다. 평가 장치는 시바소크사 제품 LM330A이고 레이저 파장 658 nm 통로수 0.60이다. 재생 회로에 관해서는 등화기로서 DVD-RAM의 규격등화 조건(3 템

FIR 필터와 베셀 6차 로우패스 필터)를 이용했다. 부스트량은 5.5 dB이다. 기록 파워를 10.3 mW 소거파워를 4.7 mW로서 흠 트릭에 10회 오버라이트하여 각 방식에서 재생 신호품질을 평가했다. 지터값은 8.5 %였다. 각 평가값은 도에 나타나는 바와 같이 가우스(Gauss) 분포형상의 분포를 갖고 횡축은 검출창폭으로서 $\pm Tw/2$ 하고 있다. 이들의 평가값의 정의로부터 $\pm Tw/2$ 의 범위를 넘은 엣지 이벤트가 재생 에러 함으로써 지터값과 동일하게 취급할 수가 있다. 각 평가값은 각각 MLSE=11.0 % ; S-SEAT=11.0 %; V-SEAT=12.5 %였다. MLSE의 분포가 센터에서 좌측으로 오프셋하고 있는 것은 주로 재생 신호중의 3 T신호의 크기가 PR(3,4,4,3) ML클래스의 목표 신호 레벨보다 작은 것에 의한다.

[0344] 도 60은 위의 측정에 대해서 5 Tap의 FIR 필터로 이루어지는 자동등화기를 동작시켰을 경우의 결과이다. 재생 신호의 지터값은 13.2 %로 악화되고 있는 것은 PR(3,4,4,3) ML클래스의 목표 신호에 접근하도록 자동등화된 결과이다. MLSE;S-SEAT;V-SEAT의 실측 결과는 자동등합을 하지 않는 위의 경우와 비교해 작아지고 있어 개선 효과가 나타나고 있다.

[0345] 도 61은 같은 측정에 대해서 PR(a,b,c,d) ML클래스를 이용해 재생했을 경우의 결과이다. 자동등화기는 동작시키지 않았다. MLSE값의 산출에는 고정 목표 레벨의 PR(3,4,4,3)를 목표 신호로 했다. S-SEAT값은 더욱 개선해 7.3 %으로 작은 값이 되어 있다. 한편 V-SEAT값이 도 51의 고정 PR(3,4,4,3) ML클래스를 이용했을 경우와 비교해 커지고 있는 것은 전술과 같이 V-SEAT가 각 엣지에 대해서 2회 산출을 하기 때문이다.

[0346] 도 62는 같은 측정에 대해서 절대치계의 PR(a,b,c,d) ML클래스를 이용해 재생했을 경우의 결과이다. 자동등화기는 동작시키지 않았다. MLSE값은 절대치계의 PRML 채널에 대해서 정의되어 있지 않기 때문에 여기에서는 대신에 무(無)무호의 S-SEAT값을 나타냈다. 무무호의 S-SEAT값은 정의식(식 D-5)에 있어서 항등적으로,

수학식 22

$$Sign(Shift - Direction) = 1$$

[0347] [0348]로서 산출한다. 무부호의 S-SEAT값은 2승계의 고정 목표 클래스에 대해서 MLSE와 같은 정의가 된다. 무부호의 S-SEAT값의 분포가 제로점보다 좌반면에 분포하고 있는 것은 절대치계의 특징인 것은 전술대로이다. 본 발명의 논지로부터 이탈하므로 자세하게는 말하지 않지만 브랜치?매트릭값의 산출 정의에 따르면 명시적으로 이러한 분포가 되는 것을 증명할 수 있다. 그런데 S-SEAT값 및 V-SEAT값이 제로점을 기워서 좌우에 분포하고 있는 것은 정의식 (식 D-5)의 부호에 의해 엣지가 우측으로 쉬프트 하는 경우가 제로점보다 우측으로 사상(寫像)되는 것에 의한다. 이러한 예로부터도 본 발명의 S-SEAT 및 V-SEAT가 절대치계의 PRML채널에 대해서도 대응 가능 한 것이 나타난다.

[0349] 도 63은 동일한 측정에 대해서 엣지부의 취급의 차이에 의한 V-SEAT값의 변합을 나타낸 것이다. PR(a,b,c,d) ML클래스를 이용해 재생해 자동등화기는 동작시키지 않았다. 전술과 같이 V-SEAT 평가 지표는 가상 스테이트를 도입하고 있으므로 모든 엣지에 대해서 왼쪽 쉬프트 및 오른쪽 쉬프트의 평가값이 산출된다. 전술과 같이 엣지?쉬프트의 평가값의 측정 결과의 취급은 4 종류 있어 이들은 도안에 나타냈던 대로이다. 값의 크기에 따라서 큰 값을 선택>모든 값을 선택>평균치를 선택>작은 값을 선택 하는 순으로 RMS값의 값이 작아지고 있고 자연스러운 결과를 얻을 수 있다. 본 발명의 엣지?쉬프트의 평가값을 예를 들면 PLL(Phase Locked Loop) 회로의 위상 비교 결과로하여 이용하는 경우에는 평균치를 선택하는 것이 바람직하다. 통상의 엣지?쉬프트의 평가값을 이용하면 예를 들면 S/N이 나쁜 케이스나 최소 런길이의 신호 진폭이 작은 케이스등으로 VCO(Voltage Controlled Oscillator)로의 지령 전압이 상하(주파수 UP/DOWN 방향)에 진동되기 쉽다. 한편, V-SEAT에 의한 엣지?쉬프트의 평가값을 사용하면 위와 같은 케이스에서도 좌우로의 쉬프트의 벨런스에 주목하게 되므로 VCO로의 지령 전압이 안정하고 양호한 클럭신호를 얻는 것이 가능하게 된다. 후술의 광디스크 장치에는 이러한 PLL 회로를 사용하는 것도 가능하다.

[0350] 도 64는 같은 측정에 대해서 엣지부의 취급의 차이에 의한 V-SEAT값의 변합을 나타낸 것이다. 절대치계의 PR(a,b,c,d) ML클래스를 이용해 재생해 자동등화기는 동작시키고 있지 않다. 위의 결과와 경향은 같지만 엣지?쉬프트의 평가값으로서 평균치를 선택하는 경우가 RMS값이 가장 작아지고 있는 것이 다르다. 이것은 전술과 같이 절대치계의 PRML 채널에서는 브랜치?매트릭값이 유클리드거리 이하 밖에 되지 않고 무부호 S-SEAT값이 제로점보다 좌측으로 분포한다고 하는 특징으로부터 이유를 설명할 수 있다. 이러한 특징에 의해 S-SEAT값의 분포가 제로점을 중심으로 해 좌우 대칭인 분포가 되기 때문에 좌우 방향으로의 엣지?쉬프트의 평가값을 평균한 쪽이 각각의 최소치보다 작아진 결과이다.

[0351]

도 52는 상기의 측정에 있어서 전후의 스페이스와 마크의 관계로 구분한 패턴의 엣지?쉬프트량을 MLSE;S-SEAT;V-SEAT로 평가한 결과를 나타낸다. 도안에 SFP(s ; m)는 전엣지?쉬프트를 나타내고 s는 선행하는 스페이스의 길이; M은 해당 마크의 길이다. 동일하게 ELP(s ; m)는 후엣지 쉬프트를 나타내고 s는 후속 하는 스페이스의 길이 ; M은 해당 마크의 길이이다. 이하 엣지?쉬프트에 대해서는 이 정의의 기술을 실시한다. 전술의 지적과 같이 런랭스 제한으로 포착된 MLSE와 S-SEAT에 대해서는 전엣지?쉬프트 SFP(3,3) 후엣지 쉬프트 ELP(3,3)를 평가할 수 없다. 한편 가상 스테이트를 도입한 V-SEAT에서는 이들의 엣지의 쉬프트를 평가할 수 있는 것이 나타나고 있다. 또 V-SEAT에 있어서 최소 런랭스(=3 Tw)를 포함하지 않는다 도중의 사선 부분은 가상스테이트를 고려하지 않기 때문에 S-SEAT와 완전히 같은 값이 되는 것을 부기해둔다. 이와 같이 S-SEAT 혹은 V-SEAT를 이용해 각 엣지 패턴의 쉬프트량을 평가할 수 있는 것이 나타났다. 기록시에는 이들이 가장 제로에 가까워지도록 기록 펄스의 폭이나 엣지 위치로부터 이루어지는 펄스?파라미터를 정하는 시험 쓰기를 실시함으로써 PRML에 적절한 기록 조건을 얻을 수 있다. 동일하게 재생시에는 이들이 가장 제로에 가까워지도록 재생등화 조건이나 포커스?오프셋량을 정하는 시험 읽기를 실시함으로써 PRML에 적절한 재생 조건을 얻을 수 있다.

[0352]

도 53은 기록 펄스의 조건을 적정화하는 시험 쓰기의 흐름을 나타내는 모식도이다. DVD-RAM에서는 기록 펄스?파라미터가 전후 엣지 각각 4 x4의 테이블에 정의된다. 위에 나타낸 SFP(s;m) ; ELP(s;m)는 기록 펄스?파라미터에 대응하는 것이다. 4x4테이블의 엣지 패턴에 대해서 본 발명의 S-SEAT 혹은 V-SEAT를 사용해 그러한 쉬프트량을 평가할 수 있다. 간단한 씨퀀스는 먼저 기록 펄스의 조건을 변경해 광디스크 매체에 기록을 실시해 해당 섹터를 재생해 대응하는 S-SEAT 혹은 V-SEAT값을 평가해 이것이 가장 제로에 가까워지도록 기록 펄스의 파라미터를 결정하는 것이다. 이 예로부터도 분명한 바와 같이 기록 펄스?파라미터와 그 평가값인 S-SEAT값 혹은 V-SEAT값이 1대 1로 대응하고 있는 것으로부터 한 번에 복수의 기록 펄스?파라미터를 변경해 기록/재생을 실시함으로써 동시에 복수의 기록 펄스?파라미터를 별별로 적정화함으로써 시험 쓰기 시간의 단축을 꾀할 수가 있다. 구체적으로는 기록 펄스?파라미터를 단으로부터 차례로 결정하면 2 배속의 드라이브 장치로 처리 시간이 30초부터 1분 정도 걸리는데 대해 본 발명에 의해 별별처리를 실시하면 1초 정도로 시험쓰기를 종료할 수가 있다. S-SEAT를 사용한 시험 쓰기의 경우에는 SFP(3,3), ; ELP(3 3)가 측정할 수 없기 때문에 이들에 대응한 기록 펄스?파라미터는 SFP(3,3) =SFP(3,4) 와 같이 하면 좋다. 다만 이러한 수법은 어디까지나 근사이므로 직접 SFP(3,3) ELP(3 3)를 측정할 수 있는 V-SEAT를 이용하는 것이 바람직하다.

[0353]

도 54는 본 발명의 S-SEAT 혹은 V-SEAT를 이용한 시험 쓰기의 일례로서 기록 펄스의 위치의 쉬프트량과 각 평가값의 관계를 측정한 실험 결과이다. 여기에서는 DVD-RAM의 3 Tw마크의 기록 펄스를 그 폭을 바꾸지 않고 개시 위치를 비켜 놓아 실험을 실시했다. 도 54a ; 도 54b ;도 54c ;도 54d는 각각 PR(3,4,4,3) 클래스를 이용한 MLSE V-SEAT PR(a,b,c,d) 클래스를 이용한 S-SEAT 및 V-SEAT를 나타낸다. 도에서는 SPF(3,3) SPF(6,3) ELP(3,3) ELP(6,3)만을 나타냈다. 위의 예에서는 나타내지 않았지만 전술과 같이 V-SEAT는 고정 목표 레벨의 PR(3,4,4,3) 클래스에 대해서도 적용할 수 있다 도 54(b)는 그 실례이다. 도으로 보여지는 바와 같이 기록 펄스의 위치 쉬프트와 각평가값과의 관계에는 선형 관계가 성립하고 있어 이들을 제로에 접근함으로써 기록 펄스?파라미터의 최적화가 용이하게 실현 가능하다. 다만 MLSE S-SEAT에 관해서는 SPF(3,3) ELP(3,3)의 평가를 할 수 없는 것은 상술한 대로이다.

[0354]

도 55는 본 발명의 S-SEAT 혹은 V-SEAT를 이용한 시험 읽기의 일례로서 등화 부스트량과 비트 에러율 및 각 평가값의 관계를 나타내는 실험 결과이다. 여기에서는 PR클래스로서 PR(a,b,c,d) 클래스를 이용해 DVD-RAM의 표준등화기의 3 텁 FIR 필터의 계수를 변화시켜 부스트량을 바꾸었다. 도 55a; 도 55b; 도 55c는 각각 MLSE S-SEAT V-SEAT의 측정 결과를 나타내고 있다. 여기서 PR클래스가 목표 레벨 가변의 PR(a,b,c,d)를 이용했지만 MLSE의 산출은 PR(3,4,4,3)로부터 목표 레벨을 산출함으로써 대응했다. 도에 보여지는 바와 같이 각 지표가 최소가 되도록 등화 부스트량을 선택함으로써 비트 에러율의 마진 중심 조건을 거의 얻을 수 있다. 시험 읽기에서는 등화 부스트량을 변화시키면서 S-SEAT 혹은 V-SEAT를 측정해 그것들이 최소가 되도록 등화 부스트량을 결정하면 좋다.

[0355]

다음에 RLL(1,7) 부호로의 적용예로서 Blu-ray Disc의 25 GB 상당한 기록 밀도에서의 실험 결과를 나타낸다.

[0356]

준비한 광디스크는 전술과 같은 것이다. 트랙피치 $0.34\mu\text{m}$ 의 랜드?홈 구조의 기판상에 라이트?원스형의 상변화 막을 적층한 것이다. 실험에는 펄스텍사 제품의 DDU-1000형 평가 장치를 이용했다. 광원의 파장은 405 nm 대물렌즈의 NA는 0.85이다. 변조 부호로서는 RLL(1,7)를 이용해 검출창폭(Tw)은 74.5 nm로 했다.

[0357]

도 56은 시작 디스크를 PR(1,2,2,1)와 PR(a,b,c,d) 클래스를 이용해 재생했을 때의 MLSE;S-SEAT;V-SEAT의 실측 결과를 나타내고 있다. 등화기로서 Blu-ray Disc의 컨벤셔널?이퀄라이저를 이용해 부스트량을 6.0 dB로 했

다. 기록 파워를 3.2 mW ; 소거 파워를 0.35 mW로서 홈 트럭에 1회 기록해 각 방식에서 재생 신호 품질을 평가했다. 고정목표 레벨의 PR(1,2,2,1) 디코더로 재생해 MLSE를 측정해 가변 목표 레벨의 PR(a,b,c,d) 디코더로 재생해 S-SEAT와 V-SEAT를 측정했다. 각 평가값은 도에 나타나는 바와 같이 가우스 분포형상의 분포를 갖고 횡축은 검출창폭으로 $\pm T_w/2$ 로 해 있다. 각 평가값은 각각 MLSE=11.4 % ; S-SEAT=6.6 % ; V-SEAT=7.0 %였다. 여기서 MLSE값이 크고 한편 분포도 중심으로부터 어긋나고 있는 것은 등화기로서 이용한 Blu-ray Disc의 컨벤션널?이퀄라이저에 의해 PR(1,2,2,1) 클래스의 목표 신호에 충분히 가까워지도록 등화할 수 없는 것이 요인이다. 예를 들면 7 탭 이상의 FIR 필터를 사용해 LSE(Least Square Error) 법등을 사용한 자동등합을 실시하면 분포는 개선되지만 2 Tw신호의 부스와 양을 올리게 되어 고주파 대역의 노이즈를 증가시키는 부의 효과도 있는 것으로부터 이것이 최선의 재생 조건이라고는 할 수 없다. 한편 가변 목표 레벨의 PR(a,b,c,d) 클래스를 사용했을 경우에는 PRML의 목표 신호 레벨이 재생 신호에 맞추어 변화하기 때문에 S-SEAT와 V-SEAT의 분포는 중앙에 있어 분산이 작다.

[0358] 도 57은 위의 측정에 있어서 전후의 스페이스와 마크의 관계로 구분한 패턴의 옛지?쉬프트량을 MLSE;S-SEAT;V-SEAT로 평가한 결과를 나타낸다. 런랭스 제한으로 포착한 MLSE와 S-SEAT에 대해서는 전옛지?쉬프트 SFP(2,2) 후옛지 쉬프트 ELP(2,2)를 평가할 수 없다. 한편 가상 스테이트를 도입한 V-SEAT에서는 이들의 옛지의 쉬프트를 평가할 수 있는 것이 나타나고 있다. 또 V-SEAT에 있어서 최소 런랭스($=2 T_w$)를 포함하지 않는 부분의 값은 S-SEAT와 같은 값이 된다. 이와 같이 S-SEAT 혹은 V-SEAT를 이용해 각 옛지 패턴의 쉬프트량을 평가할 수 있는 것이 나타났다. 기록시에는 이들이 가장 제로에 가까워지도록 기록 펄스의 폭이나 옛지 위치로부터 이루어지는 펄스?파라미터를 정하는 시험 쓰기를 실시함으로써 PRML에 적절한 기록 조건을 얻을 수 있다. 동일하게 재생시에는 이들이 가장 제로에 가까워지도록 또는 S-SEAT 혹은 V-SEAT의 값이 최소가 되도록 재생등화 조건이나 포커스?오프셋량을 정하는 시험 읽기를 실시함으로써 PRML에 적절한 재생 조건을 얻을 수 있다.

[0359] 도 58은 본 발명의 V-SEAT를 이용한 시험 읽기의 일례로서 등화 부스트량과 비트 에러율과 V-SEAT값의 관계를 나타내는 실험 결과이다. 여기에서는 PR클래스로서 PR(a,b,c,d) 클래스를 이용했다. V-SEAT가 절대치계의 비터비?디코더에 적응하는 것을 실증하기 위해서 도 58b는 절대치계 비터비?디코더에 대한 결과를 나타냈다. 도으로 보여지는 바와 같이 V-SEAT가 최소가 되도록 등화 부스트량을 선택함으로써 비트 에러율의 마진 중심 조건을 거의 얻을 수 있다. 시험 읽기에서는 등화 부스트량을 변화시키면서 V-SEAT를 측정해 그들이 최소가 되도록 등화 부스트량을 결정하면 좋다. 여기에서는 V-SEAT에 대해서만 실험 결과를 나타냈지만 S-SEAT에 대해서도 동일하게 이것을 최소로 하도록 하여 등화 조건을 정하는 것이 가능하다. 물론 S-SEAT도 절대치계의 비터비?디코더에 적응할 수가 있다.

[0360] [실시예 5]

[0361] 광디스크 장치

[0362] 도 50은 본 발명의 광디스크 장치의 구성을 나타내는 실시예이다. 광디스크 매체(100)는 모터(160)에 의해 회전된다. 재생시에는 CPU(140)에 의해 지령된 광강도가 되도록 레이저 파워/펄스 제어기(120)는 광헤드(110)내의 반도체 레이저(112)에 보내는 전류를 제어해 레이저광(114)을 발생시켜 레이저광(114)은 대물렌즈(111)에 의해 집광되고 광스포트(101)를 광디스크 매체(100)상에 형성한다. 이 광스포트(101)로부터의 반사광(115)은 대물렌즈(111)를 개재시켜 광검출기(113)로 검출된다. 광검출기는 복수로 분할된 광검출 소자로부터 구성되어 있다. 재생 신호 처리 회로(130)는 광헤드(110)로 검출된 신호를 이용해 광디스크 매체(100)상에 기록된 정보를 재생한다. 기록시에는 레이저 파워/펄스 제어기(120)는 소정의 기록 데이터를 소정의 기록 펄스 전류로 변환해 펄스빛이 반도체 레이저(112)로부터 출사되도록 제어한다. 본 발명의 재생 신호 평가 회로를 구성하는 디코드 유니트(10)

[0363] 목표 레벨 학습 유니트(20) 신호 평가 유니트(30)는 재생 신호 처리 회로(130)에 내장된다.

[0364] 재생 신호의 품질을 평가하는 경우에는 시험쓰기시에는 CPU(140)의 지시에 의해 데이터를 재생해 S-SEAT 혹은 V-SEAT를 평가하면 좋다. 이들의 값이 최소가 되도록(듯이) (1) 포커스?오프셋 (2) 등화 조건 (3) 기록 파워 및 펄스의 조건을 학습하면 기록 재생 조건의 최적합을 할 수 있어 광디스크 장치의 동작을 안정시킬 수가 있다.

발명의 효과

[0365] 본 발명이 제공하는 재생 신호의 평가방법 및 그것을 이용한 광디스크 장치를 사용하면 (1) 목표 신호 레벨이

재생 신호에 따라 적응적으로 변화하는 PRML 채널에 대응한 재생 신호의 평가 (2) 최소 런랭스의 조합 데이터 패턴에 대응한 재생 신호의 평가를 가능하게 할 수 있다.

도면의 간단한 설명

[0001] 도 1은 본 발명의 광디스크 장치에 탑재하는 S-SEAT의 산출 회로의 구성예를 나타내는 도이다.

[0002] 도 2는 RLL(1,7) 코드에 있어서 PR(1,2,2,1) 클래스를 사용해 디코드하는 경우의 비트 오류의 패턴에 대해서 그 일부를 정리한 도이다.

[0003] 도 3은 RLL(1,7) 코드에 있어서 PR(1,2,1) 클래스의 에러 패턴과 유클리드거리에 대해서 정리한 도이다.

[0004] 도 4는 RLL(1,7) 코드에 있어서 PR(1,2,2,2,1) 클래스의 에러 패턴과 유클리드거리에 대해서 정리한 도이다.

[0005] 도 5는 RLL(1,7) 코드에 있어서 PR(1,1,1,1) 클래스의 에러 패턴과 유클리드거리에 대해서 정리한 도이다.

[0006] 도 6은 RLL(1,7) 코드에 있어서 PR(1,2,2,1) 클래스의 최소 유클리드거리 패턴에 대해서 옛지?쉬프트의 방향을 정리한 도이다.

[0007] 도 7은 RLL(1,7) 부호에 대응한 PR(1,2,2,1) 클래스의 목표 신호 레벨에 대해서 정리한 도이다.

[0008] 도 8은 RLL(1,7) 부호에 대응한 PR(1,2,2,1) 비터비?디코더부와 재생 신호 품질 평가부의 각 비트열에 대응하는 신호 레벨 및 그것들이 유효한가 무효인가의 상황을 정리한 도이다.

[0009] 도 9는 PR(1,2,2,1) 클래스에 대해서 V-SEAT를 산출하는 경우의 에러 패턴에 대해서 정리한 도이다.

[0010] 도 10은 클래스 비트수 4의 가변 목표 레벨의 PRML의 비트열과 목표 신호 레벨을 정리한 도이다.

[0011] 도 11은 MLSE;S-SEAT;V-SEAT의 정의와 특징을 정리한 도이다.

[0012] 도 12는 RLL(1,7) 부호에 대응한 PR(1,2,1) 및 PR(a,b, c) 클래스에 대한 1 비트오류 패턴에 대해서 유클리드거리와 옛지?쉬프트의 방향을 정리한 도이다.

[0013] 도 13은 RLL(1,7) 부호에 대응한 목표 레벨이 가변의 PR(a,b,c) ML디코더의 목표신호 레벨을 정리한 도이다.

[0014] 도 14는 RLL(1,7) 부호에 대응한 PR(1,2,1) 및 PR(a,b,c) 클래스에 대한 V-SEAT의 검출 패턴과 옛지?쉬프트의 방향을 정리한 도이다.

[0015] 도 15는 RLL(1,7) 부호에 대응한 목표 레벨이 고정의 PR(1,2,1) ML디코더의 목표신호 레벨을 정리한 도이다.

[0016] 도 16은 RLL(1,7) 부호에 대응한 목표 레벨이 가변의 PR(a,b,c) ML디코더의 목표신호 레벨을 정리한 도이다.

[0017] 도 17은 RLL(1,7) 부호에 대응한 PR(1,2,2,2,1) 및 PR(a,b,c,d,e) 클래스에 대한 1 비트 오류 패턴에 대해서 유클리드거리와 옛지?쉬프트의 방향을 정리한 도이다.

[0018] 도 18은 RLL(1,7) 부호에 대응한 목표 레벨이 가변의 PR(a,b,c,d,e) ML디코더의 목표 신호 레벨을 정리한 도이다.

[0019] 도 19는 RLL(1,7) 부호에 대응한 PR(1,2,2,2,1) 및 PR(a,b,c,d,e) 클래스에 대한 V-SEAT의 검출 패턴과 옛지?쉬프트의 방향을 정리한 도이다.

[0020] 도 20은 RLL(1,7) 부호에 대응한 목표 레벨이 고정의 PR(1,2,2,2,1) ML디코더의 목표 신호 레벨을 정리한 도이다.

[0021] 도 21은 RLL(1,7) 부호에 대응한 목표 레벨이 가변의 PR(a,b,c,d,e) ML디코더의 목표 신호 레벨을 정리한 도이다.

[0022] 도 22는 RLL(1,7) 부호에 대응한 PR(1,2,3,3,2,1) 및 PR(a,b,c,d,e,f) 클래스에 대한 1 비트 오류 패턴에 대해서 유클리드거리와 옛지?쉬프트의 방향을 정리한 도이다.

[0023] 도 23은 RLL(1,7) 부호에 대응한 목표 레벨이 가변의 PR(a,b,c,d,e,f) ML디코더의 목표 신호 레벨을 정리한 도이다.

[0024] 도 24는 RLL(1,7) 부호에 대응한 PR(1,2,3,3,2,1) 및 PR(a,b,c,d,e,f) 클래스에 대한 V-SEAT의 검출 패턴과 옛지?쉬프트의 방향을 정리한 도이다.

[0025] 도 25a은 RLL(1,7) 부호에 대응한 목표 레벨이 고정의 PR(1,2,3,3,2,1) ML디코더의 목표 신호 레벨을 정리한 도이다.

[0026] 도 25b는 RLL(1,7) 부호에 대응한 목표 레벨이 고정의 PR(1,2,3,3,2,1) ML디코더의 목표 신호 레벨을 정리한 도이다.

[0027] 도 26a은 RLL(1,7) 부호에 대응한 목표 레벨이 가변의 PR(a,b,c,d,e,f) ML 디코더의 목표 신호 레벨을 정리한 도이다.

[0028] 도 26b는 RLL(1,7) 부호에 대응한 목표 레벨이 가변의 PR(a,b,c,d,e,f) ML 디코더의 목표 신호 레벨을 정리한 도이다.

[0029] 도 27은 RLL(1,7) 부호에 대응한 PR(1,2,2,1) 및 PR(a,b,c,d) 클래스에 대한 1비트 오류 패턴에 대해서 유클리드거리와 엣지?쉬프트의 방향을 정리한 도이다.

[0030] 도 28은 RLL(1,7) 부호에 대응한 목표 레벨이 가변의 PR(a,b,c,d) ML디코더의 목표 신호 레벨을 정리한 도이다.

[0031] 도 29는 RLL(1,7) 부호에 대응한 PR(1,2,2,1) 및 PR(a,b,c,d) 클래스에 대한 V-SEAT의 검출 패턴과 엣지?쉬프트의 방향을 정리한 도이다.

[0032] 도 30은 RLL(1,7) 부호에 대응한 목표 레벨이 고정의 PR(1,2,2,1) ML디코더의 목표 신호 레벨을 정리한 도이다.

[0033] 도 31은 RLL(1,7) 부호에 대응한 목표 레벨이 가변의 PR(a,b,c,d) ML디코더의 목표 신호 레벨을 정리한 도이다.

[0034] 도 32는 RLL(2,10) 부호에 대응한 PR(3,4,4,3) 및 PR(a,b,c,d) 클래스에 대한 1 비트 오류 패턴에 대해서 유클리드거리와 엣지?쉬프트의 방향을 정리한 도이다.

[0035] 도 33은 RLL(2,10) 부호에 대응한 목표 레벨이 가변의 PR(a,b,c,d) ML디코더의 목표 신호 레벨을 정리한 도이다.

[0036] 도 34는 RLL(2,10) 부호에 대응한 PR(3,4,4,3) 및 PR(a,b,c,d) 클래스에 대한 V-SEAT의 검출 패턴과 엣지?쉬프트의 방향을 정리한 도이다.

[0037] 도 35는 RLL(2,10) 부호에 대응한 목표 레벨이 고정의 PR(3,4,4,3) ML디코더의 목표 신호 레벨을 정리한 도이다.

[0038] 도 36은 RLL(2,10) 부호에 대응한 목표 레벨이 가변의 PR(a,b,c,d) ML디코더의 목표 신호 레벨을 정리한 도이다.

[0039] 도 37은 RLL(1,7) 부호에 대응한 목표 레벨이 가변의 PR(a,b,c) ML디코더의 목표 신호 레벨을 어시메트리량 제로로 가정하여 구하는 경우의 실시예를 나타내는 도이다.

[0040] 도 38은 RLL(1,7) 부호에 대응한 목표 레벨이 가변의 PR(a,b,c,d) ML디코더의 목표 신호 레벨을 어시메트리량 제로로 가정하여 구하는 경우의 실시예를 나타내는 도이다.

[0041] 도 39는 RLL(2,10) 부호에 대응한 목표 레벨이 가변의 PR(a,b,c,d) ML디코더의 목표 신호 레벨을 어시메트리량 제로로 가정하여 구하는 경우의 실시예를 나타내는 도이다.

[0042] 도 40은 본 발명의 광디스크 장치에 탑재하는 V-SEAT의 산출 회로의 구성예를 나타내는 도이다.

[0043] 도 41은 본 발명의 광디스크 장치에 탑재하는 S-SEAT의 산출 회로의 다른 구성예를 나타내는 도이다.

[0044] 도 42는 본 발명의 광디스크 장치에 탑재하는 S-SEAT의 산출 회로의 다른 구성예를 나타내는 도이다.

[0045] 도 43은 본 발명의 광디스크 장치에 탑재하는 S-SEAT의 산출 회로의 다른 구성예를 나타내는 도이다.

[0046] 도 44는 본 발명의 광디스크 장치에 탑재하는 S-SEAT 및 V-SEAT의 산출 회로의 구성예를 나타내는 도이다.

[0047] 도 45는 $(1+D)^n$ 계열에 대해서 기록 용량과 비트 에러율의 관계를 나타내는 실험 결과의 도이다.

[0048] 도 46은 $(1,2, \dots, 2,1)$ 계열에 대해서 기록 용량과 비트 에러율의 관계를 나타내는 실험 결과의 도이다.

[0049] 도 47은 임펄스레스폰스 근사 계열에 대해서 기록 용량과 비트 에러율의 관계를 나타내는 실험 결과의 도이다.

[0050] 도 48은 보상형 PRML 방식의 정보 재생 방법의 기본 개념을 나타내는 실시 예의 설명도이다.

[0051] 도 49는 보상형 PRML 방식과 그 외의 PRML 방식으로 대용량화성능의 차이를 나타내는 실험 결과의 도이다.

[0052] 도 50은 본 발명의 광디스크 장치의 구성예를 나타내는 도이다.

[0053] 도 51은 DVD-RAM 디스크를 PR(3,4,4,3)를 클래스를 이용해 재생했을 때의 MLSE, S-SEAT V-SEAT의 실측 결과를 나타내는 도이다.

[0054] 도 52는 DVD-RAM 디스크를 PR(3,4,4,3)와 PR(a,b,c,d) 클래스를 이용해 재생했을 때의 스페이스와 마크의 관계로 구분한 패턴의 엣지? 쉬프트량을 MLSE; S-SEAT; V-SEAT로 평가한 결과를 나타내는 도이다.

[0055] 도 53은 기록 펄스의 조건을 적정화하는 시험 쓰기의 흐름을 나타내는 모식도이다.

[0056] 도 54는 본 발명의 S-SEAT 혹은 V-SEAT를 이용한 시험 쓰기의 일례로서 기록 펄스의 위치의 쉬프트량과 각 평가값의 관계를 측정한 실험 결과의 도이다.

[0057] 도 55는 본 발명의 S-SEAT 혹은 V-SEAT를 이용한 시험 읽기의 일례로서 등화 부스트량과 비트 에러율 및 각 평가값의 관계를 나타내는 실험 결과의 도이다.

[0058] 도 56은 시작 디스크를 PR(1,2,2,1)와 PR(a,b,c,d) 클래스를 이용해 재생했을 때의 MLSE ;S-SEAT; V-SEAT의 실측 결과를 나타내는 도이다.

[0059] 도 57은 시작 디스크를 PR(1,2,2,1)와 PR(a,b,c,d) 클래스를 이용해 재생했을 때의 스페이스와 마크의 관계로 구분한 패턴의 엣지? 쉬프트량을 MLSE;S-SEAT; V-SEAT로 평가한 결과를 나타내는 도이다.

[0060] 도 58은 본 발명의 V-SEAT를 이용한 시험 읽기의 일례로서 등화 부스트량과 비트 에러율과 V-SEAT값의 관계를 나타내는 실험 결과의 도이다.

[0061] 도 59는 시작(t)에 대한 패턴?검출기의 판정 상황과 평가값의 산출 동작에 대해서 나타낸 모식도이다.

[0062] 도 60은 DVD-RAM 디스크를 PR(3,4,4,3)를 클래스를 이용해 재생했을 때의 MLSE; S-SEAT; V-SEAT의 실측 결과를 나타내는 도이다.

[0063] 도 61은 DVD-RAM 디스크를 PR(a,b,c,d)를 클래스를 이용해 재생했을 때의 MLSE; S-SEAT; V-SEAT의 실측 결과를 나타내는 도이다.

[0064] 도 62는 DVD-RAM 디스크를 절대치계의 PR(a,b,c,d)를 클래스를 이용해 재생했을 때의 MLSE;S-SEAT;V-SEAT의 실측 결과를 나타내는 도이다.

[0065] 도 63은 DVD-RAM 디스크를 PR(a,b,c,d)를 클래스를 이용해 재생했을 때의 엣지부의 값의 취급의 차이에 의한 V-SEAT의 실측 결과를 나타내는 도이다.

[0066] 도 64는 DVD-RAM 디스크를 절대치계의 PR(a,b,c,d)를 클래스를 이용해 재생했을 때의 엣지부의 값의 취급의 차이에 의한 V-SEAT의 실측 결과를 나타내는 도이다.

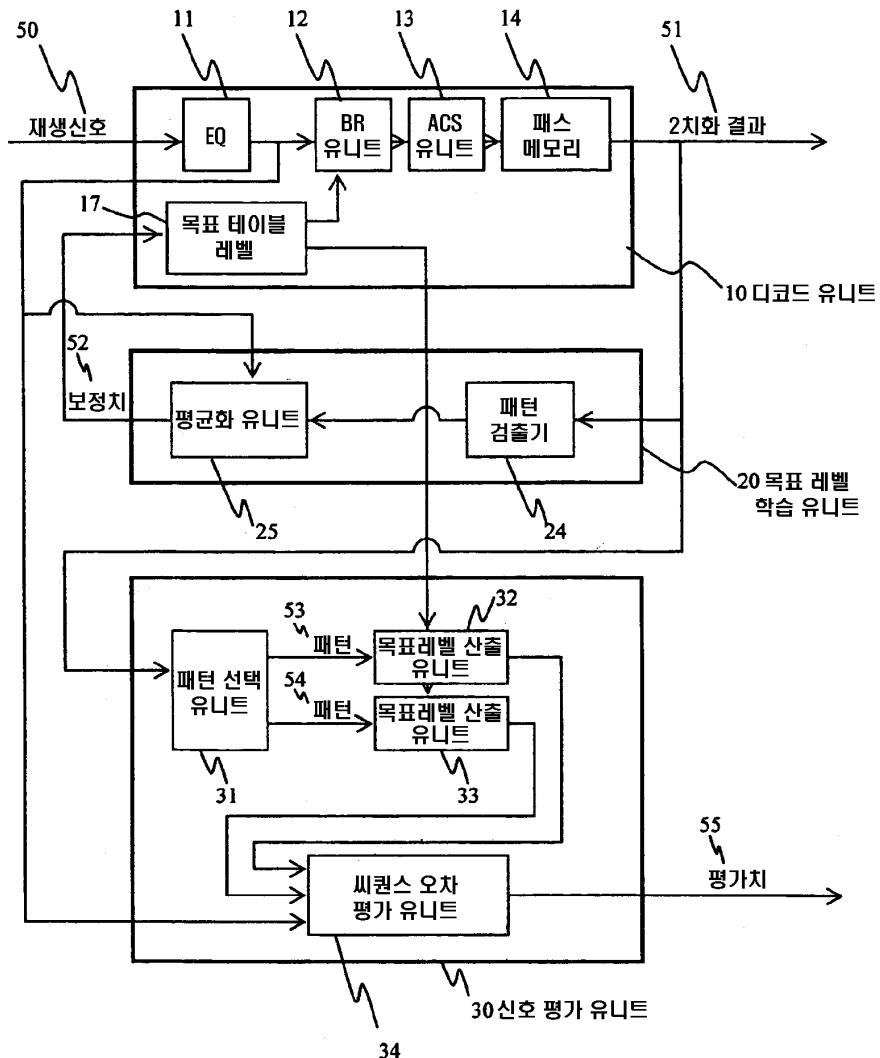
[0067] <주요부위를 나타내는 도면부호의 설명>

[0068] 10	디코드 유니트	11	파형등화기
[0069] 12	브랜치?매트릭 계산 유니트	13	ACS 유니트
[0070] 14	패스?메모리	15	PR목표 테이블
[0071] 16	패턴 보상 테이블	17	목표 레벨 테이블
[0072] 18	제한된 목표 레벨 테이블	19	모드 제어 유니트
[0073] 191	스위치	20	목표 레벨 학습 유니트
[0074] 21	목표 레벨 산출 유니트	22	오차 산출 및 평균화 유니트
[0075] 24	패턴 검출기	25	평균화 유니트

[0076]	26	오차 산출 및 동작 제어 유니트	27	스위치
[0077]	30	신호 평가 유니트	31	패턴 선택 유니트
[0078]	32	목표 레벨 산출 유니트	33	목표 레벨 산출 유니트
[0079]	34	씨퀀스 오차 평가 유니트	35	가상 목표 레벨 산출 유니트
[0080]	50	재생 신호	51	2치화 결과
[0081]	52	보정값	53	“True” 패턴
[0082]	54	“False” 패턴	55	평가값
[0083]	100	광디스크	101	광스포트
[0084]	110	광헤드	111	대물렌즈
[0085]	112	반도체 레이저	113	광검출기
[0086]	120	기록 데이터 제어기	130	재생 신호 처리기
[0087]	140	CPU	150	서보 제어기
[0088]	160	스핀들 모터	170	인터페이스
[0089]	180	호스트 컴퓨터		

도면

도면1



도면2

Code : RLL(1,7)
Class : PR(1,2,2,1)
정규화 : 진폭 ±1

패턴			패턴-T	패턴-F	유클리드 거리	
애러 비트	패턴 비트	No.			다이렉트	정규
1Bit	7Bit	1	0001110	0000110	10	1.11
		2	0001111	0000111		
		3	0111000	0110000		
		4	0111001	0110001		
		5	1001110	1000110		
		6	1001111	1000111		
		7	1111000	1110000		
		8	1111001	1110001		
2Bit	10Bit	1	0001100000	0000110000	12	1.33
		2	0001100001	0000110001		
		3	0001100011	0000110011		
		4	0111001100	0110011100		
		5	0111001110	0110011110		
		6	0111001111	0110011111		
		7	1001100000	1000110000		
		8	1001100001	1000110001		
		9	1001100011	1000110011		
		10	1111001100	1110011100		
		11	1111001110	1110011110		
		12	1111001111	1110011111		

도면3

Code : RLL(1,7)
Class : PR(1,2,1)
정규화 : 진폭 ±1

패턴			패턴-T	패턴-F	유클리드 거리	
애러 비트	패턴 비트	No.			다이렉트	정규
1Bit	5Bit	1	00111	00011	6	1.50
		2	11100	11000		
2Bit	7Bit	1	0011000	0001100	10	2.5
		2	1110011	1100111		
3Bit	9Bit	1	000110011	001100111	14	3.5
		2	110011000	111001100		

도면4

Code : RLL(1,7)
 Class : PR(1,2,2,2,1)
 정규화 : 진폭 ±1

애러 비트	패턴 비트	No.	패턴		유클리드 거리			
			패턴-T		패턴-F			
1Bit	9Bit	1	000011100	000001100	14	1.11		
		2	000011110	000001110				
		3	000011111	000001111				
		4	001110000	001100000				
		5	001110001	001100001				
		...						
		18	111110011	111100011				
2Bit	13Bit	1	0000110000000	0000011000000	12	0.75		
		2	0000110000001	0000011000001				
		3	0000110000011	0000011000011				
		4	0000110000110	0000011000110				
		5	0000110000111	0000011000111				
		...						
		48	1111100111111	1111001111111				
3Bit	17Bit	1	00001100111000000	00000110011000000	12	0.75		
		2	00001100111000001	00000110011000001				
		3	00001100111000011	00000110011000011				
		4	00001100111000110	00000110011000110				
		5	00001100111000111	00000110011000111				
		...						
		126	11111001100111111	11110011000111111				

도면5

Code : RLL(1,7)
Class : PR(1,1,1,1)
정규화 : 진폭 ±1

패턴			패턴-T	패턴-F	유클리드 거리	
에러 비트	패턴 비트	No.			다이렉트	정규
1Bit	7Bit	1	0001110	0000110	4	1.0
		2	0001111	0000111		
		3	0111000	0110000		
		4	0111001	0110001		
		5	1001110	1000110		
		6	1001111	1000111		
		7	1111000	1110000		
		8	1111001	1110001		
2Bit	10Bit	1	0001100000	0000110000	4	1.0
		2	0001100001	0000110001		
		3	0001100011	0000110011		
		4	0111001100	0110011100		
		5	0111001110	0110011110		
		6	0111001111	0110011111		
		7	1001100000	1000110000		
		8	1001100001	1000110001		
		9	1001100011	1000110011		
		10	1111001100	1110011100		
		11	1111001110	1110011110		
		12	1111001111	1110011111		

도면6

Code : RLL(1,7)
Class : PR(1,2,2,1)
정규화 : 진폭 ±1

패턴			패턴-T	패턴-F	쉼프트 방향 (T to F)	유클리드 거리	
에러 비트	패턴 비트	No.				다이렉트	정규
1Bit	7Bit	1	0001110	0000110	Right	10	1.11
		2	0001111	0000111	Right		
		3	0111000	0110000	Left		
		4	0111001	0110001	Left		
		5	1001110	1000110	Right		
		6	1001111	1000111	Right		
		7	1111000	1110000	Left		
		8	1111001	1110001	Left		

도면7

Code : RLL(1,7)
 Class : PR(1,2,2,1)
 정규화 : 진폭 ±1

No.	비트 어레이	디코더	
		진리값	목표 레벨
0	0 0 0 0 0	YES	0
1	0 0 0 0 1	YES	1
2	0 0 0 1 0	NO	-
3	0 0 0 1 1	YES	3
4	0 1 0 0 0	NO	-
5	0 1 0 0 1	NO	-
6	0 1 1 0 0	YES	4
7	0 1 1 1 1	YES	5
8	1 0 0 0 0	YES	1
9	1 0 0 0 1	YES	2
10	1 0 1 0 0	NO	-
11	1 0 1 0 1	NO	-
12	1 1 0 0 0	YES	3
13	1 1 0 0 1	NO	-
14	1 1 1 0 0	YES	5
15	1 1 1 1 1	YES	6

도면8

Code : RLL(1,7)
 Class : PR(1,2,2,1)
 정규화 : 진폭 ±1
 마크 : 비트 "1" & 로우 레벨

No.	비트 어레이	디코더		평가	
		진리값	목표 레벨	진리값	목표 레벨
0	0 0 0 0 0	YES	1.00	YES	1.00
1	0 0 0 0 1	YES	0.67	YES	0.67
2	0 0 0 1 0	NO	-	YES	0.33
3	0 0 0 1 1	YES	0.00	YES	0.00
4	0 1 0 0 0	NO	-	YES	0.33
5	0 1 0 0 1	NO	-	YES	0.67
6	0 1 1 0 0	YES	-0.33	YES	-0.33
7	0 1 1 1 1	YES	-0.67	YES	-0.67
8	1 0 0 0 0	YES	0.67	YES	0.67
9	1 0 0 0 1	YES	0.33	YES	0.33
10	1 0 1 0 0	NO	-	YES	0.00
11	1 0 1 0 1	NO	-	YES	-0.33
12	1 1 0 0 0	YES	0.00	YES	0.00
13	1 1 0 0 1	NO	-	YES	-0.33
14	1 1 1 0 0	YES	-0.67	YES	-0.67
15	1 1 1 1 1	YES	-1.00	YES	-1.00

도면9

Code : RLL(1,7)
Class : PR(1,2,2,1)
정규화 : 진폭 ±1

패턴		패턴-T	패턴-F	шу프트 방향 (T to F)	유클리드 거리	
패턴 비트	No.				다이렉트	정규
7Bit	1	XX01XXX	XX00XXX	Right	10	1.11
	2	XXX01XX	XXX11XX	Left		
	3	XX10XXX	XX11XXX	Right		
	4	XXX10XX	XXX00XX	Left		

도면10

Code : RLL(1,7)
Class : PR(a,b,c,d)
정규화 : 진폭 ±1
마크 : 비트 "1" & 로우 레벨

No.	비트 어레이	디코더		평가		
		진리값	목표 레벨	진리값	가상	목표 레벨
0	0 0 0 0 0	YES	v0	YES	NO	v0
1	0 0 0 0 1	YES	v1	YES	NO	v1
2	0 0 0 1 0	NO	-	YES	YES	v2=v3-v1+v0
3	0 0 0 1 1	YES	v3	YES	NO	v3
4	0 1 0 0 0	NO	-	YES	YES	v4=v6-v2+v0
5	0 1 0 0 1	NO	-	YES	YES	v5=v7-v2+v0
6	0 1 1 0 0	YES	v6	YES	NO	v6
7	0 1 1 0 1	YES	v7	YES	NO	v7
8	1 0 0 0 0	YES	v8	YES	NO	v8
9	1 0 0 0 1	YES	v9	YES	NO	v9
10	1 0 1 0 0	NO	-	YES	YES	v10=v8-v13+v15
11	1 0 1 0 1	NO	-	YES	YES	v11=v9-v13+v15
12	1 1 0 0 0	YES	v12	YES	NO	v12
13	1 1 0 0 1	NO	-	YES	YES	v13=v12-v14+v15
14	1 1 1 0 0	YES	v14	YES	NO	v14
15	1 1 1 0 1	YES	v15	YES	NO	v15

도면11

	MLSE	S-SEAT	V-SEAT
이름	Maximum-Likelihood Sequence Error	Signed-Sequenced Error for Adaptive Target	Virtual-state-based-Sequenced Error for Adaptive Target
타겟 레벨	Fixed Only	Fixed/Variable	Fixed/Variable
шу프트 방향 검출	NO	YES	YES
Min RLL Pat. 쇼프트 방향	NO	NO	YES
정의	$MD = ED(p1) - ED(p2) - d_{\min}^2$ $MLSE = \frac{MD_{rms}}{2d_{\min}^2}$ $MD_{rms} = \sqrt{\frac{\sum MD^2}{N}}$	$d_{\min} = \text{Average}(ED_{\min})$ $D = \text{Sign}(ShiftDirection) \times (ED(P_{\text{false}}) - ED(P_{\text{true}}) - d_{\min})$ $\sigma = \frac{D_{rms}}{2d_{\min}}$ $D_{rms} = \sqrt{\frac{\sum D^2}{N}}$	<p>가상상태 RLL 에러 패턴에 대한 S-SEAT와 비트 컨비루션으로 평가되었다.</p>

where

- (1) ED(P) : 바트 패턴 P의 유클리드 거리
- (2) ED_{min} : 최소유클리드 거리
- (3) 쇼프트 방향 :
 오른쪽 엣지 쇼프트 = "+"
 왼쪽 엣지 쇼프트 = "-"
 평가 비트 패턴에 의한 정의

도면12

Code : RLL(1,7)
Class : PR(1,2,1)/PR(a,b,c)
정규화 : 진폭 ±1

패턴			패턴-T	패턴-F	шу프트 방향 (T to F)	유클리드 거리	
에러 비트	패턴 비트	No.				다이렉트	정규
1Bit	5Bit	1	00111	00011	Right	6	1.50
		2	11100	11000	Left		

도면13

Code : RLL(1,7)
Class : PR(a,b,c)
정규화 : 진폭 ±1
마크 : 비트 "1" & 로우 레벨

No.	비트 어레이	디코더	
		진리값	목표 레벨
0	0 0 0 0	YES	v0
1	0 0 0 1	YES	v1
2	0 0 1 0	NO	-
3	0 0 1 1	YES	v3
4	1 0 0 0	YES	v4
5	1 0 0 1	NO	-
6	1 1 0 0	YES	v6
7	1 1 0 1	YES	v7

도면14

Code : RLL(1,7)
Class : PR(1,2,1)/PR(a,b,c)
정규화 : 진폭 ±1

패턴	패턴-T	패턴-F	шу프트 방향 (T to F)	유클리드 거리	
				다이렉트	정규
5Bit	1	X01XX	X00XX	Right	6
	2	XX01X	XX11X	Left	
	3	X10XX	X11XX	Right	
	4	XX10X	XX00X	Left	

도면15

Code : RLL(1,7)
 Class : PR(1,2,1)
 정규화 : 진폭 ± 1
 마크 : 비트 '1' & 로우 레벨

No.	비트 어레이	디코더		평가	
		진리값	목표 레벨	진리값	목표 레벨
0	0 0 0 0	YES	1.00	YES	1.00
1	0 0 0 1	YES	0.50	YES	0.50
2	0 1 0 0	NO	-	YES	0.00
3	0 1 1 1	YES	-0.50	YES	-0.50
4	1 0 0 0	YES	0.50	YES	0.50
5	1 0 1 1	NO	-	YES	0.00
6	1 1 0 0	YES	-0.50	YES	-0.50
7	1 1 1 1	YES	-1.00	YES	-1.00

도면16

Code : RLL(1,7)
 Class : PR(a,b,c)
 정규화 : 진폭 ± 1
 마크 : 비트 '1' & 로우 레벨

No.	비트 어레이	디코더		평가		
		진리값	목표 레벨	진리값	가상	목표 레벨
0	0 0 0 0	YES	v0	YES	NO	v0
1	0 0 0 1	YES	v1	YES	NO	v1
2	0 1 0 0	NO	-	YES	YES	$v2=v3-v1+v0$
3	0 1 1 1	YES	v3	YES	NO	v3
4	1 0 0 0	YES	v4	YES	NO	v4
5	1 0 1 1	NO	-	YES	YES	$v5=v4-v6+v7$
6	1 1 0 0	YES	v6	YES	NO	v6
7	1 1 1 1	YES	v7	YES	NO	v7

도면17

Code : RLL(1,7)
 Class : PR(1,2,2,2,1)/PR(a,b,c,d,e)
 정규화 : 진폭 ±1

패턴			패턴-T	패턴-F	쉬프트 방향 (T to F)	유클리드 거리	
예러 비트	패턴 비트	No.				다이렉트	정규
1Bit	9Bit	1	000011100	000001100	Right	14	1.11
		2	000011110	000001110	Right		
		3	000011111	000001111	Right		
		4	001110000	001100000	Left		
		5	001110001	001100001	Left		
		6	001110011	001100011	Left		
		7	011110000	011100000	Left		
		8	011110001	011100001	Left		
		9	011110011	011100011	Left		
		10	100011100	100001100	Right		
		11	100011110	100001110	Right		
		12	100011111	100001111	Right		
		13	110011100	110001100	Right		
		14	110011110	110001110	Right		
		15	110011111	110001111	Right		
		16	111110000	111100000	Left		
		17	111110001	111100001	Left		
		18	111110011	111100011	Left		

도면18

No.	비트 어레이	디코더	
		진리값	목표 레벨
0	0 0 0 0 0 0	YES	v0
1	0 0 0 0 0 1	YES	v1
2	0 0 0 0 1 0	NO	-
3	0 0 0 0 1 1	YES	v3
4	0 0 0 1 0 0	NO	-
5	0 0 0 1 0 1	NO	-
6	0 0 1 1 1 0	YES	v6
7	0 0 1 1 1 1	YES	v7
8	0 1 0 0 0 0	NO	-
9	0 1 0 0 0 1	NO	-
10	0 1 0 1 0 0	NO	-
11	0 1 0 1 1 1	NO	-
12	0 1 1 0 0 0	YES	v12
13	0 1 1 0 1 1	NO	v13
14	0 1 1 1 0 0	YES	v14
15	0 1 1 1 1 1	YES	v15
16	1 0 0 0 0 0	YES	v16
17	1 0 0 0 0 1	YES	v17
18	1 0 0 1 0 0	NO	v18
19	1 0 0 1 1 1	YES	v19
20	1 0 1 0 0 0	NO	-
21	1 0 1 0 0 1	NO	-
22	1 0 1 1 0 0	NO	-
23	1 0 1 1 1 1	NO	-
24	1 1 0 0 0 0	YES	v24
25	1 1 0 0 0 1	YES	v25
26	1 1 0 1 0 0	NO	-
27	1 1 0 1 1 1	NO	-
28	1 1 1 0 0 0	YES	-
29	1 1 1 0 0 1	NO	v29
30	1 1 1 1 1 0	YES	v30
31	1 1 1 1 1 1	YES	v31

도면19

Code : RLL(1,7)
 Class : PR(1,2,2,2,1)/PR(a,b,c,d,e)
 정규화 : 진폭 ±1

패턴		패턴-T	패턴-F	쉼프트 방향 (T to F)	유클리드 거리	
패턴 비트	No.				다이렉트	정규
9Bit	1	XXX01XXXX	XXX00XXXX	Right	14	1.11
	2	XXXX01XXX	XXXX11XXX	Left		
	3	XXX10XXXX	XXX11XXXX	Right		
	4	XXXX10XXX	XXXX00XXX	Left		

도면20

No.	비트 어레이	디코더		평가	
		진리값	목표 레벨	진리값	목표 레벨
0	0 0 0 0 0 0	YES	1.00	YES	1.00
1	0 0 0 0 0 1	YES	0.75	YES	0.75
2	0 0 0 0 1 0	NO	-	YES	0.50
3	0 0 0 0 1 1	YES	0.25	YES	0.25
4	0 0 0 1 0 0	NO	-	YES	0.50
5	0 0 0 1 0 1	NO	-	YES	0.25
6	0 0 0 1 1 0	YES	0.00	YES	0.00
7	0 0 0 1 1 1	YES	-0.25	YES	-0.25
8	0 0 1 0 0 0	NO	-	YES	0.50
9	0 0 1 0 0 1	NO	-	YES	0.25
10	0 0 1 0 1 0	NO	-	YES	0.00
11	0 0 1 0 1 1	NO	-	YES	-0.25
12	0 0 1 1 0 0	YES	0.00	YES	0.00
13	0 0 1 1 0 1	NO	-0.25	YES	-0.25
14	0 0 1 1 1 0	YES	-0.50	YES	-0.50
15	0 0 1 1 1 1	YES	-0.75	YES	-0.75
16	0 1 0 0 0 0	YES	0.75	YES	0.75
17	0 1 0 0 0 1	YES	0.50	YES	0.50
18	0 1 0 0 1 0	NO	0.25	YES	0.25
19	0 1 0 0 1 1	YES	0.00	YES	0.00
20	0 1 0 1 0 0	NO	-	YES	0.25
21	0 1 0 1 0 1	NO	-	YES	0.00
22	0 1 0 1 1 0	NO	-	YES	-0.25
23	0 1 0 1 1 1	NO	-	YES	-0.50
24	0 1 1 0 0 0	YES	0.25	YES	0.25
25	0 1 1 0 0 1	YES	0.00	YES	0.00
26	0 1 1 0 1 0	NO	-	YES	-0.25
27	0 1 1 0 1 1	NO	-	YES	-0.50
28	0 1 1 1 0 0	YES	-0.25	YES	-0.25
29	0 1 1 1 0 1	NO	-0.50	YES	-0.50
30	0 1 1 1 1 0	YES	-0.75	YES	-0.75
31	0 1 1 1 1 1	YES	-1.00	YES	-1.00

도면21

No.	비트 어레이	디코더		평가		
		진리값	목표 레벨	진리값	가상	목표 레벨
0	0 0 0 0 0 0	YES	v0	YES	NO	v0
1	0 0 0 0 0 1	YES	v1	YES	NO	v1
2	0 0 0 0 1 0	NO	-	YES	YES	v2=v3-v1+v0
3	0 0 0 0 1 1	YES	v3	YES	NO	v3
4	0 0 0 1 0 0	NO	-	YES	YES	v4=v6-v2+v0
5	0 0 0 1 0 1	NO	-	YES	YES	v5=v6-v1+v0
6	0 0 0 1 1 0	YES	v6	YES	NO	v6
7	0 0 0 1 1 1	YES	v7	YES	NO	v7
8	0 1 0 0 0 0	NO	-	YES	YES	v8=v24-v16+v0
9	0 1 0 0 0 1	NO	-	YES	YES	v9=v25-v16+v0
10	0 1 0 0 1 0	NO	-	YES	YES	v10=v14-v4+v0
11	0 1 0 0 1 1	NO	-	YES	YES	v11=v15-v4+v0
12	0 1 1 0 0 0	YES	v12	YES	NO	v12
13	0 1 1 0 0 1	NO	v13	YES	YES	v13=v15-v2+v0
14	0 1 1 1 0 0	YES	v14	YES	NO	v14
15	0 1 1 1 0 1	YES	v15	YES	NO	v15
16	1 0 0 0 0 0	YES	v16	YES	NO	v16
17	1 0 0 0 0 1	YES	v17	YES	NO	v17
18	1 0 0 0 1 0	NO	v18	YES	YES	v18=v16-v29+v31
19	1 0 0 0 1 1	YES	v19	YES	NO	v19
20	1 0 1 0 0 0	NO	-	YES	YES	v20=v16-v27+v0
21	1 0 1 0 0 1	NO	-	YES	YES	v21=v17-v27+v31
22	1 0 1 1 0 0	NO	-	YES	YES	v22=v6-v15+v31
23	1 0 1 1 0 1	NO	-	YES	YES	v23=v7-v15+v31
24	1 1 0 0 0 0	YES	v24	YES	NO	v24
25	1 1 0 0 0 1	YES	v25	YES	NO	v25
26	1 1 0 0 1 0	NO	-	YES	YES	v26=v25-v30+v31
27	1 1 0 0 1 1	NO	-	YES	YES	v27=v25-v29+v31
28	1 1 1 0 0 0	YES	-	YES	NO	v28
29	1 1 1 0 0 1	NO	v29	YES	YES	v29=v28-v30+v31
30	1 1 1 1 0 0	YES	v30	YES	NO	v30
31	1 1 1 1 0 1	YES	v31	YES	NO	v31

도면22

Code : RLL(1,7)
 Class : PR(1,2,3,3,2,1)/PR(a,b,c,d,e,f,g)
 정규화 : 진폭 ±1

패턴			패턴-T	패턴-F	쉼프트 방향 [T to F]	유클리드 거리	
에러 비트	패턴 비트	No.				다이렉트	정규
1Bit	7Bit	1	00111000000	00111100000	Right	28	0.78
		2	00111000001	00111100001	Right		
		3	00111000011	00111100011	Right		
		4	11000011100	11000111100	Left		
		5	11000011110	11000111110	Left		
		6	11000011111	11000111111	Left		
		7	01111000000	01111100000	Right		
		8	01111000001	01111100001	Right		
		9	01111000011	01111100011	Right		
		10	10000011100	10000111100	Left		
		11	10000011110	10000111110	Left		
		12	10000011111	10000111111	Left		
		13	00000011100	00000111100	Left		
		14	00000011110	00000111110	Left		
		15	00000011111	00000111111	Left		
		16	11111000000	11111100000	Right		
		17	11111000001	11111100001	Right		
		18	11111000011	11111100011	Right		

도면23

Code : RLL(1,7) Class : PR(a,b,c,d,e,f) 정규화 : 진폭 ±1								
No.	비트 어레이			디코더				
	진리값		목표 레벨	진리값		목표 레벨		
0	0	0	0	0	0	0	YES	v0
1	0	0	0	0	0	1	YES	v1
2	0	0	0	0	1	0	NO	-
3	0	0	0	0	1	1	YES	v3
4	0	0	0	1	0	0	NO	-
5	0	0	0	1	0	1	NO	-
6	0	0	0	1	1	0	YES	v6
7	0	0	0	1	1	1	YES	v7
8	0	0	1	0	0	0	NO	-
9	0	0	1	0	0	1	NO	-
10	0	0	1	0	1	0	NO	-
11	0	0	1	0	1	1	NO	-
12	0	0	1	1	0	0	YES	v12
13	0	0	1	1	0	1	NO	-
14	0	0	1	1	1	0	YES	v14
15	0	0	1	1	1	1	YES	v15
16	0	1	0	0	0	0	NO	-
17	0	1	0	0	0	1	NO	-
18	0	1	0	0	1	0	NO	-
19	0	1	0	0	1	1	NO	-
20	0	1	0	1	0	0	NO	-
21	0	1	0	1	0	1	NO	-
22	0	1	0	1	1	0	NO	-
23	0	1	0	1	1	1	NO	-
24	0	1	1	0	0	0	YES	v24
25	0	1	1	0	0	1	YES	v25
26	0	1	1	0	1	0	NO	-
27	0	1	1	0	1	1	NO	-
28	0	1	1	1	0	0	YES	v28
29	0	1	1	1	0	1	NO	-
30	0	1	1	1	1	0	YES	v30
31	0	1	1	1	1	1	YES	v31
32	1	0	0	0	0	0	YES	v32
33	1	0	0	0	0	1	YES	v33
34	1	0	0	0	1	0	NO	-
35	1	0	0	0	1	1	YES	v34
36	1	0	0	1	0	0	NO	-
37	1	0	0	1	0	1	NO	-
38	1	0	0	1	1	0	YES	v38
39	1	0	0	1	1	1	YES	v39
40	1	0	1	0	0	0	NO	-
41	1	0	1	0	0	1	NO	-
42	1	0	1	0	1	0	NO	-
43	1	0	1	0	1	1	NO	-
44	1	0	1	1	0	0	NO	-
45	1	0	1	1	0	1	NO	-
46	1	0	1	1	1	0	NO	-
47	1	0	1	1	1	1	NO	-
48	1	1	0	0	0	0	YES	v48
49	1	1	0	0	0	1	YES	v49
50	1	1	0	0	1	0	NO	-
51	1	1	0	0	1	1	YES	v51
52	1	1	0	1	0	0	NO	-
53	1	1	0	1	0	1	NO	-
54	1	1	0	1	1	0	NO	-
55	1	1	0	1	1	1	NO	-
56	1	1	1	0	0	0	YES	v56
57	1	1	1	0	0	1	YES	v57
58	1	1	1	0	1	0	NO	-
59	1	1	1	0	1	1	NO	-
60	1	1	1	1	0	0	YES	v60
61	1	1	1	1	0	1	NO	-
62	1	1	1	1	1	0	YES	v62
63	1	1	1	1	1	1	YES	v63

도면24

Code : RLL(1,7)
Class : PR(1,2,3,3,2,1)
정규화 : 진폭 ±1

패턴		패턴-T		패턴-F		쉼프트 방향 [T to F]	유클리드 거리	
패턴 비트	No.						다이렉트	정규
11Bit	1	XXXX01XXXX		XXXX00XXXX		오른쪽	28	0.78
	2	XXXXX01XXXX		XXXXX11XXXX		왼쪽		
	3	XXXX10XXXX		XXXX11XXXX		오른쪽		
	4	XXXXX10XXXX		XXXXX00XXXX		왼쪽		

도면25a

Code : RLL(1,7)
Class : PR(1,2,2,2,1)
정규화 : 진폭 ±1
마크 : 비트 '1' & 로우 레벨

No.	비트 어레이		디코더		평가	
			진리값	목표 레벨	진리값	목표 레벨
0	0	0	0	0	0	0
1	0	0	0	0	0	1
2	0	0	0	0	1	0
3	0	0	0	0	1	1
4	0	0	0	1	0	0
5	0	0	0	1	0	1
6	0	0	0	1	1	0
7	0	0	0	1	1	1
8	0	0	1	0	0	0
9	0	0	1	0	0	1
10	0	0	1	0	1	0
11	0	0	1	0	1	1
12	0	0	1	1	0	0
13	0	0	1	1	0	1
14	0	0	1	1	1	0
15	0	0	1	1	1	1
16	0	1	0	0	0	0
17	0	1	0	0	0	1
18	0	1	0	0	1	0
19	0	1	0	0	1	1
20	0	1	0	1	0	0
21	0	1	0	1	0	1
22	0	1	0	1	1	0
23	0	1	0	1	1	1
24	0	1	1	0	0	0
25	0	1	1	0	0	1
26	0	1	1	0	1	0
27	0	1	1	0	1	1
28	0	1	1	1	0	0
29	0	1	1	1	0	1
30	0	1	1	1	1	0
31	0	1	1	1	1	1

도면25b

(Continued)

Code : RLL(1,7)
 Class : PR(1,2,2,2,1)
 정규화 : 진폭 ±1
 마크 : 비트 '1' & 로우 레벨

No.	비트 어레이						디코더		평가	
				진리값		목표 레벨	진리값		목표 레벨	
32	1	0	0	0	0	0	YES	0.83	YES	0.83
33	1	0	0	0	0	1	YES	0.67	YES	0.67
34	1	0	0	0	1	0	NO	-	YES	0.50
35	1	0	0	0	1	1	YES	0.33	YES	0.33
36	1	0	0	1	0	0	NO	-	YES	0.33
37	1	0	0	1	0	1	NO	-	YES	0.17
38	1	0	0	1	1	0	YES	0.00	YES	0.00
39	1	0	0	1	1	1	YES	-0.17	YES	-0.17
40	1	0	1	0	0	0	NO	-	YES	0.33
41	1	0	1	0	0	1	NO	-	YES	0.17
42	1	0	1	0	1	0	NO	-	YES	0.00
43	1	0	1	0	1	1	NO	-	YES	-0.17
44	1	0	1	1	0	0	NO	-	YES	-0.17
45	1	0	1	1	0	1	NO	-	YES	-0.33
46	1	0	1	1	1	0	NO	-	YES	-0.50
47	1	0	1	1	1	1	NO	-	YES	-0.67
48	1	1	0	0	0	0	YES	0.50	YES	0.50
49	1	1	0	0	0	1	YES	0.33	YES	0.33
50	1	1	0	0	1	0	NO	-	YES	0.17
51	1	1	0	0	1	1	YES	0.00	YES	0.00
52	1	1	0	1	0	0	NO	-	YES	0.00
53	1	1	0	1	0	1	NO	-	YES	-0.17
54	1	1	0	1	1	0	NO	-	YES	-0.33
55	1	1	0	1	1	1	NO	-	YES	-0.50
56	1	1	1	0	0	0	YES	0.00	YES	0.00
57	1	1	1	0	0	1	YES	-0.17	YES	-0.17
58	1	1	1	0	1	0	NO	-	YES	-0.33
59	1	1	1	0	1	1	NO	-	YES	-0.50
60	1	1	1	1	0	0	YES	-0.50	YES	-0.50
61	1	1	1	1	0	1	NO	-	YES	-0.67
62	1	1	1	1	1	0	YES	-0.83	YES	-0.83
63	1	1	1	1	1	1	YES	-1.00	YES	-1.00

도면26a

No.	비트 어레이		디코더		평가						
			진리값	목표 레벨	진리값	가상	목표 레벨				
0	0	0	0	0	0	0	YES	v0	YES	NO	v0
1	0	0	0	0	0	1	YES	v1	YES	NO	v1
2	0	0	0	0	1	0	NO	-	YES	YES	$v2=v3-v1+v0$
3	0	0	0	0	1	1	YES	v3	YES	NO	v3
4	0	0	0	1	0	0	NO	-	YES	YES	$v4=v6-v2+v0$
5	0	0	0	1	0	1	NO	-	YES	YES	by(Equation 10)
6	0	0	0	1	1	0	YES	v6	YES	NO	v6
7	0	0	0	1	1	1	YES	v7	YES	NO	v7
8	0	0	1	0	0	0	NO	-	YES	YES	$v8=v24-v16+v0$
9	0	0	1	0	0	1	NO	-	YES	YES	by(Equation 10)
10	0	0	1	0	1	0	NO	-	YES	YES	by(Equation 10)
11	0	0	1	0	1	1	NO	-	YES	YES	by(Equation 10)
12	0	0	1	1	0	0	YES	v12	YES	NO	v12
13	0	0	1	1	0	1	NO	-	YES	YES	by(Equation 10)
14	0	0	1	1	1	0	YES	v14	YES	NO	v14
15	0	0	1	1	1	1	YES	v15	YES	NO	v15
16	0	1	0	0	0	0	NO	v16	YES	YES	$v16=v24-v8+v0$
17	0	1	0	0	0	1	NO	v17	YES	YES	by(Equation 10)
18	0	1	0	0	1	0	NO	v18	YES	YES	by(Equation 10)
19	0	1	0	0	1	1	NO	v19	YES	YES	by(Equation 10)
20	0	1	0	1	0	0	NO	-	YES	YES	by(Equation 10)
21	0	1	0	1	0	1	NO	-	YES	YES	by(Equation 10)
22	0	1	0	1	1	0	NO	-	YES	YES	by(Equation 10)
23	0	1	0	1	1	1	NO	-	YES	YES	by(Equation 10)
24	0	1	1	0	0	0	YES	v24	YES	NO	v24
25	0	1	1	0	0	1	YES	v25	YES	NO	v25
26	0	1	1	0	1	0	NO	-	YES	YES	by(Equation 10)
27	0	1	1	0	1	1	NO	-	YES	YES	by(Equation 10)
28	0	1	1	1	0	0	YES	v28	YES	NO	v28
29	0	1	1	1	0	1	NO	v29	YES	YES	by(Equation 10)
30	0	1	1	1	1	0	YES	v30	YES	NO	v30
31	0	1	1	1	1	1	YES	v31	YES	NO	v31

도면26b

(Continued)

Code : RLL(1,7) Class : PR(a,b,c,d,e,f) 정규화 : 진폭 ±1 마크 : 비트 '1' & 로우 레벨	No.	비트 어레이	디코더		평가		
			진리값	목표 레벨	진리값	가상	목표 레벨
	32	1 0 0 0 0 0	YES	v32	YES	NO	v32
	33	1 0 0 0 0 1	YES	v33	YES	NO	v33
	34	1 0 0 0 1 0	NO	-	YES	YES	by(Equation 10)
	35	1 0 0 0 1 1	YES	v34	YES	NO	v34
	36	1 0 0 1 0 0	NO	-	YES	YES	by(Equation 10)
	37	1 0 0 1 0 1	NO	-	YES	YES	by(Equation 10)
	38	1 0 0 1 1 0	YES	v38	YES	NO	v38
	39	1 0 0 1 1 1	YES	v39	YES	NO	v39
	40	1 0 1 0 0 0	NO	-	YES	YES	by(Equation 10)
	41	1 0 1 0 0 1	NO	-	YES	YES	by(Equation 10)
	42	1 0 1 0 1 0	NO	-	YES	YES	by(Equation 10)
	43	1 0 1 0 1 1	NO	-	YES	YES	by(Equation 10)
	44	1 0 1 1 0 0	NO	-	YES	YES	by(Equation 10)
	45	1 0 1 1 0 1	NO	-	YES	YES	by(Equation 10)
	46	1 0 1 1 1 0	NO	-	YES	YES	by(Equation 10)
	47	1 0 1 1 1 1	NO	-	YES	YES	v48=v15-v32+v63
	48	1 1 0 0 0 0	YES	v48	YES	NO	v48
	49	1 1 0 0 0 1	YES	v49	YES	NO	v49
	50	1 1 0 0 1 0	NO	-	YES	YES	by(Equation 10)
	51	1 1 0 0 1 1	YES	v51	YES	NO	v51
	52	1 1 0 1 0 0	NO	-	YES	YES	by(Equation 10)
	53	1 1 0 1 0 1	NO	-	YES	YES	by(Equation 10)
	54	1 1 0 1 1 0	NO	-	YES	YES	by(Equation 10)
	55	1 1 0 1 1 1	NO	-	YES	YES	v55=v39-v47+v63
	56	1 1 1 0 0 0	YES	v56	YES	NO	v56
	57	1 1 1 0 0 1	YES	v57	YES	NO	v57
	58	1 1 1 0 1 0	NO	-	YES	YES	by(Equation 10)
	59	1 1 1 0 1 1	NO	-	YES	YES	v59=v51-v55+v63
	60	1 1 1 1 0 0	YES	v60	YES	NO	v60
	61	1 1 1 1 0 1	NO	-	YES	YES	v61=v60-v62+v63
	62	1 1 1 1 1 0	YES	v62	YES	NO	v62
	63	1 1 1 1 1 1	YES	v63	YES	NO	v63

도면27

Code : RLL(1,7)
Class : PR(1,2,2,1)/PR(a,b,c,d)
정규화 : 진폭 ±1

패턴			패턴-T	패턴-F	шу프트 방향 (T to F)	유클리드 거리	
에러 비트	패턴 비트	No.				다이렉트	정규
1Bit	7Bit	1	0001110	0000110	Right	10	1.11
		2	0001111	0000111	Right		
		3	0111000	0110000	Left		
		4	0111001	0110001	Left		
		5	1001110	1000110	Right		
		6	1001111	1000111	Right		
		7	1111000	1110000	Left		
		8	1111001	1110001	Left		

도면28

Code : RLL(1,7)
Class : PR(a,b,c,d)
정규화 : 진폭 ±1
마크 : 비트 '1' & 로우 레벨

No.	비트 어레이	디코더	
		진리값	목표 레벨
0	0 0 0 0 0	YES	v0
1	0 0 0 0 1	YES	v1
2	0 0 0 1 0	NO	-
3	0 0 0 1 1	YES	v3
4	0 0 1 0 0	NO	-
5	0 0 1 0 1	NO	-
6	0 1 1 0 0	YES	v6
7	0 1 1 1 1	YES	v7
8	1 0 0 0 0	YES	v8
9	1 0 0 0 1	YES	v9
10	1 0 0 1 0	NO	-
11	1 0 0 1 1	NO	-
12	1 1 0 0 0	YES	v12
13	1 1 0 0 1	NO	-
14	1 1 1 0 0	YES	v14
15	1 1 1 1 1	YES	v15

도면29

Code : RLL(1,7) Class : PR(1,2,2,1) 정규화 : 진폭 ±1					
패턴		패턴-T	패턴-F	쉬프트 방향 (T to F)	유클리드 거리
패턴 비트	No.				다이렉트 정규
7Bit	1	XX01XXX	XX00XXX	Right	10 1.11
	2	XXX01XX	XXX11XX	Left	
	3	XX10XXX	XX11XXX	Right	
	4	XXX10XX	XXX00XX	Left	

도면30

Code : RLL(1,7) Class : PR(1,2,2,1) 정규화 : 진폭 ±1 마크 : 비트 '1' & 로우 레벨					
No.	비트 어레이	디코더		평가	
		진리값	목표 레벨	진리값	목표 레벨
0	0 0 0 0 0	YES	1.00	YES	1.00
1	0 0 0 0 1	YES	0.67	YES	0.67
2	0 0 0 1 0	NO	-	YES	0.33
3	0 0 0 1 1	YES	0.00	YES	0.00
4	0 0 1 0 0	NO	-	YES	0.33
5	0 0 1 0 1	NO	-	YES	0.67
6	0 0 1 1 0	YES	-0.33	YES	-0.33
7	0 0 1 1 1	YES	-0.67	YES	-0.67
8	0 1 0 0 0	YES	0.67	YES	0.67
9	0 1 0 0 1	YES	0.33	YES	0.33
10	0 1 0 1 0	NO	-	YES	0.00
11	0 1 0 1 1	NO	-	YES	-0.33
12	0 1 1 0 0	YES	0.00	YES	0.00
13	0 1 1 0 1	NO	-	YES	-0.33
14	0 1 1 1 0	YES	-0.67	YES	-0.67
15	0 1 1 1 1	YES	-1.00	YES	-1.00

도면31

Code : RLL(1,7)
 Class : PR(a,b,c,d)
 정규화 : 진폭 ±1
 마크 : 비트 '1' & 로우 레벨

No.	비트 어레이	디코더		평가		
		진리값	목표 레벨	진리값	가상	목표 레벨
0	0 0 0 0 0	YES	v0	YES	NO	v0
1	0 0 0 0 1	YES	v1	YES	NO	v1
2	0 0 0 1 0	NO	-	YES	YES	v2=v3-v1+v0
3	0 0 0 1 1	YES	v3	YES	NO	v3
4	0 0 1 0 0	NO	-	YES	YES	v4=v6-v2+v0
5	0 0 1 0 1	NO	-	YES	YES	v5=v7-v2+v0
6	0 0 1 1 0	YES	v6	YES	NO	v6
7	0 0 1 1 1	YES	v7	YES	NO	v7
8	1 0 0 0 0	YES	v8	YES	NO	v8
9	1 0 0 0 1	YES	v9	YES	NO	v9
10	1 0 0 1 0	NO	-	YES	YES	v10=v8-v13+v15
11	1 0 0 1 1	NO	-	YES	YES	v11=v9-v13+v15
12	1 1 0 0 0	YES	v12	YES	NO	v12
13	1 1 0 0 1	NO	-	YES	YES	v13=v12-v14+v15
14	1 1 1 0 0	YES	v14	YES	NO	v14
15	1 1 1 0 1	YES	v15	YES	NO	v15

도면32

Code : RLL(2,10)
 Class : PR(3,4,4,3)/PR(a,b,c,d)
 정규화 : 진폭 ±1

패턴			패턴-T	패턴-F	쉼프트 방향 [T to F]	유클리드 거리	
에러 비트	패턴 비트	No.				다이렉트	정규
1Bit	7Bit	1	0001111	0000111	Right	50	1.02
		2	1111000	1110000	Left		

도면33

Code : RLL(2,10) Class : PR(a,b,c,d) 정규화 : 진폭 ±1 마크 : 비트 '1' & 로우 레벨				
No.	비트 어레이		디코더	
	진리값	목표 레벨		
0	0	0	YES	v0
1	0	0	YES	v1
2	0	0	NO	-
3	0	0	YES	v3
4	0	1	NO	-
5	0	1	NO	-
6	0	1	NO	-
7	0	1	YES	v7
8	1	0	YES	v8
9	1	0	NO	-
10	1	0	NO	-
11	1	0	NO	-
12	1	1	YES	v12
13	1	1	NO	-
14	1	1	YES	v14
15	1	1	YES	v15

도면34

패턴		패턴-T	패턴-F	шу프트 방향 (T to F)	유클리드 거리	
패턴 비트	No.				다이렉트	정규
패턴		패턴-T	패턴-F	шу프트 방향 (T to F)	유클리드 거리	
패턴 비트	No.				다이렉트	정규
7Bit	1	XX01XXX	XX00XXX	Right	50	1.02
	2	XXX01XX	XXX11XX	Left		
	3	XX10XXX	XX11XXX	Right		
	4	XXX10XX	XXX00XX	Left		

도면35

Code : RLL(2,10)
 Class : PR(3,4,4,3)
 정규화 : 진폭 ±1
 마크 : 비트 '1' & 로우 레벨

No.	비트 어레이					디코더		평가	
						진리값	목표 레벨	진리값	목표 레벨
0	0	0	0	0	0	YES	1.00	YES	1.00
1	0	0	0	0	1	YES	0.57	YES	0.57
2	0	0	0	1	0	NO	-	YES	0.43
3	0	0	1	1	1	YES	0.00	YES	0.00
4	0	1	0	0	0	NO	-	YES	0.43
5	0	1	0	1	1	NO	-	YES	0.00
6	0	1	1	0	0	NO	-	YES	-0.14
7	0	1	1	1	1	YES	-0.57	YES	-0.57
8	1	0	0	0	0	YES	0.57	YES	0.57
9	1	0	0	1	1	NO	-	YES	0.14
10	1	0	1	0	0	NO	-	YES	0.00
11	1	0	1	1	1	NO	-	YES	-0.43
12	1	1	0	0	0	YES	0.00	YES	0.00
13	1	1	0	1	1	NO	-	YES	-0.43
14	1	1	1	0	0	YES	-0.57	YES	-0.57
15	1	1	1	1	1	YES	-1.00	YES	-1.00

도면36

Code : RLL(2,10)
 Class : PR(a,b,c,d)
 정규화 : 진폭 ±1
 마크 : 비트 '1' & 로우 레벨

No.	비트 어레이		디코더		평가				
			진리값	목표 레벨	진리값	가상	목표 레벨		
0	0	0	0	0	YES	v0	YES	NO	v0
1	0	0	0	1	YES	v1	YES	NO	v1
2	0	0	1	0	NO	-	YES	YES	v2=v3-v1+v0
3	0	0	1	1	YES	v3	YES	NO	v3
4	0	1	0	0	NO	-	YES	YES	v4=v6-v2+v0
5	0	1	0	1	NO	-	YES	YES	v5=v7-v2+v0
6	0	1	1	0	NO	-	YES	YES	v6=v7-v1+v0
7	0	1	1	1	YES	v7	YES	NO	v7
8	1	0	0	0	YES	v8	YES	NO	v8
9	1	0	0	1	NO	-	YES	YES	v9=v8-v14+v15
10	1	0	1	0	NO	-	YES	YES	v10=v8-v13+v15
11	1	0	1	1	NO	-	YES	YES	v11=v9-v13+v15
12	1	1	0	0	YES	v12	YES	NO	v12
13	1	1	0	1	NO	-	YES	YES	v13=v12-v14+v15
14	1	1	1	0	YES	v14	YES	NO	v14
15	1	1	1	1	YES	v15	YES	NO	v15

도면37

Code : RLL(1,7)
 Class : PR(a,b,c)
 정규화 : 진폭 ±1
 마크 : 비트 '1' & 로우 레벨

통합 클래스 비트 정의
 $a = \{(v1-v0) - (v6-v7)\}/2$
 $b = \{(v2-v0) - (v5-v7)\}/2$
 $c = \{(v4-v0) - (v3-v7)\}/2$
 where
 $v2 = v3 - v1 + v0$,
 $v5 = v4 - v6 + v7$,
 $a+b+c = v7-v0 (=2)$

No.	비트 어레이	디코더		평가		
		진리값	목표 레벨	진리값	가상	목표 레벨
0	0 0 0 0	YES	v0	YES	NO	v0
1	0 0 0 1	YES	v1	YES	NO	v0 + a
2	0 0 1 0	NO	-	YES	YES	v0 + b
3	0 0 1 1	YES	v3	YES	NO	v0 + a + b
4	1 0 0 0	YES	v4	YES	NO	v0+c
5	1 0 0 1	NO	-	YES	YES	v0+a+c
6	1 1 0 0	YES	v6	YES	NO	v0+a+b
7	1 1 1 1	YES	v7	YES	NO	v0+a+b+c

도면38

Code : RLL(1,7)
 Class : PR(a,b,c,d)
 정규화 : 진폭 ±1
 마크 : 비트 '1' & 로우 레벨

통합 클래스 비트 정의
 $a = \{(v1 - v0) - (v14 - v15)\}/2$
 $b = \{(v2 - v0) - (v13 - v15)\}/2$
 $c = \{(v4 - v0) - (v11 - v15)\}/2$
 $d = \{(v8 - v0) - (v7 - v15)\}/2$
 where
 $v2 = v3 - v1 + v0$,
 $v4 = v6 - v2 + v0$,
 $v11 = v9 - v13 + v15$
 $v13 = v12 - v14 + v15$
 $a+b+c+d = v15-v0 (=2)$

No.	비트 어레이	디코더		평가		
		진리값	목표 레벨	진리값	가상	목표 레벨
0	0 0 0 0 0	YES	v0	YES	NO	v0
1	0 0 0 0 1	YES	v1	YES	NO	v0+a
2	0 0 0 1 0	NO	-	YES	YES	v0+b
3	0 0 0 1 1	YES	v3	YES	NO	v0+a+b
4	0 0 1 0 0	NO	-	YES	YES	v0+c
5	0 0 1 0 1	NO	-	YES	YES	v0+a+c
6	0 0 1 1 0	YES	v6	YES	NO	v0+b+c
7	0 0 1 1 1	YES	v7	YES	NO	v0+a+b+c
8	1 0 0 0 0	YES	v8	YES	NO	v0+d
9	1 0 0 0 1	YES	v9	YES	NO	v0+a+d
10	1 0 0 1 0	NO	-	YES	YES	v0+b+d
11	1 0 0 1 1	NO	-	YES	YES	v0+a+b+d
12	1 0 1 0 0	YES	v12	YES	NO	v0+c+d
13	1 0 1 0 1	NO	-	YES	YES	v0+a+c+d
14	1 1 0 1 0	YES	v14	YES	NO	v0+b+c+d
15	1 1 0 1 1	YES	v15	YES	NO	v0+a+b+c+d

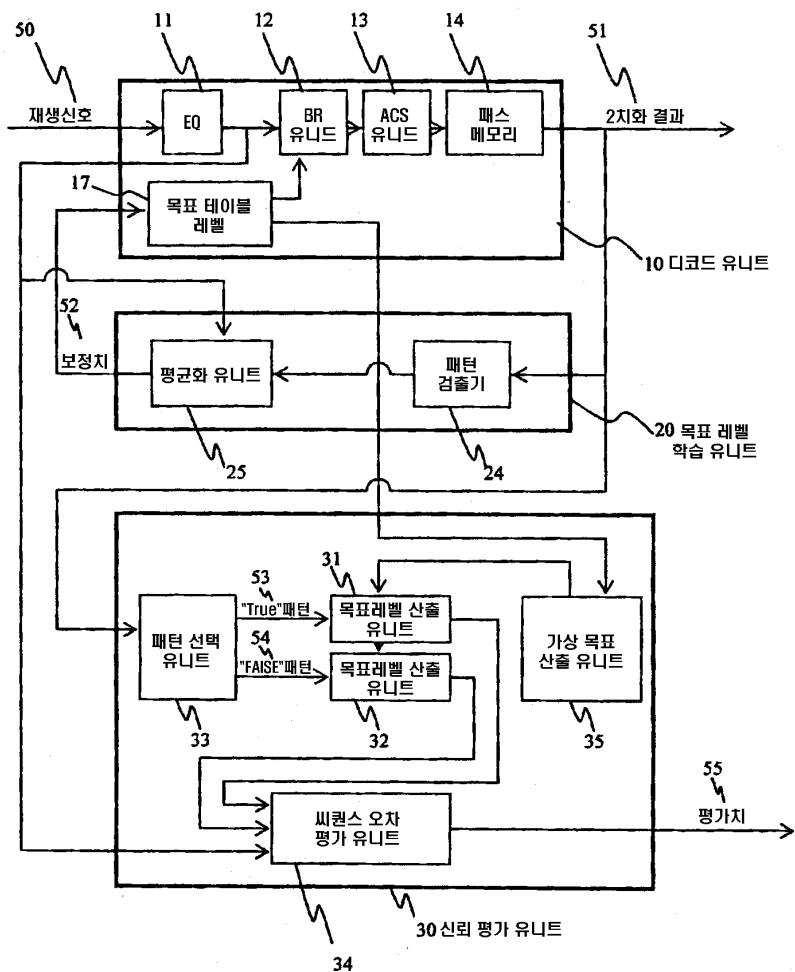
도면39

Code : RLL(2,10)
 Class : PR(a,b,c,d)
 정규화 : 진폭 ±1
 마크 : 비트 '1' & 로우 레벨

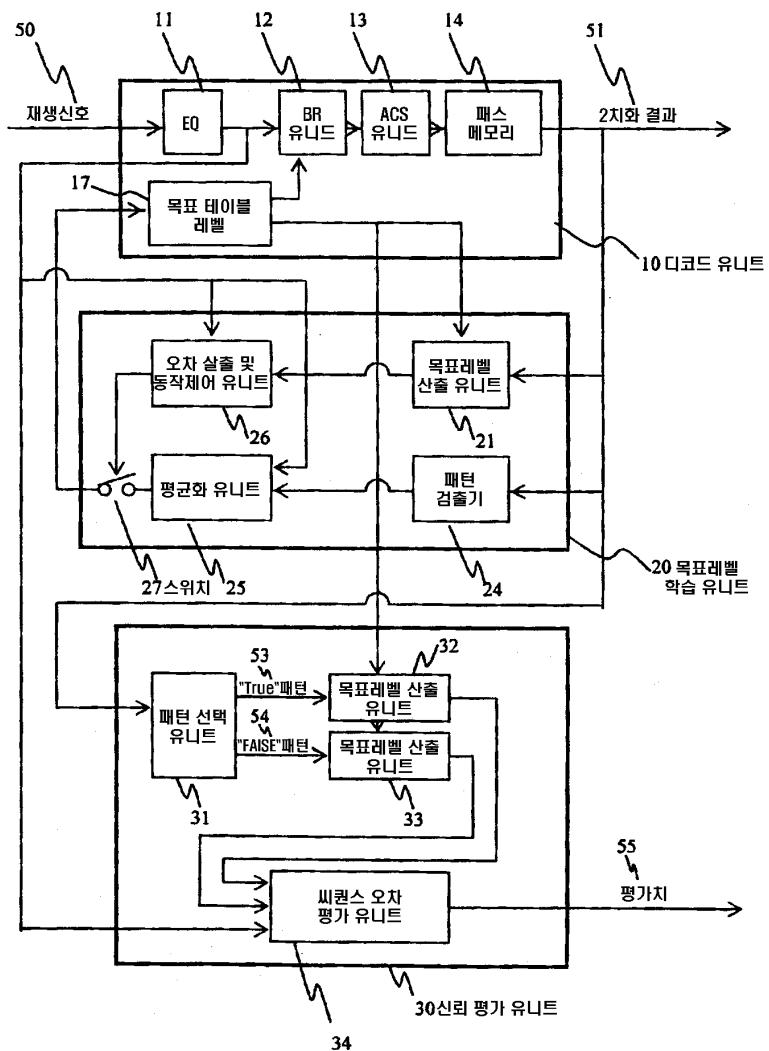
통합 클래스 비트 정의
 $a = \{(v1 - v0) - (v14 - v15)\}/2$
 $b = \{(v2 - v0) - (v13 - v15)\}/2$
 $c = \{(v4 - v0) - (v11 - v15)\}/2$
 $d = \{(v8 - v0) - (v7 - v15)\}/2$
 where
 $v2 = v3 - v1 + v0,$
 $v6 = v7 - v1 + v0,$
 $v9 = v8 - v14 + v15,$
 $v13 = v12 - v14 + v15,$
 $v4 = v6 - v2 + v0,$
 $v11 = v9 - v13 + v15$
 $a+b+c+d = v15-v0 (=2)$

No.	비트 아레이	디코더		평가		
		진리값	목표 레벨	진리값	가상	목표 레벨
0	0 0 0 0 0	YES	v0	YES	NO	v0
1	0 0 0 0 1	YES	v1	YES	NO	v0+a
2	0 0 0 1 0	NO	-	YES	YES	v0+b
3	0 0 0 1 1	YES	v3	YES	NO	v0+a+b
4	0 0 1 0 0	NO	-	YES	YES	v0+c
5	0 0 1 0 1	NO	-	YES	YES	v0+a+c
6	0 0 1 1 0	NO	v6	YES	YES	v0+b+c
7	0 0 1 1 1	YES	v7	YES	NO	v0+a+b+c
8	0 1 0 0 0	YES	v8	YES	NO	v0+d
9	0 1 0 0 1	NO	v9	YES	YES	v0+a+d
10	0 1 0 1 0	NO	-	YES	YES	v0+b+d
11	0 1 0 1 1	NO	-	YES	YES	v0+a+b+d
12	0 1 1 0 0	YES	v12	YES	NO	v0+c+d
13	0 1 1 0 1	NO	-	YES	YES	v0+a+c+d
14	0 1 1 1 0	YES	v14	YES	NO	v0+b+c+d
15	0 1 1 1 1	YES	v15	YES	NO	v0+a+b+c+d

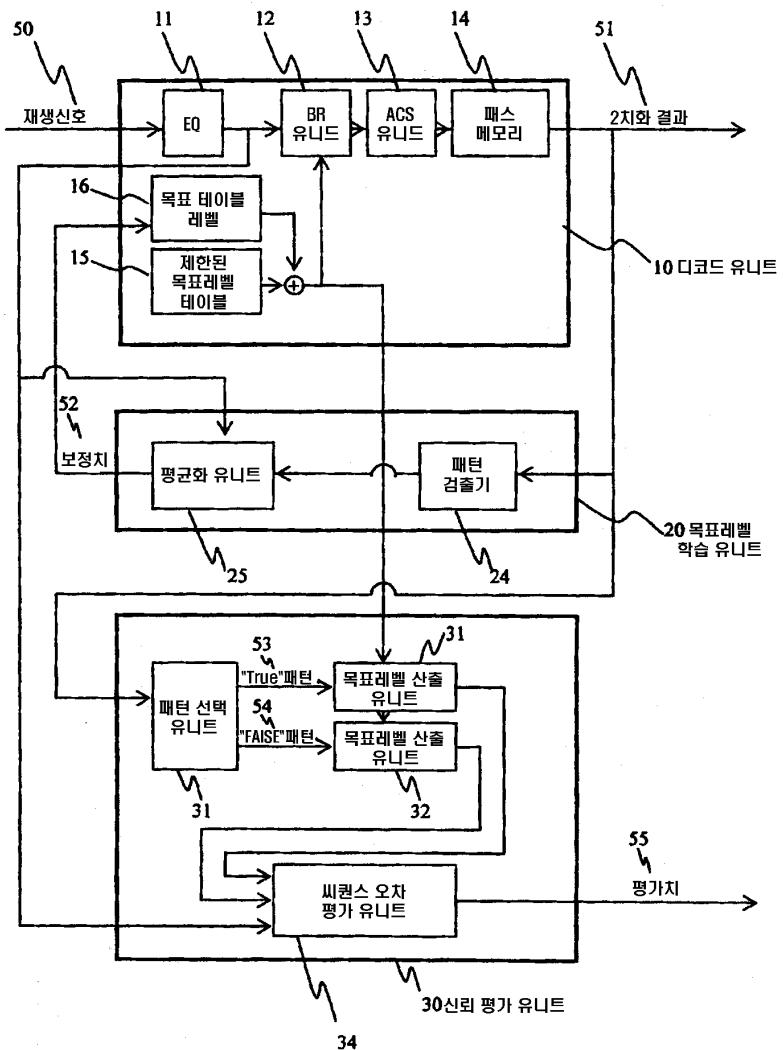
도면40



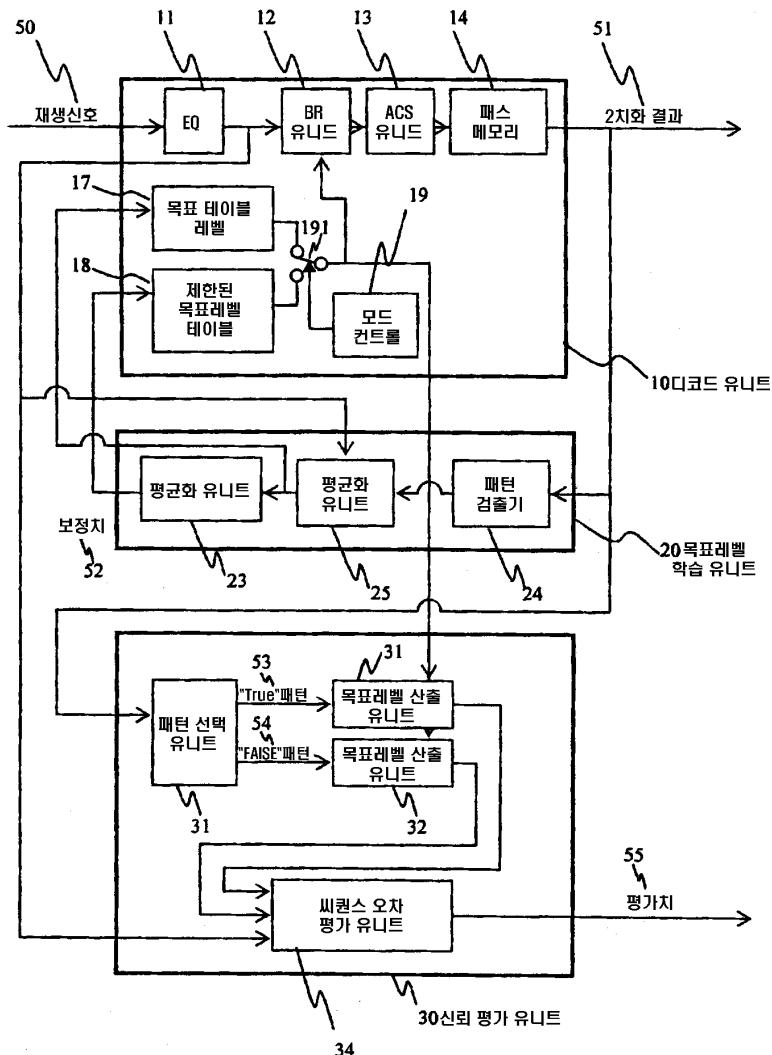
도면41



도면42

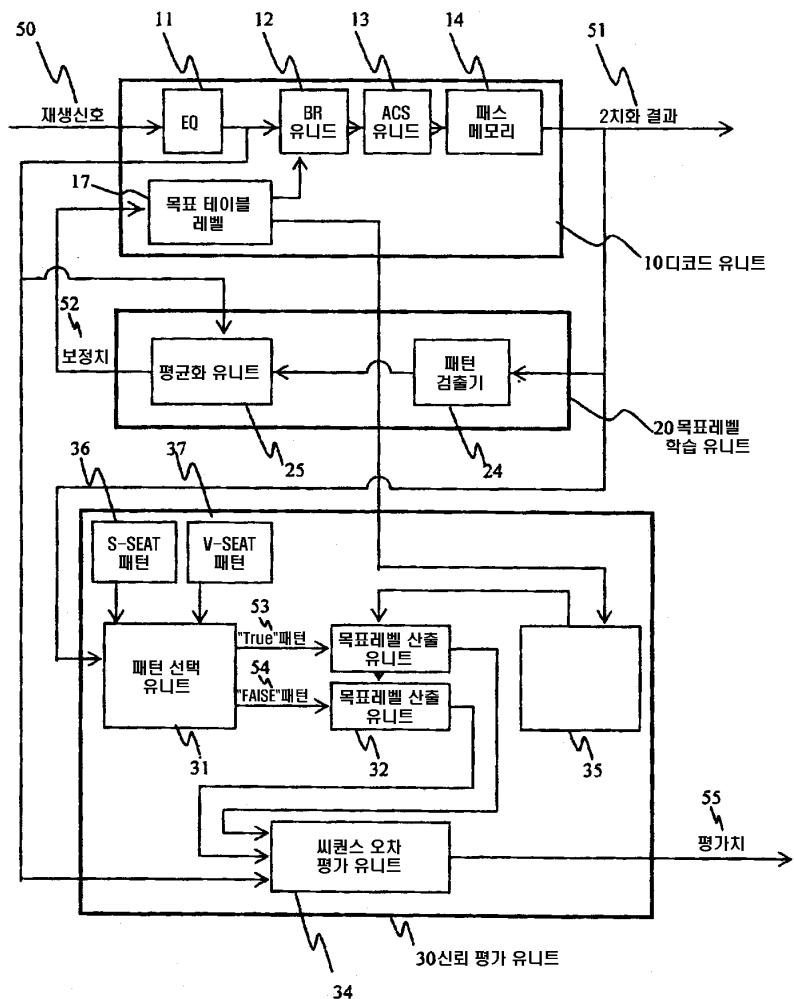


도면43



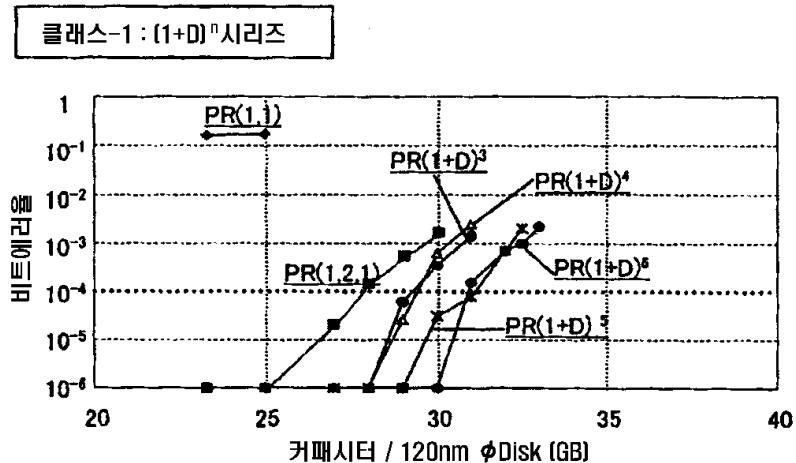
34

도면44



도면45

(a)

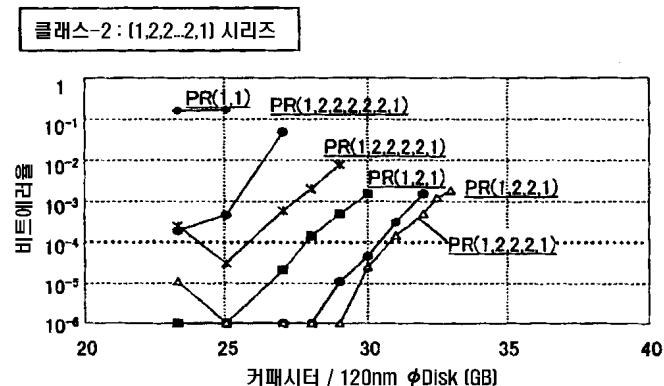


(b)

N	클래스 정의	비트 어레이	스테이트 No.	레벨 No.	커메시터 (GB)
2	(1,1)	4	2	3	<<23
3	(1,2,1)	6	4	4	<28
4	(1,3,3,1)	10	6	7	<29
5	$(1+D)^4$	16	10	10	<29
6	$(1+D)^5$	26	16	15	<31
7	$(1+D)^6$	42	26	22	<31

도면46

(a)

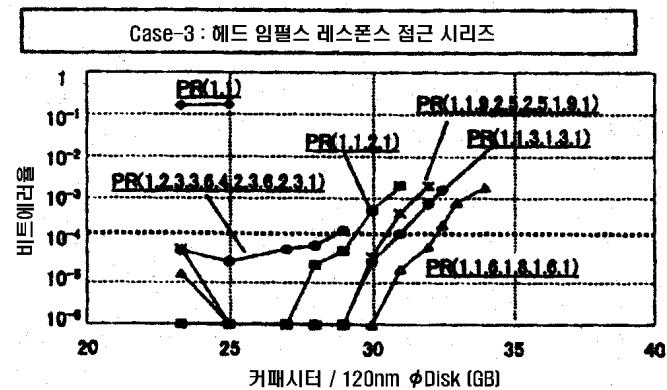


(b)

N	클래스 정의	비트 어레이	스테이트 No.	레벨 No.	커패시티 (GB)
2	(1,1)	4	3	3	<<23
3	(1,2,1)	6	4	4	<28
4	(1,2,2,1)	10	6	7	<30
5	(1,2,2,2,1)	16	10	9	<31
6	(1,2,2,2,2,1)	26	16	11	<25
7	(1,2,2,2,2,2,1)	42	26	13	<23

도면47

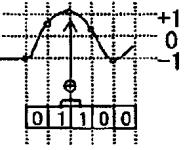
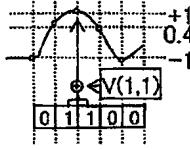
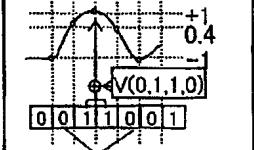
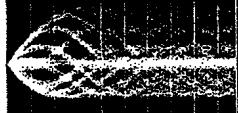
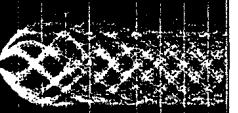
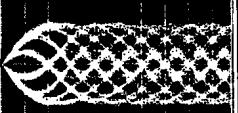
(a)



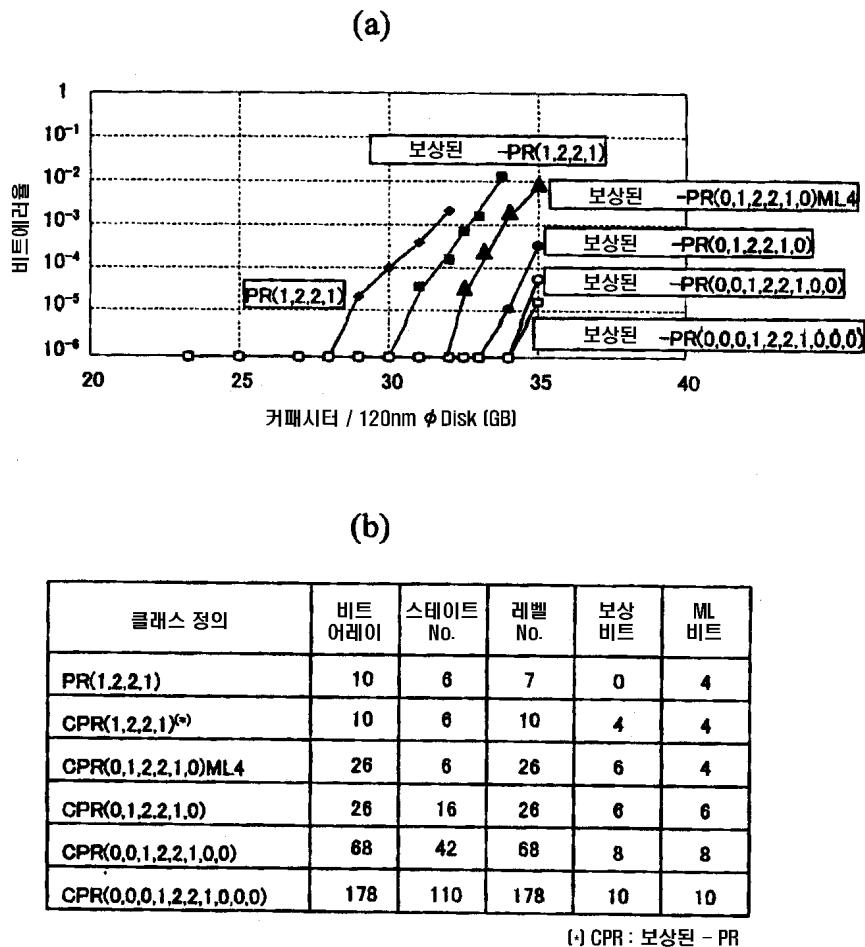
(b)

N	클래스 정의	비트 어레이	스테이트 No.	레벨 No.	커패시터 (GB)
2	(1,1)	4	3	3	<<23
3	(1,1,2,1)	6	4	4	<28
4	(1,1,3,1,3,1)	10	6	7	<31
5	(1,1,6,1,8,1,6,1)	16	10	10	<32
6	(1,1,9,2,5,···)	26	16	15	<30
7	(1,2,3,3,6,···)	42	26	22	<27

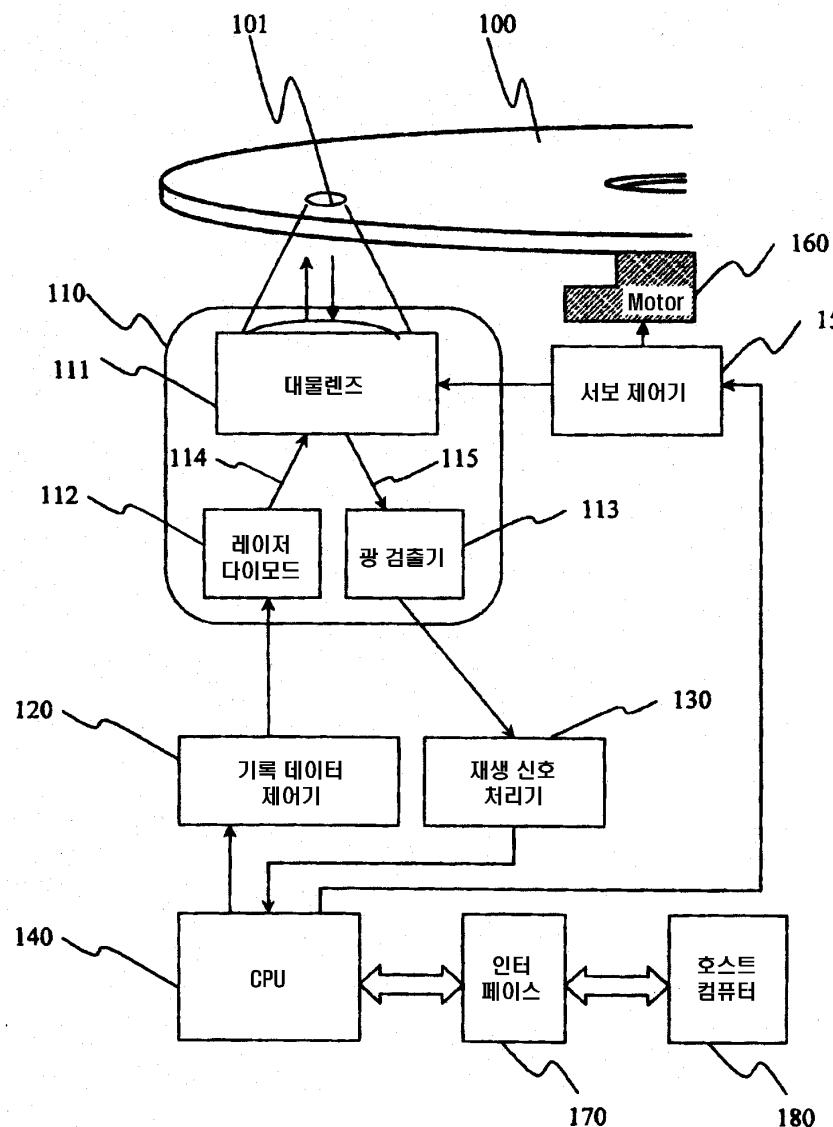
도면48

	방법-1	방법-2	방법-3
Feature	* 종래	* 비대칭 보상	* 비선형 이동 보상
배치 PR(1,1)			
Level No.	3	3	3
Pat. Comp. Bits	0	0	2(=1+1)
No. of V	0	4(=2 ²)	16(=2 ⁴)
Asymmetry	×	○	○
Non-Linear-Shift	×	×	○
비선형 이동 실험결과 Tw=57nm DTR= 100Mbps	 ber=50 x 10 ⁻⁴ 2T S/N比=3.6dB	 ber=15 x 10 ⁻⁴ 2T S/N比=6.1dB	 ber<0.05 x 10 ⁻⁴ 2T S/N比=9.5dB

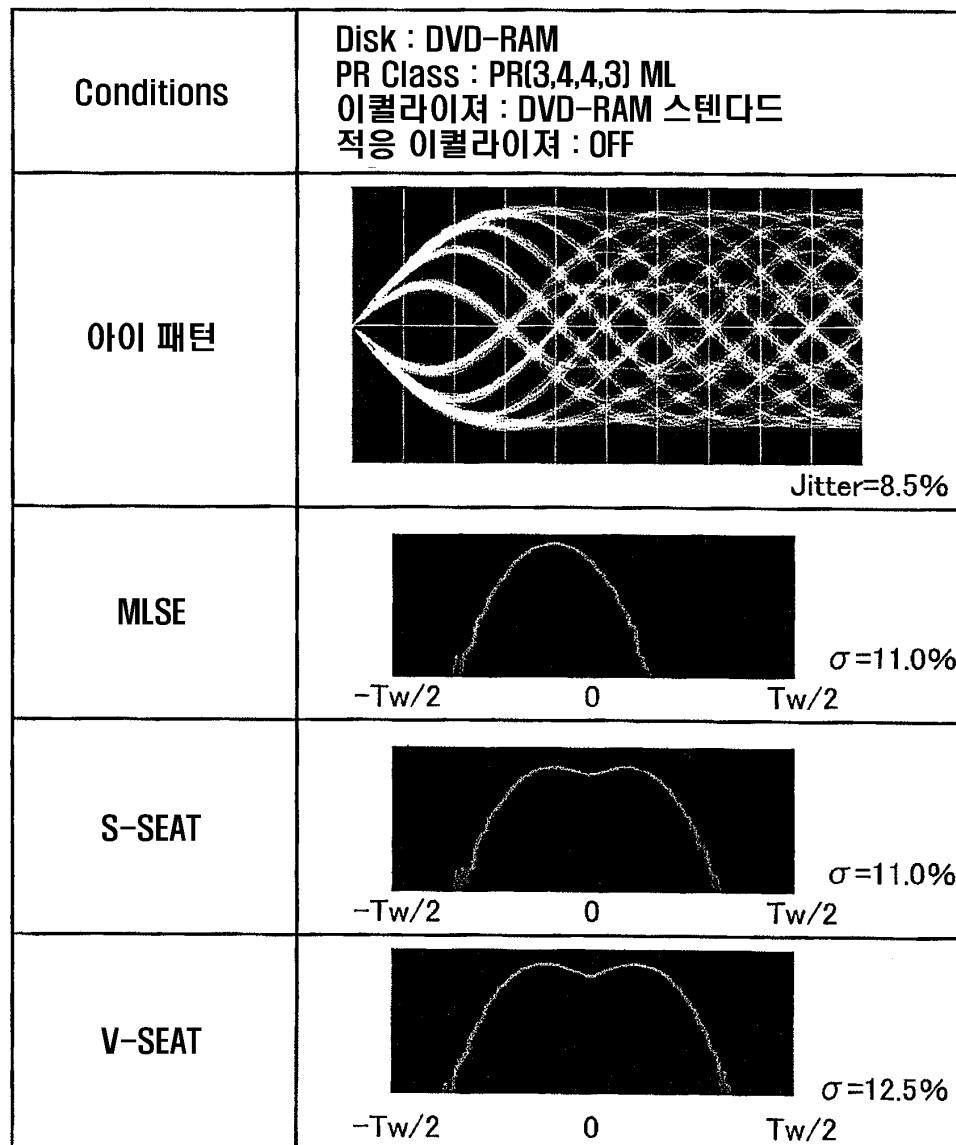
도면49



도면50



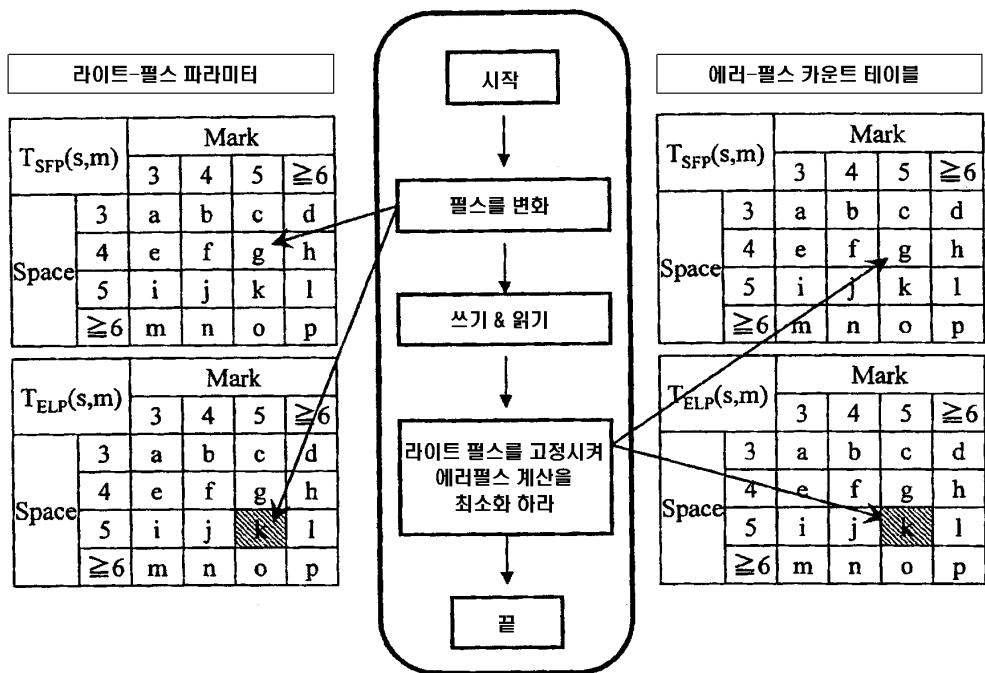
도면51



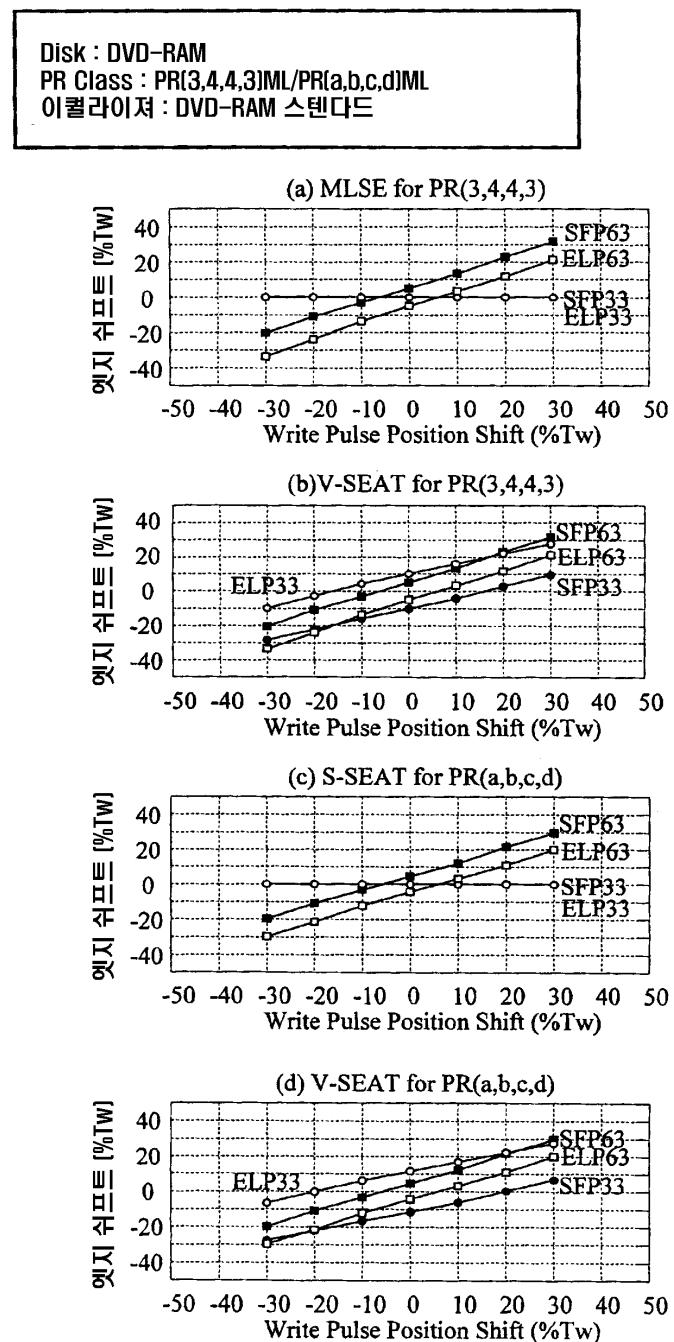
도면52

Conditions	Disk : DVD-RAM PR Class : PR(3,4,4,3) ML 이퀄라이저 : DVD-RAM 스텠다드 적응 이퀄라이저 : OFF											
아이 패턴 PR(3,4,4,3) ML	[%/Tw]						[%/Tw]					
	T _{SFP} (s,m)		Mark				T _{ELP} (s,m)		Mark			
	3		3	4	5	≥6	3		3	4	5	≥6
Space	3	X	+3	-6	-3		3	X	-3	+6	+3	
	4	-2	0	-6	-5		4	+2	0	+6	+4	
Space	5	+12	+10	+3	+5		5	-12	-9	-3	-5	
	≥6	+12	+9	+3	+4		≥6	-12	-9	-2	-4	
S-SEAT PR(a,b,c,d) ML	[%/Tw]						[%/Tw]					
	T _{SFP} (s,m)		Mark				T _{ELP} (s,m)		Mark			
	3	X	0	-8	-7		3	X	0	+9	+7	
Space	3	-11	-4	-10	-10		4	+11	+5	+11	+9	
	4	+6	+6	0	+1		5	-6	-6	0	-1	
Space	5	+6	+6	-1	0		≥6	-6	-5	+1	-1	
V-SEAT PR(a,b,c,d) ML	[%/Tw]						[%/Tw]					
	T _{SFP} (s,m)		Mark				T _{ELP} (s,m)		Mark			
	3	-7	0	-9	-7		3	+7	0	+9	+7	
Space	3	-11	-4	-10	-10		4	11	-5	+11	+9	
	4	+6	+6	0	+1		5	-6	-6	0	-1	
Space	5	+6	+6	-1	0		≥6	-6	-5	+1	+1	

도면53

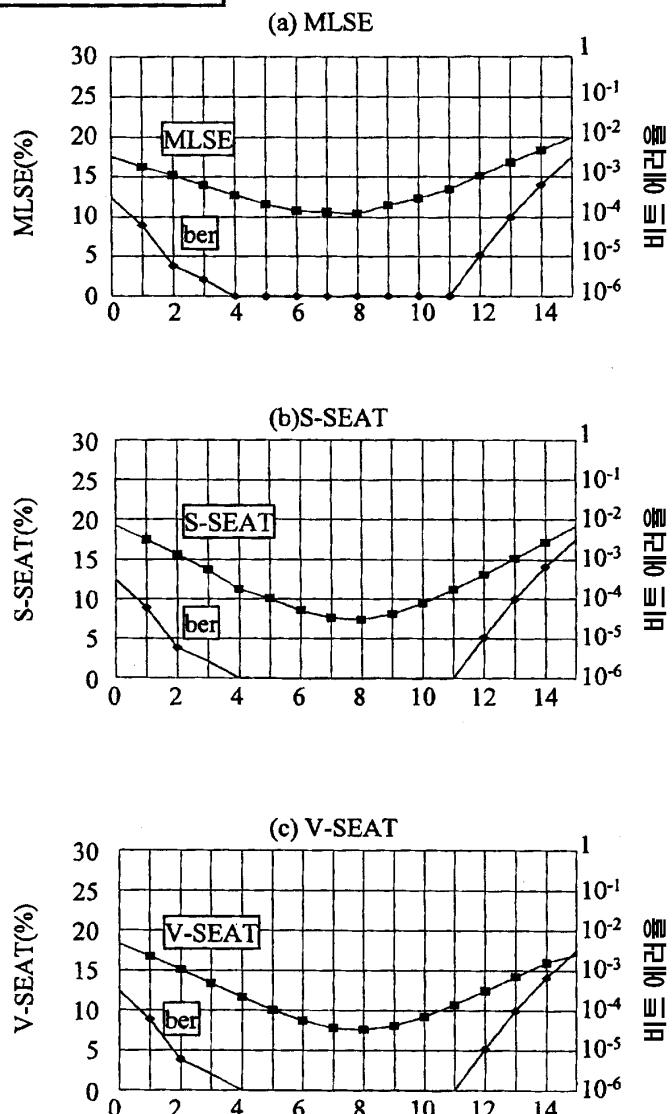


도면54

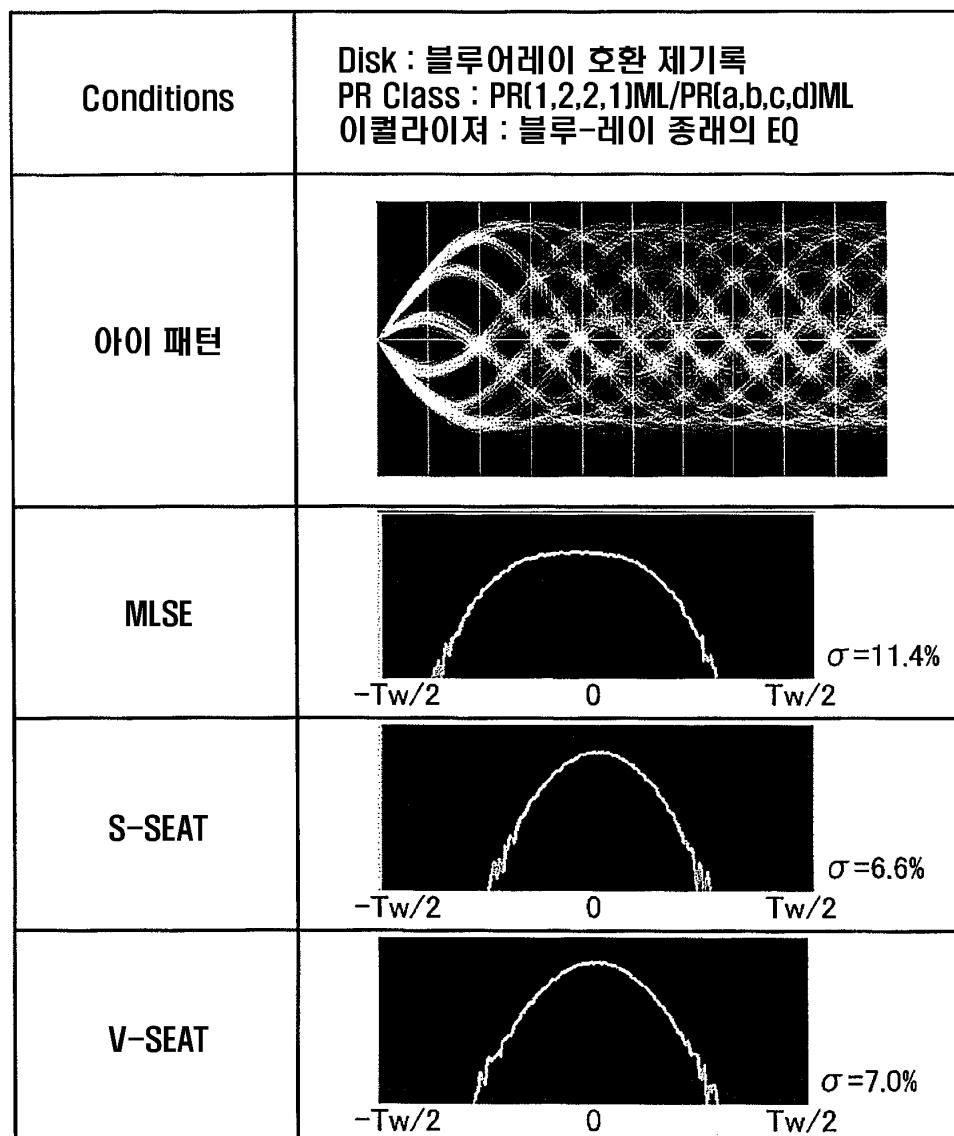


도면55

Disk : DVD-RAM
PR Class : PR(a,b,c,d)ML



도면56

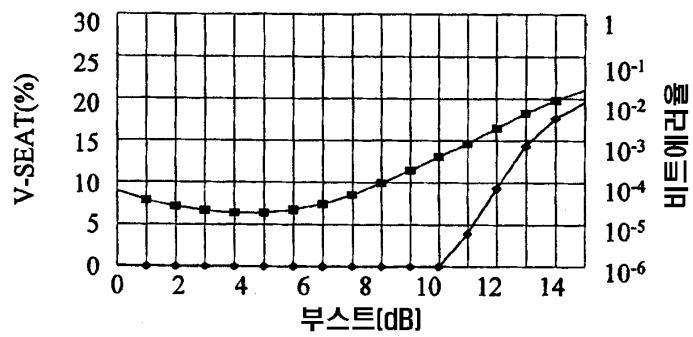
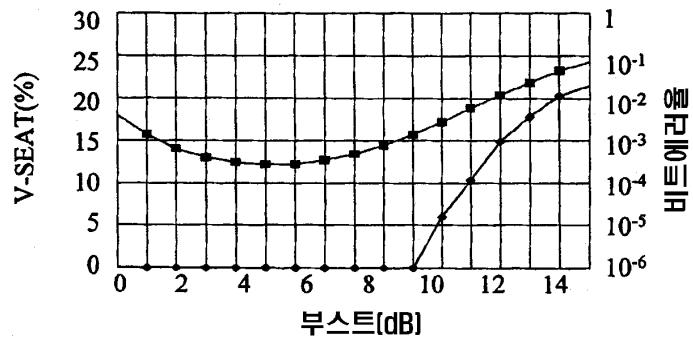


도면57

Conditions	Disk : 블루어레이 호환 제기록 PR Class : PR[1,2,2,1]ML/PR[a,b,c,d]ML 이퀄라이저 : 블루-레이 종래의 EQ																																																																		
MLSE PR[1,2,2,1]ML	<div style="text-align: right;">[%/Tw]</div> <table border="1" style="display: inline-table; vertical-align: middle;"> <thead> <tr> <th colspan="2" style="text-align: left;">T_{SFP}(s,m)</th> <th colspan="4" style="text-align: center;">Mark</th> </tr> <tr> <th></th> <th></th> <th>2</th> <th>3</th> <th>4</th> <th>≥5</th> </tr> </thead> <tbody> <tr> <td rowspan="5" style="vertical-align: middle;">Space</td> <td>2</td> <td style="text-align: center;">X</td> <td>+4</td> <td>+2</td> <td>+3</td> </tr> <tr> <td>3</td> <td>-3</td> <td>+3</td> <td>+2</td> <td>+2</td> </tr> <tr> <td>4</td> <td>-2</td> <td>+3</td> <td>+2</td> <td>+2</td> </tr> <tr> <td>≥5</td> <td>-3</td> <td>+3</td> <td>+2</td> <td>+2</td> </tr> </tbody> </table> <table border="1" style="display: inline-table; vertical-align: middle;"> <thead> <tr> <th colspan="2" style="text-align: left;">T_{ELP}(s,m)</th> <th colspan="4" style="text-align: center;">Mark</th> </tr> <tr> <th></th> <th></th> <th>2</th> <th>3</th> <th>4</th> <th>≥5</th> </tr> </thead> <tbody> <tr> <td rowspan="5" style="vertical-align: middle;">Space</td> <td>2</td> <td style="text-align: center;">X</td> <td>-4</td> <td>-3</td> <td>-3</td> </tr> <tr> <td>3</td> <td>+3</td> <td>-3</td> <td>-3</td> <td>-3</td> </tr> <tr> <td>4</td> <td>+2</td> <td>-9</td> <td>-2</td> <td>-5</td> </tr> <tr> <td>≥5</td> <td>+2</td> <td>-3</td> <td>-2</td> <td>-3</td> </tr> </tbody> </table>	T _{SFP} (s,m)		Mark						2	3	4	≥5	Space	2	X	+4	+2	+3	3	-3	+3	+2	+2	4	-2	+3	+2	+2	≥5	-3	+3	+2	+2	T _{ELP} (s,m)		Mark						2	3	4	≥5	Space	2	X	-4	-3	-3	3	+3	-3	-3	-3	4	+2	-9	-2	-5	≥5	+2	-3	-2	-3
T _{SFP} (s,m)		Mark																																																																	
		2	3	4	≥5																																																														
Space	2	X	+4	+2	+3																																																														
	3	-3	+3	+2	+2																																																														
	4	-2	+3	+2	+2																																																														
	≥5	-3	+3	+2	+2																																																														
	T _{ELP} (s,m)		Mark																																																																
		2	3	4	≥5																																																														
Space	2	X	-4	-3	-3																																																														
	3	+3	-3	-3	-3																																																														
	4	+2	-9	-2	-5																																																														
	≥5	+2	-3	-2	-3																																																														

도면58

Disk : 블루어레이 호환 제기록
PR Class : PR(a,b,c,d)ML/PR(a,b,c,d)
ML(Absolute Value System)



도면59

Code : RLL(1,7)
 Class : PR(1,2,2,1)

Time	비트어레이	패턴 검토	계산
	패턴 검출 비트어레이		
t=0	1 1 1 1 1 1 1 1 0 0 0 0 0 0 0 0 0	P2A="1110000" P2B="1111000"	
t=1	1 1 1 1 1 1 1 1 0 0 0 0 0 0 0 0 0	부적합	—
t=2	1 1 1 1 1 1 1 1 0 0 0 0 0 0 0 0 0	부적합	—
t=3	1 1 1 1 1 1 1 1 0 0 0 0 0 0 0 0 0	부적합	—
t=4	1 1 1 1 1 1 1 1 0 0 0 0 0 0 0 0 0	적합 P2B 패턴	Yes
t=5	1 1 1 1 1 1 1 1 0 0 0 0 0 0 0 0 0	적합 P2A 패턴	Yes
t=6	1 1 1 1 1 1 1 1 0 0 0 0 0 0 0 0 0	부적합	—
t=7	1 1 1 1 1 1 1 1 1 0 0 0 0 0 0 0 0	부적합	—
t=8	1 1 1 1 1 1 1 1 0 0 0 0 0 0 0 0 0	부적합	—
t=9	1 1 1 1 1 1 1 1 0 0 0 0 0 0 0 0 0	부적합	—

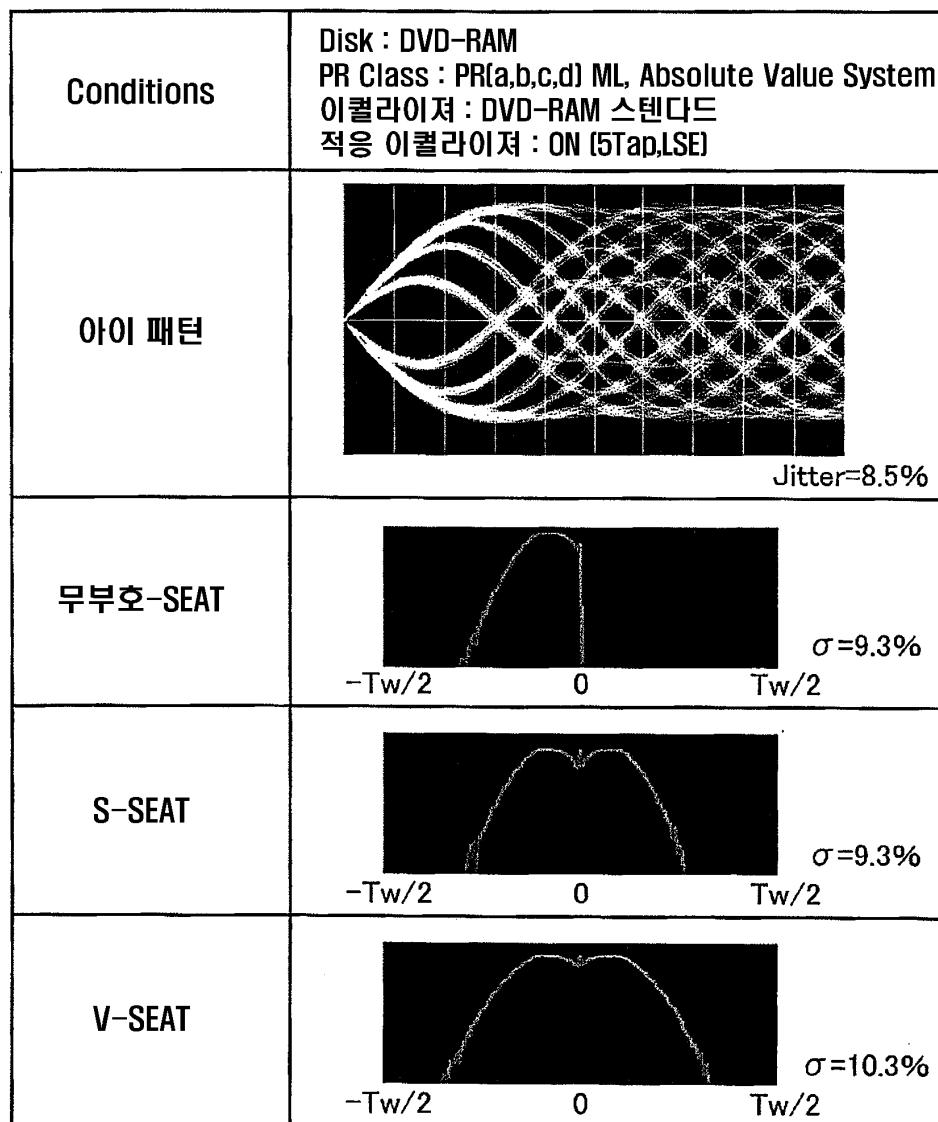
도면60

Conditions	Disk : DVD-RAM PR Class : PR(3,4,4,3) ML 이퀄라이저 : DVD-RAM 스텐다드 적응 이퀄라이저 : ON (5Tap, LSE)	
아이 패턴		Jitter=13.2%
MLSE		$\sigma=9.3\%$
S-SEAT		$\sigma=9.3\%$
V-SEAT		$\sigma=8.7\%$

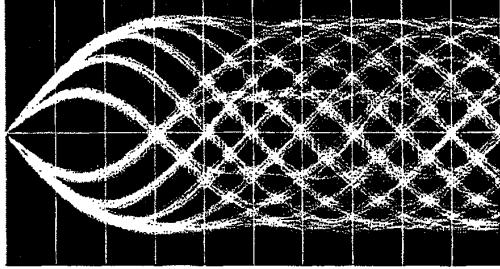
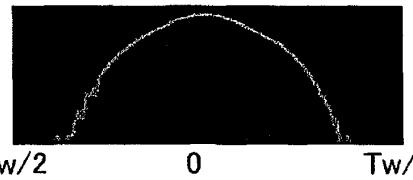
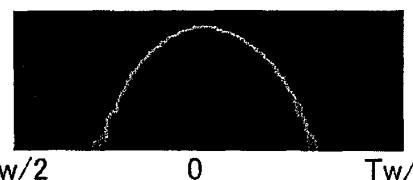
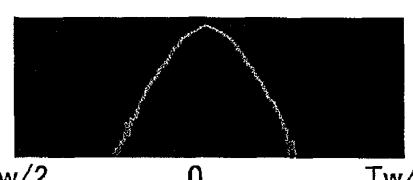
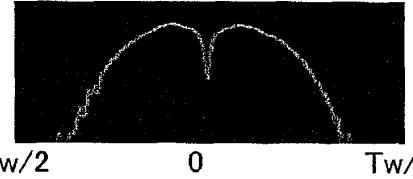
도면61

Conditions	Disk : DVD-RAM PR Class : PR(a,b,c,d) ML 이퀄라이저 : DVD-RAM 스텠다드 적응 이퀄라이저 : ON (5Tap, LSE)	
아이 패턴		Jitter=8.5%
MLSE		$\sigma=11.0\%$
S-SEAT		$\sigma=7.3\%$
V-SEAT		$\sigma=9.3\%$

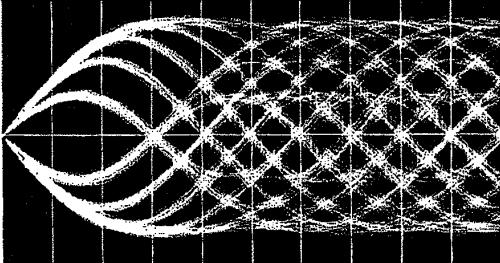
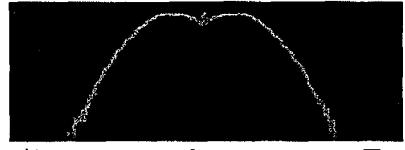
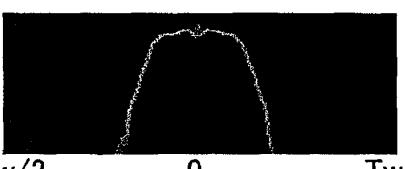
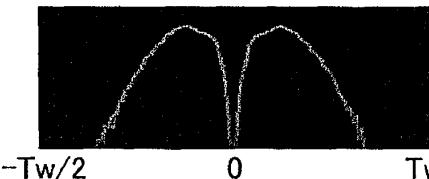
도면62



도면63

Conditions	Disk : DVD-RAM PR Class : PR{a,b,c,d} ML 이퀄라이저 : DVD-RAM 스텠다드 적용 이퀄라이저 : ON (5Tap,LSE)
아이 패턴	 <p>bit error rate = 3×10^{-7} Jitter=8.5%</p>
V-SEAT (ALL Value)	 <p>$\sigma = 9.3\%$</p>
V-SEAT (Average Value)	 <p>$\sigma = 7.5\%$</p>
V-SEAT (Small Value)	 <p>$\sigma = 5.0\%$</p>
V-SEAT (Large Value)	 <p>$\sigma = 12.2\%$</p>

도면64

Conditions	Disk : DVD-RAM PR Class : PR[a,b,c,d]ML, Absolute Value System 이퀄라이저 : DVD-RAM 스텠다드 적응 이퀄라이저 : OFF
아이 패턴	 bit error rate = 4×10^{-7} Jitter = 8.5%
V-SEAT (ALL Value)	 $\sigma = 10.3\%$ $-Tw/2$ 0 $Tw/2$
V-SEAT (Average Value)	 $\sigma = 4.3\%$ $-Tw/2$ 0 $Tw/2$
V-SEAT (Small Value)	 $\sigma = 6.6\%$ $-Tw/2$ 0 $Tw/2$
V-SEAT (Large Value)	 $\sigma = 13.0\%$ $-Tw/2$ 0 $Tw/2$