

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2019年6月6日(06.06.2019)



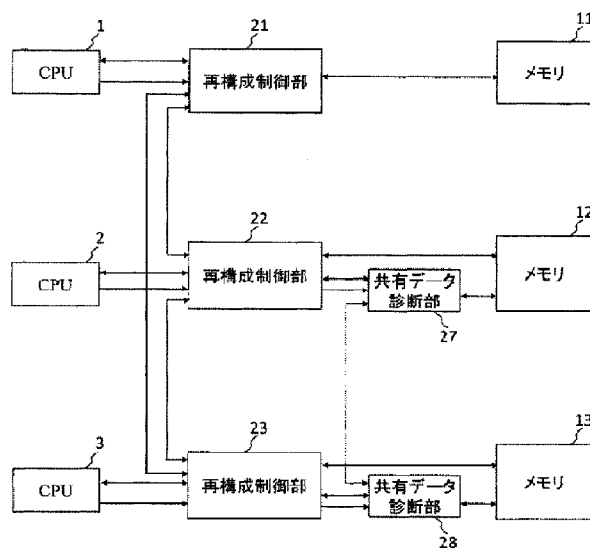
(10) 国際公開番号

WO 2019/106830 A1

- (51) 国際特許分類:
G06F 11/20 (2006.01) *G06F 15/173* (2006.01)
- (21) 国際出願番号: PCT/JP2017/043279
- (22) 国際出願日: 2017年12月1日(01.12.2017)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (71) 出願人: 株式会社日立製作所(HITACHI, LTD.)
[JP/JP]; 〒1008280 東京都千代田区丸の内一丁目6番6号 Tokyo (JP).
- (72) 発明者: 酒田 輝昭 (SAKATA Teruaki);
〒1008280 東京都千代田区丸の内一丁目6番6号 株式会社日立製作所内 Tokyo (JP).
広津 鉄平(HIROTSU Teppei); 〒1008280 東京
- 都千代田区丸の内一丁目6番6号 株式会社日立製作所内 Tokyo (JP).
- (74) 代理人: 特許業務法人開知国際特許事務所 (KAICHI IP); 〒1030022 東京都中央区日本橋室町四丁目3番16号 Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,

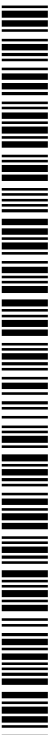
(54) Title: DISTRIBUTION CONTROL DEVICE

(54) 発明の名称: 分散制御装置



11, 12, 13 Memory
 21, 22, 23 Reconfiguration control unit
 27, 28 Shared data diagnostic unit

(57) Abstract: The present invention implements a distribution control device that can avoid the occurrence of a single point of failure, reduce the delay time associated with a transition to fallback operation, and enhance safety and reliability. In this distribution control device, reconfiguration control units 21, 22, and 23 are connected between CPUs 1, 2, and 3 and memories 11, 12, and 13, and are also connected to each other, in order for the CPU 2 and the CPU 3 to perform processing using calculation results from the CPU 1. A shared data diagnostic unit 27 is connected between the reconfiguration control



WO 2019/106830 A1

SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類 :

- 一 国際調査報告 (条約第21条(3))

unit 22 and the memory 12, and a shared data diagnostic unit 28 is connected between the reconfiguration control unit 23 and the memory 13. If a failure occurs in the CPU 1, the occurrence of the failure in the CPU 1 is detected and data in the memories 12 and 13 is diagnosed in order for the CPU 2 and the CPU 3 to transition to fallback operation. Then if the data in both memories is valid, the CPU 2 takes over from the CPU 1 and performs system fallback operation.

(57) 要約 : 単一故障点の発生を回避し、縮退動作への移行遅延時間を原減少し、安全性及び信頼正性を向上可能な分散制御装置が実現される。分散制御装置はCPU1の演算結果をCPU2とCPU3とが使用して処理を行うため、再構成制御部21、22及び23が、CPU1、2及び3と各メモリ11、12及び13との間に接続され、再構成制御部21、22及び23どうしも互いに接続される。再構成制御部22とメモリ12との間には共有データ診断部27が接続され、再構成制御部23とメモリ13との間には共有データ診断部28が接続される。CPU1で故障が発生した場合、CPU1の故障発生を検出し、CPU2とCPU3での縮退動作に移行するためにメモリ12とメモリ13のデータ診断を行う。いずれのデータも正しかった場合CPU2がCPU1を代替しシステム縮退動作を行う。

明 細 書

発明の名称：分散制御装置

技術分野

[0001] 本発明は、分散制御装置に関する。

背景技術

[0002] 半導体プロセスの微細化に伴い、CPU（Central Processing Unit、中央演算処理装置）の高性能化や、RAM（Random Access Memory、主記憶、メモリ）の高速・大容量化が可能になってきた。

[0003] これら半導体デバイスの進歩により、特に、産業分野や自動車分野等においては、従来では成し得なかった様々な機能を実現するための取り組みが始まっている。

[0004] 例えば、産業分野では現実世界に分散して配置した大量の装置から稼働データを収集して仮想世界上で分析し、より良い制御出力を現実世界へフィードバックさせるIoT（Internet of Things）への取り組みが盛んである。

[0005] また、自動車分野ではAI（Artificial Intelligence、人工知能）を自動車の制御装置に組込むことで、自動車システムに認識機能と制御機能を持たせて自動運転を実現しようとするための取り組みが行われている。

[0006] 産業分野でIoTを実現するには産業システム全体を構成するデバイス、PLC（Programmable Logic Controller）、クラウドなどの各階層にてそれぞれが分散処理を行い、相互に情報を通信して現実世界と仮想世界を有機的に接続する必要がある。

[0007] また、将来の自動車システムではAIを実現する機能や外界認識機能、モーターやステアを操作するアクチュエーション機能などを複数の電子制御ユニット（Electronic Control Unit、ECU）に割

り当て、分散制御することで自動運転を実現する構成を採ることが考えられる。

[0008] このような産業システムや自動車システムにおいて、機能が高度化しシステムが複雑化していく場合に課題となるのは安全性と信頼性の確保である。特に、人命に関わるシステムにおいて、システムの一部で異常や故障が発生した場合にその影響がシステム全体に波及して想定通りの制御ができなくなり、その結果人命が損なわれるようなシステムは許容されない。

[0009] そのため、このような分野のシステムでは異常や故障が発生したことを検出し対策する仕組みを取ることが一般的である。

[0010] 本技術分野の背景技術として、例えば、特許文献1には、複数のマイクロプロセッサにより分散処理が行われる分散処理機能を持つマイクロプロセッサ応用装置が記載されている。

[0011] 特許文献1に記載のマイクロプロセッサ応用装置は、複数のマイクロプロセッサの一部が故障しても、装置全体として縮退運転により動作を継続することを目的としている。そして、各マイクロプロセッサの故障の有無の組合せで決定される装置構成毎に、正常な各マイクロプロセッサで実行すべきプログラムが格納されたプログラムメモリと、各マイクロプロセッサの異常を検出して装置の初期化を行うための初期化手段と、プログラム割当て手段とを備えている。

[0012] そして、プログラム割当て手段は、上記複数のマイクロプロセッサの1つがマスタプロセッサとなって初期化手段の異常検出結果をもとに装置構成の変化を判別し、新たな装置構成に固有のプログラムをプログラムメモリから取り出してそれぞれ対応する正常なマイクロプロセッサに割り当てることとしている。

先行技術文献

特許文献

[0013] 特許文献1：特開平5－158905号公報

発明の概要

発明が解決しようとする課題

- [0014] ところで、従来の複数のマイクロプロセッサとメモリと初期化手段とを有する分散処理機能を持つ技術について、本発明者が検討した結果、以下のようなことが明らかとなった。
- [0015] 特許文献1に記載の技術では、複数のマイクロプロセッサが共有している共有メモリおよび初期化制御部は一組ずつしかなく、これらの部位が故障した場合には、単一故障点となる可能性があり、これらの部位が故障した場合の対策のための構成及び動作が明示されていない。
- [0016] また、マスタCPUが共有メモリを介して縮退時のソフトウェアをスレーブCPUに転送する必要があるため、そのための時間が要求され、通常動作から縮退動作へ切り替えるために時間がかかっていた。
- [0017] このため、リアルタイム性が要求されるような産業システムや自動車システムへの適用が困難であるという問題があった。
- [0018] 本発明の目的は、単一故障点の発生を回避し、縮退動作への移行遅延時間を原減少し、安全性及び信頼正性を向上可能な分散制御装置を実現することである。

課題を解決するための手段

- [0019] 上記目的を達成するため、本発明は次のように構成される。
- [0020] 分散制御装置において、第1の動作制御部と、上記第1の動作制御部に接続された第1の再構成制御部と、上記第1の再構成制御部に接続された第1のメモリと、第2の動作制御部と、上記第2の動作制御部に接続された第2の再構成制御部と、上記第2の再構成制御部に接続された第2のメモリと、上記第2の再構成制御部及び上記第2のメモリに接続された第1の共有データ診断部と、第3の動作制御部と、上記第3の動作制御部に接続された第3の再構成制御部と、上記第3の再構成制御部に接続された第3のメモリと、上記第3の再構成制御部及び上記第3のメモリに接続された第2の共有データ診断部と、を備え、上記第2のメモリはこの第2の専用メモリ空間、上記第1のメモリとの共有メモリ空間及び上記第3のメモリとの共有メモリ空間

を有し、上記第3のメモリはこの第3のメモリの専用メモリ空間、上記第1のメモリとの共有メモリ空間及び上記第2のメモリとの共有メモリ空間を有し、上記第1の共有データ診断部は上記第2のメモリにおける上記第1のメモリとの共有空間に格納されたデータを診断し、誤ったデータを正しいデータに書き換え、上記第2の共有データ診断部は上記第3のメモリにおける上記第1のメモリとの共有メモリ空間に格納されたデータを診断し、誤ったデータを正しいデータに書き換える。

発明の効果

[0021] 本発明によれば、産業分野や自動車分野などのシステムにおいて、単一故障点の発生を回避し、縮退動作への移行遅延時間を原減少し、安全性及び信頼正性を向上可能な分散制御装置を実現することができる。

図面の簡単な説明

- [0022] [図1]実施例1による分散制御装置の概略構成図である。
- [図2]実施例1の再構成制御部の構成の一例を示す図である。
- [図3]実施例1の共有データ診断部の構成の一例を示す図である。
- [図4]実施例1の分散制御装置のメモリの構成の一例を示す図である。
- [図5]実施例1の分散制御装置の一部で故障が発生し縮退動作に移行する場合の動作フローチャートである。
- [図6]システムで故障が発生し縮退動作に移行した後の動作フローチャートである。
- [図7A]本発明の分散制御装置における動作のタイミングチャートである。
- [図7B]本発明を適用しない分散制御装置の動作のタイミングチャートである。
- 。
- [図8]実施例2による分散制御装置の概略構成図である。
- [図9]実施例3による分散制御装置の概略説明図である。
- [図10A]本発明の分散制御装置における再構成制御部から制御対象機器に対して出力するデータフレームの一例を示す図である。
- [図10B]本発明の分散制御装置において故障が発生した場合のデータフレーム

の一例を示す図である。

[図11]実施例4による分散制御装置を自動車システムに適用した場合の一例を示す図である。

[図12]実施例5による分散制御装置を産業制御システムに適用した場合の一例を示す図である。

発明を実施するための形態

[0023] 以下、本発明の実施例を、図面を用いて説明する。

実施例

[0024] (実施例1)

図1から図7A及び図7Bを用いて、本発明の実施例1を説明する。

[0025] 図1は、本発明の実施例1による分散制御装置の概略構成図である。

[0026] 図1に示した例は、CPU1（第1の動作制御部）及びメモリ11（第1のメモリ）と、CPU2（第2の動作制御部）及びメモリ12（第2のメモリ）と、CPU3（第3の動作制御部）及びメモリ13（第3のメモリ）との組み合わせによって分散処理を行う分散制御装置の例である。

[0027] この分散制御装置の例では、CPU1の演算結果をCPU2とCPU3とが使用して処理を行う構成を採っており、そのための再構成制御部21（第1の再構成制御部）、再構成制御部22（第2の再構成制御部）及び再構成制御部23

（第3の再構成制御部）が、各CPU1、2及び3と各メモリ11、12及び13との間に接続されており、各再構成制御部21、22及び23どうしも互いに接続されている（データを相互通信する）。

[0028] さらに、CPU2に接続された再構成制御部22とメモリ12の間には共有データ診断部27（第1の共有データ診断部）が接続されている。同様に、CPU3に接続された再構成制御部23とメモリ13の間には共有データ診断部28（第2の共有データ診断部）が接続されている。共有データ診断部27と共有データ診断部28とは、データを相互通信する構成となっている。

- [0029] 図2は、図1に示した再構成制御部22の詳細な構成の一例を示す図である。
- [0030] 図2において、再構成制御部22には、CPU2からアドレス101、ライトデータ102、コマンド103及び故障検出信号132（故障検出信号番号2）が入力される。また、再構成制御部22には、別の再構成制御部21から故障検出信号131（故障検出信号番号1）が入力され、再構成制御部23から故障検出信号133（故障検出信号番号3）が入力される。
- [0031] 共有空間判定部30は、メモリ12においてCPU2が使用するメモリ空間とCPU1およびCPU3とで共有するメモリ空間とを判定するもので、この例では制御システムで動作させるソフトウェアによってどのメモリ空間を共有するかが予め決定されている。
- [0032] デマルチプレクサ40は、共有空間判定部30が出力する共有空間判定信号150の結果によってアドレス101の出力先をアドレス111とアドレス（共有）121とに切り替える。アドレス101がCPU2のメモリ空間であればデマルチプレクサ40はアドレス101をアドレス111としてメモリ12に出力し、アドレス101がCPU1またはCPU3とで共有するメモリ空間であればデマルチプレクサ40はアドレス101をアドレス（共有）121として共有データ診断部27に出力する。
- [0033] 同様に、アドレス101がCPU2のメモリ空間であればデマルチプレクサ41はライトデータ102をライトデータ112としてメモリ12に出力し、デマルチプレクサ42はコマンド103をコマンド113としてメモリ12に出力する。
- [0034] また、アドレス101がCPU1またはCPU3で共有するメモリ空間であれば、デマルチプレクサ41はライトデータ102をライトデータ（共有）122として共有データ診断部27に出力し、デマルチプレクサ42はコマンド103をコマンド（共有）123として共有データ診断部27に出力する。
- [0035] なお、共有領域判定信号150は、後述するようにメモリ12に出力され

る。

- [0036] 再構成制御部 22 へは、メモリ 12 からリードデータ 114 が入力され、共有データ診断部 27 からリードデータ（共有）124 が入力される。
- [0037] 共有空間判定信号 150 の結果によって、アドレス 101 が CPU 2 のメモリ空間であれば、セクタ 46 はリードデータ 114 をリードデータ 104 として選択して CPU 2 に出力する。
- [0038] アドレス 101 が CPU 1 または CPU 3 とで共有するメモリ空間であればセクタ 46 はリードデータ（共有）124 をリードデータ 104 として選択して CPU 2 に出力する。
- [0039] 故障箇所判定部 31 は、CPU 1 の再構成制御部 21 から入力される CPU 1 の故障検出信号 131 と、CPU 2 から入力される CPU 2 の故障検出信号 132 と、CPU 3 の再構成制御部 23 から入力される CPU 3 の故障検出信号 133 との情報から、CPU 1、CPU 2 及び CPU 3 のいずれの CPU で故障が発生したかを検出する。
- [0040] そして、故障箇所判定部 31 は、故障した CPU に応じてデータ診断要求信号 137 を共有データ診断部 27 に出力する。
- [0041] 図 1 に示した再構成制御部 23 も、図 2 に示した再構成制御部 22 と同様の構成となっている。また、図 1 に示した共有データ診断部 27 とは接続されていない再構成制御部 21 は、図 2 の再構成制御部 22 からアドレス（共有）121、ライトデータ（共有）122、コマンド（共有）123、リードデータ（共有）124、故障箇所判定部 31 などを除いた形で、再構成制御部 22 と同様な構成とすることができる。
- [0042] 図 3 は、図 1 に示した共有データ診断部 27 の構成の一例を示す図である。
- [0043] 図 3 において、共有データ診断部 27 には、再構成制御部 22 からアドレス（共有）121、ライトデータ（共有）122、コマンド（共有）123 及びデータ診断要求信号 137 が入力される。また、共有データ診断部 27 には、別の共有データ診断部 28 からリードデータ（共有）125 が入力さ

れる。

- [0044] アドレスバッファ51は、アドレス（共有）121を複数保持することが可能な構成であり、保持したアドレス（共有）121の内容を順にアドレス（共有）126としてメモリ12に出力する。
- [0045] 同様に、ライトデータバッファ52は、ライトデータ（共有）122を複数保持して順にライトデータ（共有）127としてメモリ12に出力する。また、コマンドバッファ53は、コマンド（共有）123を複数保持して順にコマンド（共有）128としてメモリ12に出力する。
- [0046] 故障診断ステートマシン56は、データ診断要求信号137の値によってCPU1～3のうちのいずれかのCPUで故障発生を検出したタイミングにおいて、アドレス（共有）126が示すメモリ空間にコマンド（共有）128によってライトされたライトデータ（共有）127を診断することを制御するものである。
- [0047] CPU1～3のうちのいずれかのCPUでの故障発生時に故障診断ステートマシン56はデータ診断開始信号138を有効にしてデータ診断手段55に送信する。
- [0048] データ診断開始信号138を受けたデータ診断手段55は、メモリ12から入力されたリードデータ（共有）124の値と別の共有データ診断部28から入力されたリードデータ（共有）125の値を診断し、CPUの故障による影響でいずれかのリードデータが不正な値になっていないかどうかを診断し、誤ったデータを正しいデータに書き換えて、データ診断結果54として共有データ診断部28へ出力する。
- [0049] なお、データ診断手段55におけるデータの故障検出手段としては、パリティ、ECC（Error Correction Code）、CRC（Cyclic Redundancy Check）、データ照合などの技術が知られており、これらを使用することができる。
- [0050] 図1に示した共有データ診断部28も図3の共有データ診断部27と同様の構成である。

- [0051] 図4は、図1に示したメモリ12の詳細な構成の一例を示す図である。
- [0052] 図4において、メモリ12には、再構成制御部22からアドレス111、ライトデータ112、コマンド113及び共有空間判定信号150が入力され、共有データ診断部27からアドレス（共有）126、ライトデータ（共有）127及びコマンド（共有）128が入力される。
- [0053] 共有空間判定信号150の結果によって、セクタ60はアドレス111とアドレス（共有）126のうちの選択したアドレスをアドレス141としてメモリセル15に出力する。セクタ61はライトデータ112とライトデータ（共有）127のうちの選択したライトデータをライトデータ142としてメモリセル15に出力する。
- [0054] また、セクタ62はコマンド113とコマンド（共有）128のうちの選択したコマンドをコマンド143としてメモリセル15に出力する。
- [0055] また、共有空間判定信号150の結果によって、デマルチプレクサ66はリードデータ144をリードデータ114として再構成制御部22へ、もしくはリードデータ（共有）124として共有データ診断部27へ出力する。
- [0056] メモリセル15は、メモリ12を構成する中でデータのライトとリードが可能な部位である。メモリセル15へ入力されるコマンド143がライトの場合はアドレス141で示されるメモリ空間にライトデータ142をライトし、メモリセル15へ入力されるコマンド143がリードの場合はアドレス141で示されるメモリ空間からリードデータ144をリードする。
- [0057] 図4におけるメモリセル15の#2で示したメモリ空間17は、CPU2が使用する専用メモリ空間であり、メモリ空間17へのアクセスではアドレス111、ライトデータ112、コマンド113、リードデータ114を使用する。
- [0058] 一方、メモリセル15の#12で示したメモリ空間18はCPU2がCPU1と共有して使用する共有メモリ空間であり、#23で示したメモリ空間19はCPU2がCPU3と共有して使用する共有メモリ空間である。
- [0059] これらのメモリ空間18、19へのアクセスではアドレス（共有）126

、ライトデータ（共有）１２７、コマンド（共有）１２８、リードデータ（共有）１２４を使用する。

[0060] 図１に示したメモリ１３も図４のメモリ１２と同様の構成である。また、図１に示した共有データ診断部２７が接続されていないメモリ１１は、図４のメモリ１２からアドレス（共有）１２６、ライトデータ（共有）１２７、コマンド（共有）１２８、リードデータ（共有）１２４などを除いた形で構成することができる。

[0061] 図５は、図１から図４で示した分散制御装置を用いたシステムにおいて、このシステムが動作中に一部で故障が発生し縮退動作に移行する場合の動作フローチャートの一例を示す図である。

[0062] 図５のステップＳ０１にてシステムを起動し、ステップＳ０２にてシステム動作のための初期設定を行って、ステップＳ０３のシステム通常動作に移る。

[0063] システムの通常動作中は、例えば制御周期の中で定期的にステップＳ０４にて再構成制御部２１、２２及び２３の故障箇所判定部３１は、各ＣＰＵ１、２及び３の故障診断を行って各ＣＰＵ１、２及び３に故障が発生していないかをステップＳ０５にて判定する。

[0064] ステップＳ０５において、各ＣＰＵ１、２及び３に故障が発生していなければ、ステップＳ０５からステップＳ０３に移り、システムの通常動作を続ける。

[0065] ステップＳ０５にて、再構成制御部２１、２２又は２３の故障箇所判定部３１が、いずれかのＣＰＵ１、２又は３で故障が発生したと判断した場合、ステップＳ１１に移る。図５の例ではステップＳ１１においてＣＰＵ１で故障が発生したことを検出し、ＣＰＵ２とＣＰＵ３での縮退動作に移行するためにステップＳ１２にて、共有データ診断部２７のデータ診断手段（データ診断部）５５が、メモリ１２に格納されたデータと共有データ診断部２８から入力されたデータとの診断を行う。

[0066] ステップＳ１２にて行うデータ診断は、パリティ、ＥＣＣ（誤り訂正符号

）、CRC（巡回冗長検査）、データ照合などを用いて行われる。

[0067] ステップS12のデータ診断の結果、データが正しいか否かの判断がステップS13にて行われる。ステップS13にて、いずれのデータも正しかった場合はステップS14に遷移し、この例ではCPU2がCPU1を代替し、ステップS15にてシステム縮退動作を行う。

[0068] 一方、ステップS13にていずれかのデータが不正であった場合はステップS21に遷移し、不正データを訂正したのち、ステップS14に遷移してCPUの代替処理を行う。

[0069] なお、この図5の動作フローチャートではCPU1が故障しCPU2で代替する例で示したが、CPU3が代替してよい。また、CPU2もしくはCPU3が故障した場合の動作も、図5に示した動作フローチャートと同様の動作フローチャートで示すことができる。

[0070] ここで、縮退動作とは、自動運転動作を縮退動作に変更する場合であれば、自動運転動作のうちの、重要な動作を維持しつつ、その他の自動運転動作は行わない動作とするように、自動運転動作に制限を設けて動作させることである。

[0071] 図6は、図1から図4で示した分散制御装置を用いたシステムにおいて、システムが動作中に一部で故障が発生し縮退動作に移行した後、故障部位を復帰させて再び動作する場合の動作フローチャートの一例を示した図である。

[0072] 図6の動作フローチャートは、図5に示した動作フローチャートと比較して、ステップS15の後にステップS16～S18のCPU1の復帰動作を追加している。

[0073] 断線などのハードウェア故障であれば復帰できないが、ソフトウェアなどの一時的な故障であればCPUのリセットなどにより復帰できる場合がある。このため、故障したCPUにリセット信号を入力し、復帰動作を行い、復帰したならば、再び、動作を行わせることが可能である。

[0074] 図6において、ステップS01からS15までには、図5に示した動作と

同様であるので、説明は省略する。

- [0075] ステップS 15に続くステップS 16において、CPU 1の復帰動作が行われる。例えば、CPU 2がCPU 1にリセット信号を出力する。
- [0076] 次に、ステップS 17において、CPU 1の故障を検出する。これはCPU 2が実行することができる。そして、ステップS 18において、ステップS 17のCPU 1に故障が検出されたか否かにより、CPU 1が復帰したことを確認できれば、CPU 1、CPU 2、CPU 3のいずれも正常に動作するのでステップS 03のシステム通常動作に遷移する。
- [0077] 一方、ステップS 18にてCPU 1が復帰したことを確認できない場合は再びステップS 15のシステム縮退動作に遷移する。
- [0078] ステップS 16のCPU 1の復帰動作を複数回試みて復帰しない場合は、システム全体を安全に停止させるようにしてもよい。
- [0079] なお、この図6の動作フローチャートではCPU 1が故障しCPU 2で代替する例で示したが、CPU 2もしくはCPU 3が故障した場合でも同様の動作フローチャートで示すことができる。
- [0080] 図7Aは、図1から図6に示した実施例1の分散制御装置における動作のタイミングチャートであり、図7Bは、本発明を適用しない分散制御装置の動作のタイミングチャートの一例である。
- [0081] 図7Aに示したステップS 03のシステム通常動作からステップS 15のシステム縮退動作までは、図5で示した動作フローチャートの各ステップに対応している。なお、ステップS 05とステップS 13の判定ステップは、省略して図示している。
- [0082] 図7Aに示した例では、最初のステップS 03とステップS 04においてCPUで故障が発生していない通常動作を行っているが、2回目のステップS 04の各CPUの故障診断においてCPU 1で故障が発生し、ステップS 11に遷移してCPU 1の故障を検出し、ステップS 12のデータ診断、ステップS 21の不正データ訂正を経てステップS 14の代替処理を行い、ステップS 15の縮退動作に遷移する。

- [0083] ここで、ステップS 1 2のデータ診断とステップS 2 1の不正データ訂正については、本発明の分散制御装置によって、CPUのハードウェアで実行するため非常に高速に行うことができ、ステップS 1 2及びS 2 1の動作にかかる時間 t_a は短い。
- [0084] 図7 Bに示した本発明を適用しない分散制御装置の動作のタイミングチャートにおいては、図7 Aと同様に、ステップS 0 3のシステム通常動作からステップS 1 5のシステム縮退動作までは、図5で示した動作フローチャートの各ステップに対応している。なお、図7 Aと同様に、図7 Bにおいても、ステップS 0 5とステップS 1 3の判定ステップは省略して図示している。
- [0085] 図7 Bのタイミングチャートは図7 Aのタイミングチャートと比較して、ステップS 1 2のメモリ2及びメモリ3のデータ診断と、ステップS 2 1の不正データ訂正にかかる時間 t_b が長い。図7 Bに示した例は、本発明の分散制御装置におけるハードウェア（主としてデータ診断手段5 5（データ診断部））によるデータ診断とデータ訂正機能を適用しておらずソフトウェアによる処理で実行しているためである。
- [0086] つまり、マスタCPUが共有メモリを介して縮退時のソフトウェアをスレーブCPUに転送するための時間が必要であり、通常動作から縮退動作へ切り替えるために時間がかかり、時間 t_b が長い時間となることとなる。
- [0087] これに対して、本発明の実施例1による分散制御装置によって、システムの一部で故障が発生した場合でもハードウェアによるデータの診断と訂正機構により高速に縮退動作に移行することが可能となる。
- [0088] 従って、リアルタイム性と高信頼性が必要とされるシステムを実現することが可能になる。
- [0089] すなわち、本発明の実施例1によれば、単一故障点の発生を回避し、縮退動作への移行遅延時間を減少させ、安全性及び信頼正性を向上可能な分散制御装置を実現することができる。
- [0090] また、実施例1の例では共通データ診断部2 7をメモリ1 2に接続し、共

通データ診断部 28 をメモリ 13 に接続する形で説明したが、共通データ診断部 27 をメモリ 12 及びメモリ 13 に接続し、共通データ診断部 28 もメモリ 12 及びメモリ 13 に接続する構成としてもよい。

[0091] また、実施例 1 の例では CPU およびメモリの数を 3 として説明したが、CPU およびメモリの数を 4 以上の数で実装することもできる。

[0092] さらに、実施例 1 の例では、図 6 に示したように、システムの縮退動作を実行した後に、CPU 1 の復帰動作を行うように構成したが、縮退動作を実行する前に、CPU 1 の復帰動作を行い、縮退動作を行うことなく、CPU 1 の動作を復帰させる構成としてもよい。この場合、CPU 1 の復帰が困難と判断した場合には、縮退動作を行うように構成される。

[0093] (実施例 2)

次に、本発明の実施例 2 について説明する。

[0094] 図 8 は、実施例 2 による分散制御装置の概略構成図である。

[0095] 実施例 2 は、図 1 に示した実施例 1 と比較して、不揮発メモリ 70 (第 1 の不揮発メモリ) 及び 71 (第 2 の不揮発メモリ) を追加した点が異なっている。

[0096] 図 8 において、再構成制御部 22 と共有データ診断部 27 との間のバスに不揮発メモリ 70 が接続され、この不揮発メモリ 70 は、CPU 2 で故障が発生したときに再構成制御部 22 から共有データ診断部 27 へ送信するライトデータの情報を保持 (格納) するものである。

[0097] また、再構成制御部 23 と共有データ診断部 28 との間のバスに不揮発性メモリ 71 が接続され、この不揮発メモリ 71 は、CPU 3 で故障が発生したときに再構成制御部 23 から共有データ診断部 28 へ送信するライトデータの情報を保持 (格納) するものである。

[0098] このように、分散制御装置に不揮発メモリ 70 及び 71 を追加して故障が発生したときの情報を保持しておく構成とすることで、故障の影響などでシステム全体が停止して揮発性メモリの内容が保持されない場合などでも、あとから不揮発メモリ 70 及び 71 に保持された (格納された) 内容を確認し

て、システムが停止した原因を確認できる可能性が高まり、システムの保守に役立てることが可能となる。

[0099] 以上のように、実施例2によれば、実施例1により得られる効果の他、上述したような効果を得ることができる。

[0100] なお、実施例2の例では不揮発メモリ70を再構成制御部22に接続し、不揮発メモリ71を再構成制御部23に接続する構成としたが、不揮発メモリ70を再構成制御部22及び23に接続し、不揮発メモリ71も再構成制御部22及び23に接続する構成としてもよい。

[0101] さらに、実施例2の例ではCPUおよびメモリの数を3として説明したが、4以上の様々な数で実装してもよい。

[0102] (実施例3)

次に、本発明の実施例3について説明する。

[0103] 図9は、実施例3による分散制御装置の概略説明図である。

[0104] 実施例3は、図1に示した実施例1と比較して、実施例1におけるCPU2及びCPU3について、CPUを2重化したロックステップ構成のCPU4（動作制御部）及びCPU5（動作制御部）にした点が異なっている。実施例3の他の構成は、実施例1の構成と同様となっている。

[0105] 図9において、ロックステップCPU4は、CPUコア6及びCPUコア7を備え、CPU6の演算結果とCPU7の演算結果とを、照合器80で照合し、CPUコア6及び7のいずれかで故障が発生したら故障検出信号をロックステップCPU4の外部へ出力する構成である。

[0106] ロックステップCPU5もロックステップCPU4と同様に、CPUコア8及びCPUコア9を備え、CPUコア8の演算結果とCPUコア9の演算結果とを照合器81で照合し、CPUコア8及び9のいずれかで故障が発生したら故障検出信号をロックステップCPU5の外部へ出力する構成である。

[0107] なお、ロックステップ動作中の照合手法は、公知の技術である。

[0108] このように、分散制御装置を構成するCPUの一部（CPU4とCPU5

) をロックステップCPUにすることで、分散制御装置で故障が発生した場合の故障検出を即座に行い縮退動作へ高速に遷移することが可能となり、高信頼性が要求される分散制御装置を実現することが可能になる。

[0109] また、仮に、CPU 4又は5がCPU 1に代わってマスタCPUとなった場合、マスタCPU自身の故障を検出することができ、安全性をさらに向上することができる。

[0110] 以上のように、実施例3によれば、実施例1により得られる効果の他、上述したような効果を得ることができる。

[0111] なお、実施例3の例ではロックステップCPUをCPU 4とCPU 5の2つにした形で説明したが、ロックステップCPUを、3つのCPU (CPU 1、CPU 4、CPU 5) のうちのいずれか1つとしてもよい。

[0112] また、CPU 1を含めた全てのCPUをロックステップCPUとした構成としてもよい。

[0113] また、実施例3の例ではCPUおよびメモリの数を3として説明したが、その他の様々な数で実装してもよい。

[0114] 次に、図10A及び図10Bを用いて、本発明に使用するデータフォーマットの例を説明する。このデータフォーマットは、実施例1～3に共通とすることができる。

[0115] 図10Aは、本発明の分散制御装置における再構成制御部22、23から制御対象機器に対して出力するデータフレームの一例を示した図である。

[0116] このデータフレームは図10Aの左から順に1ビットのSOF (Start of Frame) 200、2ビットのID (Identification) 201、8ビットのデータ202、4ビットのCRC (203)、3ビットの故障したCPUのデータ204、1ビットのEOF (End of Frame) 205で構成されている。

[0117] なお、データ200～205のそれぞれの値は、0と1との2進数で表している。

[0118] 図10Aに示したデータフレームは、ID 201の値が10で、CPU 2

から出力されたフレームであり、データ202の値が10111110であり、データ202に対するCRC203の値が1110であり、故障CPU204は000でいずれのCPUでも故障が発生していないことを表している。

[0119] 一方、図10Bは故障が発生した場合のデータフレームの一例を示す図であり、図10Aに示したデータフレームと比較して、データ210の値が00111110となり、CRC211の値が0111となり、故障CPU212の値が001となっているところが異なっている。図10Bに示した例では、故障CPU212の値によりCPU1で故障が発生し、その結果、データ210の値に故障の影響が発生し、データ210に対するCRC211の値が異なった場合を示している。

[0120] このように、分散制御装置において通信するデータフレームに各CPUが正常動作しているか故障しているかの情報を付加することで、分散制御装置の内部もしくは外部でどのCPUに故障が発生したかを正確かつ迅速に検出できるため、高信頼なシステムを実現することが可能となる。

[0121] (実施例4)

次に、図11を用いて、本発明の実施例4について説明する。

[0122] 図11は、実施例4による分散制御装置を自動車制御システムにおける車両制御装置に適用した場合の一例を示す図である。

[0123] 図11において、自動車500の内部は複数の電子制御ユニットを接続した形で構成している。

[0124] この自動車500には、センサ514及び515の入力を受ける自動運転ECU(Autonomous Driving ECU、AD-ECU)511と、前輪501、502を動作させて自動車500を動かすためのパワートレインECU510とがあり、AD-ECU511による走行指令をパワートレインECU510に伝えるための車両運動制御装置(Vehicle Motion Control、VMC)512及び513を図11のように接続した構成となっている。

- [0125] AD-ECU 511には、CPU 511 a、再構成制御部 511 b、ローカルメモリ 511 c (Local Memory、LM) が含まれている。VMC 512には、CPU 512 a、共有データ診断部 512 b、再構成制御部 512 c、LM 512 d が含まれている。
- [0126] 同様に、VMC 513には、CPU 513 a、共有データ診断部 513 b、再構成制御部 513 c、LM 513 が含まれている。
- [0127] 自動車 500では、AD-ECU 511、VMC 512、513、パワートレイン ECU 510 が相互に接続し協調動作することで自動運転制御を行う。
- [0128] 自動運転 ECU 511 は、図 1 の CPU 1、再構成制御部 21、メモリ 11 に対応し、車両運動制御装置 512 は、図 1 の、CPU 2、再構成制御部 22、共有データ診断部 27、メモリ 12 に対応する。また、車両運動制御装置 513 は、図 1 の、CPU 3、再構成制御部 23、共有データ診断部 28、メモリ 13 に対応する。
- [0129] 図 11 に示した自動車システムにおいて、例えば、AD-ECU 511 で故障が発生した場合、AD-ECU 511 と接続している VMC 512 及び 513 がそれぞれ AD-ECU 511 で故障が発生したことを検出する。
- [0130] この例では、VMC 512 の再構成制御部 512 c によって AD-ECU 511 の LM 511 c と VMC 512 の LM 512 d とで共有していたデータを診断することで、AD-ECU 511 の縮退動作を VMC 512 によって速やかに行う。
- [0131] これらの動作により、AD-ECU 511、VMC 512、513、パワートレイン ECU 510 は縮退動作に移行しながら最低限の動作を継続でき、周囲の状況に応じて前輪 501、502 の回転を継続もしくは停止させることで自動車システム全体としては安全動作を担保する。
- [0132] このように、本発明の分散制御装置を自動車 500 の車両制御装置に適用することで、自動車 500 の自動運転機能を構成する装置の一部に故障が発生した場合でも、自動車 500 全体として縮退動作をしながら安全性を保つ

ことが可能になる。

[0133] (実施例5)

次に、本発明の実施例5について説明する。

[0134] 図12は、実施例5による分散制御装置を産業制御システムにおける動作制御装置に適用した場合の一例を示した図である。

[0135] 図12において、この産業制御システムは、システムを統括制御するコンピュータ600と、このコンピュータ600によって制御される制御コントローラ631と、表示板640を制御するプログラマブルロジックコントローラ632と、アクチュエータ641を制御するプログラマブルロジックコントローラ633とを備えている。

[0136] そして、制御コントローラ631、プログラマブルロジックコントローラ632、633はそれぞれ制御バス637を介して接続されている。

[0137] 制御コントローラ631は、CPUモジュール601、メモリモジュール611、再構成制御モジュール621など複数のモジュールを組み合わせて構成される。

[0138] プログラマブルロジックコントローラ632も制御コントローラ631と同様に複数のモジュールを組み合わせて構成され、このプログラマブルロジックコントローラ632は、CPUモジュール602、メモリモジュール612、再構成制御モジュール622などを組み合わせて構成される。

[0139] また、プログラマブルロジックコントローラ633も同様に、CPUモジュール603、メモリモジュール613、再構成制御モジュール623などで構成される。

[0140] コントローラ631は、図1のCPU1、再構成制御部21、メモリ11に対応し、プログラマブルロジックコンピュータ632は、図1の、CPU2、再構成制御部22、共有データ診断部27、メモリ12に対応する。また、プログラマブルコンピュータ633は、図1の、CPU3、再構成制御部23、共有データ診断部28、メモリ13に対応する。ただし、図12では、共有データ診断部は省略されている。

- [0141] この産業制御システムにおいて、例えば、制御コントローラ 631 で故障が発生した場合には、制御バス 637 を介して制御コントローラ 631 で故障が発生したことをプログラマブルロジックコントローラ 632、633 でそれぞれ検出する。
- [0142] この例では、再構成制御部 622 によってプログラマブルロジックコントローラ 632 のメモリモジュール 612 と制御コントローラ 631 のメモリモジュール 611 とで共有していたデータを診断することで、制御コントローラ 631 の縮退動作をプログラマブルロジックコントローラ 632 によって速やかに行うものである。
- [0143] 上述した動作により、制御コントローラ 631、プログラマブルロジックコントローラ 632、633 は縮退動作に移行しながら最低限の動作を継続でき、表示板 640 とアクチュエータ 641 の動作を継続もしくは安全に停止させることで、産業システム全体としては安全動作を担保することができる。
- [0144] このように、本発明の実施例 5 による分散制御装置を産業制御システムにおける動作制御装置に適用することで、産業制御システムを構成する一部の装置に故障が発生した場合でも、システム全体としては速やかに縮退動作に移行しながら安全性を保つことが可能になる。
- [0145] なお、本発明は上記した実施例に限定されるものではなく、様々な変形例が含まれる。例えば、上記した実施例は本発明を分かりやすく説明するために詳細に説明したものであり、必ずしも説明した全ての構成を備えるものに限定されるものではない。
- [0146] また、ある実施例の構成の一部を他の実施例の構成に置き換えることが可能である。また、ある実施例の構成に他の実施例の構成を加えて構成することも可能である。
- [0147] さらに、各実施例の構成の一部について、他の構成の追加・削除・置換をすることが可能である。

符号の説明

[0148] 1、2、3、511a、512a、513a・・・CPU、 4、5・・・ロックステップCPU、 6、7、8、9・・・CPUコア、 11、12、13、511c、512d、513d・・・メモリ、 17、18、19・・・メモリ空間、 21、22、23、511b、512c、513c・・・再構成制御部、 27、28、512b、513b・・・共有データ診断部、 30・・・共有領域判定部、 31・・・故障箇所判定部、 40、41、42、66・・・デマルチプレクサ、 46、60、61、62・・・セクタ、 51・・・アドレスバッファ、 52・・・ライトデータバッファ、 53・・・コマンドバッファ、 55・・・データ診断手段（データ診断部）、 56・・・故障診断ステートマシン、 70、71・・・不揮発メモリ、 80、81・・・照合部、 500・・・自動車、 501、502・・・前輪、 510・・・パワートレインECU、 511・・・自動運転ECU、 512、513・・・車両運動制御装置、 514、515・・・センサ、 600・・・コンピュータ、 601、602、603・・・CPUモジュール、 611、612、613・・・メモリモジュール、 621、622、623・・・再構成制御モジュール、 631・・・制御コントローラ、 632、633・・・プログラマブルロジックコントローラ、 640・・・表示板、 641・・・アクチュエータ

請求の範囲

[請求項1]

第1の動作制御部と、
上記第1の動作制御部に接続された第1の再構成制御部と、
上記第1の再構成制御部に接続された第1のメモリと、
第2の動作制御部と、
上記第2の動作制御部に接続された第2の再構成制御部と、
上記第2の再構成制御部に接続された第2のメモリと、
上記第2の再構成制御部及び上記第2のメモリに接続された第1の共有データ診断部と、
第3の動作制御部と、
上記第3の動作制御部に接続された第3の再構成制御部と、
上記第3の再構成制御部に接続された第3のメモリと、
上記第3の再構成制御部及び上記第3のメモリに接続された第2の共有データ診断部と、
を備え、上記第2のメモリはこの第2の専用メモリ空間、上記第1のメモリとの共有メモリ空間及び上記第3のメモリとの共有メモリ空間を有し、上記第3のメモリはこの第3のメモリの専用メモリ空間、上記第1のメモリとの共有メモリ空間及び上記第2のメモリとの共有メモリ空間を有し、
上記第1の共有データ診断部は上記第2のメモリにおける上記第1のメモリとの共有空間に格納されたデータを診断し、誤ったデータを正しいデータに書き換え、上記第2の共有データ診断部は上記第3のメモリにおける上記第1のメモリとの共有メモリ空間に格納されたデータを診断し、誤ったデータを正しいデータに書き換えることを特徴とする分散制御装置。

[請求項2]

請求項1に記載の分散制御装置において、
上記第2の再構成制御部及び上記第3の再構成制御部のそれぞれは、それぞれの上記専用メモリ空間にアクセスするか上記共有メモリ空

間にアクセスするかを示す共有領域判定信号を、上記第2のメモリまたは第3のメモリに出力する共有領域判定部を有することを特徴とする分散制御装置。

[請求項3]

請求項1に記載の分散制御装置において、

上記第2の再構成制御部及び上記第3の再構成制御部は、それぞれ、上記第1の動作制御部、上記第2の動作制御部及び上記第3の動作制御部の故障検出信号が入力されると、データ診断要求信号を出力する故障箇所判定部を備え、上記第1の共有データ診断部及び上記第2の共有データ診断部は、それぞれ、上記データ診断要求信号に応じて上記共有メモリ空間に格納されたデータを診断するデータ診断部を有することを特徴とする分散制御装置。

[請求項4]

請求項3に記載の分散制御装置において、

上記データ診断部は、上記共有メモリ空間に格納されたデータのパリティ、誤り訂正符号又は巡回冗長検査を用いてデータを診断することを特徴とする分散制御装置。

[請求項5]

請求項1に記載の分散制御装置において、

上記第2の再構成制御部と上記第2のメモリに接続された第1の不揮発メモリと、上記第3の再構成制御部と上記第3のメモリに接続された第2の不揮発メモリとを、さらに備えることを特徴とする分散制御装置。

[請求項6]

請求項1に記載の分散制御装置において、

上記第1の動作制御部、上記第2の動作制御部及び上記第3の動作制御部のうちのいずれか1つもしくは2つあるいは全てがロックステップ構成の動作制御部であることを特徴とする分散制御装置。

[請求項7]

請求項1に記載の分散制御装置において、

上記第1の再構成制御部、上記第2の再構成制御部及び上記第3の再構成制御部はデータを相互通信し、相互通信するデータのデータフレームは、上記第1の動作制御部の故障情報、上記第2の動作制御部

の故障情報及び上記第3の動作制御部の故障情報を有することを特徴とする分散制御装置。

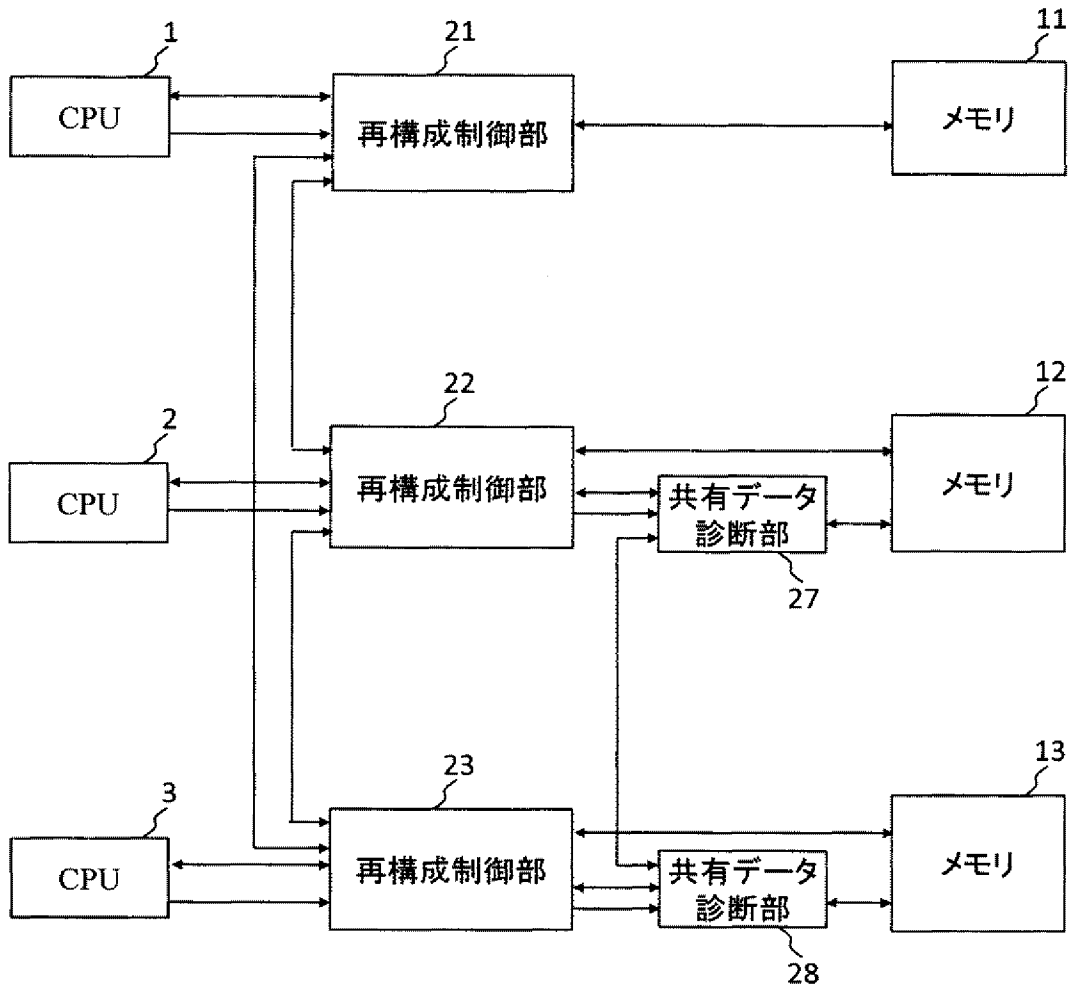
[請求項8] 請求項1から7のうちのいずれか一項に記載の分散制御装置において、

上記分散制御装置は、車両制御装置であることを特徴等する分散制御装置。

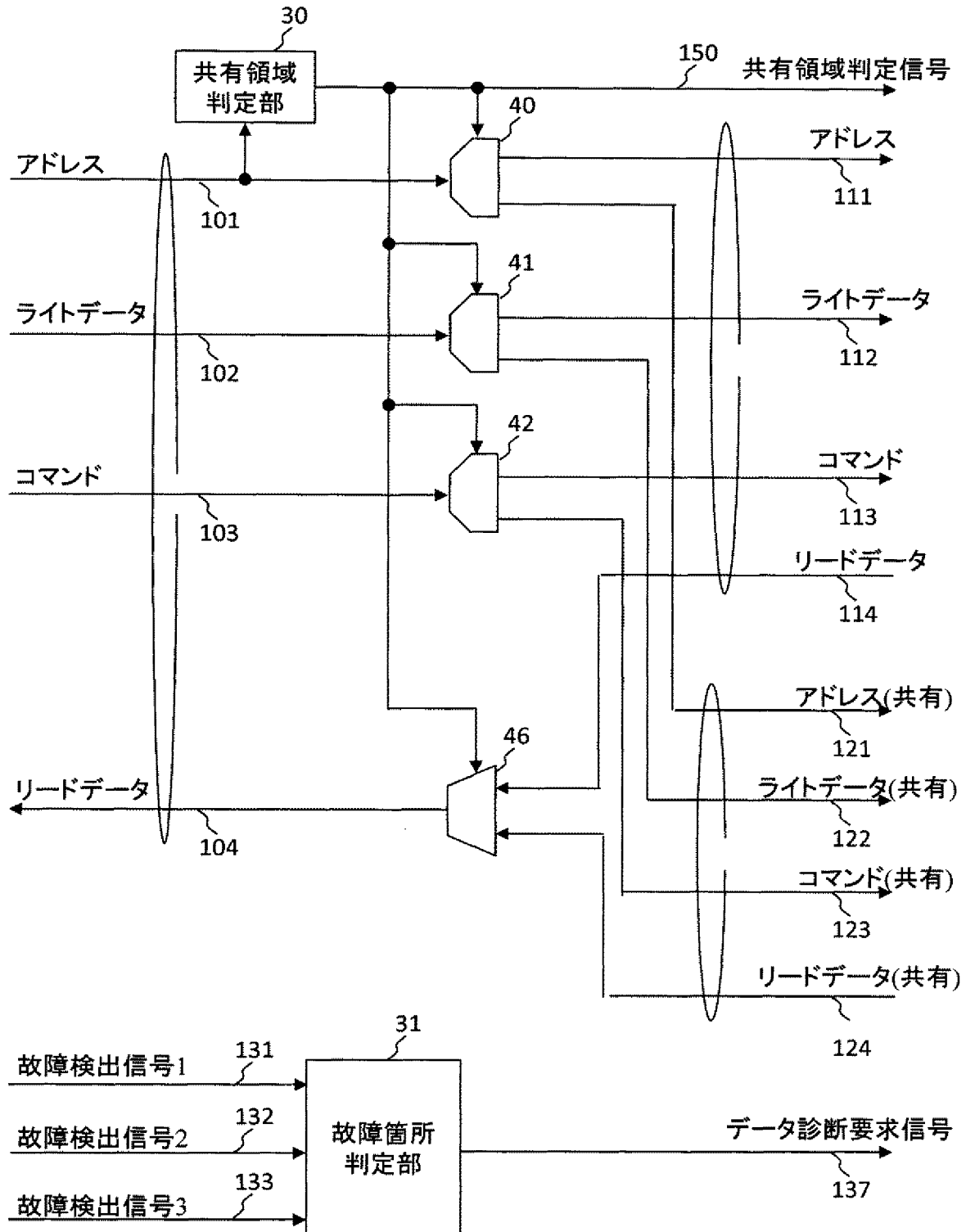
[請求項9] 請求項1から7のうちのいずれか一項に記載の分散制御装置において、

上記分散制御装置は、産業制御システムにおける動作制御装置であることを特徴等する分散制御装置。

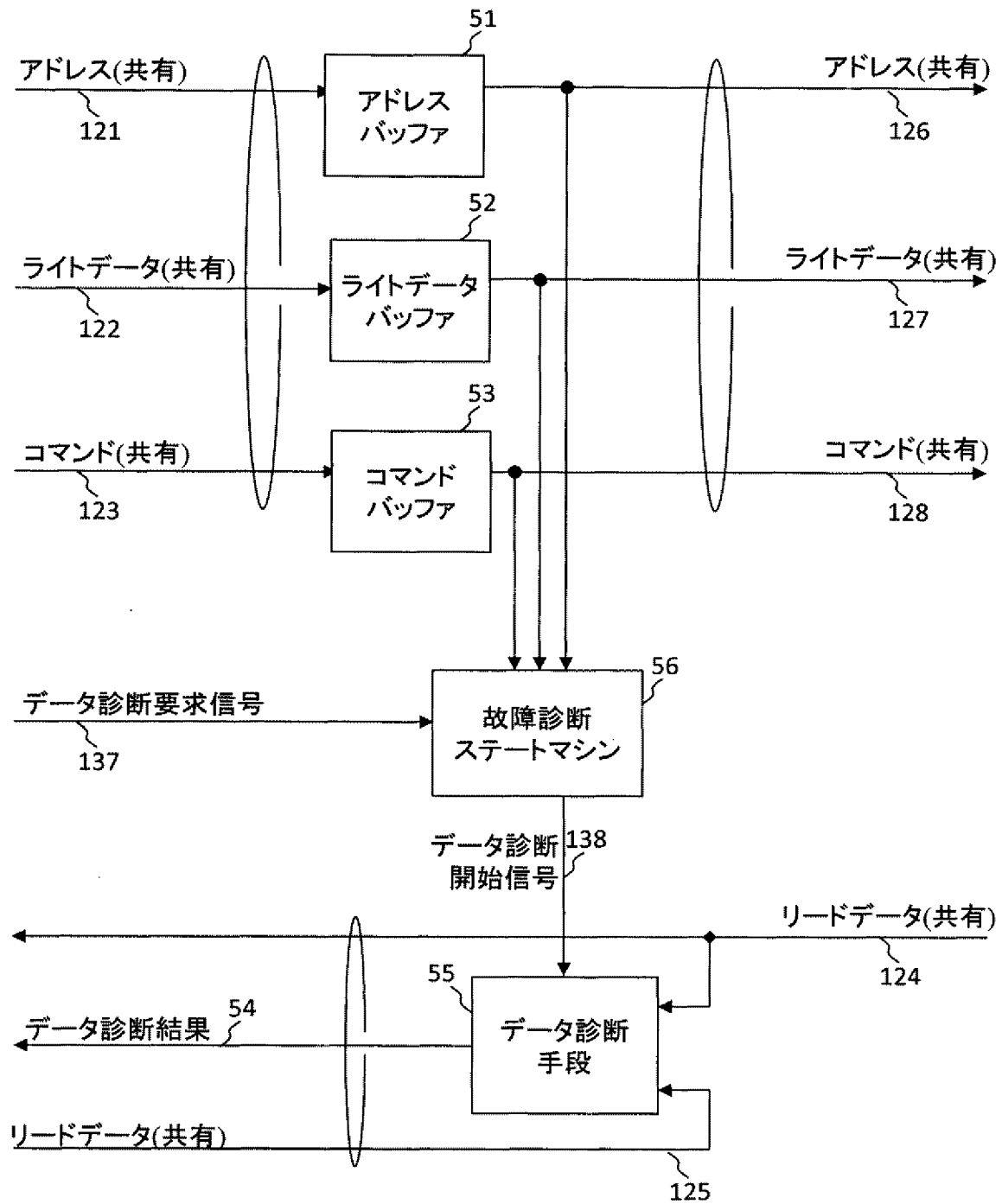
[図1]



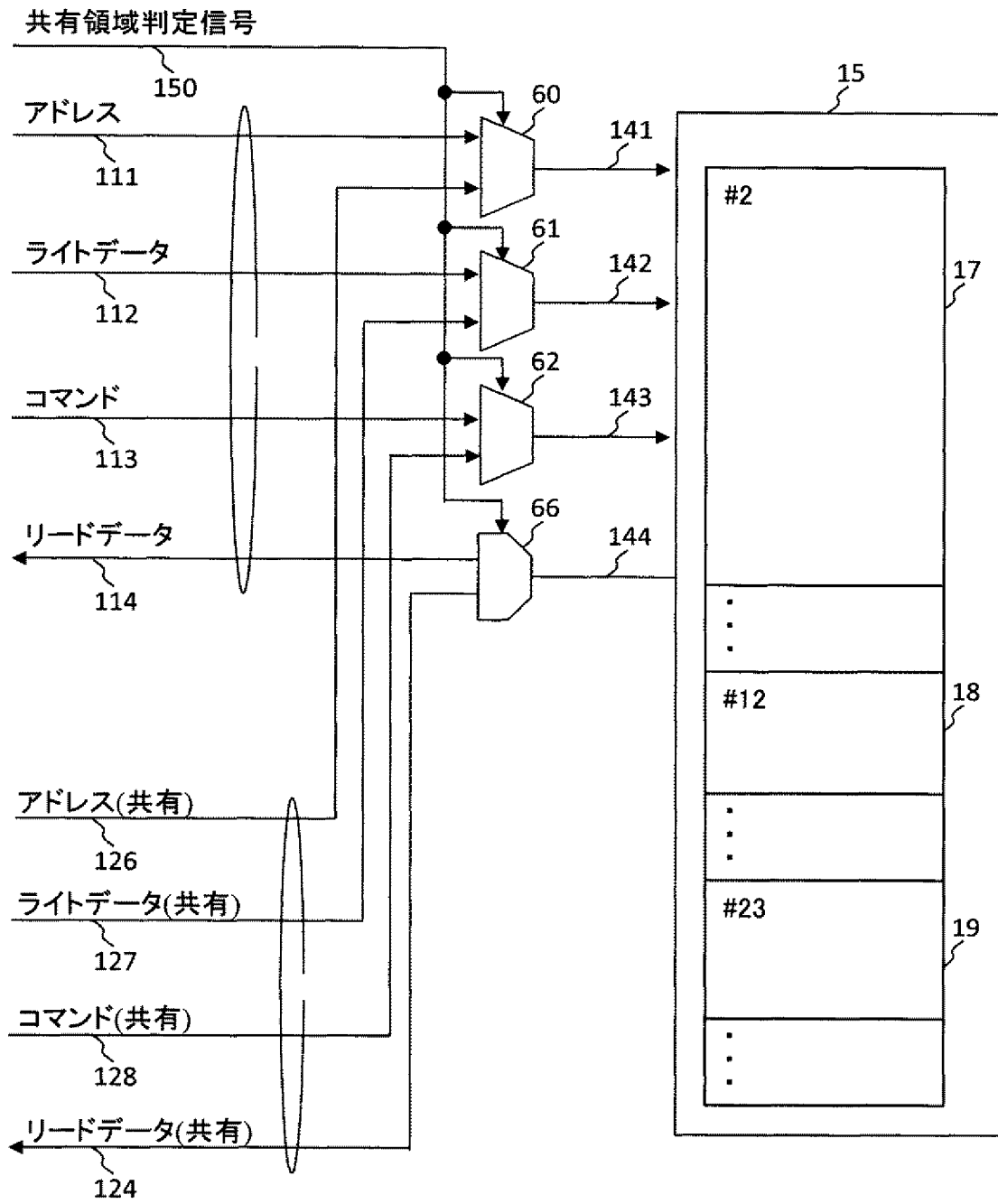
[図2]



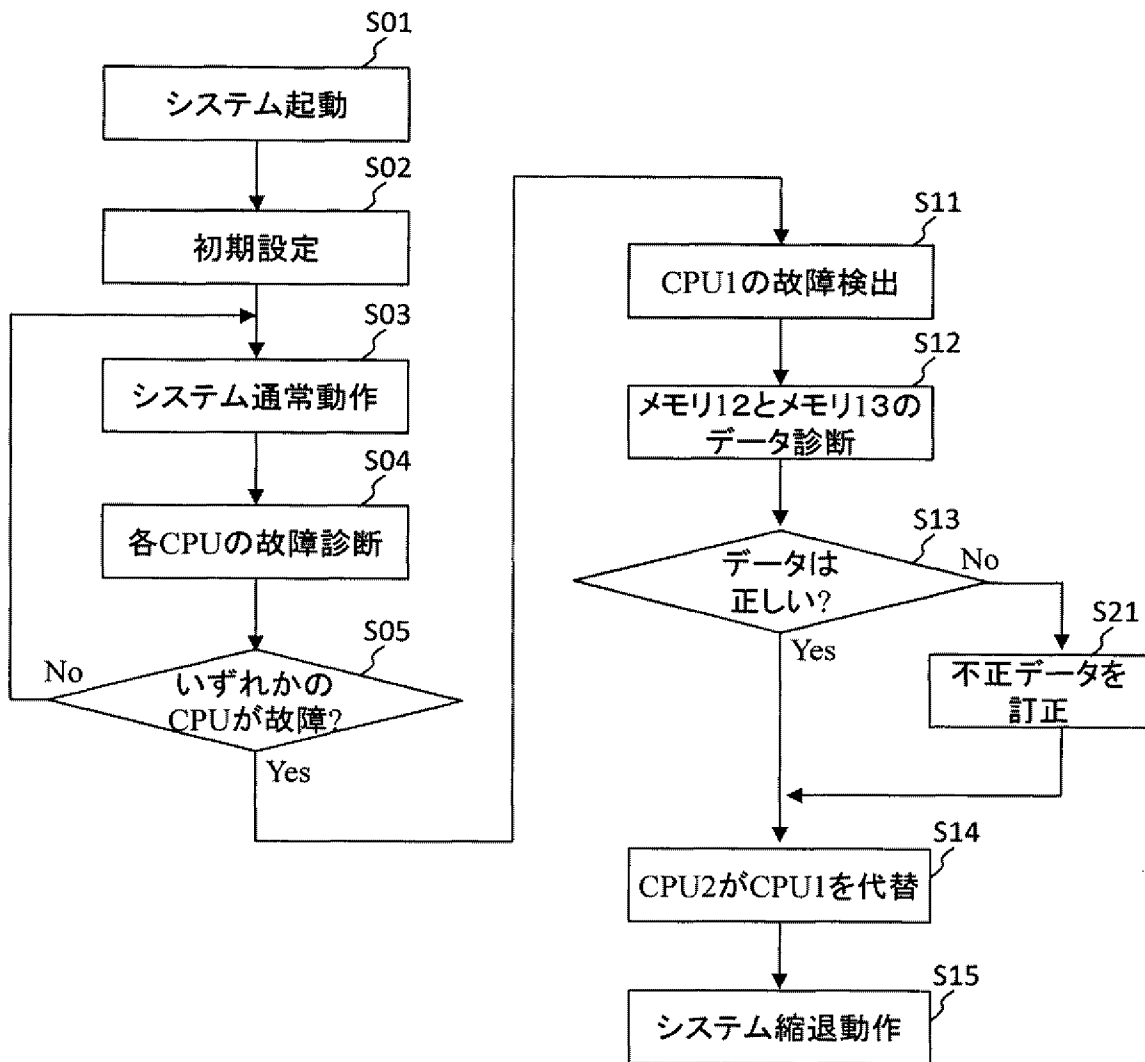
[図3]



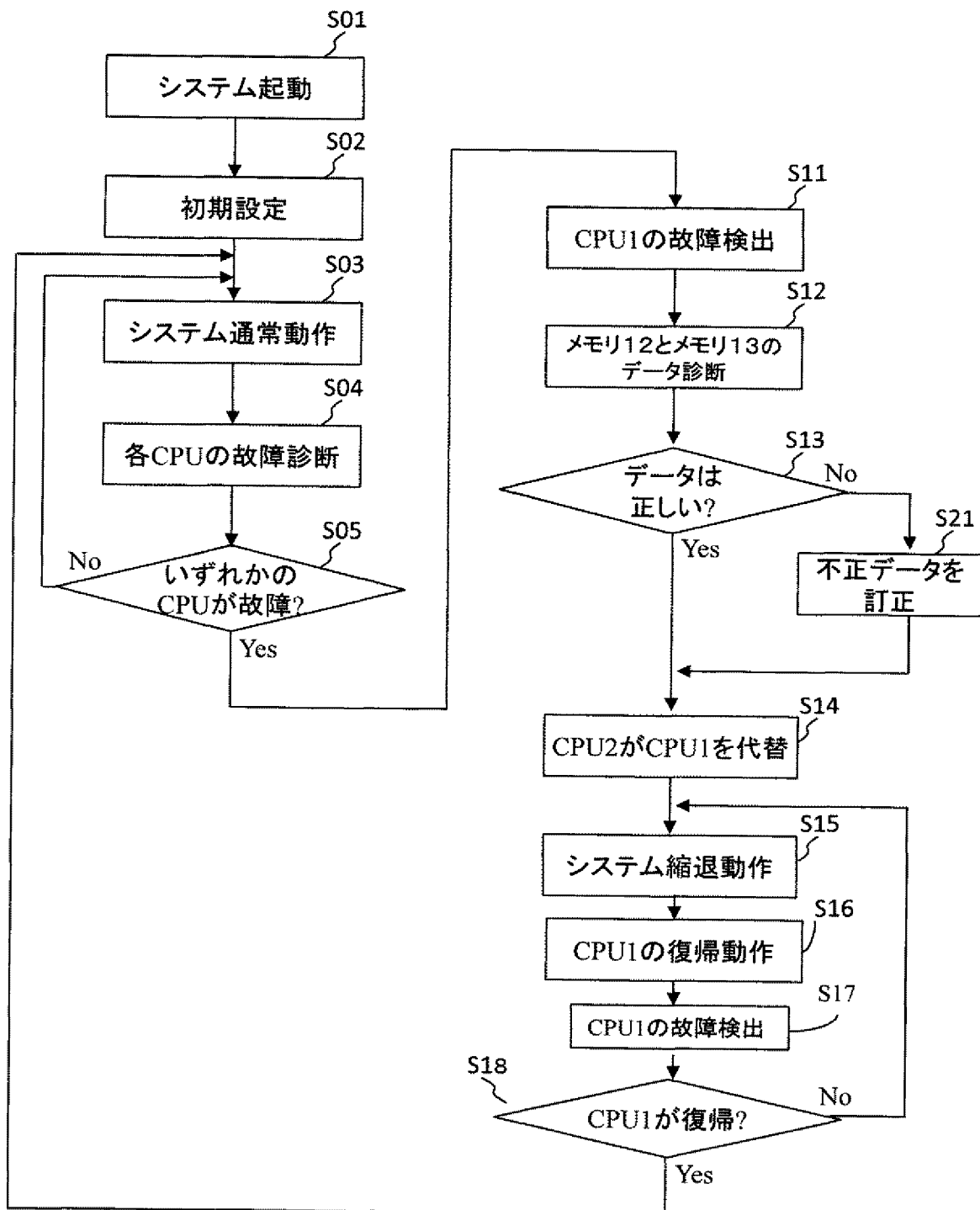
[図4]



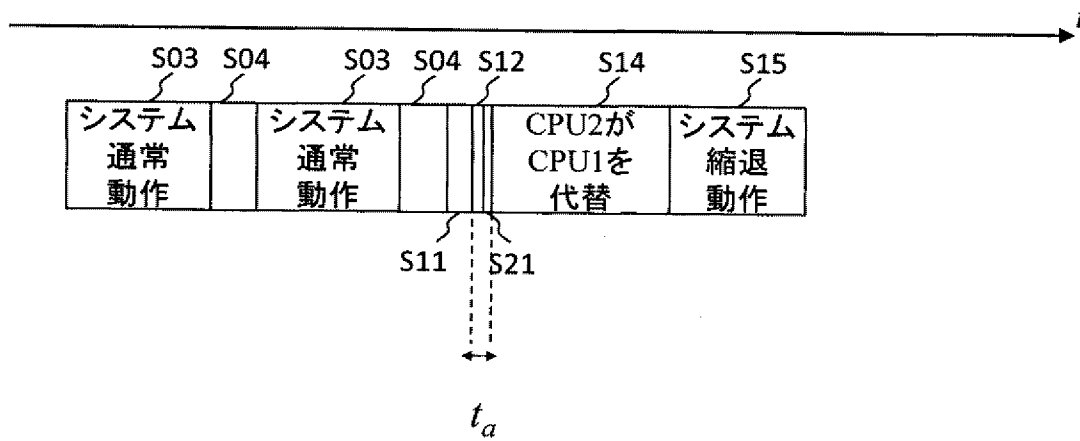
[図5]



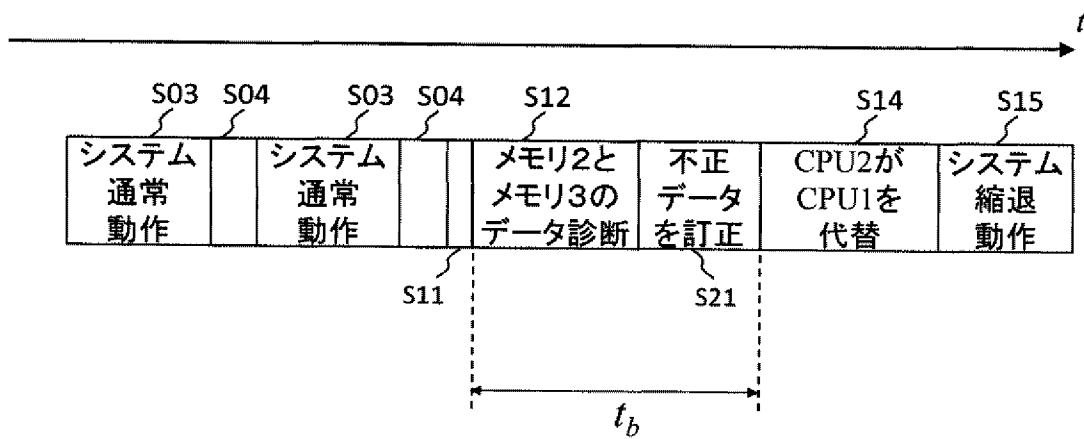
[図6]



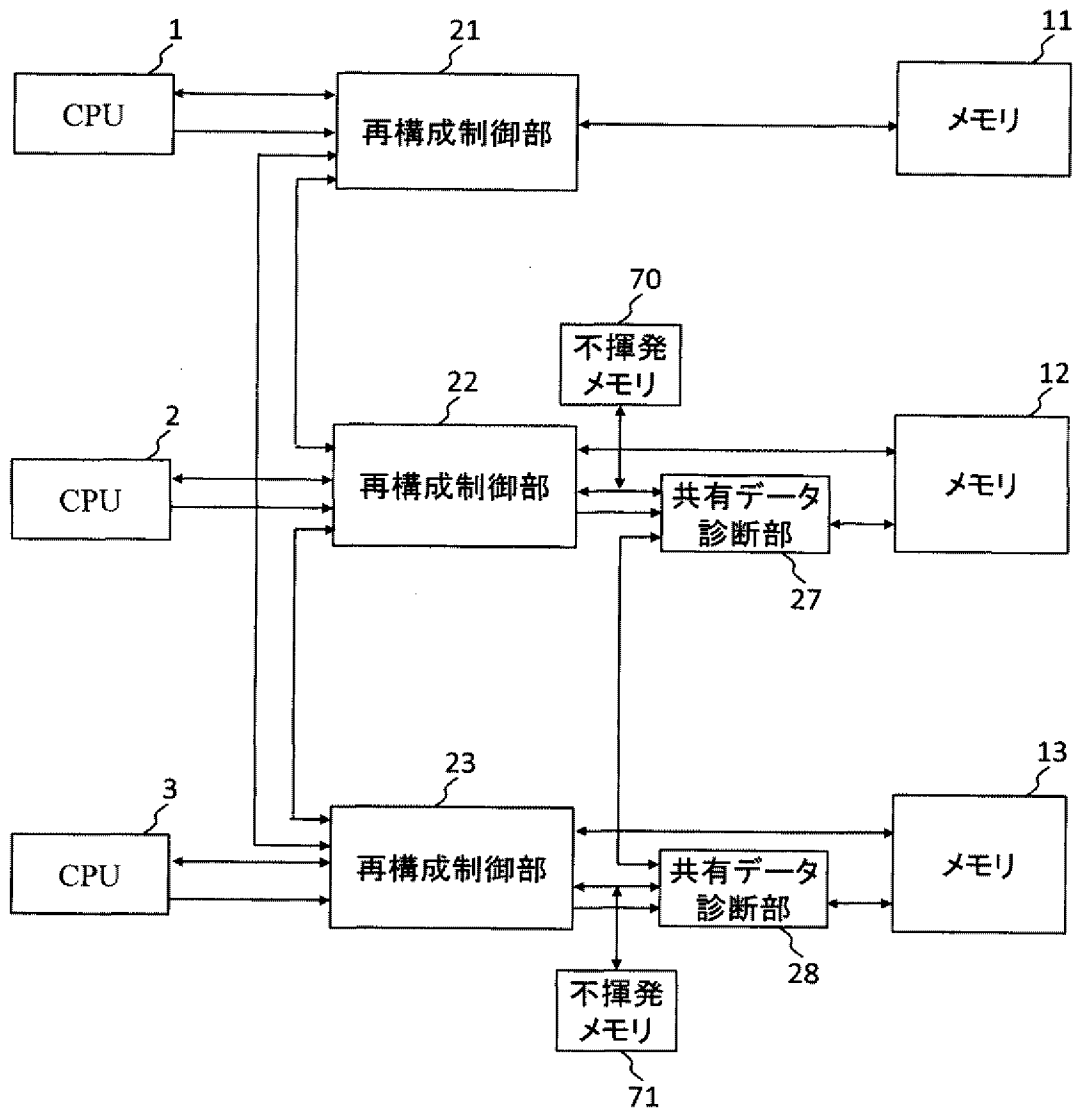
[図7A]



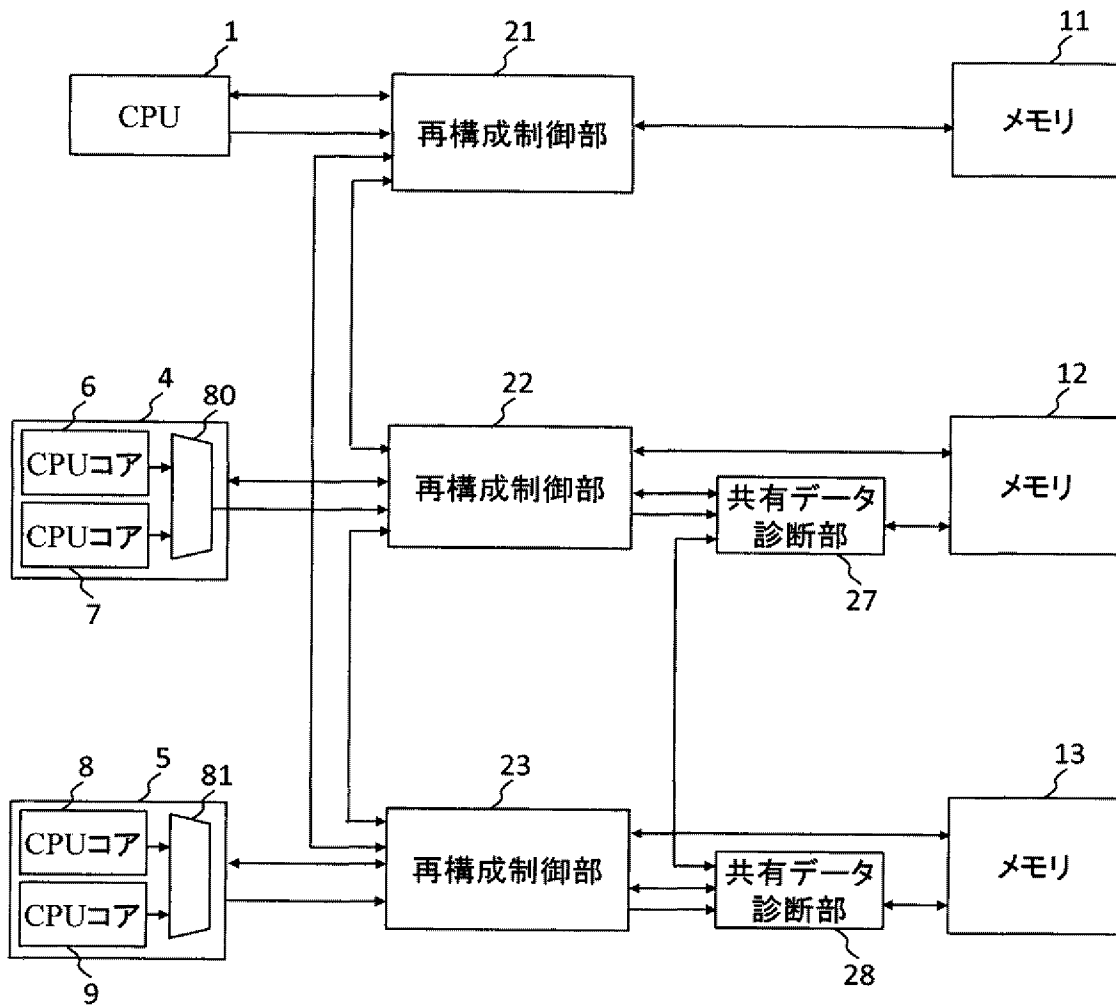
[図7B]



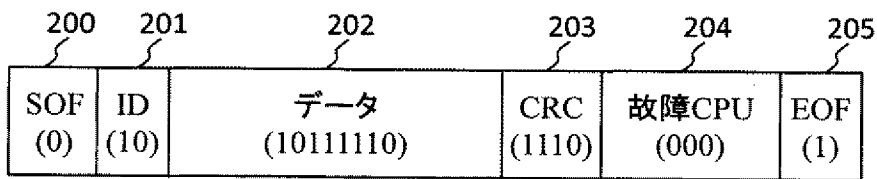
[図8]



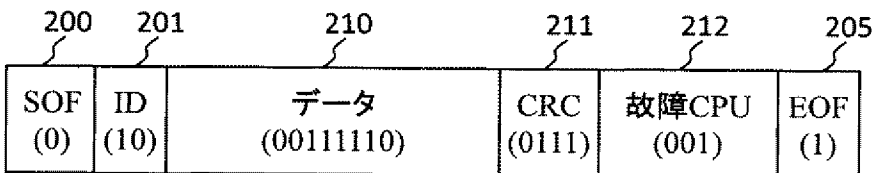
[図9]



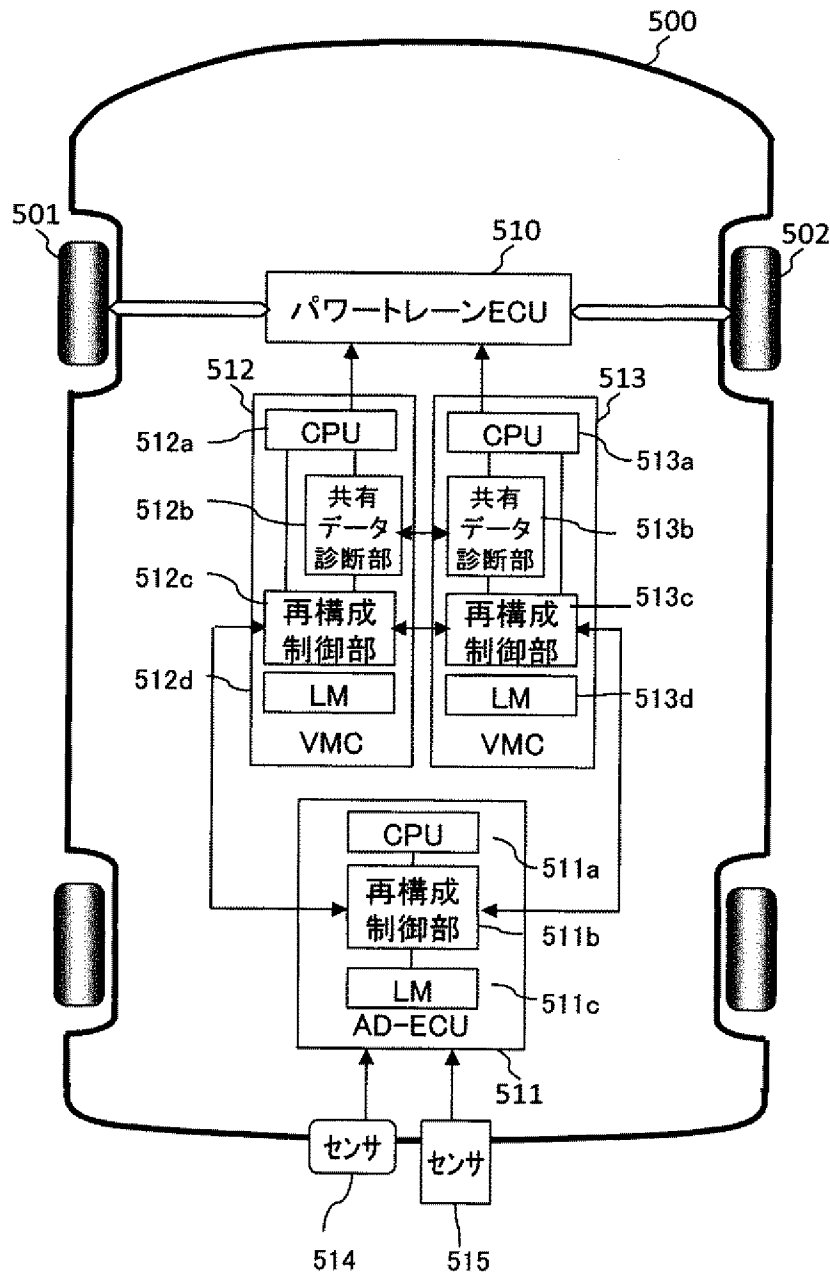
[図10A]



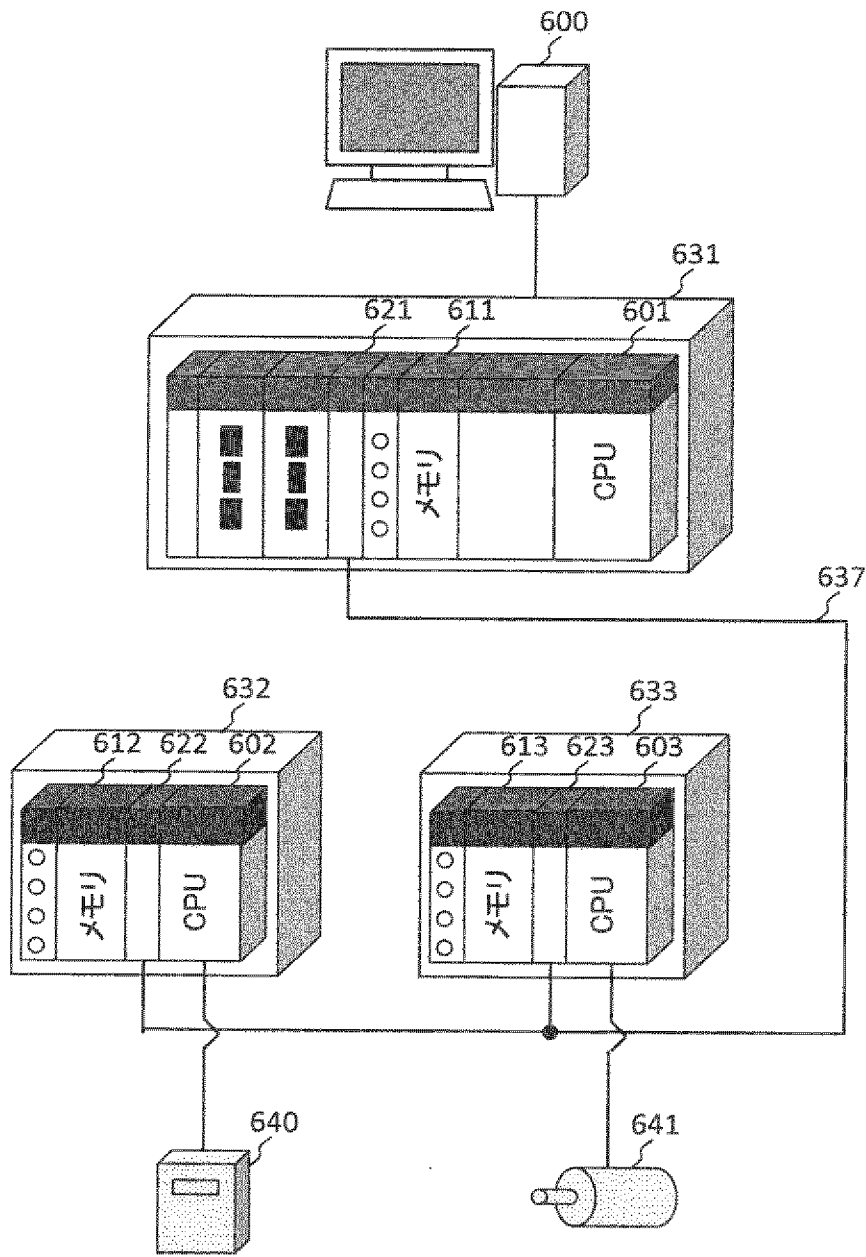
[図10B]



[図11]



[図12]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2017/043279

A. CLASSIFICATION OF SUBJECT MATTER

Int. Cl. G06F11/20 (2006.01) i, G06F15/173 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int. Cl. G06F11/20, G06F15/173

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996
 Published unexamined utility model applications of Japan 1971-2018
 Registered utility model specifications of Japan 1996-2018
 Published registered utility model applications of Japan 1994-2018

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 2001-7893 A (NEC KOFU LTD.) 12 January 2001, paragraphs [0019]-[0020], [0036]-[0042], [0044]-[0045], fig. 1, (Family: none)	1-2, 7 3-6, 8-9
Y	JP 2017-21625 A (FUJITSU LTD.) 26 January 2017, paragraphs [0037], [0061], [0067], (Family: none)	3-4
Y	JP 2017-58944 A (KYOCERA DOCUMENT SOLUTIONS INC.) 23 March 2017, paragraphs [0006], [0014], fig. 1, (Family: none)	5
Y	JP 2017-33236 A (HITACHI AUTOMOTIVE SYSTEMS, LTD.) 09 February 2017, paragraph [0050], fig. 12 & WO 2017/022476 A1	6

Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:	"I" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 12.01.2018	Date of mailing of the international search report 23.01.2018
---	--

Name and mailing address of the ISA/ Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan	Authorized officer Telephone No.
--	---

INTERNATIONAL SEARCH REPORTInternational application No.
PCT/JP2017/043279

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2017-146897 A (DENSO CORP.) 24 August 2017, paragraphs [0010]-[0011], fig. 1 & US 2017/0242823 A1, paragraphs [0034]-[0036], fig. 1 & DE 102017202398 A1	6
Y	JP 2009-277052 A (TOYOTA INFOTECHNOLOGY CENTER, CO., LTD.) 26 November 2009, paragraphs [0027]-[0028], fig. 1, (Family: none)	8
Y	WO 2009/081479 A1 (TOSHIBA CORP.) 02 July 2009, paragraphs [0001]-[0002] & US 2011/0047218 A1, paragraphs [0001]-[0002] & CN 101911026 A	9

A. 発明の属する分野の分類 (国際特許分類 (IPC)) Int.Cl. G06F11/20(2006.01)i, G06F15/173(2006.01)i											
B. 調査を行った分野 調査を行った最小限資料 (国際特許分類 (IPC)) Int.Cl. G06F11/20, G06F15/173											
最小限資料以外の資料で調査を行った分野に含まれるもの <table style="width:100%; border: none;"> <tr> <td style="width: 30%;">日本国実用新案公報</td> <td>1922-1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971-2018年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996-2018年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994-2018年</td> </tr> </table>				日本国実用新案公報	1922-1996年	日本国公開実用新案公報	1971-2018年	日本国実用新案登録公報	1996-2018年	日本国登録実用新案公報	1994-2018年
日本国実用新案公報	1922-1996年										
日本国公開実用新案公報	1971-2018年										
日本国実用新案登録公報	1996-2018年										
日本国登録実用新案公報	1994-2018年										
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)											
C. 関連すると認められる文献											
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号									
X Y	JP 2001-7893 A (甲府日本電気株式会社) 2001.01.12, 段落[0019]-[0020], [0036]-[0042], [0044]-[0045], 図1 (ファミリーなし)	1-2, 7 3-6, 8-9									
Y	JP 2017-21625 A (富士通株式会社) 2017.01.26, 段落[0037], [0061], [0067] (ファミリーなし)	3-4									
☑ C欄の続きにも文献が列挙されている。		☐ パテントファミリーに関する別紙を参照。									
* 引用文献のカテゴリー 「A」特に関連のある文献ではなく、一般的技術水準を示すもの 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」口頭による開示、使用、展示等に言及する文献 「P」国際出願日前で、かつ優先権の主張の基礎となる出願		の日の後に公表された文献 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」同一パテントファミリー文献									
国際調査を完了した日 12.01.2018		国際調査報告の発送日 23.01.2018									
国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官 (権限のある職員) 田中 幸雄	5B 6296								
		電話番号 03-3581-1101 内線	3545								

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2017-58944 A (京セラドキュメントソリューションズ株式会社) 2017.03.23, 段落[0006], [0014], 図1 (ファミリーなし)	5
Y	JP 2017-33236 A (日立オートモティブシステムズ株式会社) 2017.02.09, 段落[0050], 図12 & WO 2017/022476 A1	6
Y	JP 2017-146897 A (株式会社デンソー) 2017.08.24, 段落[0010]-[0011], 図1 & US 2017/0242823 A1, 段落[0034]-[0036], 図1 & DE 102017202398 A1	6
Y	JP 2009-277052 A (株式会社トヨタIT開発センター) 2009.11.26, 段落[0027]-[0028], 図1 (ファミリーなし)	8
Y	WO 2009/081479 A1 (株式会社東芝) 2009.07.02, 段落[0001]-[0002] & US 2011/0047218 A1, 段落[0001]-[0002] & CN 101911026 A	9