

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7461333号
(P7461333)

(45)発行日 令和6年4月3日(2024.4.3)

(24)登録日 令和6年3月26日(2024.3.26)

(51)国際特許分類		F I	
H 0 1 L	21/3065(2006.01)	H 0 1 L	21/302 1 0 5 A
H 0 5 H	1/46 (2006.01)	H 0 1 L	21/302 1 0 1 C
		H 0 1 L	21/302 1 0 1 D
		H 0 1 L	21/302 1 0 1 B
		H 0 5 H	1/46 R
		請求項の数 26 (全60頁) 最終頁に続く	
(21)出願番号	特願2021-500910(P2021-500910)	(73)特許権者	592010081
(86)(22)出願日	令和1年7月17日(2019.7.17)		ラム リサーチ コーポレーション
(65)公表番号	特表2021-532574(P2021-532574 A)		L A M R E S E A R C H C O R P O R A T I O N
(43)公表日	令和3年11月25日(2021.11.25)		アメリカ合衆国, カリフォルニア 9 4
(86)国際出願番号	PCT/US2019/042255		5 3 8 , フレモント, クッシング パー
(87)国際公開番号	WO2020/018701		クウェイ 4 6 5 0
(87)国際公開日	令和2年1月23日(2020.1.23)	(74)代理人	110000028
審査請求日	令和4年7月15日(2022.7.15)		弁理士法人明成国際特許事務所
(31)優先権主張番号	16/040,502	(72)発明者	ヤナガワ・タクミ
(32)優先日	平成30年7月19日(2018.7.19)		アメリカ合衆国 カリフォルニア州 9 4
(33)優先権主張国・地域又は機関	米国(US)		5 3 8 フレモント, クッシング・パー
			クウェイ, 4 6 5 0
		(72)発明者	ドール・ニキル
			アメリカ合衆国 カリフォルニア州 9 4
			最終頁に続く

(54)【発明の名称】 高アスペクト比の誘電体エッチングを達成するための3つ以上の状態

(57)【特許請求の範囲】
【請求項1】

容量結合プラズマ（CCP）チャンバ内で誘電体エッチング動作を処理する方法であって、前記CCPチャンバは、第1の電極および第2の電極を有し、前記CCPチャンバは、インピーダンス整合回路に結合され、前記方法は、

第1無線周波数（RF）信号を前記インピーダンス整合回路に供給することであって、前記第1RF信号は、繰り返し期間中に第1の複数のパラメータレベルを含み、前記第1の複数のパラメータレベルは、第1の状態中の第1のパラメータレベル、第2の状態中の第2のパラメータレベル、および第3の状態中の第3のパラメータレベルを含むことと、

第2RF信号を前記インピーダンス整合回路に供給し、前記繰り返し期間中に第2の複数のパラメータレベルを伝達することであって、前記第2の複数のパラメータレベルは、前記第1の状態中の第1のパラメータレベル、前記第2の状態中の第2のパラメータレベル、および前記第3の状態中の第3のパラメータレベルを含むことと

を含み、

前記第1RF信号の前記第1、第2、および第3のパラメータレベルは、互いに異なり、

前記第2RF信号の前記第1、第2、および第3のパラメータレベルは、互いに異なり、

前記第1の状態中に前記誘電体エッチング動作が実施され、前記第3の状態中に堆積動作が実施され、

前記第1RF信号および前記第2RF信号は、前記CCPチャンバ内の前記誘電体エッチング動作を制御するために使用される、

方法。

【請求項 2】

請求項 1 に記載の方法であって、

前記インピーダンス整合回路は、バイアスインピーダンス整合回路と、ソースインピーダンス整合回路とを含み、前記方法は、

前記ソースインピーダンス整合回路を使用して前記第 2 R F 信号を受信し、出力を前記第 1 の電極に提供することと、

前記バイアスインピーダンス整合回路を使用して前記第 1 R F 信号を受信し、出力を前記第 2 の電極に提供することと

をさらに含む、方法。

10

【請求項 3】

請求項 2 に記載の方法であって、

前記第 1 の電極が上部電極であり、前記第 2 の電極が基板支持電極である、方法。

【請求項 4】

請求項 1 に記載の方法であって、

前記インピーダンス整合回路を使用して、前記第 1 R F 信号および前記第 2 R F 信号に基づいて出力を提供することをさらに含む、方法。

【請求項 5】

請求項 4 に記載の方法であって、

前記インピーダンス整合回路からの前記出力を前記第 1 の電極に提供することをさらに含む、方法。

20

【請求項 6】

請求項 5 に記載の方法であって、

前記第 1 の電極が基板支持電極である、方法。

【請求項 7】

請求項 5 に記載の方法であって、

前記第 1 の電極が上部電極である、方法。

【請求項 8】

請求項 1 に記載の方法であって、

前記第 2 の状態中の前記第 1 R F 信号および第 2 R F 信号の前記第 2 のパラメータレベルは、前記第 1 の状態中の前記第 1 R F 信号および第 2 R F 信号の前記第 1 のパラメータレベルよりも低く、かつ前記第 3 の状態中の前記第 1 R F 信号および第 2 R F 信号の前記第 3 のパラメータレベルよりも高く設定される、方法。

30

【請求項 9】

請求項 1 に記載の方法であって、

前記第 3 の状態中の前記第 1 R F 信号および第 2 R F 信号の前記第 3 のパラメータレベルは、前記第 1 の状態中の前記第 1 R F 信号および第 2 R F 信号の前記第 1 のパラメータレベルよりも低く、かつ前記第 2 の状態中の前記第 1 R F 信号および第 2 R F 信号の前記第 2 のパラメータレベルよりも高く設定される、方法。

【請求項 10】

請求項 1 に記載の方法であって、

前記第 2 R F 信号の前記第 2 のパラメータレベルが前記第 2 の状態中に維持される持続時間、および前記第 1 R F 信号の前記第 2 のパラメータレベルが前記第 2 の状態中に維持される持続時間を変更することをさらに含む、方法。

40

【請求項 11】

請求項 1 に記載の方法であって、

前記第 1 R F 信号および第 2 R F 信号の前記第 2 のパラメータレベルは、前記繰り返し期間の最大で 30 パーセントの間、維持される、方法。

【請求項 12】

請求項 1 に記載の方法であって、

50

前記第 2 R F 信号が前記第 2 の状態中に維持される前記第 2 のパラメータレベルを変更することと、前記第 1 R F 信号が前記第 2 の状態中に維持される前記第 2 のパラメータレベルを変更することとをさらに含む、方法。

【請求項 1 3】

請求項 1 に記載の方法であって、

前記第 1 の複数のパラメータレベルは、第 4 のパラメータレベルを含み、前記第 1 の複数のパラメータレベルを前記供給することは、第 4 の状態中に前記第 1 R F 信号の前記第 4 のパラメータレベルを供給することを含み、前記第 2 の複数のパラメータレベルは、前記第 4 のパラメータレベルを含み、前記第 2 の複数のパラメータレベルを前記供給することは、前記第 4 の状態中に前記第 2 R F 信号の前記第 4 のパラメータレベルを供給することを含み、前記第 1 R F 信号の前記第 4 のパラメータレベルは、前記第 1 R F 信号の前記第 1、第 2、および第 3 のパラメータレベルの各々とは異なり、前記第 2 R F 信号の前記第 4 のパラメータレベルは、前記第 2 R F 信号の前記第 1、第 2、および第 3 のパラメータレベルの各々とは異なる、方法。

【請求項 1 4】

第 1 の電極および第 2 の電極を有するプラズマチャンバと、

前記プラズマチャンバに結合されたインピーダンス整合回路と、

前記インピーダンス整合回路に結合された第 1 無線周波数 (R F) 発生器であって、前記第 1 R F 発生器は、第 1 無線周波数 (R F) 信号を前記インピーダンス整合回路に供給するように構成され、前記第 1 R F 信号は、繰り返し期間中に第 1 の複数のパラメータレベルを含み、前記第 1 の複数のパラメータレベルは、第 1 の状態中の第 1 のパラメータレベル、第 2 の状態中の第 2 のパラメータレベル、および第 3 の状態中の第 3 のパラメータレベルを含む第 1 R F 発生器と、

前記インピーダンス整合回路に結合された第 2 R F 発生器であって、前記第 2 R F 発生器は、第 2 R F 信号を前記インピーダンス整合回路に供給するように構成され、前記第 2 R F 信号は、前記繰り返し期間中に第 2 の複数のパラメータレベルを含み、前記第 2 の複数のパラメータレベルは、前記第 1 の状態中の第 1 のパラメータレベル、前記第 2 の状態中の第 2 のパラメータレベル、および前記第 3 の状態中の第 3 のパラメータレベルを含む第 2 R F 発生器と

を備え、

前記第 1 R F 信号の前記第 1、第 2、および第 3 のパラメータレベルは、互いに異なり、

前記第 2 R F 信号の前記第 1、第 2、および第 3 のパラメータレベルは、互いに異なり、

前記第 1 の状態中にエッチング動作が実施され、前記第 3 の状態中に堆積動作が実施される、

システム。

【請求項 1 5】

請求項 1 4 に記載のシステムであって、

前記インピーダンス整合回路は、バイアスインピーダンス整合回路と、ソースインピーダンス整合回路とを含み、前記ソースインピーダンス整合回路は、前記第 2 R F 信号を受信し、出力を前記第 1 の電極に提供するように構成され、前記バイアスインピーダンス整合回路は、前記第 1 R F 信号を受信し、出力を前記第 2 の電極に提供するように構成される、システム。

【請求項 1 6】

請求項 1 5 に記載のシステムであって、

前記第 1 の電極が上部電極であり、前記第 2 の電極が基板支持電極である、システム。

【請求項 1 7】

請求項 1 4 に記載のシステムであって、

前記インピーダンス整合回路は、前記第 1 R F 信号および前記第 2 R F 信号に基づいて出力を提供するように構成される、システム。

【請求項 1 8】

請求項 17 に記載のシステムであって、
前記インピーダンス整合回路からの前記出力は、前記第 1 の電極に提供される、システム。

【請求項 19】

請求項 18 に記載のシステムであって、
前記第 1 の電極が基板支持電極である、システム。

【請求項 20】

請求項 18 に記載のシステムであって、
前記第 1 の電極が上部電極である、システム。

【請求項 21】

請求項 14 に記載のシステムであって、
前記第 2 RF 発生器は、前記第 2 の状態中の前記第 2 RF 信号の前記第 2 のパラメータレベルを、前記第 1 の状態中の前記第 2 RF 信号の前記第 1 のパラメータレベルよりも低く、かつ前記第 3 の状態中の前記第 2 RF 信号の前記第 3 のパラメータレベルよりも高く設定するように構成され、前記第 1 RF 発生器は、前記第 2 の状態中の前記第 1 RF 信号の前記第 2 のパラメータレベルを、前記第 1 の状態中の前記第 1 RF 信号の前記第 1 のパラメータレベルよりも低く、かつ前記第 3 の状態中の前記第 1 RF 信号の前記第 3 のパラメータレベルよりも高く設定するように構成される、システム。

【請求項 22】

請求項 14 に記載のシステムであって、
前記第 2 RF 発生器は、前記第 3 の状態中の前記第 2 RF 信号の前記第 3 のパラメータレベルを、前記第 1 の状態中の前記第 2 RF 信号の前記第 1 のパラメータレベルよりも低く、かつ前記第 2 の状態中の前記第 2 RF 信号の前記第 2 のパラメータレベルよりも高く設定するように構成され、前記第 1 RF 発生器は、前記第 3 の状態中の前記第 1 RF 信号の前記第 3 のパラメータレベルを、前記第 1 の状態中の前記第 1 RF 信号の前記第 1 のパラメータレベルよりも低く、かつ前記第 2 の状態中の前記第 1 RF 信号の前記第 2 のパラメータレベルよりも高く設定するように構成される、システム。

【請求項 23】

請求項 14 に記載のシステムであって、
前記第 2 RF 発生器は、前記第 2 RF 信号の前記第 2 のパラメータレベルが前記第 2 の状態中に維持される持続時間を変更するように構成され、前記第 1 RF 発生器は、前記第 1 RF 信号の前記第 2 のパラメータレベルが前記第 2 の状態中に維持される持続時間を変更するように構成される、システム。

【請求項 24】

請求項 14 に記載のシステムであって、
前記第 2 RF 発生器は、前記第 2 RF 信号が前記第 2 の状態中に維持される前記第 2 のパラメータレベルを変更するように構成され、前記第 1 RF 発生器は、前記第 1 RF 信号が前記第 2 の状態中に維持される前記第 2 のパラメータレベルを変更するように構成される、システム。

【請求項 25】

コントローラであって、
プロセッサであって、
バイアス無線周波数 (RF) 信号を生成するようにバイアス RF 電源を制御し、前記バイアス RF 信号は、繰り返し期間中に第 1 の複数のパラメータレベルを含み、前記第 1 の複数のパラメータレベルは、第 1 の状態中の第 1 のパラメータレベル、第 2 の状態中の第 2 のパラメータレベル、および第 3 の状態中の第 3 のパラメータレベルを含み、
ソース RF 信号を生成するようにソース RF 電源を制御し、前記ソース RF 信号は、前記繰り返し期間中に第 2 の複数のパラメータレベルを有し、前記第 2 の複数のパラメータレベルは、前記第 1 の状態中の第 1 のパラメータレベル、前記第 2 の状態中の第 2 のパラメータレベル、および前記第 3 の状態中の第 3 のパラメータレベルを含む、ように構成

されたプロセッサと、

前記プロセッサに結合されたメモリデバイスと、を備え、

前記バイアス R F 信号の前記第 1 のパラメータレベルと第 2 のパラメータレベルと第 3 のパラメータレベルとは、互いに異なり、

前記ソース R F 信号の前記第 1 のパラメータレベルと第 2 のパラメータレベルと第 3 のパラメータレベルとは、互いに異なり、

前記第 1 の状態中にエッチング動作が実施され、前記第 3 の状態中に堆積動作が実施される、コントローラ。

【請求項 26】

請求項 25 に記載のコントローラであって、

前記プロセッサは、前記バイアス R F 信号の前記第 1 のパラメータレベルと第 2 のパラメータレベルと第 3 のパラメータレベルとを前記バイアス R F 電源に提供するように構成され、前記バイアス R F 信号の前記第 2 のパラメータレベルは、前記バイアス R F 信号の前記第 1 のパラメータレベルよりも低く、前記バイアス R F 信号の前記第 3 のパラメータレベルよりも高く、

前記プロセッサは、前記ソース R F 信号の前記第 1 のパラメータレベルと第 2 のパラメータレベルと第 3 のパラメータレベルとを前記ソース R F 電源に提供するように構成され、前記ソース R F 信号の前記第 2 のパラメータレベルは、前記ソース R F 信号の前記第 1 のパラメータレベルよりも低く、前記ソース R F 信号の前記第 3 のパラメータレベルよりも高い、コントローラ。

【発明の詳細な説明】

【技術分野】

【0001】

本実施形態は、高アスペクト比の誘電体エッチングを達成するために 3 つ以上の状態を生成するシステムおよび方法に関する。

【背景技術】

【0002】

ここで提供される背景の説明は、本開示の内容を概ね提示することを目的とする。この背景技術のセクションで説明されている範囲内における、現時点で名前を挙げられている発明者らによる研究、ならびに出願の時点で先行技術として別途みなされ得ない説明の様子は、明示または暗示を問わず、本開示に対抗する先行技術として認められない。

【0003】

プラズマツールは、無線周波数 (R F) 発生器と、インピーダンス整合部と、プラズマチャンバとを含む。R F 発生器はインピーダンス整合部に結合され、インピーダンス整合部はさらにプラズマチャンバに結合される。ウエハはプラズマチャンバ内に載置される。

【0004】

R F 発生器は R F 信号を生成し、この R F 信号はインピーダンス整合部に供給される。インピーダンス整合部は、プラズマチャンバから R F 発生器に向かって反射される電力を減少させる構成要素を含む。R F 信号は、そのような構成要素を通過して R F 信号を変更する。変更された R F 信号は、インピーダンス整合部からプラズマチャンバに提供され、ウエハを処理する。

【0005】

本開示で説明される実施形態は、このような状況で生じるものである。

【発明の概要】

【0006】

本開示の実施形態は、高アスペクト比の誘電体エッチングを達成するために 3 つ以上の状態を生成するシステム、装置、方法、およびコンピュータプログラムを提供する。本実施形態は、多数の形態 (例えば、プロセス、装置、システム、デバイス、またはコンピュータ可読媒体上の方法) で実施できることを理解されたい。以下、いくつかの実施形態を説明する。

【0007】

いくつかの実施形態では、高状態と低状態との間に中間状態を適用する方法が説明される。中間状態時は、高状態時に適用されるよりも小さいレベルの無線周波数（RF）電力が基板に適用される。そのようなレベルのRF電力を中間状態時に適用すると、基板のマスク層のネックの限界寸法が大きくなる。また、高状態時にマスク層に堆積されたマスク材料は、基板の基板層に向けてスパッタされ、基板層に湾曲（bow、ボウ）が生じる可能性を低くする。

【0008】

様々な実施形態において、高アスペクト比（HAR）エッチングにおけるキャッピングのマージンおよびマスク選択性に影響を与えることなく湾曲を減少させる方法が説明される。湾曲の減少の一例は、エッチング深さに対する湾曲の成長速度の減少であり、キャッピングのマージンの一例は、ネックの限界寸法（CD）の縮小である。この方法は、誘電体エッチング動作中に中電力状態のRFパルスに伴う多状態パルスを実施することを含む。この方法は、キャッピングを傷つけることなく、基板のマスク層のマスクファセット領域の下側でネックの目詰まりを起こすこともなく、垂直エッチング速度を維持しながら横方向エッチングを最小限に抑えるのに役立つ。横方向エッチングは、基板の基板層に湾曲を生じさせる。基板層は、マスク層の下に存在する。目詰まりは、マスクファセット領域の下側で不動態化処理によるマスク層の堆積が過剰となることによって引き起こされる。

【0009】

様々な実施形態において、方法は、状態S1とS3との間に状態S2を適用し、ネックの限界寸法を広げるためにマスクの再堆積とネックの除去のバランスをとることを含む。状態S2は、状態S1とS3との間に導入され、ネックから基板層にかけてスパッタリングによる不動態化処理（マスク材料の堆積など）を行い、湾曲位置での中性不動態化（neutral passivation）を促進する。一例として、状態S2におけるRF電力は、状態S1中のRF電力と状態S3中のRF電力との間にある。また、一例として、状態S2における目標イオンエネルギーは、1.0キロ電子ボルト（keV）～5 keVの範囲である。

【0010】

いくつかの実施形態では、容量結合プラズマ（CCP）チャンバ内で誘電体エッチング動作を処理する方法が説明される。CCPチャンバは、基板支持電極と、処理容積を定義する上部電極とを有する。この方法は、基板支持電極に適用されるバイアスRF信号を供給することを含む。バイアスRF信号は、繰り返し期間中に第1の複数のパラメータレベルを含むように制御される。第1の複数のパラメータレベルは、第1の状態中の第1のパラメータレベル、第2の状態中の第2のパラメータレベル、および第3の状態中の第3のパラメータレベルを含む。さらに、この方法は、上部電極に適用されるソースRF信号を供給し、繰り返し期間中に第2の複数のパラメータレベルを上部電極に伝達することを含む。第2の複数のパラメータレベルは、第1の状態中の第1のパラメータレベル、第2の状態中の第2のパラメータレベル、および第3の状態中の第3のパラメータレベルを含む。第2の状態中のバイアスRF信号の第2のパラメータレベルは、第1の状態中のバイアスRF信号の第1のパラメータレベルとは異なるように設定され、第3の状態中のバイアスRF信号の第3のパラメータレベルは、バイアスRF信号の第1および第2のパラメータレベルとは異なるように設定される。第2の状態中のソースRF信号の第2のパラメータレベルは、第1の状態中のソースRF信号の第1のパラメータレベルとは異なるように設定され、第3の状態中のソースRF信号の第3のパラメータレベルは、ソースRF信号の第1および第2のパラメータレベルとは異なるように設定される。

【0011】

様々な実施形態において、CCPチャンバ内で誘電体エッチング動作を処理する上述の方法は、ソースRF信号およびバイアスRF信号を基板支持電極に適用することを除いて実施される。

【0012】

いくつかの実施形態では、CCPチャンバ内で誘電体エッチング動作を処理する方法が説明される。CCPチャンバは第1の電極と第2の電極とを有する。CCPチャンバは、インピーダンス整合回路に結合される。この方法は、バイアスRF信号をインピーダンス整合回路に供給することを含む。バイアスRF信号は、繰り返し期間中に第1の複数のパラメータレベルを含む。第1の複数のパラメータレベルは、第1の状態中の第1のパラメータレベル、第2の状態中の第2のパラメータレベル、および第3の状態中の第3のパラメータレベルを含む。この方法は、ソースRF信号をインピーダンス整合回路に供給し、繰り返し期間中に第2の複数のパラメータレベルを伝達することをさらに含む。第2の複数のパラメータレベルは、第1の状態中の第1のパラメータレベル、第2の状態中の第2のパラメータレベル、および第3の状態中の第3のパラメータレベルを含む。バイアスRF信号およびソースRF信号は、CCPチャンバ内の誘電体エッチング動作を制御するために使用される。バイアスRF信号の第1、第2、および第3のパラメータレベルは、互いに異なる。ソースRF信号の第1、第2、および第3のパラメータレベルは、互いに異なる。

【0013】

いくつかの実施形態では、システムが説明される。このシステムは、第1の電極および第2の電極を有するプラズマチャンバを含む。このシステムは、プラズマチャンバに結合されたインピーダンス整合回路と、インピーダンス整合回路に結合されたバイアスRF発生器とをさらに含む。バイアスRF発生器は、バイアスRF信号をインピーダンス整合回路に供給するように構成される。バイアスRF信号は、繰り返し期間中に第1の複数のパラメータレベルを含む。第1の複数のパラメータレベルは、第1の状態中の第1のパラメータレベル、第2の状態中の第2のパラメータレベル、および第3の状態中の第3のパラメータレベルを含む。このシステムは、インピーダンス整合回路に結合されたソースRF発生器をさらに含む。ソースRF発生器は、ソースRF信号をインピーダンス整合回路に供給する。ソースRF信号は、繰り返し期間中に第2の複数のパラメータレベルを含む。第2の複数のパラメータレベルは、第1の状態中の第1のパラメータレベル、第2の状態中の第2のパラメータレベル、および第3の状態中の第3のパラメータレベルを含む。バイアスRF信号の第1、第2、および第3のパラメータレベルは、互いに異なる。ソースRF信号の第1、第2、および第3のパラメータレベルは、互いに異なる。

【0014】

本明細書に記載のシステムおよび方法のいくつかの利点には、状態S2において基板に中電力レベルを適用することが含まれる。中電力レベルは、一実施形態では、状態S1の高電力レベルと状態S3の低電力レベルとの間である。中電力レベルは、基板層を保護するためにマスク材料を下向きにスパッタするプラズマイオンを生成する。マスク材料は、状態S1中にマスク層上に堆積することができる。スパッタされたマスク材料は、エッチング動作が実施される状態S1中に基板層を保護する。また、下向きにマスク材料をスパッタすることによって、ネックにおける限界寸法が大きくなる。ネックにおける限界寸法の拡大は、基板層の横方向エッチングの可能性を低くし、基板層の垂直エッチングの可能性を高くして、基板をエッチングする際の選択性およびエッチング速度を上げる。状態S3中に、材料がマスク層上に堆積される。

【0015】

本明細書に記載のシステムおよび方法のいくつかの追加の利点には、エッチング後検査による湾曲CDと未開口欠陥(unopen defect)との間のトレードオフの改善、現像後検査による湾曲CDと未開口欠陥との間のトレードオフの改善、エッチング選択性と未開口欠陥との間のトレードオフの改善、およびアスペクト比依存エッチング(ARDE)の改善が含まれる。

【0016】

他の態様は、添付の図面と併せて、以下の詳細な説明から明らかになるであろう。

【図面の簡単な説明】

【0017】

実施形態は、添付の図面と併せて、以下の説明を参照することによって最もよく理解され得る。

【0018】

【図1A】図1Aは、高アスペクト比の誘電体エッチングを達成するための3つの状態の生成を例示するシステムの一実施形態の図である。

【0019】

【図1B】図1Bは、高アスペクト比の誘電体エッチングを達成するための3つ以上の状態の生成を例示する別のシステムの一実施形態の図である。

【0020】

【図2A】図2Aは、図1Aおよび図1Bのバイアス発生器によって生成された無線周波数（RF）信号のパラメータ、ならびに図1Aおよび図1Bのソース発生器によって生成された別のRF信号のパラメータを例示する複数のグラフの実施形態を示す図である。

10

【0021】

【図2B】図2Bは、図1Aおよび図1Bのバイアス発生器によって生成されたRF信号のパラメータ、ならびに図1Aおよび図1Bのソース発生器によって生成されたRF信号の別のパラメータを例示する複数のグラフの実施形態を示す図である。

【0022】

【図3A】図3Aは、高アスペクト比の誘電体エッチングを達成するための4つの状態の生成を例示するシステムの一実施形態の図である。

【0023】

20

【図3B】図3Bは、高アスペクト比の誘電体エッチングを達成するための4つの状態の生成を例示する別のシステムの一実施形態の図である。

【0024】

【図4A】図4Aは、図3Aおよび図3Bのバイアス発生器によって生成されたRF信号のパラメータ、ならびに図3Aおよび図3Bのソース発生器によって生成された別のRF信号のパラメータを例示する複数のグラフの実施形態を示す図である。

【0025】

【図4B】図4Bは、図3Aおよび図3Bのバイアス発生器によって生成されたRF信号のパラメータ、ならびに図3Aおよび図3Bのソース発生器によって生成されたRF信号の別のパラメータを例示する複数のグラフの実施形態を示す図である。

30

【0026】

【図4C】図4Cは、図3Aおよび図3Bのバイアス発生器によって生成されたRF信号のパラメータ、ならびに図3Aおよび図3Bのソース発生器によって生成されたRF信号の別のパラメータを例示する複数のグラフの一実施形態である。

【0027】

【図5A】図5Aは、2状態パルスを適用して処理される基板の一実施形態である。

【0028】

【図5B】図5Bは、2状態パルスを適用して処理される基板の一実施形態である。

【0029】

【図5C】図5Cは、3状態パルスの状態S1が基板に与える効果を例示する基板の一実施形態である。

40

【0030】

【図5D】図5Dは、3状態パルスの状態S2が基板に与える効果を例示する基板の一実施形態である。

【0031】

【図5E】図5Eは、3状態パルスの状態S3が基板に与える効果を例示する基板の一実施形態である。

【0032】

【図6】図6は、最大限界寸法（CD）を最小限界寸法に対してプロットしたプロットを例示するグラフの一実施形態である。

50

【0033】

【図7A】図7Aは、x軸にプロットされたエッチング後検査（AEI）による湾曲CDと、y軸にプロットされた未開口欠陥との関係を示すプロットを例示するグラフの一実施形態である。

【0034】

【図7B】図7Bは、x軸にプロットされた現像後検査（ADI）による湾曲CDと、y軸にプロットされた未開口欠陥との関係を示すプロットを例示するグラフの一実施形態である。

【0035】

【図7C】図7Cは、x軸にプロットされたエッチング選択性（sel）と、y軸にプロットされた未開口欠陥との関係を示すプロットを例示するグラフの一実施形態である。

【0036】

【図7D】図7Dは、アスペクト比と、y軸にプロットされたディファレンシャルエッチング速度との関係を示すプロットを例示するグラフの一実施形態である。

【発明を実施するための形態】

【0037】

以下の実施形態は、高アスペクト比の誘電体エッチングを達成するために3つ以上の状態を生成するシステムおよび方法を説明する。本実施形態は、これらの特定の詳細の一部またはすべてがなくても実施され得ることは明らかであろう。他の例では、本実施形態を不必要に不明瞭にしないために、周知のプロセス動作は詳細には説明されていない。

【0038】

図1Aは、高アスペクト比の誘電体エッチングを達成するための3つの状態の生成を例示するシステム100の一実施形態の図である。システム100は、ソース発生器102と、バイアス発生器104とを含む。ソース発生器102は、ソースRF発生器の一例であり、バイアス発生器104は、バイアスRF発生器の一例である。システム100は、ソース発生器102用のインピーダンス整合回路（IMCS）106と、バイアス発生器104用の別のインピーダンス整合回路（IMCB）108とをさらに含む。インピーダンス整合回路IMCS106は、ソースインピーダンス整合回路の一例であり、インピーダンス整合回路IMCB108は、バイアスインピーダンス整合回路の一例である。インピーダンス整合回路IMCS106は、無線周波数（RF）ケーブル120Aを介してソース発生器102に結合され、インピーダンス整合回路IMCB108は、別のRFケーブル120Bを介してバイアス発生器104に結合される。さらに、システム100は、容量結合プラズマ（CCP）チャンバであるプラズマチャンバ110を含む。インピーダンス整合回路IMCS106は、RF伝送ライン122Aを介してプラズマチャンバ110に結合され、インピーダンス整合回路IMCB108は、別のRF伝送ライン122Bを介してプラズマチャンバ110に結合される。

【0039】

ソース発生器102は、デジタル信号プロセッサ（DSPS）と、複数のパラメータコントローラPRS1S、PRS2S、およびPRS3Sと、ドライバシステム124Aと、複数の周波数コントローラFCS1S、FCS2S、およびFCS3Sとを含む。本明細書で使用されるパラメータは、電圧または電力である。さらに、ソース発生器102は、ソースRF電源を含む。ソース発生器102のデジタル信号プロセッサは、転送ケーブルTCSを介してホストコンピュータのプロセッサ（P）に結合される。さらに、ソース発生器102のデジタル信号プロセッサは、パラメータコントローラPRS1S、PRS2S、およびPRS3S、ならびに周波数コントローラFCS1S、FCS2S、およびFCS3Sに結合される。パラメータコントローラPRS1S、PRS2S、およびPRS3S、ならびに周波数コントローラFCS1S、FCS2S、およびFCS3Sは、ドライバシステム124Aに結合され、このドライバシステム124AがソースRF電源に結合される。ホストコンピュータは、ホストコンピュータのプロセッサに結合されたメモリデバイス（M）をさらに含む。

【0040】

同様に、バイアス発生器104は、デジタル信号プロセッサ(DSPB)と、複数のパラメータコントローラPRS1B、PRS2B、およびPRS3Bと、ドライバシステム124Bと、複数の周波数コントローラFCS1B、FCS2B、およびFCS3Bとを含む。さらに、バイアス発生器104は、バイアスRF電源を含む。バイアス発生器104のデジタル信号プロセッサは、転送ケーブルTCBを介してホストコンピュータのプロセッサに結合される。さらに、バイアス発生器104のデジタル信号プロセッサは、パラメータコントローラPRS1B、PRS2B、およびPRS3B、ならびに周波数コントローラFCS1B、FCS2B、およびFCS3Bに結合される。パラメータコントローラPRS1B、PRS2B、およびPRS3B、ならびに周波数コントローラFCS1B、FCS2B、およびFCS3Bは、ドライバシステム124Bに結合され、このドライバシステム124BがバイアスRF電源に結合される。

10

【0041】

プラズマチャンバ110は、下部電極114が埋め込まれた基板支持体112(チャックなど)を含む。下部電極114は、基板支持電極の一例である。チャックの例としては、静電チャック(ESC)および磁気チャックが挙げられる。基板支持体112には基板Sが載置される。本明細書で説明される基板は、1つまたは複数の半導体チップの作製に使用され、そのような半導体チップは、携帯電話、またはタブレット、またはプロセッサ、またはメモリデバイス、またはテレビ、または人工知能を適用するデバイス、またはモノのインターネット(IoT)の一部であるデバイスなどの1つまたは複数の電子デバイスで使用される。さらに、プラズマチャンバ110の上部電極116が、基板支持体112と対向している。上部電極116と基板支持体112との間には、処理容積などのギャップ118が形成される。下部電極114および上部電極116の各々は、アルミニウムまたはアルミニウム合金などの金属製である。

20

【0042】

ホストコンピュータの例としては、デスクトップコンピュータ、コントローラ、タブレット、サーバ、ラップトップコンピュータ、およびスマートフォンなどが挙げられる。本明細書で使用されるプロセッサは、特定用途向け集積回路(ASIC)、またはデジタル信号プロセッサ、またはプログラマブル論理デバイス(PLD)、または中央処理装置(CPU)、またはマイクロプロセッサ、またはマイクロコントローラである。本明細書で使用されるコントローラは、ASIC、またはPLD、またはCPU、またはマイクロプロセッサ、またはマイクロコントローラ、またはプロセッサ、またはデジタル信号プロセッサを含み、さらにメモリデバイスを含む。本明細書で使用されるメモリデバイスの例としては、ランダムアクセスメモリ(RAM)および読み取り専用メモリ(ROM)が挙げられる。例示すると、メモリデバイスは、フラッシュメモリ、ハードディスク、またはストレージデバイスなどである。メモリデバイスは、コンピュータ可読媒体の一例である。本明細書で使用されるドライバシステムの一例には、1つまたは複数のトランジスタが含まれる。本明細書で使用されるドライバシステムの別の例には、増幅器に結合された1つまたは複数のトランジスタが含まれる。本明細書で使用されるRF電源の一例には、無線周波数(100kHz~100MHzの範囲など)で正弦波信号を生成するRF発振器が含まれる。

30

40

【0043】

バイアス発生器104の一例は、X RF発生器であり、Xは100キロヘルツ(kHz)~13メガヘルツ(MHz)の範囲である。例示すると、バイアス発生器104は、400kHzの発生器である。別の例示として、バイアス発生器104は、2MHzのRF発生器である。さらに別の例示として、バイアス発生器104は、100kHz~3MHzの範囲内の周波数を有する。ソース発生器102の一例は、Y RF発生器であり、Yは13MHz~170MHzの範囲である。例示として、ソース発生器102は、40MHz~70MHzの範囲内の周波数を有する。別の例示として、ソース発生器102は、70MHzのRF発生器、または60MHzのRF発生器、または50MHzのRF発

50

生器、または27MHzのRF発生器、または13.56MHzのRF発生器である。さらに例示すると、Y RF発生器は、57MHz～63MHzの動作範囲を有する。

【0044】

本明細書で説明されるインピーダンス整合回路は、インピーダンス整合回路の出力に結合された負荷のインピーダンスを、インピーダンス整合回路の入力に結合されたソースのインピーダンスと整合させる1つまたは複数の構成要素（1つまたは複数の抵抗器、または、1つまたは複数のコンデンサ、または、1つまたは複数のインダクタ、または、それらの組み合わせなど）のネットワークである。これらの構成要素のうち2つ以上が、並列または直列方式で互いに結合される。このインピーダンス整合回路は、インピーダンス整合回路の出力に結合された負荷のインピーダンスを、インピーダンス整合回路の1つまたは複数の入力に結合されたソースのインピーダンスと整合させる。例えば、インピーダンス整合回路IMCS106は、RF伝送ライン122Aおよびプラズマチャンバ110のインピーダンスを、ソース発生器102およびRFケーブル120Aのインピーダンスと整合させる。別の例として、インピーダンス整合回路IMCB108は、RF伝送ライン122Bおよびプラズマチャンバ110のインピーダンスを、バイアス発生器104およびRFケーブル120Bのインピーダンスと整合させる。本明細書で説明されるインピーダンス整合回路は、本明細書において、整合ボックス、またはRF整合部、またはインピーダンス整合ネットワーク、または整合部と呼ばれることがある。

10

【0045】

ホストコンピュータのプロセッサは、デジタルパルス信号DPS1を生成し、転送ケーブルTCSを介してデジタルパルス信号DPS1をソース発生器102のデジタル信号プロセッサに送信するとともに、転送ケーブルTCBを介してデジタルパルス信号DPS1をバイアス発生器104のデジタル信号プロセッサに送信する。デジタルパルス信号DPS1は、複数の状態S1、S2、およびS3を有し、状態S1、S2、およびS3の間で周期的に遷移する。

20

【0046】

加えて、ホストコンピュータのプロセッサは、転送ケーブルTCSを介して、状態S1のRF信号116Aのパラメータレベル、状態S2のRF信号116Aのパラメータレベル、および状態S3のRF信号116Aのパラメータレベルを、ソース発生器102のデジタル信号プロセッサに送信する。RF信号116Aは、ソース発生器102によって生成されるものであり、ソースRF信号の一例である。さらに、ホストコンピュータのプロセッサは、転送ケーブルTCSを介して、状態S1のRF信号116Aの周波数レベル、状態S2のRF信号116Aの周波数レベル、および状態S3のRF信号116Aの周波数レベルを、ソース発生器102のデジタル信号プロセッサに送信する。ソース発生器102のデジタル信号プロセッサに送信される状態S1～S3のパラメータレベルおよび周波数レベルは、ホストコンピュータのメモリデバイスからホストコンピュータのプロセッサによって識別される。状態S1～S3のパラメータレベルおよび周波数レベルを受信すると、ソース発生器102のデジタル信号プロセッサは、状態S1のパラメータレベルをパラメータコントローラPRS1Sに送信してパラメータコントローラPRS1Sのメモリデバイスに記憶させ、状態S2のパラメータレベルをパラメータコントローラPRS2Sに送信してパラメータコントローラPRS2Sのメモリデバイスに記憶させ、状態S3のパラメータレベルをパラメータコントローラPRS3Sに送信してパラメータコントローラPRS3Sのメモリデバイスに記憶させ、状態S1の周波数レベルを周波数コントローラFCS1Sに送信して周波数コントローラFCS1Sのメモリデバイスに記憶させ、状態S2の周波数レベルを周波数コントローラFCS2Sに送信して周波数コントローラFCS2Sのメモリデバイスに記憶させ、状態S3の周波数レベルを周波数コントローラFCS3Sに送信して周波数コントローラFCS3Sのメモリデバイスに記憶させる。

30

40

【0047】

同様に、ホストコンピュータのプロセッサは、転送ケーブルTCBを介して、状態S1のRF信号116Bのパラメータレベル、状態S2のRF信号116Bのパラメータレベ

50

ル、および状態 S 3 の R F 信号 1 1 6 B のパラメータレベルを、バイアス発生器 1 0 4 のデジタル信号プロセッサに送信する。R F 信号 1 1 6 B は、バイアス発生器 1 0 4 によって生成されるものであり、バイアス R F 信号の一例である。さらに、ホストコンピュータのプロセッサは、転送ケーブル T C B を介して、状態 S 1 の R F 信号 1 1 6 B の周波数レベル、状態 S 2 の R F 信号 1 1 6 B の周波数レベル、および状態 S 3 の R F 信号 1 1 6 B の周波数レベルを、バイアス発生器 1 0 4 のデジタル信号プロセッサに送信する。バイアス発生器 1 0 4 のデジタル信号プロセッサに送信される状態 S 1 ～ S 3 のパラメータレベルおよび周波数レベルは、ホストコンピュータのメモリデバイスからホストコンピュータのプロセッサによって識別される。状態 S 1 ～ S 3 のパラメータレベルおよび周波数レベルを受信すると、バイアス発生器 1 0 4 のデジタル信号プロセッサは、状態 S 1 のパラメータレベルをパラメータコントローラ P R S 1 B に送信してパラメータコントローラ P R S 1 B のメモリデバイスに記憶させ、状態 S 2 のパラメータレベルをパラメータコントローラ P R S 2 B に送信してパラメータコントローラ P R S 2 B のメモリデバイスに記憶させ、状態 S 3 のパラメータレベルをパラメータコントローラ P R S 3 B に送信してパラメータコントローラ P R S 3 B のメモリデバイスに記憶させ、状態 S 1 の周波数レベルを周波数コントローラ F C S 1 B に送信して周波数コントローラ F C S 1 B のメモリデバイスに記憶させ、状態 S 2 の周波数レベルを周波数コントローラ F C S 2 B に送信して周波数コントローラ F C S 2 B のメモリデバイスに記憶させ、状態 S 3 の周波数レベルを周波数コントローラ F C S 3 B に送信して周波数コントローラ F C S 3 B のメモリデバイスに記憶させる。

【 0 0 4 8 】

ソース発生器 1 0 2 およびバイアス発生器 1 0 4 のデジタル信号プロセッサの各々は、デジタルパルス信号 D P S 1 が状態 S 1、S 2、または S 3 を有するかどうかを決定する。例えば、ソース発生器 1 0 2 およびバイアス発生器 1 0 4 のデジタル信号プロセッサの各々は、デジタルパルス信号 D P S 1 の論理レベルが所定の閾値と比べて大きい、等しい、または小さいかどうかを決定する。デジタルパルス信号 D P S 1 の論理レベルが所定の閾値よりも大きいと決定すると、ソース発生器 1 0 2 およびバイアス発生器 1 0 4 のデジタル信号プロセッサの各々は、デジタルパルス信号 D P S 1 の状態の発生が S 1 であると識別する。一方、デジタルパルス信号 D P S 1 の論理レベルが所定の閾値よりも小さいと決定すると、ソース発生器 1 0 2 およびバイアス発生器 1 0 4 のデジタル信号プロセッサの各々は、デジタルパルス信号 D P S 1 の状態の発生が S 3 であると識別する。また、デジタルパルス信号 D P S 1 の論理レベルが所定の閾値に等しいと決定すると、ソース発生器 1 0 2 およびバイアス発生器 1 0 4 のデジタル信号プロセッサの各々は、デジタルパルス信号 D P S 1 の状態の発生が S 2 であると識別する。別の例として、ソース発生器 1 0 2 およびバイアス発生器 1 0 4 のデジタル信号プロセッサの各々は、デジタルパルス信号 D P S 1 の論理レベルがゼロ、1、または 2 であるかどうかを決定する。デジタルパルス信号 D P S 1 の論理レベルが 2 であると決定すると、ソース発生器 1 0 2 およびバイアス発生器 1 0 4 のデジタル信号プロセッサの各々は、デジタルパルス信号 D P S 1 の状態の発生が S 1 であると識別する。同様に、デジタルパルス信号 D P S 1 の論理レベルが 1 であると決定すると、ソース発生器 1 0 2 およびバイアス発生器 1 0 4 のデジタル信号プロセッサの各々は、デジタルパルス信号 D P S 1 の状態の発生が S 2 であると識別する。デジタルパルス信号 D P S 1 の論理レベルがゼロであると決定すると、ソース発生器 1 0 2 およびバイアス発生器 1 0 4 のデジタル信号プロセッサの各々は、デジタルパルス信号 D P S 1 の状態の発生が S 3 であると識別する。

【 0 0 4 9 】

デジタルパルス信号 D P S 1 が状態 S 1 を発生している期間中、ソース発生器 1 0 2 のデジタル信号プロセッサは、状態 S 1 を示す信号をパラメータコントローラ P R S 1 S および周波数コントローラ F C S 1 S の各々に送信する。さらに、デジタルパルス信号 D P S 1 が状態 S 2 を発生している期間中、ソース発生器 1 0 2 のデジタル信号プロセッサは、状態 S 2 を示す信号をパラメータコントローラ P R S 2 S および周波数コントローラ F

C S 2 Sの各々に送信する。また、デジタルパルス信号D P S 1が状態S 3を発生している期間中、ソース発生器1 0 2のデジタル信号プロセッサは、状態S 3を示す信号をパラメータコントローラP R S 3 Sおよび周波数コントローラF C S 3 Sの各々に送信する。

【0 0 5 0】

また、デジタルパルス信号D P S 1が状態S 1を発生している期間中、状態S 1を示す信号を受信すると、パラメータコントローラP R S 1 Sは、パラメータコントローラP R S 1 Sのメモリデバイスから状態S 1のパラメータレベルにアクセスし、状態S 1のパラメータレベルをソース発生器1 0 2のドライバシステム1 2 4 Aに送信する。同様に、デジタルパルス信号D P S 1が状態S 1を発生している期間中、状態S 1を示す信号を受信すると、周波数コントローラF C S 1 Sは、周波数コントローラF C S 1 Sのメモリデバイスから状態S 1の周波数レベルにアクセスし、状態S 1の周波数レベルをソース発生器1 0 2のドライバシステム1 2 4 Aに送信する。

【0 0 5 1】

さらに、デジタルパルス信号D P S 1が状態S 2を発生している期間中、状態S 2を示す信号を受信すると、パラメータコントローラP R S 2 Sは、パラメータコントローラP R S 2 Sのメモリデバイスから状態S 2のパラメータレベルにアクセスし、状態S 2のパラメータレベルをソース発生器1 0 2のドライバシステム1 2 4 Aに送信する。同様に、デジタルパルス信号D P S 1が状態S 2を発生している期間中、状態S 2を示す信号を受信すると、周波数コントローラF C S 2 Sは、周波数コントローラF C S 2 Sのメモリデバイスから状態S 2の周波数レベルにアクセスし、状態S 2の周波数レベルをソース発生器1 0 2のドライバシステム1 2 4 Aに送信する。

【0 0 5 2】

また、デジタルパルス信号D P S 1が状態S 3を発生している期間中、状態S 3を示す信号を受信すると、パラメータコントローラP R S 3 Sは、パラメータコントローラP R S 3 Sのメモリデバイスから状態S 3のパラメータレベルにアクセスし、状態S 3のパラメータレベルをソース発生器1 0 2のドライバシステム1 2 4 Aに送信する。同様に、デジタルパルス信号D P S 1が状態S 3を発生している期間中、状態S 3を示す信号を受信すると、周波数コントローラF C S 3 Sは、周波数コントローラF C S 3 Sのメモリデバイスから状態S 3の周波数レベルにアクセスし、状態S 3の周波数レベルをソース発生器1 0 2のドライバシステム1 2 4 Aに送信する。

【0 0 5 3】

デジタルパルス信号D P S 1が状態S 1を発生している期間中、ソース発生器1 0 2のドライバシステム1 2 4 Aは、状態S 1のパラメータレベルおよび状態S 1の周波数レベルを受信し、状態S 1のパラメータレベルおよび状態S 1の周波数レベルに基づいて電流信号を生成し、電流信号をソースR F電源に提供する。また、デジタルパルス信号D P S 1が状態S 1を発生している期間中、ソースR F電源は、ソース発生器1 0 2のドライバシステム1 2 4 Aから電流信号を受信すると、状態S 1のR F信号1 1 6 Aの一部を生成する。状態S 1のR F信号1 1 6 Aの一部は、デジタルパルス信号D P S 1の状態S 1の発生中の状態S 1のパラメータレベルおよび状態S 1の周波数レベルを有する。

【0 0 5 4】

同様に、デジタルパルス信号D P S 1が状態S 2を発生している期間中、ソース発生器1 0 2のドライバシステム1 2 4 Aは、状態S 2のパラメータレベルおよび状態S 2の周波数レベルを受信し、状態S 2のパラメータレベルおよび状態S 2の周波数レベルに基づいて電流信号を生成し、電流信号をソースR F電源に提供する。また、デジタルパルス信号D P S 1が状態S 2を発生している期間中、ソースR F電源は、ソース発生器1 0 2のドライバシステム1 2 4 Aから電流信号を受信すると、状態S 2のR F信号1 1 6 Aの一部を生成する。状態S 2のR F信号1 1 6 Aの一部は、デジタルパルス信号D P S 1の状態S 2の発生中の状態S 2のパラメータレベルおよび状態S 2の周波数レベルを有する。

【0 0 5 5】

また、デジタルパルス信号D P S 1が状態S 3を発生している期間中、ソース発生器1

02のドライバシステム124Aは、状態S3のパラメータレベルおよび状態S3の周波数レベルを受信し、状態S3のパラメータレベルおよび状態S3の周波数レベルに基づいて電流信号を生成し、電流信号をソースRF電源に提供する。また、デジタルパルス信号DPS1が状態S3を発生している期間中、ソースRF電源は、ソース発生器102のドライバシステム124Aから電流信号を受信すると、状態S3のRF信号116Aの一部を生成する。状態S3のRF信号116Aの一部は、デジタルパルス信号DPS1の状態S3の発生中の状態S3のパラメータレベルおよび状態S3の周波数レベルを有する。

【0056】

インピーダンス整合回路IMCS106は、RFケーブル120Aを介してRF信号116Aを受信し、インピーダンス整合回路IMCS106の出力に結合された負荷のインピーダンスを、インピーダンス整合回路IMCS106の入力に結合されたソースのインピーダンスと整合させて、修正RF信号126Aを生成する。修正RF信号126Aは、インピーダンス整合回路IMCS106の出力の一例である。修正RF信号126Aは、インピーダンス整合回路IMCS106の出力から上部電極116に供給される。

【0057】

同様に、デジタルパルス信号DPS1が状態S1を発生している期間中、バイアス発生器104のデジタル信号プロセッサは、状態S1を示す信号をバイアス発生器104のパラメータコントローラPRS1Bおよび周波数コントローラFCS1Bの各々に送信する。さらに、デジタルパルス信号DPS1が状態S2を発生している期間中、バイアス発生器104のデジタル信号プロセッサは、状態S2を示す信号をパラメータコントローラPRS2Bおよび周波数コントローラFCS2Bの各々に送信する。また、デジタルパルス信号DPS1が状態S3を発生している期間中、バイアス発生器104のデジタル信号プロセッサは、状態S3を示す信号をパラメータコントローラPRS3Bおよび周波数コントローラFCS3Bの各々に送信する。

【0058】

また、デジタルパルス信号DPS1が状態S1を発生している期間中、状態S1を示す信号を受信すると、パラメータコントローラPRS1Bは、パラメータコントローラPRS1Bのメモリデバイスから状態S1のパラメータレベルにアクセスし、状態S1のパラメータレベルをバイアス発生器104のドライバシステム124Bに送信する。同様に、デジタルパルス信号DPS1が状態S1を発生している期間中、状態S1を示す信号を受信すると、周波数コントローラFCS1Bは、周波数コントローラFCS1Bのメモリデバイスから状態S1の周波数レベルにアクセスし、状態S1の周波数レベルをバイアス発生器104のドライバシステム124Bに送信する。

【0059】

さらに、デジタルパルス信号DPS1が状態S2を発生している期間中、状態S2を示す信号を受信すると、パラメータコントローラPRS2Bは、パラメータコントローラPRS2Bのメモリデバイスから状態S2のパラメータレベルにアクセスし、状態S2のパラメータレベルをバイアス発生器104のドライバシステム124Bに送信する。同様に、デジタルパルス信号DPS1が状態S2を発生している期間中、状態S2を示す信号を受信すると、周波数コントローラFCS2Bは、周波数コントローラFCS2Bのメモリデバイスから状態S2の周波数レベルにアクセスし、状態S2の周波数レベルをバイアス発生器104のドライバシステム124Bに送信する。

【0060】

また、デジタルパルス信号DPS1が状態S3を発生している期間中、状態S3を示す信号を受信すると、パラメータコントローラPRS3Bは、パラメータコントローラPRS3Bのメモリデバイスから状態S3のパラメータレベルにアクセスし、状態S3のパラメータレベルをバイアス発生器104のドライバシステム124Bに送信する。同様に、デジタルパルス信号DPS1が状態S3を発生している期間中、状態S3を示す信号を受信すると、周波数コントローラFCS3Bは、周波数コントローラFCS3Bのメモリデバイスから状態S3の周波数レベルにアクセスし、状態S3の周波数レベルをバイアス発

生器 104 のドライバシステム 124 B に送信する。

【0061】

デジタルパルス信号 D P S 1 が状態 S 1 を発生している期間中、バイアス発生器 104 のドライバシステム 124 B は、状態 S 1 のパラメータレベルおよび状態 S 1 の周波数レベルを受信し、状態 S 1 のパラメータレベルおよび状態 S 1 の周波数レベルに基づいて電流信号を生成し、電流信号をバイアス R F 電源に提供する。また、デジタルパルス信号 D P S 1 が状態 S 1 を発生している期間中、バイアス R F 電源は、バイアス発生器 104 のドライバシステム 124 B から電流信号を受信すると、状態 S 1 の R F 信号 116 B の一部を生成する。状態 S 1 の R F 信号 116 B の一部は、デジタルパルス信号 D P S 1 の状態 S 1 の発生中の状態 S 1 のパラメータレベルおよび状態 S 1 の周波数レベルを有する。

10

【0062】

同様に、デジタルパルス信号 D P S 1 が状態 S 2 を発生している期間中、バイアス発生器 104 のドライバシステム 124 B は、状態 S 2 のパラメータレベルおよび状態 S 2 の周波数レベルを受信し、状態 S 2 のパラメータレベルおよび状態 S 2 の周波数レベルに基づいて電流信号を生成し、電流信号をバイアス R F 電源に提供する。また、デジタルパルス信号 D P S 1 が状態 S 2 を発生している期間中、バイアス R F 電源は、バイアス発生器 104 のドライバシステム 124 B から電流信号を受信すると、状態 S 2 の R F 信号 116 B の一部を生成する。状態 S 2 の R F 信号 116 B の一部は、デジタルパルス信号 D P S 1 の状態 S 2 の発生中の状態 S 2 のパラメータレベルおよび状態 S 2 の周波数レベルを有する。

20

【0063】

また、デジタルパルス信号 D P S 1 が状態 S 3 を発生している期間中、バイアス発生器 104 のドライバシステム 124 B は、状態 S 3 のパラメータレベルおよび状態 S 3 の周波数レベルを受信し、状態 S 3 のパラメータレベルおよび状態 S 3 の周波数レベルに基づいて電流信号を生成し、電流信号をバイアス R F 電源に提供する。また、デジタルパルス信号 D P S 1 が状態 S 3 を発生している期間中、バイアス R F 電源は、バイアス発生器 104 のドライバシステム 124 B から電流信号を受信すると、状態 S 3 の R F 信号 116 B の一部を生成する。状態 S 3 の R F 信号 116 B の一部は、デジタルパルス信号 D P S 1 の状態 S 3 の発生中の状態 S 3 のパラメータレベルおよび状態 S 3 の周波数レベルを有する。

30

【0064】

インピーダンス整合回路 I M C B 108 は、R F ケーブル 120 B を介して R F 信号 116 B を受信し、インピーダンス整合回路 I M C B 108 の出力に結合された負荷のインピーダンスを、インピーダンス整合回路 I M C B 108 の入力に結合されたソースのインピーダンスと整合させて、修正 R F 信号 126 B を生成する。修正 R F 信号 126 B は、インピーダンス整合回路 I M C B 108 の出力の一例である。修正 R F 信号 126 B は、インピーダンス整合回路 I M C B 108 の出力から基板支持体 112 の下部電極 114 に供給され、基板 S の処理を制御（例えば、管理）する。基板 S の処理の例には、基板 S 上でのエッチング動作の実施、または基板 S 上への材料の堆積、または基板 S のスパッタ、または基板 S の洗浄、またはそれらの 2 つ以上の組み合わせが含まれる。

40

【0065】

修正 R F 信号 126 A および 126 B の供給に加えて、1 つまたは複数のプロセスガスがプラズマチャンバ 110 に供給されると、プラズマは、プラズマチャンバ 110 のギャップ 118 内に衝突または維持されて基板 S を処理する。基板 S の処理は、例えば、状態 S 2 の R F 信号 116 A のパラメータレベルを含み、かつ状態 S 2 の R F 信号 116 B のパラメータレベルを含むことによって制御される。状態 S 2 の間、R F 信号 116 A および R F 信号 116 B は、基板 S のマスク材料を下向きにスパッタして基板 S の基板層を保護するプラズマイオンを生成するためのパラメータレベルを有する。マスク材料を下向きにスパッタすることによって、基板 S のネックにおける限界寸法が大きくなる。1 つまたは複数のプロセスガスの例として、O₂ などの酸素含有ガスが挙げられる。1 つまたは複数

50

のプロセスガスの他の例としては、フッ素含有ガス（例えば、テトラフルオロメタン（ CF_4 ）、六フッ化硫黄（ SF_6 ）、ヘキサフルオロエタン（ C_2F_6 ）など）が挙げられる。本明細書で説明される基板の処理の例には、基板上への材料の堆積、基板のエッチング、基板の洗浄、および基板のスパッタが含まれる。

【0066】

いくつかの実施形態では、任意の数のRF発生器が、本明細書で説明されるインピーダンス整合回路（IMCS106またはIMCB108など）に結合される。例えば、追加のRF発生器を、別のRFケーブルを介してインピーダンス整合回路の別の入力に結合して、RF信号を生成し、インピーダンス整合回路の別の入力に送信する。

【0067】

いくつかの実施形態では、ソース発生器102のデジタル信号プロセッサに送信される状態S1～S3のパラメータレベル、およびバイアス発生器104のデジタル信号プロセッサに送信される状態S1～S3のパラメータレベルは、ホストコンピュータのプロセッサによって識別される代わりに、またはそれに加えて、入力／出力インターフェースを介してホストコンピュータのプロセッサに接続された入力デバイス（キーボード、またはマウス、またはスタイラスなど）を介してユーザから受信される。同様に、いくつかの実施形態では、ソース発生器102のデジタル信号プロセッサに送信される状態S1～S3の周波数レベル、およびバイアス発生器104のデジタル信号プロセッサに送信される状態S1～S3の周波数レベルは、ホストコンピュータのプロセッサによって識別される代わりに、またはそれに加えて、入力デバイスを介してユーザから受信される。

【0068】

いくつかの実施形態では、RF信号に関して本明細書で説明される各パラメータレベルは、RF信号のエンベロープである。例えば、RF信号に関して本明細書で説明されるパラメータレベルは、RF信号のゼロからピークまでの大きさ、またはRF信号のピークからピークまでの大きさである。

【0069】

また、様々な実施形態において、RF信号のパラメータのパラメータレベルは、RF信号のパラメータの1つまたは複数の大きさ（振幅または値など）を含み、この1つまたは複数の大きさは、RF信号のパラメータの別のパラメータレベルの1つまたは複数の大きさを除外している。例えば、状態S2についてソース発生器102のデジタル信号プロセッサに送信されるパラメータレベルは、1つまたは複数の値を有するが、そのいずれも、状態S1についてソース発生器102のデジタル信号プロセッサに送信されるパラメータレベルの1つまたは複数の値と同じではない。さらに、状態S3についてソース発生器102のデジタル信号プロセッサに送信されるパラメータレベルは、1つまたは複数の値を有するが、そのいずれも、状態S2についてソース発生器102のデジタル信号プロセッサに送信されるパラメータレベルの1つまたは複数の値と同じではない。また、状態S3についてソース発生器102のデジタル信号プロセッサに送信されるパラメータレベルは、1つまたは複数の値を有するが、そのいずれも、状態S1についてソース発生器102のデジタル信号プロセッサに送信されるパラメータレベルの1つまたは複数の値と同じではない。別の例として、状態S2についてバイアス発生器104のデジタル信号プロセッサに送信されるパラメータレベルは、1つまたは複数の値を有するが、そのいずれも、状態S1についてバイアス発生器104のデジタル信号プロセッサに送信されるパラメータレベルの1つまたは複数の値と同じではない。さらに、状態S3についてバイアス発生器104のデジタル信号プロセッサに送信されるパラメータレベルは、1つまたは複数の値を有するが、そのいずれも、状態S2についてバイアス発生器104のデジタル信号プロセッサに送信されるパラメータレベルの1つまたは複数の値と同じではない。また、状態S3についてバイアス発生器104のデジタル信号プロセッサに送信されるパラメータレベルは、1つまたは複数の値を有するが、そのいずれも、状態S1についてバイアス発生器104のデジタル信号プロセッサに送信されるパラメータレベルの1つまたは複数の値と同じではない。

【0070】

様々な実施形態において、ソース発生器102の複数の周波数コントローラFCS1S、FCS2S、およびFCS3Sの代わりに1つの周波数コントローラを使用してソースRF電源を制御し、状態S1～S3の複数の周波数レベルの代わりにRF信号の単一周波数レベルを生成する。単一周波数レベルは、RF信号の周波数の1つまたは複数の値を含む。単一周波数レベルは、周波数の連続波を表す。ホストコンピュータのプロセッサは、RF信号の単一周波数レベルの値をソース発生器102のデジタル信号プロセッサに送信する。単一周波数レベルの値を受信すると、デジタルパルス信号DPS1の状態がS1またはS2またはS3であるかに関係なく、ソース発生器102のデジタル信号プロセッサは、単一周波数レベルの値を周波数コントローラに送信して周波数コントローラのメモリデバイスに記憶させる。さらに、単一周波数レベルの値を受信すると、デジタルパルス信号DPS1の状態がS1またはS2またはS3であるかに関係なく、周波数コントローラは、その値をドライバシステム124Aに送信する。ドライバシステム124Aは、単一周波数レベルの値に基づいて電流信号を生成し、電流信号をソースRF電源に提供する。電流信号を受信すると、ソースRF電源は、状態S1～S3の単一周波数レベルおよび複数のパラメータレベルを有するRF信号を生成する。

10

【0071】

同様に、いくつかの実施形態では、バイアス発生器104の複数の周波数コントローラFCS1B、FCS2B、およびFCS3Bの代わりに1つの周波数コントローラを使用してバイアスRF電源を制御し、状態S1～S3の複数の周波数レベルの代わりにRF信号の単一周波数レベルを生成する。単一周波数レベルは、RF信号の周波数の1つまたは複数の値を含み、周波数の連続波を表す。ホストコンピュータのプロセッサは、RF信号の単一周波数レベルの値をバイアス発生器104のデジタル信号プロセッサに送信する。単一周波数レベルの値を受信すると、デジタルパルス信号DPS1の状態がS1またはS2またはS3であるかに関係なく、バイアス発生器104のデジタル信号プロセッサは、その値を周波数コントローラに送信して周波数コントローラのメモリデバイスに記憶させる。さらに、単一周波数レベルの値を受信すると、デジタルパルス信号DPS1の状態がS1またはS2またはS3であるかに関係なく、周波数コントローラは、単一周波数レベルの値をドライバシステム124Bに送信する。ドライバシステム124Bは、単一周波数レベルの値に基づいて電流信号を生成し、電流信号をバイアスRF電源に提供する。電流信号を受信すると、バイアスRF電源は、状態S1～S3の単一周波数レベルおよび複数のパラメータレベルを有するRF信号を生成する。

20

30

【0072】

様々な実施形態において、ホストコンピュータのプロセッサによって実施されるものとして本明細書で説明される1つまたは複数の機能は、代わりに、ソース発生器102のデジタル信号プロセッサによって実施される。例えば、ホストコンピュータのプロセッサが状態S1～S3のパラメータレベルおよび周波数レベルをソース発生器102のデジタル信号プロセッサに提供する代わりに、パラメータレベルおよび周波数レベルは、ソース発生器102のデジタル信号プロセッサに結合されたメモリデバイスに記憶され、メモリデバイスからソース発生器102のデジタル信号プロセッサによってアクセスされ、ホストコンピュータのプロセッサから受信されたデジタルパルス信号DPS1の状態がS1、S2、またはS3であるかに基づいて、パラメータコントローラPRS1S、PRS2S、およびPRS3S、ならびに周波数コントローラFCS1S、FCS2S、およびFCS3Sに送信される。別の例として、デジタルパルス信号DPS1がホストコンピュータのプロセッサによって生成される代わりに、デジタルパルス信号DPS1は、ソース発生器102のデジタル信号プロセッサによって生成され、ソース発生器102およびバイアス発生器104の2つのデジタル信号プロセッサを結合する転送ケーブルを介してバイアス発生器104のデジタル信号プロセッサに送信される。さらに例として、ホストコンピュータのプロセッサが状態S1～S3のパラメータレベルおよび周波数レベルをバイアス発生器104のデジタル信号プロセッサに提供する代わりに、パラメータレベルおよび周波

40

50

数レベルは、バイアス発生器104のデジタル信号プロセッサに結合されたメモリデバイスに記憶され、メモリデバイスからバイアス発生器104のデジタル信号プロセッサによってアクセスされ、ホストコンピュータのプロセッサから受信されたデジタルパルス信号DPS1の状態がS1、S2、またはS3であるかに基づいて、パラメータコントローラPRS1B、PRS2B、およびPRS3B、ならびに周波数コントローラFCS1B、FCS2B、およびFCS3Bに送信される。別の例として、デジタルパルス信号DPS1がホストコンピュータのプロセッサによって生成される代わりに、デジタルパルス信号DPS1は、バイアス発生器104のデジタル信号プロセッサによって生成され、ソース発生器102およびバイアス発生器104の2つのデジタル信号プロセッサを結合する転送ケーブルを介してソース発生器102のデジタル信号プロセッサに送信される。

10

【0073】

様々な実施形態において、ソース発生器102のデジタル信号プロセッサ、ならびにソース発生器102のコントローラPRS1S、PRS2S、PRS3S、FCS1S、FCS2S、およびFCS3Sによって実施されるものとして本明細書で説明される1つまたは複数の機能は、代わりに、ホストコンピュータのプロセッサによって実施される。例えば、ホストコンピュータのプロセッサは、ソース発生器102のデジタル信号プロセッサに結合されることなく、ドライバシステム124Aに結合される。ソース発生器102のデジタル信号プロセッサ、ならびにソース発生器102のコントローラPRS1S、PRS2S、PRS3S、FCS1S、FCS2S、およびFCS3Sによって実施されるものとして本明細書で説明される機能は、ホストコンピュータのプロセッサによって実行されるコンピュータプログラムまたはコンピュータモジュールである。

20

【0074】

同様に、いくつかの実施形態では、バイアス発生器104のデジタル信号プロセッサ、ならびにバイアス発生器104のコントローラPRS1B、PRS2B、PRS3B、FCS1B、FCS2B、およびFCS3Bによって実施されるものとして本明細書で説明される1つまたは複数の機能は、代わりに、ホストコンピュータのプロセッサによって実施される。例えば、ホストコンピュータのプロセッサは、バイアス発生器104のデジタル信号プロセッサに結合されることなく、ドライバシステム124Bに結合される。バイアス発生器104のデジタル信号プロセッサ、ならびにバイアス発生器104のコントローラPRS1B、PRS2B、PRS3B、FCS1B、FCS2B、およびFCS3Bによって実施されるものとして本明細書で説明される機能は、ホストコンピュータのプロセッサによって実行されるコンピュータプログラムまたはコンピュータモジュールである。

30

【0075】

様々な実施形態において、ソース発生器102のコントローラPRS1S、PRS2S、PRS3S、FCS1S、FCS2S、およびFCS3Sによって実施されるものとして本明細書で説明される1つまたは複数の機能は、代わりに、ソース発生器102のデジタル信号プロセッサによって実施される。例えば、ソース発生器102のデジタル信号プロセッサは、コントローラPRS1S、PRS2S、PRS3S、FCS1S、FCS2S、およびFCS3Sに結合されることなく、ドライバシステム124Aに結合される。ソース発生器102のコントローラPRS1S、PRS2S、PRS3S、FCS1S、FCS2S、およびFCS3Sによって実施されるものとして本明細書で説明される機能は、ソース発生器102のデジタル信号プロセッサによって実行されるコンピュータプログラムまたはコンピュータモジュールである。

40

【0076】

同様に、いくつかの実施形態では、バイアス発生器104のコントローラPRS1B、PRS2B、PRS3B、FCS1B、FCS2B、およびFCS3Bによって実施されるものとして本明細書で説明される1つまたは複数の機能は、代わりに、バイアス発生器104のデジタル信号プロセッサによって実施される。例えば、バイアス発生器104のデジタル信号プロセッサは、コントローラPRS1B、PRS2B、PRS3B、FCS1B、FCS2B、およびFCS3Bに結合されることなく、ドライバシステム124B

50

に結合される。バイアス発生器 104 のコントローラ P R S 1 B、P R S 2 B、P R S 3 B、F C S 1 B、F C S 2 B、および F C S 3 B によって実施されるものとして本明細書で説明される機能は、バイアス発生器 104 のデジタル信号プロセッサによって実行されるコンピュータプログラムまたはコンピュータモジュールである。

【0077】

様々な実施形態において、ソース発生器 102 のデジタル信号プロセッサ、ソース発生器 102 のコントローラ P R S 1 S、P R S 2 S、P R S 3 S、およびソース発生器 102 の単一周波数レベルを生成するために使用されるコントローラによって実施されるものとして本明細書で説明される 1 つまたは複数の機能は、代わりに、ホストコンピュータのプロセッサによって実施される。例えば、ホストコンピュータのプロセッサは、ソース発生器 102 のデジタル信号プロセッサに結合されることなく、ドライバシステム 124 A に結合される。ソース発生器 102 のデジタル信号プロセッサ、ソース発生器 102 のコントローラ P R S 1 S、P R S 2 S、P R S 3 S、およびソース発生器 102 の単一周波数レベルを生成するために使用されるコントローラによって実施されるものとして本明細書で説明される機能は、ホストコンピュータのプロセッサによって実行されるコンピュータプログラムまたはコンピュータモジュールである。

【0078】

同様に、いくつかの実施形態では、バイアス発生器 104 のデジタル信号プロセッサ、バイアス発生器 104 のコントローラ P R S 1 B、P R S 2 B、および P R S 3 B、ならびにバイアス発生器 104 の単一周波数レベルを生成するために使用されるコントローラによって実施されるものとして本明細書で説明される 1 つまたは複数の機能は、代わりに、ホストコンピュータのプロセッサによって実施される。例えば、ホストコンピュータのプロセッサは、バイアス発生器 104 のデジタル信号プロセッサに結合されることなく、ドライバシステム 124 B に結合される。バイアス発生器 104 のデジタル信号プロセッサ、バイアス発生器 104 のコントローラ P R S 1 B、P R S 2 B、および P R S 3 B、ならびにバイアス発生器 104 の単一周波数レベルを生成するために使用されるコントローラによって実施されるものとして本明細書で説明される機能は、ホストコンピュータのプロセッサによって実行されるコンピュータプログラムまたはコンピュータモジュールである。

【0079】

様々な実施形態において、ソース発生器 102 のコントローラ P R S 1 S、P R S 2 S、P R S 3 S、およびソース発生器 102 の単一周波数レベルを生成するために使用されるコントローラによって実施されるものとして本明細書で説明される 1 つまたは複数の機能は、代わりに、ソース発生器 102 のデジタル信号プロセッサによって実施される。例えば、ソース発生器 102 のデジタル信号プロセッサは、ソース発生器 102 のコントローラ P R S 1 S、P R S 2 S、P R S 3 S に結合されることなく、かつソース発生器 102 の単一周波数レベルを生成するために使用されるコントローラに結合されることなく、ドライバシステム 124 A に結合される。ソース発生器 102 のコントローラ P R S 1 S、P R S 2 S、および P R S 3 S、ならびにソース発生器 102 の単一周波数レベルを生成するために使用されるコントローラによって実施されるものとして本明細書で説明される機能は、ソース発生器 102 のデジタル信号プロセッサによって実行されるコンピュータプログラムまたはコンピュータモジュールである。

【0080】

同様に、いくつかの実施形態では、バイアス発生器 104 のコントローラ P R S 1 B、P R S 2 B、および P R S 3 B、ならびにバイアス発生器 104 の単一周波数レベルを生成するために使用されるコントローラによって実施されるものとして本明細書で説明される 1 つまたは複数の機能は、代わりに、バイアス発生器 104 のデジタル信号プロセッサによって実施される。例えば、バイアス発生器 104 のデジタル信号プロセッサは、バイアス発生器 104 のコントローラ P R S 1 B、P R S 2 B、および P R S 3 B に結合されることなく、かつバイアス発生器 104 の単一周波数レベルを生成するために使用される

コントローラに結合されることなく、ドライバシステム 124B に結合される。バイアス発生器 104 のコントローラ PRS1B、PRS2B、および PRS3B、ならびにバイアス発生器 104 の単一周波数レベルを生成するために使用されるコントローラによって実施されるものとして本明細書で説明される機能は、バイアス発生器 104 のデジタル信号プロセッサによって実行されるコンピュータプログラムまたはコンピュータモジュールである。

【0081】

図 1B は、高アスペクト比の誘電体エッチングを達成するための 3 つ以上の状態の生成を例示するシステム 150 の一実施形態の図である。システム 150 は、ソース発生器 102 と、バイアス発生器 104 と、ホストコンピュータと、RF ケーブル 120A および 120B と、インピーダンス整合回路 IMC152 と、RF 伝送ライン 122B と、プラズマチャンバ 110 とを含む。インピーダンス整合回路 IMC152 は、RF ケーブル 120A および 120B に結合され、また、RF 伝送ライン 122B にも結合される。上部電極 116 は、接地電位に結合される（例えば、接地される）。

【0082】

インピーダンス整合回路 IMC152 は、ソース発生器 102 によって生成された RF 信号 116A およびバイアス発生器 104 によって生成された RF 信号 116B を受信し、インピーダンス整合回路 IMC152 の出力に結合された負荷のインピーダンスを、インピーダンス整合回路 IMC152 の入力に結合されたソースのインピーダンスに整合させて、修正 RF 信号 154 を生成する。例えば、インピーダンス整合回路 IMC152 は、RF 伝送ライン 122B およびプラズマチャンバ 110 のインピーダンスを、RF ケーブル 120A および 120B、ソース発生器 102、ならびにバイアス発生器 104 のインピーダンスと整合させる。修正 RF 信号 154 は、インピーダンス整合回路 IMC152 の出力の一例である。下部電極 114 は、修正 RF 信号 152 を受信する。1 つまたは複数のプロセスガスが修正 RF 信号 152 と共にプラズマチャンバ 110 に供給されると、プラズマは、プラズマチャンバ 110 のギャップ 118 内に衝突または維持されて基板 S を処理する。

【0083】

様々な実施形態において、上部電極 116 が接地される代わりに、下部電極 112 が接地され、上部電極 116 は、RF 伝送ライン 122B に結合されて修正 RF 信号 154 を受信する。

【0084】

図 2A は、グラフ 202、204、および 206 の実施形態を示しており、図 1A および図 1B のバイアス発生器 104 によって生成された RF 信号 116B のパラメータ 208A、ならびに図 1A および図 1B のソース発生器 102 によって生成された RF 信号 116A のパラメータ 208B を例示している。グラフ 202 は、パラメータ 208A および 208B を時間 t に対してプロットしたものである。さらに、グラフ 204 は、デジタルパルス信号 210 の論理レベルを時間 t に対してプロットしたものであり、グラフ 206 は、クロック信号 212 の論理レベルを時間 t に対してプロットしたものである。デジタルパルス信号 210 は、図 1 のデジタルパルス信号 DPS1 の一例である。

【0085】

クロック信号 212 は、図 1 のホストコンピュータのプロセッサによって生成される。例えば、クロック信号 212 は、ホストコンピュータのプロセッサ内で水晶発振器などのクロック信号ソースによって生成される。クロック信号 212 は、論理レベル 1 と論理レベル 0 とを交互に繰り返す。例えば、クロック信号 212 は、時間 t_3 と時間 t_0 との間の期間中、論理レベル 1 にある。時間 t_3 と t_0 との間の期間は、時間 t_1 および時間 t_2 を含む。クロック信号 212 は、時間 t_3 で論理レベル 1 から論理レベル 0 に遷移し、時間 t_6 と時間 t_3 との間の期間、論理レベル 0 に留まる。時間 t_6 と t_3 との間の期間は、時間 t_4 および時間 t_5 を含む。クロック信号 212 は、時間 t_6 で論理レベル 0 から論理レベル 1 に遷移し、時間 t_9 と時間 t_6 との間の期間、論理レベル 1 に留まる。時間

10

20

30

40

50

ｔ 9とｔ 6との間の期間は、時間ｔ 7および時間ｔ 8を含む。クロック信号2 1 2は、時間ｔ 9で論理レベル1から論理レベル0に遷移し、時間ｔ 1 2と時間ｔ 9との間の期間、論理レベル0にある。時間ｔ 1 2とｔ 9との間の期間は、時間ｔ 1 0および時間ｔ 1 1を含む。クロック信号2 1 2は、時間ｔ 1 2で論理レベル0から論理レベル1に遷移する。

【0 0 8 6】

デジタルパルス信号2 1 0は、時間ｔ 0で論理レベル0から論理レベル2に遷移し、状態S 1が発生している間（すなわち、時間ｔ 3と時間ｔ 0との間の期間）、論理レベル2にある。デジタルパルス信号2 1 0は、時間ｔ 3で論理レベル2から論理レベル1に遷移し、状態S 2が発生している間（すなわち、時間ｔ 4と時間ｔ 3との間の期間）、論理レベル1に留まる。デジタルパルス信号2 1 0は、時間ｔ 4で論理レベル1から論理レベル0に遷移し、状態S 3が発生している間（すなわち、時間ｔ 6と時間ｔ 4との間の期間）、論理レベル0に留まる。デジタルパルス信号2 1 0は、時間ｔ 6で論理レベル0から論理レベル2に遷移し、状態S 1が再び発生している間（すなわち、時間ｔ 6と時間ｔ 9との間の期間）、論理レベル2にある。デジタルパルス信号2 1 0は、時間ｔ 9で論理レベル2から論理レベル1に遷移し、状態S 2が再び発生している間（すなわち、時間ｔ 9と時間ｔ 1 0との間の期間）、論理レベル1に留まる。デジタルパルス信号2 1 0は、時間ｔ 1 0で論理レベル1から論理レベル0に遷移し、状態S 3が再び発生している間（すなわち、時間ｔ 1 0と時間ｔ 1 2との間）、論理レベル0に留まる。デジタルパルス信号2 1 0は、時間ｔ 1 2で論理レベル0から論理レベル2に遷移する。

【0 0 8 7】

時間ｔ 3とｔ 0との間の期間中、デジタルパルス信号2 1 0は状態S 1を発生させ、時間ｔ 3とｔ 4との間の期間中、デジタルパルス信号2 1 0は状態S 2を発生させ、時間ｔ 4とｔ 6との間の期間中、デジタルパルス信号2 1 0は状態S 3を発生させることに留意されたい。同様に、時間ｔ 6とｔ 9との間の期間中、デジタルパルス信号2 1 0は状態S 1を再び発生させ、時間ｔ 9とｔ 1 0との間の期間中、デジタルパルス信号2 1 0は状態S 2を再び発生させ、時間ｔ 1 0とｔ 1 2との間の期間中、デジタルパルス信号2 1 0は状態S 3を再び発生させる。

【0 0 8 8】

パラメータ2 0 8 Aは、デジタルパルス信号2 1 0が状態S 1を有するｔ 0とｔ 3との間の期間中、パラメータレベルP R 7にある。パラメータ2 0 8 Aは、実質的に時間ｔ 3でパラメータレベルP R 7からパラメータレベルP R 3に遷移し、デジタルパルス信号2 1 0が状態S 2を有する時間ｔ 3とｔ 4との間の期間中、パラメータレベルP R 3に留まる。パラメータ2 0 8 Aは、実質的に時間ｔ 4でパラメータレベルP R 3からパラメータレベルP R 0 . 1に遷移し、デジタルパルス信号2 1 0が状態S 3を有する時間ｔ 4とｔ 6との間の期間、パラメータレベルP R 0 . 1に留まる。パラメータ2 0 8 Aは、実質的に時間ｔ 6でパラメータレベルP R 0 . 1からパラメータレベルP R 7に遷移し、デジタルパルス信号2 1 0が状態S 1を有する時間ｔ 6とｔ 9との間の期間、パラメータレベルP R 7に留まる。

【0 0 8 9】

パラメータ2 0 8 Aは、実質的に時間ｔ 9でパラメータレベルP R 7からパラメータレベルP R 3に遷移し、デジタルパルス信号2 1 0が状態S 2を有するｔ 9とｔ 1 0との間の期間中、パラメータレベルP R 3に留まる。パラメータ2 0 8 Aは、実質的に時間ｔ 1 0でパラメータレベルP R 3からパラメータレベルP R 0 . 1に遷移し、デジタルパルス信号2 1 0が状態S 3を有する時間ｔ 1 0とｔ 1 2との間の期間、パラメータレベルP R 0 . 1に留まる。パラメータ2 0 8 Aは、実質的に時間ｔ 1 2でパラメータレベルP R 0 . 1からパラメータレベルP R 7に遷移する。

【0 0 9 0】

パラメータ2 0 8 Bは、デジタルパルス信号2 1 0が状態S 1を有するｔ 0とｔ 3との間の期間中、パラメータレベルP R 4にある。パラメータ2 0 8 Bは、実質的に時間ｔ 3でパラメータレベルP R 4からパラメータレベルP R 2に遷移し、デジタルパルス信号2

10が状態S2を有するt3とt4との間の期間中、パラメータレベルPR2に留まる。パラメータ208Bは、実質的に時間t4でパラメータレベルPR2からパラメータレベルPR0.1に遷移し、デジタルパルス信号210が状態S3を有する時間t4とt6との間の期間、パラメータレベルPR0.1に留まる。パラメータ208Bは、実質的に時間t6でパラメータレベルPR0.1からパラメータレベルPR4に遷移し、デジタルパルス信号210が状態S1を有する時間t6とt9との間の期間、パラメータレベルPR4に留まる。

【0091】

パラメータ208Bは、実質的に時間t9でパラメータレベルPR4からパラメータレベルPR2に遷移し、デジタルパルス信号210が状態S2を有するt9とt10との間の期間中、パラメータレベルPR2に留まる。パラメータ208Bは、実質的に時間t10でパラメータレベルPR2からパラメータレベルPR0.1に遷移し、デジタルパルス信号210が状態S3を有する時間t10とt12との間の期間、パラメータレベルPR0.1に留まる。パラメータ208Bは、実質的に時間t12でパラメータレベルPR0.1からパラメータレベルPR4に遷移する。

【0092】

いくつかの実施形態では、実質的に1つの時間tで起こる1つのパラメータレベルから別のパラメータレベルへの遷移は、その時間から所定の期間内に発生することに留意されたい。例えば、第1のパラメータレベルから第2のパラメータレベルへの遷移が時間t3から所定のマイクロ秒または所定の数分の一ミリ秒以内に発生するとき、その遷移は実質的に時間t3で発生する。別の例として、第1のパラメータレベルから第2のパラメータレベルへの遷移が時間t3で発生するとき、その遷移は実質的に時間t3で発生する。

【0093】

さらに、パラメータレベルPR0.1は、PR0のパラメータレベル（ゼロパラメータレベルなど）よりも大きいことに留意されたい。パラメータレベルPR1は、パラメータレベルPR0.1よりも大きく、パラメータレベルPR2は、パラメータレベルPR1よりも大きい。パラメータレベルPR3は、パラメータレベルPR2よりも大きく、パラメータレベルPR4は、パラメータレベルPR3よりも大きい。パラメータレベルPR5は、パラメータレベルPR4よりも大きく、パラメータレベルPR6は、パラメータレベルPR5よりも大きい。パラメータレベルPR7は、パラメータレベルPR6よりも大きい。

【0094】

また、クロック信号212の時間tが等しいセグメントに分割されることに留意されたい。例えば、時間t1とt2との間の期間は、時間t0とt1との間の期間に等しい。同様に、時間t2とt3との間の期間は、時間t1とt2との間の期間に等しく、時間t3とt4との間の期間は、時間t2とt3との間の期間に等しく、時間t4とt5との間の期間は、時間t3とt4との間の期間に等しく、時間t5とt6との間の期間は、時間t4とt5との間の期間に等しい。また、時間t6とt7との間の期間は、時間t5とt6との間の期間に等しく、時間t7とt8との間の期間は、時間t6とt7との間の期間に等しく、時間t8とt9との間の期間は、時間t7とt8との間の期間に等しく、時間t9とt10との間の期間は、時間t8とt9との間の期間に等しい。さらに、時間t10とt11との間の期間は、時間t9とt10との間の期間に等しく、時間t11とt12との間の期間は、時間t10とt11との間の期間に等しい。

【0095】

様々な実施形態において、パラメータ208Aは、実質的に時間t3または実質的に時間t9で、パラメータPR7から、パラメータレベルPR0.1とPR7との間の別のパラメータレベルに遷移し、状態S2の間、遷移後のパラメータレベルに留まる。また、パラメータ208Aは、実質的に時間t4または実質的に時間t10で、パラメータPR3から別のパラメータレベル（例えば、パラメータレベルPR0.1とPR3との間、またはパラメータレベルPR0）に遷移し、状態S3の間、遷移後のパラメータレベルに留まる。

【0096】

いくつかの実施形態では、パラメータ208Bは、実質的に時間 t_3 または実質的に時間 t_9 で、パラメータPR4から、パラメータレベルPR0.1とPR4との間の別のパラメータレベルに遷移し、状態S2の間、遷移後のパラメータレベルに留まる。また、パラメータ208Bは、実質的に時間 t_4 または実質的に時間 t_{10} で、パラメータPR2から別のパラメータレベル（例えば、パラメータレベルPR0.1とPR2との間、またはパラメータレベルPR0）に遷移し、状態S3の間、遷移後のパラメータレベルに留まる。

【0097】

いくつかの実施形態では、ホストコンピュータのプロセッサは、デジタルパルス信号210を修正し、デジタルパルス信号210の状態S2の持続時間を変更する。例えば、ホストコンピュータのプロセッサは、論理レベル1の期間が時間 t_4 と t_3 との間の期間よりも長くまたは短くなるように、デジタルパルス信号210を修正する。例示すると、ホストコンピュータのプロセッサは、論理レベル1の期間が時間 t_3 から時間 t_4 と時間 $t_{5.5}$ との間の時間までの期間となるように、デジタルパルス信号210を修正する。時間 $t_{5.5}$ は、時間 t_6 よりも小さく、時間 t_5 よりも大きい。デジタルパルス信号210の状態S3は、時間 $t_{5.5}$ と t_6 との間の期間に短縮される。別の例示として、ホストコンピュータのプロセッサは、論理レベル1の期間が時間 $t_{1.5}$ と時間 t_3 との間の時間から時間 t_4 までの期間となるように、デジタルパルス信号210を修正する。時間 $t_{1.5}$ は、時間 t_2 よりも小さく、時間 t_1 よりも大きい。デジタルパルス信号210の状態S1は、時間 t_0 と $t_{1.5}$ との間の期間に短縮される。さらに別の例示として、ホストコンピュータのプロセッサは、論理レベル1の期間が時間 $t_{1.5}$ から時間 $t_{5.5}$ までの期間となるように、デジタルパルス信号210を修正する。別の例示として、デジタルパルス信号DPS1が状態S2を有する持続時間は、時間 t_0 と t_6 との間の期間および時間 t_6 と t_{12} との間の期間のうち、最大で30%である。さらに例示すると、デジタルパルス信号DPS1が状態S2を有する持続時間は、時間 t_0 と t_6 との間の期間および時間 t_6 と t_{12} との間の期間のうち、1%~30%の範囲である。別の例示として、デジタルパルス信号DPS1が状態S2を有する持続時間は、時間 t_0 と t_6 との間の期間および時間 t_6 と t_{12} との間の期間のうち、1%~20%の範囲である。

【0098】

図2Bは、グラフ250の一実施形態およびグラフ252の一実施形態である。グラフ250は、別のデジタルパルス信号254を例示しており、グラフ252は、図1Aおよび図1Bのバイアス発生器104によって生成されたRF信号116Bのパラメータ256A、ならびに図1Aおよび図1Bのソース発生器102によって生成されたRF信号116Aの別のパラメータ256Bを例示している。グラフ250は、デジタルパルス信号254の論理レベルを時間 t に対してプロットしたものである。デジタルパルス信号254は、図1のデジタルパルス信号DPS1の一例である。グラフ252は、パラメータ256Aおよび256Bを時間 t に対してプロットしたものである。パラメータ256Aは、図2Aのクロック信号212およびデジタルパルス信号254に同期されている。同様に、パラメータ256Bは、クロック信号212（図2A）およびデジタルパルス信号254に同期されている。

【0099】

デジタルパルス信号254は、時間 t_0 で論理レベル0から論理レベル2に遷移し、デジタルパルス信号254の状態S1が発生している間（すなわち、時間 t_3 と時間 t_0 との間の期間）、論理レベル2にある。デジタルパルス信号254は、時間 t_3 で論理レベル1から論理レベル0に遷移し、デジタルパルス信号254の状態S2が発生している間（すなわち、時間 t_5 と時間 t_3 との間の期間）、論理レベル1に留まる。デジタルパルス信号254は、時間 t_5 で論理レベル1から論理レベル0に遷移し、デジタルパルス信号254の状態S3が発生している間（すなわち、時間 t_6 と時間 t_5 との間の期間）、論理レベル0に留まる。デジタルパルス信号254は、時間 t_6 で論理レベル0から論理

10

20

30

40

50

レベル 2 に遷移し、デジタルパルス信号 2 5 4 の状態 S 1 が再び発生している間（すなわち、時間 t_6 と時間 t_9 との間の期間）、論理レベル 2 にある。デジタルパルス信号 2 5 4 は、時間 t_9 で論理レベル 2 から論理レベル 1 に遷移し、デジタルパルス信号 2 5 4 の状態 S 2 が再び発生している間（すなわち、時間 t_9 と時間 t_{11} との間の期間）、論理レベル 1 に留まる。デジタルパルス信号 2 5 4 は、時間 t_{11} で論理レベル 1 から論理レベル 0 に遷移し、デジタルパルス信号 2 5 4 の状態 S 3 が再び発生している間（すなわち、時間 t_{11} と時間 t_{12} との間の期間）、論理レベル 0 に留まる。デジタルパルス信号 2 5 4 は、時間 t_{12} で論理レベル 0 から論理レベル 2 に遷移する。

【0100】

時間 t_3 と t_0 との間の期間中、デジタルパルス信号 2 5 4 は状態 S 1 を発生させ、時間 t_3 と t_5 との間の期間中、デジタルパルス信号 2 5 4 は状態 S 2 を発生させ、時間 t_5 と t_6 との間の期間中、デジタルパルス信号 2 5 4 は状態 S 3 を発生させることに留意されたい。同様に、時間 t_6 と t_9 との間の期間中、デジタルパルス信号 2 5 4 は状態 S 1 を再び発生させ、時間 t_9 と t_{11} との間の期間中、デジタルパルス信号 2 5 4 は状態 S 2 を再び発生させ、時間 t_{11} と t_{12} との間の期間中、デジタルパルス信号 2 5 4 は状態 S 3 を再び発生させる。

【0101】

パラメータ 2 5 6 A は、デジタルパルス信号 2 5 4 が状態 S 1 を有する t_0 と t_3 との間の期間中、パラメータレベル PR 7 にある。パラメータ 2 5 6 A は、実質的に時間 t_3 でパラメータレベル PR 7 からパラメータレベル PR 0. 1 に遷移し、デジタルパルス信号 2 5 4 が状態 S 2 を有する t_3 と t_5 との間の期間中、パラメータレベル PR 0. 1 に留まる。パラメータ 2 5 6 A は、実質的に時間 t_5 でパラメータレベル PR 0. 1 からパラメータレベル PR 3 に遷移し、デジタルパルス信号 2 5 4 が状態 S 3 を有する時間 t_5 と t_6 との間の期間、パラメータレベル PR 3 に留まる。パラメータ 2 5 6 A は、実質的に時間 t_6 でパラメータレベル PR 3 からパラメータレベル PR 7 に遷移し、デジタルパルス信号 2 5 4 が状態 S 1 を有する時間 t_6 と t_9 との間の期間、パラメータレベル PR 7 に留まる。

【0102】

パラメータ 2 5 6 A は、実質的に時間 t_9 でパラメータレベル PR 7 からパラメータレベル PR 0. 1 に遷移し、デジタルパルス信号 2 5 4 が状態 S 2 を有する t_9 と t_{11} との間の期間中、パラメータレベル PR 0. 1 に留まる。パラメータ 2 5 6 A は、実質的に時間 t_{11} でパラメータレベル PR 0. 1 からパラメータレベル PR 3 に遷移し、デジタルパルス信号 2 5 4 が状態 S 3 を有する時間 t_{11} と t_{12} との間の期間、パラメータレベル PR 3 に留まる。パラメータ 2 5 6 A は、実質的に時間 t_{12} でパラメータレベル PR 3 からパラメータレベル PR 7 に遷移する。

【0103】

パラメータ 2 5 6 B は、デジタルパルス信号 2 5 4 が状態 S 1 を有する t_0 と t_3 との間の期間中、パラメータレベル PR 4 にある。パラメータ 2 5 6 B は、実質的に時間 t_3 でパラメータレベル PR 4 からパラメータレベル PR 0. 1 に遷移し、デジタルパルス信号 2 5 4 が状態 S 2 を有する t_3 と t_5 との間の期間中、パラメータレベル PR 0. 1 に留まる。パラメータ 2 5 6 B は、実質的に時間 t_5 でパラメータレベル PR 0. 1 からパラメータレベル PR 2 に遷移し、デジタルパルス信号 2 5 4 が状態 S 3 を有する時間 t_5 と t_6 との間の期間、パラメータレベル PR 2 に留まる。パラメータ 2 5 6 B は、実質的に時間 t_6 でパラメータレベル PR 2 からパラメータレベル PR 4 に遷移し、デジタルパルス信号 2 5 4 が状態 S 1 を有する時間 t_6 と t_9 との間の期間、パラメータレベル PR 4 に留まる。

【0104】

パラメータ 2 5 6 B は、実質的に時間 t_9 でパラメータレベル PR 4 からパラメータレベル PR 0. 1 に遷移し、デジタルパルス信号 2 5 4 が状態 S 2 を有する t_9 と t_{11} との間の期間中、パラメータレベル PR 0. 1 に留まる。パラメータ 2 5 6 B は、実質的に

10

20

30

40

50

時間 t_{11} でパラメータレベル $PR0.1$ からパラメータレベル $PR2$ に遷移し、デジタルパルス信号 254 が状態 $S3$ を有する時間 t_{11} と t_{12} との間の期間、パラメータレベル $PR2$ に留まる。パラメータ $256B$ は、実質的に時間 t_{12} でパラメータレベル $PR2$ からパラメータレベル $PR4$ に遷移する。

【0105】

様々な実施形態において、パラメータ $256A$ は、実質的に時間 t_3 または実質的に時間 t_9 で、パラメータ $PR7$ から別のパラメータレベル（例えば、パラメータレベル $PR0.1$ と $PR3$ との間、またはパラメータレベル $PR0$ ）に遷移し、状態 $S2$ の間、遷移後のパラメータレベルに留まる。また、パラメータ $256A$ は、実質的に時間 t_5 または実質的に時間 t_{11} で、パラメータ $PR0.1$ から、パラメータレベル $PR0.1$ と $PR7$ との間の別のパラメータレベルに遷移し、状態 $S3$ の間、遷移後のパラメータレベルに留まる。

10

【0106】

いくつかの実施形態では、パラメータ $256B$ は、実質的に時間 t_3 または実質的に時間 t_9 で、パラメータ $PR4$ から別のパラメータレベル（例えば、パラメータレベル $PR0.1$ と $PR4$ との間、またはパラメータレベル $PR0$ ）に遷移し、状態 $S2$ の間、遷移後のパラメータレベルに留まる。また、パラメータ $256B$ は、実質的に時間 t_5 または実質的に時間 t_{11} で、パラメータ $PR0.1$ から、パラメータレベル $PR0.1$ と $PR4$ との間の別のパラメータレベルに遷移し、状態 $S3$ の間、遷移後のパラメータレベルに留まる。

20

【0107】

いくつかの実施形態では、ホストコンピュータのプロセッサは、デジタルパルス信号 254 を修正し、デジタルパルス信号 254 の状態 $S2$ の持続時間を変更する。例えば、ホストコンピュータのプロセッサは、論理レベル 1 の期間が時間 t_3 と t_5 との間の期間よりも長くまたは短くなるように、デジタルパルス信号 254 を修正する。例示すると、ホストコンピュータのプロセッサは、論理レベル 1 の期間が時間 t_3 から時間 t_5 と時間 $t_{5.5}$ との間までの時間の期間となるように、デジタルパルス信号 254 を修正する。時間 $t_{5.5}$ は、時間 t_6 よりも小さく、時間 t_5 よりも大きい。デジタルパルス信号 254 の状態 $S3$ は、時間 $t_{5.5}$ と t_6 との間の期間に短縮される。別の例示として、ホストコンピュータのプロセッサは、論理レベル 1 の期間が時間 $t_{0.5}$ と時間 t_3 との間の時間から時間 t_5 までの期間となるように、デジタルパルス信号 254 を修正する。時間 $t_{0.5}$ は、時間 t_1 よりも小さく、時間 t_0 よりも大きい。デジタルパルス信号 254 の状態 $S1$ は、時間 t_0 と $t_{0.5}$ との間の期間に短縮される。さらに別の例示として、ホストコンピュータのプロセッサは、論理レベル 1 の期間が時間 $t_{0.5}$ から時間 $t_{5.5}$ までの期間となるように、デジタルパルス信号 254 を修正する。

30

【0108】

様々な実施形態において、デジタルパルス信号 $DPS1$ が状態 $S1$ の間、RF 信号 $116A$ および $116B$ の各々のパラメータレベルは、 1 キロワット (kW) よりも大きく、プラズマチャンバ 110 内のイオンのイオンエネルギーは、 2.5 キロ電子ボルト (keV) よりも大きい。また、デジタルパルス信号 $DPS1$ が状態 $S1$ の間、プラズマチャンバ 110 内の圧力は、狭いイオン角度分布関数を得るために 30 ミリトル ($mTorr$) よりも小さい。状態 $S2$ の間、プラズマチャンバ 110 内のイオンのイオンエネルギーは、 $1.5 keV$ と $2.5 keV$ との間である。また、状態 $S3$ の間、デジタルパルス信号 $DPS1$ が状態 $S3$ の間の RF 信号 $116A$ および $116B$ の各々のパラメータレベルは、 1 キロワットより小さく、プラズマチャンバ 110 内のイオンのイオンエネルギーは、 $100 eV$ よりも小さい。

40

【0109】

いくつかの実施形態において、デジタルパルス信号 $DPS1$ の状態 $S1 \sim S3$ に対するソース発生器 102 およびバイアス発生器 104 の様々な電力レベル範囲を、下記の表に例示する。

50

【表 1】

[Table 1]

状態	バイアス発生器104の 電力レベル範囲	ソース発生器102の 電力レベル範囲
S1	5kW～100kW	2kW～20kW
S2	状態S1の電力レベルと状 態S3の電力レベルとの間	状態S1の電力レベル以 下、かつゼロ以上
S3	<2kW	<2kW

表1

表 1 に示されるように、デジタルパルス信号 D P S 1 の状態 S 1 中にバイアス発生器 1 0 4 によって生成された R F 信号 1 1 6 B のパラメータレベルは、5 k W ～ 1 0 0 k W の範囲である。また、デジタルパルス信号 D P S 1 の状態 S 1 中にソース発生器 1 0 2 によって生成された R F 信号 1 1 6 A のパラメータレベルは、2 k W ～ 2 0 k W の範囲である。さらに、デジタルパルス信号 D P S 1 の状態 S 3 中にバイアス発生器 1 0 4 によって生成された R F 信号 1 1 6 B のパラメータレベルは、0 k W ～ 2 k W 未満の範囲である。また、デジタルパルス信号 D P S 1 の状態 S 3 中にソース発生器 1 0 2 によって生成された R F 信号 1 1 6 A のパラメータレベルは、0 k W ～ 2 k W の範囲である。また、デジタルパルス信号 D P S 1 の状態 S 2 中にバイアス発生器 1 0 4 によって生成された R F 信号 1 1 6 B のパラメータレベルは、状態 S 1 中の R F 信号 1 1 6 B のパラメータレベルの値と、状態 S 3 中の R F 信号 1 1 6 B のパラメータレベルの値との間の範囲である。また、デジタルパルス信号 D P S 1 の状態 S 2 中にソース発生器 1 0 2 によって生成された R F 信号 1 1 6 A のパラメータレベルは、ゼロ～状態 S 1 中の R F 信号 1 1 6 A のパラメータレベルの値の範囲である。

【 0 1 1 0 】

図 3 A は、高アスペクト比の誘電体エッチングを達成するための 4 つの状態の生成を例示するシステム 3 0 0 の一実施形態の図である。システム 3 0 0 は、ソース発生器 3 0 2 と、バイアス発生器 3 0 4 とを含む。ソース発生器 3 0 2 は、ソース R F 発生器の一例であり、バイアス発生器 3 0 4 は、バイアス R F 発生器の一例である。システム 3 0 0 は、ホストコンピュータと、ソースインピーダンス整合回路 I M C S 1 0 6 と、バイアスインピーダンス整合回路 I M C B 1 0 8 と、プラズマチャンバ 1 1 0 とをさらに含む。

【 0 1 1 1 】

ソース発生器 3 0 2 は、デジタル信号プロセッサ (D S P S) と、パラメータコントローラ P R S 1 S 、 P R S 2 S 、および P R S 3 S と、周波数コントローラ F C S 1 S 、 F C S 2 S 、および F C S 3 S と、ドライバシステム 3 0 6 A と、ソース R F 電源とを含む。また、ソース発生器 3 0 2 は、パラメータコントローラ P R S 4 S と、周波数コントローラ F C S 4 S とをさらに含む。ソース発生器 3 0 2 のデジタル信号プロセッサは、パラメータコントローラ P R S 1 S 、 P R S 2 S 、 P R S 3 S 、および P R S 4 S に結合され、また、周波数コントローラ F C S 1 S 、 F C S 2 S 、 F C S 3 S 、および F C S 4 S にも結合される。さらに、ソース発生器 3 0 2 のパラメータコントローラ P R S 1 S 、 P R

S 2 S、P R S 3 S、および P R S 4 S、ならびに周波数コントローラ F C S 1 S、F C S 2 S、F C S 3 S、および F C S 4 S は、ドライバシステム 3 0 6 A に結合される。ドライバシステム 3 0 6 A は、ソース発生器 3 0 2 のソース R F 電源に結合される。

【0112】

ソース発生器 3 0 2 は、図 1 A および図 1 B のソース発生器 1 0 2 が動作する動作周波数と同じ動作周波数を有し、バイアス発生器 3 0 4 は、図 1 A および図 1 B のバイアス発生器 1 0 4 の動作周波数と同じ動作周波数を有する。例えば、ソース発生器 3 0 2 は、X R F 発生器であり、バイアス発生器 3 0 4 は、Y R F 発生器である。X R F 発生器と Y R F 発生器は両方とも、既に説明されている。

【0113】

同様に、バイアス発生器 3 0 4 は、デジタル信号プロセッサ (D S P B) と、パラメータコントローラ P R S 1 B、P R S 2 B、および P R S 3 B と、周波数コントローラ F C S 1 B、F C S 2 B、および F C S 3 B と、ドライバシステム 3 0 6 B と、バイアス R F 電源とを含む。また、バイアス発生器 3 0 4 は、パラメータコントローラ P R S 4 B と、周波数コントローラ F C S 4 B とをさらに含む。バイアス発生器 3 0 4 のデジタル信号プロセッサは、パラメータコントローラ P R S 1 B、P R S 2 B、P R S 3 B、および P R S 4 B に結合され、また、周波数コントローラ F C S 1 B、F C S 2 B、F C S 3 B、および F C S 4 B にも結合される。さらに、パラメータコントローラ P R S 1 B、P R S 2 B、P R S 3 B、および P R S 4 B、ならびに周波数コントローラ F C S 1 B、F C S 2 B、F C S 3 B、および F C S 4 B は、ドライバシステム 3 0 6 B に結合される。ドライバシステム 3 0 6 B は、バイアス発生器 3 0 4 のバイアス R F 電源に結合される。ソース発生器 3 0 2 のデジタル信号プロセッサは、転送ケーブル T C S を介してホストコンピュータのプロセッサに結合され、バイアス発生器 3 0 4 のデジタル信号プロセッサ 3 0 4 は、転送ケーブル T C B を介してホストコンピュータのプロセッサに結合される。

【0114】

インピーダンス整合回路 I M C S 1 0 6 の入力に結合されたソースは、R F ケーブル 1 2 0 A と、ソース発生器 3 0 2 とを含む。インピーダンス整合回路 I M C S 1 0 6 の出力に結合された負荷は、R F 伝送ライン 1 2 2 A と、プラズマチャンバ 1 1 0 とを含む。さらに、インピーダンス整合回路 I M C B 1 0 8 の入力に結合されたソースは、R F ケーブル 1 2 0 B と、バイアス発生器 3 0 4 とを含む。インピーダンス整合回路 I M C B 1 0 8 の出力に結合された負荷は、R F 伝送ライン 1 2 2 B と、プラズマチャンバ 1 1 0 とを含む。

【0115】

ホストコンピュータのプロセッサは、デジタルパルス信号 D P S 2 を生成し、転送ケーブル T C S を介してデジタルパルス信号 D P S 2 をソース発生器 3 0 2 のデジタル信号プロセッサに送信するとともに、転送ケーブル T C B を介してデジタルパルス信号 D P S 2 をバイアス発生器 3 0 4 のデジタル信号プロセッサに送信する。デジタルパルス信号 D P S 2 は、複数の状態 S 1、S 2、S 3、および S 4 を有し、状態 S 1、S 2、S 3、および S 4 の間で周期的に遷移する。

【0116】

デジタル信号パルス D P S 1 の状態 S 1 ~ S 3 のパラメータレベルの送信と同じ方式で、デジタルパルス信号 D P S 2 の状態 S 1 ~ S 3 の複数のパラメータレベルをソース発生器 3 0 2 およびバイアス発生器 3 0 4 のデジタル信号プロセッサに送信することに加えて、ホストコンピュータのプロセッサは、デジタルパルス信号 D P S 2 の状態 S 4 のパラメータレベルをソース発生器 3 0 2 のデジタル信号プロセッサに送信し、デジタルパルス信号 D P S 2 の状態 S 4 のパラメータレベルをバイアス発生器 3 0 4 のデジタル信号プロセッサに送信する。さらに、デジタル信号パルス D P S 1 の状態 S 1 ~ S 3 の周波数レベルの送信と同じ方式で、デジタルパルス信号 D P S 2 の状態 S 1 ~ S 3 の複数の周波数レベルをソース発生器 3 0 2 およびバイアス発生器 3 0 4 のデジタル信号プロセッサに送信することに加えて、ホストコンピュータのプロセッサは、デジタルパルス信号 D P S 2 の状

10

20

30

40

50

態 S 4 の周波数レベルをソース発生器 3 0 2 のデジタル信号プロセッサに送信し、デジタルパルス信号 D P S 2 の状態 S 4 の周波数レベルをバイアス発生器 3 0 4 のデジタル信号プロセッサに送信する。

【 0 1 1 7 】

ソース発生器 3 0 2 およびバイアス発生器 3 0 4 のデジタル信号プロセッサに送信されるデジタルパルス信号 D P S 2 の状態 S 1 ～ S 4 のパラメータレベルおよび周波数レベルは、ホストコンピュータのメモリデバイスからホストコンピュータのプロセッサによって識別される。デジタルパルス信号 D P S 2 の状態 S 1 ～ S 4 のパラメータレベルおよび周波数レベルを受信すると、デジタルパルス信号 D P S 2 の状態 S 1 ～ S 3 のパラメータレベルをソース発生器 3 0 2 の対応するパラメータコントローラ P R S 1 S ～ P R S 3 S に送信することに加えて、かつデジタルパルス信号 D P S 2 の状態 S 1 ～ S 3 の周波数レベルをソース発生器 3 0 2 の対応する周波数コントローラ F C S 1 S ～ F C S 3 S に送信することに加えて、ソース発生器 3 0 2 のデジタル信号プロセッサは、状態 S 4 のパラメータレベルをパラメータコントローラ P R S 4 S に送信してパラメータコントローラ P R S 4 S のメモリデバイスに記憶させ、状態 S 4 の周波数レベルを周波数コントローラ F C S 4 S に送信して周波数コントローラ F C S 4 S のメモリデバイスに記憶させる。同様に、デジタルパルス信号 D P S 2 の状態 S 1 ～ S 4 のパラメータレベルおよび周波数レベルを受信すると、デジタルパルス信号 D P S 2 の状態 S 1 ～ S 3 のパラメータレベルをバイアス発生器 3 0 2 の対応するパラメータコントローラ P R S 1 B ～ P R S 3 B に送信することに加えて、かつデジタルパルス信号 D P S 2 の状態 S 1 ～ S 3 の周波数レベルをバイアス発生器 3 0 2 の対応する周波数コントローラ F C S 1 B ～ F C S 3 B に送信することに加えて、バイアス発生器 3 0 4 のデジタル信号プロセッサは、状態 S 4 のパラメータレベルをパラメータコントローラ P R S 4 B に送信してパラメータコントローラ P R S 4 B のメモリデバイスに記憶させ、状態 S 4 の周波数レベルを周波数コントローラ F C S 4 B に送信して周波数コントローラ F C S 4 B のメモリデバイスに記憶させる。

【 0 1 1 8 】

ソース発生器 3 0 2 およびバイアス発生器 3 0 4 のデジタル信号プロセッサの各々は、デジタルパルス信号 D P S 2 が状態 S 1 、 S 2 、 S 3 、または S 4 を有するかどうかを決定する。例えば、ソース発生器 3 0 2 およびバイアス発生器 3 0 4 のデジタル信号プロセッサの各々は、デジタルパルス信号 D P S 2 の論理レベルが第 1 の所定の閾値と比べて大きい、第 1 の所定の閾値に等しい、第 2 の所定の閾値に等しい、または第 2 の所定の閾値よりも小さいかどうかを決定する。第 2 の所定の閾値は、第 1 の所定の閾値よりも小さい。デジタルパルス信号 D P S 2 の論理レベルが第 1 の所定の閾値よりも大きいと決定すると、ソース発生器 3 0 2 およびバイアス発生器 3 0 4 のデジタル信号プロセッサの各々は、デジタルパルス信号 D P S 2 の状態の発生が S 1 であると識別する。一方、デジタルパルス信号 D P S 2 の論理レベルが第 1 の所定の閾値に等しいと決定すると、ソース発生器 3 0 2 およびバイアス発生器 3 0 4 のデジタル信号プロセッサの各々は、デジタルパルス信号 D P S 2 の状態の発生が S 2 であると識別する。また、デジタルパルス信号 D P S 2 の論理レベルが第 2 の所定の閾値に等しいと決定すると、ソース発生器 3 0 2 およびバイアス発生器 3 0 4 のデジタル信号プロセッサの各々は、デジタルパルス信号 D P S 2 の状態の発生が S 3 であると識別する。デジタルパルス信号 D P S 2 の論理レベルが第 2 の所定の閾値よりも小さいと決定すると、ソース発生器 3 0 2 およびバイアス発生器 3 0 4 のデジタル信号プロセッサの各々は、デジタルパルス信号 D P S 2 の状態の発生が S 4 であると識別する。別の例として、ソース発生器 3 0 2 およびバイアス発生器 3 0 4 のデジタル信号プロセッサの各々は、デジタルパルス信号 D P S 2 の論理レベルが 3 であるかどうかを決定する。デジタルパルス信号 D P S 2 の論理レベルが 3 であると決定すると、ソース発生器 3 0 2 およびバイアス発生器 3 0 4 のデジタル信号プロセッサの各々は、デジタルパルス信号 D P S 2 の状態の発生が S 1 であると識別する。同様に、デジタルパルス信号 D P S 2 の論理レベルが 2 であると決定すると、ソース発生器 3 0 2 およびバイアス発生器 3 0 4 のデジタル信号プロセッサの各々は、デジタルパルス信号 D P S 2 の状

10

20

30

40

50

態の発生が S 2 であると識別する。また、デジタルパルス信号 D P S 2 の論理レベルが 1 であると決定すると、ソース発生器 3 0 2 およびバイアス発生器 3 0 4 のデジタル信号プロセッサの各々は、デジタルパルス信号 D P S 2 の状態の発生が S 3 であると識別する。デジタルパルス信号 D P S 2 の論理レベルがゼロであると決定すると、ソース発生器 3 0 2 およびバイアス発生器 3 0 4 のデジタル信号プロセッサの各々は、デジタルパルス信号 D P S 2 の状態の発生が S 4 であると識別する。

【 0 1 1 9 】

デジタルパルス信号 D P S 2 が状態 S 1、S 2、および S 3 を発生している期間中、ソース発生器 3 0 2 のデジタル信号プロセッサは、図 1 A のソース発生器 1 0 2 のデジタル信号プロセッサを参照して上述した方式で、デジタルパルス信号 D P S 2 の状態 S 1、S 2、および S 3 を示す複数の信号を、ソース発生器 3 0 2 の対応するパラメータコントローラ P R S 1 S、P R S 2 S、および P R S 3 S に送信するとともに、ソース発生器 3 0 2 の対応する周波数コントローラ F C S 1 S、F C S 2 S、および F C S 3 S に送信する。さらに、デジタルパルス信号 D P S 2 がデジタルパルス信号 D P S 2 の状態 S 4 を発生している期間中、ソース発生器 3 0 2 のデジタル信号プロセッサは、状態 S 4 を示す信号をソース発生器 3 0 2 のパラメータコントローラ P R S 4 S に送信するとともに、状態 S 4 を示す信号をソース発生器 3 0 2 の周波数コントローラ F C S 4 S に送信する。

【 0 1 2 0 】

同様に、デジタルパルス信号 D P S 2 がデジタルパルス信号 D P S 2 の状態 S 1、S 2、および S 3 を発生している期間中、バイアス発生器 3 0 4 のデジタル信号プロセッサは、図 1 A のバイアス発生器 1 0 4 のデジタル信号プロセッサを参照して上述した方式で、デジタルパルス信号 D P S 2 の状態 S 1、S 2、および S 3 を示す複数の信号をバイアス発生器 3 0 4 の対応するパラメータコントローラ P R S 1 B、P R S 2 B、および P R S 3 B に送信するとともに、バイアス発生器 3 0 4 の対応する周波数コントローラ F C S 1 B、F C S 2 B、および F C S 3 B に送信する。さらに、デジタルパルス信号 D P S 2 がデジタルパルス信号 D P S 2 の状態 S 4 を発生している期間中、バイアス発生器 3 0 4 のデジタル信号プロセッサは、状態 S 4 を示す信号をバイアス発生器 3 0 4 のパラメータコントローラ P R S 4 B に送信するとともに、状態 S 4 を示す信号をバイアス発生器 3 0 4 の周波数コントローラ F C S 4 B に送信する。

【 0 1 2 1 】

デジタルパルス信号 D P S 2 が状態 S 1 ~ S 3 を発生している期間中、デジタルパルス信号 D P S 2 の状態 S 1 ~ S 3 を示す信号を受信すると、ソース発生器 3 0 2 のパラメータコントローラ P R S 1 S、P R S 2 S、および P R S 3 S は、図 1 A のソース発生器 1 0 2 を参照して上述した方式で、ソース発生器 3 0 2 のパラメータコントローラ P R S 1 S、P R S 2 S、および P R S 3 S の対応するメモリデバイスからデジタルパルス信号 D P S 2 の状態 S 1 ~ S 3 の対応するパラメータレベルにアクセスし、デジタルパルス信号 D P S 2 の状態 S 1 ~ S 3 のパラメータレベルをソース発生器 3 0 2 のドライバシステム 3 0 6 A に送信する。同様に、デジタルパルス信号 D P S 2 が状態 S 1 ~ S 3 を発生している期間中、状態 S 1 ~ S 3 を示す信号を受信すると、ソース発生器 3 0 2 の周波数コントローラ F C S 1 S、F C S 2 S、および F C S 3 S は、図 1 A のソース発生器 1 0 2 を参照して上述した方式で、ソース発生器 3 0 2 の周波数コントローラ F C S 1 S、F C S 2 S、および F C S 3 S の対応するメモリデバイスからデジタルパルス信号 D P S 2 の状態 S 1 ~ S 3 の対応する周波数レベルにアクセスし、デジタルパルス信号 D P S 2 の状態 S 1 ~ S 3 の周波数レベルをソース発生器 3 0 2 のドライバシステム 3 0 6 A に送信する。

【 0 1 2 2 】

また、デジタルパルス信号 D P S 2 が状態 S 4 を発生している期間中、状態 S 4 を示す信号を受信すると、パラメータコントローラ P R S 4 S は、パラメータコントローラ P R S 4 S の対応するメモリデバイスから状態 S 4 のパラメータレベルにアクセスし、状態 S 4 のパラメータレベルをソース発生器 3 0 2 のドライバシステム 3 0 6 A に送信する。同様に、デジタルパルス信号 D P S 2 が状態 S 4 を発生している期間中、状態 S 4 を示す信

10

20

30

40

50

号を受信すると、周波数コントローラ F C S 4 S は、周波数コントローラ F C S 4 S の対応するメモリデバイスから状態 S 4 の周波数レベルにアクセスし、状態 S 4 の周波数レベルをソース発生器 3 0 2 のドライバシステム 3 0 6 A に送信する。

【 0 1 2 3 】

デジタルパルス信号 D P S 2 が状態 S 1 ~ S 3 を発生している期間中、ソース発生器 3 0 2 のドライバシステム 3 0 6 A は、ソース発生器 1 0 2 のドライバシステム 1 2 4 A がデジタルパルス信号 D P S 1 の状態 S 1 ~ S 3 のパラメータレベルおよびデジタルパルス信号 D P S 1 の状態 S 1 ~ S 3 の周波数レベルを受信する上述の方式と同じ方式で、デジタルパルス信号 D P S 2 の状態 S 1 ~ S 3 のパラメータレベルおよびデジタルパルス信号 D P S 2 の状態 S 1 ~ S 3 の周波数レベルを受信する。さらに、デジタルパルス信号 D P S 2 が状態 S 4 を発生している期間中、ソース発生器 3 0 2 のドライバシステム 3 0 6 A は、状態 S 4 のパラメータレベルおよび状態 S 4 の周波数レベルを受信する。

10

【 0 1 2 4 】

デジタルパルス信号 D P S 2 の状態 S 1 のパラメータレベルおよびデジタルパルス信号 D P S 2 の状態 S 1 の周波数レベルを受信すると、ソース発生器 3 0 2 のドライバシステム 3 0 6 A は、デジタルパルス信号 D P S 2 の状態 S 1 のパラメータレベルおよびデジタルパルス信号 D P S 2 の状態 S 1 の周波数レベルに基づいて電流信号を生成し、電流信号をソース発生器 3 0 2 のソース R F 電源に提供する。デジタルパルス信号 D P S 2 がデジタルパルス信号 D P S 2 の状態 S 1 を発生している期間中、ソース発生器 3 0 2 のソース R F 電源は、ソース発生器 3 0 2 のドライバシステム 3 0 6 A から電流信号を受信すると、デジタルパルス信号 D P S 2 の状態 S 1 の R F 信号 3 0 8 A の一部を生成する。R F 信号 3 0 8 A は、ソース R F 信号の一例である。デジタルパルス信号 D P S 2 の状態 S 1 の R F 信号 3 0 8 A の一部は、デジタルパルス信号 D P S 2 の状態 S 1 の発生中のデジタルパルス信号 D P S 2 の状態 S 1 のパラメータレベルおよびデジタルパルス信号 D P S 2 の状態 S 1 の周波数レベルを有する。

20

【 0 1 2 5 】

同様に、デジタルパルス信号 D P S 2 の状態 S 2 のパラメータレベルおよびデジタルパルス信号 D P S 2 の状態 S 2 の周波数レベルを受信すると、ソース発生器 3 0 2 のドライバシステム 3 0 6 A は、デジタルパルス信号 D P S 2 の状態 S 2 のパラメータレベルおよびデジタルパルス信号 D P S 2 の状態 S 2 の周波数レベルに基づいて電流信号を生成し、電流信号をソース発生器 3 0 2 のソース R F 電源に提供する。デジタルパルス信号 D P S 2 が状態 S 2 を発生している期間中、ソース発生器 3 0 2 のソース R F 電源は、ソース発生器 3 0 2 のドライバシステム 3 0 6 A から電流信号を受信すると、デジタルパルス信号 D P S 2 の状態 S 2 の R F 信号 3 0 8 A の一部を生成する。デジタルパルス信号 D P S 2 の状態 S 2 の R F 信号 3 0 8 A の一部は、デジタルパルス信号 D P S 2 の状態 S 2 の発生中のデジタルパルス信号 D P S 2 の状態 S 2 のパラメータレベルおよびデジタルパルス信号 D P S 2 の状態 S 2 の周波数レベルを有する。

30

【 0 1 2 6 】

また、デジタルパルス信号 D P S 2 の状態 S 3 のパラメータレベルおよびデジタルパルス信号 D P S 2 の状態 S 3 の周波数レベルを受信すると、ソース発生器 3 0 2 のドライバシステム 3 0 6 A は、デジタルパルス信号 D P S 2 の状態 S 3 のパラメータレベルおよびデジタルパルス信号 D P S 2 の状態 S 3 の周波数レベルに基づいて電流信号を生成し、電流信号をソース発生器 3 0 2 のソース R F 電源に提供する。デジタルパルス信号 D P S 2 が状態 S 3 を発生している期間中、ソース発生器 3 0 2 のソース R F 電源は、ソース発生器 3 0 2 のドライバシステム 3 0 6 A から電流信号を受信すると、デジタルパルス信号 D P S 2 の状態 S 3 の R F 信号 3 0 8 A の一部を生成する。デジタルパルス信号 D P S 2 の状態 S 3 の R F 信号 3 0 8 A の一部は、デジタルパルス信号 D P S 2 の状態 S 3 の発生中のデジタルパルス信号 D P S 2 の状態 S 3 のパラメータレベルおよびデジタルパルス信号 D P S 2 の状態 S 3 の周波数レベルを有する。

40

【 0 1 2 7 】

50

さらに、状態 S 4 のパラメータレベルおよび状態 S 4 の周波数レベルを受信すると、ソース発生器 3 0 2 のドライバシステム 3 0 6 A は、状態 S 4 のパラメータレベルおよび状態 S 4 の周波数レベルに基づいて電流信号を生成し、電流信号をソース発生器 3 0 2 のソース R F 電源に提供する。デジタルパルス信号 D P S 2 が状態 S 4 を発生している期間中、ソース発生器 3 0 2 のソース R F 電源は、ソース発生器 3 0 2 のドライバシステム 3 0 6 A から電流信号を受信すると、デジタルパルス信号 D P S 2 の状態 S 4 の R F 信号 3 0 8 A の一部を生成する。デジタルパルス信号 D P S 2 の状態 S 4 の R F 信号 3 0 8 A の一部は、デジタルパルス信号 D P S 2 の状態 S 4 の発生中の状態 S 4 のパラメータレベルおよび状態 S 4 の周波数レベルを有する。

【 0 1 2 8 】

さらに、デジタルパルス信号 D P S 2 が状態 S 1 ～ S 3 を発生している期間中、デジタルパルス信号 D P S 2 の状態 S 1 ～ S 3 を示す信号を受信すると、バイアス発生器 3 0 4 のパラメータコントローラ P R S 1 B、P R S 2 B、および P R S 3 B は、図 1 A のバイアス発生器 1 0 4 を参照して上述した方式で、パラメータコントローラ P R S 1 B、P R S 2 B、および P R S 3 B の対応するメモリデバイスからデジタルパルス信号 D P S 2 の状態 S 1 ～ S 3 の対応するパラメータレベルにアクセスし、デジタルパルス信号 D P S 2 の状態 S 1 ～ S 3 のパラメータレベルをバイアス発生器 3 0 4 のドライバシステム 3 0 6 B に送信する。同様に、デジタルパルス信号 D P S 2 が状態 S 1 ～ S 3 を発生している期間中、デジタルパルス信号 D P S 2 の状態 S 1 ～ S 3 を示す信号を受信すると、バイアス発生器 3 0 4 の周波数コントローラ F C S 1 B、F C S 2 B、および F C S 3 B は、図 1 A のバイアス発生器 1 0 4 を参照して上述した方式で、周波数コントローラ F C S 1 B、F C S 2 B、および F C S 3 B の対応するメモリデバイスからデジタルパルス信号 D P S 2 の状態 S 1 ～ S 3 の対応する周波数レベルにアクセスし、デジタルパルス信号 D P S 2 の状態 S 1 ～ S 3 の周波数レベルをバイアス発生器 3 0 4 のドライバシステム 3 0 6 B に送信する。

【 0 1 2 9 】

また、デジタルパルス信号 D P S 2 が状態 S 4 を発生している期間中、状態 S 4 を示す信号を受信すると、パラメータコントローラ P R S 4 B は、パラメータコントローラ P R S 4 B の対応するメモリデバイスから状態 S 4 のパラメータレベルにアクセスし、状態 S 4 のパラメータレベルをバイアス発生器 3 0 4 のドライバシステム 3 0 6 B に送信する。同様に、デジタルパルス信号 D P S 2 が状態 S 4 を発生している期間中、状態 S 4 を示す信号を受信すると、周波数コントローラ F C S 4 B は、周波数コントローラ F C S 4 B の対応するメモリデバイスから状態 S 4 の周波数レベルにアクセスし、状態 S 4 の周波数レベルをバイアス発生器 3 0 4 のドライバシステム 3 0 6 B に送信する。

【 0 1 3 0 】

デジタルパルス信号 D P S 2 が状態 S 1 ～ S 3 を発生している期間中、バイアス発生器 3 0 4 のドライバシステム 3 0 6 B は、バイアス発生器 1 0 4 のドライバシステム 1 2 4 B がデジタルパルス信号 D P S 1 の状態 S 1 ～ S 3 のパラメータレベルおよびデジタルパルス信号 D P S 1 の状態 S 1 ～ S 3 の周波数レベルを受信する上述の方式と同じ方式で、デジタルパルス信号 D P S 2 の状態 S 1 ～ S 3 のパラメータレベルおよびデジタルパルス信号 D P S 2 の状態 S 1 ～ S 3 の周波数レベルを受信する。さらに、デジタルパルス信号 D P S 2 が状態 S 4 を発生している期間中、バイアス発生器 3 0 4 のドライバシステム 3 0 6 B は、状態 S 4 のパラメータレベルおよび状態 S 4 の周波数レベルを受信する。

【 0 1 3 1 】

デジタルパルス信号 D P S 2 の状態 S 1 のパラメータレベルおよび周波数レベルを受信すると、バイアス発生器 3 0 4 のドライバシステム 3 0 6 B は、デジタルパルス信号 D P S 2 の状態 S 1 のパラメータレベルおよび周波数レベルに基づいて電流信号を生成し、電流信号をバイアス発生器 3 0 4 のソース R F 電源に提供する。デジタルパルス信号 D P S 2 が状態 S 1 を発生している期間中、バイアス発生器 3 0 4 のバイアス R F 電源は、バイアス発生器 3 0 4 のドライバシステム 3 0 6 B から電流信号を受信すると、デジタルパル

ス信号 D P S 2 の状態 S 1 の R F 信号 3 0 8 B の一部を生成する。R F 信号 3 0 8 B は、バイアス R F 信号の一例である。デジタルパルス信号 D P S 2 の状態 S 1 の R F 信号 3 0 8 B の一部は、デジタルパルス信号 D P S 2 の状態 S 1 の発生中のデジタルパルス信号 D P S 2 の状態 S 1 のパラメータレベルおよび周波数レベルを有する。

【0132】

同様に、デジタルパルス信号 D P S 2 の状態 S 2 のパラメータレベルおよび周波数レベルを受信すると、バイアス発生器 3 0 4 のドライバシステム 3 0 6 B は、デジタルパルス信号 D P S 2 の状態 S 2 のパラメータレベルおよび周波数レベルに基づいて電流信号を生成し、電流信号をバイアス発生器 3 0 4 のバイアス R F 電源に提供する。デジタルパルス信号 D P S 2 が状態 S 2 を発生している期間中、バイアス発生器 3 0 4 のバイアス R F 電源は、バイアス発生器 3 0 4 のドライバシステム 3 0 6 B から電流信号を受信すると、デジタルパルス信号 D P S 2 の状態 S 2 の R F 信号 3 0 8 B の一部を生成する。デジタルパルス信号 D P S 2 の状態 S 2 の R F 信号 3 0 8 B の一部は、デジタルパルス信号 D P S 2 の状態 S 2 の発生中のデジタルパルス信号 D P S 2 の状態 S 2 のパラメータレベルおよびデジタルパルス信号 D P S 2 の状態 S 2 の周波数レベルを有する。

【0133】

また、デジタルパルス信号 D P S 2 の状態 S 3 のパラメータレベルおよび周波数レベルを受信すると、バイアス発生器 3 0 4 のドライバシステム 3 0 6 B は、デジタルパルス信号 D P S 2 の状態 S 3 のパラメータおよび周波数レベルに基づいて電流信号を生成し、電流信号をバイアス発生器 3 0 4 のバイアス R F 電源に提供する。デジタルパルス信号 D P S 2 が状態 S 3 を発生している期間中、バイアス発生器 3 0 4 のバイアス R F 電源は、バイアス発生器 3 0 4 のドライバシステム 3 0 6 B から電流信号を受信すると、デジタルパルス信号 D P S 2 の状態 S 3 の R F 信号 3 0 8 B の一部を生成する。デジタルパルス信号 D P S 2 の状態 S 3 の R F 信号 3 0 8 B の一部は、デジタルパルス信号 D P S 2 の状態 S 3 の発生中のデジタルパルス信号 D P S 2 の状態 S 3 のパラメータレベルおよび周波数レベルを有する。

【0134】

また、状態 S 4 のパラメータレベルおよび状態 S 4 の周波数レベルを受信すると、バイアス発生器 3 0 4 のドライバシステム 3 0 6 B は、状態 S 4 のパラメータレベルおよび状態 S 4 の周波数レベルに基づいて電流信号を生成し、電流信号をバイアス発生器 3 0 4 のバイアス R F 電源に提供する。デジタルパルス信号 D P S 2 が状態 S 4 を発生している期間中、バイアス発生器 3 0 4 のバイアス R F 電源は、バイアス発生器 3 0 4 のドライバシステム 3 0 6 B から電流信号を受信すると、デジタルパルス信号 D P S 2 の状態 S 4 の R F 信号 3 0 8 B の一部を生成する。デジタルパルス信号 D P S 2 の状態 S 4 の R F 信号 3 0 8 B の一部は、デジタルパルス信号 D P S 2 の状態 S 4 の発生中の状態 S 4 のパラメータレベルおよび状態 S 4 の周波数レベルを有する。

【0135】

インピーダンス整合回路 I M C S 1 0 6 は、R F ケーブル 1 2 0 A を介して R F 信号 3 0 8 A を受信し、インピーダンス整合回路 I M C S 1 0 6 の出力に結合された負荷のインピーダンスを、インピーダンス整合回路 I M C S 1 0 6 の入力に結合されたソースのインピーダンスと整合させて、修正 R F 信号 3 1 0 A を生成する。修正 R F 信号 3 1 0 A は、インピーダンス整合回路 I M C S 1 0 6 の出力から上部電極 1 1 6 に供給される。

【0136】

同様に、インピーダンス整合回路 I M C B 1 0 8 は、R F ケーブル 1 2 0 B を介して R F 信号 3 0 8 B を受信し、インピーダンス整合回路 I M C B 1 0 8 の出力に結合された負荷のインピーダンスを、インピーダンス整合回路 I M C B 1 0 8 の入力に結合されたソースのインピーダンスと整合させて、修正 R F 信号 3 1 0 B を生成する。修正 R F 信号 3 1 0 B は、インピーダンス整合回路 I M C B 1 0 8 の出力から下部電極 1 1 4 に供給される。修正 R F 信号 3 1 0 A および 3 1 0 B の供給に加えて、1 つまたは複数のプロセスガスがプラズマチャンバ 1 1 0 に供給されると、プラズマは、プラズマチャンバ 1 1 0 のギャ

10

20

30

40

50

アップ 118 内に衝突または維持されて基板 S を処理する。

【0137】

いくつかの実施形態では、ソース発生器 302 およびバイアス発生器 304 のデジタル信号プロセッサに送信されるデジタルパルス信号 D P S 2 の状態 S 1 ~ S 4 のパラメータレベルは、ホストコンピュータのプロセッサによって識別される代わりに、入力／出力インターフェースを介してホストコンピュータのプロセッサに接続された入力デバイスを介してユーザから受信される。同様に、いくつかの実施形態では、ソース発生器 302 およびバイアス発生器 304 のデジタル信号プロセッサに送信される状態 S 1 ~ S 4 の周波数レベルは、ホストコンピュータのプロセッサによって識別される代わりに、入力デバイスを介してユーザから受信される。

【0138】

また、様々な実施形態において、上述のように、R F 信号のパラメータレベルは、R F 信号のパラメータの 1 つまたは複数の大きさ（振幅または値など）を含み、この 1 つまたは複数の大きさは、R F 信号のパラメータの別のパラメータレベルの 1 つまたは複数の大きさを除外している。例えば、デジタルパルス信号 D P S 2 の状態 S 2 についてソース発生器 302 のデジタル信号プロセッサに送信されるパラメータレベルは、1 つまたは複数の値を有するが、そのいずれも、デジタルパルス信号 D P S 2 の状態 S 1 についてソース発生器 302 のデジタル信号プロセッサに送信されるパラメータレベルの 1 つまたは複数の値と同じではない。さらに、デジタルパルス信号 D P S 2 の状態 S 3 についてソース発生器 302 のデジタル信号プロセッサに送信されるパラメータレベルは、1 つまたは複数の値を有するが、そのいずれも、デジタルパルス信号 D P S 2 の状態 S 2 についてソース発生器 302 のデジタル信号プロセッサに送信されるパラメータレベルの 1 つまたは複数の値と同じではない。また、デジタルパルス信号 D P S 2 の状態 S 3 についてソース発生器 302 のデジタル信号プロセッサに送信されるパラメータレベルは、1 つまたは複数の値を有するが、そのいずれも、デジタルパルス信号 D P S 2 の状態 S 1 についてソース発生器 302 のデジタル信号プロセッサに送信されるパラメータレベルの 1 つまたは複数の値と同じではない。デジタルパルス信号 D P S 2 の状態 S 4 についてソース発生器 302 のデジタル信号プロセッサに送信されるパラメータレベルは、1 つまたは複数の値を有するが、そのいずれも、デジタルパルス信号 D P S 2 の状態 S 3 についてソース発生器 302 のデジタル信号プロセッサに送信されるパラメータレベルの 1 つまたは複数の値と同じではない。また、デジタルパルス信号 D P S 2 の状態 S 4 についてソース発生器 302 のデジタル信号プロセッサに送信されるパラメータレベルは、1 つまたは複数の値を有するが、そのいずれも、デジタルパルス信号 D P S 2 の状態 S 2 についてソース発生器 302 のデジタル信号プロセッサに送信されるパラメータレベルの 1 つまたは複数の値と同じではない。デジタルパルス信号 D P S 2 の状態 S 4 についてソース発生器 302 のデジタル信号プロセッサに送信されるパラメータレベルは、1 つまたは複数の値を有するが、そのいずれも、デジタルパルス信号 D P S 2 の状態 S 1 についてソース発生器 302 のデジタル信号プロセッサに送信されるパラメータレベルの 1 つまたは複数の値と同じではない。

【0139】

別の例として、デジタルパルス信号 D P S 2 の状態 S 2 についてバイアス発生器 304 のデジタル信号プロセッサに送信されるパラメータレベルは、1 つまたは複数の値を有するが、そのいずれも、デジタルパルス信号 D P S 2 の状態 S 1 についてバイアス発生器 304 のデジタル信号プロセッサに送信されるパラメータレベルの 1 つまたは複数の値と同じではない。さらに、デジタルパルス信号 D P S 2 の状態 S 3 についてバイアス発生器 304 のデジタル信号プロセッサに送信されるパラメータレベルは、1 つまたは複数の値を有するが、そのいずれも、デジタルパルス信号 D P S 2 の状態 S 2 についてバイアス発生器 304 のデジタル信号プロセッサに送信されるパラメータレベルの 1 つまたは複数の値と同じではない。また、デジタルパルス信号 D P S 2 の状態 S 3 についてバイアス発生器 304 のデジタル信号プロセッサに送信されるパラメータレベルは、1 つまたは複数の値を有するが、そのいずれも、デジタルパルス信号 D P S 2 の状態 S 1 についてバイアス発

10

20

30

40

50

生器 304 のデジタル信号プロセッサに送信されるパラメータレベルの 1 つまたは複数の値と同じではない。デジタルパルス信号 D P S 2 の状態 S 4 についてバイアス発生器 304 のデジタル信号プロセッサに送信されるパラメータレベルは、1 つまたは複数の値を有するが、そのいずれも、デジタルパルス信号 D P S 2 の状態 S 3 についてバイアス発生器 304 のデジタル信号プロセッサに送信されるパラメータレベルの 1 つまたは複数の値と同じではない。また、デジタルパルス信号 D P S 2 の状態 S 4 についてバイアス発生器 304 のデジタル信号プロセッサに送信されるパラメータレベルは、1 つまたは複数の値を有するが、そのいずれも、デジタルパルス信号 D P S 2 の状態 S 2 についてバイアス発生器 304 のデジタル信号プロセッサに送信されるパラメータレベルの 1 つまたは複数の値と同じではない。デジタルパルス信号 D P S 2 の状態 S 4 についてバイアス発生器 304 のデジタル信号プロセッサに送信されるパラメータレベルは、1 つまたは複数の値を有するが、そのいずれも、デジタルパルス信号 D P S 2 の状態 S 1 についてバイアス発生器 304 のデジタル信号プロセッサに送信されるパラメータレベルの 1 つまたは複数の値と同じではない。

【0140】

様々な実施形態において、ソース発生器 302 の複数の周波数コントローラ F C S 1 S 、 F C S 2 S 、 F C S 3 S 、および F C S 4 S の代わりに 1 つの周波数コントローラを使用してソース発生器 302 のソース R F 電源を制御し、状態 S 1 ~ S 4 の複数の周波数レベルの代わりに R F 信号の単一周波数レベルを生成する。単一周波数レベルについては、ソース発生器 102 を参照して上述されている。ホストコンピュータのプロセッサは、R F 信号の単一周波数レベルの値をソース発生器 302 のデジタル信号プロセッサに送信する。単一周波数レベルの値を受信すると、デジタルパルス信号 D P S 2 の状態が S 1 または S 2 または S 3 または S 4 であるかに関係なく、ソース発生器 302 のデジタル信号プロセッサは、その値を周波数コントローラに送信して周波数コントローラのメモリデバイスに記憶させる。さらに、単一周波数レベルの値を受信すると、デジタルパルス信号 D P S 2 の状態が S 1 または S 2 または S 3 または S 4 であるかに関係なく、周波数コントローラは、その値をドライバシステム 306 A に送信する。ドライバシステム 306 A は、単一周波数レベルの値に基づいて電流信号を生成し、電流信号をソース発生器 302 のソース R F 電源に提供する。電流信号を受信すると、ソース発生器 302 のソース R F 電源は、状態 S 1 ~ S 4 の単一周波数レベルおよび複数のパラメータレベルを有する R F 信号を生成する。

【0141】

同様に、いくつかの実施形態では、バイアス発生器 304 の複数の周波数コントローラ F C S 1 B 、 F C S 2 B 、 F C S 3 B 、および F C S 4 B の代わりに 1 つの周波数コントローラを使用してバイアス R F 電源を制御し、状態 S 1 ~ S 4 の複数の周波数レベルの代わりに R F 信号の単一周波数レベルを生成する。単一周波数レベルについては、バイアス発生器 104 を参照して上述されている。ホストコンピュータのプロセッサは、R F 信号の単一周波数レベルの値をバイアス発生器 304 のデジタル信号プロセッサに送信する。単一周波数レベルの値を受信すると、デジタルパルス信号 D P S 2 の状態が S 1 または S 2 または S 3 または S 4 であるかに関係なく、バイアス発生器 304 のデジタル信号プロセッサは、その値を周波数コントローラに送信して周波数コントローラのメモリデバイスに記憶させる。さらに、単一周波数レベルの値を受信すると、デジタルパルス信号 D P S 2 の状態が S 1 または S 2 または S 3 または S 4 であるかに関係なく、周波数コントローラは、その値をドライバシステム 306 B に送信する。ドライバシステム 306 B は、単一周波数レベルの値に基づいて電流信号を生成し、電流信号をバイアス発生器 304 のバイアス R F 電源に提供する。電流信号を受信すると、バイアス発生器 304 のバイアス R F 電源は、デジタルパルス信号 D P S 2 の状態 S 1 ~ S 4 の単一周波数レベルおよび複数のパラメータレベルを有する R F 信号を生成する。

【0142】

様々な実施形態において、ホストコンピュータのプロセッサによって実施されるものと

して本明細書で説明される1つまたは複数の機能は、代わりに、ソース発生器302のデジタル信号プロセッサによって実施される。例えば、ホストコンピュータのプロセッサが状態S1～S4のパラメータレベルおよび周波数レベルをソース発生器302のデジタル信号プロセッサに提供する代わりに、パラメータレベルおよび周波数レベルは、ソース発生器302のデジタル信号プロセッサに結合されたメモリデバイスに記憶され、メモリデバイスからソース発生器302のデジタル信号プロセッサによってアクセスされ、ホストコンピュータのプロセッサから受信されたデジタルパルス信号DPS2の状態がS1、S2、S3、またはS4であるかに基づいて、パラメータコントローラPRS1S、PRS2S、PRS3S、およびPRS4S、ならびに周波数コントローラFCS1S、FCS2S、FCS3S、およびFCS4Sに送信される。別の例として、デジタルパルス信号DPS2がホストコンピュータのプロセッサによって生成される代わりに、デジタルパルス信号DPS2は、ソース発生器302のデジタル信号プロセッサによって生成され、ソース発生器302およびバイアス発生器304の2つのデジタル信号プロセッサを結合する転送ケーブルを介してバイアス発生器304のデジタル信号プロセッサに送信される。さらに別の例として、ホストコンピュータのプロセッサが状態S1～S4のパラメータレベルおよび周波数レベルをバイアス発生器304のデジタル信号プロセッサに提供する代わりに、パラメータレベルおよび周波数レベルは、バイアス発生器304のデジタル信号プロセッサに結合されたメモリデバイスに記憶され、メモリデバイスからバイアス発生器104のデジタル信号プロセッサによってアクセスされ、ホストコンピュータのプロセッサから受信されたデジタルパルス信号DPS2の状態がS1、S2、S3、またはS4であるかに基づいて、パラメータコントローラPRS1B、PRS2B、PRS3B、およびPRS4B、ならびに周波数コントローラFCS1B、FCS2B、FCS3B、およびFCS4Bに送信される。別の例として、デジタルパルス信号DPS2がホストコンピュータのプロセッサによって生成される代わりに、デジタルパルス信号DPS2は、バイアス発生器304のデジタル信号プロセッサによって生成され、ソース発生器302およびバイアス発生器304の2つのデジタル信号プロセッサを結合する転送ケーブルを介してソース発生器302に送信される。

【0143】

図3Bは、高アスペクト比の誘電体エッチングを達成するための4つの状態の生成を例示するシステム350の一実施形態の図である。システム350は、ソース発生器302と、バイアス発生器304と、ホストコンピュータと、RFケーブル120Aおよび120Bと、インピーダンス整合回路IMC152と、RF伝送ライン122Bと、プラズマチャンバ110とを含む。システム350において、4状態ソース発生器302およびバイアス発生器304が3状態ソース発生器102およびバイアス発生器104の代わりに使用されることを除くと、システム350は図1Bのシステム150と同じである。インピーダンス整合回路IMC152の複数の入力に結合されたソースは、RFケーブル120Aおよび120B、ならびにソース発生器302およびバイアス発生器304を含む。

【0144】

インピーダンス整合回路IMC152は、ソース発生器302によって生成されたRF信号308Aおよびバイアス発生器304によって生成されたRF信号308Bを受信し、インピーダンス整合回路IMC152の出力に結合された負荷のインピーダンスを、インピーダンス整合回路IMC152の入力に結合されたソースのインピーダンスに整合させて、修正RF信号354を生成する。例えば、インピーダンス整合回路IMC152は、RF伝送ライン122Bおよびプラズマチャンバ110のインピーダンスを、RFケーブル120Aおよび120B、ソース発生器302、ならびにバイアス発生器304のインピーダンスと整合させる。下部電極114は、基板Sの処理を制御するために修正されたRF信号354を受信する。1つまたは複数のプロセスガスが修正RF信号354と共にプラズマチャンバ110に供給されると、プラズマは、プラズマチャンバ110のギャップ118内に衝突または維持されて基板Sを処理する。基板Sの処理は、例えば、状態S2のRF信号308Aのパラメータレベルを含み、かつ状態S2のRF信号308Bの

パラメータレベルを含むことによって制御される。状態 S 2 の間、R F 信号 3 0 8 A および R F 信号 3 0 8 B は、基板 S のマスク材料を下向きにスパッタして基板 S の基板層を保護するプラズマイオンを生成するためのパラメータレベルを有する。

【0145】

様々な実施形態において、上部電極 1 1 6 が接地電位に結合される代わりに、下部電極 1 1 2 が接地電位に結合され、上部電極 1 1 6 は、R F 伝送ライン 1 2 2 B に結合されて修正 R F 信号 3 5 4 を受信する。

【0146】

様々な実施形態において、ソース発生器 3 0 2 のデジタル信号プロセッサ、ならびにソース発生器 3 0 2 のコントローラ P R S 1 S、P R S 2 S、P R S 3 S、P R S 4 S、F C S 1 S、F C S 2 S、F C S 3 S、および F C S 4 S によって実施されるものとして本明細書で説明される 1 つまたは複数の機能は、代わりに、ホストコンピュータのプロセッサによって実施される。例えば、ホストコンピュータのプロセッサは、ソース発生器 3 0 2 のデジタル信号プロセッサに結合されることなく、ドライバシステム 3 0 6 A に結合される。ソース発生器 3 0 2 のデジタル信号プロセッサ、ならびにソース発生器 3 0 2 のコントローラ P R S 1 S、P R S 2 S、P R S 3 S、P R S 4 S、F C S 1 S、F C S 2 S、F C S 3 S、および F C S 4 S によって実施されるものとして本明細書で説明される機能は、ホストコンピュータのプロセッサによって実行されるコンピュータプログラムまたはコンピュータモジュールである。

【0147】

同様に、いくつかの実施形態では、バイアス発生器 3 0 4 のデジタル信号プロセッサ、ならびにバイアス発生器 3 0 4 のコントローラ P R S 1 B、P R S 2 B、P R S 3 B、P R S 4 B、F C S 1 B、F C S 2 B、F C S 3 B、および F C S 4 B によって実施されるものとして本明細書で説明される 1 つまたは複数の機能は、代わりに、ホストコンピュータのプロセッサによって実施される。例えば、ホストコンピュータのプロセッサは、バイアス発生器 3 0 4 のデジタル信号プロセッサに結合されることなく、ドライバシステム 3 0 6 B に結合される。バイアス発生器 3 0 4 のデジタル信号プロセッサ、ならびにバイアス発生器 3 0 4 のコントローラ P R S 1 B、P R S 2 B、P R S 3 B、P R S 4 B、F C S 1 B、F C S 2 B、F C S 3 B、および F C S 4 B によって実施されるものとして本明細書で説明される機能は、ホストコンピュータのプロセッサによって実行されるコンピュータプログラムまたはコンピュータモジュールである。

【0148】

様々な実施形態において、ソース発生器 3 0 2 のコントローラ P R S 1 S、P R S 2 S、P R S 3 S、P R S 4 S、F C S 1 S、F C S 2 S、F C S 3 S、および F C S 4 S によって実施されるものとして本明細書で説明される 1 つまたは複数の機能は、代わりに、ソース発生器 3 0 2 のデジタル信号プロセッサによって実施される。例えば、ソース発生器 3 0 2 のデジタル信号プロセッサは、ソース発生器 3 0 2 のコントローラ P R S 1 S、P R S 2 S、P R S 3 S、P R S 4 S、F C S 1 S、F C S 2 S、F C S 3 S、および F C S 4 S に結合されることなく、ドライバシステム 3 0 6 A に結合される。ソース発生器 3 0 2 のコントローラ P R S 1 S、P R S 2 S、P R S 3 S、P R S 4 S、F C S 1 S、F C S 2 S、F C S 3 S、および F C S 4 S によって実施されるものとして本明細書で説明される機能は、ソース発生器 3 0 2 のデジタル信号プロセッサによって実行されるコンピュータプログラムまたはコンピュータモジュールである。

【0149】

同様に、いくつかの実施形態では、バイアス発生器 3 0 4 のコントローラ P R S 1 B、P R S 2 B、P R S 3 B、P R S 4 B、F C S 1 B、F C S 2 B、F C S 3 B、および F C S 4 B によって実施されるものとして本明細書で説明される 1 つまたは複数の機能は、代わりに、バイアス発生器 3 0 4 のデジタル信号プロセッサによって実施される。例えば、バイアス発生器 3 0 4 のデジタル信号プロセッサは、バイアス発生器 3 0 4 のコントローラ P R S 1 B、P R S 2 B、P R S 3 B、P R S 4 B、F C S 1 B、F C S 2 B、F C

S 3 B、および F C S 4 B に結合されることなく、ドライバシステム 3 0 6 B に結合される。バイアス発生器 3 0 4 のコントローラ P R S 1 B、P R S 2 B、P R S 3 B、P R S 4 B、F C S 1 B、F C S 2 B、F C S 3 B、および F C S 4 B によって実施されるものとして本明細書で説明される機能は、バイアス発生器 3 0 4 のデジタル信号プロセッサによって実行されるコンピュータプログラムまたはコンピュータモジュールである。

【0150】

様々な実施形態において、ソース発生器 3 0 2 のデジタル信号プロセッサ、ソース発生器 3 0 2 のコントローラ P R S 1 S、P R S 2 S、P R S 3 S、および P R S 4 S、ならびにソース発生器 3 0 2 の単一周波数レベルを生成するために使用されるコントローラによって実施されるものとして本明細書で説明される1つまたは複数の機能は、代わりに、
10
ホストコンピュータのプロセッサによって実施される。例えば、ホストコンピュータのプロセッサは、ソース発生器 3 0 2 のデジタル信号プロセッサに結合されることなく、ドライバシステム 3 0 6 A に結合される。ソース発生器 3 0 2 のデジタル信号プロセッサ、ソース発生器 3 0 2 のコントローラ P R S 1 S、P R S 2 S、P R S 3 S、および P R S 4 S、ならびにソース発生器 3 0 2 の単一周波数レベルを生成するために使用されるコントローラによって実施されるものとして本明細書で説明される機能は、ホストコンピュータのプロセッサによって実行されるコンピュータプログラムまたはコンピュータモジュールである。

【0151】

同様に、いくつかの実施形態では、バイアス発生器 3 0 4 のデジタル信号プロセッサ、
20
バイアス発生器 3 0 4 のコントローラ P R S 1 B、P R S 2 B、P R S 3 B、および P R S 4 B、ならびにバイアス発生器 3 0 4 の単一周波数レベルを生成するために使用されるコントローラによって実施されるものとして本明細書で説明される1つまたは複数の機能は、代わりに、ホストコンピュータのプロセッサによって実施される。例えば、ホストコンピュータのプロセッサは、バイアス発生器 3 0 4 のデジタル信号プロセッサに結合されることなく、ドライバシステム 3 0 6 B に結合される。バイアス発生器 3 0 4 のデジタル信号プロセッサ、バイアス発生器 3 0 4 のコントローラ P R S 1 B、P R S 2 B、P R S 3 B、および P R S 4 B、ならびにバイアス発生器 3 0 4 の単一周波数レベルを生成するために使用されるコントローラによって実施されるものとして本明細書で説明される機能は、ホストコンピュータのプロセッサによって実行されるコンピュータプログラムまたは
30
コンピュータモジュールである。

【0152】

様々な実施形態において、ソース発生器 3 0 2 のコントローラ P R S 1 S、P R S 2 S、P R S 3 S、および P R S 4 S、ならびにソース発生器 3 0 2 の単一周波数レベルを生成するために使用されるコントローラによって実施されるものとして本明細書で説明される1つまたは複数の機能は、代わりに、ソース発生器 3 0 2 のデジタル信号プロセッサによって実施される。例えば、ソース発生器 3 0 2 のデジタル信号プロセッサは、ソース発生器 3 0 2 のコントローラ P R S 1 S、P R S 2 S、P R S 3 S、および P R S 4 S に結合されることなく、かつソース発生器 3 0 2 の単一周波数レベルを生成するために使用されるコントローラに結合されることなく、ドライバシステム 3 0 6 A に結合される。ソース発生器 3 0 2 のコントローラ P R S 1 S、P R S 2 S、P R S 3 S、および P R S 4 S、
40
ならびにソース発生器 3 0 2 の単一周波数レベルを生成するために使用されるコントローラによって実施されるものとして本明細書で説明される機能は、ソース発生器 3 0 2 のデジタル信号プロセッサによって実行されるコンピュータプログラムまたはコンピュータモジュールである。

【0153】

同様に、いくつかの実施形態では、バイアス発生器 3 0 4 のコントローラ P R S 1 B、P R S 2 B、P R S 3 B、および P R S 4 B、ならびにバイアス発生器 3 0 4 の単一周波数レベルを生成するために使用されるコントローラによって実施されるものとして本明細書で説明される1つまたは複数の機能は、代わりに、バイアス発生器 3 0 4 のデジタル信
50

号プロセッサによって実施される。例えば、バイアス発生器304のデジタル信号プロセッサは、バイアス発生器304のコントローラPRS1B、PRS2B、PRS3B、およびPRS4Bに結合されることなく、かつバイアス発生器304の単一周波数レベルを生成するために使用されるコントローラに結合されることなく、ドライバシステム306Bに結合される。バイアス発生器304のコントローラPRS1B、PRS2B、PRS3B、およびPRS4B、ならびにバイアス発生器304の単一周波数レベルを生成するために使用されるコントローラによって実施されるものとして本明細書で説明される機能は、バイアス発生器304のデジタル信号プロセッサによって実行されるコンピュータプログラムまたはコンピュータモジュールである。

【0154】

図4Aは、グラフ206の実施形態、ならびに追加のグラフ402および404の実施形態を示しており、図3Aおよび図3Bのバイアス発生器304によって生成されたRF信号308Bのパラメータ408A、ならびに図3Aおよび図3Bのソース発生器302によって生成されたRF信号308Aのパラメータ408Bを例示している。グラフ404は、パラメータ408Aおよび408Bを時間 t に対してプロットしたものであり、グラフ402は、デジタルパルス信号406の論理レベルを時間 t に対してプロットしたものである。デジタルパルス信号406は、図3Aのデジタルパルス信号DPS2の一例である。

【0155】

デジタルパルス信号406は、時間 t_0 で論理レベル0から論理レベル3に遷移し、状態S1が発生している間（すなわち、時間 t_0 と時間 t_3 との間の期間）、論理レベル3にある。デジタルパルス信号406は、時間 t_3 で論理レベル3から論理レベル2に遷移し、状態S2が発生している間（すなわち、時間 t_3 と時間 $t_{3.5}$ との間の期間）、論理レベル2に留まる。デジタルパルス信号406は、時間 $t_{3.5}$ で論理レベル2から論理レベル1に遷移し、状態S3が発生している間（すなわち、時間 $t_{3.5}$ と時間 $t_{5.5}$ との間の期間）、論理レベル1に留まる。デジタルパルス信号406は、時間 $t_{5.5}$ で論理レベル1から論理レベル0に遷移し、状態S4が発生している間（すなわち、時間 $t_{5.5}$ と時間 t_6 との間の期間）、論理レベル0に留まる。

【0156】

デジタルパルス信号406は、時間 t_6 で論理レベル0から論理レベル3に遷移し、状態S1が再び発生している間（すなわち、時間 t_6 と時間 t_9 との間の期間）、論理レベル3にある。デジタルパルス信号406は、時間 t_9 で論理レベル3から論理レベル2に遷移し、状態S2が再び発生している間（すなわち、時間 t_9 と時間 $t_{9.5}$ との間の期間）、論理レベル2に留まる。デジタルパルス信号406は、時間 $t_{9.5}$ で論理レベル2から論理レベル1に遷移し、状態S3が再び発生している間（すなわち、時間 $t_{9.5}$ と時間 $t_{11.5}$ との間の期間）、論理レベル1に留まる。デジタルパルス信号406は、時間 $t_{11.5}$ で論理レベル1から論理レベル0に遷移し、状態S4が再び発生している間（すなわち、時間 $t_{11.5}$ と時間 t_{12} との間の期間）、論理レベル0に留まる。デジタルパルス信号406は、時間 t_{12} で論理レベル0から論理レベル3に遷移する。

【0157】

時間 t_3 と t_0 との間の期間中、デジタルパルス信号406は状態S1を発生させ、時間 t_3 と $t_{3.5}$ との間の期間中、デジタルパルス信号406は状態S2を発生させ、時間 $t_{3.5}$ と $t_{5.5}$ との間の期間中、デジタルパルス信号406は状態S3を発生させ、時間 $t_{5.5}$ と t_6 との間の期間中、デジタルパルス信号406は状態S4を発生させることに留意されたい。同様に、時間 t_6 と t_9 との間の期間中、デジタルパルス信号406は、状態S1を再び発生させ、時間 t_9 と $t_{9.5}$ との間の期間中、デジタルパルス信号406は、状態S2を再び発生させ、時間 $t_{9.5}$ と $t_{11.5}$ との間の期間中、デジタルパルス信号406は、状態S3を再び発生させ、時間 $t_{11.5}$ と t_{12} との間の期間中、デジタルパルス信号406は、状態S4を再び発生を提供させる。

【0158】

10

20

30

40

50

パラメータ４０８Ａは、デジタルパルス信号４０６が状態Ｓ１を有する t_0 と t_3 との間の期間中、パラメータレベルＰＲ７にある。パラメータ４０８Ａは、実質的に時間 t_3 でパラメータレベルＰＲ７からパラメータレベルＰＲ５．５に遷移し、デジタルパルス信号４０６が状態Ｓ２を有する t_3 と $t_{3.5}$ との間の期間中、パラメータレベルＰＲ５．５に留まる。パラメータ４０８Ａは、実質的に時間 $t_{3.5}$ でパラメータレベルＰＲ５．５からパラメータレベルＰＲ０．１に遷移し、デジタルパルス信号４０６が状態Ｓ３を有する時間 $t_{3.5}$ と $t_{5.5}$ との間の期間、パラメータレベルＰＲ０．１に留まる。パラメータ４０８Ａは、実質的に時間 $t_{5.5}$ でパラメータレベルＰＲ０．１からパラメータレベルＰＲ３に遷移し、デジタルパルス信号４０６が状態Ｓ４を有する時間 $t_{5.5}$ と t_6 との間の期間、パラメータレベルＰＲ３に留まる。

10

【０１５９】

パラメータ４０８Ａは、実質的に時間 t_6 でパラメータレベルＰＲ３からパラメータレベルＰＲ７に遷移し、デジタルパルス信号４０６が状態Ｓ１を有する時間 t_6 と t_9 との間の期間、パラメータレベルＰＲ７に留まる。パラメータ４０８Ａは、実質的に時間 t_9 でパラメータレベルＰＲ７からパラメータレベルＰＲ５．５に遷移し、デジタルパルス信号４０６が状態Ｓ２を有する t_9 と $t_{9.5}$ との間の期間中、パラメータレベルＰＲ５．５に留まる。パラメータ４０８Ａは、実質的に時間 $t_{9.5}$ でパラメータレベルＰＲ５．５からパラメータレベルＰＲ０．１に遷移し、デジタルパルス信号４０６が状態Ｓ３を有する時間 $t_{9.5}$ と $t_{11.5}$ との間の期間、パラメータレベルＰＲ０．１に留まる。パラメータ４０８Ａは、実質的に時間 $t_{11.5}$ でパラメータレベルＰＲ０．１からパラメータレベルＰＲ３に遷移し、デジタルパルス信号４０６が状態Ｓ４を有する時間 $t_{11.5}$ と t_{12} との間の期間、パラメータレベルＰＲ３に留まる。パラメータ４０８Ａは、実質的に時間 t_{12} でパラメータレベルＰＲ３からパラメータレベルＰＲ７に遷移する。

20

【０１６０】

パラメータ４０８Ｂは、デジタルパルス信号４０６が状態Ｓ１を有する t_0 と t_3 との間の期間中、パラメータレベルＰＲ４にある。パラメータ４０８Ｂは、実質的に時間 t_3 でパラメータレベルＰＲ４からパラメータレベルＰＲ３．５に遷移し、デジタルパルス信号４０６が状態Ｓ２を有する t_3 と $t_{3.5}$ との間の期間中、パラメータレベルＰＲ３．５に留まる。パラメータ４０８Ｂは、実質的に時間 $t_{3.5}$ でパラメータレベルＰＲ３．５からパラメータレベルＰＲ０．１に遷移し、デジタルパルス信号４０６が状態Ｓ３を有する時間 $t_{3.5}$ と $t_{5.5}$ との間の期間、パラメータレベルＰＲ０．１に留まる。パラメータ４０８Ｂは、実質的に時間 $t_{5.5}$ でパラメータレベルＰＲ０．１からパラメータレベルＰＲ２に遷移し、デジタルパルス信号４０６が状態Ｓ４を有する時間 $t_{5.5}$ と t_6 との間の期間、パラメータレベルＰＲ２に留まる。

30

【０１６１】

パラメータ４０８Ｂは、実質的に時間 t_6 でパラメータレベルＰＲ２からパラメータレベルＰＲ４に遷移し、デジタルパルス信号４０６が状態Ｓ１を有する時間 t_6 と t_9 との間の期間、パラメータレベルＰＲ４に留まる。パラメータ４０８Ｂは、実質的に時間 t_9 でパラメータレベルＰＲ４からパラメータレベルＰＲ３．５に遷移し、デジタルパルス信号４０６が状態Ｓ２を有する t_9 と $t_{9.5}$ との間の期間中、パラメータレベルＰＲ３．５に留まる。パラメータ４０８Ｂは、実質的に時間 $t_{9.5}$ でパラメータレベルＰＲ３．５からパラメータレベルＰＲ０．１に遷移し、デジタルパルス信号４０６が状態Ｓ３を有する時間 $t_{9.5}$ と $t_{11.5}$ との間の期間、パラメータレベルＰＲ０．１に留まる。パラメータ４０８Ｂは、実質的に時間 $t_{11.5}$ でパラメータレベルＰＲ０．１からパラメータレベルＰＲ２に遷移し、デジタルパルス信号４０６が状態Ｓ４を有する時間 $t_{11.5}$ と t_{12} との間の期間、パラメータレベルＰＲ２に留まる。パラメータ４０８Ｂは、実質的に時間 t_{12} でパラメータレベルＰＲ２からパラメータレベルＰＲ４に遷移する。

40

【０１６２】

パラメータレベルＰＲ３．５は、パラメータレベルＰＲ３よりも大きく、パラメータレベルＰＲ４よりも小さいことにさらに留意されたい。また、パラメータレベルＰＲ５．５

50

は、パラメータレベル P R 5 よりも大きく、パラメータレベル P R 6 よりも小さい。

【0163】

様々な実施形態において、パラメータ 408 A は、実質的に時間 t_3 または実質的に時間 t_9 で、パラメータ P R 7 から別のパラメータレベル（例えば、パラメータレベル P R 3 と P R 7 との間）に遷移し、状態 S 2 の間、遷移後のパラメータレベルに留まる。また、パラメータ 408 A は、実質的に時間 $t_{3.5}$ または実質的に時間 $t_{9.5}$ で、パラメータ P R 5.5 から別のパラメータレベル（すなわち、パラメータレベル P R 0.1 と P R 3 との間、またはパラメータレベル P R 0）に遷移し、状態 S 3 の間、遷移後のパラメータレベルに留まる。パラメータ 408 A は、実質的に時間 $t_{5.5}$ または実質的に時間 $t_{11.5}$ で、パラメータ P R 0.1 から別のパラメータレベル（すなわち、パラメータレベル P R 0.1 と P R 5.5 との間）に遷移し、状態 S 4 の間、遷移後のパラメータレベルに留まる。

10

【0164】

いくつかの実施形態では、パラメータ 408 B は、実質的に時間 t_3 または実質的に時間 t_9 で、パラメータ P R 4 から別のパラメータレベル（すなわち、パラメータレベル P R 2 と P R 4 との間）に遷移し、状態 S 2 の間、遷移後のパラメータレベルに留まる。また、パラメータ 408 B は、実質的に時間 $t_{3.5}$ または実質的に時間 $t_{9.5}$ で、パラメータ P R 3.5 から別のパラメータレベル（すなわち、パラメータレベル P R 0.1 と P R 2 との間、またはパラメータレベル P R 0）に遷移し、状態 S 3 の間、遷移後のパラメータレベルに留まる。パラメータ 408 B は、実質的に時間 $t_{5.5}$ または実質的に時間 $t_{11.5}$ で、パラメータ P R 0.1 から別のパラメータレベル（すなわち、パラメータレベル P R 0.1 と P R 3.5 との間）に遷移し、状態 S 4 の間、遷移後のパラメータレベルに留まる。

20

【0165】

いくつかの実施形態では、ホストコンピュータのプロセッサは、デジタルパルス信号 406 を修正し、デジタルパルス信号 406 の状態 S 2 の持続時間、および／またはデジタルパルス信号 406 の状態 S 3 の持続時間を変更する。例えば、ホストコンピュータのプロセッサは、論理レベル 2 の期間が時間 t_3 と $t_{3.5}$ との間の期間よりも長くまたは短くなるようにデジタルパルス信号 406 を修正する。別の例として、ホストコンピュータのプロセッサは、論理レベル 1 の期間が時間 $t_{3.5}$ と $t_{5.5}$ との間の期間よりも長くまたは短くなるようにデジタルパルス信号 406 を修正する。別の例示として、デジタルパルス信号 D P S 2 が状態 S 2 および S 3 を有する持続時間は、時間 t_0 と t_6 との間の期間のうち、最大で 30 % である。さらに例示すると、デジタルパルス信号 D P S 2 が状態 S 2 および S 3 を有する持続時間は、時間 t_0 と t_6 との間の期間のうち、1 % ~ 30 % の範囲である。別の例示として、デジタルパルス信号 D P S 2 が状態 S 2 および S 3 を有する持続時間は、時間 t_0 と t_6 との間の期間のうち、1 % ~ 20 % の範囲である。

30

【0166】

図 4 B は、グラフ 450 の一実施形態およびグラフ 452 の一実施形態である。グラフ 450 は、別のデジタルパルス信号 454 を例示しており、グラフ 452 は、図 3 A および図 3 B のバイアス発生器 304 によって生成された R F 信号 308 B のパラメータ 456 A、ならびに図 3 A および図 3 B のソース発生器 302 によって生成された R F 信号 308 A の別のパラメータ 456 B を例示している。グラフ 450 は、デジタルパルス信号 454 の論理レベルを時間 t に対してプロットしたものである。デジタルパルス信号 454 は、図 3 A および図 3 B のデジタルパルス信号 D P S 2 の一例である。グラフ 452 は、パラメータ 456 A および 456 B を時間 t に対してプロットしたものである。パラメータ 456 A は、図 4 A のクロック信号 212 およびデジタルパルス信号 454 に同期されている。同様に、パラメータ 456 B は、クロック信号 212（図 4 A）およびデジタルパルス信号 454 に同期されている。

40

【0167】

デジタルパルス信号 454 は、時間 t_0 で論理レベル 0 から論理レベル 3 に遷移し、デ

50

デジタルパルス信号 D P S 2 の状態 S 1 が発生している間（すなわち、時間 t 0 と時間 t 3 との間の期間）、論理レベル 3 にある。デジタルパルス信号 4 5 4 は、時間 t 3 で論理レベル 3 から論理レベル 2 に遷移し、デジタルパルス信号 D P S 2 の状態 S 2 が発生している間（すなわち、時間 t 3 と時間 t 3 . 5 との間の期間）、論理レベル 2 に留まる。デジタルパルス信号 4 5 4 は、時間 t 3 . 5 で論理レベル 2 から論理レベル 1 に遷移し、デジタルパルス信号 D P S 2 の状態 S 3 が発生している間（すなわち、時間 t 3 . 5 と時間 t 4 との間の期間）、論理レベル 1 に留まる。デジタルパルス信号 4 5 4 は、時間 t 4 で論理レベル 1 から論理レベル 0 に遷移し、デジタルパルス信号 D P S 2 の状態 S 4 が発生している間（すなわち、時間 t 4 と t 6 との間の期間）、論理レベル 0 に留まる。

【 0 1 6 8 】

デジタルパルス信号 4 5 4 は、時間 t 6 で論理レベル 0 から論理レベル 3 に遷移し、デジタルパルス信号 D P S 2 の状態 S 1 が再び発生している間（すなわち、時間 t 6 と時間 t 9 との間の期間）、論理レベル 3 にある。デジタルパルス信号 4 5 4 は、時間 t 9 で論理レベル 3 から論理レベル 2 に遷移し、デジタルパルス信号 D P S 2 の状態 S 2 が再び発生している間（すなわち、時間 t 9 と時間 t 9 . 5 との間の期間）、論理レベル 2 に留まる。デジタルパルス信号 4 5 4 は、時間 t 9 . 5 で論理レベル 2 から論理レベル 1 に遷移し、デジタルパルス信号 D P S 2 の状態 S 3 が再び発生している間（すなわち、時間 t 9 . 5 と時間 t 1 0 との間の期間）、論理レベル 1 に留まる。デジタルパルス信号 4 5 4 は、時間 t 1 0 で論理レベル 1 から論理レベル 0 に遷移し、デジタルパルス信号 D P S 2 の状態 S 4 が再び発生している間（すなわち、時間 t 1 0 と時間 t 1 2 との間の期間）、論理レベル 0 に留まる。デジタルパルス信号 4 5 4 は、時間 t 1 2 で論理レベル 0 から論理レベル 3 に遷移する。

【 0 1 6 9 】

時間 t 3 と t 0 との間の期間中、デジタルパルス信号 4 5 4 は状態 S 1 を発生させ、時間 t 3 と t 3 . 5 との間の期間中、デジタルパルス信号 4 5 4 は状態 S 2 を発生させ、時間 t 3 . 5 と t 4 との間の期間中、デジタルパルス信号 4 5 4 は状態 S 3 を発生させ、時間 t 4 と t 6 との間の期間中、デジタルパルス信号 4 5 4 は状態 S 4 を発生させることに留意されたい。同様に、時間 t 6 と t 9 との間の期間中、デジタルパルス信号 4 5 4 は状態 S 1 を再び発生させ、時間 t 9 と t 9 . 5 との間の期間中、デジタルパルス信号 4 5 4 は状態 S 2 を再び発生させ、時間 t 9 . 5 と t 1 0 との間の期間中、デジタルパルス信号 4 5 4 は状態 S 3 を再び発生させ、時間 t 1 0 と t 1 2 との間の期間中、デジタルパルス信号 4 5 4 は状態 S 4 を再び発生させる。

【 0 1 7 0 】

パラメータ 4 5 6 A は、デジタルパルス信号 4 5 4 が状態 S 1 を有する t 0 と t 3 との間の期間中、パラメータレベル P R 7 にある。パラメータ 4 5 6 A は、実質的に時間 t 3 でパラメータレベル P R 7 からパラメータレベル P R 5 に遷移し、デジタルパルス信号 4 5 4 が状態 S 2 を有する t 3 と t 3 . 5 との間の期間中、パラメータレベル P R 5 に留まる。パラメータ 4 5 6 A は、実質的に時間 t 3 . 5 でパラメータレベル P R 5 からパラメータレベル P R 3 に遷移し、デジタルパルス信号 4 5 4 が状態 S 3 を有する時間 t 3 . 5 と t 4 との間の期間、パラメータレベル P R 3 に留まる。パラメータ 4 5 6 A は、実質的に時間 t 4 でパラメータレベル P R 3 からパラメータレベル P R 0 . 1 に遷移し、デジタルパルス信号 4 5 4 が状態 S 4 を有する時間 t 4 と t 6 との間の期間、パラメータレベル P R 0 . 1 に留まる。

【 0 1 7 1 】

パラメータ 4 5 6 A は、実質的に時間 t 6 でパラメータレベル P R 0 . 1 からパラメータレベル P R 7 に遷移し、デジタルパルス信号 4 5 4 が状態 S 1 を有する時間 t 6 と t 9 との間の期間、パラメータレベル P R 7 に留まる。パラメータ 4 5 6 A は、実質的に時間 t 9 でパラメータレベル P R 7 からパラメータレベル P R 5 に遷移し、デジタルパルス信号 4 5 4 が状態 S 2 を有する t 9 と t 9 . 5 との間の期間中、パラメータレベル P R 5 に留まる。パラメータ 4 5 6 A は、実質的に時間 t 9 . 5 でパラメータレベル P R 5 からパ

ラメータレベルPR3に遷移し、デジタルパルス信号454が状態S3を有する時間t9.5とt10との間の期間、パラメータレベルPR3に留まる。パラメータ456Aは、実質的に時間t10でパラメータレベルPR3からパラメータレベルPR0.1に遷移し、デジタルパルス信号454が状態S4を有する時間t10とt12との間の期間、パラメータレベルPR0.1に留まる。パラメータ456Aは、実質的に時間t12でパラメータレベルPR0.1からパラメータレベルPR7に遷移する。

【0172】

パラメータ456Bは、デジタルパルス信号454が状態S1を有するt0とt3との間の期間中、パラメータレベルPR4にある。パラメータ456Bは、実質的に時間t3でパラメータレベルPR4からパラメータレベルPR3に遷移し、デジタルパルス信号454が状態S2を有するt3とt3.5との間の期間中、パラメータレベルPR3に留まる。パラメータ456Bは、実質的に時間t3.5でパラメータレベルPR3からパラメータレベルPR2に遷移し、デジタルパルス信号454が状態S3を有する時間t3.5とt4との間の期間、パラメータレベルPR2に留まる。パラメータ456Bは、実質的に時間t4でパラメータレベルPR2からパラメータレベルPR0.1に遷移し、デジタルパルス信号454が状態S4を有する時間t4とt6との間の期間、パラメータレベルPR0.1に留まる。

【0173】

パラメータ456Bは、実質的に時間t6でパラメータレベルPR0.1からパラメータレベルPR4に遷移し、デジタルパルス信号454が状態S1を有する時間t6とt9との間の期間、パラメータレベルPR4に留まる。パラメータ456Bは、実質的に時間t9でパラメータレベルPR4からパラメータレベルPR3に遷移し、デジタルパルス信号454が状態S2を有するt9とt9.5との間の期間中、パラメータレベルPR3に留まる。パラメータ456Bは、実質的に時間t9.5でパラメータレベルPR3からパラメータレベルPR2に遷移し、デジタルパルス信号454が状態S3を有する時間t9.5とt10との間の期間、パラメータレベルPR2に留まる。パラメータ456Bは、実質的に時間t10でパラメータレベルPR2からパラメータレベルPR0.1に遷移し、デジタルパルス信号454が状態S4を有する時間t10とt12との間の期間、パラメータレベルPR0.1に留まる。パラメータ456Bは、実質的に時間t12でパラメータレベルPR0.1からパラメータレベルPR4に遷移する。

【0174】

様々な実施形態において、パラメータ456Aは、実質的に時間t3または実質的に時間t9で、パラメータレベルPR7から別のパラメータレベル（例えば、パラメータレベルPR3とPR7との間）に遷移し、デジタルパルス信号454が状態S2の間、遷移後のパラメータレベルに留まる。また、パラメータ456Aは、実質的に時間t3.5または実質的に時間t9.5で、パラメータレベルPR5から別のパラメータレベル（すなわち、パラメータレベルPR0.1とPR5との間）に遷移し、デジタルパルス信号454が状態S3の間、遷移後のパラメータレベルに留まる。パラメータ456Aは、実質的に時間t4または実質的に時間t10で、パラメータレベルPR3から別のパラメータレベル（すなわち、パラメータレベルPR0.1とPR3との間、またはパラメータレベルPR0）に遷移し、状態S4の間、遷移後のパラメータレベルに留まる。

【0175】

いくつかの実施形態では、パラメータ456Bは、実質的に時間t3または実質的に時間t9で、パラメータPR4から別のパラメータレベル（例えば、パラメータレベルPR2とPR4との間）に遷移し、デジタルパルス信号454が状態S2の間、遷移後のパラメータレベルに留まる。また、パラメータ456Bは、実質的に時間t3.5または実質的に時間t9.5で、パラメータPR3から別のパラメータレベル（すなわち、パラメータレベルPR0.1とPR3との間）に遷移し、デジタルパルス信号454が状態S3の間、遷移後のパラメータレベルに留まる。パラメータ456Bは、実質的に時間t4または実質的に時間t10で、パラメータPR2から別のパラメータレベル（すなわち、パラ

10

20

30

40

50

メータレベル P R 0 . 1 と P R 2 との間、またはパラメータレベル P R 0) に遷移し、状態 S 4 の間、遷移後のパラメータレベルに留まる。

【 0 1 7 6 】

いくつかの実施形態では、ホストコンピュータのプロセッサは、デジタルパルス信号 4 5 4 を修正し、デジタルパルス信号 4 5 4 の状態 S 2 の持続時間、および／またはデジタルパルス信号 4 5 4 の状態 S 3 の持続時間を変更する。例えば、ホストコンピュータのプロセッサは、論理レベル 2 の期間が時間 t_3 と $t_3.5$ との間の期間よりも長くまたは短くなるようにデジタルパルス信号 4 5 4 を修正し、かつ／または論理レベル 1 の期間が時間 $t_3.5$ と t_4 との間の期間よりも長くまたは短くなるようにデジタルパルス信号 4 5 4 を修正する。

10

【 0 1 7 7 】

図 4 C は、グラフ 4 7 0 の一実施形態およびグラフ 4 7 2 の一実施形態である。グラフ 4 7 0 は、別のデジタルパルス信号 4 7 4 を例示しており、グラフ 4 7 2 は、図 3 A および図 3 B のバイアス発生器 3 0 4 によって生成された R F 信号 3 0 8 B のパラメータ 4 7 6 A、ならびに図 3 A および図 3 B のソース発生器 3 0 2 によって生成された R F 信号 3 0 8 A の別のパラメータ 4 7 6 B を例示している。グラフ 4 7 0 は、デジタルパルス信号 4 7 4 の論理レベルを時間 t に対してプロットしたものである。デジタルパルス信号 4 7 4 は、図 3 A および図 3 B のデジタルパルス信号 D P S 2 の一例である。グラフ 4 7 2 は、パラメータ 4 7 6 A および 4 7 6 B を時間 t に対してプロットしたものである。パラメータ 4 7 6 A は、図 4 A のクロック信号 2 1 2 およびデジタルパルス信号 4 7 4 に同期されている。同様に、パラメータ 4 7 6 B は、図 4 A のクロック信号 2 1 2 およびデジタルパルス信号 4 7 4 に同期されている。

20

【 0 1 7 8 】

デジタルパルス信号 4 7 4 は、時間 t_0 で論理レベル 0 から論理レベル 3 に遷移し、状態 S 1 が発生している間（すなわち、時間 t_0 と時間 t_3 との間の期間）、論理レベル 3 にある。デジタルパルス信号 4 7 4 は、時間 t_3 で論理レベル 3 から論理レベル 2 に遷移し、状態 S 2 が発生している間（すなわち、時間 t_3 と t_5 との間の期間）、論理レベル 2 に留まる。デジタルパルス信号 4 7 4 は、時間 t_5 で論理レベル 2 から論理レベル 1 に遷移し、状態 S 3 が発生している間（すなわち、時間 t_5 と時間 $t_{5.5}$ との間の期間）、論理レベル 1 に留まる。デジタルパルス信号 4 7 4 は、時間 $t_{5.5}$ で論理レベル 1 から論理レベル 0 に遷移し、状態 S 4 が発生している間（すなわち、時間 $t_{5.5}$ と時間 t_6 との間の期間）、論理レベル 0 に留まる。

30

【 0 1 7 9 】

デジタルパルス信号 4 7 4 は、時間 t_6 で論理レベル 0 から論理レベル 3 に遷移し、状態 S 1 が再び発生している間（すなわち、時間 t_6 と時間 t_9 との間の期間）、論理レベル 3 にある。デジタルパルス信号 4 7 4 は、時間 t_9 で論理レベル 3 から論理レベル 2 に遷移し、状態 S 2 が再び発生している間（すなわち、時間 t_9 と時間 t_{11} との間の期間）、論理レベル 2 に留まる。デジタルパルス信号 4 7 4 は、時間 t_{11} で論理レベル 2 から論理レベル 1 に遷移し、状態 S 3 が再び発生している間（すなわち、時間 t_{11} と時間 $t_{11.5}$ との間の期間）、論理レベル 1 に留まる。デジタルパルス信号 4 7 4 は、時間 $t_{11.5}$ で論理レベル 1 から論理レベル 0 に遷移し、状態 S 4 が再び発生している間（すなわち、時間 $t_{11.5}$ と時間 t_{12} との間の期間）、論理レベル 0 に留まる。デジタルパルス信号 4 7 4 は、時間 t_{12} で論理レベル 0 から論理レベル 3 に遷移する。

40

【 0 1 8 0 】

時間 t_3 と t_0 との間の期間中、デジタルパルス信号 4 7 4 は状態 S 1 を発生させ、時間 t_3 と t_5 との間の期間中、デジタルパルス信号 4 7 4 は状態 S 2 を発生させ、時間 t_5 と $t_{5.5}$ との間の期間中、デジタルパルス信号 4 7 4 は状態 S 3 を発生させ、時間 $t_{5.5}$ と t_6 との間の期間中、デジタルパルス信号 4 7 4 は状態 S 4 を発生させることに留意されたい。同様に、時間 t_6 と t_9 との間の期間中、デジタルパルス信号 4 7 4 は状態 S 1 を再び発生させ、時間 t_9 と t_{11} との間の期間中、デジタルパルス信号 4 7 4 は

50

状態 S 2 を再び発生させ、時間 t_{11} と $t_{11.5}$ との間の期間中、デジタルパルス信号 474 は状態 S 3 を再び発生させ、時間 $t_{11.5}$ と t_{12} との間の期間中、デジタルパルス信号 474 は状態 S 4 を再び発生させる。

【0181】

パラメータ 476 A は、デジタルパルス信号 474 が状態 S 1 を有する t_0 と t_3 との間の期間中、パラメータレベル PR 6 にある。パラメータ 476 A は、実質的に時間 t_3 でパラメータレベル PR 6 からパラメータレベル PR 0.1 に遷移し、デジタルパルス信号 474 が状態 S 2 を有する t_3 と t_5 との間の期間中、パラメータレベル PR 0.1 に留まる。パラメータ 476 A は、実質的に時間 t_5 でパラメータレベル PR 0.1 からパラメータレベル PR 5 に遷移し、デジタルパルス信号 474 が状態 S 3 を有する時間 t_5 と $t_{5.5}$ との間の期間、パラメータレベル PR 5 に留まる。パラメータ 476 A は、実質的に時間 $t_{5.5}$ でパラメータレベル PR 5 からパラメータレベル PR 3 に遷移し、デジタルパルス信号 474 が状態 S 4 を有する時間 $t_{5.5}$ と時間 t_6 との間の期間、パラメータレベル PR 3 に留まる。

10

【0182】

パラメータ 476 A は、実質的に時間 t_6 でパラメータレベル PR 3 からパラメータレベル PR 6 に遷移し、デジタルパルス信号 474 が状態 S 1 を有する時間 t_6 と t_9 との間の期間、パラメータレベル PR 6 に留まる。パラメータ 476 A は、実質的に時間 t_9 でパラメータレベル PR 6 からパラメータレベル PR 0.1 に遷移し、デジタルパルス信号 474 が状態 S 2 を有する t_9 と t_{11} との間の期間中、パラメータレベル PR 0.1 に留まる。パラメータ 476 A は、実質的に時間 t_{11} でパラメータレベル PR 0.1 からパラメータレベル PR 5 に遷移し、デジタルパルス信号 474 が状態 S 3 を有する時間 t_{11} と $t_{11.5}$ との間の期間、パラメータレベル PR 5 に留まる。パラメータ 476 A は、実質的に時間 $t_{11.5}$ でパラメータレベル PR 5 からパラメータレベル PR 3 に遷移し、デジタルパルス信号 474 が状態 S 4 を有する時間 $t_{11.5}$ と t_{12} との間の期間、パラメータレベル PR 3 に留まる。パラメータ 476 A は、実質的に時間 t_{12} でパラメータレベル PR 3 からパラメータレベル PR 6 に遷移する。

20

【0183】

パラメータ 476 B は、デジタルパルス信号 474 が状態 S 1 を有する t_0 と t_3 との間の期間中、パラメータレベル PR 4 にある。パラメータ 476 B は、実質的に時間 t_3 でパラメータレベル PR 4 からパラメータレベル PR 0.1 に遷移し、デジタルパルス信号 474 が状態 S 2 を有する t_3 と t_5 との間の期間中、パラメータレベル PR 0.1 に留まる。パラメータ 476 B は、実質的に時間 t_5 でパラメータレベル PR 0.1 からパラメータレベル PR 3.5 に遷移し、デジタルパルス信号 474 が状態 S 3 を有する時間 t_5 と $t_{5.5}$ との間の期間、パラメータレベル PR 3.5 に留まる。パラメータ 476 B は、実質的に時間 $t_{5.5}$ でパラメータレベル PR 3.5 からパラメータレベル PR 2 に遷移し、デジタルパルス信号 474 が状態 S 4 を有する時間 $t_{5.5}$ と t_6 との間の期間、パラメータレベル PR 2 に留まる。

30

【0184】

パラメータ 476 B は、実質的に時間 t_6 でパラメータレベル PR 2 からパラメータレベル PR 4 に遷移し、デジタルパルス信号 474 が状態 S 1 を有する時間 t_6 と t_9 との間の期間、パラメータレベル PR 4 に留まる。パラメータ 476 B は、実質的に時間 t_9 でパラメータレベル PR 4 からパラメータレベル PR 0.1 に遷移し、デジタルパルス信号 474 が状態 S 2 を有する t_9 と t_{11} との間の期間中、パラメータレベル PR 0.1 に留まる。パラメータ 476 B は、実質的に時間 t_{11} でパラメータレベル PR 0.1 からパラメータレベル PR 3.5 に遷移し、デジタルパルス信号 474 が状態 S 3 を有する時間 t_{11} と $t_{11.5}$ との間の期間、パラメータレベル PR 3.5 に留まる。パラメータ 476 B は、実質的に時間 $t_{11.5}$ でパラメータレベル PR 3.5 からパラメータレベル PR 2 に遷移し、デジタルパルス信号 474 が状態 S 4 を有する時間 $t_{11.5}$ と t_{12} との間の期間、パラメータレベル PR 2 に留まる。パラメータ 476 B は、実質的に

40

50

時間 t_{12} でパラメータレベル PR_2 からパラメータレベル PR_4 に遷移する。

【0185】

様々な実施形態において、パラメータ $476A$ は、実質的に時間 t_3 または実質的に時間 t_9 で、パラメータ PR_6 から別のパラメータレベル（例えば、パラメータレベル $PR_0.1$ と PR_3 との間、またはパラメータレベル PR_0 ）に遷移し、状態 S_2 の間、遷移後のパラメータレベルに留まる。また、パラメータ $476A$ は、実質的に時間 t_5 または実質的に時間 t_{11} で、パラメータレベル $PR_0.1$ から別のパラメータレベル（すなわち、パラメータレベル PR_3 と PR_6 との間）に遷移し、状態 S_3 の間、遷移後のパラメータレベルに留まる。パラメータ $476A$ は、実質的に時間 $t_5.5$ または実質的に時間 $t_{11.5}$ で、パラメータレベル PR_5 から別のパラメータレベル（すなわち、パラメータレベル $PR_0.1$ と PR_5 との間）に遷移し、状態 S_4 の間、遷移後のパラメータレベルに留まる。

10

【0186】

いくつかの実施形態では、パラメータ $476B$ は、実質的に時間 t_3 または実質的に時間 t_9 で、パラメータ PR_4 から別のパラメータレベル（例えば、パラメータレベル $PR_0.1$ と PR_2 との間）に遷移し、状態 S_2 の間、遷移後のパラメータレベルに留まる。また、パラメータ $476B$ は、実質的に時間 t_5 または実質的に時間 t_{11} で、パラメータレベル $PR_0.1$ から別のパラメータレベル（すなわち、パラメータレベル PR_2 と PR_4 との間）に遷移し、状態 S_3 の間、遷移後のパラメータレベルに留まる。パラメータ $476B$ は、実質的に時間 $t_5.5$ または実質的に時間 $t_{11.5}$ で、パラメータレベル $PR_3.5$ から別のパラメータレベル（すなわち、パラメータレベル $PR_0.1$ と $PR_3.5$ との間）に遷移し、状態 S_4 の間、遷移後のパラメータレベルに留まる。

20

【0187】

いくつかの実施形態では、ホストコンピュータのプロセッサは、デジタルパルス信号 474 を修正し、デジタルパルス信号 474 の状態 S_2 の持続時間、および／またはデジタルパルス信号 474 の状態 S_3 の持続時間を変更する。例えば、ホストコンピュータのプロセッサは、論理レベル 2 の期間が時間 t_3 と t_5 との間の期間よりも長くまたは短くなるようにデジタルパルス信号 474 を修正し、かつ／または論理レベル 1 の期間が時間 t_5 と $t_{5.5}$ との間の期間よりも長くまたは短くなるようにデジタルパルス信号 474 を修正する。

30

【0188】

図 $5A$ は、 2 状態パルスを適用して処理される基板 500 の一実施形態である。基板 500 は、図 $1A$ 、図 $1B$ 、図 $3A$ 、および図 $3B$ の基板 S の一例である。基板 500 は、基板層の一部分 $504A$ と、基板層の別部分 $504B$ とを含む。基板 500 は、マスク層の一部分 $502A$ と、マスク層の一部分 $502B$ とをさらに含む。マスク層は、基板層の上部に積層される。

【0189】

2 状態パルスでは、第 1 の状態中にマスク層のスパッタリングが発生し、マスク層材料が部分 $502A$ および $502B$ 上に堆積され、部分 $502A$ の垂直層と部分 $502B$ の垂直層との間のネックの幅を減少させる。このようにマスク層の上にマスク層材料を堆積することを、本明細書では不動態化と呼ぶことがある。図 $5A$ において、マスク層材料は円で示されている。ネックの幅が減少したため、第 1 の状態中にプラズマチャンバ 110 内のプラズマのプラズマイオンが基板 500 のエッチングに使用されると、基板層の部分 $504A$ および $504B$ の垂直層に湾曲（bow、ボウ）が形成される。

40

【0190】

図 $5B$ は、 2 状態パルスを適用して処理される基板 500 の一実施形態である。 2 状態パルスでは、第 2 の状態中に堆積材料（銅もしくは別の金属、または酸化物など）がマスク層の上に堆積される。マスク層の上に堆積される堆積材料は、部分 $502A$ および $502B$ 上に x で示されている。

【0191】

50

図5Cは、デジタルパルス信号DPS1の状態S1が基板500に与える効果を例示する基板500の一実施形態である。デジタルパルス信号DPS1またはDPS2が状態S1の間、基板層は、図1Aおよび図1BのRF信号116Aおよび116Bを適用してエッチングされる。例えば、高アスペクト比のエッチングは、デジタルパルス信号DPS1の状態S1中に実施される。状態S1中に行われる基板500の高アスペクト比のエッチングは、誘電体エッチング動作の一例である。基板層のエッチング中、マスク層の粒子のスパッタリングおよび堆積がマスク層の上部で発生し、部分502Aと502Bとの間のネックの幅を減少させる。しかし、2状態パルスの第1の状態と比較すると、デジタルパルス信号DPS1の状態S1は発生期間が短いので、マスク層に堆積されるマスク層の粒子の量が、より少量である。

10

【0192】

図5Dは、デジタルパルス信号DPS1の状態S2が基板500に与える効果を例示する基板500の一実施形態である。デジタルパルス信号DPS1が状態S2の間、またはデジタルパルス信号DPS2が状態S2およびS3の間、マスク層の上に堆積されたマスク層の粒子は、プラズマチャンバ110内のプラズマによって下向きにスパッタされる。例えば、マスク層の上部に堆積されたマスク層の粒子を基板層に向かって下向きにスパッタして、マスク層のネックの限界寸法を拡大するとともに、基板層内の湾曲位置での中性不動態化の増加を促進する。ネックの限界寸法の拡大は、基板層の垂直エッチングの可能性を高くするとともに、横方向エッチングの可能性を低くする。湾曲位置での中性不動態化が増加すると、横方向エッチングによって湾曲が基板層内に形成される可能性が低くなる。例示すると、基板500の処理に2状態パルスが適用される場合と比較して、本明細書で説明される3状態パルスまたは4状態パルスが適用される場合、基板層内の湾曲が10%~20%減少する。湾曲の減少は、基板層の垂直プロファイルの達成に役立つ。結果として、基板層の湾曲は、最小限であるか、まったくない。

20

【0193】

図5Eは、デジタルパルス信号DPS1の状態S3が基板500に与える効果を例示する基板500の一実施形態である。デジタルパルス信号DPS1が状態S3の間、マスク層に堆積材料の粒子が堆積される。例えば、デジタルパルス信号DPS1が状態S3の間、マスク層上に直接イオン堆積が行われ、マスク層のネックにおけるマスク層材料のスパッタ再堆積が減少する。状態S3の間に行われる堆積材料の粒子の堆積は、堆積動作の一例である。

30

【0194】

デジタルパルス信号DPS1が状態S2の間、またはデジタルパルス信号DPS2が状態S2およびS3の間に、マスク層の粒子がマスク層から基板層へ下向きにスパッタされるので、マスク層のネックの幅が広がり、状態S1中に基板層をエッチングするエッチング速度が上がるとともに、基板層の選択性が高くなる。エッチング速度の上昇は、高アスペクト比の誘電体エッチングの達成を容易にする。

【0195】

図6は、基板層の湾曲の最大(max)限界寸法(CD)を湾曲の最小(min)限界寸法に対してプロットしたプロット602および604を例示するグラフ600の一実施形態である。各限界寸法は、ナノメートル(nm)単位で測定される。プロット602は、2状態パルスが図1A、図1B、図3A、および図3Bのプラズマチャンバ110に適用された場合について、y軸上の最大CDをx軸上の最小CDに対してプロットしている。さらに、プロット604は、多状態パルス(3状態パルスまたは4状態パルスなど)がプラズマチャンバ110に適用された場合について、y軸上の最大CDをx軸上の最小CDに対してプロットしている。x軸に沿って、番号X'、X'+2、X'+4、X'+6、およびX'+8が振られている。本明細書で使用されるX'は、0以上の実数であることに留意されたい。また、y軸に沿って、番号X'+11、X'+12、X'+13、X'+14、X'+15、およびX'+16が振られている。

40

【0196】

50

3 状態パルスでは、図 1 A および 図 1 B の R F 信号 1 1 6 A および 1 1 6 B が生成され、供給される。さらに、4 状態パルスでは、図 3 A および 図 3 B の R F 信号 3 0 8 A および 3 0 8 B が生成され、供給される。多状態パルスを適用すると、同じ量の最大 C D に対する最小 C D が大きくなり、同じ量の最小 C D に対する最大 C D が小さくなることに留意されたい。本明細書で説明される基板層の湾曲の限界寸法は、基板層の湾曲の幅（例えば、図 5 C ～ 図 5 E の基板部分 5 0 4 A の湾曲と基板部分 5 0 4 B の湾曲との間の幅）である。同様に、本明細書で説明されるマスク層の限界寸法は、マスク層の幅（例えば、図 5 C ～ 図 5 E の部分 5 0 2 A と部分 5 0 2 B の間の幅）である。

【0197】

また、デジタルパルス信号 D P S 1 が状態 S 2 の間の R F 信号 1 1 6 A のパラメータレベル、および／またはデジタルパルス信号 D P S 1 が状態 S 2 の間の R F 信号 1 1 6 B のパラメータレベルは、プロット 6 0 4 をグラフ 6 0 0 の y 軸に沿ってさらに垂直に下へ移動させてプロット 6 0 4 を目標領域に近づけるように調整（例えば、増加または減少）される。R F 信号 1 1 6 A のパラメータレベルおよび／または R F 信号 1 1 6 B のパラメータレベルは、ホストコンピュータのプロセッサによって調整される。ホストコンピュータのプロセッサは、図 2 A のパラメータ 2 0 8 A のパラメータレベル P R 3 の増加もしくは減少、図 2 A のパラメータ 2 0 8 B のパラメータレベル P R 2 の増加もしくは減少、図 2 B のパラメータ 2 5 6 A のパラメータレベル P R 0 . 1 の増加もしくは減少、図 2 B のパラメータ 2 5 6 B のパラメータレベル P R 0 . 1 の増加もしくは減少などのようなパラメータレベルの調整、または調整されたパラメータレベルを、図 1 A および 図 1 B のソース発生器 1 0 2 およびバイアス発生器 1 0 4 のデジタル信号プロセッサに送信し、パラメータレベルを調整する。

【0198】

また、4 状態パルスの場合、デジタルパルス信号 D P S 2 が状態 S 2 の間の R F 信号 3 0 8 A のパラメータレベル、デジタルパルス信号 D P S 2 が状態 S 2 の間の R F 信号 3 0 8 B のパラメータレベル、デジタルパルス信号 D P S 2 が状態 S 3 の間の R F 信号 3 0 8 A のパラメータレベル、および／またはデジタルパルス信号 D P S 2 が状態 S 3 の間の R F 信号 3 0 8 B のパラメータレベルが、プロット 6 0 4 をグラフ 6 0 0 の y 軸に沿ってさらに垂直に下へ移動させて目標領域に近づけるように調整（例えば、増加または減少）される。R F 信号 3 0 8 A のパラメータレベルおよび／または R F 信号 3 0 8 B のパラメータレベルは、ホストコンピュータのプロセッサによって調整される。ホストコンピュータのプロセッサは、図 4 A のパラメータ 4 0 8 A のパラメータレベル P R 5 . 5 の増加もしくは減少、図 4 A のパラメータ 4 0 8 B のパラメータレベル P R 3 . 5 の増加もしくは減少、図 4 A のパラメータ 4 0 8 A のパラメータレベル P R 0 . 1 の増加もしくは減少、図 4 A のパラメータ 4 0 8 B のパラメータレベル P R 0 . 1 の増加もしくは減少などのようなパラメータレベルの調整、または調整されたパラメータレベルを、図 3 A および 図 3 B のソース発生器 3 0 2 およびバイアス発生器 3 0 4 のデジタル信号プロセッサに送信し、パラメータレベルを調整する。

【0199】

パラメータレベルの調整の他の例としては、図 4 B のパラメータ 4 5 6 A のパラメータレベル P R 5 の増加または減少、パラメータ 4 5 6 A のパラメータレベル P R 3 の増加または減少、パラメータ 4 5 6 B のパラメータレベル P R 3 の増加または減少、パラメータ 4 5 6 B のパラメータレベル P R 2 の増加または減少、図 4 C のパラメータ 4 7 6 A のパラメータレベル P R 0 . 1 の増加または減少、パラメータ 4 7 6 A のパラメータレベル P R 5 の増加または減少、パラメータ 4 7 6 A のパラメータレベル P R 4 の増加または減少、パラメータ 4 7 6 B のパラメータレベル P R 0 . 1 の増加または減少、およびパラメータ 4 7 6 B のパラメータレベル P R 3 . 5 の増加または減少が挙げられる。

【0200】

図 7 A は、x 軸にプロットされたエッチング後検査（A E I）による湾曲 C D と、y 軸にプロットされた未開口欠陥との関係を示すプロット 7 0 2 を例示するグラフ 7 0 0 の一

10

20

30

40

50

実施形態である。グラフ700には、プロット704も含まれている。プロット702は、2状態パルスが適用されるときに生成され、プロット704は、多状態パルスが適用されるときに生成される。本明細書で説明される未開口欠陥の一例は、基板S内に形成され基板層の底部に到達する多数のチャネル（例えば、穴）である。基板層の底部に到達する穴の量が同じであるとき、多状態パルスを適用すると、基板Sに対するエッチング動作実施後の基板層の湾曲の限界寸法が小さくなる。

【0201】

図7Bは、x軸にプロットされた現像後検査（ADI）による湾曲CDと、y軸にプロットされた未開口欠陥との関係を示すプロット708を例示するグラフ706の一実施形態である。ADI検査は、基板Sにエッチング動作を適用する前に行われる検査である。グラフ706には、プロット710も含まれている。プロット708は、2状態パルスが適用されるときに生成され、プロット710は、多状態パルスが適用されるときに生成される。グラフ706に示されるように、基板層の底部に到達する穴の量が同じであるとき、多状態パルスを適用すると、基板Sに対するエッチング動作実施前の基板層の湾曲の限界寸法が小さくなる。

【0202】

図7Cは、x軸にプロットされたエッチング選択性（sel）と、y軸にプロットされた未開口欠陥との関係を示すプロット714を例示するグラフ712の一実施形態である。エッチング選択性は、マスク層と比較した基板層の選択性である。グラフ712には、プロット716も含まれている。プロット714は、2状態パルスが基板Sに適用されるときに生成され、プロット716は、多状態パルスが基板Sに適用されるときに生成される。グラフ712に示されるように、基板層の底部に到達する穴の量が同じであるとき、多状態パルスを適用すると、基板層のエッチング選択性が高くなる。

【0203】

図7Dは、アスペクト比と、y軸にプロットされたディファレンシャルエッチング速度との関係を示すプロット720を例示するグラフ718の一実施形態である。アスペクト比は、基板層をエッチングするエッチング深さと基板層の湾曲の限界寸法の比率である。アスペクト比は、x軸にプロットされている。ディファレンシャルエッチング速度は、基板層の特定のレベルの深さで基板層をエッチングするエッチング速度である。グラフ718には、プロット722も含まれている。プロット720は、2状態パルスが適用されるときに生成され、プロット722は、多状態パルスが適用されるときに生成される。グラフ718に示されるように、多状態パルスを適用すると、同じディファレンシャルエッチング速度に対するアスペクト比は高くなる。

【0204】

本明細書で説明される各実施形態は、ハンドヘルドハードウェアユニット、マイクロプロセッサシステム、マイクロプロセッサベースまたはプログラム可能な家電、ミニコンピュータ、メインフレームコンピュータなどを含む様々なコンピュータシステム構成で実施することができる。各実施形態はまた、ネットワークを介してリンクされる遠隔処理ハードウェアユニットによってタスクが実施される分散型コンピューティング環境で実施することも可能である。

【0205】

いくつかの実施形態では、コントローラはシステムの一部であり、そのようなシステムは上述した例の一部であってもよい。システムは、1つまたは複数の処理ツール、1つまたは複数のチャンバ、1つまたは複数の処理用プラットフォーム、および／または特定の処理構成要素（ウエハ台座、ガス流システムなど）を含む半導体処理装置を含む。これらのシステムは、半導体ウエハまたは基板の処理前、処理中、および処理後のシステム動作を制御するための電子機器と一体化される。そのような電子機器は「コントローラ」と呼ばれ、システムの様々な構成要素または副部品を制御してもよい。コントローラは、処理要件および／またはシステムのタイプに応じて、本明細書に開示されるプロセスのいずれかを制御するようにプログラムされる。そのようなプロセスとしては、処理ガスの供給、

温度設定（例えば、加熱および／または冷却）、圧力設定、真空設定、電力設定、RF発生器設定、RF整合回路設定、周波数設定、流量設定、流体供給設定、位置および動作設定、ツールに対するウエハの搬入と搬出、ならびに、システムに結合または連動する他の搬送ツールおよび／またはロードロックに対するウエハの搬入と搬出が含まれる。

【0206】

広義には、多様な実施形態において、コントローラは、命令を受信し、命令を発行し、動作を制御し、洗浄動作を可能にし、エンドポイント測定を可能にするなどの様々な集積回路、論理、メモリ、および／またはソフトウェアを有する電子機器として定義される。集積回路は、プログラム命令を記憶するファームウェアの形式のチップ、デジタル信号プロセッサ（DSP）、ASICとして定義されたチップ、PLD、および／または1つまたは複数のマイクロプロセッサ、またはプログラム命令（例えば、ソフトウェア）を実行するマイクロコントローラを含む。プログラム命令は、様々な個々の設定（またはプログラムファイル）の形式でコントローラに通信される命令であって、特定のプロセスを半導体ウエハ上で、または半導体ウエハ用に、またはシステムに対して実行するためのパラメータ、係数、変数などを定義する。プログラム命令は、いくつかの実施形態では、1つまたは複数の層、材料、金属、酸化物、ケイ素、二酸化ケイ素、表面、回路、および／またはウエハダイの製作における1つまたは複数の処理ステップを実現するためプロセスエンジニアによって定義されるレシピの一部である。

【0207】

コントローラは、いくつかの実施形態では、システムと統合または結合されるか、他の方法でシステムにネットワーク接続されるコンピュータの一部であるか、またはそのようなコンピュータに結合されるか、またはそれらの組み合わせである。例えば、コントローラは、「クラウド」内にあるか、ファブホストコンピュータのすべてもしくは一部であり、これによりウエハ処理のリモートアクセスが可能となる。コンピュータは、システムへのリモートアクセスを可能にして製作動作の現在の進捗状況を監視し、過去の製作動作の履歴を検討し、複数の製作動作から傾向または性能基準を検討し、現在の処理のパラメータを変更し、現在の処理に続く処理ステップを設定するか、または新しいプロセスを開始する。

【0208】

いくつかの実施形態では、リモートコンピュータ（例えば、サーバ）は、ネットワークを通じてプロセスレシピをシステムに提供する。そのようなネットワークは、ローカルネットワークまたはインターネットを含む。リモートコンピュータは、パラメータおよび／または設定のエントリまたはプログラミングを可能にするユーザインターフェースを含み、そのようなパラメータおよび／または設定は、その後リモートコンピュータからシステムに通信される。いくつかの例では、コントローラは、データの形式で命令を受信し、この命令は、1つまたは複数の動作中に実施される各処理ステップのパラメータ、係数、および／または変数を指定する。パラメータ、係数、および／または変数は、実施されるプロセスのタイプ、およびコントローラが連動または制御するように構成されるツールのタイプに特有のものであることを理解されたい。したがって、上述したように、コントローラは、例えば、互いにネットワーク接続され共通の目的（本明細書で説明されるプロセスおよび制御など）に向けて協働する1つまたは複数の個別のコントローラを含むことによって分散される。このような目的のための分散型コントローラの一例として、チャンバ上の1つまたは複数の集積回路であって、（例えば、プラットフォームレベルで、またはリモートコンピュータの一部として）遠隔配置されておりチャンバにおけるプロセスを制御するよう組み合わせられる1つまたは複数の集積回路と通信するものが挙げられる。

【0209】

様々な実施形態において、この方法が適用される例示的なシステムは、プラズマエッチングチャンバまたはモジュール、堆積チャンバまたはモジュール、スピンリンスチャンバまたはモジュール、金属めっきチャンバまたはモジュール、洗浄チャンバまたはモジュール、ベベルエッジエッチングチャンバまたはモジュール、物理気相堆積（PVD）チャン

10

20

30

40

50

バまたはモジュール、化学気相堆積（CVD）チャンバまたはモジュール、原子層堆積（ALD）チャンバまたはモジュール、原子層エッチング（ALE）チャンバまたはモジュール、イオン注入チャンバまたはモジュール、追跡チャンバまたはモジュール、ならびに半導体ウエハの製作および／または製造に関連するか使用される任意の他の半導体処理システムを含むが、これらに限定されない。

【0210】

いくつかの実施形態では、上述の動作は、いくつかのタイプのプラズマチャンバ、例えば、誘導結合プラズマ（ICP）リアクタを含むプラズマチャンバ、トランス結合プラズマチャンバ、導体ツール、誘電体ツール、電子サイクロトロン共鳴（ECR）リアクタを含むプラズマチャンバなどに適用されることにさらに留意されたい。例えば、1つまたは複数のRF発生器が、ICPリアクタ内でインダクタに結合される。インダクタの形状の例としては、ソレノイド、ドーム型コイル、フラット型コイルなどが挙げられる。

【0211】

上述のように、ツールによって実施される1つまたは複数のプロセスステップに応じて、ホストコンピュータは、1つまたは複数の他のツール回路もしくはモジュール、他のツール構成要素、クラスタツール、他のツールインターフェース、隣接するツール、近接するツール、工場全体に位置するツール、メインコンピュータ、別のコントローラ、または半導体製造工場内のツール場所および／もしくはロードポートに対してウエハの容器を搬入および搬出する材料搬送に使用されるツールと通信する。

【0212】

上記の実施形態を念頭に置いて、実施形態のいくつかは、コンピュータシステムに格納されたデータを伴う様々なコンピュータ実装動作を用いることを理解されたい。これらの動作は、物理量を物理的に操作する動作である。本明細書で説明されて実施形態の一部を構成するあらゆる動作は、有用な機械動作である。

【0213】

実施形態のいくつかはまた、これらの動作を実施するためのハードウェアユニットまたは装置に関する。装置は、専用コンピュータ用に特別に構築されている。専用コンピュータとして定義されるとき、コンピュータは、その専用の目的のために動作可能でありつつ、専用の目的の一部ではない他の処理、プログラム実行、またはルーチンを実施する。

【0214】

いくつかの実施形態では、動作は、コンピュータメモリ、キャッシュに格納されるかコンピュータネットワークを介して取得される1つもしくは複数のコンピュータプログラムによって、選択的にアクティブ化または構成されるコンピュータによって処理されてもよい。コンピュータネットワークを介してデータが取得される場合、そのデータは、コンピュータネットワーク上の他のコンピュータ（例えば、計算資源のクラウド）によって処理されてもよい。

【0215】

1つまたは複数の実施形態は、非一時的コンピュータ可読媒体上のコンピュータ可読コードとして製作することもできる。非一時的コンピュータ可読媒体は、データを格納する任意のデータストレージハードウェアユニット（例えば、メモリデバイスなど）であり、データはその後コンピュータシステムによって読み取られる。非一時的コンピュータ可読媒体の例は、ハードドライブ、ネットワーク接続ストレージ（NAS）、ROM、RAM、コンパクトディスクROM（CD-ROM）、CDレコーダブル（CD-R）、CDリライタブル（CD-RW）、磁気テープ、ならびに他の光学および非光学データストレージハードウェアユニットを含む。いくつかの実施形態では、非一時的コンピュータ可読媒体は、コンピュータ可読コードが分散方式で格納および実行されるように、ネットワーク結合コンピュータシステム上に分散されたコンピュータ可読有形媒体を含む。

【0216】

上記の方法動作は特定の順序で説明されたが、様々な実施形態において、各動作の間に他のハウスキーピング動作が実施されるか、または各方法動作がわずかに異なる時間に発

10

20

30

40

50

生するように調整されるか、または各方法動作を様々な間隔で発生可能にするシステムに分散されるか、または上述の順序とは異なる順序で実施されることを理解されたい。

【0217】

一実施形態では、本開示で説明される様々な実施形態で説明される範囲から逸脱することなく、上述の任意の実施形態の1つまたは複数の特徴が他の任意の実施形態の1つまたは複数の特徴と組み合わせられることにさらに留意されたい。

【0218】

前述の実施形態は、明確な理解のために多少詳しく説明されているが、一定の変更および修正を添付の特許請求の範囲の範囲内で実施できることは明らかであろう。したがって、本実施形態は、限定ではなく例示と見なされるべきであり、実施形態は本明細書に述べられる詳細に限定されるべきではない。本開示は、以下の形態により実現されてもよい。

〔形態1〕

容量結合プラズマ（CCP）チャンバ内で誘電体エッチング動作を処理する方法であって、前記CCPチャンバは、第1の電極および第2の電極を有し、前記CCPチャンバは、インピーダンス整合回路に結合され、前記方法は、

バイアス無線周波数（RF）信号を前記インピーダンス整合回路に供給することであって、前記バイアスRF信号は、繰り返し期間中に第1の複数のパラメータレベルを含み、前記第1の複数のパラメータレベルは、第1の状態中の第1のパラメータレベル、第2の状態中の第2のパラメータレベル、および第3の状態中の第3のパラメータレベルを含むことと、

ソースRF信号を前記インピーダンス整合回路に供給し、前記繰り返し期間中に第2の複数のパラメータレベルを伝達することであって、前記第2の複数のパラメータレベルは、前記第1の状態中の第1のパラメータレベル、前記第2の状態中の第2のパラメータレベル、および前記第3の状態中の第3のパラメータレベルを含むことと

を含み、

前記バイアスRF信号および前記ソースRF信号は、前記CCPチャンバ内の前記誘電体エッチング動作を制御するために使用され、

前記バイアスRF信号の前記第1、第2、および第3のパラメータレベルは、互いに異なり、

前記ソースRF信号の前記第1、第2、および第3のパラメータレベルは、互いに異なる、

方法。

〔形態2〕

形態1に記載の方法であって、

前記インピーダンス整合回路は、バイアスインピーダンス整合回路と、ソースインピーダンス整合回路とを含み、前記方法は、

前記ソースインピーダンス整合回路を使用して前記ソースRF信号を受信し、出力を前記第1の電極に提供することと、

前記バイアスインピーダンス整合回路を使用して前記バイアスRF信号を受信し、出力を前記第2の電極に提供することと

をさらに含む、方法。

〔形態3〕

形態2に記載の方法であって、

前記第1の電極が上部電極であり、前記第2の電極が基板支持電極である、方法。

〔形態4〕

形態1に記載の方法であって、

前記インピーダンス整合回路を使用して、前記バイアスRF信号および前記ソースRF信号に基づいて出力を提供することをさらに含む、方法。

〔形態5〕

形態4に記載の方法であって、

10

20

30

40

50

前記インピーダンス整合回路からの前記出力を前記第 1 の電極に提供することをさらに含む、方法。

〔形態 6〕

形態 5 に記載の方法であって、

前記第 1 の電極が基板支持電極である、方法。

〔形態 7〕

形態 5 に記載の方法であって、

前記第 1 の電極が上部電極である、方法。

〔形態 8〕

形態 1 に記載の方法であって、

前記第 2 の状態中の前記バイアス R F 信号およびソース R F 信号の前記第 2 のパラメータレベルは、前記第 1 の状態中の前記バイアス R F 信号およびソース R F 信号の前記第 1 のパラメータレベルよりも低く、かつ前記第 3 の状態中の前記バイアス R F 信号およびソース R F 信号の前記第 3 のパラメータレベルよりも高く設定される、方法。

〔形態 9〕

形態 1 に記載の方法であって、

前記第 3 の状態中の前記バイアス R F 信号およびソース R F 信号の前記第 3 のパラメータレベルは、前記第 1 の状態中の前記バイアス R F 信号およびソース R F 信号の前記第 1 のパラメータレベルよりも低く、かつ前記第 2 の状態中の前記バイアス R F 信号およびソース R F 信号の前記第 2 のパラメータレベルよりも高く設定される、方法。

〔形態 10〕

形態 1 に記載の方法であって、

前記ソース R F 信号の前記第 2 のパラメータレベルが前記第 2 の状態中に維持される持続時間、および前記バイアス R F 信号の前記第 2 のパラメータレベルが前記第 2 の状態中に維持される持続時間を変更することをさらに含む、方法。

〔形態 11〕

形態 1 に記載の方法であって、

前記バイアス R F 信号およびソース R F 信号の前記第 2 のパラメータレベルは、前記繰り返し期間の最大で 30 パーセントの間、維持される、方法。

〔形態 12〕

形態 1 に記載の方法であって、

前記ソース R F 信号が前記第 2 の状態中に維持される前記第 2 のパラメータレベルを変更することと、前記バイアス R F 信号が前記第 2 の状態中に維持される前記第 2 のパラメータレベルを変更することとをさらに含む、方法。

〔形態 13〕

形態 1 に記載の方法であって、

前記第 1 の状態中に前記誘電体エッチング動作が実施され、前記第 3 の状態中に堆積動作が実施される、方法。

〔形態 14〕

形態 1 に記載の方法であって、

前記第 1 の複数のパラメータレベルは、第 4 のパラメータレベルを含み、前記第 1 の複数のパラメータレベルを前記供給することは、第 4 の状態中に前記バイアス R F 信号の前記第 4 のパラメータレベルを供給することを含み、前記第 2 の複数のパラメータレベルは、前記第 4 のパラメータレベルを含み、前記第 2 の複数のパラメータレベルを前記供給することは、前記第 4 の状態中に前記ソース R F 信号の前記第 4 のパラメータレベルを供給することを含み、前記バイアス R F 信号の前記第 4 のパラメータレベルは、前記バイアス R F 信号の前記第 1、第 2、および第 3 のパラメータレベルの各々とは異なり、前記ソース R F 信号の前記第 4 のパラメータレベルは、前記ソース R F 信号の前記第 1、第 2、および第 3 のパラメータレベルの各々とは異なる、方法。

〔形態 15〕

第 1 の電極および第 2 の電極を有するプラズマチャンバと、
前記プラズマチャンバに結合されたインピーダンス整合回路と、
前記インピーダンス整合回路に結合されたバイアス無線周波数（R F）発生器であって、
前記バイアス R F 発生器は、バイアス無線周波数（R F）信号を前記インピーダンス整
合回路に供給するように構成され、前記バイアス R F 信号は、繰り返し期間中に第 1 の複
数のパラメータレベルを含み、前記第 1 の複数のパラメータレベルは、第 1 の状態中の第
1 のパラメータレベル、第 2 の状態中の第 2 のパラメータレベル、および第 3 の状態中の
第 3 のパラメータレベルを含むバイアス R F 発生器と、

前記インピーダンス整合回路に結合されたソース R F 発生器であって、前記ソース R F
発生器は、ソース R F 信号を前記インピーダンス整合回路に供給するように構成され、前
記ソース R F 信号は、前記繰り返し期間中に第 2 の複数のパラメータレベルを含み、前記
第 2 の複数のパラメータレベルは、前記第 1 の状態中の第 1 のパラメータレベル、前記第
2 の状態中の第 2 のパラメータレベル、および前記第 3 の状態中の第 3 のパラメータレベ
ルを含むソース R F 発生器と

を備え、
前記バイアス R F 信号の前記第 1、第 2、および第 3 のパラメータレベルは、互いに異
なり、

前記ソース R F 信号の前記第 1、第 2、および第 3 のパラメータレベルは、互いに異な
る、

システム。

〔形態 1 6〕

形態 1 5 に記載のシステムであって、

前記インピーダンス整合回路は、バイアスインピーダンス整合回路と、ソースインピー
ダンス整合回路とを含み、前記ソースインピーダンス整合回路は、前記ソース R F 信号を
受信し、出力を前記第 1 の電極に提供するように構成され、前記バイアスインピーダンス
整合回路は、前記バイアス R F 信号を受信し、出力を前記第 2 の電極に提供するように構
成される、システム。

〔形態 1 7〕

形態 1 6 に記載のシステムであって、

前記第 1 の電極が上部電極であり、前記第 2 の電極が基板支持電極である、システム。

〔形態 1 8〕

形態 1 5 に記載のシステムであって、

前記インピーダンス整合回路は、前記バイアス R F 信号および前記ソース R F 信号に基
づいて出力を提供するように構成される、システム。

〔形態 1 9〕

形態 1 8 に記載のシステムであって、

前記インピーダンス整合回路からの前記出力は、前記第 1 の電極に提供される、システ
ム。

〔形態 2 0〕

形態 1 9 に記載のシステムであって、

前記第 1 の電極が基板支持電極である、システム。

〔形態 2 1〕

形態 1 9 に記載のシステムであって、

前記第 1 の電極が上部電極である、システム。

〔形態 2 2〕

形態 1 5 に記載のシステムであって、

前記ソース R F 発生器は、前記第 2 の状態中の前記ソース R F 信号の前記第 2 のパラメ
ータレベルを、前記第 1 の状態中の前記ソース R F 信号の前記第 1 のパラメータレベルよ
りも低く、かつ前記第 3 の状態中の前記ソース R F 信号の前記第 3 のパラメータレベルよ
りも高く設定するように構成され、前記バイアス R F 発生器は、前記第 2 の状態中の前記

10

20

30

40

50

バイアス R F 信号の前記第 2 のパラメータレベルを、前記第 1 の状態中の前記バイアス R F 信号の前記第 1 のパラメータレベルよりも低く、かつ前記第 3 の状態中の前記バイアス R F 信号の前記第 3 のパラメータレベルよりも高く設定するように構成される、システム。

〔形態 2 3〕

形態 1 5 に記載のシステムであって、

前記ソース R F 発生器は、前記第 3 の状態中の前記ソース R F 信号の前記第 3 のパラメータレベルを、前記第 1 の状態中の前記ソース R F 信号の前記第 1 のパラメータレベルよりも低く、かつ前記第 2 の状態中の前記ソース R F 信号の前記第 2 のパラメータレベルよりも高く設定するように構成され、前記バイアス R F 発生器は、前記第 3 の状態中の前記バイアス R F 信号の前記第 3 のパラメータレベルを、前記第 1 の状態中の前記バイアス R F 信号の前記第 1 のパラメータレベルよりも低く、かつ前記第 2 の状態中の前記バイアス R F 信号の前記第 2 のパラメータレベルよりも高く設定するように構成される、システム。

10

〔形態 2 4〕

形態 1 5 に記載のシステムであって、

前記ソース R F 発生器は、前記ソース R F 信号の前記第 2 のパラメータレベルが前記第 2 の状態中に維持される持続時間を変更するように構成され、前記バイアス R F 発生器は、前記バイアス R F 信号の前記第 2 のパラメータレベルが前記第 2 の状態中に維持される持続時間を変更するように構成される、システム。

〔形態 2 5〕

形態 1 5 に記載のシステムであって、

前記ソース R F 発生器は、前記ソース R F 信号が前記第 2 の状態中に維持される前記第 2 のパラメータレベルを変更するように構成され、前記バイアス R F 発生器は、前記バイアス R F 信号が前記第 2 の状態中に維持される前記第 2 のパラメータレベルを変更するように構成される、システム。

20

〔形態 2 6〕

形態 1 5 に記載のシステムであって、

前記第 1 の状態中にエッチング動作が実施され、前記第 3 の状態中に堆積動作が実施される、システム。

30

40

50

【図面】
【図 1 A】

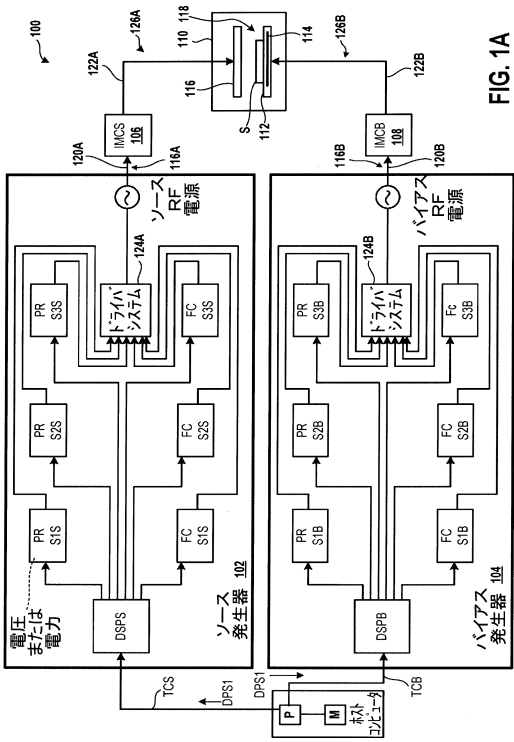


FIG. 1A

【図 1 B】

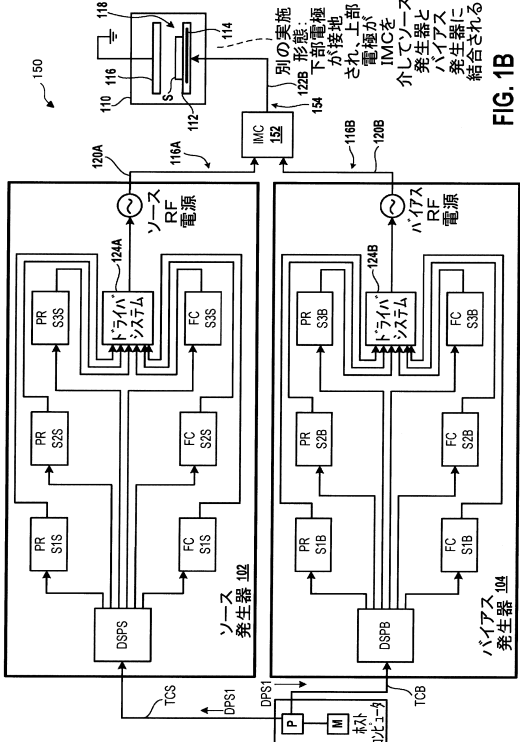


FIG. 1B

【図 2 A】

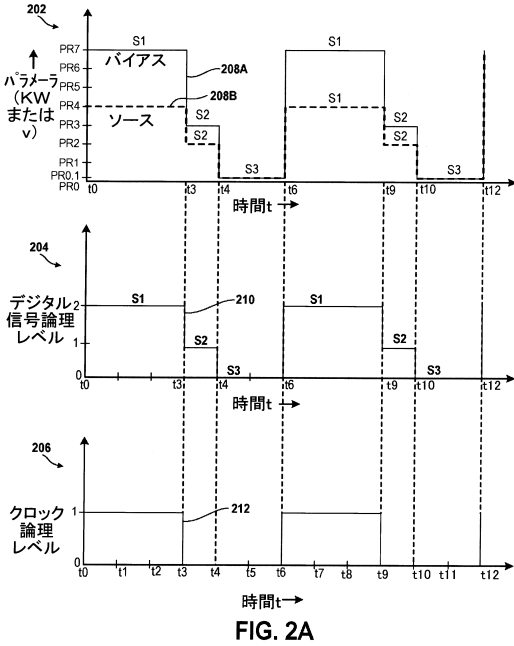


FIG. 2A

【図 2 B】

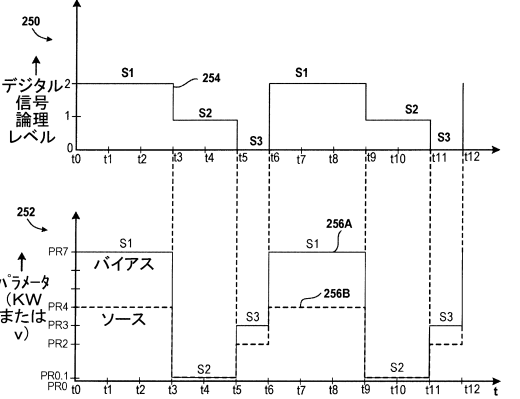


FIG. 2B

10

20

30

40

50

【図 3 B】



【図 4 B】



【図 4 C】

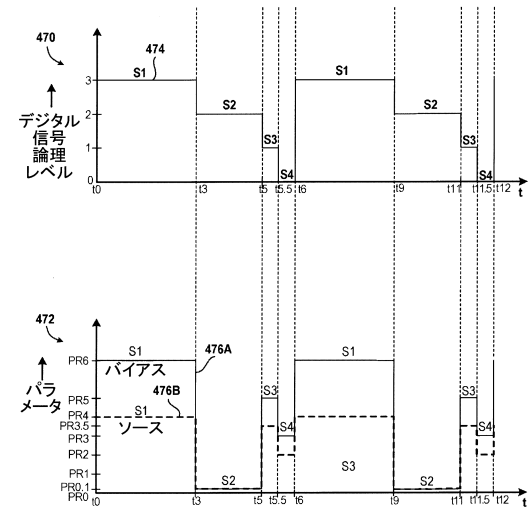


FIG. 4C

【図 5 A】

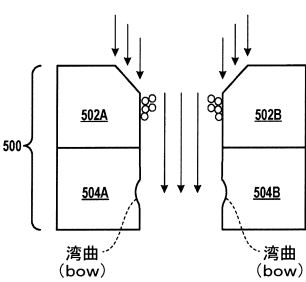


FIG. 5A

10

【図 5 B】

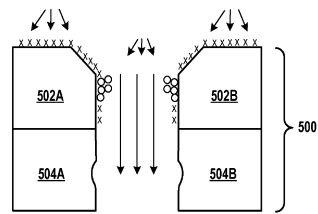


FIG. 5B

【図 5 C】

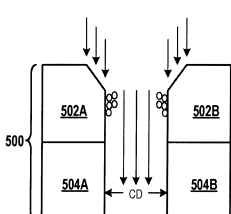


FIG. 5C

高アスペクト比エッチング
およびネックに対する
マスクのスパッタリング

30

40

50

【図 5 D】

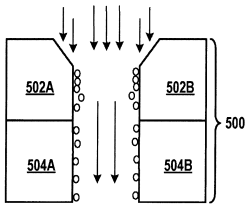


FIG. 5D

ネックの開放
(湾曲をさらに
中性不動態化)

【図 5 E】

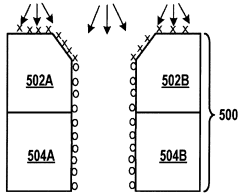


FIG. 5E

マスクの保護
(直接イオン堆積、
イオン支援中性堆積)

10

【図 6】

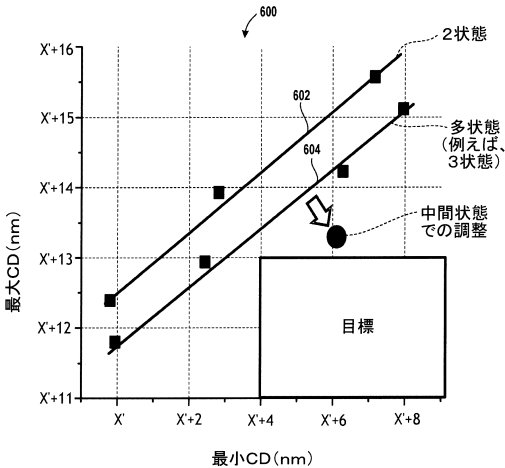


FIG. 6

【図 7 A】

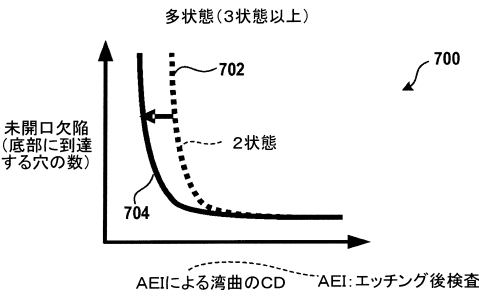


FIG. 7A

20

30

40

50

【図 7 B】

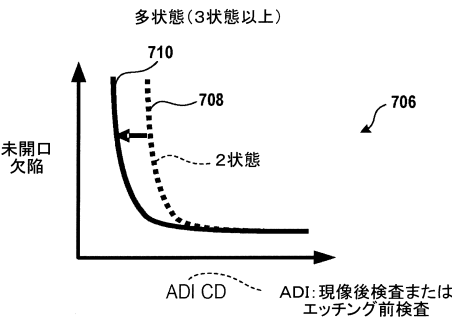


FIG. 7B

【図 7 C】

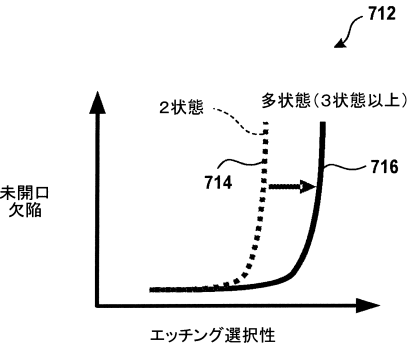


FIG. 7C

【図 7 D】

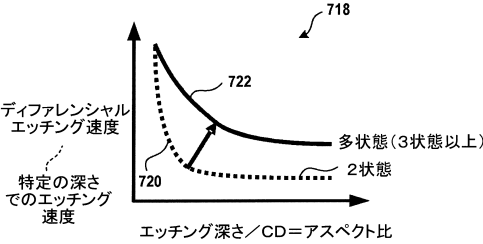


FIG. 7D

10

20

30

40

50

フロントページの続き

(51)国際特許分類

F I
H 0 5 H 1/46 M

- 5 3 8 フレモント, クッシング・パークウェイ, 4 6 5 0
- (72)発明者 ボウミック・ラナディーブ
 アメリカ合衆国 カリフォルニア州 9 4 5 3 8 フレモント, クッシング・パークウェイ, 4 6 5 0
- (72)発明者 ハドソン・エリック
 アメリカ合衆国 カリフォルニア州 9 4 5 3 8 フレモント, クッシング・パークウェイ, 4 6 5 0
- (72)発明者 コザケビッチ・フェリックス・レイ
 アメリカ合衆国 カリフォルニア州 9 4 5 3 8 フレモント, クッシング・パークウェイ, 4 6 5 0
- (72)発明者 ホランド・ジョン
 アメリカ合衆国 カリフォルニア州 9 4 5 3 8 フレモント, クッシング・パークウェイ, 4 6 5 0
- (72)発明者 マラクタノフ・アレクセイ
 アメリカ合衆国 カリフォルニア州 9 4 5 3 8 フレモント, クッシング・パークウェイ, 4 6 5 0
- (72)発明者 リンデーカー・ブラッドフォード・ジェイ.
 アメリカ合衆国 カリフォルニア州 9 4 5 3 8 フレモント, クッシング・パークウェイ, 4 6 5 0

審査官 船越 亮

- (56)参考文献 米国特許出願公開第 2 0 1 7 / 0 0 9 9 7 2 2 (U S , A 1)
 特表 2 0 0 7 - 5 0 3 7 0 9 (J P , A)
 特開 2 0 1 0 - 1 3 5 4 2 2 (J P , A)

(58)調査した分野 (Int.Cl., D B 名)

H 0 1 L 2 1 / 3 0 6 5
H 0 1 L 2 1 / 3 0 2
H 0 1 L 2 1 / 4 6 1
H 0 5 H 1 / 0 0 - 1 / 5 4