



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2013년03월19일  
(11) 등록번호 10-1245296  
(24) 등록일자 2013년03월13일

(51) 국제특허분류(Int. Cl.)  
*H03H 3/00* (2006.01) *H03H 3/10* (2006.01)

*H03H 3/04* (2006.01)

(21) 출원번호 10-2007-7022508

(22) 출원일자(국제) 2006년04월05일  
심사청구일자 2011년04월05일

(85) 번역문제출일자 2007년10월02일

(65) 공개번호 10-2008-0007552

(43) 공개일자 2008년01월22일

(86) 국제출원번호 PCT/US2006/012491

(87) 국제공개번호 WO 2006/107961

국제공개일자 2006년10월12일

(30) 우선권주장

60/668,933 2005년04월06일 미국(US)

(56) 선행기술조사문현

US20030020367 A1

US4278492 A

전체 청구항 수 : 총 17 항

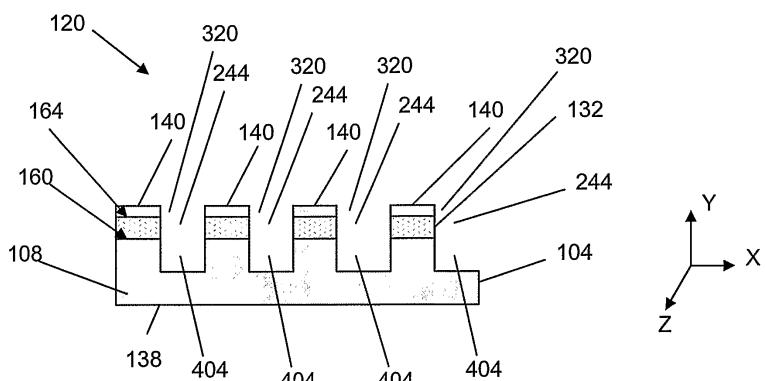
심사관 : 김재문

(54) 발명의 명칭 전기 응답 디바이스

**(57) 요 약**

전기 응답 디바이스 및 전기 응답 디바이스를 제조하는 방법은 전기 응답 재료(예컨대, 전기활성 재료)를 기관 재료의 표면의 적어도 일부분 상에 적용하는 것 및 전극 재료를 전기 응답 재료의 표면의 적어도 일부분 상에 적용하는 것을 포함한다. 전극 재료의 적어도 하나의 영역이 선택적으로 제거되어, 전기 응답 재료를 노출시킨다. 상기 전극 재료의 상기 적어도 하나의 영역에 대응하는 영역에서 상기 전기 응답 재료의 적어도 일부가 선택적으로 제거된다.

**대 표 도 - 도4**



## 특허청구의 범위

### 청구항 1

전기 응답 디바이스에 있어서,  
표면을 갖고 평면을 정의하는 기판 재료,  
상기 기판 재료의 표면의 적어도 일부분 상에 있는 전기 응답 재료, 및  
상기 전기 응답 재료의 표면의 적어도 일부분 상에 있는 전극 재료  
를 구비하고 변화 가능한 구조적 특성을 갖는 복합 구조; 및  
좁고 손실이 낮은 통과 대역을 생성하기 위해 상기 구조적 특성과 실질적으로 상관되는 상기 복합 구조의 운동  
을 여기 및 감지하는 수단을 구비하는 전기 응답 디바이스.

### 청구항 2

제 1항에 있어서,  
상기 전기 응답 재료는 전기활성 재료인 전기 응답 디바이스.

### 청구항 3

제 1항에 있어서,  
상기 구조적 특성은 상기 구조의 표면을 따라 주기적인 전기 응답 디바이스.

### 청구항 4

제 1항에 있어서,  
상기 복합 구조는 생물학적 물질 또는 화학 물질에 바인딩할 수 있는 구성 요소를 구비하는 전기 응답  
디바이스.

### 청구항 5

제 2항에 있어서,  
상기 복합 구조의 구조적 특성을 변화시키기 위해 상기 전기 응답 재료의 일부가 상기 전기활성 재료의 영역들  
로부터 제거되는 전기 응답 디바이스.

### 청구항 6

제 1항에 있어서,  
상기 전기 응답 재료는 상기 기판 재료의 평면 내에서 두께가 변화하고, 상기 전극 재료는 상호 어긋난  
(interdigitated) 패턴을 갖는 전기 응답 디바이스.

### 청구항 7

제 1항에 있어서,  
상기 구조적 특성은 상기 전극 재료 상에 재료를 추가함으로써 변화되는 전기 응답 디바이스.

### 청구항 8

제 1항 또는 제 6항에 있어서,  
상기 구조적 특성은 상기 디바이스의 공진 모드 형상에 실질적으로 일치하는 공간적 주기성으로 인해 주기적인  
전기 응답 디바이스.

### 청구항 9

제 1항에 있어서,

상기 기판 재료와 상기 전기 응답 재료 사이에 제2 전극 재료를 추가로 구비하는 전기 응답 디바이스.

#### 청구항 10

제 1항에 있어서,

전기 응답 재료가 선택적으로 제거된 상기 복합 구조의 영역에 적용되는 충전재를 추가로 구비하되, 상기 충전재의 강도는 상기 전기 응답 재료의 강도와 서로 다른 전기 응답 디바이스.

#### 청구항 11

제 1항에 있어서,

상기 전기 응답 재료 및 전극 재료는 적어도 하나의 론칭 소자 및 적어도 하나의 수신기 소자를 생성하도록 패터닝되는 전기 응답 디바이스.

#### 청구항 12

제 1항에 있어서,

상기 전극 재료는 상기 전기 응답 재료의 표면의 일부분 중에서 보다 두꺼운 영역들 상에 있는 전기 응답 디바이스.

#### 청구항 13

분석 시료의 검출 장치에 있어서,

유체 채널;

상기 유체 채널의 적어도 하나의 표면의 적어도 일부분을 정의하는 전기 응답 디바이스로서, 표면을 갖고 평면을 정의하는 기판 재료, 상기 기판 재료의 표면의 적어도 일부분 상에 있는 전기 응답 재료, 및 상기 전기 응답 재료의 표면의 적어도 일부분 상에 있는 전극 재료를 구비하고 변화 가능한 구조적 특성을 갖는 복합 구조; 및 좁고 손실이 낮은 통과 대역을 생성하기 위해 상기 구조적 특성과 실질적으로 상관되는 상기 복합 구조의 운동을 여기 및 감지하는 수단을 구비하는 전기 응답 디바이스; 및

상기 디바이스에 의해 출력되는 적어도 하나의 신호를 감시하는 감시 디바이스를 구비하는 분석 시료의 검출 장치.

#### 청구항 14

분석 시료의 검출 카트리지에 있어서,

유체 채널; 및

상기 유체 채널을 통해 유체가 전달되는 전기 응답 디바이스를 구비하되,

상기 전기 응답 디바이스는,

표면을 갖고 평면을 정의하는 기판 재료, 상기 기판 재료의 표면의 적어도 일부분 상에 있는 전기 응답 재료, 및 상기 전기 응답 재료의 표면의 적어도 일부분 상에 있는 전극 재료를 구비하고 변화 가능한 구조적 특성을 갖는 복합 구조; 및

좁고 손실이 낮은 통과 대역을 생성하기 위해 상기 구조적 특성과 실질적으로 상관되는 상기 복합 구조의 운동을 여기 및 감지하는 수단을 구비하는 분석 시료의 검출 카트리지.

#### 청구항 15

분석 시료의 검출에 사용되는 키트에 있어서,

카트리지로서,

유체 채널; 및

상기 유체 채널의 적어도 하나의 표면의 적어도 일부분을 정의하고 상기 분석 시료를 디바이스의 표면에 특이적으로(specifically) 바인딩시키는 제1 구성 요소를 구비하는 전기 응답 디바이스를 포함하되, 상기 전기 응답 디바이스는,

표면을 갖고 평면을 정의하는 기판 재료, 상기 기판 재료의 표면의 적어도 일부분 상에 있는 전기 응답 재료, 및 상기 전기 응답 재료의 표면의 적어도 일부분 상에 있는 전극 재료를 구비하고 변화 가능한 구조적 특성을 갖는 복합 구조; 및

좁고 손실이 낮은 통과 대역을 생성하기 위해 상기 구조적 특성과 실질적으로 상관되는 상기 복합 구조의 운동을 여기 및 감지하는 수단을 구비하는 카트리지; 및

상기 분석 시료를 특이적으로 바인딩하는 제2 구성 요소를 포함하는 입자들을 구비하는 분석 시료의 검출에 사용되는 키트.

#### 청구항 16

전기 응답 디바이스에 있어서,

표면을 갖고 평면을 정의하는 기판 재료, 상기 기판 재료의 표면의 적어도 일부분 상에 있는 전기 응답 재료, 및 상기 전기 응답 재료의 표면의 일부분들 상에 있는 전극 재료를 구비하고 표면을 따라 주기성을 갖으며 변화 가능한 구조적 특성을 갖는 복합 구조; 및

좁고 손실이 낮은 통과 대역을 생성하기 위해 상기 구조적 특성과 실질적으로 상관되는 상기 복합 구조의 운동을 여기 및 감지하는 수단을 구비하는 전기 응답 디바이스.

#### 청구항 17

제 16항에 있어서,

상기 구조적 특성은 상기 디바이스의 공진 모드 형상에 실질적으로 일치하는 공간적 주기성으로 인해 주기적인 전기 응답 디바이스.

#### 청구항 18

삭제

#### 청구항 19

삭제

#### 청구항 20

삭제

#### 청구항 21

삭제

#### 청구항 22

삭제

#### 청구항 23

삭제

#### 청구항 24

삭제

#### 청구항 25

삭제

청구항 26

삭제

청구항 27

삭제

청구항 28

삭제

청구항 29

삭제

청구항 30

삭제

청구항 31

삭제

청구항 32

삭제

청구항 33

삭제

청구항 34

삭제

청구항 35

삭제

청구항 36

삭제

청구항 37

삭제

청구항 38

삭제

청구항 39

삭제

청구항 40

삭제

청구항 41

삭제

청구항 42

삭제

청구항 43

삭제

청구항 44

삭제

청구항 45

삭제

청구항 46

삭제

청구항 47

삭제

청구항 48

삭제

청구항 49

삭제

청구항 50

삭제

청구항 51

삭제

청구항 52

삭제

청구항 53

삭제

청구항 54

삭제

청구항 55

삭제

청구항 56

삭제

청구항 57

삭제

청구항 58

삭제

## 명세서

### 기술분야

[0001]

본 발명은 일반적으로 전기 응답 디바이스 및 전기 응답 디바이스를 제조하는 방법에 관한 것이다.

### 배경기술

[0002]

전기 응답 디바이스는 전기 신호에 응답하여 출력 신호를 발생하거나 입력 신호에 응답하여 전기 신호를 발생하는 디바이스이다. 입력 신호 및 출력 신호의 일반적인 타입은 전기 신호, 광학 신호, 전자기 신호, 진동 신호 및 열 신호를 포함한다. 공진 디바이스가 전기 응답 디바이스의 한가지 타입이다.

[0003]

표면 탄성파(SAW: surface acoustic wave) 디바이스, 벌크 탄성파(BAW: bulk acoustic wave) 디바이스, FP/LW(flexural plate/lamb wave) 디바이스 및 석영 결정 미량천칭(QCM: quartz crystal microbalance) 디바이스와 같은 공진 디바이스들은 실질적으로 수정과 같은 모놀리식(monolithic) 재료로 제조되거나, 전기활성 재료(예컨대, 산화 아연, PZT(Lead Zirconate Titanate), 질화 알루미늄, 질화 인듐 및 솔-겔(Sol-Gel) 피에조 세라믹 재료와 같은 암전 재료)의 균일한 박막을 다른 미세가공가능 재료(예컨대, 실리콘, 산화 실리콘, 질화 실리콘 및 니켈 철)와 함께 포함하는 층구조 재료로 제조된다. 이들 공진 디바이스는 우선적으로 적절한 재료로 코팅되거나 적절한 환경에서 패키징될 때 예컨대, 전기 필터(예컨대, 수동), 기상(gas phase) 검출기 및 액상(liquid phase) 센서로서 사용된다.

[0004]

전기 필터로서, 공진 디바이스는 공진 에너지를 전달하고, 디바이스의 통과 대역 밖의 신호를 필터링하는데 사용된다. 전기 필터(예컨대, SAW 디바이스 및 FBAR(film bulk acoustic resonator) 디바이스)는 일반적으로 삽입(insertion), 전송(transmission) 및 반사율(reflectance) 특성에 의해 특징지어진다. 공진 동작의 높은 전송 특성, 분리된 좁은 대역 특성 및 안정된 특성은 유선 신호 및 무선 신호를 변조 및 복조하는데 사용되는 필터의 바람직한 특성들이다. 정의되고 안정된 좁은 통과 대역 필터 특성은 주어진 대역폭 내에 보다 많은 반송과 주파수들을 팩킹하는 것을 가능하게 한다.

[0005]

또한, 공진 디바이스들은 때때로 기상 및 액상 샘플 내의 각종 측정량(measurand)(예컨대, 화학적 또는 생물학적 측정량)의 존재 및 양을 결정하는데 사용된다. 공진 센서들은 예컨대, 에어로졸(aerosol) 내의 화학 증기 및 생물학적 물질의 존재 및 크기, 액체의 벌크 특성(예컨대, 밀도, 점도 및 음속) 및 용액 내의 분석 시료(analyte)의 농도를 결정하는데 사용될 수도 있다.

[0006]

기상 동작에서, 공진 디바이스의 표면은 일반적으로, 공진 디바이스의 표면 위를 지나가는 특정 기상 제품과 선택적으로 상호 작용하고 그 특정 기상 제품과 바인딩(binding)되는 흡수성 재료로 코팅된다. 흡수성 재료에 바인딩되는 기상 제품은 공진 디바이스의 질량 부하(mass loading)를 증가시킨다. 질량 부하의 증가는 디바이스의 특성(예컨대, 디바이스의 강성 또는 공진)을 변화시킨다. 공진 디바이스에 의해 생성되는 전기 신호들은 디바이스의 공진의 변화를 반영한다.

[0007]

액체 동작시, 공진 디바이스의 표면은 액체에 노출된다. 공진 디바이스의 표면은 액체와 상호 작용하고, 후속하여 액체의 공진 디바이스와의 물리적인 상호 작용에 의해 로딩된다. 일부 디바이스들에서, 공진 디바이스의 로딩은 디바이스의 표면 근처에서 액체의 코히어런트(coherent) 진동 압축 및 운동을 통해 일어난다. 공진 디바이스는 로딩이 변함에 따라 변화하는 전기 신호를 생성한다. 액체 운동이 안정되고 진동하면 검출가능 공진 응답이 생기고, 진동하는 운동은 공진 디바이스의 이동 표면의 피크 저장된 잠재 에너지보다 실질적으로 작게 소실된다. 액체 특성의 변화는 공진 디바이스에 의해 발생되는 전기 신호에 기초하여 결정된다.

[0008]

일반적으로, 공진 디바이스는 다양한 동작 환경(예컨대, 진공, 기상 및 액상)에서 사용될 때 분리된 공진 모드, 좁은 통과 대역, 낮은 손실 및 안정되고 반복가능한 동작 특징을 갖는 것이 바람직하다. (예컨대, 제조 허용 오차로 인한) 디바이스에서의 변동은 분리되지 않은 공진 모드, 넓은 공진 대역, 높은 손실 및 불안정하고 반복 불가능한 동작 특징을 초래하기 쉽다.

[0009] 그러므로, 향상된 전기 응답 디바이스 및 전기 응답 디바이스를 제조하는 방법이 필요하다.

### 발명의 상세한 설명

- [0010] 본 발명은 전기 응답 디바이스 및 전기 응답 디바이스를 제조하는 방법에 특징이 있다. 몇몇 실시예들에서, 본 발명은 공진 디바이스 및 공진 디바이스를 제조하는 방법에 특징이 있다.
- [0011] 본 발명은 일 양태에서 공간적으로 변화된 구조적 특성을 가진 디바이스에 특징이 있다. 디바이스의 여기 및/ 또는 감지 수단은 변화된 구조적 특성과 실질적으로 상관된다. 구조적 특성(예컨대, 강성 및 질량 특성)의 선택적 변화로 바람직한 공진 모드 형상이 얻어진다. 예컨대, 여기 수단을 구조 변화와 상관시킴으로써 바람직한 공진이 선택적으로 여기되어, 바람직한 통과 대역이 얻어진다. 감지 수단을 구조 변화와 상관시킴으로써 바람직한 공진의 선택적 감지가 가능하고, 또한 바람직한 통과 대역이 얻어진다.
- [0012] 일 실시예에서, 여기 및 감지 수단을 디바이스의 구조적 특성 변화와 상관시킴으로써 전기 필터(예컨대, SAW(surface acoustic wave) 디바이스 또는 박막 체적 탄성파 공진기(FBAR: film bulk acoustic resonator) 디바이스)는 구조적 수정 없이 달성되는 경우보다 바람직한 통과 대역, 좁은 대역폭 및 낮은 전송 손실을 갖게 된다. 통과 대역은 적어도 하나의 공진 모드를 포함한다.
- [0013] 몇몇 실시예들에서, 바람직한 강성 및 질량 변화는 실질적으로 평면인 디바이스에 대해 재료를 선택적으로 제거하거나 추가함으로써 달성된다. 상기 변화는 주기적일 수 있으며, 공간적 주기성이 디바이스의 모드 형상들 중 하나와 일치(또는 실질적으로 일치)하도록 설정된다.
- [0014] 몇몇 실시예들에서, 디바이스는 변화된 구조적 특성을 가지고 제조되는 재료들의 복합물이다. 몇몇 실시예들에서, 디바이스는 실질적으로 균일한 두께를 갖고 있다. 일 예로서, 디바이스는 디바이스의 제1 재료를 제거한 다음에, 제1 재료를 제거함으로써 노출된 영역을 제1 재료와는 다른 강성을 가진 제2 재료로 채움으로써 균일한 두께로 제조될 수 있다.
- [0015] 일 실시예에서, 디바이스는 본 발명의 일 실시예에 따른 전극 재료, 전기활성 재료 및 기판 재료를 포함한다. 전기활성 재료는 복합 구조적 특성을 달성하기 위해 기판 재료와 조합되며, 특성(예컨대, 강성 및/또는 질량)은 바람직한 디바이스 특성을 달성하기 위해 디바이스를 따라서 변화된다. 전극 재료를 디바이스의 상당한 영역 상의 전기활성 재료에 적용(예컨대, 증착)함으로써 바람직한 여기 및 감지 모드가 달성된다. 몇몇 실시예들에서, 본 발명의 원리를 포함하는 디바이스를 제조하기 위해 대안적인 재료들을 대신 사용한다. 예컨대, 디바이스를 제조하기 위해 정전기 또는 용량성 여기 및/또는 감지를 허용하는 재료들을 사용할 수 있다.
- [0016] 본 발명은, 다른 양태에서, 전기 응답(예컨대, 공진) 디바이스를 제조하는 방법에 관한 것이다. 이 방법은 전기 응답(예컨대, 전기활성 또는 전기광학) 재료를 기판 재료의 표면의 적어도 일부분 상에 적용하는 것 및 전극 재료를 상기 전기 응답 재료의 표면의 적어도 일부분 상에 적용하는 것을 포함한다. 상기 방법은 또한 상기 전극 재료의 적어도 하나의 영역을 선택적으로 제거하여 상기 전기 응답 재료를 노출시키는 것을 포함한다. 상기 방법은 또한 상기 전극 재료의 적어도 하나의 영역(즉, 전극 재료를 제거함으로써 노출된 영역)에 대응하는 영역에서 전기 응답 재료의 적어도 일부를 선택적으로 제거하는 것을 포함한다.
- [0017] 몇몇 실시예들에서, 전극 재료의 선택적 제거 및 전기 응답 재료의 제거는 디바이스의 대역 통과 공진 응답(예컨대, 제1 모드보다 큰 모드들)을 실질적으로 향상시킨다.
- [0018] 몇몇 실시예들에서, 본 발명은 디바이스의 공진 응답 모드를 보강함으로써 디바이스의 공진 응답 모드를 수정하는 방법에 관한 것이다. 몇몇 실시예들에서, 전극 재료의 특별한 패턴이 디바이스의 공진 응답 모드를 보강하기 위해 사용된다. 몇몇 실시예들에서, 상기 전기 응답 재료의 제거는 상기 디바이스의 다른 공진 모드들과 연관된 모드 중첩 및 스필 오버(spillover)를 감소시킴으로써 상기 디바이스의 적어도 하나의 공진 응답 모드를 실질적으로 수정한다.
- [0019] 몇몇 실시예들에서, 방법은 또한 상기 전극 재료의 상기 적어도 하나의 영역에 대응하는 영역에서 상기 기판 재료의 적어도 일부를 선택적으로 제거하는 것을 포함할 수 있다. 상기 전극 재료의 제거 및 상기 전기 응답 재료의 제거는 에치 프로세싱(습식 에칭, 건식 에칭, 플라즈마 에칭, 레이저 에칭, 레이저 애블레이션, 이온 빔 밀링 및 전자 빔 에칭 중 하나 이상)을 포함할 수 있다.
- [0020] 상기 전극 재료의 제거 및 상기 전기 응답 재료의 제거는 단일 제거 스텝으로 행해질 수 있다(예컨대, 재료를 제거하는 단일 에칭 스텝이 수행됨). 전극 재료의 제거는 전극에 상호 어긋난(interdigitated) 패턴을 생성하

는 것을 포함할 수 있다. 상기 전기 응답 재료의 표면상에 전기 응답 재료를 적용하는 것은 상기 전기 응답 재료를 예컨대, 전기 응답 재료의 반응성 스퍼터링에 의해 상기 기판 재료의 표면에 적용하는 것을 포함할 수 있다.

[0021] 상기 전기 응답 재료의 표면상에 전극 재료를 적용하는 것은 전극 재료를 상기 전기 응답 재료의 표면에 적용하는 것을 포함할 수 있다. 몇몇 실시예들에서, 전극 재료는 물리적 기상 증착(예컨대, e-빔 증착 플레이팅 또는 스퍼터링)에 의해 적용된다. 몇몇 실시예들에서, 상기 기판 재료와 상기 전기 응답 재료 사이에 전극 재료가 또한 적용된다.

[0022] 몇몇 실시예들에서, 상기 전극 재료의 상기 적어도 하나의 영역에 대응하는 상기 영역에서 상기 전기 응답 재료를 선택적으로 제거하는 것은 상기 전극 재료의 상기 적어도 하나의 영역에 대응하는 상기 영역에서 모든 상기 전기 응답 재료를 제거하는 것을 포함한다. 몇몇 실시예들에서, 본 발명의 원리에 따라 여전히 변화된 강성 및/또는 질량 특성을 가지면서 실질적으로 균일한 두께를 갖는 디바이스를 생성하기 위해, 대안적인 재료가 전극 재료 및 전기 응답 재료가 제거된 영역들에 적용된다.

[0023] 몇몇 실시예들에서, 방법 또한 상기 기판 재료의 일부를 선택적으로 제거하는 것을 포함할 수 있다. 상기 기판 재료의 일부를 선택적으로 제거하는 것은 상기 전기 응답 재료가 상기 기판에 의해 지지되지 않은 적어도 하나의 영역을 갖게 하는 것일 수 있다. 몇몇 실시예들에서, 상기 지지되지 않은 전기 응답 재료는 캔틸레버 전기 활성 소자이다. 전기 응답 재료는 예컨대, 전기활성 재료(예컨대, 압전 재료, 피에조 세라믹 재료, 전기 세라믹 재료 또는 단결정 전기활성 재료)를 포함할 수 있다.

[0024] 상기 기판, 전기 응답 재료 및 전극 재료의 조합이 접적 회로 패키지에 통합될 수 있다. 상기 방법에 따라 제조된 디바이스는 필터 또는 센서(예컨대, 물리, 생물학적 또는 화학 센서)일 수 있다.

[0025] 몇몇 실시예들에서, 충전재가 이전에 선택적으로 제거된 상기 전기 응답 재료의 영역에 적용된다. 상기 충전재는 상기 전기 응답 재료의 강성과 유사하지 않은 강성을 가질 수 있다.

[0026] 본 발명은, 다른 양태에서, 전극 재료를 전기 응답 재료의 표면의 적어도 일부분 상에 적용하는 것을 포함하는, 전기 응답 디바이스(예컨대, 공진 디바이스)를 제조하는 방법에 관한 것이다. 이 방법은 또한 상기 전극 재료의 적어도 하나의 영역을 선택적으로 제거하여 상기 전기 응답 재료를 노출시키는 것을 포함한다. 상기 방법은 또한 상기 디바이스의 적어도 하나의 공진 모드를 실질적으로 수정하기 위해, 상기 전극 재료의 상기 적어도 하나의 영역에 대응하는 영역에서 상기 전기 응답 재료의 적어도 일부를 선택적으로 제거하는 것을 포함한다.

[0027] 본 발명은, 다른 양태에서, 전기 응답 디바이스를 제조하는 방법에 관한 것이다. 이 방법은 전기 응답 재료를 기판 재료의 표면에 선택적으로 적용하는 것; 및 상기 디바이스의 적어도 하나의 공진 응답 모드를 실질적으로 수정하기 위해, 전극 재료를 상기 전기 응답 재료의 표면에 선택적으로 적용하는 것을 포함한다.

[0028] 본 발명은, 다른 양태에서, 전기 응답 디바이스에 특징이 있다. 전기 응답 디바이스는 기판 재료 및 상기 기판 상의 적어도 하나의 전기 응답 소자를 포함한다. 전기 응답 디바이스는 또한 상기 적어도 하나의 전기 응답 소자의 표면상의 전극 재료를 포함하고, 상기 전기 응답 소자 및 상기 전극 재료는 상기 디바이스의 적어도 하나의 공진 응답 모드를 수정하도록 구성된다.

[0029] 본 발명은, 다른 양태에서, 기판 재료 및 상기 기판상의 적어도 하나의 전기 응답 소자를 포함하는 전기 응답 디바이스에 특징이 있다. 상기 전기 응답 디바이스는 또한 상기 적어도 하나의 전기 응답 소자의 표면상의 전극 재료를 포함하고, 상기 전기 응답 소자 및 상기 전극 재료는 상기 디바이스의 다른 공진 모드들과 연관된 모드 중첩 및 스필 오버를 감소시킴으로써 상기 디바이스의 적어도 하나의 공진 응답 모드를 수정하기 위해 상기 기판 충상에 패터닝된다.

[0030] 몇몇 실시예들에서, 상기 전기 응답 재료 및 전극 재료는 적어도 하나의 작동 소자 및 적어도 하나의 감지 소자를 생성하기 위해 패터닝된다. 몇몇 실시예들에서, 상기 전기 응답 재료 및 전극 재료는 적어도 하나의 롤링 소자 및 적어도 하나의 수신기 소자를 생성하기 위해 패터닝된다. 공진 디바이스는 상기 전기 응답 재료와 상기 기판 재료 사이에 전도성(예컨대, 금속) 재료를 포함할 수 있다

[0031] 본 발명은, 다른 양태에서, 표면을 갖고 평면을 정의하는 기판 재료를 포함하는 전기 응답 디바이스에 특징이 있다. 전기 응답 디바이스는 또한 상기 기판 재료의 표면의 적어도 일부분 상에 있고, 상기 기판 재료의 평면 내에서 두께가 변화하는 전기 응답 재료를 포함한다. 전기 응답 디바이스는 또한 상호 어긋난 패턴 내의 상기 전기 응답 재료의 표면의 부분들 상의 전극 재료를 포함한다.

- [0032] 몇몇 실시예들에서, 상기 전극 재료 영역들은 상기 전기 응답 재료의 보다 두꺼운 영역들 상에 위치한다. 몇몇 실시예들에서, 상기 전극 재료 영역들은 상기 전기 응답 재료의 보다 얇은 영역 상에 위치한다.
- [0033] 본 발명은, 다른 양태에서, 전기 응답 디바이스에 특징이 있다. 전기 응답 디바이스는 표면을 갖고 상기 기판 재료의 평면 내에서 두께가 변화하는 기판 재료를 포함한다. 전기 응답 디바이스는 또한 상기 기판 재료의 표면의 적어도 일부분 상의 전기 응답 재료를 포함한다. 전기 응답 디바이스는 또한 상호 어긋난 패턴 내의 상기 전기 응답 재료의 표면의 부분들 상의 전극 재료를 포함한다.
- [0034] 본 발명은, 다른 양태에서, 전기 응답 디바이스를 제조하는 방법에 관한 것이다. 이 방법은 전기 응답 재료를 기판 재료의 표면의 적어도 일부분 상에 적용하는 것을 포함한다. 이 방법은 또한 상기 전기 응답 재료의 적어도 일부를 선택적으로 제거하는 것을 포함한다. 상기 방법은 또한 전극 재료를 상기 전기 응답 재료의 표면의 적어도 일부분 상에 적용하는 것을 포함한다.
- [0035] 몇몇 실시예들에서, 상기 전극 재료를 적용하는 것은 전기 응답 재료상에 상호 어긋난 전극 패턴을 생성한다. 몇몇 실시예들에서, 상기 전극 재료를 적용하는 것은 전기 응답 재료상에 환형 전극 패턴을 생성한다.
- [0036] 본 발명은, 다른 양태에서, 전기 응답 디바이스를 제조하는 방법에 관한 것이다. 이 방법은 제1전극 재료를 기판 재료의 표면의 적어도 일부분 상에 적용하는 것 및 전기 응답 재료를 상기 제1 전극 재료의 표면의 적어도 일부분 상에 적용하는 것을 포함한다. 상기 방법은 또한 제2 전극 재료를 상기 전기 응답 재료의 표면의 적어도 일부분 상에 적용하는 것을 포함한다. 상기 방법은 또한 상기 디바이스의 적어도 하나의 공진 응답 모드를 수정하기 위해, 상기 전기 응답 재료 또는 상기 기판 재료 중 적어도 하나의 재료의 일부를 선택적으로 제거하는 것을 포함한다.
- [0037] 본 발명은, 다른 양태에서, 분석 시료의 검출 장치에 특징이 있다. 이 분석 시료의 검출 장치는 유체 채널을 포함한다. 분석 시료의 검출 장치는 또한, 상기 유체 채널의 적어도 하나의 표면의 적어도 일부분을 정의하는 전기 응답 디바이스를 포함한다. 분석 시료의 검출 장치는 또한, 상기 디바이스에 의해 출력되는 적어도 하나의 신호를 감시하는 감시 디바이스를 포함한다. 디바이스는 표면을 갖고 평면을 정의하는 기판 재료를 포함한다. 디바이스는 또한 상기 기판 재료의 표면의 적어도 일부분 상에 있고, 상기 기판 재료의 평면 내에서 두께가 변화하는 전기 응답 재료를 포함한다. 디바이스는 또한 상호 어긋난 패턴 내의 상기 전기 응답 재료의 표면의 부분들 상의 전극 재료를 포함한다.
- [0038] 본 발명은, 다른 양태에서, 분석 시료의 검출 카트리지에 특징이 있다. 카트리지는 유체 채널 및 상기 유체 채널 내에 위치되거나 상기 유체 채널의 적어도 하나의 표면의 적어도 일부분을 정의하는 전기 응답 디바이스(예컨대, 공진 디바이스)를 포함한다. 상기 전기 응답 디바이스는 표면을 갖고 평면을 정의하는 기판 재료를 포함한다. 전기 응답 디바이스는 또한, 상기 기판 재료의 표면의 적어도 일부분 상에 있고, 상기 기판 재료의 평면 내에서 두께가 변화하는 전기 응답 재료를 포함한다. 전기 응답 디바이스는 또한, 상호 어긋난 패턴 내의 상기 전기 응답 재료의 표면의 부분들 상의 전극 재료를 포함한다.
- [0039] 본 발명은, 다른 양태에서, 분석 시료의 검출에 사용되는 키트에 특징이 있다. 키트는 유체 채널 및 분석 시료를 상기 디바이스의 표면에 구체적으로 바인딩되는 제1 구성 요소를 갖는 카트리지를 포함한다. 상기 카트리지는 또한, 상기 유체 채널 내에 위치되거나 상기 유체 채널의 적어도 하나의 표면의 적어도 일부분을 정의하는 전기 응답 디바이스(예컨대, 공진 디바이스)를 포함한다. 디바이스는 표면을 갖고 평면을 정의하는 기판 재료를 포함한다. 디바이스는 또한 상기 기판 재료의 표면의 적어도 일부분 상에 있고 상기 기판 재료의 평면 내에서 두께가 변화하는 전기 응답 재료를 포함한다. 디바이스는 또한 상호 어긋난 패턴 내의 상기 전기 응답 재료의 표면의 부분들 상의 전극 재료를 포함한다. 키트는 또한 상기 분석 시료를 구체적으로 바인딩하는 제2 구성 요소를 가진 입자들(예컨대, 자기 비드(magnetic beads))을 포함한다.
- [0040] 본 발명은, 다른 양태에서, 전기 응답 디바이스를 제조하는 방법에 관한 것이다. 상기 방법은 기판 재료의 적어도 일부분 상에 전기 응답 재료를 제공하는 것을 포함한다. 상기 방법은 또한 디바이스의 공진 모드를 분리하기 위해, 상기 전기 응답 재료 또는 상기 기판 재료 중 적어도 하나의 재료의 특성(예컨대, 구조적 특성)을 변화시키는 것을 포함한다.
- [0041] 상기 특성을 변화시키는 것은 상기 전기 응답 재료 또는 상기 기판 재료의 일부분 상에서 강성을 변화시키는 것을 포함할 수 있다. 상기 특성을 변화시키는 것은 상기 전기 응답 재료 또는 상기 기판 재료의 일부 상에서 질량의 분포를 변화시키는 것을 포함할 수 있다. 상기 특성을 변화시키는 것은 상기 전기 응답 재료의 표면상의 전극 패턴과 실질적으로 대응하도록 상기 전기 응답 재료의 일부분을 제거하는 것을 포함할 수 있다.

[0042] 본 발명은, 다른 양태에서, 전기 응답 디바이스에 특징이 있다. 상기 디바이스 기판 재료를 포함한다. 디바이스는 또한 상기 기판의 적어도 일부분 상의 전기 응답 재료를 포함하고, 상기 기판 재료 또는 상기 전기 응답 재료 중 적어도 하나의 재료의 특성은 상기 디바이스의 강성을 변화시킴으로써 상기 디바이스의 공진 모드를 분리하기 위해 변화된다.

[0043] 본 발명은, 다른 양태에서, 전기 응답 디바이스를 제조하는 방법에 관한 것이다. 이 방법은 기판 재료의 표면의 적어도 일부분 상에 전기 응답 재료를 적용하는 것을 포함한다. 이 방법은 또한, 전기 응답 재료의 표면의 적어도 일부분 상에 전극 재료를 적용하는 것을 포함한다. 상기 방법은 또한, 상기 디바이스의 적어도 하나의 공진 응답 모드를 실질적으로 수정하기 위해 상기 디바이스 상에서의 질량 분포를 변화시키기 위하여, 상기 디바이스의 표면의 적어도 일부분 상에 재료를 적용하는 것을 포함한다.

[0044] 본 발명은 다른 양태에서, 공간적으로 변화된 구조적 특성을 가진 복합 구조를 포함하는 전기 응답 디바이스에 특징이 있다. 전기 응답 디바이스는 또한 좁고(예컨대, 주파수에 대해) 손실이 낮은(보다 뚜렷한 전달 함수 피크를 가짐) 통과 대역을 생성하기 위해 공간적으로 변화된 특성과 실질적으로 상관되는 상기 구조의 운동을 여기 및 감지하는 수단을 포함한다. 본 발명에 따른 이점은 유체 로딩에 노출된 디바이스 또는 유체 로딩에 노출되지 않은 디바이스에서 달성될 수 있다.

[0045] 몇몇 실시예들에서, 복합 구조는 전기활성 재료를 포함한다. 몇몇 실시예들에서, 공간적으로 변화된 특성은 상기 구조의 표면을 따라 주기적이다. 몇몇 실시예들에서, 상기 복합 구조는 생물 또는 화학 물질에 바인딩될 수 있다.

[0046] 본 발명 자체뿐만 아니라 본 발명의 상기한 목적 및 다른 목적, 특징 및 이점은 반드시 일정한 비율로 작성된 것은 아닌 첨부 도면과 함께 이하의 예시적인 설명을 읽을 때 보다 완전하게 이해될 것이다.

## 실시예

[0057] 도 1A는 전기 응답 디바이스(100)의 개략적인 예시도이다. 이 실시예에서, 전기 응답 디바이스(100)는 당해 기술 분야에서 알려진 마이크로 제조 기술을 이용하여 기판(108)(예컨대, 실리콘 웨이퍼)으로 구성된 공진 디바이스이다. 본 발명의 범위를 벗어나지 않고 대안적인 제조 방법들이 가능하다. 이 실시예에서, 캐비티(124)가 기판(108) 안으로 에칭되어, 얇은 현수 멤브레인(suspended membrane)(104)이 생성되며, 멤브레인의 길이는 (X 축을 따라) 대략 1.6 mm이고, 폭은 (Z 축을 따라) 0.3 mm이며, 두께는 (Y 축을 따라) 2  $\mu$ m이다. 전체 기판(108)의 두께는 대략 500  $\mu$ m이며, 따라서 캐비티(124)의 깊이는 기판(108)의 두께보다 약간 작다. 전기 응답 재료(132)(예컨대, 전기활성(electroactive) 재료 또는 전기광학 재료)의 0.5  $\mu$ m 층이, 도 1B의 확대도에서 디바이스(100)의 영역(120)에 도시된 바와 같이, 멤브레인(104)의 외부 표면(160)(즉, 캐비티(124)의 반대쪽 표면)상에 증착된다. 몇몇 실시예들에서는, 캐비티(124) 대신에 유체 채널(fluid channel)이 사용되며, 유체 채널은 예컨대 유체를 멤브레인(104)에 전달하거나 멤브레인(104)으로부터 멀리 유체를 보낸다.

[0058] 몇몇 실시예들에서, 전기 응답 디바이스는 복합 구조를 형성하는 다양한 재료들로 제조된다. 전기 응답 디바이스는 또한 복합 구조의 작동 및 복합 구조의 운동의 감지를 가능하게 하는 작동 및 감지 구조를 포함한다. 일 실시예에서, 복합 구조는 도 2의 영역(120)을 포함하는 도 1에 도시된 현수 구조(142)이다.

[0059] 전기 응답 재료(132)는 예컨대, 전기활성 재료(예컨대, 압전 재료, 페에조 세라믹 재료, 전기세라믹 재료 또는 단결정 전기활성 재료)일 수 있다. 일 실시예에서, 전기활성 재료는 AlN(질화 알루미늄)이다. 두 세트의 상호 어긋난 금속 전극 재료(140)의 형태인 전극 재료가 전기 응답 재료(132)의 외부 표면(164)상에 증착된다. 몇몇 실시예들에서, 티타늄 및/또는 금이 적합한 전극 재료이다. 일 실시예에서, 100 옹스트롬의 티타늄층이 전극 재료(140)로 사용된다. 몇몇 실시예들에서, 금속(예컨대, 금)의 박층이 전극 재료(140)의 증착 전에 전기활성 재료(132)의 외부 표면(164)상에 증착된다.

[0060] 이 실시예에서, 멤브레인(104)을 형성하는 기판(108)은 실리콘이다. 실리콘 멤브레인(104)은 전도성이며, 바람직하게는 고유 저항이 약 0.01 ohm-cm 이하이다. 멤브레인(104)은 하부 전극으로서의 기능을 한다. 필드가 한 세트의 상호 어긋난 전극 재료(140)와 멤브레인(104) 사이에 인가된다. 이 실시예에서, 전극 재료(140)와 멤브레인(104) 사이의 필드는 실질적으로 X-Y 평면 내에 있다. 그러나, 몇몇 실시예들에서 멤브레인(104)은 전도성이 아니거나, 비전도성 재료가 (X-Y 평면에서 보았을 때) 멤브레인 아래에 위치된다. 이를 실시예에서, 별도의 부가적인 전극 재료 리드(lead) 또는 층(도시되지 않음)이 제공되며, 이 리드 또는 층은 상호 어긋난 전극 재료(140)로부터 전기적으로 분리되어 있다. 상기 부가적인 전극 재료는 각 세트의 전극 재료 사이에 위치되며, 필드가 각 세트의 전극 재료와 상기 부가 재료 사이에 인가되어, 예컨대, 전기 응답 재료를 작동시킨

다. 이 방식에서, 필드는 실질적으로 X-Z 평면에서 인가된다.

[0061] 예컨대 포집제(capture agent)의 고정 immobilization)을 용이하게 하기 위해 금속(예컨대, 대략 500 옹스트롬의 금)의 층(136)이 맴브레인(104)의 내부 표면(138)(즉, 캐비티(124)와 마주하는 표면) 상에 증착된다. 예컨대, 유체 샘플 내의 물질을 정량화(quantify)하는데 디바이스(100)를 사용하는 환경에서 생물학적 물질 또는 화학 물질이 상기 층(136)상의 포집제에 바인딩된다. 몇몇 실시예들에서는, 금속층(136)이 사용되지 않는다.

[0062] 동작시, 기기/제어 전자 장치(128)(도 1A 참조)가 현수 맴브레인(104)에서 진동(112)을 발생시키기 위해 시변 전기 신호를 (맴브레인(104)에 대해) 한 세트의 전극 재료(140)에 인가한다. 기기/제어 전자 장치(128)는 또한 맴브레인(104)에 대한 제2 세트의 전극 재료(140)로부터 센서 신호를 수신함으로써 맴브레인(104)의 진동 특성을 감시한다.

[0063] 일 실시예에서, 유체 내에서 현수되는 생물학적 분자들의 존재를 검출하기 위해 여러 유체들이 공진 디바이스의 응용에 이용된다. 기준 공진 응답을 설정하기 위해서 기준 완충 유체가 층(136)에 노출된다. 생물학적 분자들을 함유한 샘플 용액이 디바이스(100)의 층(136)상에서 흐른다. 생물학적 분자들 중 적어도 일부가 층(136)에 바인딩되어, 디바이스(100)의 공진 특성을 변화시킨다. 얼마나 많은 생물학적 물질이 디바이스(100)의 층(136)에 바인딩되어 있는지를 결정하기 위해서, 바인딩된 생물학적 분자들을 가진 디바이스(100)의 공진이 기준 공진과 비교된다.

[0064] 일 실시예에서, 액체가 맴브레인(104)의 캐비티층(124)과 접촉하면, 디바이스(100)의 각종 특성(예컨대, 맴브레인(104)의 길이, 두께 및 강성)에 따라 플레이트 구조의 최대 응답은 약 15-25 MHz이다. 일 실시예에서, 기기/제어 전자 장치(128)는 기준 신호를 제2 세트의 전극 재료(140)로부터의 신호와 비교하여, 신호의 상대 크기 및 위상각의 변화들을 주파수 함수로 결정한다. 기기/제어 전자 장치(128)는 예컨대, 맴브레인(104)의 층(136)에 부착된 측정 대상 분석 시료(analyte)의 존재를 검출하기 위해 이를 변화를 해석한다. 몇몇 실시예들에서, 기기/제어 전자 장치(128)는 또한 예컨대, 맴브레인(104)의 층(136) 상에서 측정 대상 분석 시료의 농도를 결정한다.

[0065] 몇몇 실시예들에서, 기관(108), 전기활성 재료(132) 및 전극 재료(140)는 당해 기술 분야에서 알려진 기술을 이용하여 집적 회로 패키지에 통합되는 디바이스(100)의 부분들이다. 몇몇 실시예들에서, 디바이스(100)는 필터 디바이스(예컨대, SAW(surface acoustic wave) 디바이스 또는 FBAR(film bulk acoustic resonator) 디바이스)이다. 몇몇 실시예들에서, 디바이스(100)는 예컨대, 유체 또는 가스의 생물학적, 화학적 또는 물리적 특성을 검출 또는 측정하는데 사용되는 센서이다.

[0066] 그러나, 도 1A 및 도 1B의 디바이스(100)와 같은 디바이스들은 차선의 성능 특성을 가지고 있다. 상기 디바이스들은 분리되지 않은 공진 모드, 높은 손실, 얇은 공진 대역 및 불안정하고 반복 불가능한 동작 특성을 보이는 경향이 있다. 부가적으로, 이들 디바이스의 응답은 예컨대, 맴브레인(104)과 전기 응답 재료(132) 위에 또는 아래에 또는 그 사이에 위치된 캐비티(124), 맴브레인(104), 전기 응답 재료(132) 및 다른 재료들의 조합에 의해 정의된 142의 현수 구조에 의해 정의되는 구조의 경계 조건에 민감하다. 몇몇 실시예들에서, 디바이스(100)의 반복 가능한 성능을 얻기 위해 제조 동안에 X 축 및 Y 축을 따른 현수 구조(142)의 치수, 현수 구조(142)의 경계에 대한 전극 재료(140)의 정렬 및 현수 구조(142)의 경계에 인접한 영역의 컴플라이언스(compliance)를 제어하는 것이 바람직하다.

[0067] 도 2는 종래 기술의 디바이스의 한계를 극복하는 본 발명의 원리를 포함하는 전기 응답 디바이스(예컨대, 도 1A의 디바이스(100))의 영역(120)의 개략적인 예시도이다. 디바이스의 영역(120)은 맴브레인(104) 및 맴브레인(104)의 부분들 상에 분포된 전기 응답 재료(132)(예컨대, AlN)를 갖고 있다. 이 실시예에서, 전기 응답 디바이스의 영역(120)은 또한 전기 응답 재료(132)상에 위치된 두 세트의 상호 어긋난 전극 재료(140)를 갖고 있다.

[0068] 전기 응답 디바이스의 영역(120)의 이 실시예는 전기 응답 재료를 갖지 않은 위치들(244)이 존재한다는 점에서도 1B의 디바이스의 영역(120)과는 다르다. 위치들(244)에 전기 응답 재료가 없기 때문에, 디바이스의 구조적 특성을 바꿈으로써 디바이스의 적어도 하나의 공진 응답 모드가 실질적으로 수정된다. 이 실시예에서, 위치들(244)에 재료가 없기 때문에 디바이스의 X 축을 따라 디바이스의 강성이 변환된다. 도 2를 참조하면, 전기 응답 재료가 없는 위치들(244)은 전기 응답 디바이스의 원하는 모드 응답을 보강하며, 이에 따라 전자 장치(예컨대, 도 1A의 전자 장치(128))에 의해 전극 재료(140)에 인가되는 전기 자극과 조합될 때, 모드 분리 및 동적 증폭을 향상시킨다.

[0069] 모드 분리는 특별한 주파수 범위에서 전기 응답 디바이스가 나타내는 다른 공진 모드들 중에서 하나의 공진 모

드의 좁은 대역의 우선적인(preferred) 응답이다. 향상된 동적 증폭은 변환 수단과의 디바이스 모드 형상의 정렬(즉, 전기 응답 재료(132)에 대한 전극 재료(140)의 위치)을 향상시킴으로써 얻어진다. 전기 응답 재료가 없는 위치들(244)을 가진 전기 응답 디바이스는 또한 전기 응답 재료가 위치들(244)에 위치된 경우에 일어날 수 있는 재료 댐핑(material damping)의 감소로 인해 디바이스와 연관된 신호의 동적 증폭을 향상시킨다.

[0070] 전기 응답 재료(132)가 없는 디바이스 위치들(244)은 다양한 방식으로 얻어진다. 일 예로서, 위치들(244)은 전기 응답 재료(132)의 선택적 제거에 의해 생성될 수 있다. 몇몇 실시예들에서, 위치들(244)은 전기 응답 재료(132)를 가지는 것이 바람직한 위치들에만 전기 응답 재료(132)를 선택적으로 적용하거나 증착함으로써 생성된다.

[0071] 이 실시예(도 2 참조)에서, 위치들(244)에는 전기 응답 재료(132)가 완전히 없다. 그러나, 전기 응답 재료의 일부분만이 위치들(244)에 없는 대안적인 실시예들도 가능하다. 몇몇 실시예들에서, 위치들(244)에 남아 있는 전기 응답 재료는 예컨대, 정방형, 직사각형, 반원 형상, 또는 삼각형 형상을 가질 수 있다. 몇몇 실시예들에서, 위치들(244)에서 전기 응답 재료(132)는 불규칙적인 형상(예컨대, 거친 구조)을 갖고 있다.

[0072] 일 예로서, X-Y 평면에서 보았을 때 반원 형상을 생성하기 위해 등방성 에칭 공정을 이용할 수 있다. 몇몇 실시예들에서, 위치들(244)에서 전기 응답 재료(132)의 일부 또는 모두를 제거하는 에칭 공정은 또한 인접 위치들에서(예컨대, 전극 재료(140)의 위치들 아래) 전기 응답 재료(132)의 일부를 제거한다. 본 발명의 범위를 벗어나지 않고 몇몇 실시예들에서는, 본 발명의 원리를 포함하는 전기 응답 디바이스를 제조하는데 사용되는 하나 이상의 재료가 균일하지 않은 치수(예컨대, X-Y 평면에서 보았을 때의 두께)를 가질 수 있다. 일 예로서, X 축 및/또는 Z 축을 따라 대체로 스무스하게 변화하는 두께를 가진 전기 응답 재료 층을 생성할 수 있는 제조 기술이 있다. 이 방식에서, 디바이스(100)의 강성은 본 발명의 원리에 따라 X 축 및/또는 Z 축을 따라 변화될 수 있다.

[0073] 몇몇 실시예들에서, 전기 응답 디바이스의 하나 이상의 층들의 구조적 특성을 수정 또는 변화시키기 위해 제어 가능 에치 공정을 이용한다. 몇몇 실시예들에서, 에칭되는 깊이의 균일성 및 반복가능성이 약 500 옹스트롬으로 제어된다. 몇몇 실시예들에서는, 전기 응답 디바이스의 위치들(244)에서 약 1500 옹스트롬의 전기 응답 재료가 제거된다(예컨대, 에칭된다). 몇몇 실시예들에서, 전기 응답 디바이스를 제조하는데 이용되는 스텝들은, 전기 응답 재료를 예컨대 에칭해야 할 때까지 프로세싱 중에 전기 응답 재료를 보호하는 순서로 수행된다.

[0074] 몇몇 실시예들에서는, 위치들(244)에 충전재(filler material)가 후속 적용된다. 충전재는 전기 응답 재료(132)의 강성과 유사하지 않은 강성을 가질 수 있다. 전기 응답 디바이스의 X-Z 평면에서 실질적으로 평坦하거나 평면인 표면을 생성하기 위해서 충전재(또는 다른 재료)를 적용할 수 있다.

[0075] 본 발명의 원리들은 본 발명의 다른 실시예들에서 달성될 수 있다. 전기 응답 디바이스의 하나 이상의 특성은 전기 응답 디바이스의 X 축, Y 축 또는 Z 축 중 하나 이상의 축을 따라 변화될 수 있다. 전기 응답 디바이스의 강성은 예컨대, 기판 재료 또는 전기 응답 재료(예컨대, 도 2의 기판 재료(108) 또는 전기 응답 재료(132))로부터 재료를 제거함으로써 변화할 수 있다. 디바이스의 강성은 기판 재료 또는 전기 응답 재료의 일정 부분들을 수정 또는 도핑함으로써 변화될 수 있다. 디바이스의 일부분에 걸친 질량의 분포도 또한 디바이스의 적어도 하나의 공진 모드를 수정하기 위해 변화될 수 있다.

[0076] 일 실시예에서, 강성 및/또는 질량의 분포는 디바이스상의 특정 패턴(예컨대, 전극 재료, 전기 응답 재료 및/또는 기판 재료)에 재료(예컨대, MEMS 프로세싱 기술과 호환되는 재료)를 추가함으로써 변화될 수 있다. 몇몇 실시예들에서, 재료가 추가되는데, 이는 예컨대, 에칭과 연관된 타이밍이 변하기 쉬운 에칭 공정보다는 증착 공정을 제어하기가 더 쉽게 때문이다.

[0077] 몇몇 실시예들에서, 전기 응답 디바이스는 멤브레인(예컨대, 도 1A의 멤브레인(104))만을 포함한다. 멤브레인은 멤브레인의 부분(120)이 도 2에 예시된 특징을 갖도록 적용된다. 몇몇 실시예들에서, 분석 시료를 검출하기 위한 카트리지가 전기 응답 디바이스 및 유체 채널을 포함한다. 전기 응답 디바이스는 유체 채널 내에 위치하거나, 유체 채널의 표면의 적어도 일부분을 정의한다. 카트리지는 장치의 소모품일 수 있고, 제거 또는 대체될 수 있다. 몇몇 실시예들은 또한, 카트리지 또는 카트리지를 포함하는 장치를 통한 흐름을 변화시키는 유체 제어 디바이스(예컨대, 플러그, 장애물 및 베플(baffle))를 포함할 수 있다.

[0078] 본 발명의 일 실시예는 분석 시료 또는 다른 타겟 재료(예컨대, 화학 또는 생물학적 물질)의 검출에 사용되는 키트(kit)이다. 키트는 전기 응답 디바이스 및 유체 채널을 포함하는 카트리지를 포함한다. 전기 응답 디바이스는 또한 분석 시료에 바인딩될 수 있는 제1 구성 요소(예컨대, 재료, 막, 물질 또는 화학 물질)를 포함한다.

구성 요소 또는 재료는 전기 응답 디바이스의 표면(예컨대, 도 1A 및 도 2의 디바이스(100)의 멤브레인(104)의 층(136)의 표면)에 바인딩되는 물질일 수 있다. 몇몇 실시예들에서, 키트는 또한 분석 시료에 바인딩될 수 있는 제2 구성 요소를 포함하는 입자들(예컨대, 비드들(beads))을 포함한다. 입자들은, 예컨대, 카트리지 내에 위치된 캐비티 또는 채널에서 카트리지로부터 떨어져 있거나 카트리지 내에 위치될 수 있다. 다른 실시예들에서, 분석 시료를 함유하는 샘플이 카트리지 내의 입자들 또는 카트리지 외부의 입자들과 혼합된다. 분석 시료의 적어도 일부는 입자들에 바인딩된다. 다음에, 입자들은 제1 구성 요소를 가진 전기 응답 디바이스의 표면을 지나 흐른다. 다음에, 입자들에 바인딩된 분석 시료는 제2 구성 요소에 바인딩된다. 다음에, 여기서 이전에 설명한 방식에서, 존재하는 분석 시료의 존재를 검출하거나 분석 시료의 양을 정량하기 위해 전자 장치(예컨대, 도 1A의 전자 장치(128))가 예컨대 조작자에 의해 사용되거나 프로세서에 의해 자동적으로 사용된다.

[0079] 몇몇 실시예들에서, 전기 응답 디바이스를 제조하기 위해 기상 선택적 흡수층이 재료들의 하나 이상의 표면상에 제공된다. 상기 흡수층은 전기 응답 디바이스에 노출된 가스에 선택적으로 바인딩되거나 접착된다. 흡수층의 구조적 특성(예컨대, 질량, 강성, 손실)은 흡수층 안으로의 가스 확산의 정도에 기초하여 변화한다. 이들 구조 변화는 디바이스의 통과 대역 특성의 변화에 기초하여 결정된다. 이 방식에서, 가스의 존재 및/또는 양은 디바이스에 제공되는 상기 가스를 함유하는 샘플에 대해 결정될 수 있다.

[0080] 몇몇 실시예들에서, 액체가 전기 응답 디바이스의 하나 이상의 표면들에 제공된다. 전기 응답 디바이스에의 액체의 결합(예컨대, 음향 결합(acoustic coupling))은 디바이스를 로딩시키고, 로딩된 디바이스의 통과 대역을 생성한다(도 9의 곡선(912, 916)은 유체로딩된 전기 응답 디바이스의 전달 함수 도면임). 노출된 액체 특성의 변화는 유체로딩의 부재시 얻어지는 유사한 곡선과 비교할 때 곡선의 디바이스 통과 대역 특성의 변화로부터 결정된다.

[0081] 도 3은 본 발명의 일 실시예에 따라 전기 응답 디바이스(예컨대, 도 2의 디바이스 영역(120)을 구비하는 공진 디바이스)를 제조하는 방법(300)의 서로 다른 단계들을 보인 개략적인 측면 예시도이다. 방법(300)은 전기 응답 재료(132)(예컨대, 전기활성 재료)를 기판 재료(108)의 멤브레인(104)의 표면(160)의 적어도 일부분 상에 적용하는 것(스텝 304)을 포함한다. 일 실시예에서, 전기 응답 재료(132)는 전기 응답 재료(132)의 반응성 스퍼터링에 의해 멤브레인(104)의 표면(160)에 적용된다. 대안으로, 전기 응답 재료(132)를 기판 재료(108)상에 적용하기 위해서 다른 적합한 방법들을 이용할 수도 있다.

[0082] 방법(300)은 또한 전극 재료(140)를 전기 응답 재료(132)의 표면(164)의 적어도 일부분 상에 적용하는 것(스텝 308)을 포함한다. 전극 재료(140)를 적용하기 위해서 각종 방법을 이용할 수 있다. 일 실시예에서, 물리 기상 증착(예컨대, e-빔 증착 플레이팅(plating) 또는 스퍼터링(sputtering))에 의해 전극 재료(140)가 적용된다.

[0083] 몇몇 실시예들에서, 전극 재료(140)를 적용(스텝 308)하기 전에, 선택적인 스텝이 수행된다. 몇몇 실시예들에서, 전극 재료(140)를 적용하기 전에, 중간층이 먼저 전기 응답 재료(132)의 표면(164)에 적용된다. 일 실시예에서, 중간층은 전기 응답 재료(132)에의 전극 재료(140)의 후속되는 결합을 향상시킨다. 몇몇 실시예들에서는, 본 발명의 원리에 따라, 부가적인 재료 층들이 전극 재료(140)상에 증착되어, 하부 재료를 코팅 또는 보호하거나 구조적 특성을 변화시킨다.

[0084] 방법(300)은 또한 전극 재료(140)의 적어도 하나의 영역(320)을 선택적으로 제거하여 전기 응답 재료(132)를 노출시키는 것(스텝 312)을 포함한다. 제거 스텝(스텝 312)은 적합한 제거 공정(예컨대, 적합한 반도체 재료 제거 공정)을 포함할 수 있다. 이 실시예에서, 전극 재료(140)는 에치 프로세싱(예컨대, 습식 에칭, 건식 에칭, 플라즈마 에칭, 레이저 에칭, 레이저 애블레이션(laser ablation), 이온 범 밀링(milling) 및 전자 범 에칭 중 하나 이상)을 이용하여 제거한다. 전극 재료(140)의 영역들(320)을 제거함으로써, 전극 재료(140)의 복수의 위치가 전기 응답 재료(132)의 표면(164)상에 생성된다.

[0085] 방법(300)은 또한 영역(320)에서 전기 응답 재료(132)의 적어도 일부를 선택적으로 제거하여 영역들(244)을 생성하는 것(스텝 316)을 포함한다. 스텝 316은 여기서 설명되는 각종 타입의 제거 공정(예컨대, 에치 프로세싱)을 이용하여 행해질 수 있다. 이 실시예에서, 모든 전기 응답 재료는 전극 재료(140)에 대응하는 영역(320)에서 제거된다. 이 방식에서, 전기 응답 재료(132)의 영역들(244)은 X 축 및 Z 축을 따른 기하학적 구조가 전극 재료(140)의 영역들(320)과 실질적으로 동일하다.

[0086] 그러나, 몇몇 실시예들에서, 전기 응답 재료(132)의 일부분만이 영역(320)에서 제거됨으로써, 전기 응답 재료(132)의 영역들(244)이 X 축 및 Z 축을 따라 전극 재료(140)의 영역들(320)보다 기하학적 구조가 작다. 몇몇 실시예들에서, 전극 재료의 제거(스텝 308) 및 전기 응답 재료의 제거(스텝 312)는 단일 제거 스텝으로 행해진

다.

[0087] 도 4는 본 발명의 일 실시예에 따른 전기 응답 디바이스의 영역(120)의 개략적인 예시도이다. 이 실시예에서, 디바이스의 영역(120)의 영역들(404)에서 기판(108)이 제거된다. 기판(108)의 영역들(404)은 X 축 및 Z 축을 따른 기하학적 구조가 전극 재료(140)의 영역들(320) 및 전기 응답 재료(132)의 영역들(244)과 실질적으로 동일하다. 기판(108)의 영역들(404)을 생성함으로써, 디바이스의 원하는 모드 응답이 보강된다. 다른 실시예들에서, 영역들(320, 244, 404)은 X 축 및 Z 축을 따라 서로 다른 기하학적 구조를 갖고 있다.

[0088] 도 5는 본 발명의 일 실시예에 따른 전기 응답 디바이스의 멤브레인(104)의 영역(120)의 개략적인 예시도이다. 멤브레인(104)의 영역(120)은 기판(108)상에 설치된 전기 응답 재료층(132)을 갖고 있다. 전극 재료(140)는 전기 응답 재료(132) 상에 위치된다. 이 실시예에서, 도 5의 영역(120)을 구비하는 디바이스의 모드 응답은 영역들(504)에서의 기판 재료(108)의 제거에 의해 수정된다. 영역들(504)은 전극 재료(140)와 연관된 영역들(320)에서의 전극 재료(140)의 실질적으로 동일한 기하학적 구조(X 축 및 Z 축을 따라)에 대응한다.

[0089] 몇몇 실시예들에서, 전기 응답 디바이스의 모드 응답은 Y 축을 따라 전극 재료(140) 아래에 위치된 영역들에서 기판(108)에 (기판 재료가 없는) 영역을 생성함으로써 또한 수정된다. 몇몇 실시예들에서, 적어도 하나의 영역(504)은 전기 응답 재료(132) 아래에 기판 재료(108)를 구비하지 않는다. 이 방식에서, 전기 응답 재료는 이 영역에서 기판 재료(108)에 의해 지지되지 않는다. 이 방식에서, 지지되지 않은 전기 응답 재료는 캔틸레버(cantilever) 전기 응답 소자를 생성할 수 있다. 몇몇 실시예에서, 캔틸레버 전기 소자는 소자가 소자를 만곡시키거나 작동시키기 위해 작동될 수 있는 캔틸레버 전기활성 소자이다.

[0090] 몇몇 실시예들에서, 충전재가 영역들(540)에 후속하여 적용된다. 충전재는 기판 재료(108)의 강성과 유사하지 않은 강성을 가질 수 있다. 이 방식에서, 전기 응답 디바이스의 특성이 또한 디바이스의 공진을 실질적으로 수정하기 위해 변화될 수 있다.

[0091] 도 6은 본 발명의 일 실시예에 따른 도 2의 전극 재료(140)와 같은 전극 재료의 패턴(600)의 개략적인 예시도이다. 패턴(600)은 감지 또는 수신측(604) 및 작동 또는 론칭(launching) 측(608)을 갖고 있다. 감지 또는 수신측(604)은 디바이스(예컨대, 도 1A 및 도 1B의 디바이스(100))로부터의 출력 신호를 제공한다. 작동 또는 론칭측(608)은 입력 신호를 디바이스에 제공하는데 사용된다. 감지 또는 수신측(604)은 예컨대, 도 2의 전극 재료(140)에 관하여 여기서 이전에 설명된 바와 유사하게 두 세트의 전극 재료 위치(140a, 140b)(전반적으로 140)를 갖고 있다. 마찬가지로, 작동 또는 론칭 측(608)은 여기서 이전에 설명된 바와 유사하게 두 세트의 전극 재료 위치(140c, 140d)(전반적으로 140)를 갖고 있다.

[0092] 일 실시예에서의 동작시, 공진 디바이스의 멤브레인(104)에 진동을 발생하기 위해 반대 극성의 시변 전기 신호들이 작동 또는 론칭 측(608)의 전극 재료 위치(140c, 140d)에 인가된다. 멤브레인(104)의 외부 에지(612)가 또한 도 6에 도시되어 있다. 동작시, 전극 재료 위치(140c, 140d)는 전극 재료 위치(140a, 140b)와 함께, 예컨대, 공진 디바이스(예컨대, 멤브레인(104))의 표면 또는 멤브레인(104)의 위 또는 아래에 위치된 재료의 표면)와 접촉하는 유체의 영향을 측정하는데 사용된다. 몇몇 실시예들에서, 전극 재료 위치(140c, 140d)는 전극 재료 위치(140a, 140b)와 함께, 예컨대, 멤브레인(104)의 표면과 접촉하는 생물학적 물질의 영향을 측정하는데 사용된다.

[0093] 도 7은 본 발명의 일 실시예에 따른 도 2의 전극 재료(140)와 같은 전극 재료의 패턴(700)의 개략적인 예시도이다. 패턴(700)은 감지 또는 수신측(704)과 작동 또는 론칭 측(708)을 갖고 있다. 감지 또는 수신측(704)은 두 세트의 전극 재료 위치(140a, 140b)를 갖고 있다. 마찬가지로, 작동 또는 론칭 측(708)은 두 세트의 전극 재료 위치(140c, 140d)를 갖고 있다. 본 발명에 따른 디바이스는 전극 재료와 전기 응답 재료의 조합이 하나 이상의 감지 또는 수신 소자를 생성하도록 제조될 수 있다. 유사하게, 본 발명에 따른 디바이스는 전극 재료와 전기 응답 재료의 조합이 하나 이상의 작동 또는 론칭 소자를 생성하도록 제조될 수 있다.

[0094] 일 실시예에서의 동작시, 공진 디바이스의 멤브레인(104)에 진동을 발생하기 위해 반대 극성의 시변 전기 신호들이 전극 재료 위치(140c, 140d)에 인가된다. 멤브레인(104)의 외부 에지(712)가 또한 도 7에 도시되어 있다. 일 예로서, 동작시, 전극 재료 위치(140c, 140d)는 전극 재료 위치(140a, 140b)와 함께, 예컨대, 공진 디바이스와 접촉하는 유체의 영향을 측정하는데 사용된다.

[0095] 이 실시예에서, 멤브레인(104)은 X-Z 평면에서 보았을 때 직사각형 형상을 갖고 있다. 본 발명의 원리를 포함하는 멤브레인(그리고 또한, 예컨대, 도 1의 현수 구조(142))의 대안적인 기하학적 구조도 가능하다. 또한, 이 실시예에서, 감지 또는 수신(704) 및 작동 또는 론칭측(708)은 함께, X-Z 평면에서 보았을 때 대체로 직사각형

형상을 갖고 있다. 본 발명의 원리를 포함하는 감지 또는 수신측(704, 708) 중 하나 또는 둘 다의 대안적인 기하학적 구조가 가능하다. 일 예로서, 멤브레인(104), 현수 구조(142) 및 전극(140)(예컨대, 감지 또는 수신측(704) 및 작동 또는 론칭측(708))은 X-Z 평면에서 보았을 때 다양한 형상을 가질 수 있다.

[0096] 일 실시예에서, 멤브레인(104), 현수 구조(142), 감지 또는 수신측(704) 및 작동 또는 론칭측(708)은 모두 X-Z 평면에서 보았을 때 대체로 정방형 형상을 갖고 있다. 다른 실시예에서, 멤브레인(104) 및 현수 구조(142)는 X-Z 평면에서 보았을 때 대체로 원형 형상을 갖는다. 이 실시예에서, 전극 재료 위치(140a, 140b, 140c, 140d)는 모두 X-Z 평면에서 보았을 때 대체로 원형 형상을 갖는다. 이 실시예에서, 전극 재료 위치(140a, 140b, 140c, 140d)는 서로 대체로 동심 링을 형성하는 환형 형상(X-Z 평면에서 보았을 때)을 개별적으로 갖는다.

[0097] 일 예시로서, 실험을 행하여 본 발명의 원리를 포함하는 공진 디바이스에 대해 데이터를 얻었다. 실험은 디바이스의 캐비티 및 감지 표면(예컨대, 도 1A의 디바이스(100)의 캐비티(124) 및 캐비티(124) 내의 표면)을, 예컨대, 미국 미주리주 세인트루이스에 사무소를 둔 시그마 알드리치(Sigma-Aldrich)사에서 판매하는 1x PBS(phosphate buffered saline) 유체에 노출시켜 행해졌다. 도 8은 도 1A의 디바이스(100)를 사용하여 얻어진 전달 함수 크기의 도면(800)을 나타낸다. 도면(800)의 Y 축(804)은 디바이스(100)의 출력 신호에 대한 디바이스(100)의 입력 신호의 크기이다. 도면(800)의 X 축(808)은 주파수(Hz)를 나타낸다.

[0098] 곡선(812)은 본 발명의 원리를 포함하지 않는 영역(120)(즉, 도 1B의 영역(120))을 가진 전기활성 재료 디바이스(100)의 전달 함수 크기 대 주파수이다. 곡선(816)은 본 발명의 원리를 포함하는 영역(120)(즉, 도 2의 영역(120))을 가진 전기활성 재료 디바이스(100)의 전달 함수 크기 대 주파수이다. 참고로, 곡선(812, 816)과 연관된 데이터를 얻기 위해 사용된 공진 디바이스(100)는 도 6의 패턴(600)에 대응하는 전극 재료 패턴을 갖고 있다.

[0099] 곡선(812)은 전기 응답 디바이스의 각종 우세한 공진 모드에 대응하는 두 영역(820, 824)을 갖고 있다. 그러나, 곡선(816)은 공진 디바이스의 공진 모드들이 곡선(816) 상의 다른 위치에 비해 상대적으로 우세한 한 영역(828)을 갖고 있다. 이 실험에서, 곡선(816)의 영역(828)이 바람직한 통과 대역이며, 이는, 영역(828)의 좌측 및 우측으로 곡선(816)이 급감한다는 관찰에 의해 설명되는 바와 같이 영역(828)은 전기 응답 디바이스의 인접 공진 모드로부터 대체로 분리되어 있기 때문이다. 이 방식에서, 도 2의 디바이스(100)의 영역(120)의 영역들(244)을 생성하는 재료(132)의 적어도 일부의 선택적 제거는 디바이스(100)의 적어도 하나의 공진 모드를 실질적으로 수정한다. 약 16 MHz와 약 26 MHz 사이에서 일부 공진 모드와 연관된 모드 중첩 및 스플 오버(spi11over)가 감소되어, 디바이스(100)의 적어도 하나의 공진 응답 모드가 곡선(816)의 영역(828)에 예시된 바와 같이 보강된다.

[0100] 일 예시로서, 다른 실험을 행하여 본 발명의 원리를 포함하는 공진 디바이스에 대해 데이터를 얻었다. 실험은 디바이스의 캐비티 및 감지 표면(예컨대, 도 1A의 디바이스(100)의 캐비티(124) 및 캐비티(124)내의 표면)을, 예컨대, 미국 미주리주 세인트루이스에 사무소를 둔 시그마 알드리치(Sigma-Aldrich)사에서 판매하는 1x PBS(phosphate buffered saline) 유체에 노출시켜 행해졌다. 도 9는 도 1A의 디바이스(100)를 사용하여 얻어진 전달 함수 크기의 도면(900)을 예시한다. 도면(900)의 Y 축(904)은 디바이스(100)의 출력 신호에 대한 디바이스(100)의 입력 신호의 크기이다. 도면(900)의 X 축(908)은 주파수(Hz)이다.

[0101] 곡선(912)은 본 발명의 원리를 포함하지 않는 영역(120)(즉, 도 1B의 영역(120))을 가진 전기활성 재료 디바이스(100)의 전달 함수 크기 대 주파수이다. 곡선(916)은 본 발명의 원리를 포함하는 영역(120)(즉, 도 2의 영역(120))을 가진 디바이스(100)의 전달 함수 크기 대 주파수이다. 참고로, 곡선(912, 916)과 연관된 데이터를 얻기 위해 사용된 공진 디바이스(100)는 도 7의 패턴(700)에 대응하는 전극 재료 패턴을 갖고 있다.

[0102] 곡선(912)은 공진 디바이스의 각종 우세한 공진 모드에 대응하는 영역(920)을 갖고 있다. 곡선(916)은 공진 디바이스의 공진 모드들 중 하나가 곡선(916) 상의 다른 위치에 비해 영역(928)에 예시된 적어도 하나의 공진 모드를 보강하기 위해 수정된 영역(928)을 갖고 있다. 이 실험에서, 곡선(916)의 영역(928)이 바람직한 통과 대역이며, 이는, 영역(928)의 좌측 및 우측으로 곡선(916)이 급감하고 영역(928)의 좌우측으로 도시된 실질적인 공진 모드가 없다는 관찰에 의해 설명되는 바와 같이 영역(828)은 전기 응답 디바이스의 인접 공진 모드로부터 대체로 분리되어 있기 때문이다. 대조적으로, 예컨대, 곡선(912)의 영역(920)은 영역(920)에 인접한 적어도 하나의 실질적인 공진 모드(940)를 갖고 있다. 이 방식에서, 곡선(912)에 대응하는 디바이스는 적어도 하나의 공진 모드(940)의 존재 때문에 덜 바람직한 통과 대역 영역(920)을 갖는다. 상기 디바이스는 본 발명의 원리를 포함하지 않고 탈성되는 경우보다 바람직한 통과 대역, 주파수에 대한 좁은 대역폭 및 낮은 전송 손실을 가지며, 이는 영역(920, 940)에서의 피크와 비교되는 영역(928)에서의 보다 뚜렷한 피크에 의해 증명된다. 바

람직한 통과 대역, 좁은 대역폭 및 낮은 전송 손실이 또한 유체 로딩의 부재시도 상기 디바이스에서 달성된다.

[0103] 또한, 곡선(916)의 영역(928)은 영역(928)에서의 적어도 하나의 공진 모드가 곡선(912)의 상응하는 영역(920)에 비해 실질적으로 수정되었음을 나타낸다. 실질적인 수정은 도 2의 디바이스(100)의 영역(120)의 영역들(244)을 생성하는 전기활성 재료(132)의 적어도 일부의 제거로 인한 것이다. 약 16 MHz와 약 26 MHz 사이의 일부 공진 모드들과 연관된 모드 중첩 및 스필 오버가 곡선(916)의 영역(928) 내에서 감소됨으로써, 곡선(916)의 영역(928)에서 디바이스(100)의 적어도 하나의 공진 응답 모드가 보강된다.

[0104] 여기서 설명된 것의 변경, 수정 및 다른 구현이 본 발명의 취지 및 범위로부터 벗어나지 않고 당업자에 의해 일어날 수 있다. 따라서, 본 발명은 이전에 예시한 설명에 의해서만 정의되어서는 안 된다

### 산업상 이용 가능성

[0105] 본 발명에서 구조적 특성(예컨대, 강성 및 질량 특성)의 선택적 변화로 바람직한 공진 모드 형상이 얻어진다. 예컨대, 여기 수단을 구조 변화와 상관시킴으로써 바람직한 공진이 선택적으로 여기되어, 바람직한 통과 대역이 얻어진다. 감지 수단을 구조 변화와 상관시킴으로써 바람직한 공진의 선택적 감지가 가능하고, 또한 바람직한 통과 대역이 얻어진다.

[0106] 일 실시예에서, 여기 및 감지 수단을 디바이스의 구조적 특성 변화와 상관시킴으로써 전기 필터(예컨대, SAW 디바이스 또는 FBAR 디바이스)는 구조적 수정없이 달성되는 경우보다 바람직한 통과 대역, 좁은 대역폭 및 낮은 전송 손실을 갖게 된다.

### 도면의 간단한 설명

[0047] 도 1A는 전기 응답 디바이스의 개략적인 예시도.

[0048] 도 1B는 도 1A의 디바이스의 일부분의 개략적인 예시도.

[0049] 도 2는 본 발명의 일 실시예에 따른 전기 응답 디바이스의 일부분의 개략적인 예시도.

[0050] 도 3은 본 발명의 일 실시예에 따른 전기 응답 디바이스를 제조하는 방법의 상이한 단계들의 개략적인 예시도.

[0051] 도 4는 본 발명의 일 실시예에 따른 전기 응답 디바이스의 일부분의 개략적인 예시도.

[0052] 도 5는 본 발명의 일 실시예에 따른 전기 응답 디바이스의 일부분의 개략적인 예시도.

[0053] 도 6은 본 발명의 일 실시예에 따른 전극 재료의 패턴의 개략적인 예시도.

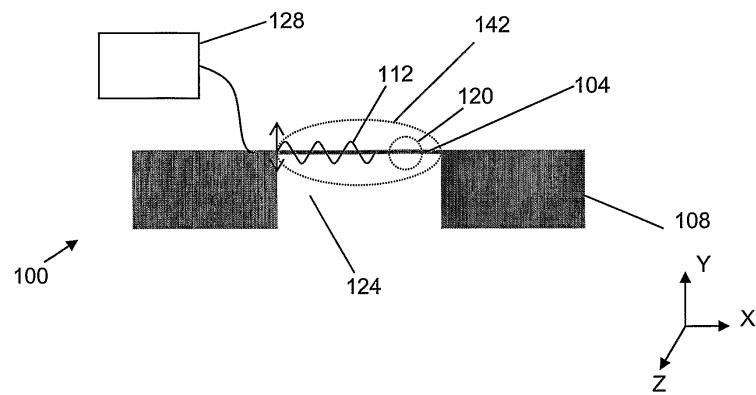
[0054] 도 7은 본 발명의 일 실시예에 따른 전극 재료의 패턴의 개략적인 예시도.

[0055] 도 8은 본 발명의 원리를 포함하는 공진 디바이스 및 본 발명의 원리를 포함하지 않는 공진 디바이스의 전달 함수 크기 대 주파수의 그래픽 표현.

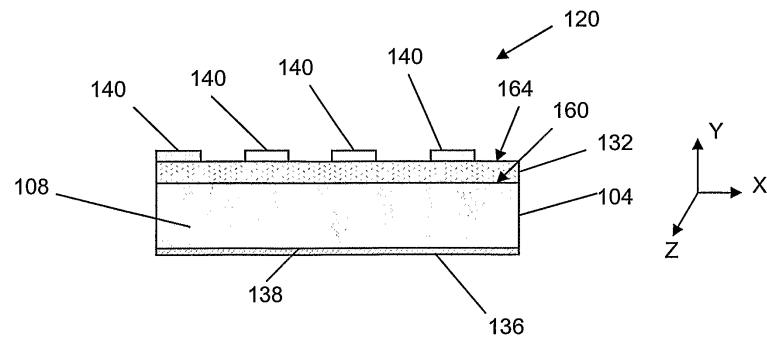
[0056] 도 9는 본 발명의 원리를 포함하는 공진 디바이스 및 본 발명의 원리를 포함하지 않는 공진 디바이스의 전달 함수 크기 대 주파수의 그래픽 표현.

## 도면

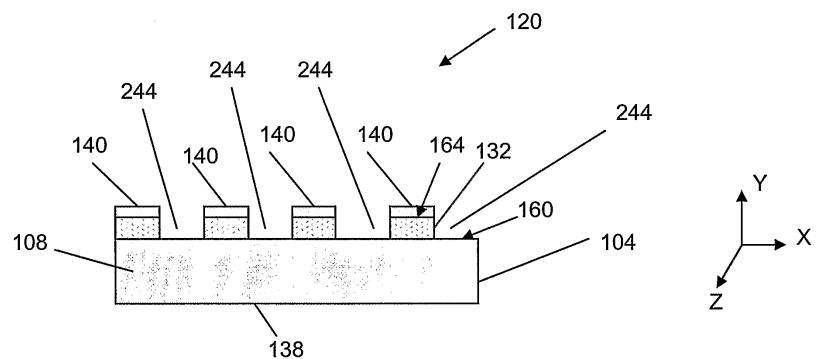
## 도면1A



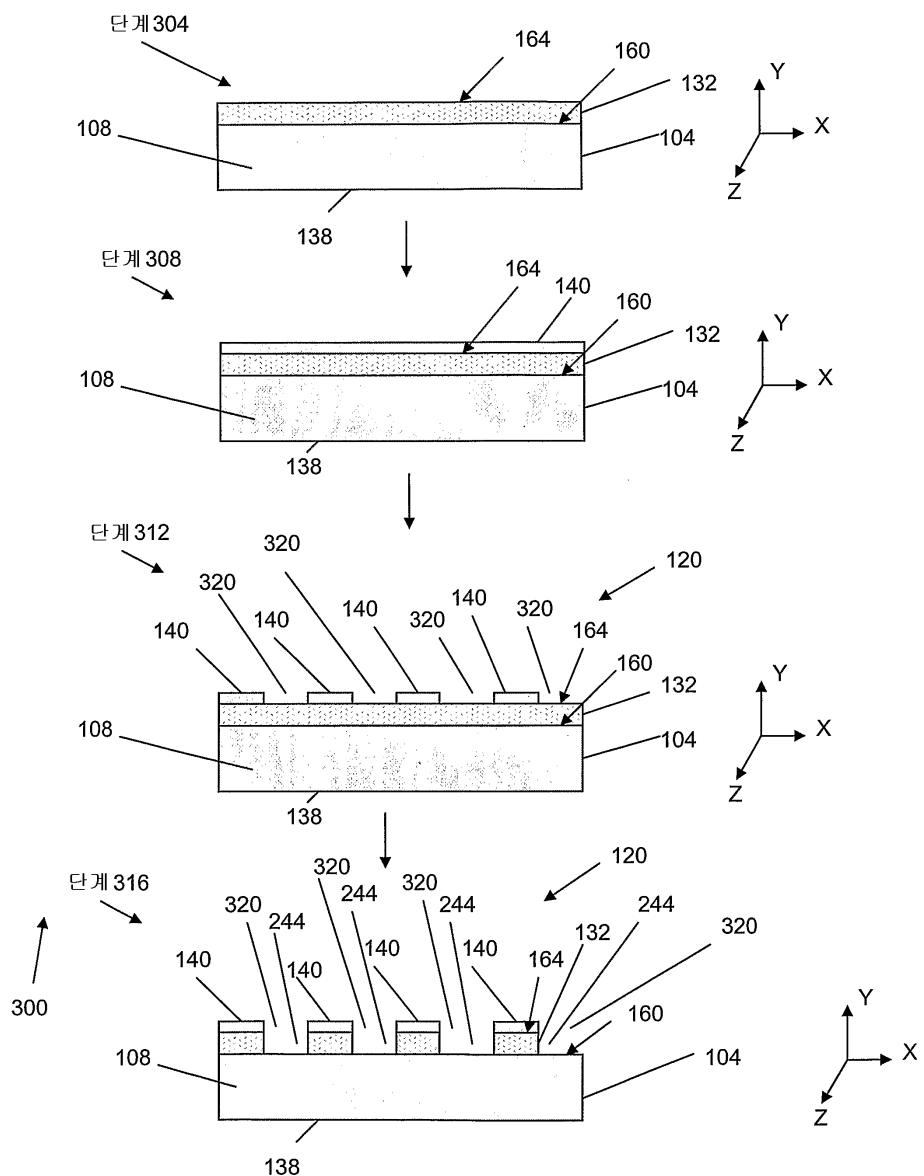
## 도면1B



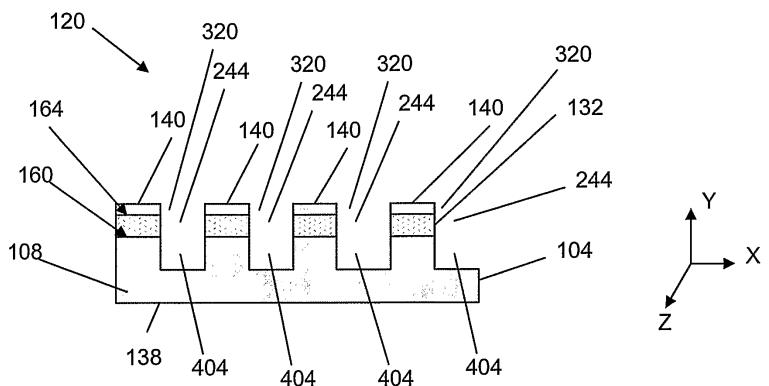
## 도면2



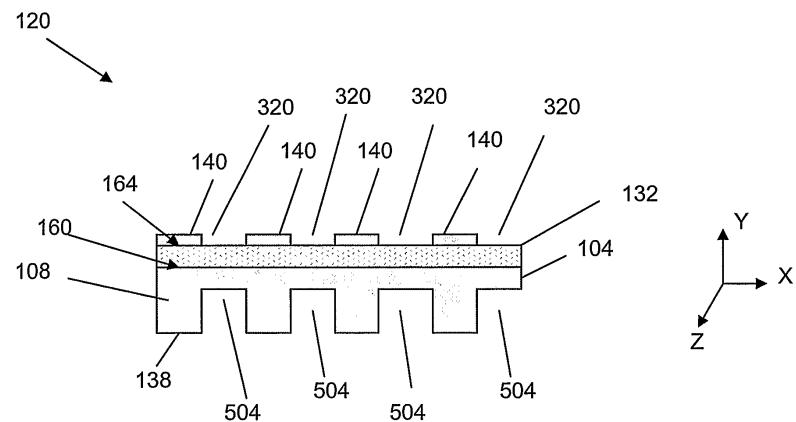
## 도면3



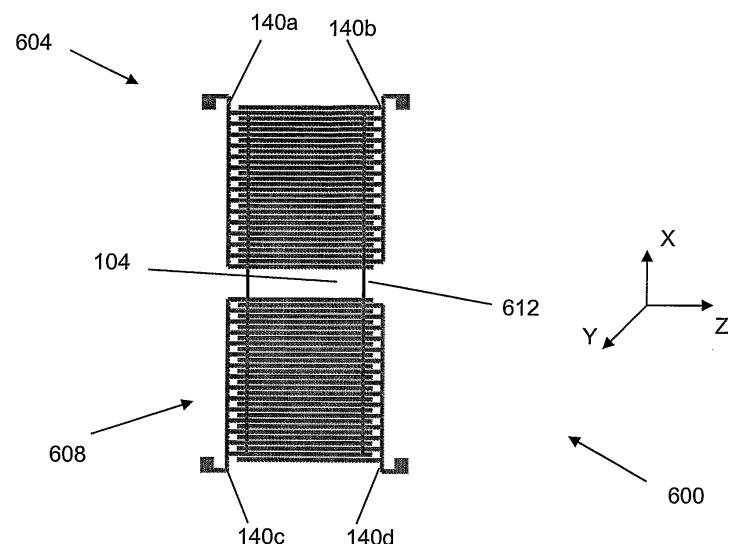
## 도면4



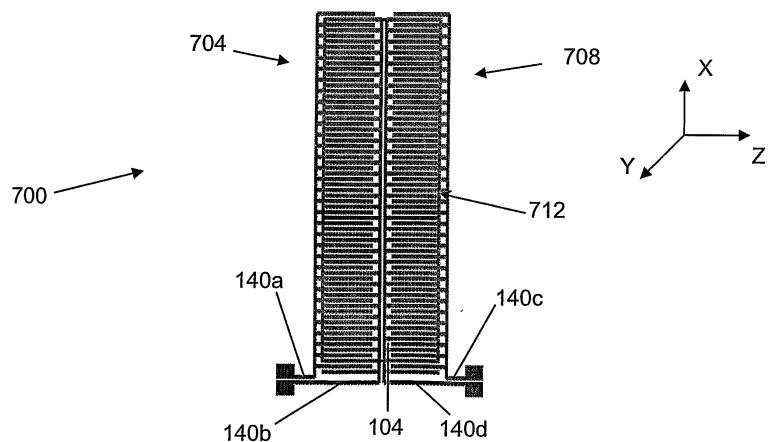
도면5



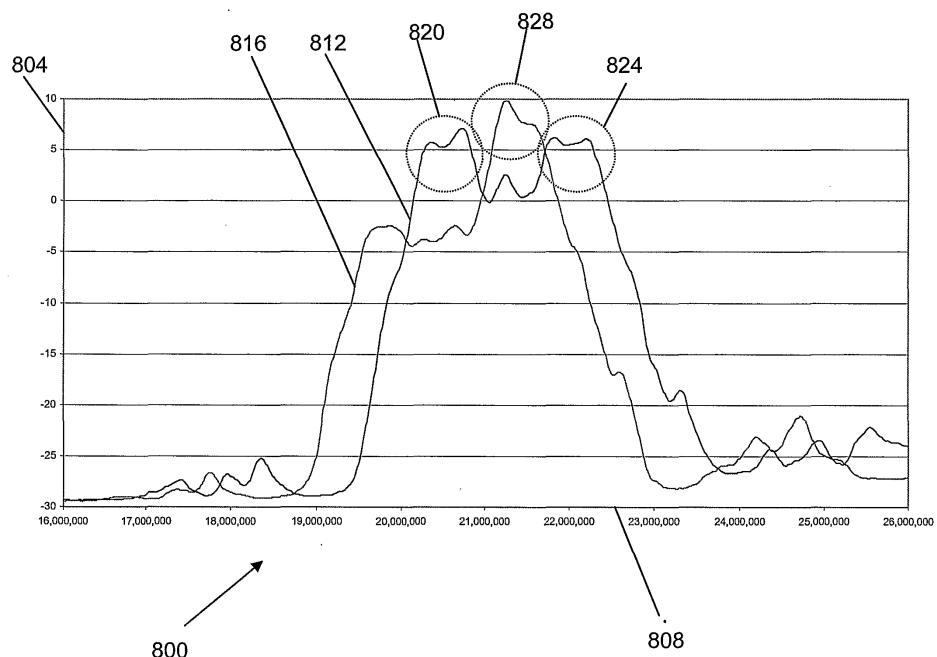
도면6



도면7



도면8



도면9

