

[19] 中华人民共和国国家知识产权局



[12] 发明专利说明书

专利号 ZL 200580022152.0

[51] Int. Cl.

H01L 21/3205 (2006.01)

H01L 23/32 (2006.01)

H05K 1/11 (2006.01)

H05K 3/42 (2006.01)

[45] 授权公告日 2009 年 6 月 24 日

[11] 授权公告号 CN 100505178C

[22] 申请日 2005.7.5

[21] 申请号 200580022152.0

[30] 优先权

[32] 2004.7.6 [33] JP [31] 199871/2004

[32] 2004.7.6 [33] JP [31] 199872/2004

[86] 国际申请 PCT/JP2005/012425 2005.7.5

[87] 国际公布 WO2006/004128 日 2006.1.12

[85] 进入国家阶段日期 2006.12.29

[73] 专利权人 东京毅力科创株式会社

地址 日本东京都

[72] 发明人 八壁正巳 加川健一 星野智久

[56] 参考文献

CN1417856A 2003.5.14

US5003273A 1991.3.26

US5286926A 1994.2.15

US2002/0017399A1 2002.2.14

CN1358331A 2002.7.10

JP2004-146445A 2004.5.20

JP2004-128006A 2004.4.22

JP2001-352017A 2001.12.21

审查员 颜庙青

[74] 专利代理机构 北京东方亿思知识产权代理有限公司

代理人 王 怡

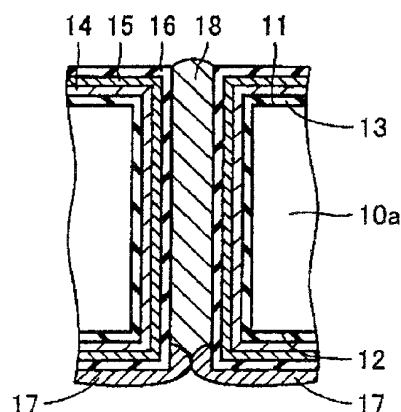
权利要求书 1 页 说明书 8 页 附图 6 页

[54] 发明名称

贯通基板、内插器以及贯通基板的制造方法

[57] 摘要

本发明的贯通基板包括：具有贯通孔(19)的硅基板(10)，所述贯通孔(19)贯通基板的表面(11)和背面(12)；沿着贯通孔(19)的内壁面而设置的氧化硅膜(13)；形成在氧化硅膜(13)的内壁面上的 Zn 和 Cu 的层(14)、(15)；以及 Cu 的镀层(18)，该镀层(18)沿 Zn 和 Cu 的层(14)、(15)的内壁面，以间隔绝缘层(16)的方式从 Cu 的薄膜层(17)开始生长。其结果是，可提供能够排除由串音引起的噪声的贯通电极。



1. 一种贯通基板的制造方法，其特征在于，包括：
准备具有表面和背面的基板的步骤；
在所述基板上形成贯通孔的步骤；
沿着所述贯通孔的内壁面形成在内部具有内壁面的第一导电层的步骤；以及
沿着所述第一导电层的内壁面、并与所述第一导电层之间间隔绝缘层（16）来形成第二导电层的步骤；
所述形成第二导电层的步骤包括：在基板的背面上形成薄膜的步骤；
将所述薄膜形成为电场或无电解镀的电极，使镀层从所述薄膜向基板的表面侧生长的步骤。
2. 如权利要求 1 所述的贯通基板的制造方法，其中，
所述准备具有表面和背面的基板的步骤包括准备半导体基板的步骤，
在沿着所述贯通孔的内壁面形成在内部具有内壁面的第一导电层之前，还包括沿着所述贯通孔的内壁面形成在内部具有内壁面的绝缘层（13）的步骤，在沿着所述贯通孔的内壁面形成在内部具有内壁面的第一导电层之后，包括沿着所述第一导电层与第二导电层之间的绝缘层（16）的内壁面形成所述第二导电层的步骤。

贯通基板、内插器以及贯通基板的制造方法

技术领域

本发明涉及贯通基板、内插器以及贯通基板的制造方法，特别涉及还可作为信号传递路径的贯通基板、内插器、以及贯通基板的制造方法。

背景技术

在传统的多层布线电路基板中，通过布线层的高密度化来使信号线接近，由此引起在信号布线相互之间产生串音噪声、从而使电路的驱动元件发生动作故障的问题。对此，例如在日本专利文献特开 2004-63725 号公报中公开了解决这种问题的一个方法。

根据该公报，在基板的内部形成同轴构造的同轴线，作为信号布线层来进行利用。

以往排除串音噪声的方法按上述那样进行的。在日本专利文献特开 2004-63725 号公报中，由于在基板上平行地配置同轴构造，并通过将同轴构造配置在接地电位或电源电位的层的附近来排除噪声，因此基板内的结构会变得复杂。

发明内容

本发明是鉴于上述课题而作出的，其目的在于提供一种能够排除由串音引起的噪声的贯通基板和内插器、以及贯通基板的制造方法。

本发明的贯通基板包括：基板，具有贯通表面和背面的贯通孔；第一导电层，沿着贯通孔的内壁面设置，并在内部具有内壁面；第二导电层，沿着第一导电层的内壁面、并与第一导电层之间间隔绝缘层来进行设置。

本发明的贯通基板具有沿着贯通表面和背面的贯通孔的内壁面而设置的第一导电层、和沿着第一导电层的内壁面并与第一导电层之间间隔绝缘层而设置的第二导电层。由于在贯通孔的内部，第二导电层被形成为间隔

绝缘层而由第一导电层包围的结构，因此，能够获得提高了屏蔽性的同轴电缆的结构。

其结果是可提供能够排除由串音引起的噪声的贯通基板。

优选第一导电层作为屏蔽线工作，第二导电层作为信号线工作。

另外，基板既可以是绝缘基板，也可以是半导体基板。

当基板是半导体基板时，在贯通孔的内壁面和第一导电层之间还包括绝缘层。

贯通孔可以是内插器的贯通孔。

在本发明的另一方式中，贯通基板的制造方法包括：准备具有表面和背面的基板的步骤；在基板形成贯通孔的步骤；沿着贯通孔的内壁面形成在内部具有内壁面的第一导电层的步骤；以及沿着第一导电层的内壁面、并与第一导电层之间间隔绝缘层来形成第二导电层的步骤。

优选的是，准备具有表面和背面的基板的步骤包括准备半导体基板的步骤，在沿着贯通孔的内壁面形成在内部具有内壁面的第一导电层之前，还包括沿着贯通孔的内壁面形成在内部具有内壁面的绝缘层的步骤，在此之后，包括沿着绝缘层的内壁面形成第二导电层的步骤。

在本发明的又一方式中，内插器包括：基板；设置在基板上的第一导电层；以及第二导电层，其设置在基板上，并在第一导电层的上面与第一导电层之间夹着绝缘层。

由于在内插器中包括：基板；设置在基板上的第一导电层；以及第二导电层，其设置在基板上，并在第一导电层的上面与第一导电层之间夹着绝缘层；因此，可以使用通过绝缘层分离的第一导电层和第二导电层来形成无源元件。

其结果是能够提供形成了无源元件、并具有多功能的内插器。

优选的是，第二导电层以与第一导电层之间夹着绝缘层的方式被所述第一导电层包围。

另外优选的是，第一导电层和第二导电层构成无源元件。

可以是第一导电层保持在第一电位，第二导电层保持在与第一电位不同的第二电位，也可以是第一导电层和第二导电层保持为相同电位。

另外，第一导电层可以作为屏蔽线工作，第二导电层可以作为信号线工作。

优选的是，基板包括导体或半导体的基板，当基板是导体或半导体的基板时，基板既可以被保持为与第一导电层和第二导电层的电位不同的电位，也可以被保持为与第一导电层或第二导电层中的至少一个导电层相同的电位。

在这里，如果将第一导电层保持在第一电位，将第二导电层保持在与第一电位不同的第二电位，则可以形成电容器。如果将第一导电层和第二导电层保持在相同电位，则可以使之作为屏蔽电极工作。

优选的是，第一导电层以与第二导电层之间夹着绝缘层的方式被所述第二导电层包围。由于第一导电层以与第二导电层之间夹着绝缘层的方式被所述第二导电层包围，因此，能够获得提高了屏蔽性的同轴电缆的结构。

其结果是可提供能够排除由串音引起的噪声的内插器。

附图说明

图 1A 是分步骤示出将半导体基板用作基板时的贯通基板的制造方法的示意图；

图 1B 是分步骤示出将半导体基板用作基板时的贯通基板的制造方法的示意图；

图 1C 是分步骤示出将半导体基板用作基板时的贯通基板的制造方法的示意图；

图 1D 是分步骤示出将半导体基板用作基板时的贯通基板的制造方法的示意图；

图 2A 是分步骤示出将绝缘基板用作基板时的贯通基板的制造方法的示意图；

图 2B 是分步骤示出将绝缘基板用作基板时的贯通基板的制造方法的示意图；

图 2C 是分步骤示出将绝缘基板用作基板时的贯通基板的制造方法的

示意图；

图 2D 是分步骤示出将绝缘基板用作基板时的贯通基板的制造方法的示意图；

图 3 是本发明一个实施方式中的内插器的贯通孔附近的截面图；

图 4A 是表示内插器的基板上的布线层的布置的示意图；

图 4B 是表示内插器的基板上的布线层的布置的示意图；

图 5A 是使内插器内部具有屏蔽功能时的结构示意图；

图 5B 是使内插器内部具有屏蔽功能时的结构示意图；

图 6A 是分步骤示出在内插器中形成无源元件时的处理的示意图；

图 6B 是分步骤示出在内插器中形成无源元件时的处理的示意图；

图 6C 是分步骤示出在内插器中形成无源元件时的处理的示意图；

图 6D 是分步骤示出在内插器中形成无源元件时的处理的示意图；

图 7A 是在内插器中所形成的功能元件的立体图；

图 7B 是在内插器中所形成的功能元件的立体图；

图 7C 是在内插器中所形成的功能元件的立体图；

图 8 是由导电层和绝缘层形成的结构的电路图。

具体实施方式

下面参照附图说明本发明的一个实施方式。图 1A~图 1D 是本发明一个实施方式中的贯通基板的每一步制造工序的示意图。在这里，所谓的贯通基板是指具有从基板的表面贯通到背面的贯通孔的基板，包括印刷基板（包括柔性基板）和内插器（包括硅内插器）。

参照图 1，首先准备具有表面 11 和背面 12、且设置了多个贯通孔 19 的硅基板（贯通基板）10，其中所述贯通孔 19 贯通硅基板 10 的两个表面。基板 10 整体被氧化硅膜 13 所覆盖。接着，例如用无电解镀在贯通孔 19 的内部、表面以及背面的周围形成 Zn 层 14（图 1A）。接着，用同样的无电解镀在 Zn 层 14 上形成 Cu 层 15（图 1B，这些层作为第一导电层）。接着，例如用溅镀在 Cu 层 15 上形成绝缘层 16。该绝缘层 16 的形成不仅限于溅镀，既可以利用 CVD 来形成氧化硅膜或硅氮化膜，也可以

形成电沉积树脂。在这里，所谓的电沉积树脂是指 PTFE、抗蚀剂、聚酰亚胺或聚酰胺等。

由于溅镀和 CVD 需要准备真空装置，因此优选不需要准备真空装置的电沉积树脂。

接着，在贯通孔 19 的背面 12 一侧设置例如 Cu 的薄膜层 17，将其形成电场或无电解镀的电极，使镀层在由绝缘层 16 构成的贯通孔的内部从该电极向表面 11 一侧生长，从而形成贯通的导电层（第二导电层）18（图 1D）。

由此，基板 10 的贯通孔 19 获得从其中心起填充有导电层 18、绝缘层 16、导电层 15 以及 14，且屏蔽性有所提高的同轴电缆的形状。由于该形状是能够在降低噪声、减少寄生电容的同时，还能够进行信号的高速传输的具有同轴电缆形状的通孔，因此，以下将该形状称为同轴通孔。

下面说明本发明的另一实施方式。在上述实施方式中，对使用硅基板的例子进行了说明，而在本实施方式中，将诸如玻璃基板或蓝宝石基板这样的绝缘基板用作贯通基板。

图 2A～图 2D 是使用上述绝缘基板时对应于图 1A～图 1D 的图。参照图 2A～图 2D 可知，在本实施方式中，由于贯通基板是绝缘基板，因此不需要像前一个实施方式那样沿贯通孔的内壁设置诸如氧化膜那样的绝缘层 13。

由于其他部分和前一个实施方式相同，因此省略其说明。

下面，对将本发明一个实施方式中的贯通基板应用于内插器的情况进行说明。图 3 是将本发明用于内插器时的内插器贯通孔附近的截面图。

参照图 3 可知，在内插器中，在贯通孔 28 的内部具有导电层（第二导电层）27，导电层 27 间隔绝缘层 23 而被导电层（第二导电层）24 包围。

由于导电层 27 间隔绝缘层 23 而被导电层包围，因此获得同轴电缆的结构。其结果是，能够提供抗噪声能力强的内插器。

导电层 24 以与导电层 27 之间夹着绝缘层 23 的方式包围导电层 27，并在该状态下在基板 20 的上部，中间夹着绝缘层 29 而延伸。此时，如图

3 所示, 导电层 27 被用作信号线 31, 导电层 24 被用作屏蔽布线 32a、32b。

信号线 31 和屏蔽布线 32a、32b 不限于圆筒状, 也可以在基板 20 的表面上形成平面状的布线。

在这里, 屏蔽布线没有和信号线连接, 而是处于浮动状态。但也可以如后所述, 根据需要将信号线和屏蔽线连接在相同电位上。

下面, 对如上述那样在基板 20 的表面上进行平面布线的例子进行说明。图 4A 是该情况下的内插器的截面图。

参照图 4A 可知, 在内插器的基板 20 上, 通过相互之间隔着绝缘层 29 而在中央部设置作为信号线的导电层 31a, 并在上下、左右以包围该导电层 31a 的方式形成作为屏蔽层的导电层 32a、32b、32c 以及 32d。

图 4B 是图 4A 的变形例。此时的结构虽然和图 4A 的结构相同, 但形成有均与作为屏蔽线的导电层连接的导电层 32e, 并由导电层 32e 隔着绝缘层 28 包围作为信号线的导电层 31b。这样, 能够容易地在内插器中构成具有同轴构造的布线层。

图 5A 和图 5B 是电极焊盘的示意图。图 5A 是俯视图 (在图 5B 中是按照 A-A 所示方向的俯视图), 图 5B 是对应于图 4A、图 4B 的立体图。这里省略了基板。

参照图 5A 和图 5B 可知, 这里示出了分别与四个电极焊盘 45a 至 45d 连接的信号线 41a 至 41d。每条信号线 41a 至 41d 被设置于上下左右的屏蔽电极 42、43 以及 44 所包围。

下面说明本发明的又一实施方式。在该实施方式中, 在内插器的内部形成诸如线圈 L、电容器 C 以及电阻 R 这样的无源元件。

图 6A~图 6D 是分步骤示出该情况下形成无源元件的示意图。在这里省去对照相平板印刷工序的详细叙述。参照图 6A~图 6D, 首先准备硅基板 50。虽然图中未示出, 但基板表面被 SiO_2 、 SiN 等绝缘膜所覆盖。接着, 在基板 50 的表面 51 上用金属形成导电层 52 (图 6A)。接着, 在导电层 52 上形成绝缘层 53 (图 6B)。该绝缘层 53 的形成既可以利用 CVD 来形成氧化硅膜或硅氮化膜, 也可以使用溅镀或电沉积树脂来形成。接

着,在绝缘层 53 的一部分中设置通孔,该通孔与形成在绝缘层 53 上面的导电层 54 连接。接下来,在其上面形成绝缘层 55。

图 6D 是图 6C 中 D—D 所示部分的截面图。参照图 6C 和图 6D 可知,在内插器中,导电层 52 和导电层 54 隔着绝缘层 53 而相对。该结构可被用作电容器。另外,通过使导电层 52 和导电层 54 的电位相同,从而还可以得到信号线和屏蔽线的关系。这样,能够在内插器中形成无源元件。

下面利用图 6A~图 6D 所示的结构来说明在内插器中构成多个功能部件的具体示例。图 7A~图 7C 是示出该情况的具体示例的立体图。这里同样省略基板 60 上的氧化膜。图 7A 是形成电阻 R 时的立体图。参照图 7A 可知,在第二层上以与设置在硅基板 60 上的同轴通孔 61 相连接的方式形成金属的导电层 62。在同一层上形成金属的导电层 64。另一方面,在基板 60 的表面上形成多晶硅层 63,并用第一和第二导电层 62、64 来连接多晶硅层 63 的两端。

由于多晶硅层 63 具有比金属大几个数量级的电阻值,因此可将其用作电阻层。

下面说明其他示例。图 7B 是形成电容器 C 时的立体图。参照图 7B 可知,在第二层上以与设置在硅基板 60 上的同轴通孔 61 相连接的方式形成金属导电层 66。在相同的第二层上形成金属导电层 67。另一方面,在基板 60 的表面上,以在与导电层 67 之间夹着绝缘层 68 的方式形成金属导电层 65,并连接导电层 66 和导电层 65。

这样,由于在导电层 65 和导电层 67 之间夹着绝缘层 68,因此可发挥作为电容器 C 的功能。

下面说明另一其他示例。图 7C 是形成另一电容器 C 时的立体图。参照图 7C 可知,在基板 60 的表面上形成金属导电层 69,该金属导电层 69 与设置在硅基板 60 上的同轴通孔 61 相连接,并在与基板 60 的表面之间夹着绝缘层 68。这样,由于在基板 60 和导电层 69 之间夹着绝缘层 68,因此可发挥作为电容器 C 的功能。

下面对在图 6A~图 6D 以及图 7A~图 7C 所示内插器的内部中构成的功能元件的通常结构进行说明。图 8 是示出由图 6A~图 6D 以及图 7A~

图 7C 所示的导电层和绝缘层构成的结构 70 的电路图。在这里，举出图 7B 所示结构来作为一个示例。

参照图 8 可知，导电层 65 和 67 之间通过绝缘层 68 而连接。假设导电层 65 接地，导电层 67 与电源连接。此时，结构 70 作为电容器 C 来发挥作用。

另一方面，如果导电层 65 和导电层 67 被连接在相同电位上，则能够降低寄生电容，并可作为起屏蔽布线作用的屏蔽电极来发挥功能。

当基板是如本实施方式所示的诸如硅基板这样的半导体基板或导电体基板时，既可以将基板保持为与导电层 65 或导电层 67 的电位不同的电位，也可以将其保持为与导电层 65 或导电层 67 中的至少一个导电层相同的电位。

在上述实施方式中，对用圆形或圆柱形来作为贯通孔的情况进行了说明，但并不限于此，也可以是矩形或多边形等。

在上述实施方式中，对将硅基板用作基板的示例进行了说明，但并不限于此，也可以是玻璃基板或蓝宝石基板等绝缘基板。

工业实用性

本发明的贯通基板和内插器作为具有与同轴电缆相同功能的基板进行使用很有利。

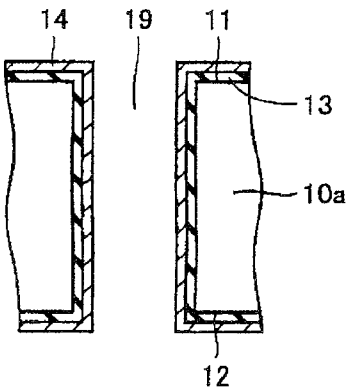


图1A

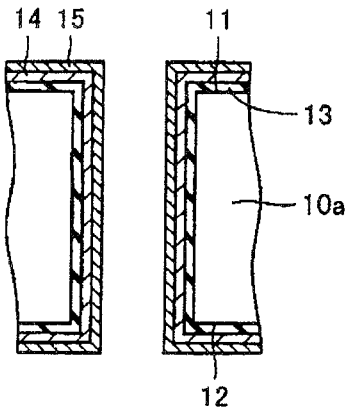


图1B

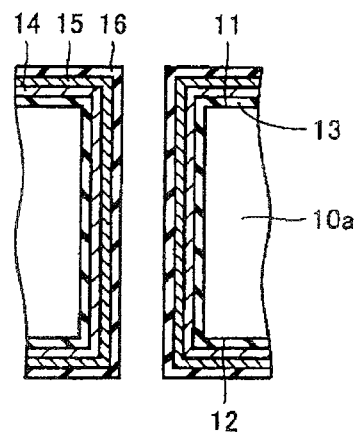


图1C

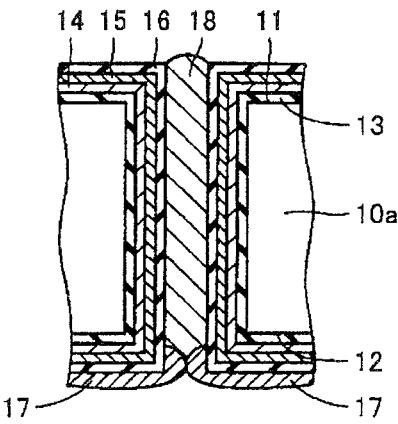


图1D

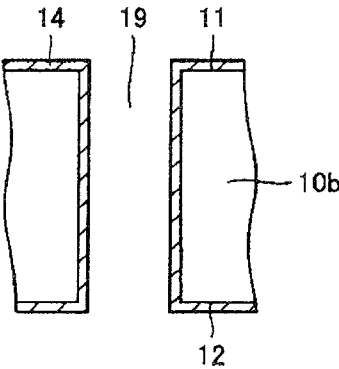


图2A

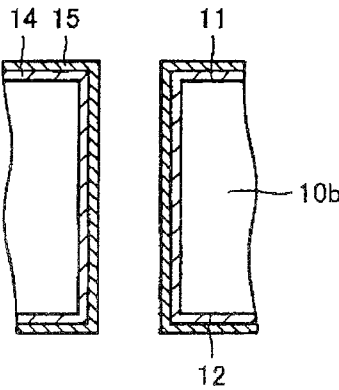


图2B

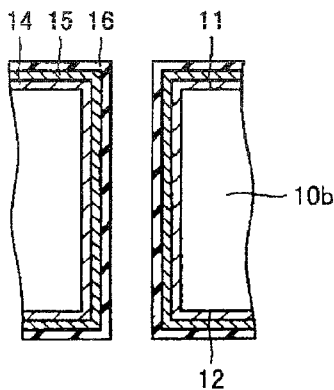


图2C

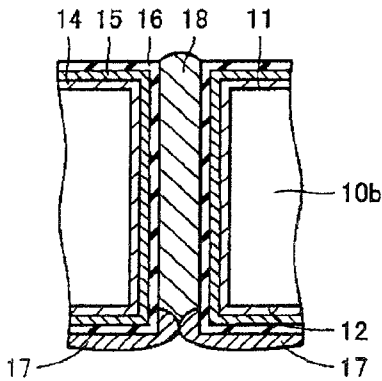


图2D

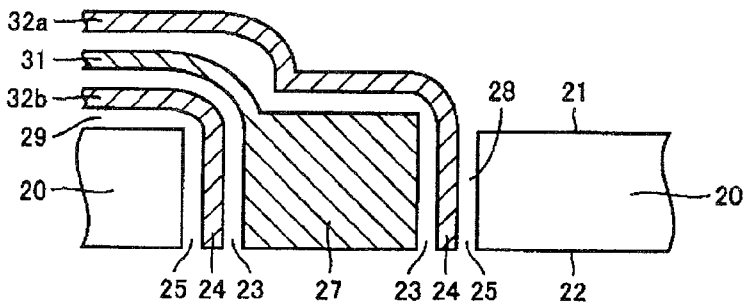


图3

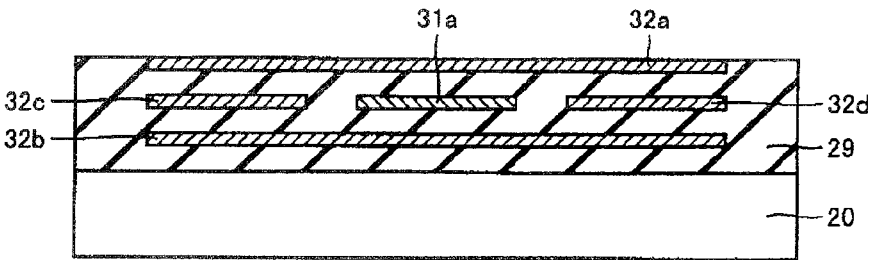


图4A

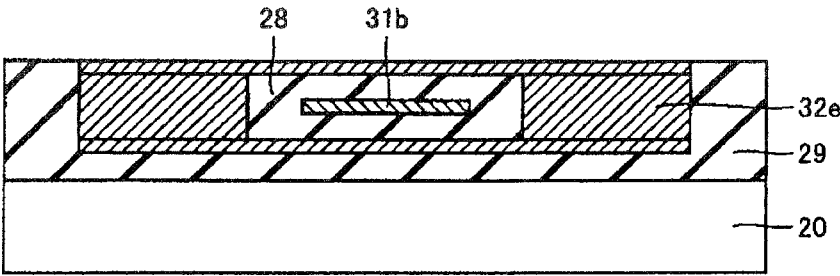


图4B

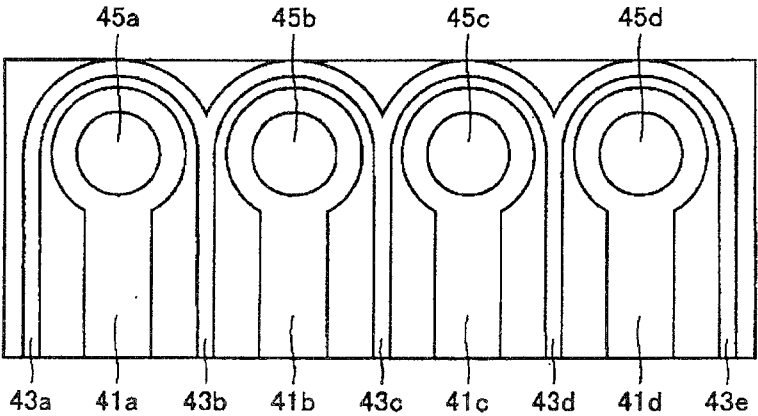


图5A

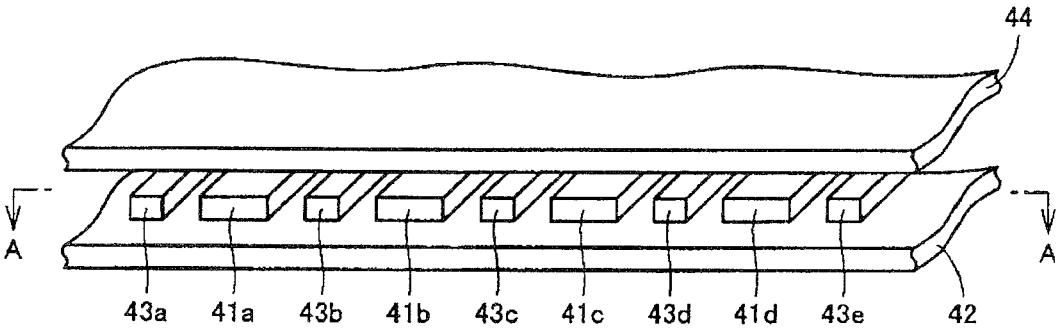


图5B

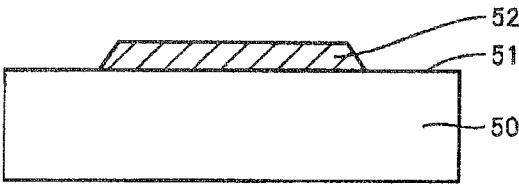


图6A

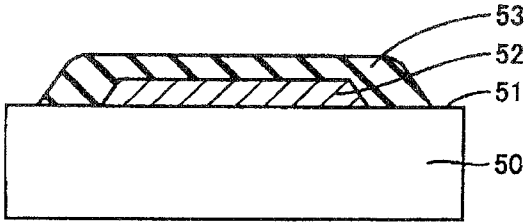


图6B

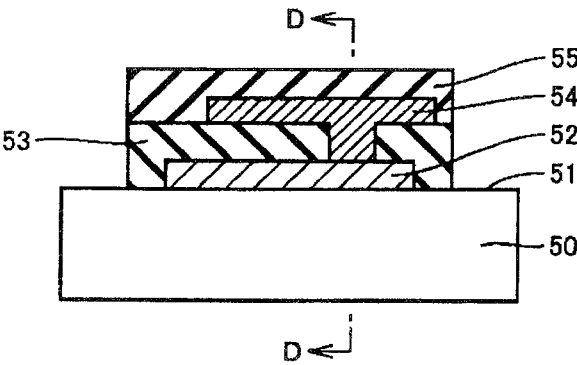


图6C

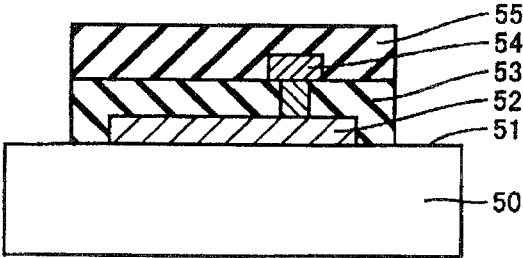


图6D

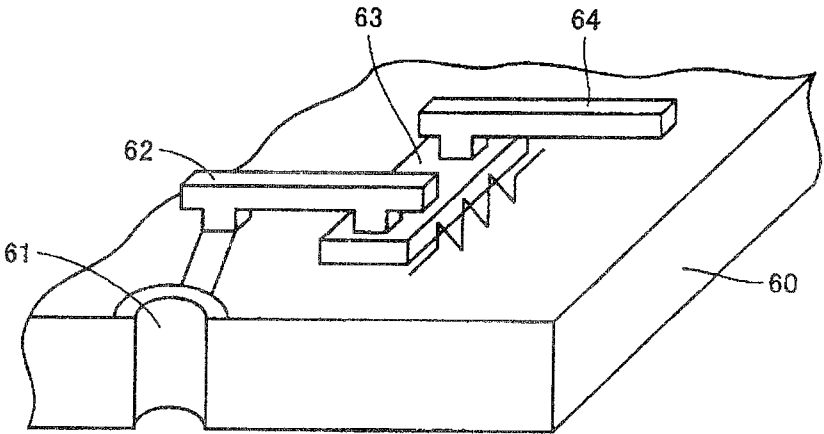


图7A

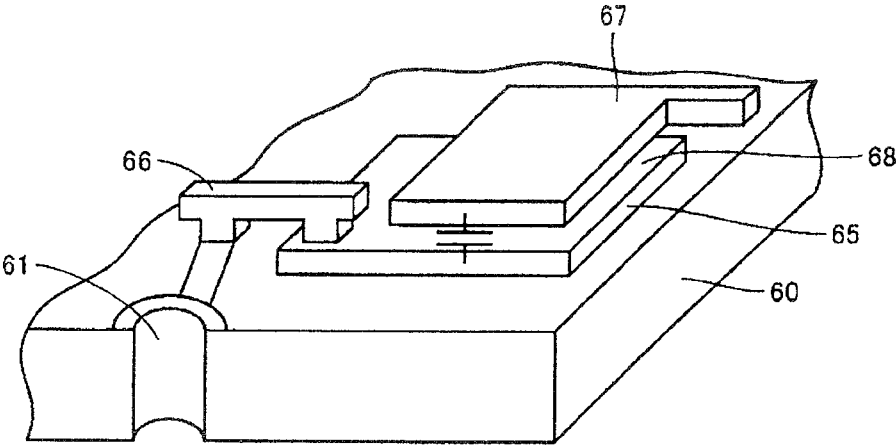


图7B

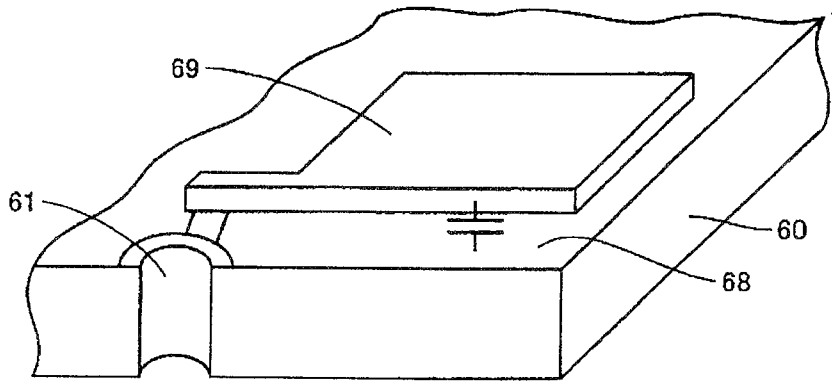


图7C

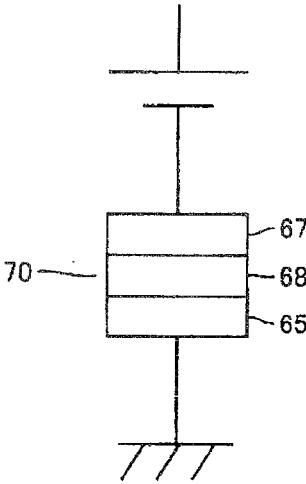


图8