

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2018 年 11 月 15 日 (15.11.2018)



(10) 国际公布号
WO 2018/205915 A1

(51) 国际专利分类号:
H01L 45/00 (2006.01)

(21) 国际申请号: PCT/CN2018/085935

(22) 国际申请日: 2018 年 5 月 8 日 (08.05.2018)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201710332675.X 2017年5月12日 (12.05.2017) CN

(71) 申请人: 华中科技大学(HUAZHONG UNIVERSITY OF SCIENCE AND TECHNOLOGY) [CN/CN]; 中国湖北省武汉洪山珞喻路 1037 号, Hubei 430074 (CN)。

(72) 发明人: 缪向水(MIAO, Xiangshui); 中国湖北省武汉洪山珞喻路 1037 号, Hubei 430074 (CN)。童浩(TONG, Hao); 中国湖北省武汉洪山珞喻路 1037 号, Hubei 430074 (CN)。马立樊(MA, Lifan); 中国湖北省武汉洪山珞喻路 1037 号, Hubei 430074 (CN)。

(74) 代理人: 华中科技大学专利中心(HUAZHONG UNIVERSITY OF SCIENCE AND TECHNOLOGY PATENT AGENCY CENTER); 中国湖北省武汉洪山区珞喻路 1037 号华中科技大学东一楼 340 室, Hubei 430074 (CN)。

(81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB,

(54) Title: VO_x GATING TUBE-BASED PHASE CHANGE STORAGE UNIT

(54) 发明名称: 一种基于VO_x选通管的相变存储单元

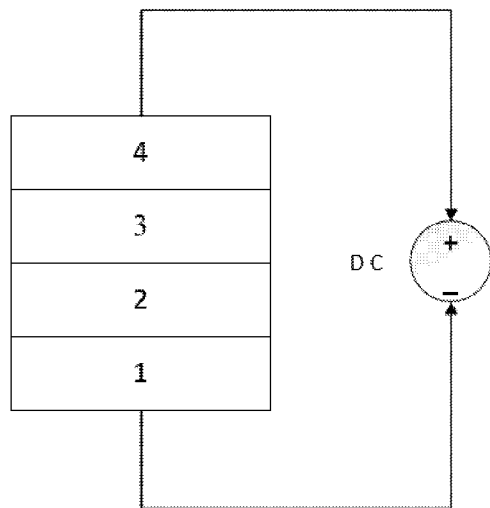


图 2

(57) Abstract: Disclosed by the present invention is a VO_x gating tube-based phase change storage unit, comprising a lower electrode layer, a VO_x gating layer, a phase change function layer and an upper electrode layer. The present invention uses VO_x to achieve the gating of the phase change function layer, and may achieve data storage on the basis of the gating of the phase change function layer. A state switch of the VO_x may be controlled by means of applying voltage thereto, which may achieve the goal of the phase change storage unit being in a non-gated state at low voltage and in a gated state at high voltage. The present invention may effectively reduce a drain current of a phase change memory array by means of switch control of the VO_x, and provide a sufficiently high Reset current; additionally, the present invention does not require high-temperature processing conditions, simplifies the process of preparing a phase change memory, reduces costs, and increases the possibility for the commercialization of highly integrated phase change memories.

(57) 摘要: 本发明公开了一种基于 VO_x选通管的相变存储单元, 包括下电极层、VO_x选通层、相变功能层和上电极层。本发明采用了 VO_x来实现相变功能层的选通, 可以在相变功能层选通的基础上实现数据的存储。通过给 VO_x施加电压来控制其状态切换, 可以达到在低电压时相变存储单元为未选通状态、在高电压时为选通状态的目的。本发明通过 VO_x的开关控制可以有效的减小相变存储器阵列的漏电流, 提供足够高的 Reset 电流; 本发明不需要高温工艺条件, 简化了相变存储器的制备工艺, 节约成本, 为高集成度的相变存储器商用化提供了可能。

GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告 (条约第21条(3))。

一种基于 VO_x 选通管的相变存储单元

【技术领域】

本发明属于半导体存储技术领域，更具体地，涉及一种基于 VO_x 选通管的相变存储单元。

【背景技术】

相变存储器 PCM 是现在最有希望取代 Flash 存储器成为下一代的非易失性存储器之一。相变存储器单元以硫系化合物为相变材料在电压脉冲下可以实现为晶态和非晶态的可逆转变。施加一个幅值中等，脉宽较长，脉冲下降沿较缓的电脉冲，可以使相变材料从非晶态转变为晶态，用来将数据从“0”写为“1”；施加一个幅值较高，脉宽较窄，下降沿陡峭的电脉冲，会使相变材料从晶态转变为非晶态，用来擦除数据。现在的高性能系统要求存储器具有更高密度的存储空间和更小的面积尺寸，由于相变单元存在有漏电流及所需要的 Reset 电流较大等问题，因此，选通管也成为相变存储器海量存储的关键因素之一。

图 1 为传统的 1T1R 结构。选通管一般用 MOSFET 或者 BJT；MOSFET 作为相变单元的选通管的原理是通过控制栅压来形成导电沟道从而控制源漏极的开关，其优点是电压降很小，但是如果提供较高 Reset 电流（相变材料发生非晶变化所需电流），则需要增加其沟道宽度，且在小尺寸时，MOSFET 不能满足低噪声电流的要求，由于受限于额外选通管的单元面积，相变存储器的存储密度难以继续提升。用 BJT 作为选通管能够在高密度下提供足够的 Reset 电流，但是在高电流情况下 BJT 的电流放大系数将会降低，而且制备工艺成本高。采用二极管的 1D1R 结构时，因为二极管制备工艺刻蚀剥离步骤多且需要 800°C 高温的原因，制备条件要求高，难以实现存储单元的 3D 堆叠。因此，找到一种制备工艺简单且可以低温制备，既可以有

效减小漏电流，又有利于相变存储器的高密度 3D 堆叠集成的选通管，仍是一个难点。

【发明内容】

针对现有技术的以上缺陷或改进需求，本发明提供了一种基于 VO_x 选通管的相变存储单元，通过控制 VO_x 的开关来实现相变存储单元的选通，采取 1D1T 结构，能实现 3D 堆叠，由此解决传统 1T1R 结构相变存储器存储密度低，传统二极管的 1D1R 制备工艺需要高温的技术问题。相比较与 1T1R 结构和传统二极管的 1D1R 结构，本发明的制备工艺更加简单，不需要高温条件，节约成本，有利于相变存储器的高密度集成和大规模商用化。

本发明提供了一种基于 VO_x 选通管的相变存储单元，包括：依次设置的下电极层、 VO_x 选通层、相变功能层和上电极层；当在所述上电极层和所述下电极层之间施加电压时，所述 VO_x 选通层能实现高阻态和低阻态之间的转换。

更进一步地，相变功能层的材料为 GeTe、SbTe、BiTe、SnTe、AsTe、GeSe、SbSe、BiSe、SnSe、AsSe、InSe、GeSbTe 和 AgInSbTe 中的任意一种以及上述任意一种化合物掺杂 S 或 N 或 O 或 Cu 或 Si 或 Au 元素形成的混合物。

更进一步地，上电极层和下电极层采用的材料为 TiW、Pt、Au、W 或其他不易与氧气反应的惰性电极。

更进一步地， VO_x 选通层中 VO_x 材料的 X 的取值范围为 1.9~2.1。

更进一步地， VO_x 选通层的阈值电压 V_{th} 小于相变功能层的擦除操作电压 V_{Set} 。

更进一步地， VO_x 选通层的面积大小为 $100\text{nm}^2 \sim 30\mu\text{m}^2$ 。

更进一步地，选通层的 VO_x 材料的绝缘态电阻大于金属态电阻，绝缘态电阻与金属态电阻的比值大于 100。

本发明还提供了一种基于上述的相变存储单元的操作方法，包括下述

步骤:

通过在所述上电极层和所述下电极层之间施加一个大于阈值电压 V_{th} 的强电脉冲, 使得 VO_x 选通层的温度升到其相变温度以上, VO_x 材料由绝缘态的单斜晶系转变为金属态的四方晶系;

通过在所述上电极层和所述下电极层之间施加一个小于保持电压 V_{hold} 的电脉冲, 使得 VO_x 选通层的温度降到相变温度以下, VO_x 材料重新回到高阻绝缘态; 即该 VO_x 材料可以在热能作用下实现可逆转变;

当需要进行写入操作时, 通过在所述上电极层和所述下电极层之间施加一个强度大于 V_{Reset} 而下降沿为 10ns 的脉冲信号, 使得相变功能层的温度升高到熔化温度以上, 使得晶态的长程有序状态遭到破坏, 之后极快的下降沿让相变材料迅速冷却到结晶温度以下, 此时相变材料来不及晶化就处于高阻值的非晶态相变功能层处于低阻态;

当需要进行擦除操作时, 通过在所述上电极层和所述下电极层之间施加一个强度介于 V_{Reset} 和 V_{Set} 之间且脉宽为 200ns 的脉冲信号, 使得相变材料的温度升到晶化温度之上熔化温度以下并保持 200ns 确保材料完全晶化, 此时相变材料由高阻态转变为低阻态, 相变功能层处于高阻态, 利用相变功能层不同的阻值状态来实现数据的存储。

更进一步地, VO_x 选通层的阈值电压小于相变单元的擦除操作电压 V_{Set} 。

本发明还提供了一种制备上述的相变存储单元中 VO_x 选通层的方法, 包括: 采用离子束溅射或磁控溅射沉积一层氧化钒再将该材料放入氮气或者氩气氛围中退火后, 自然冷却到室温后获得所述 VO_x 选通层。

总体而言, 通过本发明所构思的以上技术方案与现有技术相比, 具有以下有益效果:

(1) 本发明提供的基于 VO_x 选通管的相变存储单元和传统二极管选通管相比, 二极管的制备工艺步骤繁多, 需要两次光刻和两次腐蚀、杂志

扩散、金属化和高于 800°C 的退火工艺，高温工艺过程不利于其结构在三维（3D）方向的堆叠； VO_x 制备工艺十分简单，只需要在一次光刻后进行溅射和后退火工艺即可制备，低温工艺条件可以实现 3D 堆叠集成，成本低，有利于实现相变存储器的高密度存储。

（2）采用 1D1R 的结构，可以将最小尺寸面积缩小到 $4F^2$ ，采用 MOS 管的 1T1R 结构的最小尺寸面积为 $8F^2$ ，并且在需要更高 Reset 电流（相变材料发生非晶化所需电流），则需要增加沟道宽度，本发明提供的方法有尺寸面积更小且制备工艺简单的优越性，可以在 3D 方向进行堆叠，有利于存储单元的高密度集成。

（3）利用 VO_x 的金属绝缘体转变（MIT）来实现选通管的开关功能。能够提供高达 $10^6\text{A}/\text{cm}^2$ 的开态电流密度和小于 20ns 的开关时间，并且其开关特性在尺寸减小的情况下可以稳定保持，BJT 和 MOS 管无法在提高存储密度的同时保证高开关比或高 Reset 电流。

（4）本发明提供的基于 VO_x 选通管的相变存储单元，是 VO_x 材料在相变存储器方面的一次应用，对大容量相变存储器的商用化有启发和加速推进的作用。

【附图说明】

图 1 是传统 1T1R 的 MOS 管选通相变存储单元的结构示意图。

图 2 是本发明提供的 VO_x 选通相变存储单元的结构示意图。

图 3 是本发明使用的 VO_x 的 I-V 特性曲线，分为升压过程和降压过程，能够实现对相变存储单元选通电流的大小控制。

图 4 是本发明使用的 VO_x 的 R-V 特性曲线，分为升压过程和降压过程，能够实现 VO_x 高阻与低阻之间的转换。

图 5 是没有加入 VO_x 选通层的相变单元 I-V 特性曲线。

图 6 是本发明整体结构的 I-V 特性曲线。

图 7 是本发明相变单元功能测试曲线图。

图中 1 为下电极层, 2 为 VO_x 选通层, 3 为相变功能层, 4 为上电极层, 5 为相变电阻, 6 为晶体管。

【具体实施方式】

为了使本发明的目的、技术方案及优点更加清楚明白, 以下结合附图及实施例, 对本发明进行进一步详细说明。应当理解, 此处所描述的具体实施例仅仅用以解释本发明, 并不用于限定本发明。此外, 下面所描述的本发明各个实施方式中所涉及到的技术特征只要彼此之间未构成冲突就可以相互组合。

为实现上述目的, 本发明提供了一种基于 VO_x 选通管的相变存储单元; 通过施加电压的方法来切换 VO_x 的开启和关闭状态, 可以有效的控制相变存储器的选通。其中, 使用 VO_x 来作为相变存储单元的选通材料。通过施加电压到 VO_x 选通层, 实现对其状态控制。

如图 2 所示, 基于 VO_x 选通管的相变存储单元包括: 依次设置的下电极层、 VO_x 选通层、相变功能层和上电极层; 当在上电极层和下电极层之间施加电压时, VO_x 选通层能实现高阻态和低阻态之间的转换。

具体地, 在上电极层和下电极层施加电压, VO_x 选通层应具有开关特性, 以保证能够实现高阻态和低阻态之间的转换。当施加一个大于 V_{th} 的强电脉冲时, 产生的热量可以使 VO_x 温度升到其相变温度以上, 材料会由绝缘态的单斜晶系转变为金属态的四方晶系; 当施加一个小于 V_{hold} 的电脉冲时, 温度降到相变温度以下, 材料会重新回到高阻绝缘态, 即该 VO_x 材料可以在热能作用下实现可逆转变。相变功能层实现数据的存储, 在施加写入脉冲时, 相变功能层处于低阻态; 施加擦除脉冲时, 相变功能层处于高阻态, 利用相变功能层不同的阻值状态来实现数据的存储。

在本发明实施例中, 制备这种具有相变特性的 VO_x 时, 先在衬底上用离子束溅射、直流磁控溅射或射频磁控溅射一层氧化钒薄膜材料, 再在氮气或氩气等保护气氛中退火, 然后自然冷。这样便制备得到本发明的 VO_x

材料。溅射法和常规的蒸发法相比，（1）溅射法沉积原子的能量较高，因此所制薄膜的组织致密、附着力较好。（2）制备 VO_x 薄膜时对成分的控制性能较好。（3）金属钒的熔点为 $1890 \pm 10^\circ\text{C}$ ，蒸发沉积方法需要很高的基底温度才能使之蒸发，而溅射法可以方便地利用高熔点物质的溅射。与 PLD 法相比，PLD 法虽能获得质量较高的薄膜，难以形成大面积均匀薄膜且设备相对较贵，不适合批量生产，而溅射法则适合批量生产。与其他方法相比：（1）溶胶-凝胶方法可以在大面积非平面基底上成膜，但制备高取向、开关特性好的高质量 VO_x 膜相当困难，薄膜特性较难控制，所制薄膜致密度差，厚度不易控制，容易存在气泡或开裂等缺陷，而且容易造成污染；（2）化学气相沉积需要用到稀有、有毒气体，造成工作人员不安全，且不利于环保；（3）分子束外延、原子层沉积技术设备昂贵，操作困难，不利于批量和工业化生产。

图 3 是 VO_x 单元的 V-I 曲线，逐渐增加在 VO_x 上施加的电压，当电压达到阈值电压 V_{th} 时，通过 VO_x 的电流急剧增大，此时 VO_x 由半导体高阻态转变为金属低阻态，选通管开启；相反的，逐渐减小施加在 VO_x 上的电压时，当电压减小到保持电压 V_{hold} 时，通过 VO_2 的电流急剧减小，此时 VO_x 返回到半导体高阻态，选通管关闭。

在本发明实施例中，采用的是不需要额外晶体管的 1D1R 结构，相比较与 1T1R 结构，尺寸更小且有利于实现 3D 堆叠。 VO_x 的制备工艺十分简单，与需要高温条件下制备的二极管相比， VO_x 在室温条件下溅射后再进行后退火工艺即可得到，简化制备工艺，节约成本。 VO_x 的阈值电压，远小于相变单元的相变临界电压 V_{pc} ，使得相变存储单元有较大的操作窗口。 VO_x 的开关比可以高达 10^4 数量级，能有效减小漏电流并提供足够大的 Reset 驱动电流。

图 3 是 VO_x 材料的典型 I-V 特性曲线，图 4 是其典型 R-V 曲线。参考这两图，可以看出当在 VO_x 上施加电压时，在电压达到 2.2V 时， VO_x 由高

阻转变到低阻，开态电路与关态电流比值接近 3 个数量级，将此临界电压称为阈值电压 V_{th} 。

在本发明实施例中， VO_x 的阈值电压 V_{th} 与其制备工艺的具体参数有关，在能够制备出具有相变特性的 VO_x 的氧气浓度范围内， V_{th} 的大小与 VO_x 溅射过程中氧气浓度大小呈正相关，特别的， VO_x 选通层单元面积尺寸越小， V_{th} 越小。

在本发明实施例中，构成选通层的 VO_x 材料的绝缘态电阻大于金属态电阻，绝缘态电阻与金属态电阻的比值大于 100，特别地，绝缘态电阻与金属态电阻的比值大于 10000。电阻比值大小与制备工艺中具体参数的选择有关，随着氧气浓度的增加，电阻比值减小。同时电阻的大小与选通层面积尺寸有关，尺寸越小，选通层的开关电阻越小，开关比也越大，所以本发明在小尺寸的高密度存储阵列中具有更优秀的选通特性。

在本发明实施例中，构成选通层的 VO_x 材料的相变温度在 68°C 附近，特别地， VO_x 的相变温度可在 $60^{\circ}\text{C}\sim 80^{\circ}\text{C}$ 。

图 5 是相变材料 GST 的典型 I-V 特性曲线，从图上可以看到，当外加电压达到相变材料的相变电压 V_{Set} 时，其产生的热量可使相变材料上升至晶化温度以上并维持足够的原子驰豫时间，材料会由无序的非晶态转变为有序的晶态电阻值会发生急剧变化。

在本发明实施例中，非晶态电阻与晶态电阻的比值大于 10；特别地，非晶态电阻与晶态电阻的比值大于 100000。

在本发明实施例中，相变材料的相变电压 V_{Set} 与掺杂浓度有关，对相变材料掺杂 N、Si 可以提高晶化温度，从而使 V_{Set} 增大。

为了更进一步的说明本发明实施例提供的一种基于 VO_x 选通管的相变存储单元，现结合具体实例详述如下：

图 6 是测试该发明的选通过程曲线，当电压从零逐渐增大的过程中，电流也随之增加，在电压达到阈值电压 V_{th} 时，电流发生了跳变急剧增大，

说明此时 VO_x 由关态转变为开态，整体的电阻急剧减小，选通管打开。在选通管打开的情况下，继续增加施加电压，当电压增加到相变电压 V_{Set} 时，电路再次发生跳变急剧增大，此时是因为外加电压达到 GST 相变材料的相变电压，GST 由非晶态转换为晶态，电阻减小，实现了相变单元的擦除操作。并且选通管的阈值电压 V_{th} 与相变单元的相变电压 V_{Set} 相比小很多，使得相变单元有较大的操作窗口。

图 7 是测试该发明的读取功能曲线，为了研究 $\text{TiWGST}/\text{VO}_2/\text{TiW}$ 的读取功能，我们给单元施加一个擦除脉冲（Setting pulse）。因为 GST 的相变电压为 4.6V，我们施加一个幅值 6V，脉宽 500ns 的擦脉冲。对比图中两条曲线，扫描电压范围 0-2V，在施加擦脉冲后，GST 已经由非晶态转变为晶态，只要读取电压略大于阈值电压（0.9V）时，其当前存储状态可以通过电阻值区别。

本领域的技术人员容易理解，以上所述仅为本发明的较佳实施例而已，并不用以限制本发明，凡在本发明的精神和原则之内所作的任何修改、等同替换和改进等，均应包含在本发明的保护范围之内。

权 利 要 求

1、一种基于 VO_x 选通管的相变存储单元，其特征在于，包括：依次设置的下电极层、 VO_x 选通层、相变功能层和上电极层；当在所述上电极层和所述下电极层之间施加电压时，所述 VO_x 选通层能够实现高阻态和低阻态之间的转换。

2、如权利要求 1 所述相变存储单元，其特征在于，所述相变功能层的材料为 GeTe 、 SbTe 、 BiTe 、 SnTe 、 AsTe 、 GeSe 、 SbSe 、 BiSe 、 SnSe 、 AsSe 、 InSe 、 GeSbTe 和 AgInSbTe 中的任意一种以及上述任意一种化合物掺杂 S 或 N 或 O 或 Cu 或 Si 或 Au 元素形成的混合物。

3、如权利要求 1 或 2 所述的相变存储单元，其特征在于，所述上电极层和下电极层采用的材料为 TiW 、 Pt 、 Au 、 W 或其他不易与氧气反应的惰性电极。

4、如权利要求 1-3 任一项所述的相变存储单元，其特征在于，所述 VO_x 选通层中 VO_x 材料的 X 的取值范围为 1.9~2.1。

5、如权利要求 1-4 任一项所述的相变存储单元，其特征在于，所述 VO_x 选通层的阈值电压 V_{th} 小于相变功能层的擦除操作电压 V_{Set} 。

6、如权利要求 1-5 任一项所述的相变存储单元，其特征在于， VO_x 选通层的面积大小为 $100\text{nm}^2 \sim 30\mu\text{m}^2$ 。

7、如权利要求 1-6 任一项所述的相变存储单元，其特征在于，选通层的 VO_x 材料的绝缘态电阻大于金属态电阻，绝缘态电阻与金属态电阻的比值大于 100。

8、一种基于权利要求 1 所述的相变存储单元的操作方法，其特征在于，包括下述步骤：

通过在所述上电极层和所述下电极层之间施加一个大于阈值电压 V_{th} 的强电脉冲，使得 VO_x 选通层的温度升到其相变温度以上， VO_x 材料由绝

缘态的单斜晶系转变为金属态的四方晶系；

通过在所述上电极层和所述下电极层之间施加一个小于保持电压 V_{hold} 的电脉冲，使得 VO_x 选通层的温度降到相变温度以下， VO_x 材料重新回到高阻绝缘态；

当需要进行写入操作时，通过在所述上电极层和所述下电极层之间施加一个强度大于 V_{Reset} 下降沿为 10ns 的脉冲信号，使得相变功能层的温度升高到熔化温度以上，使得晶态的长程有序状态遭到破坏，之后极快的下降沿让相变材料迅速冷却到结晶温度以下，此时相变材料来不及晶化就处于高阻值的非晶态相变功能层处于低阻态；

当需要进行擦除操作时，通过在所述上电极层和所述下电极层之间施加一个强度介于 V_{Reset} 和 V_{Set} 之间且脉宽为 200ns 的脉冲信号，使得相变材料的温度升到晶化温度之上熔化温度以下并保持一段时间来确保材料完全晶化，此时相变材料由高阻态转变为低阻态，相变功能层处于高阻态，利用相变功能层不同的阻值状态来实现数据的存储。

9、如权利要求 8 所述的操作方法，其特征在于，所述 VO_x 选通层的阈值电压小于相变单元的擦除操作电压 V_{Set} 。

10、一种制备权利要求 1 所述的相变存储单元中 VO_x 选通层的方法，其特征在于，包括：采用离子束溅射或磁控溅射沉积一层氧化钒再将该材料放入氮气或者氩气氛围中退火后，自然冷却到室温后获得所述 VO_x 选通层。

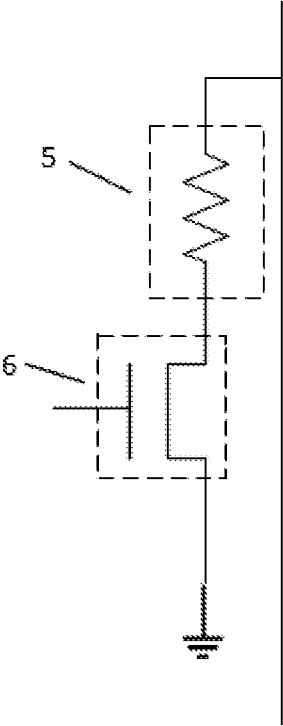


图 1

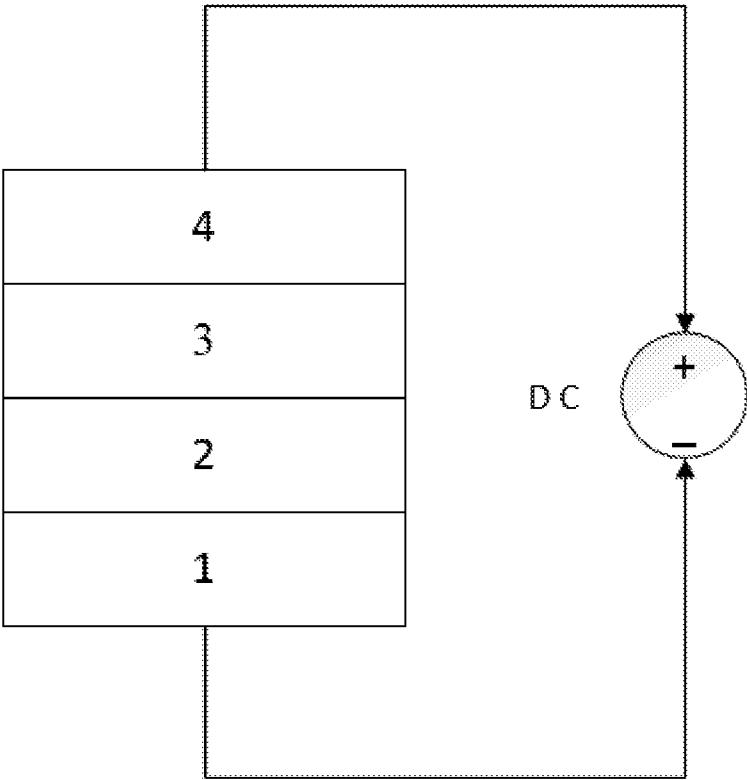


图 2

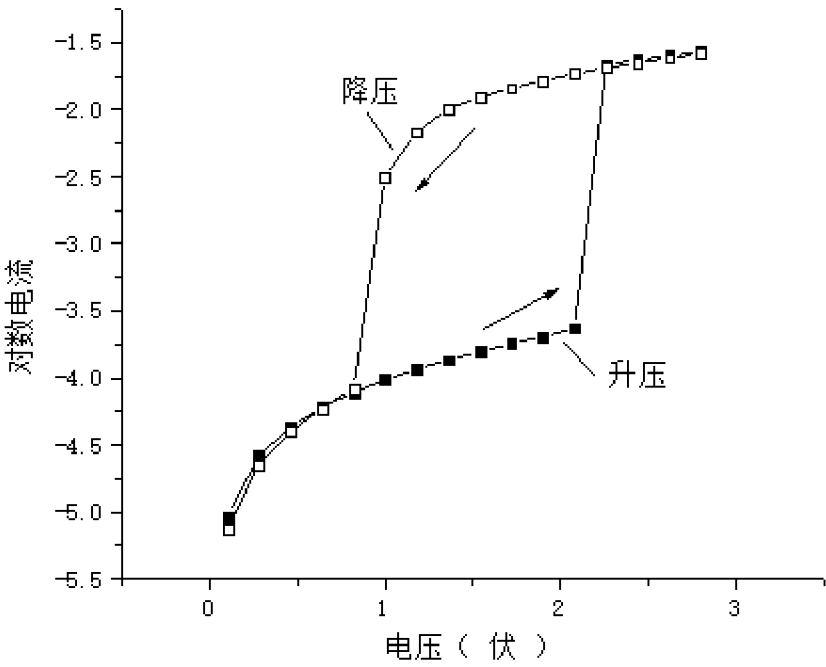


图 3

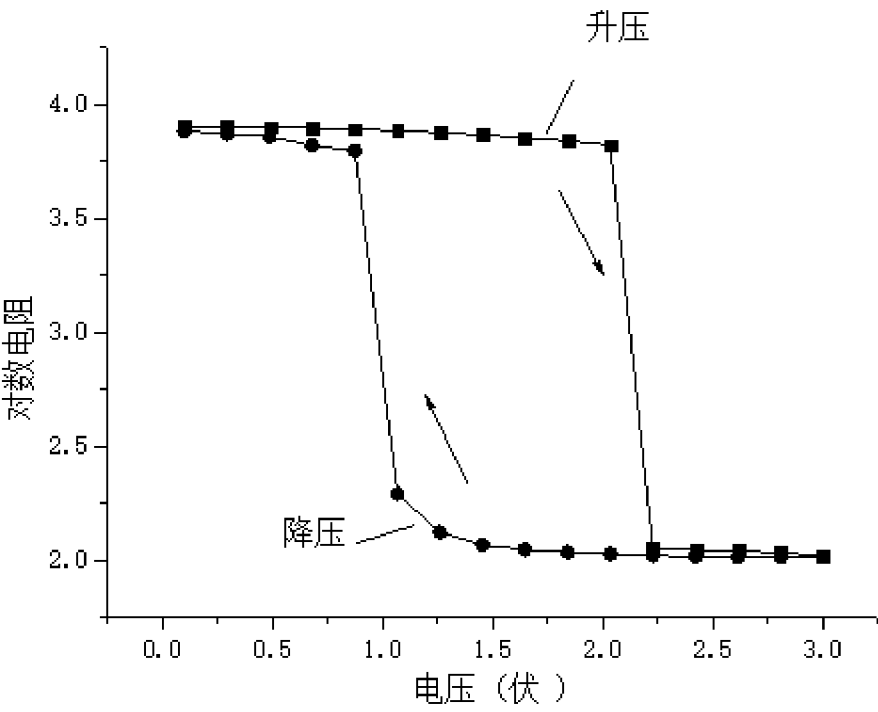


图 4

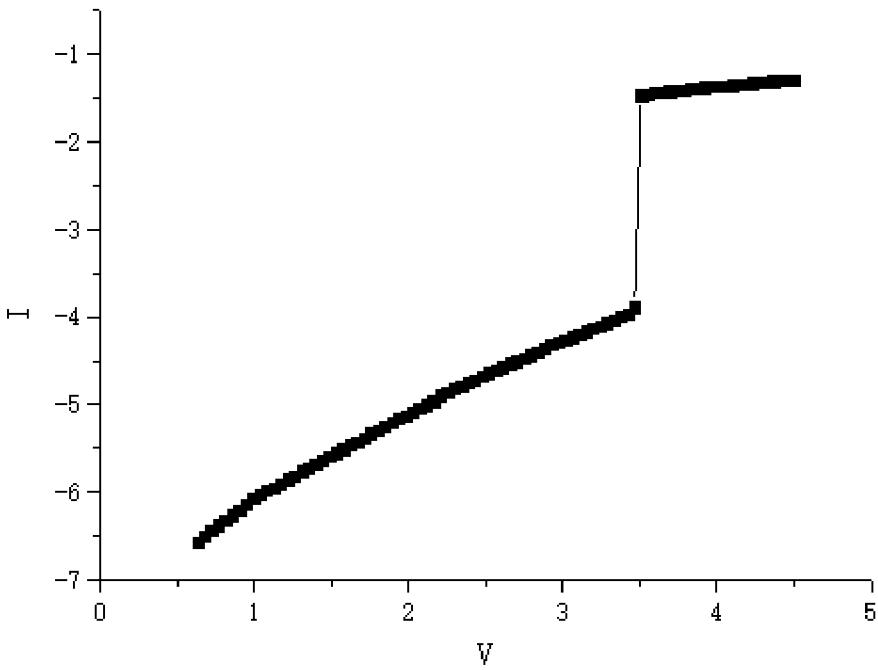


图 5

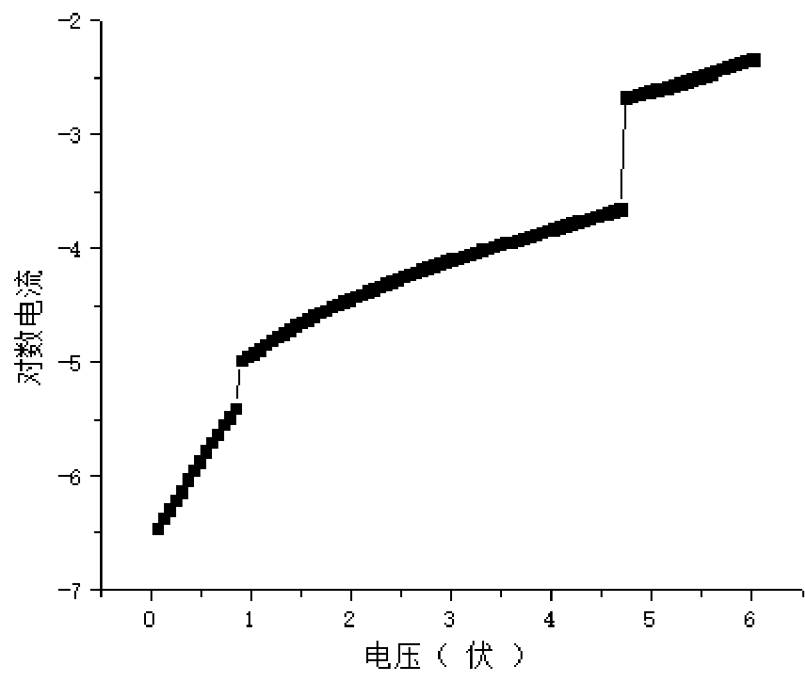


图 6

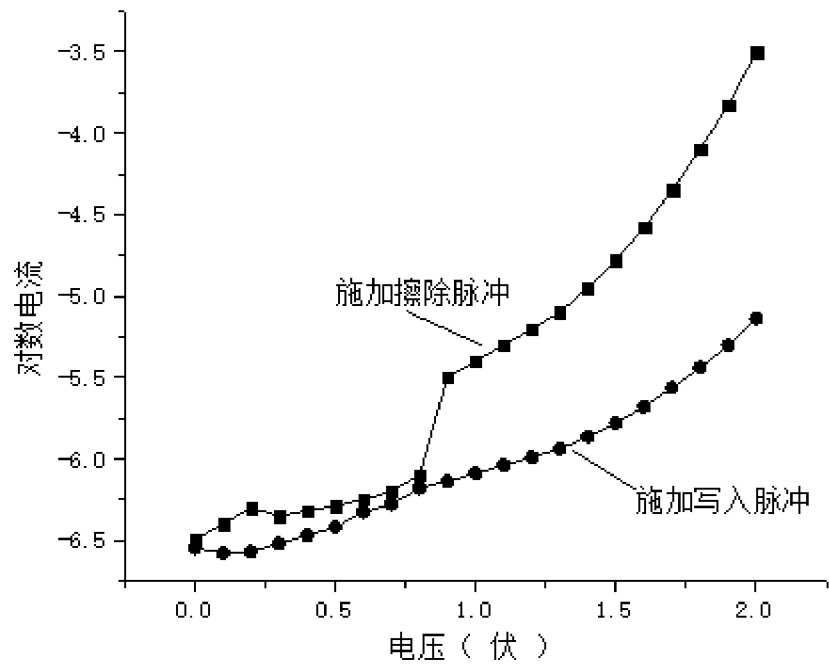


图 7

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2018/085935

A. CLASSIFICATION OF SUBJECT MATTER

H01L 45/00 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS; DWPI; SIPOABS: 钒, 相变, 相变存储, 选通, 上电极, 选通管, V, PCM, PHASE, CHANGE, MEMORY, GATING, UPPER, LOWER, ELECTRODE

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 102610749 A (INSTITUTE OF MICROELECTRONICS OF CHINESE ACADEMY OF SCIENCES), 25 July 2012 (25.07.2012), claims 1-10, description, pages 2-6, and figures 1-6	1-3, 10
PX	CN 106992251 A (HUAZHONG UNIVERSITY OF SCIENCE AND TECHNOLOGY), 28 July 2017 (28.07.2017), claims 1-10	1-10
A	US 8830741 B1 (BEING ADVANCED MEMORY CORP.), 09 September 2014 (09.09.2014), entire document	1-10
A	US 7626860 B2 (IBM), 01 December 2009 (01.12.2009), entire document	1-10

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
“A” document defining the general state of the art which is not considered to be of particular relevance	“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
“E” earlier application or patent but published on or after the international filing date	“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	“&” document member of the same patent family
“O” document referring to an oral disclosure, use, exhibition or other means	
“P” document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 26 June 2018	Date of mailing of the international search report 02 August 2018
Name and mailing address of the ISA State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No. (86-10) 62019451	Authorized officer XIE, Shaojun Telephone No. 62411593

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2018/085935

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 102610749 A	25 July 2012	US 2012281452 A1	08 November 2012
		US 8665631 B2	04 March 2014
		WO 2012100501 A1	02 August 2012
		CN 102610749 B	29 January 2014
CN 106992251 A	28 July 2017	CN 206834207 U	02 January 2018
US 8830741 B1	09 September 2014	US 2014321200 A1	30 October 2014
		US 2015078076 A1	19 March 2015
		WO 2014175907 A1	30 October 2014
		US 8854875 B1	07 October 2014
		US 8879344 B1	04 November 2014
		US 8908427 B1	09 December 2014
US 7626860 B2	01 December 2009	US 2008232158 A1	25 September 2008
		DE 102008014421 A1	02 October 2008

国际检索报告

国际申请号

PCT/CN2018/085935

A. 主题的分类 H01L 45/00 (2006.01) i 按照国际专利分类 (IPC) 或者同时按照国家分类和 IPC 两种分类																	
B. 检索领域 检索的最低限度文献 (标明分类系统和分类号) H01L 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库 (数据库的名称, 和使用的检索词 (如使用)) CNABS; DWPI; SIPOABS: 钽, 相变, 相变存储, 选通, 上电极, 选通管, V, PCM, PHASE, CHANGE, MEMORY, GATING, UPPER, LOWER, ELECTRODE																	
C. 相关文件 <table border="1"> <thead> <tr> <th>类 型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>X</td> <td>CN 102610749 A (中国科学院微电子研究所) 2012年 7月 25日 (2012 - 07 - 25) 权利要求1-10, 说明书第2-6页, 附图1-6</td> <td>1-3, 10</td> </tr> <tr> <td>PX</td> <td>CN 106992251 A (华中科技大学) 2017年 7月 28日 (2017 - 07 - 28) 权利要求1-10</td> <td>1-10</td> </tr> <tr> <td>A</td> <td>US 8830741 B1 (BEING ADVANCED MEMORY CORP) 2014年 9月 9日 (2014 - 09 - 09) 全文</td> <td>1-10</td> </tr> <tr> <td>A</td> <td>US 7626860 B2 (IBM) 2009年 12月 1日 (2009 - 12 - 01) 全文</td> <td>1-10</td> </tr> </tbody> </table>			类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求	X	CN 102610749 A (中国科学院微电子研究所) 2012年 7月 25日 (2012 - 07 - 25) 权利要求1-10, 说明书第2-6页, 附图1-6	1-3, 10	PX	CN 106992251 A (华中科技大学) 2017年 7月 28日 (2017 - 07 - 28) 权利要求1-10	1-10	A	US 8830741 B1 (BEING ADVANCED MEMORY CORP) 2014年 9月 9日 (2014 - 09 - 09) 全文	1-10	A	US 7626860 B2 (IBM) 2009年 12月 1日 (2009 - 12 - 01) 全文	1-10
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求															
X	CN 102610749 A (中国科学院微电子研究所) 2012年 7月 25日 (2012 - 07 - 25) 权利要求1-10, 说明书第2-6页, 附图1-6	1-3, 10															
PX	CN 106992251 A (华中科技大学) 2017年 7月 28日 (2017 - 07 - 28) 权利要求1-10	1-10															
A	US 8830741 B1 (BEING ADVANCED MEMORY CORP) 2014年 9月 9日 (2014 - 09 - 09) 全文	1-10															
A	US 7626860 B2 (IBM) 2009年 12月 1日 (2009 - 12 - 01) 全文	1-10															
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。																	
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																	
国际检索实际完成的日期 2018年 6月 26日		国际检索报告邮寄日期 2018年 8月 2日															
ISA/CN的名称和邮寄地址 中华人民共和国国家知识产权局 (ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10) 62019451		授权官员 谢绍俊 电话号码 62411593															

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2018/085935

检索报告引用的专利文件				公布日 (年/月/日)		同族专利		公布日 (年/月/日)	
CN	102610749	A	2012年 7月 25日	US	2012281452	A1	2012年 11月 8日		
				US	8665631	B2	2014年 3月 4日		
				WO	2012100501	A1	2012年 8月 2日		
				CN	102610749	B	2014年 1月 29日		
CN	106992251	A	2017年 7月 28日	CN	206834207	U	2018年 1月 2日		
US	8830741	B1	2014年 9月 9日	US	2014321200	A1	2014年 10月 30日		
				US	2015078076	A1	2015年 3月 19日		
				WO	2014175907	A1	2014年 10月 30日		
				US	8854875	B1	2014年 10月 7日		
				US	8879344	B1	2014年 11月 4日		
				US	8908427	B1	2014年 12月 9日		
US	7626860	B2	2009年 12月 1日	US	2008232158	A1	2008年 9月 25日		
				DE	102008014421	A1	2008年 10月 2日		