(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7407181号
(P7407181)

(45)発行日　令和5年12月28日(2023.12.28)

(24)登録日　令和5年12月20日(2023.12.20)

(51)国際特許分類

Ｈ０１Ｌ　33/22　(2010.01)		Ｈ０１Ｌ	33/22
Ｈ０１Ｌ　33/32　(2010.01)		Ｈ０１Ｌ	33/32
Ｈ０１Ｌ　21/20　(2006.01)		Ｈ０１Ｌ	21/20
Ｇ０９Ｆ　9/33　(2006.01)		Ｇ０９Ｆ	9/33

ＦＩ

請求項の数　18　（全13頁）

(21)出願番号　特願2021-519576(P2021-519576)
(86)(22)出願日　令和1年10月8日(2019.10.8)
(65)公表番号　特表2022-504524(P2022-504524A)
(43)公表日　令和4年1月13日(2022.1.13)
(86)国際出願番号　PCT/GB2019/052843
(87)国際公開番号　WO2020/074875
(87)国際公開日　令和2年4月16日(2020.4.16)
審査請求日　令和4年10月6日(2022.10.6)
(31)優先権主張番号　1816455.8
(32)優先日　平成30年10月9日(2018.10.9)
(33)優先権主張国・地域又は機関
英国(GB)

(73)特許権者　523259282
スナップ・インコーポレーテッド
アメリカ合衆国カリフォルニア州９０４０５，サンタ・モニカ，サーティーファースト・ストリート　３０００
(74)代理人　100118902
弁理士　山本 修
(74)代理人　100106208
弁理士　宮前 徹
(74)代理人　100196508
弁理士　松尾 淳一
(74)代理人　100173565
弁理士　末松 亮太
(74)代理人　100195408
弁理士　武藤 陽子

最終頁に続く

(54)【発明の名称】　ＬＥＤアレイ

(57)【特許請求の範囲】

【請求項１】

発光ダイオード（ＬＥＤ）アレイを製造する方法であって、ＩＩＩ族窒化物材料の半導体層を形成するステップと、前記半導体層を覆う誘電マスク層を形成するステップであって、前記誘電マスク層は、前記半導体層の区域を各々が露出させる、前記誘電マスク層を貫通する孔のアレイを有する、形成するステップと、前記孔の各々の中でＬＥＤ構造を成長させるステップと、を含み、前記孔の各々の中でＬＥＤ構造を成長させるステップは、前記孔の各々の中で、ｎ型層と、少なくとも１つの活性層と、ｐ型層とを成長させるステップを含み、

前記孔の各々の中の、前記半導体層の露出された前記区域の上に、前記ｎ型層または前記ｐ型層が成長させられ、露出された前記区域の前記半導体層と、前記区域の上に成長させられる層の伝導型は同じ型であり、

前記ＬＥＤ構造は、前記ｎ型層と、前記少なくとも１つの活性層と、前記ｐ型層とを含む、方法。

【請求項２】

前記少なくとも１つの活性層は、前記誘電マスク層の上面より下である上側表面を有する、請求項１に記載の方法。

【請求項３】

前記誘電マスク層を形成する前記ステップは、誘電材料の層を成長させるステップと、前記誘電材料の層内へと孔の前記アレイをエッチングするステップと、を含む、請求項１

または２に記載の方法。
【請求項４】
前記孔の各々の中で前記ＬＥＤ構造を成長させるステップの前に、前記半導体層の前記露出された区域の各々をエッチングするステップをさらに含む、請求項１から３のいずれか一項に記載の方法。
【請求項５】
前記半導体層は、前記ＬＥＤ構造のすべてに対する共通コンタクトを与える、請求項１から４のいずれか一項に記載の方法。
【請求項６】
前記半導体層はドープされている、請求項１から５のいずれか一項に記載の方法。
【請求項７】
前記半導体層は、第１のサブレイヤと、第２のサブレイヤとを含み、前記第１のサブレイヤと前記第２のサブレイヤとの間のヘテロ界面が、２次元電荷キャリアガスを形成するように配置構成される、請求項１から５のいずれか一項に記載の方法。
【請求項８】
前記ＬＥＤ構造は、マイクロＬＥＤ構造であり、前記アレイは、４μｍから５００μｍのピッチを有する規則的なアレイである、請求項１から７のいずれか１項に記載の方法。
【請求項９】
前記ＬＥＤ構造を覆う複数のコンタクト層区域を形成するステップをさらに含み、前記コンタクト層区域の各々は、前記ＬＥＤ構造のそれぞれの群との電気的コンタクトを為す、請求項１から８のいずれか一項に記載の方法。
【請求項１０】
請求項１から９のいずれか一項に記載の方法によって、前記誘電マスク層および前記ＬＥＤ構造を含むＬＥＤアレイを製造するステップと、前記ＬＥＤアレイを含むＬＥＤディスプレイを製造するステップと、を含む、ＬＥＤディスプレイを製造する方法。
【請求項１１】
半導体層と、誘電層であって、前記半導体層の上方に広がり、前記誘電層を貫通する孔のアレイを有する、誘電層と、前記孔の各々の中に形成されるＬＥＤ構造と、を含み、前記ＬＥＤ構造の各々は、ｎ型層と、少なくとも１つの活性層と、ｐ型層と、を含み、前記ｎ型層、前記少なくとも１つの活性層、および前記ｐ型層は前記孔の中に形成され、
前記孔のアレイは、各々が前記半導体層の区域を露出し、
前記半導体層の露出された前記区域の上に、前記ｎ型層または前記ｐ型層が成長され、
露出された前記区域の前記半導体層の伝導型と、前記区域の上に成長させられる層の伝導型は同じである、ＬＥＤアレイ。
【請求項１２】
前記少なくとも１つの活性層は、前記誘電層の上面より下である上側表面を有する、請求項１１に記載のＬＥＤアレイ。
【請求項１３】
前記半導体層は、前記ＬＥＤ構造のすべてに対する共通コンタクトを与える、請求項１１または１２に記載のＬＥＤアレイ。
【請求項１４】
前記半導体層はドープされている、請求項１１から１３のいずれか一項に記載のＬＥＤアレイ。
【請求項１５】
前記半導体層は、第１のサブレイヤと、第２のサブレイヤとを含み、前記第１のサブレイヤと前記第２のサブレイヤとの間のヘテロ界面が、２次元電荷キャリアガスを形成するように配置構成される、請求項１１から１４のいずれか一項に記載のＬＥＤアレイ。
【請求項１６】
前記ＬＥＤ構造は、マイクロＬＥＤ構造であり、前記アレイは、４μｍから５００μｍのピッチを有する規則的なアレイである、請求項１１から１５のいずれか一項に記載のＬ

ＥＤアレイ。
【請求項１７】
前記ＬＥＤ構造を超えて広がる複数のコンタクト層区域をさらに含み、前記コンタクト層区域の各々は、前記ＬＥＤ構造のそれぞれの群と電気的に接触している、請求項１１から１６のいずれか一項に記載のＬＥＤアレイ。
【請求項１８】
請求項１１から１７のいずれか一項に記載のＬＥＤアレイを含むＬＥＤディスプレイ。
【発明の詳細な説明】
【技術分野】
【０００１】
本発明は、発光ダイオード（ＬＥＤ）と、ＬＥＤアレイを製造する方法とに関係する。本発明は、マイクロメートルスケールでのＬＥＤのアレイへの特定の用途を有する。
【背景技術】
【０００２】
マイクロサイズのＬＥＤ、または、さらにはマイクロＬＥＤ（μＬＥＤ）と呼称される、マイクロメートルスケールでのＩＩＩ窒化物発光ダイオード（ＬＥＤ）の開発に対する著しく増大しつつある要望が存する。マイクロＬＥＤは、新世代ディスプレイおよび可視光通信（ＶＬＣ）用途に対する主たる構成要素である。ＩＩＩ窒化物μＬＥＤは、有機発光ダイオード（ＯＬＥＤ）および液晶ディスプレイ（ＬＣＤ）と比較して、ディスプレイ用途に対するいくつかの特有の特徴を呈する。ＬＣＤとは違い、μＬＥＤが主要な構成要素であるＩＩＩ窒化物マイクロディスプレイは、自発光である。μＬＥＤを使用するモノクロディスプレイは、高解像度、高効率、および高コントラスト比を呈する。ＯＬＥＤは、典型的には、妥当な寿命を維持するために、半導体ＬＥＤより数桁低い電流密度において動作させられる。結果として、ＯＬＥＤのルミナンスは、相対的に低く、フルカラーディスプレイの場合に典型的には３０００ｃｄ／ｍ^{2}であり、一方で、ＩＩＩ窒化物μＬＥＤは、１０^{5}ｃｄ／ｍ^{2}より上の高いルミナンスを呈する。当然ながら、ＩＩＩ窒化物μＬＥＤは、本質的に、ＯＬＥＤとの比較において、長い動作寿命、および化学的堅牢性を呈する。それゆえに、ＩＩＩ窒化物μＬＥＤは、潜在的可能性として、スマートフォンなどの、近い将来の広い範囲の用途における高解像度および高輝度ディスプレイに対して、ＬＣＤおよびＯＬＥＤに取って代わることができることが期待される。ディスプレイ用途に加えて、μＬＥＤは、広域ＬＥＤと比較して、低減された寸法の結果として、有意に低減された接合容量を呈し、かくして、潜在的可能性として、ＶＬＣ用途におけるＧＨｚ変調帯域幅による高速伝送につながる。
【０００３】
現在、ＩＩＩ窒化物μＬＥＤは、３００μｍ×３００μｍ、または、より一層大きい寸法の典型的なデバイス面積を伴う従来の広域ＬＥＤの製作と同様である、標準的なＩＩＩ窒化物ＬＥＤウエハ上での、標準的なフォトリソグラフィ法、および、後続のドライエッチングプロセスを組み合わせることの手段により専ら製作される（Ｚ．Ｙ．Ｆａｎ、Ｊ．Ｙ．Ｌｉｎ、およびＨ．Ｘ．Ｊｉａｎｇ、Ｊ．Ｐｈｙｓ．Ｄ：Ａｐｐｌ．Ｐｈｙｓ．４１、０９４００１（２００８）；Ｈ．Ｘ．ＪｉａｎｇおよびＪ．Ｙ．Ｌｉｎ、Ｏｐｔｉｃａｌ Ｅｘｐｒｅｓｓ ２１、Ａ４７６（２０１３））。広域ＬＥＤとμＬＥＤとの間のデバイス製作における唯一の主要な違いは、デバイス寸法である。典型的には、μＬＥＤの直径は、５０μｍから数マイクロメートルに至る範囲に及ぶ。
【０００４】
ＩＩＩ窒化物μＬＥＤの製作に対する現在の手法において、いくつかの根本的な問題点が存する。第１に、誘導結合プラズマ（ＩＣＰ）ドライエッチング法などのドライングエッチングプロセスは、半導体業界において、広域ＬＥＤメサおよびμＬＥＤメサの両方を画定するために広く使用されてきた。それゆえに、ドライエッチングプロセスにより持ち込まれる表面および側壁損傷は、非放射性再結合率を有意に高める（Ｆ．Ｏｌｉｖｉｅｒ、Ａ．Ｄａａｍｉ、Ｃ．Ｌｉｃｉｔｒａ、およびＦ．Ｔｅｍｐｌｉｅｒ、Ａｐｐｌ．Ｐｈ

ｙｓ．Ｌｅｔｔ．１１１、０２２１０４（２０１７）；Ｓ．Ｓ．Ｋｏｎｏｐｌｅｖ、Ｋ．Ａ．Ｂｕｌａｓｈｅｖｉｃｈ、およびＳ．Ｙ．Ｋａｒｐｏｖ、Ｐｈｙｓ．Ｓｔａｔｕｓ Ｓｏｌｉｄｉ Ａ ２１５、１７００５０８（２０１７）；Ｗ．Ｃｈｅｎ、Ｇ．Ｈｕ、Ｊ．Ｌｉｎ、Ｊ．Ｊｉａｎｇ、Ｍ．Ｌｉｕ、Ｙ．Ｙａｎｇ、Ｇ．Ｈｕ、Ｙ．Ｌｉｎ、Ｚ．Ｗｕ、Ｙ．Ｌｉｕ、およびＢ．Ｚｈａｎｇ、Ａｐｐｌ．Ｐｈｙｓ．Ｅｘｐｒｅｓｓ ８、０３２１０２（２０１５）；Ｃ．－Ｍ．Ｙａｎｇ、Ｄ．－Ｓ．Ｋｉｍ、Ｙ．Ｓ．Ｐａｒｋ、Ｊ．－Ｈ．Ｌｅｅ、Ｙ．Ｓ．Ｌｅｅ、およびＪ．－Ｈ．Ｌｅｅ、Ｏｐｔ．Ｐｈｏｔｏｎｉｃｓ Ｊ．２、１８５（２０１２）；Ｙ．Ｚｈａｎｇ、Ｅ．Ｇｕｏ、Ｚ．Ｌｉ、Ｔ Ｗｅｉ、Ｊ．Ｌｉ、Ｘ．Ｙｅ、およびＧ．Ｗａｎｇ、ＩＥＥＥ Ｐｈｏｔｏｎｉｃｓ Ｔｅｃｈｎｏｌ．Ｌｅｔｔ．２４、２４３（２０１２）；Ｐ．Ｚｕｏ、Ｂ．Ｚｈａｏ、Ｓ．Ｙａｎ、Ｇ．Ｙｕｅ、Ｈ．Ｙａｎｇ、Ｙ．Ｌｉ、Ｈ．Ｗｕ、Ｙ．Ｊｉａｎｇ、Ｈ．Ｊｉａ、Ｊ．Ｚｈｏｕ、およびＨ．Ｃｈｅｎ、Ｏｐｔ．Ｑｕａｎｔｕｍ Ｅｌｅｃｔｒｏｎ．４８、１（２０１６）。この問題点は、低減された寸法を伴うＬＥＤにおいて、とりわけ、大きい表面積対嵩体積比を伴うμＬＥＤに対して、より深刻になる。今までのところ、すべての報告は、ピーク外部量子効率（ＥＱＥ）が、μＬＥＤの寸法が減少するのに伴って減少するということを示している（Ｄ．Ｈｗａｎｇ、Ａ．Ｍｕｇｈａｌ、Ｃ．Ｄ．Ｐｙｎｎ、Ｓ．Ｎａｋａｍｕｒａ、およびＳ．Ｐ．ＤｅｎＢａａｒｓ、Ａｐｐｌ．Ｐｈｙｓ．Ｅｘｐｒｅｓｓ １０、０３２１０１（２０１７）；Ｐ．Ｚｕｏ、Ｂ．Ｚｈａｏ、Ｓ．Ｙａｎ、Ｇ．Ｙｕｅ、Ｈ．Ｙａｎｇ、Ｙ．Ｌｉ、Ｈ．Ｗｕ、Ｙ．Ｊｉａｎｇ、Ｈ．Ｊｉａ、Ｊ．Ｚｈｏｕ、およびＨ．Ｃｈｅｎ、Ｏｐｔ．Ｑｕａｎｔｕｍ Ｅｌｅｃｔｒｏｎ．４８、１（２０１６）；Ｆ．Ｏｌｉｖｉｅｒ、Ｓ．Ｔｉｒａｎｏ、Ｌ．Ｄｕｐｒｅ’、Ｂ．Ａｖｅｎｔｕｒｉｅｒ、Ｃ．Ｌａｒｇｅｒｏｎ、およびＦ．Ｔｅｍｐｌｉｅｒ、Ｊ．Ｌｕｍｉｎ．１９１、１１２（２０１７）；Ｐ．Ｔｉａｎ、Ｊ．Ｊ．Ｄ．ＭｃＫｅｎｄｒｙ、Ｊ．Ｈｅｒｒｎｓｄｏｒｆ、Ｓ．Ｗａｔｓｏｎ、Ｒ．Ｆｅｒｒｅｉｒａ、Ｉ．Ｍ．Ｗａｔｓｏｎ、Ｅ．Ｇｕ、Ａ．Ｅ．Ｋｅｌｌｙ、およびＭ．Ｄ．Ｄａｗｓｏｎ、Ａｐｐｌ．Ｐｈｙｓ．Ｌｅｔｔ．１０５、１７１１０７（２０１４））。

【０００５】

この減少は、表面再結合、および、非放射性再結合に対する側壁欠陥を創出するドライエッチングからのメサの側壁損傷に起因する。誘電材料を使用する側壁パッシベーションは、ＬＥＤにおけるプラズマ誘起損傷の影響を、ある程度まで低減することができるが、標準的なプラズマ強化化学気相堆積（ＰＥＣＶＤ）法の代わりに、先進的な原子層堆積（ＡＬＤ）法が表面パッシベーションのために使用されるときでさえ、改善は最低限である。

【０００６】

第２に、標準的なフォトリソグラフィ法、および、後続のドライエッチングプロセスの組み合わせの利用を必然的に含む、現在の手法は、通常は、エピウエハの莫大な区域の無駄使いにつながる。例えば、１２μｍの直径および１５μｍのピッチ距離を伴うμＬＥＤアレイを製作するために（現在のフォトリソグラフィ法によってピッチ距離をさらに低減することは非常に難題である）、エピウエハの５０％材料がエッチングで除かれる必要があり、そのことは、エピウエハの５０％が無駄にされていることを意味する。

【０００７】

第３に、マイクロディスプレイを含む将来のスマートディスプレイ、およびＶＬＣは、超高応答速度によって動作させられることを必要とする。それゆえに、超高速の速度による電気チャネルが、ＬＥＤ駆動トランジスタと、個々のＬＥＤ構成要素との間の相互接続に対して必要である。

【０００８】

現在のμＬＥＤアレイは、ＩＩＩ窒化物ＬＥＤウエハのｎ－ＧａＮによって電気的に接続され、その場合、μＬＥＤアレイに対する典型的な製作手順は、ドライエッチングプロセスを使用して、ＬＥＤウエハを、すべてのμＬＥＤを接続するための唯一の電気チャネルであるｎ－ＧａＮに至るまでエッチングすることである。

【発明の概要】

【発明が解決しようとする課題】
【０００９】
それゆえに、これらの問題点に対処するために、μＬＥＤアレイの成長、および次いで製作に対する異なる手法を開発することが望ましい。産業界の要求を満たすためには、いかなる新しい手法も、スケーラブルな基礎を基に築かれなければならないことになる。
【課題を解決するための手段】
【００１０】
本発明は、発光ダイオード（ＬＥＤ）アレイを製造する方法であって、ＩＩＩ族窒化物材料の半導体層を形成するステップと、半導体層を覆う誘電マスク層を形成するステップであって、誘電マスク層は、半導体層の区域を各々が露出させる、その誘電マスク層を貫通する孔のアレイを有する、形成するステップと、孔の各々の中でＬＥＤ構造を成長させるステップと、を含む、方法を提供する。
【００１１】
ＬＥＤ構造は、半導体層の露出された区域上で成長させられ得る。成長は全体的に上向き方向となり、なぜならば、孔の誘電側壁からの成長は起こらないからである。孔の中でのＬＥＤ構造の上向き成長は、それゆえに、層状ＬＥＤ構造を結果的に生じさせ得るものであり、層の各々は、全体的に平坦または平面的であり、実質的に一定の厚さである。
【００１２】
半導体層は、例えばＧａＮなどのＩＩＩ族窒化物の、または、サファイア、ケイ素（Ｓｉ）炭化ケイ素（ＳｉＣ）の、または、ガラスの基板上に形成され得る。
【００１３】
孔の各々の中でＬＥＤ構造を成長させるステップは、孔の各々の中で、ｎ型層と、少なくとも１つの活性層と、ｐ型層とを成長させるステップを含み得る。少なくとも１つの活性層は、ｎ型層とｐ型層との間にあり得る。少なくとも１つの活性層は、少なくとも１つの量子井戸層を含み得、多重量子井戸層を含み得る。これらは、例えば、ＩｎＧａＮ、または、別の適したＩＩＩ族窒化物材料から形成され得る。ｎ型層およびｐ型層は、さらには、ＧａＮ、ＩｎＧａＮ、またはＡｌＧａＮなどのＩＩＩ族窒化物材料からなり得る。
【００１４】
少なくとも１つの活性層は、誘電層の上面より下である上側表面を有し得る。１つの量子井戸層のみが存する場合、上側表面は、その量子井戸層の上側表面である。複数の量子井戸層が存する場合、上側表面は、最も上側の量子井戸層の上側表面である。上向き方向は、半導体層の、および／または、ＬＥＤ構造の成長の方向と定義され得る。
【００１５】
誘電マスク層を形成するステップは、誘電材料の層を成長させるステップと、例えばフォトリソグラフィを使用して、誘電マスク層を覆うマスクを形成するステップと、マスクを使用して、誘電材料の層内へと孔のアレイをエッチングするステップとを含み得る。代替的には、誘電層は、誘電層の成長の間に、例えば、後続の成長および／またはエッチングを伴うフォトリソグラフィにより形成されるマスクを使用して、後で孔を形成する区域の周囲で成長させられ得る。
【００１６】
方法は、孔の各々の中でＬＥＤ構造を成長させるステップの前に、半導体層の露出された区域の各々をエッチングするステップをさらに含み得る。
【００１７】
半導体層は、ＬＥＤ構造のすべてに対する共通コンタクトを与え得る。
【００１８】
半導体層は、ドープされ得る。例えば、その半導体層は、ｎ型またはｐ型ＩＩＩ族窒化物材料の単一層を含み得る。代替的には、半導体層は、第１のサブレイヤ（ｓｕｂ－ｌａｙｅｒ）と、第２のサブレイヤとを含み得、それらの第１のサブレイヤと第２のサブレイヤとの間のヘテロ界面が、ヘテロ界面において２次元電荷キャリアガスを形成するように配置構成される。サブレイヤは、バッファ層およびバリア層を形成し得る。２次元電荷キ

ャリアガスは、例えば、２次元電子ガス（２ＤＥＧ）であり得る。２次元正孔ガス（２ＤＨＧ）が、さらには使用され得るが、典型的には、これらは、より低い電荷キャリア密度および／または移動度を有する。例えば、ＧａＮの層、および、ＡｌＧａＮもしくはＩｎＧａＮの層、または、より一般的には、異なるＡｌ含有量を伴うＡｌＧａＮの２つの層、もしくは、異なるＩｎ含有量を伴うＩｎＧａＮの２つの層を含むヘテロ構造が、２つの層の間の界面において２ＤＥＧを形成することができ、２ＤＥＧ内の電子密度は、ＡｌＧａＮ層のＡｌ含有量、または、ＩｎＧａＮ層のＩｎ含有量を含むいくつかの要因によって変動するということがよく知られている。他のＩＩＩ族窒化物ヘテロ界面が、同じ効果を伴って使用され得る。

【００１９】

方法は、ＬＥＤ構造を覆う１つまたは複数のコンタクト層区域を形成するステップをさらに含み得る。その、または各々のコンタクト層区域は、ＬＥＤ構造のうちの少なくとも１つと電気的に接触するように、ＬＥＤ構造のうちの少なくとも１つを超えて広がり得る。コンタクト層区域は、互いから電気的に絶縁され得る。

【００２０】

孔、およびゆえにＬＥＤ構造は、規則的なアレイをなして配置構成され得る。アレイは、正方形アレイであり得、または、そのアレイは、長方形アレイもしくは六角形アレイであり得る。アレイは、４μｍから５００μｍのピッチ、すなわち、孔またはＬＥＤの各々の最も近い対の中心の間の距離を有し得る。孔、およびゆえに、さらにはＬＥＤ構造は、１から５００μｍ、または、５から５００μｍの最大直径を有し得る。

【００２１】

本発明は、本発明によるＬＥＤアレイを含むＬＥＤディスプレイを製造することをさらに提供する。

【００２２】

本発明は、半導体層と、誘電層であって、半導体層を超えて広がり、その誘電層を貫通する孔のアレイを有する、誘電層と、孔の各々の中に形成されるＬＥＤデバイスとを含むＬＥＤアレイをさらに提供する。

【００２３】

本発明は、含むＬＥＤディスプレイ、および、本発明によるＬＥＤアレイをさらに提供する。

【図面の簡単な説明】

【００２４】

【図１】図１ａは、本発明の第１の実施形態によるプロセスにおいて形成された、成長させられた状態の（ａｓ－ｇｒｏｗｎ）テンプレートを示す図である。図１ｂは、図１ａのテンプレートであって、マスキングパターンがそのテンプレートのマスク層内に形成された、図１ａのテンプレートを示す図である。図１ｃは、マイクロＬＥＤがマスク層内の孔内で成長させられた、図１ａのテンプレートを示す図である。図１ｄは、図１ｃのテンプレートであって、電気的コンタクトがそのテンプレート上に形成された、図１ｃのテンプレートを示す図である。

【図２】図２ａは、本発明の第２の実施形態によるプロセスにおいて形成された、成長させられた状態のテンプレートを示す図である。図２ｂは、図２ａのテンプレートであって、マスキングパターンがそのテンプレートのマスク層内に形成された、図２ａのテンプレートを示す図である。図２ｃは、マイクロＬＥＤがマスク層内の孔内で成長させられた、図２ａのテンプレートを示す図である。図２ｄは、図２ｃのテンプレートであって、電気的コンタクトがそのテンプレート上に形成された、図２ｃのテンプレートを示す図である。

【図３】図２ｄのテンプレートのＬＥＤ構造を通る断面の図である。

【図４】本発明の実施形態によるＬＥＤアレイの走査電子顕微鏡画像の図である。

【図５】本発明の実施形態によるＬＥＤアレイのエレクトロルミネセンススペクトルを示す図である。

【図６】ＬＥＤ直径の関数としての、本発明の実施形態の内部量子効率の変動を示す図で

ある。

【発明を実施するための形態】

【００２５】

図１ａを参照すると、本発明の第１の実施形態において、半導体層、例えば、標準的なｎ型ＧａＮ（ｎ－ＧａＮ）層１００が、初期に基板１０２上で成長させられる。基板１０２は、ＧａＮ基板であり得、または、サファイア、ケイ素（Ｓｉ）、炭化ケイ素（ＳｉＣ）、もしくはガラスまでもなどの、任意の異種基板であり得る。ＧａＮ層１００は、有機金属気相エピタキシャル（ＭＯＶＰＥ）もしくは分子ビームエピタキシャル（ＭＢＥ）のいずれか、または、任意の他の適した成長法を使用する、任意の標準的なＧａＮ成長方法の手段により成長させられ得る。結果的に生じる「成長させられた状態のｎ－ＧａＮテンプレート」は、１０μｍより上の厚さを有し得るが、典型的には、厚さは、５００ｎｍから１０μｍの範囲内である。引き続いて、二酸化ケイ素（SiO_2）もしくは窒化ケイ素（ＳｉＮ）、または、任意の他の適した誘電材料などの誘電層１０４が、ＰＥＣＶＤ、または、任意の他の適した堆積法を使用することにより、ｎ－ＧａＮ層１００上に堆積させられる。誘電層の厚さは、２０ｎｍから５００μｍの範囲内であり得る。

【００２６】

図１ｂを参照すると、孔１０６のアレイが、次いで、誘電層１０４内に形成される。孔１０６は、典型的には、マイクロメートルスケールであり、それゆえに、マイクロ孔と呼称される。このことは、手段、フォトリソグラフィ法、および次いで、エッチングプロセス（ドライエッチングまたはウェットエッチングであり得る）により行われ得る。フォトリソグラフィの使用は有利であり、なぜならば、そのことは、孔、およびゆえに、それらの孔内に形成されるＬＥＤが、所望される位置、形状、およびサイズを伴って、正確に形成されることを可能とするからである。マイクロ孔１０６を形成することにおいて、誘電層１０４は、ｎ－ＧａＮ層１００の上側表面に至るまで、その誘電層１０４の厚さ全体を貫通してエッチングされる。マイクロ孔直径は、１μｍから５００μｍ、または、３μｍから５００μｍであり得、ピッチ距離、すなわち、最も近い近接するマイクロ孔の中心の間の距離は、例えば、４μｍから５００μｍであり得る。マイクロ孔区域の中のみの、ｎ－ＧａＮ層１００のさらなるエッチングが、残った誘電層１０４をマスクとして使用して実行され得る。ｎ－ＧａＮエッチング深さは、ｎ－ＧａＮ層厚さに依存して、ゼロ（ＧａＮエッチングがないことを意味する）から１０μｍであり得る。典型的には、最適なエッチング方法または条件は、ｎ－ＧａＮ層に対しては、誘電層に対してとは異なることになる。例えば、SF_6エッチングは、誘電層１０４をエッチングするために使用され得るが、ｎ－ＧａＮ層１００はエッチングしないことになる。それゆえに、誘電層１０４を貫通する進路のすべてをエッチングし、半導体層１００の上面表面において停止することが、達成するのに簡単である。このことは、さらには、孔１０６内で成長させられるＬＥＤ構造の品質に対する利点を有する。

【００２７】

孔１０６は、示される実施形態において、丸みのある、具体的には円形の断面であるが、他の断面、例えば卵形または正方形が使用され得る。

【００２８】

次に、図１ｃを参照すると、標準的なＩＩＩ窒化物ＬＥＤ構造が、ＧａＮ層１００の露出された区域上で成長させられる。しかしながら、ＧａＮ層１００の離散的な区域のみが、誘電層またはマスク内のマイクロ孔１０６により露出されるので、ＬＥＤ構造は、マイクロ孔１０６の間の誘電層１０４の残っている部分により分離される、離散的なＬＥＤ１０８のアレイとして形成される。ＬＥＤ構造１０８は、ＭＯＶＰＥもしくはＭＢＥ法のいずれか、または、任意の他の適した成長法により成長させられる。成長は、ＧａＮ（または他の半導体）層の露出された区域から上向きに起こり、孔１０６の側壁からは起こらない。それゆえに、層状ＬＥＤ構造が、孔１０６の各々の内側で築き上げられ得、層の各々は、実質的に平坦または平面的である。ＬＥＤ構造は、ｎ－ＧａＮ層１１０と、活性領域１１２と、次いで、最終的なｐドープされたＧａＮ層１１４とを含み得る。活性領域１１

２は、ＩｎＧａＮ予備層（ｐｒｅｌａｙｅｒ）と、ＩｎＧａＮベースの多重量子井戸（ＭＱＷ）と、ブロッキング層としての薄いｐ型ＡｌＧａＮ層（示されない）とを含み得る。ＬＥＤ構造の例が、図３を参照して下記でより詳細に説明される。上記で述べられたように、誘電マスク１０４に起因して、ＬＥＤ構造は、μＬＥＤアレイを形成して、図１ｃにおいて示されるように、マイクロ孔１０６の中でのみ成長させられ得る。

【００２９】

ＩｎＧａＮ　ＭＱＷ１１２の最も上側の層は、誘電層１０４の上側表面より上で広がるべきでないことが重要であり、広がると、テンプレートが最終的なμＬＥＤアレイとして製作された後に短絡効果を生じさせることがある。また、マイクロ孔区域の各々の中の過成長させられた状態の（ｏｖｅｒｇｒｏｗｎ）ｎ－ＧａＮ１１０は、すべての個々のμＬＥＤが、誘電マスク１０４の下方のエッチングされない部分のｎ－ＧａＮ層１００によって互いに電気的に接続されるように、誘電マスク１０４の下方のテンプレートのエッチングされない部分の中のｎ－ＧａＮ層１００に直接的に接触することも、重要である。

【００３０】

図１ｄを参照すると、ＬＥＤアレイ構造が完成させられると、アレイに対する電気的コンタクトの形成を含む、さらなるデバイス製作が遂行される。例えば、上側コンタクト層１１６が、誘電マスク層１０４の上方に、および、個々のマイクロＬＥＤデバイス１０８の上側ｐ－ＧａＮ層の上方に形成され得る。上側コンタクト層１１６は、それゆえに、ＬＥＤデバイス１０８のすべてに対する共通ｐコンタクトを形成する。上側コンタクト層１１６は、ＩＴＯまたはＮｉ／Ａｕ合金から形成され得る。アノード１１８が、次いで、ｐコンタクト層１１６上に形成され得る。例えば、誘電層１０４の一部分が、エッチングで除かれ得、次いで、エッチングされた誘電層セクション上のＬＥＤ構造の一部分が、さらには、ｎ－ＧａＮに至るまでエッチングされ得、そのことが、ｎ－ＧａＮ１００の区域１２０を露出させ、カソード１２２が、ｎ－ＧａＮのその露出された区域１２０上に形成され得る。

【００３１】

ＬＥＤアレイがディスプレイ内で使用される場合、連続的なコンタクト層１１６は、各々がＬＥＤ構造１０８のそれぞれの群を覆う、いくつかの別個のコンタクト層区域により置き換えられ得る。各々の群は、ただ１つのＬＥＤ構造１０８を含み得るか、または、その群は、例えば２もしくは３もしくは４の、複数のＬＥＤ構造を含み得る。コンタクト層区域は、例えば互いから間をおいて離隔されることにより、互いから電気的に絶縁される。このことは、ＬＥＤ構造の各々の群が、アドレス指定可能であること、すなわち、他のものから独立にオンおよびオフにスイッチングされることを可能とする。具体的には、コンタクト層区域の各々は、ＬＥＤの各々またはＬＥＤの群が画素を形成するディスプレイを形成するように、それぞれのスイッチングデバイスに接続され得る。フォトリソグラフィにより与えられるＬＥＤ構造の場所およびサイズおよび形状の正確な制御は、コンタクト層区域がＬＥＤ構造と正しく位置合わせされることが、それらのＬＥＤ構造が個々にアドレス指定されることを可能にするために行われ得ることを確実にすることにおいて重要である。

【００３２】

ＬＥＤ構造の過成長は、マイクロ孔区域１０６の中でのみ生起するので、ＬＥＤデバイスの形成の間の成長率は、何らのパターニング特徴も伴わない平面的なテンプレート上で、同一の条件のもとで成長させられるものと比較して、一部の事例においては約４倍高速に、有意に増大されるということが見いだされた。

【００３３】

上記で説明された実施形態に対する様々な変形が可能であるということが認識されよう。例えば、１つの変形例においては、構造が反対にされ、ｐ－ＧａＮ層が基板上で成長させられ、誘電層により覆われ、次いで、ＬＥＤデバイス１０８のｐ－ＧａＮ層が最初に形成され、多重量子井戸層、および次いで、ｎ－ＧａＮ層が後に続く。ｎコンタクト層が、次いで、ｐコンタクト層に代わって誘電層の上面の上方に形成され、アノードおよびカソ

ードの位置が逆にされる。

【００３４】

図１ａから図１ｄの構成において、マイクロ孔１０６の中の過成長させられた状態のｎ－ＧａＮ１１０は、すべての個々のμＬＥＤ１０８がｎ－ＧａＮ層１００によって互いに電気的に接続されるように、誘電マスク１０４の下方のｎ－ＧａＮ層１００のエッチングされない部分のｎ－ＧａＮと一致しなければならない。誘電マスク１０４の下方のエッチングされないｎ－ＧａＮ部分のｎ－ＧａＮ１００を、電気的に接続されるチャネルとして使用する代わりに、さらなる実施形態において、ヘテロ接合において２次元電子ガス（２ＤＥＧ）を伴うＩＩＩ族窒化物ヘテロ構造が、ｎ－ＧａＮ層の代わりに、半導体層として使用される。この実施形態において、標準的なＡｌＧａＮ／ＧａＮ　ＨＥＭＴ構造が使用される。ＨＥＭＴ構造のＡｌＧａＮバリアとＧａＮバッファとの間の界面において形成される、高いシートキャリード密度（ｓｈｅｅｔ　ｃａｒｒｉｅｄ　ｄｅｎｓｉｔｙ）、および、高い電子移動度を伴う電子ガス（２ＤＥＧ）が、電気的に接続されるチャネルとして使用される。

【００３５】

図２ａから図２ｄを参照すると、そのようなデバイスを製造するために、標準的なＡｌＧａＮ／ＧａＮ　ＨＥＭＴ構造が、最初に、ＭＯＶＰＥもしくはＭＢＥ法のいずれかまたは任意の他のエピタキシャル法を使用する、任意の標準的なＧａＮ成長手法の手段により、ＧａＮ、基板、または、サファイア、Ｓｉ、ＳｉＣ、もしくはガラスまでもなどの、任意の異種基板上で成長させられる。具体的には、この実施形態において、バッファ層を形成するＧａＮ層２００が、基板２０２上で成長させられ、次いで、バリア層を形成するＡｌＧａＮ層２０１が、ＧａＮ層２００上で成長させられる。この構造は、本明細書において「成長させられた状態のＨＥＭＴテンプレート」と呼称される。引き続いて、例えば２ｎｍから５００μｍの範囲内の厚さを伴う、SiO_2もしくはＳｉＮ、または、任意の他の誘電材料などの誘電層２０４が、ＰＥＣＶＤ、または、任意の他の適した堆積法を使用することにより、成長させられた状態のＨＥＭＴテンプレート上に堆積させられる。そのことの後に、フォトリソグラフィ法、および次いで、エッチングプロセス（ドライエッチングまたはウェットエッチングであり得る）の手段により、誘電層２０４は、誘電層２０４内にマイクロ孔アレイ２０６を形成するために、ＨＥＭＴ構造の表面に至るまでエッチングされ、その場合、マイクロ孔直径は、数μｍから５００μｍであり得、近接する孔中心の間のピッチ距離は、１０μｍから５００μｍの範囲内であり得る。マイクロ孔区域の中で、成長させられた状態のＨＥＭＴをさらにエッチングすることが、誘電層２０４の残った領域をマスクとして使用して実行され得る。成長させられた状態のＨＥＭＴエッチング深さは、成長させられた状態のＨＥＭＴテンプレートのＡｌＧａＮバリア位置に依存して、ゼロ（エッチングが全くないことを意味する）から１０μｍであり得る。しかしながら、一般的には、エッチングは、ＬＥＤ構造の各々と２ＤＥＧとの間の良好な電気的接触を与えるように、少なくとも、成長させられた状態のＨＥＭＴ構造の２つの層２００、２０１の間のヘテロ界面と同じほど遠方に、下向きに延びることになる。

【００３６】

次に、標準的なＩＩＩ窒化物ＬＥＤ構造が、ＭＯＶＰＥもしくはＭＢＥ法のいずれか、または、任意の他のエピタキシャル法により、マイクロ孔によって特徴付けられる、誘電マスクをパターニングされたＨＥＭＴテンプレート上で成長させられる。このことは、例えば、ｎ－ＧａＮ層、ＩｎＧａＮ予備層、活性領域としてのＩｎＧａＮベースのＭＱＷ、および次いで、ブロッキング層としての薄いｐ型ＡｌＧａＮ、および次いで、最終的なｐドープされたＧａＮを成長させることを含み得る。誘電マスクに起因して、ＬＥＤ構造は、図２ｃにおいて示されるように、離散的なマイクロＬＥＤデバイス２０８をマイクロ孔の中に形成して、マイクロ孔２０６の中でのみ成長する。

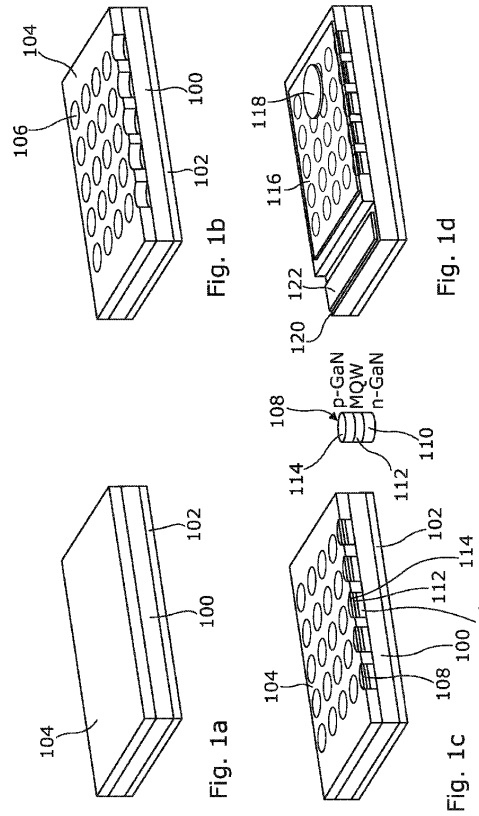
【００３７】

図１ａから図１ｄの実施形態と同様に、重要な点は、ＩｎＧａＮ　ＭＱＷ２１２の上側表面は、最終的なμＬＥＤアレイとして製作された後に、短絡効果を回避するように、誘

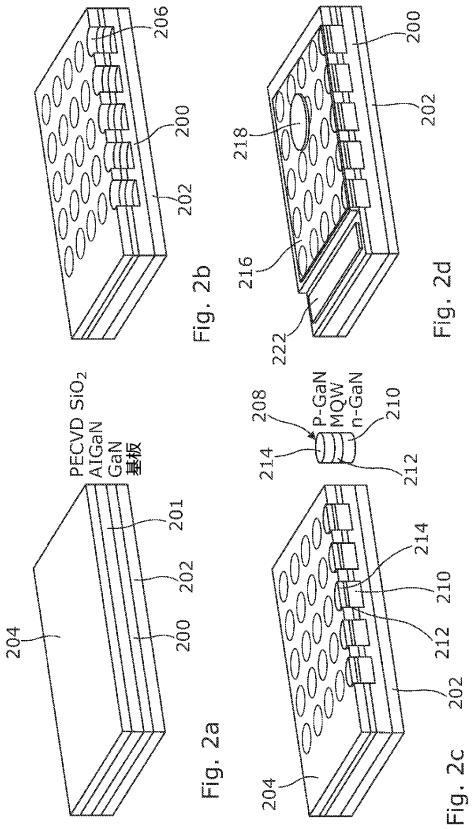
電層２０４の上側表面より下であるべきであるということである。
【００３８】
図３を参照すると、図１ａから図１ｄ、および、図２ａから図２ｄのＬＥＤアレイ内のＬＥＤ構造は、任意の適した構造を有し得るが、１つの例において、それらのＬＥＤ構造は、ｎ－ＧａＮ層３１０と、ｎ－ＧａＮ層３１０の上方に形成されるＩｎＧａＮ予備層３１６と、予備層３１６の上方に形成されるいくつかのＩｎＧａＮ量子井戸層３１２と、例えばｐ－ＡｌＧａＮの、ｐドープされたブロッキング層３１８と、次いで、ｐ－ＧａＮ層３１４とを含み得る。この構造は、いくつかの手立てで変動させられ得るということが認識されよう。上記で指摘されたように、量子井戸層３１２のうちの最も上側のものの上面は、誘電層の上面より下であることが好ましい。ブロッキング層３１８の上面は、さらに誘電層の上面より下であることが、さらには好ましい。
【００３９】
別の重要な点は、マイクロ孔区域の中の過成長させられたｎ－ＧａＮは、すべての個々のμＬＥＤが、誘電マスクの下方のＨＥＭＴ構造（すなわち、エッチングされない部分）のＡｌＧａＮバリアとＧａＮバッファとの間の界面において形成される２ＤＥＧによって電気的に接続されるように、誘電マスク２０４の下方のエッチングされない部分の、初期に成長させられた状態のＨＥＭＴ構造のＡｌＧａＮバリアとＧａＮバッファとの間の界面に直接的に接触するということである。ＬＥＤ構造が完成させられると、任意の適した標準的なデバイス製作が、図１ａから図１ｄの実施形態と同様に遂行され得、各々のデバイスは、図２ｄにおいて示されるように、いくつかの個々のμＬＥＤ構成要素を含むことになり、その場合、各々のデバイスにおける短絡をなくすために、残った誘電マスク２０４により分離される、すべての個々のμＬＥＤ２０８は、共通ｐコンタクト２１６を共有する。
【００４０】
図２ａから図２ｄの実施形態において、任意の標準的なＬＥＤ製作ステップより前に、誘電マスク２０４の選択的エッチングが、ＨＥＭＴ構造の表面の一部分が露出されるようにするために必要とされ得、その場合、カソードコンタクト２２２が、図２ｄにおいて示されるように、露出されたＨＥＭＴの表面上に製作されるということが留意されるべきである。選択的エッチングは、ドライエッチングまたはウェットエッチングであり得る。
【００４１】
例として、図４は、各々のμＬＥＤの直径が４０μｍである場合の、上記で説明されたように製造される、μＬＥＤアレイエピウエハの典型的な走査顕微鏡画像を示す。
【００４２】
例として、図５は、注入電流の関数としての、４０μｍの直径を伴うμＬＥＤのエレクトロルミネセンススペクトルを示す。
【００４３】
図６は、μＬＥＤの直径の関数として測定される、上記で説明されたように形成されるμＬＥＤの内部量子効率（ＩＱＥ）を示す。この図は、ＬＥＤのＩＱＥが、μＬＥＤの直径を減少することによって増大するということを示す。結果は、従来の手法を使用して製作されるすべての以前のμＬＥＤの結果とは異なる。このことは、上記で説明された方法が、典型的には従来の製作プロセスの間に生成される、ドライエッチング誘起側壁損傷を回避したということを示唆する。

【図面】

【図１ａ－１ｄ】



【図２】



【図３】

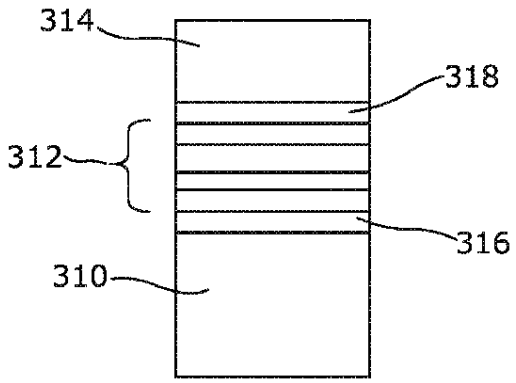


Fig. 3

【図４】

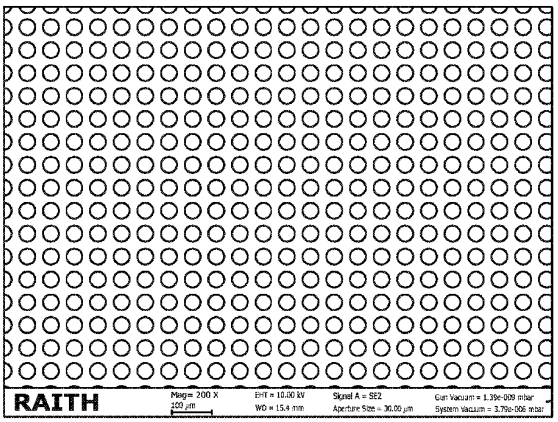


Fig. 4

【図５】

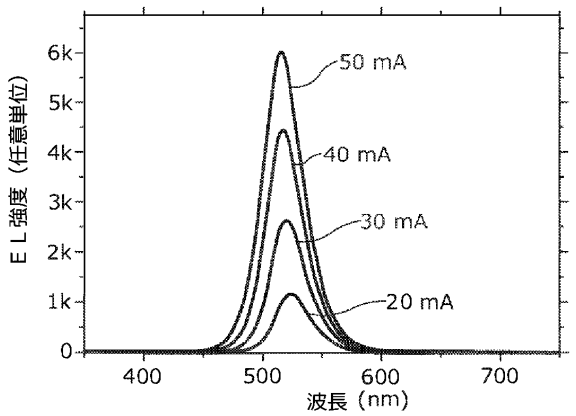


Fig. 5

【図６】

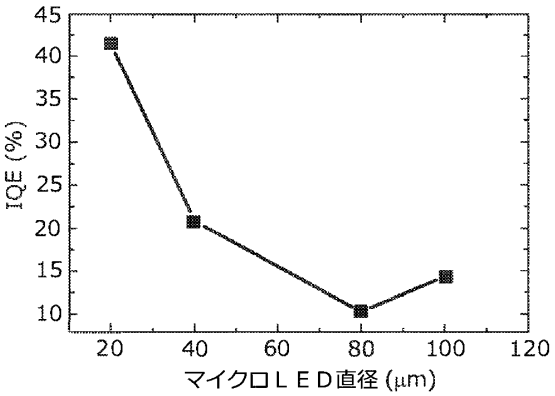


Fig. 6

フロントページの続き

(72)発明者　ワーン，タオ
イギリス国シェフィールド エス１ ３ジェイディー，マッピン・ストリート，ザ・ユニバーシティ・オブ・シェフィールド，デパートメント・オブ・エレクトロニック・アンド・エレクトリカル・エンジニアリング
審査官　右田 昌士

(56)参考文献
中国特許出願公開第１０２７０９４１０（ＣＮ，Ａ）
特開２０１０－１３５８５９（ＪＰ，Ａ）
中国特許出願公開第１０７８３３８７８（ＣＮ，Ａ）
特開２０１１－２５８６３１（ＪＰ，Ａ）
特開２００９－０７１２２０（ＪＰ，Ａ）
特開２００２－０２６３８７（ＪＰ，Ａ）
米国特許出願公開第２０１６／００６４６０７（ＵＳ，Ａ１）
米国特許出願公開第２０１４／０２４６６４７（ＵＳ，Ａ１）
国際公開第２０１６／０４９５０７（ＷＯ，Ａ１）
米国特許出願公開第２０１４／０１６６９７４（ＵＳ，Ａ１）
中国特許出願公開第１１１８６４０２４（ＣＮ，Ａ）

(58)調査した分野　(Int.Cl.，ＤＢ名)
Ｈ０１Ｌ　３３／００ － ３３／６４
Ｈ０１Ｌ　２１／２０ － ２１／２０８
Ｇ０９Ｆ　９／３０
Ｇ０９Ｆ　９／３３