

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4058789号  
(P4058789)

(45) 発行日 平成20年3月12日(2008.3.12)

(24) 登録日 平成19年12月28日(2007.12.28)

(51) Int.Cl. F I  
**HO4N 5/335 (2006.01)**  
 HO4N 5/335 Q  
 HO4N 5/335 E

請求項の数 12 (全 17 頁)

(21) 出願番号	特願平10-42514	(73) 特許権者	000002185
(22) 出願日	平成10年2月24日(1998.2.24)		ソニー株式会社
(65) 公開番号	特開平11-239299		東京都港区港南1丁目7番1号
(43) 公開日	平成11年8月31日(1999.8.31)	(74) 代理人	100122884
審査請求日	平成17年1月12日(2005.1.12)		弁理士 角田 芳末
		(74) 代理人	100113516
			弁理士 磯山 弘信
		(74) 代理人	100080883
			弁理士 松隈 秀盛
		(72) 発明者	米本 和也
			東京都品川区北品川6丁目7番35号 ソニー株式会社内
		(72) 発明者	上野 貴久
			東京都品川区北品川6丁目7番35号 ソニー株式会社内

最終頁に続く

(54) 【発明の名称】 固体撮像装置及びその駆動方法、並びにカメラ

(57) 【特許請求の範囲】

【請求項1】

X-Yアドレス型でMOS 或いは CMOS 型の固体撮像装置であって、  
同じ1画素期間中に、1の行の読み出しと、他の行の電子シャッタとを、それぞれ行う手段を有し、

上記手段を構成する水平走査回路と垂直走査回路の両方から読み出し走査パルス及び電子シャッタ走査パルスが出力され、

上記読み出し走査パルス及び電子シャッタ走査パルスは、夫々1画素毎に1つのパルスが立ち、該夫々の1つのパルスに関して、上記読み出し走査パルスと上記電子シャッタ走査パルスの位相が重ならないタイミングで出力される

ことを特徴とする固体撮像装置。

【請求項2】

画素の信号電荷を信号線に読み出す動作を行う垂直選択スイッチが垂直走査パルスと水平読み出し走査パルスの積により制御される画素構成を有し、上記信号線に、読み出された信号電荷を電圧に変換するための電荷検出アンプが接続されていることを特徴とする請求項1に記載の固体撮像装置。

【請求項3】

上記1の行における1の列の画素の読み出しと、上記他の行における上記1の列の画素の電子シャッタを行うことを特徴とする請求項1に記載の固体撮像装置。

【請求項4】

上記 1 の行における 1 の列の画素の読み出しと、上記他の行における上記 1 の列の隣の画素の電子シャッタを行うことを特徴とする請求項 1 に記載の固体撮像装置。

【請求項 5】

X - Y アドレス型で MOS 或いは CMOS 型の固体撮像装置の駆動方法であって、  
水平走査回路と垂直走査回路の両方から読み出し走査パルス及び電子シャッタ走査パルスを出力して、

同じ 1 画素期間中に、 1 の行の読み出しと、他の行の電子シャッタとを、それぞれ行い

上記読み出し走査パルス及び電子シャッタ走査パルスは、夫々 1 画素毎に 1 つのパルスを立ち上げ、該夫々の 1 つのパルスに関して、上記読み出し走査パルスと上記電子シャッタ走査パルスの位相が重ならないタイミングで出力する

ことを特徴とする固体撮像装置の駆動方法。

【請求項 6】

画素の信号電荷を信号線に読み出す動作を行う垂直選択スイッチを、垂直走査パルスと水平読み出し走査パルスの積により制御し、上記信号線に接続された電荷検出アンプにより、該信号線に読み出された信号電荷を電圧に変換することを特徴とする請求項 5 に記載の固体撮像装置の駆動方法。

【請求項 7】

上記 1 の行における 1 の列の画素の読み出しと、上記他の行における上記 1 の列の画素の電子シャッタを行うことを特徴とする請求項 5 に記載の固体撮像装置の駆動方法。

【請求項 8】

上記 1 の行における 1 の列の画素の読み出しと、上記他の行における上記 1 の列の隣の画素の電子シャッタを行うことを特徴とする請求項 5 に記載の固体撮像装置の駆動方法。

【請求項 9】

光学系と、

同じ 1 画素期間中に、 1 の行の読み出しと、他の行の電子シャッタとを、それぞれ行う手段を有し、該手段を構成する水平走査回路と垂直走査回路の両方から読み出し走査パルス及び電子シャッタ走査パルスが出力され、該読み出し走査パルス及び電子シャッタ走査パルスは、夫々 1 画素毎に 1 つのパルスが立ち、該夫々の 1 つのパルスに関して、上記読み出し走査パルスと上記電子シャッタ走査パルスの位相が重ならないタイミングで出力される X - Y アドレス型で MOS 或いは CMOS 型の固体撮像装置とを備えた

ことを特徴とするカメラ。

【請求項 10】

上記固体撮像装置は、画素の信号電荷を信号線に読み出す動作を行う垂直選択スイッチが垂直走査パルスと水平読み出し走査パルスの積により制御される画素構成を有し、上記信号線に、読み出された信号電荷を電圧に変換するための電荷検出アンプが接続されていることを特徴とする請求項 9 に記載のカメラ。

【請求項 11】

上記固体撮像装置が、上記 1 の行における 1 の列の画素の読み出しと、上記他の行における上記 1 の列の画素の電子シャッタを行うことを特徴とする請求項 9 に記載のカメラ。

【請求項 12】

上記固体撮像装置が、上記 1 の行における 1 の列の画素の読み出しと、上記他の行における上記 1 の列の隣の画素の電子シャッタを行うことを特徴とする請求項 9 に記載のカメラ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、例えばマトリクス状に画素が配置された撮像素子を有して成る固体撮像装置及びその駆動方法、並びに光学系と固体撮像装置を備えたカメラに係わる。

10

20

30

40

50

## 【 0 0 0 2 】

## 【 従来 の 技術 】

固体撮像装置として、各単位画素がM O Sトランジスタを有して構成され、光電変換により画素に蓄積された信号電荷を読み出して、これを電圧に変換して出力する、いわゆるM O S型、或いはC M O S型の撮像素子を有して成る固体撮像装置がある。

## 【 0 0 0 3 】

これらM O S型或いはC M O S型の撮像素子は、例えば画素の選択を行うスイッチング素子や、信号電荷を読み出すスイッチング素子にM O Sトランジスタが用いられている。

## 【 0 0 0 4 】

また、水平走査回路や垂直走査回路にM O Sトランジスタ或いはC M O Sトランジスタが用いられ、スイッチング素子と一連の構成で製造を行うことができる利点を有している。

10

## 【 0 0 0 5 】

従来 の 単位画素が行列状に2次配列された、いわゆるX - Yアドレス型のM O S型或いはC M O S型の撮像素子においては、電子シャッタを行うために、信号電荷の読み出しが行われない水平ブランキング期間に、1行分の画素から不要な信号電荷を信号線にリセット(排出)していた。

## 【 0 0 0 6 】

図11は、従来 の C M O S 型 の 撮 像素 子 を 有 す る 固 体 撮 像 装 置 の 概 略 構 成 を 示 す 図 で あ る。

この固体撮像装置50は、光電変換を行うフォトダイオード51と画素を選択する垂直選択スイッチ52とによって構成された単位画素60をマトリクス状に複数配列して成る撮像領域と、各行毎に垂直選択スイッチ52の制御電極が共通に接続された垂直選択線54に垂直走査パルス $V_n$ を出力する垂直走査回路53と、各列毎に垂直選択スイッチ52の主電極が共通に接続された垂直信号線55と、垂直信号線55と水平信号線58に接続された水平スイッチ56と、水平スイッチ56の制御電極に接続された水平走査回路57と、水平信号線58に接続されたアンプ59により構成されて成る。

20

## 【 0 0 0 7 】

この固体撮像装置50の基本動作としては、まずフォトダイオード51で光電変換された信号電荷を垂直走査回路53により制御された垂直選択スイッチ52を通し垂直信号線55に読み出す。垂直信号線55に読み出された信号電荷は、水平映像期間 $H_A$ 中に、水平走査回路57により制御された水平スイッチ56を通して、順次水平信号線58に出てこれに接続されたアンプ59により信号電圧に変換され出力される。

30

## 【 0 0 0 8 】

この従来 の 固 体 撮 像 装 置 5 0 に お い て 、 電 子 シ ャ ッ タ 動 作 を 行 お う と す る と 、 不 要 な 信 号 電 荷 を 排 出 す る た め に は 、 や は り 垂 直 信 号 線 5 5 を 使 う こ と に な る た め 、 信 号 が 出 力 さ れ ない水平ブランキング期間 $H_{BLK}$ に、不要な信号電荷の排出をすることになる。

## 【 0 0 0 9 】

このとき、図12に示すようなタイミングで、ある水平走査期間 $T_H$ 中の水平ブランキング期間 $H_{BLK}$ に $m+k$ 行目の垂直選択線54の垂直走査パルス $V_{m+k}$ が立ち上がり、その行のフォトダイオード51から信号電荷が排出される。一方、同じ水平走査期間 $T_H$ の水平映像期間 $H_A$ に $m$ 行目の垂直走査パルス $V_m$ が立ち上がり、フォトダイオード51から垂直信号線55に信号電荷が読み出され、固体撮像装置50から信号が出力される。

40

## 【 0 0 1 0 】

## 【 発 明 が 解 決 し よ う と す る 課 題 】

ところで、電子シャッタのシャッタスピード、即ち画素の蓄積時間に相当する時間は、信号電荷の排出時点から信号電荷の読み出し時点までで決まるため、水平走査期間を $T_H$ 、水平ブランキング期間を $H_{BLK}$ 、水平画素数を $N$ とすれば、水平走査パルス $H1$ で出力される水平方向の一端の画素の蓄積時間が $k \times T_H$ に、水平走査パルス $H_N$ で出力される水平方向の他端の画素の蓄積時間が $k \times T_H + (T_H - H_{BLK})$ になり、この結果水平

50

方向の右と左で蓄積時間が異なってしまふ。

即ち、水平走査パルス  $H_m$  で出力される画素の蓄積時間はそれが出力されるタイミングに比例して蓄積時間が変わってくる。

【0011】

このように、従来の固体撮像装置において電子シャッタ動作を行う場合は、不要電荷の排出を各行毎に同時に行い、信号電荷の読み出しは走査に準じて順次行うことになり、各行の中で蓄積時間が  $k \times T_H$  から  $k \times T_H + (T_H - H_{BLK})$  まで異なってしまふ。これは、シャッタスピードが速く設定されている  $k$  の値が小さい固体撮像装置の場合に特に影響が大きくなる。

【0012】

このように、従来の固体撮像装置の場合、ある水平ブランキング期間  $H_{BLK}$  にリセットが行われた画素行に関して、水平走査において最初に読み出される画素と最後に読み出される画素では、画素の蓄積時間が異なり、おおよそ水平走査期間分だけ蓄積時間に差が生じてしまふ。

【0013】

画素の蓄積時間即ちシャッタ速度が充分長い場合には、上述の蓄積時間の差は無視できるが、シャッタ速度が水平走査期間とさして変わらないほど早くなると、その蓄積時間の差がライン方向（行方向）のシェーディングとなって現れてしまっていた。

【0014】

上述した問題の解決のために、本発明においては、電子シャッタ動作を行ったときの各画素の蓄積時間が一定で速いシャッタスピードを設定することが可能な固体撮像装置及びその駆動方法、並びにカメラを提供するものである。

【0015】

【課題を解決するための手段】

本発明の固体撮像装置は、X - Y アドレス型で MOS 或いは CMOS 型の固体撮像装置であって、同じ 1 画素信号期間中に、1 の行の読み出しと、他の行の電子シャッタとを、それぞれ行う手段を有し、上記手段を構成する水平走査回路と垂直走査回路の両方から読み出し走査パルス及び電子シャッタ走査パルスが出力され、読み出し走査パルス及び電子シャッタ走査パルスは、夫々 1 画素毎に 1 つのパルスが立ち、夫々の 1 つのパルスに関して、読み出し走査パルスと電子シャッタ走査パルスの位相が重ならないタイミングで出力されるものである。

【0016】

本発明の固体撮像装置の駆動方法は、X - Y アドレス型で MOS 或いは CMOS 型の固体撮像装置の駆動方法であって、水平走査回路と垂直走査回路の両方から読み出し走査パルス及び電子シャッタ走査パルスを出力して、同じ 1 画素信号期間中に、1 の行の読み出しと、他の行の電子シャッタとを、それぞれ行い、読み出し走査パルス及び電子シャッタ走査パルスは、夫々 1 画素毎に 1 つのパルスを立ち上げ、夫々の 1 つのパルスに関して、読み出し走査パルスと電子シャッタ走査パルスの位相が重ならないタイミングで出力する。

【0017】

本発明のカメラは、光学系と、同じ 1 画素期間中に、1 の行の読み出しと、他の行の電子シャッタとを、それぞれ行う手段を有し、この手段を構成する水平走査回路と垂直走査回路の両方から読み出し走査パルス及び電子シャッタ走査パルスが出力され、読み出し走査パルス及び電子シャッタ走査パルスは、夫々 1 画素毎に 1 つのパルスが立ち、夫々の 1 つのパルスに関して、読み出し走査パルスと電子シャッタ走査パルスの位相が重ならないタイミングで出力される X - Y アドレス型で MOS 或いは CMOS 型の固体撮像装置とを備えたものである。

【0018】

上述の本発明の固体撮像装置によれば、同じ 1 画素期間中に、1 の行の読み出しと、他の行の電子シャッタとを、それぞれ行う手段を有することにより、不要電荷の排出即ち

10

20

30

40

50

セットから読み出しを行うまでの時間即ち信号電荷の蓄積時間を一定である固体撮像装置を構成することができる。

【0019】

上述の本発明の固体撮像装置の駆動方法によれば、同じ1画素期間中に、1の行の読み出しと、他の行の電子シャッタとを、それぞれ行うことにより、信号電荷の蓄積時間を一定にすることができる。

【0020】

上述の本発明のカメラによれば、光学系と、同じ1画素期間中に、1の行の読み出しと、他の行の電子シャッタとを、それぞれ行う手段を有する固体撮像装置とを備えたことにより、各画素の蓄積時間が一定であるカメラを構成することができる。

10

【0021】

【発明の実施の形態】

本発明は、X - Yアドレス型でMOS 或いは CMOS型の固体撮像装置であって、同じ1画素信号期間中に、1の行の読み出しと、他の行の電子シャッタとを、それぞれ行う手段を有し、上記手段を構成する水平走査回路と垂直走査回路の両方から読み出し走査パルス及び電子シャッタ走査パルスが出力され、読み出し走査パルス及び電子シャッタ走査パルスは、夫々1画素毎に1つのパルスが立ち、夫々の1つのパルスに関して、読み出し走査パルスと電子シャッタ走査パルスの位相が重ならないタイミングで出力される固体撮像装置である。

【0022】

また本発明は、上記固体撮像装置において、1の行における1の列の画素の読み出しと、他の行における1の列の画素の電子シャッタを行う構成とする。

20

【0023】

また本発明は、上記固体撮像装置において、1の行における1の列の画素の読み出しと、他の行における1の列の隣の列の画素の電子シャッタを行う構成とする。

【0026】

また本発明は、上記固体撮像装置において、画素の信号電荷を信号線に読み出す動作を行う垂直選択スイッチが垂直走査パルスと水平読み出し走査パルスの積により制御される画素構成を有し、信号線に、読み出された信号電荷を電圧に変換するための電荷検出アンプが接続されている構成とする。

30

【0028】

本発明は、X - Yアドレス型でMOS 或いは CMOS型の固体撮像装置の駆動方法であって、水平走査回路と垂直走査回路の両方から読み出し走査パルス及び電子シャッタ走査パルスを出力して、同じ1画素信号期間中に、1の行の読み出しと、他の行の電子シャッタとを、それぞれ行い、読み出し走査パルス及び電子シャッタ走査パルスは、夫々1画素毎に1つのパルスを立ち上げ、夫々の1つのパルスに関して、読み出し走査パルスと電子シャッタ走査パルスの位相が重ならないタイミングで出力する固体撮像装置の駆動方法である。

【0029】

また本発明は、上記固体撮像装置の駆動方法において、1の行における1の列の画素の読み出しと、他の行におけるこの1の列の画素の電子シャッタを行う。

40

【0030】

また本発明は、上記固体撮像装置の駆動方法において、1の行における1の列の画素の読み出しと、他の行におけるこの1の列の隣の列の画素の電子シャッタを行う。

【0033】

また本発明は、上記固体撮像装置の駆動方法において、画素の信号電荷を信号線に読み出す動作を行う垂直選択スイッチを、垂直走査パルスと水平読み出し走査パルスの積により制御し、信号線に接続された電荷検出アンプにより、この信号線に読み出された信号電荷を電圧に変換する。

【0035】

50

本発明は、光学系と、同じ1画素期間中に、1の行の読み出しと、他の行の電子シャッタとを、それぞれ行う手段を有し、該手段を構成する水平走査回路と垂直走査回路の両方から読み出し走査パルス及び電子シャッタ走査パルスが出力され、該読み出し走査パルス及び電子シャッタ走査パルスは、夫々1画素毎に1つのパルスが立ち、該夫々の1つのパルスに関して、上記読み出し走査パルスと上記電子シャッタ走査パルスの位相が重ならないタイミングで出力されるX-Yアドレス型でMOS或いはCMOS型の固体撮像装置とを備えたカメラである。

また本発明は、上記カメラにおいて、固体撮像装置が、1の行における1の列の画素の読み出しと、他の行における1の列の画素の電子シャッタを行う構成とする。

また本発明は、上記カメラにおいて、固体撮像装置が、1の行における1の列の画素の読み出しと、他の行における1の列の隣の列の画素の電子シャッタを行う構成とする。

また本発明は、上記カメラにおいて、固体撮像装置が、画素の信号電荷を信号線に読み出す動作を行う垂直選択スイッチが垂直走査パルスと水平読み出し走査パルスの積により制御される画素構成を有し、信号線に、読み出された信号電荷を電圧に変換するための電荷検出アンプが接続されている構成とする。

#### 【0036】

図1は本発明の一実施の形態となる固体撮像装置の構成を示す。

この固体撮像装置20は、光電変換を行うフォトダイオード1と画素を選択する垂直選択スイッチ(例えばMOSトランジスタ)2と読み出し制御スイッチ(例えばMOSトランジスタ)10とによって構成された単位画素17をマトリクス状に複数配列して成る撮像領域と、各行毎に読み出し制御スイッチ10の制御電極が共通に接続された垂直選択線4に垂直走査パルス $V[V_1, \dots, V_m, \dots, V_{m+k}, \dots]$ を出力する垂直走査回路3と、各列毎に垂直選択スイッチ2の主電極が共通に接続された垂直信号線5と、各列毎に読み出し制御スイッチ10の主電極に接続された水平読み出し走査線11と、垂直信号線5と水平信号線8に主電極が接続された水平スイッチ(例えばMOSトランジスタ)6と、水平スイッチ6の制御電極と水平読み出し走査線11に接続された水平走査回路7と、水平信号線8に接続されたアンプ9により構成されて成る。

#### 【0037】

各単位画素17では、垂直選択スイッチ2の一方の主電極がフォトダイオード1に接続され、その他方の主電極が垂直信号線5に接続される。また、読み出し制御スイッチ10の一方の主電極が垂直選択スイッチ2の制御電極に接続され、その他方の主電極が水平読み出し走査線11に接続され、その制御電極が垂直選択線4に接続される。

水平走査回路7から各水平スイッチ6の制御電極に水平走査パルス $H[H_1, \dots, H_n, H_{n+1}, \dots]$ が供給されると共に、各水平読み出し走査線11に水平読み出し走査パルス $H^R[H^R_1, \dots, H^R_n, H^R_{n+1}, \dots]$ が供給される。

#### 【0038】

この固体撮像装置20の基本動作は次のようになる。

垂直走査回路3から垂直走査パルス $V_n$ が、水平走査回路7から水平読み出しパルス $H_m$ がそれぞれ印加され、これらのパルス $V_n, H_m$ を受けた読み出し制御スイッチ10が、これらのパルス $V_n, H_m$ の積のパルスを作り、この積のパルスで垂直選択スイッチ2を制御して、フォトダイオード1で光電変換された信号電荷を垂直信号線5に読み出す。

この信号電荷は、水平映像期間中に、水平走査回路7からの水平走査パルス $H_m$ により制御された水平スイッチ6を通して水平信号線8に出て、これに接続されたアンプ9により信号電圧に変換され出力される。

#### 【0039】

この固体撮像装置20における、電子シャッタ動作を行うときのタイミングチャートを図2及び図3に示す。

#### 【0040】

10

20

30

40

50

図2は垂直選択線5の垂直走査パルス  $V$ を示したタイミングチャートで、電子シャッタ動作のために同一の水平走査期間に、 $m$ 行目と $m+k$ 行目の垂直走査パルス  $V_m$ と  $V_{m+k}$ が立ち上がり、電子シャッタのシャッタスピードが水平走査期間を $T_H$ とするなら、 $k \times T_H$ になることを示している。

尚、図2中交差する斜線で示した部分は、多数のオンオフパルスを含んでいることを示す。

【0041】

図3はフォトダイオード1から不要な信号電荷を排出するタイミングと信号電荷を読み出すタイミングが分かるように、垂直走査パルス  $V$ と水平走査パルス  $H$ 及び水平読み出し走査パルス  $H^R$ を詳しく示したタイミングチャートである。

10

【0042】

今、 $m$ 行目の読み出しが行われる水平走査期間中で、 $n$ 列目の画素の信号が出力されるときの1画素期間 $P$ について、その1画素期間 $P$ の前半 $P_A$ に $m$ 行目の垂直走査パルス(読み出し走査パルス)  $V_m$ (パルス $R_1$ 参照)が立ち上がり、それと同期して $n$ 列目の水平読み出し走査パルス  $H^R_n$ (パルス $Q_1$ 参照)が立ち上がり、 $m$ 行目 $n$ 列目の画素の信号電荷が垂直信号線5に読み出される。

【0043】

このとき、水平走査パルス  $H_n$ が立ち上がっているので、垂直信号線5に読み出された信号電荷は水平スイッチ6を通して水平信号線8の端に接続されたアンプ9で電圧に増幅され、固体撮像装置20から映像信号として出力される。

20

【0044】

一方、同じ $n$ 列目の画素の信号が出力されるときの1画素期間 $P$ の後半 $P_B$ では、垂直走査パルス(電子シャッタ走査パルス)  $V_{m+k}$ (パルス $R_2$ 参照)が立ち上がり、この垂直走査パルス  $V_{m+k}$ と同期して水平読み出し走査パルス  $H^R_n$ (電子シャッタに使われるパルス $Q_2$ 参照)が立ち上がり、 $m+k$ 行目 $n$ 列目の画素の不要電荷が垂直信号線5に排出される。この不要電荷は水平信号線8を通じてアンプ9で吸収される。

【0045】

このように、垂直走査パルス  $V$ に関して、信号電荷を読み出すための読み出し走査パルス  $V_m$ の位相と、不要電荷を排出するための電子シャッタ走査パルス  $V_{m+k}$ の位相とをずらすことにより、画素から読み出す信号電荷には何ら悪影響を及ぼさずに不要電荷の排出を行うことができる。

30

【0046】

また、画素の蓄積時間は、 $k \times T_H$ に1画素期間 $P$ の $1/2$ の時間を加えた時間となり、全ての画素で一定の蓄積時間とすることができる。

【0047】

従って、蓄積時間のばらつきに起因する画像の明暗の差を生じないで電子シャッタを実現することができる。

【0048】

電子シャッタを動作する場合は、上述のように駆動を行うが、電子シャッタを行わない通常の動作に切り替えるためには、垂直走査パルス  $V$ の電子シャッタ走査パルス  $V_{m+k}$ (パルス $R_2$ 参照)を立ち上げないようにすればよい。

40

【0049】

また、図3のタイミングチャートでは、水平読み出し走査パルス  $H^R_n$ と水平走査パルス  $H_n$ とが別々のタイミングで作られていたが、駆動を単純化するために、読み出し走査パルス  $H^R_n$ を水平走査パルス  $H_n$ と同じタイミングとしても良い。

【0050】

図1に示した固体撮像装置20において、図3とは異なる動作タイミングのタイミングチャートを図4に示す。

この図4の場合は、1画素期間 $P$ 中に信号電荷の読み出し前のレベル即ちノイズ信号 $N$ と信号を読み出すレベル即ちノイズ信号 $N$ と正味の信号が加算された画素信号 $S$ の両方の信

50

号N, Sを固体撮像装置20から出力する場合に適用する動作タイミングである。

【0051】

この動作タイミングでは、1画素期間Pを1/4ずつ4つの期間P1, P2, P3, P4に区分する。

【0052】

まず、最初の1/4の期間P1にノイズ信号Nを出力するために、垂直走査パルスVを立てずに水平走査パルスHnを立てる。この時点ではフォトダイオード1からの信号電荷が読み出されていないので、垂直信号線5と水平信号線8に存在するノイズ信号Nがアンプ9から出力される。

【0053】

次の第2の1/4の期間P2には、垂直走査パルスVmに読み出し走査パルスR1が立ち上がり、それに同期して水平読み出し走査パルスHRn(読み出しに使われるパルスQ1参照)が立ち上がり、これらのパルスVm, HRnを受けたm行目n列目の読み出し制御スイッチ10が、これに接続された垂直選択スイッチ2を導通状態にし、フォトダイオード1で光電変換した信号電荷が垂直信号線5に読み出される。

【0054】

次の第3の1/4の期間P3には、先の読み出し走査パルスR1と水平読み出し走査パルスHRn(パルスQ1参照)が立ち下がり、各スイッチ2, 10がノイズ信号Nが出力された状態と同じになり、この期間P3に読み出された信号電荷が水平信号線8に接続されたアンプ9で電圧に増幅され、ノイズ信号Nと正味の信号が加算された画素信号Sとして出力される。これらノイズ信号Nと画素信号Sの差が正味の映像信号になる。

【0055】

そして、第4の1/4の期間P4には、垂直走査パルスVm+kに電子シャッタ走査パルスR2が立ち上がり、それに合わせて水平読み出し走査パルスHRn(電子シャッタに使われるパルスQ2参照)が立ち上がり、m+k行目n列目の読み出し制御スイッチ10がこれに接続された垂直選択スイッチ2を導通状態にし、m+k行目n列目のフォトダイオード1から不要電荷が垂直信号線5に排出され、画素の蓄積時間を制御する。

【0056】

このように、1画素期間P中に電子シャッタのための期間P4を設け、垂直走査パルスに読み出し走査パルスR1とは位相が異なり、電子シャッタのための期間に合わせた電子シャッタ走査パルスR2を立てることで、電子シャッタを実現することができる。

【0057】

また、画素の蓄積時間は、前述の図3のタイミングチャートと同様に、 $k \times T_H$ に1画素期間Pの1/2の時間(P1+P2)を加えた時間となり、全ての画素で一定の蓄積時間とすることができる。

【0058】

上述の実施の形態の固体撮像装置20によれば、1画素期間中にm行の読み出しとm+k行のリセットを同時に行うことにより、各画素の蓄積時間を一定にすることができるので、前述のシェーディングを防止することができる。

さらに、画素に電子シャッタの機能を追加しなくても電子シャッタを実現できるので、画素の小型化を妨げない。

【0059】

次に、本発明の他の実施の形態の固体撮像装置を図5に示す。

この固体撮像装置30は、フォトダイオード1と垂直選択スイッチ(例えばMOSトランジスタ)2と読み出し制御スイッチ(例えばMOSトランジスタ)10で構成された単位画素17をマトリックス状に複数配列して成る撮像領域と、各行毎に読み出し制御スイッチ10の制御電極が共通に接続された垂直選択線4に垂直走査パルスV[V1, ... Vm, ... Vm+k, ...]を出力する垂直走査回路3と、各列毎に垂直選択スイッチ2の主電極が共通に接続された垂直信号線5と、各列毎に読み出し制御スイッチ10の主電極に接続された水平読み出し走査線11と、撮像領域の外に配置され垂直信号

10

20

30

40

50

線 5 に接続された、反転増幅器 1 2 と検出キャパシタ 1 3 とリセットスイッチ 1 4 で構成された電荷検出回路 1 5 と、電荷検出回路 1 5 からの信号を選択して水平信号線に出力する水平スイッチ（例えば MOS トランジスタ）6 と、水平スイッチ 6 を制御する水平走査回路 7 と、信号を出力する水平信号線 8 により構成されている。

【 0 0 6 0 】

各单位画素 1 7 は、前述と同様に、垂直選択スイッチ 2 の一方の主電極がフォトダイオード 1 に接続され、その他方の主電極が垂直信号線 5 に接続される。また、読み出し制御スイッチ 1 0 の一方の主電極が垂直選択スイッチ 2 の制御電極に接続され、その他方の主電極が水平読み出し走査線 1 1 に接続される。

電荷検出回路 1 5 では、その反転増幅器（例えば差動増幅器等を用いた演算増幅器）1 2 の反転入力端子に垂直信号線 5 が接続され、その非反転入力端子に図示しないが所定のバイアス電圧が与えられ、反転増幅器 1 2 の出力端子が水平スイッチ 6 の一方の主電極に接続される。そして、この反転増幅器 1 2 に並列に、すなわち反転増幅器 1 2 の反転入力端子と出力端子間に検出キャパシタ 1 3 が接続され、この検出キャパシタ 1 3 に検出キャパシタ 1 3 をリセットするリセットスイッチ 1 4 が並列接続される。

さらに、各電荷検出回路 1 5 のリセットスイッチ 1 4 の制御電極が、夫々 1 つ前の列の垂直信号線に接続される。

【 0 0 6 1 】

そして、水平走査回路 7 からの水平走査パルス  $H [ H 1 , \dots H n - 1 , H n , \dots ]$  が各対応する列の水平スイッチ 6 の制御電極に供給されると共に、水平読み出し走査パルス  $H^R [ H^R 1 , \dots H^R n - 1 , H^R n , \dots ]$  が各対応する列の水平読み出し走査線 1 1 と次の列の水平読み出し走査線 1 1 に接続された電荷検出回路におけるリセットスイッチ 1 4 の制御電極に同時に供給されるようになっている。

【 0 0 6 2 】

図 6 は、この図 5 の固体撮像装置 3 0 のタイミングチャートを示す。このタイミングチャートに従って基本動作の説明をする。

この動作タイミングでは、1 画素期間  $P$  を 4 つの期間  $P 1 , P 2 , P 3 , P 4$  に分割して動作を行っている。

【 0 0 6 3 】

まず、 $m$  行  $n$  列目のフォトダイオード 1 から信号電荷を読み出す前に、1 つ前の  $n - 1$  列目の 1 画素期間  $P$  の第 4 の期間  $P 4$  で立ち上がる水平走査読み出しパルス  $H^R n - 1$ （リセットパルスに使われる  $Q_3$  参照）により、 $n$  列目の電荷検出回路 1 5 と垂直信号線 5 をリセットしておく。

【 0 0 6 4 】

次に、読み出される  $m$  行  $n$  列目のフォトダイオード 1 に対応した 1 画素期間  $P$  の最初の期間  $P 1$  に、読み出しを行う垂直選択スイッチ 2 を導通せずにフォトダイオード 1 から信号電荷を読み出す前の状態の信号（ノイズ信号  $N$ ）を電荷検出回路 1 5 で電圧に変換する。このノイズ信号  $N$  は、水平走査パルス  $H n$  により制御された水平スイッチ 6 を通して水平信号線 8 からこの最初期間  $P 1$  に出力される。

【 0 0 6 5 】

次に、1 画素期間  $P$  の第 2 の期間  $P 2$  では、垂直走査パルス  $V m$  の読み出し走査パルス  $R_1$  と水平読み出し走査パルス  $H^R n$ （読み出しに使われるパルス  $Q_1$  参照）が立ち上がり、それらのパルスを受けた  $m$  行  $n$  列目の読み出し制御スイッチ 1 0 が、これに接続された垂直選択スイッチ 2 を導通状態にし、フォトダイオード 1 で光電変換した信号電荷が垂直信号線 5 に読み出される。

【 0 0 6 6 】

次に、1 画素期間  $P$  の第 3 の期間  $P 3$  では、先の読み出し走査パルス  $V m$ （パルス  $R_1$  参照）と水平読み出し走査パルス  $H^R n$ （パルス  $Q_1$  参照）が立ち下がり、垂直選択スイッチがノイズ信号  $N$  を読み出していた状態と同じになり、電荷検出回路 1 5 にノイズ信号  $N +$  正味の映像信号としての画素信号  $S$  が得られる。このとき、画素信号  $S$  は水平走査

10

20

30

40

50

パルス  $H_n$  により制御された水平スイッチ 6 を通して水平信号線 8 から 1 画素期間中の第 3 の期間  $P_3$  に出力される。

【 0 0 6 7 】

このようにして出力されたノイズ信号  $N$  と画素信号  $S$  とを、相関二重サンプリング等の方法により、画素信号  $S$  とノイズ信号  $N$  との差分を取れば、ノイズの除去された正味の映像信号が得られる。

【 0 0 6 8 】

上述の相関二重サンプリングは、アンプ 9 の後段、即ち水平信号線 8 の出力端側に、例えば相関二重サンプリング回路（以下  $CDS$  (Correlated Double Sampling) 回路と称する；図 10 参照）を設け、単位画素の各々から水平信号線 8 を経由して順次供給されるノイズ信号  $N$  と画素信号  $S$  との差分をとることによって行うことができる。

【 0 0 6 9 】

図 10 に、 $CDS$  回路の回路構成の一例を示す。

この  $CDS$  回路 31 は、入力端子 32 に一端が接続されたクランプキャパシタ 33 と、このクランプキャパシタ 33 の他端に一方の主電極が接続されたクランプ  $MOS$  トランジスタ 34 と、クランプキャパシタ 33 の他端に一方の主電極が接続されたサンプルホールド  $MOS$  トランジスタ 35 と、このサンプルホールド  $MOS$  トランジスタ 35 の他方の主電極と接地部との間に接続されたサンプルホールドキャパシタ 36 と、サンプルホールド  $MOS$  トランジスタ 35 の他方の主電極と出力端子 38 との間に接続されたバッファアンプ 37 とから構成されている。

【 0 0 7 0 】

この  $CDS$  回路 31 において、クランプ  $MOS$  トランジスタ 34 の他方の主電極にはクランプ電圧  $V_{c1}$  が、そのゲート電極にはクランプパルス  $CL$  がそれぞれ印加される。また、サンプルホールド  $MOS$  トランジスタ 34 のゲート電極には、サンプルホールドパルス  $SH$  が印加される。

【 0 0 7 1 】

上述の構成の  $CDS$  回路 31 を用いることにより、順次供給されるノイズ信号と画素信号を使って相関二重サンプリングを行うことにより、画素信号成分に含まれるノイズ成分を除去し正味の映像信号を得ることができる。

【 0 0 7 2 】

一方、上述の固体撮像装置 30 の電子シャッター動作は、1 画素期間  $P$  中の第 4 の期間  $P_4$  において、 $m+k$  行目の垂直走査パルス  $V_{m+k}$  に電子シャッター走査パルス  $R_2$  が立ち上がり、それと同時に水平読み出し走査パルス  $H^R_{n+1}$ （電子シャッターに使われるパルス  $Q_2$  参照）が立ち上がり、 $m$  行  $n$  列目のフォトダイオード 1 の信号電荷の読み出しをしている間に、 $m+k$  行  $n+1$  列目のフォトダイオード 1 の不要電荷を  $n+1$  列目の垂直信号線 5 に排出する。

【 0 0 7 3 】

このとき、同時にその  $n+1$  列目に接続された電荷検出回路 15 は第 4 の期間  $P_4$  で立ち上がった  $n$  列目の水平読み出し走査パルス  $H^R_n$ （パルス  $Q_3$  参照）によりリセットが掛かり、 $m+k$  行  $n+1$  列目のフォトダイオード 1 の不要電荷もリセットされる。

【 0 0 7 4 】

このように、垂直走査パルス  $V$  の読み出し走査パルス  $R_1$  と電子シャッター走査パルス  $R_2$  の位相と、水平読み出し走査パルス  $H^R$  の読み出しに使われるパルス  $Q_1$  と電子シャッターに使われるパルス  $Q_2$  の位相とを、それぞれ上述のように対応させて設定することにより、 $m$  行  $n$  列目のフォトダイオード 1 から信号が出力されている一方で、 $m+k$  行  $n+1$  列目のフォトダイオード 1 の不要電荷が排出され、画素の蓄積時間が制限されることにより電子シャッター動作が行われる。

【 0 0 7 5 】

このように電子シャッター動作を行って、上述の実施の形態の固体撮像装置 30 においても、前述の実施の形態の固体撮像装置 20 と同様に、各画素の蓄積時間を一定にすることが

10

20

30

40

50

できるので、前述のシェーディングを防止することができる。

さらに、この場合も画素に電子シャッタの機能を追加しなくても電子シャッタを実現できるので、画素の小型化を妨げない。

【0076】

上述の図5に示した実施の形態の固体撮像装置30においては、電荷検出回路15のリセットスイッチ14のリセットを前の列の水平読み出し走査パルス  $H^R_n$  によって行っていたが、読み出し走査パルス  $H^R_n$  とは別のリセットスイッチ14のリセット専用のパルスを印加して行うこともできる。

その場合の固体撮像装置の構成を図7に示す。

【0077】

図7に示す固体撮像装置40は、電荷検出回路15のリセットスイッチ14のリセットを行うリセットパルス  $H^{RST}$  ( $H^{RST}_1, \dots, H^{RST}_n, \dots$ ) を印加する導線41を各列に対応して設けている。

そして、このリセットパルス  $H^{RST}$  は、同じ列に読み出しを行う1画素期間P、即ち水平走査パルス  $H_n$  が印加される1画素期間Pの1つ前の1画素期間Pに立ち上がり、リセットスイッチ14のリセットを行う。

その他の構成は、図5に示した固体撮像装置30と同様であるので、同一符号を付して説明を省略する。

【0078】

この固体撮像装置40の動作タイミングのタイミングチャートを図8に示す。この動作タイミングでは、1画素期間Pを3つの期間P1, P2, P3に分割して動作を行っている。

【0079】

まず、m行n列目のフォトダイオード1から信号電荷を読み出す前に、1つ前のn-1列目の1画素期間Pの終わりの期間P3で立ち上がるn列目のリセットパルス  $H^{RST}_n$  により、n列目の電荷検出回路15と垂直信号線5をリセットしておく。

【0080】

次に、読み出されるm行n列目のフォトダイオード1に対応した1画素期間Pの最初の期間P1に、読み出しを行う垂直選択スイッチ2を導通せずにフォトダイオード1から信号電荷を読み出す前の状態の信号(ノイズ信号N)を電荷検出回路15で電圧に変換する。このノイズ信号Nは、水平走査パルス  $H_n$  により制御された水平スイッチ6を通して水平信号線8からこの最初期間P1に出力される。

【0081】

次に、1画素期間Pの中間の期間P2では、垂直走査パルス  $V_m$  の読み出し走査パルス  $R_1$  と水平読み出し走査パルス  $H^R_n$  (読み出しに使われるパルス  $Q_1$  参照) が立ち上がり、それらのパルスを受けたm行n列目の読み出し制御スイッチ10が、これに接続された垂直選択スイッチ2を導通状態にし、フォトダイオード1で光電変換した信号電荷が垂直信号線5に読み出される。

【0082】

次に、1画素期間Pの終わりの期間P3では、先の読み出し走査パルス  $V_m$  (パルス  $R_1$  参照) と水平読み出し走査パルス  $H^R_n$  (パルス  $Q_1$  参照) が立ち下がり、垂直選択スイッチがノイズ信号Nを読み出していた状態と同じになり、電荷検出回路15にノイズ信号N+正味の映像信号としての画素信号Sが得られる。このとき、画素信号Sは水平走査パルス  $H_n$  により制御された水平スイッチ6を通して水平信号線8から1画素期間中の終わりの期間P3に出力される。

【0083】

このようにして出力されたノイズ信号Nと画素信号Sとを、相関二重サンプリング等の方法により、画素信号Sとノイズ信号Nとの差分を取れば、ノイズの除去された正味の映像信号が得られる。

【0084】

10

20

30

40

50

一方、上述の固体撮像装置40の電子シャッタ動作は、1画素期間P中の終わりの期間P3において、 $m+k$ 行目の垂直走査パルス  $V_{m+k}$ に電子シャッタ走査パルス  $R_2$  が立ち上がり、それと同時に水平読み出し走査パルス  $H^R_{n+1}$  (電子シャッタに使われるパルス  $Q_2$  参照) が立ち上がり、 $m$ 行  $n$ 列目のフォトダイオード1の信号電荷の読み出しをしている間に、 $m+k$ 行  $n+1$ 列目のフォトダイオード1の不要電荷を  $n+1$ 列目の垂直信号線5に排出する。

【0085】

このとき、同時にその  $n+1$ 列目に接続された電荷検出回路15は終わりの期間P3で立ち上がった  $n+1$ 列目のリセットパルス  $H^{RST}_{n+1}$  によりリセットが掛かり、 $m+k$ 行  $n+1$ 列目のフォトダイオード1の不要電荷もリセットされる。

10

【0086】

このように、垂直走査パルス  $V$ の読み出し走査パルス  $R_1$  と電子シャッタ走査パルス  $R_2$  の位相と、水平読み出し走査パルス  $H^R$  の読み出しに使われるパルス  $Q_1$  と電子シャッタに使われるパルス  $Q_2$  の位相とを、それぞれ上述のように対応させて設定することにより、 $m$ 行  $n$ 列目のフォトダイオード1から信号が出力されている一方で、 $m+k$ 行  $n+1$ 列目のフォトダイオード1の不要電荷が排出され、画素の蓄積時間が制限されることにより電子シャッタ動作が行われる。

【0087】

尚、1画素期間Pの終わりの期間P3では、同じ  $n+1$ 列の水平読み出し走査パルス  $H^R_{n+1}$  とリセットパルス  $H^{RST}_{n+1}$  が、共に立ち上がっている。

20

ただし、水平読み出し走査パルス  $H^R_{n+1}$  は1画素期間Pが終了する前にオフになるのに対して、リセットパルス  $H^{RST}_{n+1}$  は1画素期間Pの終了までオンの状態であり、位相をずらしてある。

【0088】

信号電荷がいわゆるダイナミックレンジを越えて飽和したときには、垂直信号線の信号電荷が十分にリセットされない場合があり得る。

上述のように、リセットパルス  $H^{RST}$  によって電荷検出回路15のリセットを行うことにより、前の列の読み出し時に使われていない線を用いてリセットが行われ、信号電荷の飽和が抑制されるため、信号電荷のリセットを充分に行うことができる。

30

【0089】

また、上述の実施の形態の固体撮像装置40においても、前述の実施の形態の固体撮像装置20と同様に、各画素の蓄積時間を一定にすることができるので、前述のシェーディングを防止することができる。

さらに、この場合も画素に電子シャッタの機能を追加しなくても電子シャッタを実現できるので、画素の小型化を妨げない。

【0090】

尚、上述の各実施の形態の固体撮像装置20, 30, 40においては、画素をフォトダイオード1、垂直選択スイッチ2、読み出し制御スイッチ10から成る構成としたが、その他の画素構成の場合についても、同様に画素の蓄積時間を一定にした電子シャッタ動作を行うことができる。

40

【0091】

次に、上述の構成の固体撮像装置及びその駆動方法を用いた本発明に係るカメラの概略構成図を図9に示す。

【0092】

図9において、被写体からの入射光は、レンズ21を含む光学系によって固体撮像素子22の撮像面上に結像される。固体撮像素子22としては、図1、図5又は図7に示した構成の固体撮像装置20, 30, 40に用いられる固体撮像素子と同様の構成の固体撮像素子が用いられる。

【0093】

この固体撮像素子22は、駆動系23によって、前述した駆動方法を基に駆動される。即

50

ち、1画素信号期間P中に1の行の読み出しと、他の行の電子シャッタ動作が同時に行われる。

そして、固体撮像素子22の出力信号は、信号処理系24で種々の信号処理が施されて映像信号となる。

【0094】

上述の構成のカメラにおいては、固体撮像素子22から電子シャッタ動作時の画素毎の蓄積時間を一定とされた信号が直接出力される。

この出力信号を、従来と同じ構成の信号処理系24に入力することで、速いシャッタスピードでもシェーディングを抑制して明暗の差が生じない良好な画像を得ることができ、かつ従来システムとの整合性も高いカメラを実現することができる。

10

【0095】

本発明の固体撮像装置及びその駆動方法、並びにカメラは、上述の実施の形態に限定されるものではなく、本発明の要旨を逸脱しない範囲でその他様々な構成が取り得る。

【0096】

【発明の効果】

上述の本発明によれば、同じ1画素信号期間中に、1の行の読み出しと、他の行の電子シャッタとが、それぞれ行われることにより、画素毎の蓄積時間を一定になるように電子シャッタ動作を設定することが可能となり、速いシャッタスピードでもシェーディングを防止して明暗の差が生じない良好な画像を得ることができる。

【0097】

20

また、本発明により、画素に電子シャッタの機能を追加しなくても電子シャッタを実現できるので、画素の小型化を妨げないで電子シャッタを行うことができる固体撮像装置を構成することができる。

従って本発明により、画素を小型化して画素数の増加や装置全体の小型化を図った固体撮像装置及びカメラを構成することができる。

【図面の簡単な説明】

【図1】本発明に係る固体撮像装置の回路の概略構成図である。

【図2】図1の固体撮像装置における垂直走査パルスのタイミングチャートである。

【図3】図1の固体撮像装置における動作タイミングのタイミングチャートである。

【図4】図1の固体撮像装置における他の動作タイミングのタイミングチャートである。

30

【図5】本発明に係る他の固体撮像装置の回路の概略構成図である。

【図6】図5の固体撮像装置における動作タイミングのタイミングチャートである。

【図7】本発明に係るさらに他の固体撮像装置の回路の概略構成図である。

【図8】図7の固体撮像装置における動作タイミングのタイミングチャートである。

【図9】本発明に係るカメラの概略構成図である。

【図10】CDS回路の構成の一例を示す回路図である。

【図11】従来のMOS型の固体撮像装置の回路の概略構成図である。

【図12】図11の固体撮像装置における動作タイミングのタイミングチャートである。

【符号の説明】

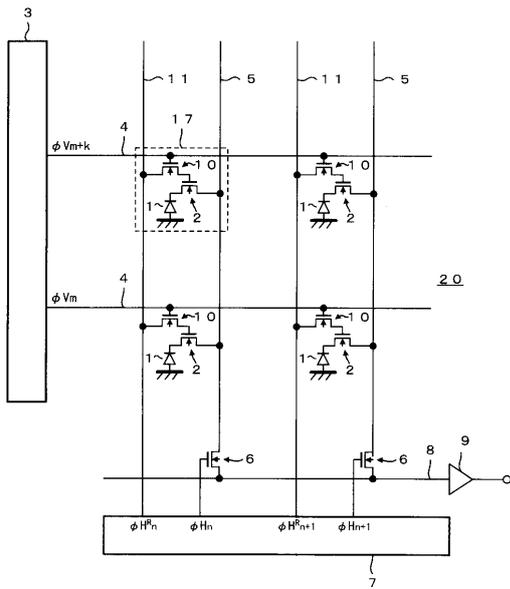
1 フォトダイオード、2 垂直選択スイッチ、3 垂直走査回路、4 垂直選択線、5 垂直信号線、6 水平スイッチ、7 水平走査回路、8 水平信号線、9 アンプ、10 読み出し制御スイッチ、11 水平読み出し走査線、12 反転増幅器、13 検出キャパシタ、14 リセットスイッチ、15 電荷検出回路、17 単位画素、20, 30, 40 固体撮像装置、21 レンズ、22 固体撮像素子、23 駆動処理系、24 信号処理系、31 CDS回路、32 入力端子、33 クランプキャパシタ、34 クランプMOSトランジスタ、35 サンプルホールドMOSトランジスタ、36 サンプルホールドキャパシタ、37 バッファアンプ、38 出力端子、41 導線、50 固体撮像装置、51 フォトダイオード、52 垂直選択スイッチ、53 垂直走査回路、54 垂直選択線、55 垂直信号線、56 水平スイッチ、57 水平走査回路、58 水平信号線、59 アンプ、60 単位画素、 $T_H$  水平走査期間、P 1画素期間、

40

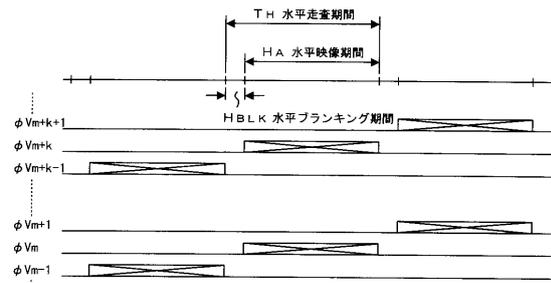
50

$H_A$  水平映像期間、 $H_{BLK}$  水平ブランキング期間

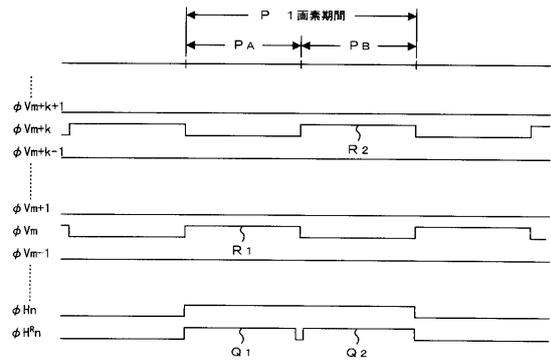
【図1】



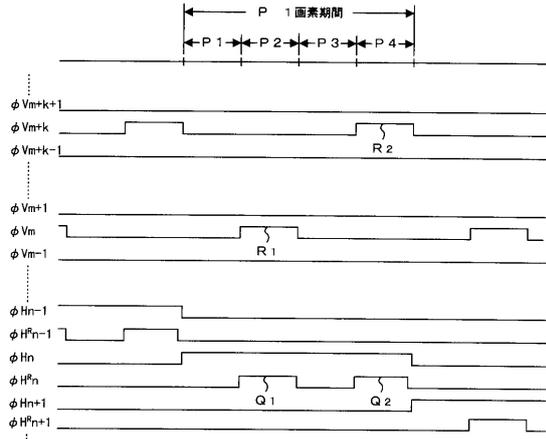
【図2】



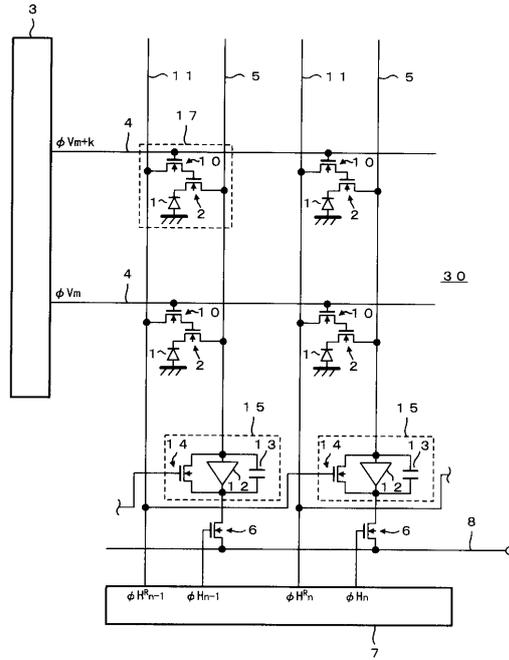
【図3】



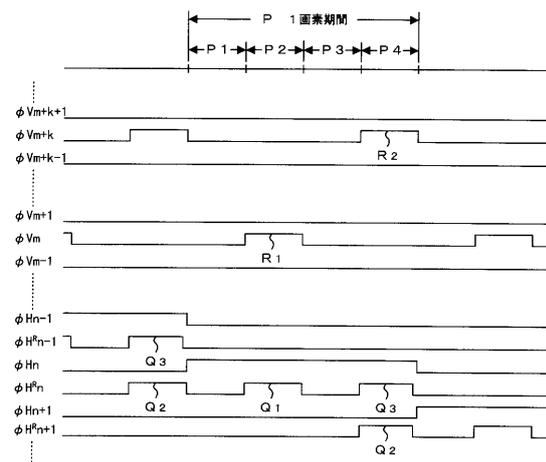
【図4】



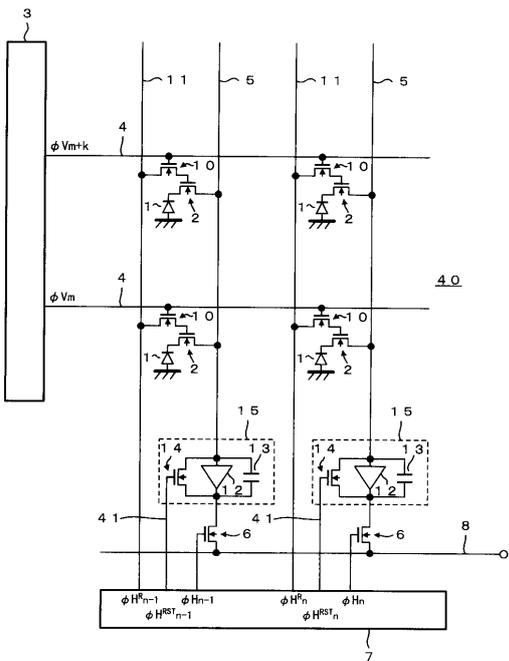
【図5】



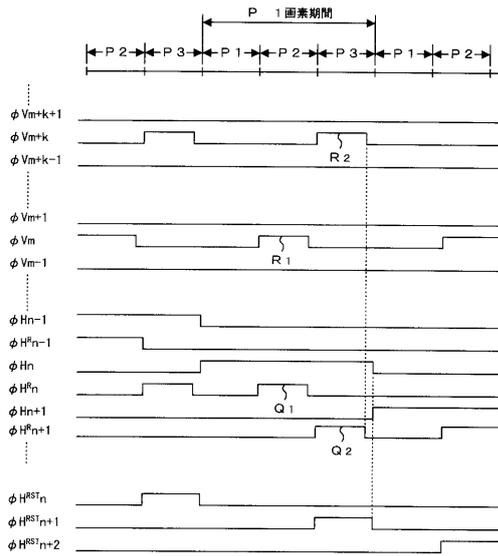
【図6】



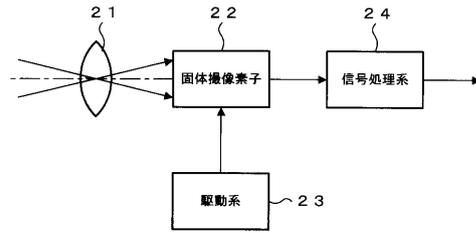
【図7】



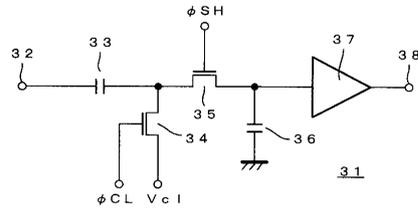
【図 8】



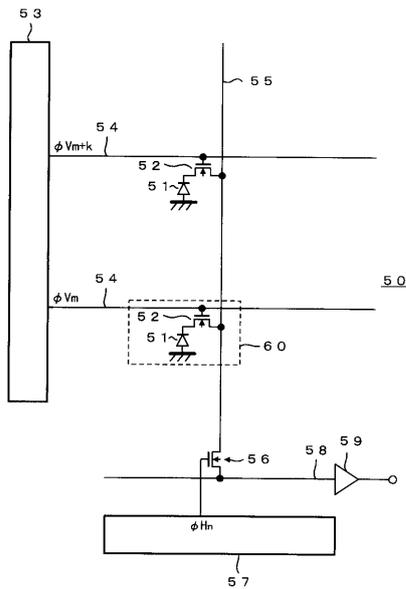
【図 9】



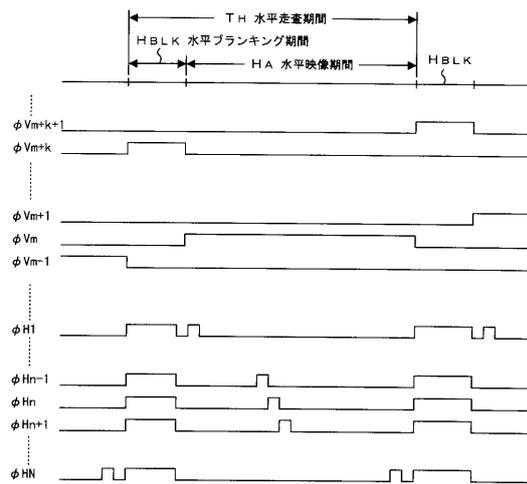
【図 10】



【図 11】



【図 12】



---

フロントページの続き

- (72)発明者 鈴木 亮司  
東京都品川区北品川6丁目7番35号 ソニー株式会社内
- (72)発明者 塩野 浩一  
東京都品川区北品川6丁目7番35号 ソニー株式会社内

審査官 内田 勝久

- (56)参考文献 特開昭63-084275(JP,A)  
特開昭59-030376(JP,A)  
特開平03-127567(JP,A)  
特開平06-339073(JP,A)  
特開平01-147861(JP,A)

- (58)調査した分野(Int.Cl., DB名)  
H04N 5/30 ~ 5/335