

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2017-143129

(P2017-143129A)

(43) 公開日 平成29年8月17日(2017.8.17)

(51) Int.Cl.	F 1	テーマコード (参考)
HO 1 G 4/232 (2006.01)	HO 1 G 4/12 3 5 2	5 E 0 0 1
HO 1 G 4/30 (2006.01)	HO 1 G 4/30 3 0 1 D	5 E 0 8 2
	HO 1 G 4/30 3 0 1 B	

審査請求 未請求 請求項の数 7 O L (全 19 頁)

(21) 出願番号 特願2016-22549 (P2016-22549)
 (22) 出願日 平成28年2月9日 (2016.2.9)

(71) 出願人 000006231
 株式会社村田製作所
 京都府長岡京市東神足1丁目10番1号
 (74) 代理人 100134566
 弁理士 中山 和俊
 (72) 発明者 中澤 宏隆
 京都府長岡京市東神足1丁目10番1号
 株式会社村田製作所内
 (72) 発明者 澤田 隆司
 京都府長岡京市東神足1丁目10番1号
 株式会社村田製作所内
 Fターム(参考) 5E001 AB03 AC04 AC08 AF02
 5E082 AB03 EE11 EE13 GG10 PP08
 PP09

(54) 【発明の名称】 積層セラミックコンデンサ

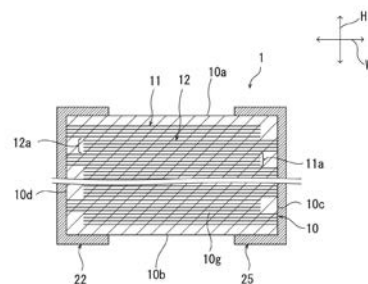
(57) 【要約】

【課題】 高強度な積層セラミックコンデンサを提供する。

【解決手段】 コンデンサ本体 10 は、第 1 の内部電極 11 が積層方向に沿って連続して 3 枚以上積層された第 1 の内部電極積層部 11 a と、第 2 の内部電極 12 が積層方向に沿って連続して 3 枚以上積層された第 2 の内部電極積層部 12 a とを含む。第 2 の内部電極積層部 12 a は、積層方向 T において第 1 の内部電極積層部 11 a と対向している。

【選択図】 図 5

図5



【特許請求の範囲】

【請求項 1】

長さ方向及び幅方向に沿って延びる第 1 及び第 2 の主面と、長さ方向及び積層方向に沿って延びる第 1 及び第 2 の側面と、幅方向及び積層方向に沿って延びる第 1 及び第 2 の端面とを有するコンデンサ本体と、

前記第 1 及び第 2 の側面並びに前記第 1 及び第 2 の端面の少なくとも一面の上に設けられた第 1 の外部電極と、

前記第 1 及び第 2 の側面並びに前記第 1 及び第 2 の端面の少なくとも一面の上であって、前記第 1 の外部電極が設けられた位置とは異なる位置に設けられた第 2 の外部電極と、

前記コンデンサ本体内に配されており、前記第 1 の外部電極に接続された第 1 の内部電極と、

前記コンデンサ本体内に配されており、前記第 2 の外部電極に接続された第 2 の内部電極と、

を備え、

前記コンデンサ本体は、

前記第 1 の内部電極が積層方向に沿って連続して 3 枚以上積層された第 1 の内部電極積層部と、

前記第 2 の内部電極が積層方向に沿って連続して 3 枚以上積層されており、積層方向において前記第 1 の内部電極積層部と対向する第 2 の内部電極積層部と、

を含む、積層セラミックコンデンサ。

【請求項 2】

積層方向において隣り合う前記第 1 の内部電極積層部間の距離を前記第 2 の内部電極の厚みと積層方向において隣り合う前記第 2 の内部電極間の距離との和で除算した値（（積層方向において隣り合う前記第 1 の内部電極積層部間の距離） / {（前記第 2 の内部電極の厚み） + （積層方向において隣り合う前記第 2 の内部電極間の距離）}）が 2.5 以下であり、

積層方向において隣り合う前記第 2 の内部電極積層部間の距離を前記第 1 の内部電極の厚みと積層方向において隣り合う前記第 1 の内部電極間の距離との和で除算した値（（積層方向において隣り合う前記第 2 の内部電極積層部間の距離） / {（前記第 1 の内部電極の厚み） + （積層方向において隣り合う前記第 1 の内部電極間の距離）}）が 2.5 以下である、請求項 1 に記載の積層セラミックコンデンサ。

【請求項 3】

積層方向において隣り合う前記第 1 の内部電極積層部間の距離と、積層方向において隣り合う前記第 2 の内部電極積層部間の距離とが、それぞれ、 $3.1 \mu\text{m}$ 以下である、請求項 1 又は 2 に記載の積層セラミックコンデンサ。

【請求項 4】

前記コンデンサ本体は、前記第 1 の内部電極と前記第 2 の内部電極とが積層方向に沿って交互に積層された交互積層部を有する、請求項 1 ~ 3 のいずれか一項に記載の積層セラミックコンデンサ。

【請求項 5】

前記コンデンサ本体の最も前記第 1 の主面側に配された内部電極が接続される外部電極は、積層方向において隣り合う内部電極が接続される外部電極と異なっている、請求項 1 ~ 4 のいずれか一項に記載の積層セラミックコンデンサ。

【請求項 6】

前記コンデンサ本体の最も前記第 2 の主面側に配された内部電極が接続される外部電極は、積層方向において隣り合う内部電極が接続される外部電極と異なっている、請求項 1 ~ 5 のいずれか一項に記載の積層セラミックコンデンサ。

【請求項 7】

前記コンデンサ本体が、前記第 1 の内部電極積層部と前記第 2 の内部電極積層部とが交互に 1 層以上積層された部分を有する、請求項 1 ~ 6 のいずれか一項に記載の積層セラ

10

20

30

40

50

ミックコンデンサ。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、積層セラミックコンデンサに関する。

【背景技術】

【0002】

従来、種々の電子機器にコンデンサが使用されている。例えば、特許文献1には、内部電極が積層方向Tに沿って積層された積層セラミックコンデンサが開示されている。

【先行技術文献】

【特許文献】

【0003】

【特許文献1】特開2015-153764号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

用途によっては、大容量の積層セラミックコンデンサが要求される場合もあるし、小容量の積層セラミックコンデンサが要求される場合もある。積層セラミックコンデンサの容量の調節方法としては、内部電極の積層数を少なくする方法が考えられる。内部電極の積層数を少なくすると、積層セラミックコンデンサの強度が低くなるなどの問題がある。

【0005】

本発明の主な目的は、高強度な積層セラミックコンデンサを提供することにある。

【課題を解決するための手段】

【0006】

本発明に係る積層セラミックコンデンサは、コンデンサ本体と、第1の外部電極と、第2の外部電極と、第1の内部電極と、第2の内部電極とを備える。コンデンサ本体は、第1及び第2の主面と、第1及び第2の側面と、第1及び第2の端面とを有する。第1及び第2の主面は、長さ方向及び幅方向に沿って延びている。第1及び第2の側面は、長さ方向及び積層方向に沿って延びている。第1及び第2の端面は、幅方向及び積層方向に沿って延びている。第1の外部電極は、第1及び第2の側面並びに第1及び第2の端面の少なくとも一面の上に設けられている。第2の外部電極は、第1及び第2の側面並びに第1及び第2の端面の少なくとも一面の上であって、第1の外部電極が設けられた位置とは異なる位置に設けられている。第1の内部電極は、コンデンサ本体内に配されており、第1の外部電極に接続されている。第2の内部電極は、コンデンサ本体内に配されており、第2の外部電極に接続されている。コンデンサ本体は、第1の内部電極が積層方向に沿って連続して3枚以上積層された第1の内部電極積層部と、第2の内部電極が積層方向に沿って連続して3枚以上積層された第2の内部電極積層部を含む。第2の内部電極積層部は、積層方向において第1の内部電極積層部と対向している。

【0007】

本発明に係る積層セラミックコンデンサでは、第1及び第2の内部電極積層部が設けられている。このため、内部電極の層数を少なくすることなく、低容量化することができる。従って、高強度でありつつ、低容量な積層セラミックコンデンサを実現することができる。

【0008】

本発明に係る積層セラミックコンデンサでは、積層方向において隣り合う第1の内部電極積層部間の距離を第2の内部電極の厚みと積層方向において隣り合う第2の内部電極間の距離との和で除算した値（（積層方向において隣り合う第1の内部電極積層部間の距離）/ {（第2の内部電極の厚み）+（積層方向において隣り合う第2の内部電極間の距離）}）が2.5以下であることが好ましい。積層方向において隣り合う第2の内部電極積層部間の距離を第1の内部電極の厚みと積層方向において隣り合う第1の内部電極間の距離

10

20

30

40

50

との和で除算した値（（積層方向において隣り合う第2の内部電極積層部間の距離）／{（第1の内部電極の厚み）＋（積層方向において隣り合う第1の内部電極間の距離）}）が2.5以下であることが好ましい。この場合、積層セラミックコンデンサ内に構造欠陥が生じることを抑制することができる。

【0009】

本発明に係る積層セラミックコンデンサでは、積層方向において隣り合う第1の内部電極積層部間の距離と、積層方向において隣り合う第2の内部電極積層部間の距離とが、それぞれ、 $31\mu\text{m}$ 以下であることが好ましい。この場合、積層セラミックコンデンサ内に構造欠陥が生じることを抑制することができる。

【0010】

本発明に係る積層セラミックコンデンサでは、コンデンサ本体が、第1の内部電極と第2の内部電極とが積層方向に沿って交互に積層された交互積層部を有することが好ましい。

【0011】

なお、本発明における交互積層部とは、第1の内部電極積層部と第2の内部電極積層部とが積層方向に沿って隣り合って積層されることにより形成される部分を意味する。本発明における交互積層部には、第1の内部電極と第2の内部電極とが積層方向に沿って隣り合って積層された部分は含まれない。

【0012】

本発明に係る積層セラミックコンデンサでは、コンデンサ本体の最も第1の主面側に配された内部電極が接続される外部電極は、積層方向において隣り合う内部電極が接続される外部電極と異なっていることが好ましい。この場合、コンデンサ本体の最も第1の主面側に配された内部電極と積層方向において隣り合う内部電極との間で容量が形成される。この積層セラミックコンデンサを第1の主面側を実装面として実装した際は、積層セラミックコンデンサの等価直列インダクタンス（ESL）を低くすることができる。

【0013】

本発明に係る積層セラミックコンデンサでは、コンデンサ本体の最も第2の主面側に配された内部電極が接続される外部電極は、積層方向において隣り合う内部電極が接続される外部電極と異なっていることが好ましい。この場合、コンデンサ本体の最も第2の主面側に配された内部電極と積層方向において隣り合う内部電極との間で容量が形成される。この積層セラミックコンデンサを第2の主面側を実装面として実装した際は、積層セラミックコンデンサの等価直列インダクタンス（ESL）を低くすることができる。

【0014】

本発明に係る積層セラミックコンデンサでは、コンデンサ本体が、第1の内部電極積層部と第2の内部電極積層部とが交互に1層以上積層された部分を有することが好ましい。

【発明の効果】

【0015】

本発明によれば、高強度な積層セラミックコンデンサを提供することができる。

【図面の簡単な説明】

【0016】

【図1】第1の実施形態に係るコンデンサの模式的斜視図である。

【図2】図1の線II-II部分の模式的断面図である。

【図3】第1の実施形態に係るコンデンサの模式的断面図である。

【図4】第1の実施形態に係るコンデンサの模式的断面図である。

【図5】図1の線V-V部分の模式的断面図である。

【図6】第2の実施形態に係るコンデンサの模式的断面図である。

【図7】第3の実施形態に係るコンデンサの模式的断面図である。

【図8】第4の実施形態に係るコンデンサの模式的断面図である。

【図9】第5の実施形態に係るコンデンサの模式的断面図である。

10

20

30

40

50

【図10】第6の実施形態に係るコンデンサの模式的断面図である。

【図11】第7の実施形態に係るコンデンサの模式的断面図である。

【図12】第7の実施形態に係るコンデンサの模式的断面図である。

【図13】誘電体層および内部電極の厚み測定法を説明するための模式的断面図である。

【発明を実施するための形態】

【0017】

以下、本発明を実施した好ましい形態の一例について説明する。但し、下記の実施形態は、単なる例示である。本発明は、下記の実施形態に何ら限定されない。

【0018】

また、実施形態等において参照する各図面において、実質的に同一の機能を有する部材は同一の符号で参照することとする。また、実施形態等において参照する図面は、模式的に記載されたものである。図面に描画された物体の寸法の比率などは、現実の物体の寸法の比率などとは異なる場合がある。図面相互間においても、物体の寸法比率等が異なる場合がある。具体的な物体の寸法比率等は、以下の説明を参酌して判断されるべきである。

10

【0019】

(第1の実施形態)

図1は、第1の実施形態に係るコンデンサの模式的斜視図である。図2は、図1の線I-I部分の模式的断面図である。図3は、第1の実施形態に係るコンデンサの模式的断面図である。図4は、第1の実施形態に係るコンデンサの模式的断面図である。図5は、図1の線V-V部分の模式的断面図である。

20

【0020】

図1～図5に示すように、コンデンサ1は、コンデンサ本体10を備えている。コンデンサ本体10は、略直方体状である。コンデンサ本体10は、第1及び第2の主面10a、10bと、第1及び第2の側面10c、10dと、第1及び第2の端面10e、10fとを備えている。第1及び第2の主面10a、10bは、それぞれ、長さ方向L及び幅方向Wに沿って延びている。幅方向Wは、長さ方向Lに対して垂直である。第1及び第2の側面10c、10dは、それぞれ、長さ方向L及び積層方向Tに沿って延びている。積層方向Tは、長さ方向L及び幅方向Wのそれぞれに対して垂直である。第1及び第2の端面10e、10fは、それぞれ、幅方向W及び積層方向Tに沿って延びている。コンデンサ本体10の稜線部及び角部は、面取り状とされていてもよいし、丸められた形状とされていてもよいが、クラックが発生することを抑制する観点からは、丸められた形状を有することが好ましい。

30

【0021】

コンデンサ本体10は、例えば、適宜の誘電体セラミックスにより構成することができる。コンデンサ本体10は、具体的には、例えば、 $BaTiO_3$ 、 $CaTiO_3$ 、 $SrTiO_3$ 、 $CaZrO_3$ などを含む誘電体セラミックスにより構成されていてもよい。コンデンサ本体10には、Mn化合物、Fe化合物、Cr化合物、Co化合物、Ni化合物などが添加されていてもよい。

【0022】

コンデンサ本体10の寸法は、特に限定されないが、コンデンサ本体10の高さ寸法をDT、長さ寸法をDL、幅寸法をDWとしたときに、 $DT < DW < DL$ であることが好ましい。また、 $DT < 0.7\text{ mm}$ が満たされることが好ましく、 $0.05\text{ mm} < DT < 0.5\text{ mm}$ が満たされることがより好ましい。また、 $0.4\text{ mm} < DL < 1.2\text{ mm}$ であることが好ましい。また、 $0.3\text{ mm} < DW < 0.7\text{ mm}$ であることが好ましい。

40

【0023】

図1、図3及び図4に示すように、コンデンサ1は、第1の外部電極21、22、23と、第2の外部電極24、25、26とを備えている。第1の外部電極21、22、23と、第2の外部電極24、25、26とは、それぞれ、コンデンサ本体10の第1及び第2の側面10c、10d並びに第1の端面10e、10fの少なくとも一面の上に設けられている。

50

【0024】

図3に示すように、本実施形態では、第1の外部電極21は、第1の側面10cの長さ方向Lにおける中央部の上に設けられている。図1に示すように、第1の外部電極21は、第1の側面10cの上から、第1及び第2の主面10a、10bのそれぞれの上に跨がって設けられている。図3に示すように、この第1の外部電極21により、第1の内部電極11の第1の引き出し部の露出部が覆われている。

【0025】

第1の外部電極23は、第2の側面10dの長さ方向LのL2側の部分の上に設けられている。図1、図3及び図4に示すように、第1の外部電極23は、第2の側面10dの上から、第1及び第2の主面10a、10bと第2の端面10fのそれぞれの上に跨がって設けられている。図3に示すように、この第1の外部電極23により、第1の内部電極11の第3の引き出し部の露出部が覆われている。図1に示すように、本実施形態においては、第1の外部電極23の第2の端面10f上に位置する部分は、Uの字状に形成されているが、これに限定されるものではない。第1の外部電極23の第2の端面10f上に位置する部分は、例えば、矩形状に形成されていてもよい。第1の外部電極23は第2の端面10f上に配置されていなくてもよいが、配置されていることが好ましい。

10

【0026】

第1の外部電極22は、第2の側面10dの長さ方向LのL1側の部分の上に設けられている。図1、図3、図4及び図5に示すように、第1の外部電極22は、第2の側面10dの上から、第1及び第2の主面10a、10bと第1の端面10eのそれぞれの上に跨がって設けられている。図3に示すように、この第1の外部電極22により、第1の内部電極11の第2の引き出し部の露出部が覆われている。本実施形態においては、第1の外部電極22の第1の端面10e上に位置する部分は、第1の外部電極23と同様にUの字状に形成されているが、これに限定されるものではない。第1の外部電極22の第1の端面10e上に位置する部分は、例えば、矩形状に形成されていてもよい。第1の外部電極22は第1の端面10e上に配置されていなくてもよいが、配置されていることが好ましい。

20

【0027】

図4に示すように、第2の外部電極24は、第2の側面10dの長さ方向Lにおける中央部の上に設けられている。図1に示すように、第2の外部電極24は、第2の側面10dの上から、第1及び第2の主面10a、10bのそれぞれの上に跨がって設けられている。図4に示すように、この第2の外部電極24により、第2の内部電極12の第1の引き出し部の露出部が覆われている。

30

【0028】

第2の外部電極25は、第1の側面10cの長さ方向LのL1側の部分の上に設けられている。図1、図3、図4及び図5に示すように、第2の外部電極25は、第1の側面10cの上から、第1及び第2の主面10a、10bと第1の端面10eのそれぞれの上に跨がって設けられている。図4に示すように、この第2の外部電極25により、第2の内部電極12の第2の引き出し部の露出部が覆われている。本実施形態においては、第2の外部電極25の第1の端面10e上に位置する部分は、第1の外部電極23と同様にUの字状に形成されているが、これに限定されるものではない。第2の外部電極25の第1の端面10e上に位置する部分は、例えば、矩形状に形成されていてもよい。第2の外部電極25は第1の端面10e上に配置されていなくてもよいが、配置されていることが好ましい。

40

【0029】

第2の外部電極26は、第1の側面10cの長さ方向LのL2側の部分の上に設けられている。図1、図3及び図4に示すように、第2の外部電極26は、第1の側面10cの上から、第1及び第2の主面10a、10bと第2の端面10fのそれぞれの上に跨がって設けられている。図4に示すように、この第2の外部電極26により、第2の内部電極12の第3の引き出し部の露出部が覆われている。図1に示すように、本実施形態におい

50

ては、第2の外部電極26の第2の端面10f上に位置する部分は、第1の外部電極23と同様にUの字状に形成されているが、これに限定されるものではない。第2の外部電極26の第2の端面10f上に位置する部分は、例えば、矩形状に形成されていてもよい。第2の外部電極26は第2の端面10f上に配置されていなくてもよいが、配置されていることが好ましい。

【0030】

第1及び第2の外部電極21～26は、それぞれ、適宜の導電材料により構成することができる。第1及び第2の外部電極21～26は、例えば、それぞれ、コンデンサ本体10の上に設けられた下地電極層と、下地電極層の上に設けられたNiめっき層と、Niめっき層の上に設けられたSnめっき層との積層体により構成されていてもよい。

10

【0031】

下地電極層は、例えば、焼成電極層、めっき層、導電性樹脂層等により構成されていてもよい。焼成電極層は、導電性ペーストを塗布した後に焼き付けることにより形成した電極である。下地電極層は、例えば、Cu、Ni、Ag、Pd、Ag-Pd合金、Auなどからなる群より選ばれる少なくとも1種の金属を含むことが好ましい。下地電極層は、ガラスを含んでいることが好ましい。下地電極層に含まれるガラスは、Si、Znを含むことが好ましい。

【0032】

Niめっき層は、下地電極層の上に設けられている。このNiめっき層を設けることにより、例えば、半田を用いてコンデンサ1を実装基板に実装する際に下地電極層が半田によって浸食されることを効果的に抑制することができる。

20

【0033】

なお、本実施形態では、外部電極21～26が、それぞれ、第1及び第2の主面10a、10b上にまで延びている例について説明した。但し、本発明は、この構成に限定されない。外部電極は、例えば、側面又は端面の上のみ設けられていてもよい。また、一つの側面の上に、四つ以上の外部電極が設けられていてもよい。

【0034】

コンデンサ本体10に割れや欠けが発生することを抑制する観点からは、コンデンサ本体10の稜線部の少なくとも一部が外部電極21～26により覆われていることが好ましい。

30

【0035】

図2～図5に示すように、コンデンサ本体10の内部には、第1の内部電極11と、第2の内部電極12とが設けられている。第1の内部電極11は、第1の外部電極21～23のそれぞれに接続されている。第2の内部電極12は、第2の外部電極24～26のそれぞれに接続されている。

【0036】

第1及び第2の内部電極11、12は、適宜の導電材料により構成することができる。第1及び第2の内部電極は、例えば、Ni、Cu、Ag、Pd、Auなどの金属や、これらの金属の一種を含む例えばAg-Pd合金などの合金により構成することができる。第1及び第2の内部電極11、12は、Niを含有していることがより好ましい。また、第1及び第2の内部電極11、12は、コンデンサ本体10に含まれるセラミックスと同種の組成系の誘電体粒子(共材)を含んでいてもよい。

40

【0037】

ところで、容量を形成するためには、第1の内部電極と第2の内部電極とを誘電体層を介して対向させる必要がある。このため、通常、積層セラミックコンデンサでは、第1の内部電極と第2の内部電極とが積層方向に沿って交互に設けられている。積層セラミックコンデンサの静電容量は、この第1及び第2の内部電極の積層数を調節することにより調節することができる。具体的には、例えば、大きな静電容量を有する積層セラミックコンデンサを得るためには、第1及び第2の内部電極の積層数を多くする必要がある。逆に、小さな静電容量の積層セラミックコンデンサを得るためには、第1及び第2の内部電極の

50

積層数を少なくする必要がある。しかしながら、積層セラミックコンデンサの静電容量を小さくすべく、第1及び第2の内部電極の積層数を少なくすると、コンデンサ本体が薄くなる。このため、積層セラミックコンデンサの強度が低下するという問題が生じる。

【0038】

ここで、図5に示すように、積層セラミックコンデンサ1では、コンデンサ本体10が、第1の内部電極11が積層方向Tに沿って連続して3枚以上積層された第1の内部電極積層部11aと、第2の内部電極12が積層方向Tに沿って連続して3枚以上積層された第2の内部電極積層部12aとを含む。第1の内部電極積層部11aと第2の内部電極積層部12aとが積層方向Tにおいて誘電体層を介して対向することにより容量が形成されている。

10

【0039】

積層セラミックコンデンサ1では、第1の内部電極積層部11aにおいて、積層方向Tの両側に第1の内部電極11が位置している第1の内部電極11は、容量形成に実質的に寄与しない。同様に、第2の内部電極積層部12aにおいて、積層方向Tの両側に第2の内部電極12が位置している第2の内部電極12は、容量形成に実質的に寄与しない。従って、第1の内部電極11が積層方向に沿って連続して3枚以上積層された第1の内部電極積層部11a及び第2の内部電極12が積層方向に沿って連続して3枚以上積層された第2の内部電極積層部12aを設けることにより、内部電極11, 12の積層数を減らすことなく、小さな静電容量を有する積層セラミックコンデンサ1を実現することができる。すなわち、第1及び第2の内部電極積層部11a, 12aを設けることにより、高強度かつ小さな静電容量を有する積層セラミックコンデンサ1を実現することができる。

20

【0040】

低容量を取得しつつ積層セラミックコンデンサ1の強度をさらに高める観点からは、各内部電極積層部11a, 12aにおいて、内部電極11, 12が5層以上積層されていることが好ましく、7層以上積層されていることがより好ましい。

【0041】

同様の観点から、コンデンサ本体10が、第1の内部電極積層部11aと第2の内部電極積層部12aとが交互に1層以上積層された部分を有することが好ましい。

【0042】

但し、各内部電極積層部における内部電極の積層数が多くなりすぎたり、内部電極積層部11a, 12aにおける内部電極11, 12の積層数が多くなりすぎたりすると、積層方向Tにおいて隣り合う第1の内部電極積層部11a間の距離や積層方向Tにおいて隣り合う第2の内部電極積層部12a間の距離が大きくなる。このとき、例えば、図5における第1の外部電極22と第2の内部電極積層部12aと積層方向において隣り合う第1の内部電極積層部11aとで囲まれた、内部電極11, 12が設けられていない誘電体層の部分と、内部電極11, 12が設けられた部分とで、周囲の温度が変化した場合や焼成時、焼き付け時などに熱膨張率が大きく異なることとなる。このため、内部電極11, 12が設けられていない誘電体層の部分に応力がかかり、コンデンサ本体10内に内部欠損が発生する可能性がある。コンデンサ本体10内に内部欠損が発生すると、積層セラミックコンデンサ1の信頼性が低くなる虞がある。従って、積層セラミックコンデンサ1の信頼性の低下を抑制する観点から、積層方向Tにおいて隣り合う第1の内部電極積層部11a間の距離を第2の内部電極12の厚みと積層方向Tにおいて隣り合う第2の内部電極12間の距離との和で除算した値（（積層方向Tにおいて隣り合う第1の内部電極積層部11a間の距離）/ {（第2の内部電極12の厚み）+（積層方向Tにおいて隣り合う第2の内部電極12間の距離）}）が2.5以下であることが好ましく、8以下であることがより好ましい。積層方向Tにおいて隣り合う第2の内部電極積層部12a間の距離を第1の内部電極11の厚みと積層方向Tにおいて隣り合う第1の内部電極11間の距離との和で除算した値（（積層方向Tにおいて隣り合う第2の内部電極積層部12a間の距離）/ {（第1の内部電極11の厚み）+（積層方向Tにおいて隣り合う第1の内部電極11間の距離）}）が2.5以下であることが好ましく、8以下であることがより好ましい。

30

40

50

【0043】

具体的には、積層方向において隣り合う第1の内部電極積層部11a間の距離と、積層方向において隣り合う第2の内部電極積層部12a間の距離とが、それぞれ、 $31\mu\text{m}$ 以下であることが好ましく、 $26\mu\text{m}$ 以下であることがより好ましく、 $18\mu\text{m}$ 以下であることがさらに好ましい。

【0044】

高強度かつ優れた信頼性を有する積層セラミックコンデンサ1を得る観点から、内部電極11, 12の平均厚みは、 $0.4\mu\text{m}$ 以上 $1.0\mu\text{m}$ 以下であることが好ましい。積層方向Tにおいて隣接する内部電極間に位置する誘電体層10gは、 $0.5\mu\text{m}$ 以上 $3\mu\text{m}$ 以下であることが好ましい。

10

【0045】

なお、内部電極11, 12は、コンデンサ本体10の側面10c, 10dの長さ方向Lの両端に位置する外部電極22, 23, 25, 26以外の外部電極21, 24にも接続されていることが好ましい。そうすることにより、内部電極と外部電極との接続信頼性を高めることができる。

【0046】

コンデンサ本体10内への水分等の侵入を抑制する観点から、内部電極11, 12は、コンデンサ本体10の端面10e, 10fに露出していないことが好ましい。

【0047】

(積層セラミックコンデンサ1の製造方法の一例)

20

次に、積層セラミックコンデンサ1の製造方法の一例について説明する。

【0048】

まず、セラミックグリーンシート、内部電極用導電性ペースト及び外部端子電極用導電性ペーストをそれぞれ準備する。セラミックグリーンシート及び導電性ペーストは、バインダ及び溶剤を含有していてもよい。セラミックグリーンシート及び導電性ペーストに用いられるバインダ及び溶媒は、例えば、公知のものを用いることができる。

【0049】

次に、セラミックグリーンシート上に、例えば、スクリーン印刷法やグラビア印刷法などにより所定のパターンに導電性ペーストを印刷し、内部電極パターンを形成する。

【0050】

30

次に、内部電極パターンが印刷されていない外層用セラミックグリーンシートを所定枚数積層し、その上に内部電極パターンが印刷されたセラミックグリーンシートを順次積層し、その上に外層用セラミックグリーンシートを所定枚数積層し、マザー積層体を作製する。その後、マザー積層体を静水圧プレスなどの手段により積層方向にプレスする。

【0051】

次に、マザー積層体を所定のサイズにカットし、生のセラミック積層体を切り出す。このとき、パレル研磨などにより生のセラミック積層体の稜線部や角部に丸みをつけてもよい。

【0052】

40

所定のサイズにカットされた生のセラミック積層体の側面に露出する内部電極露出部に、下地電極層を形成するための電極ペーストを塗布する。電極ペーストの塗布方法は、限定されない。電極ペーストの塗布方法としては、例えば、ローラ転写法等が挙げられる。

【0053】

次に、生のセラミック積層体を焼成することによりコンデンサ本体10を得る。焼成温度は、用いられるセラミック材料や導電材料にもよるが、例えば、 900 以上 1300 以下であることが好ましい。この後に、コンデンサ本体10をパレル研磨するなどしてコンデンサ本体10の稜線部や角部に丸みをつけてもよい。

【0054】

本実施形態に係る積層セラミックコンデンサ1では、第1及び第2の内部電極積層部1

50

1 a、1 2 a が設けられている。このため、内部電極 1 1、1 2 の層数を少なくすることなく、低容量化することができる。内部電極 1 1、1 2 の層数が少なくなると、コンデンサ本体 1 0 に占める内部電極 1 1、1 2 の体積割合が減少する。この場合、内部電極 1 1、1 2 の層数を減らす前と比較して、生のセラミック積層体の焼成時における収縮挙動が大きく変化する。このため、内部電極 1 1、1 2 の層数を減らす前と同じ焼成条件で焼成した場合、焼成時にクラック等の不具合が発生する場合がある。特に、より低容量を取得するために内部電極 1 1、1 2 の層数を大きく減らした場合、コンデンサ本体 1 0 内の内部電極 1 1、1 2 の体積割合が大きい部分と小さい部分の焼成時における収縮挙動の差がより大きくなり、不具合は拡大する。従って、本実施形態に係る積層セラミックコンデンサ 1 が低容量な積層セラミックコンデンサである場合も、効率良く製造することができる。

10

【0055】

次に、Niめっき層 2 1 b ~ 2 6 b を形成し、その後、Snめっき層 2 1 c ~ 2 6 c を形成することにより積層セラミックコンデンサ 1 を完成させることができる。以下、本発明の好ましい実施形態の他の例について説明する。以下の説明において、上記第 1 の実施形態と実質的に共通の機能を有する部材を共通の符号で参照し、説明を省略する。

【0056】

(第 2 ~ 第 5 の実施形態)

図 6 は、第 2 の実施形態に係るコンデンサ 1 a の模式的断面図である。図 7 は、第 3 の実施形態に係るコンデンサ 1 b の模式的断面図である。図 8 は、第 4 の実施形態に係るコンデンサ 1 c の模式的断面図である。図 9 は、第 5 の実施形態に係るコンデンサ 1 d の模式的断面図である。図 10 は、第 6 の実施形態に係るコンデンサ 1 e の模式的断面図である。

20

【0057】

第 1 の実施形態に係るコンデンサ 1 では、第 1 の内部電極 1 1 の全てが第 1 の内部電極積層部 1 1 a を構成しており、第 2 の内部電極 1 2 の全てが第 2 の内部電極積層部 1 2 a を構成している例について説明した。但し、本発明は、この構成に限定されない。図 6 及び図 7 に示す積層セラミックコンデンサ 1 a、1 b のように、コンデンサ本体 1 0 が、第 1 の内部電極 1 1 と第 2 の内部電極 1 2 とが積層方向 T に沿って交互に積層された交互積層部 1 3 を有していてもよい。具体的には、図 6 に示す積層セラミックコンデンサ 1 a では、積層方向 T において第 1 及び第 2 の内部電極 1 1、1 2 が設けられた領域のうち、最も第 1 の主面 1 0 a 側の部分に交互積層部 1 3 が設けられている。図 7 に示す積層セラミックコンデンサ 1 b では、積層方向 T において第 1 及び第 2 の内部電極 1 1、1 2 が設けられた領域のうち、最も第 1 の主面 1 0 a 側に位置する部分と、最も第 2 の主面 1 0 b 側に位置する部分との両方に交互積層部 1 3 が設けられている。このように、積層方向 T において第 1 及び第 2 の内部電極 1 1、1 2 が設けられた領域のうち、最も主面 1 0 a、1 0 b 側に位置する部分に交互積層部 1 3 を設けることにより、当該主面 1 0 a、1 0 b のどちらを実装面として積層セラミックコンデンサ 1 a、1 b を実装しても、積層セラミックコンデンサ 1 a、1 b 内において電流の流れる経路長を短くすることができる。従って、積層セラミックコンデンサ 1 a、1 b の等価直列インダクタンス (ESL) を低くすることができる。

30

40

【0058】

同様に、図 8 に示す積層セラミックコンデンサ 1 c のように、コンデンサ本体 1 0 の最も主面 1 0 a 側に配された内部電極 1 2 が積層方向 T において隣り合う内部電極 1 1 と容量を形成するように設けられている場合や、図 9 に示す積層セラミックコンデンサ 1 d のように、コンデンサ本体 1 0 の最も主面 1 0 a、1 0 b 側に配された内部電極 1 2、1 1 が積層方向 T において隣り合う内部電極 1 1、1 2 と容量を形成するように設けられている場合も、積層セラミックコンデンサ 1 c、1 d 内において電流の流れる経路長を短くすることができる。従って、積層セラミックコンデンサ 1 c、1 d の ESL を低くすることができる。

50

【0059】

なお、図8に示す積層セラミックコンデンサ1cにおいて、コンデンサ本体10の最も主面10a側に配された内部電極12が積層方向Tにおいて連続して2層積層されている場合もある。このように、連続して2層積層された内部電極12のうち、コンデンサ本体10の内側に配された内部電極12をコンデンサ本体10の外側に配された内部電極12で保護することにより、耐湿性などの信頼性を向上させることができる。

【0060】

同様に、図9に示す積層セラミックコンデンサ1dにおいて、コンデンサ本体10の最も主面10a側に配された内部電極12が積層方向Tにおいて連続して2層積層され、コンデンサ本体10の最も主面10b側に配された内部電極11が積層方向Tにおいて連続して2層積層されている場合もある。

10

【0061】

また、図10に示す積層セラミックコンデンサ1eのように、第1の内部電極積層部11aと第2の内部電極積層部12aとの間に交互積層部13を設けてもよい。

【0062】

(第7の実施形態)

図11は、第7の実施形態に係るコンデンサの模式的断面図である。図12は、第7の実施形態に係るコンデンサの模式的断面図である。

【0063】

本実施形態に係る積層セラミックコンデンサ1fは、内部電極11, 12と外部電極21~26との接続態様において第1の実施形態に係る積層セラミックコンデンサ1と異なる。本発明においては、内部電極と外部電極との接続態様は、特に限定されない。本実施形態に係る積層セラミックコンデンサ1fでは、第1の内部電極11が外部電極22, 23, 25, 26に接続されており、第2の内部電極12が外部電極21, 24に接続されている。

20

【0064】

もっとも、ESLを低くする観点からは、第1の実施形態のように内部電極11, 12と外部電極21~26を接続することが好ましい。この場合、長さ方向Lにおいて隣り合う外部電極や幅方向Wにおいて対向する外部電極の極性が相互に異なるため、発生する磁界が打ち消し合うためである。以下、本発明について、具体的な実施例に基づいて、さらに詳細に説明するが、本発明は以下の実施例に何ら限定されるものではなく、その要旨を変更しない範囲において適宜変更して実施することが可能である。

30

【0065】

(実施例1)

下記の条件で、第1の実施形態に係る積層セラミックコンデンサ1と実質的に同様の構成を有するコンデンサを作製した。

【0066】

コンデンサ本体の主成分：Mg、V、Dy、Siを添加したチタン酸バリウム

誘電体層の厚み：平均0.74μm

内部電極の厚み：平均0.52μm

(誘電体層および内部電極の厚み測定法)

まず、試料を3個用意し、各試料を垂直になるように立てて、各試料の周りを樹脂で固めた。

40

【0067】

このとき、各試料の長さ方向L及び積層方向Tに沿った側面が露出するようにした。研磨機により、側面を研磨し、コンデンサ本体のW方向の1/2の深さで研磨を終了し、研磨面を露出させた。この研磨面に対しイオンリングリングを行い、研磨によるダレを除去した。このようにして、観察用の断面を得た。

【0068】

図13に示す通り、長さ方向L及び積層方向Tに沿った断面のL方向の1/2の位置に

50

において、内部電極と直交する垂線を引いた。次に、試料の内部電極が積層されている領域を積層方向に3等分に分割し、上側部U、中間部M、下側部Dの3つの領域に分けた。そして、各領域のそれぞれの積層方向中央部から10層の誘電体層を選定し、これらの誘電体層の上記垂線上における厚みを測定した。ただし、上記垂線上で内部電極が欠損し、該内部電極を挟むセラミック層がつながっている等により測定が不可能なものは除いた。

【0069】

以上より、各試料につき、30箇所誘電体層の厚みを測定し、これらの平均値を求めた。したがって、試料数3個×3つの領域×10層=90箇所における誘電体層の厚みの平均値が求められた。

【0070】

同様に、各試料につき、30箇所内部電極の厚みを測定し、これらの平均値を求めた。実施例1においては、第1の内部電極の厚みと第2の内部電極の厚みは実質的に同じである。したがって、試料数3個×3つの領域×10層=90箇所における内部電極の厚みの平均値が求められた。ただし、内部電極が欠落している等により測定できない部分は測定対象から除いた。

【0071】

誘電体層の厚みと内部電極の厚みは、走査型電子顕微鏡を用いて測定した。最も主面側に位置する内部電極と主面との間の距離：平均30μm

第1～第6の外部電極の厚み(W方向における最も厚い部分)：平均20μm

第1～第6の外部電極のNiめっき層の厚み：4μm

第1～第6の外部電極のSnめっき層の厚み：4μm

コンデンサ本体の長さ寸法：1.14mm

コンデンサ本体の幅寸法：0.57mm

コンデンサ本体の高さ寸法：0.4mm

第1の内部電極と第2の内部電極とが対向している部分と端面との間の距離：平均50μm

第1の内部電極と第2の内部電極とが対向している部分と側面との間の距離：平均50μm

焼成温度：1200

焼付け温度：920

各内部電極積層部における内部電極の積層数：3層

内部電極積層部の積層数：90層

積層方向Tにおいて隣り合う第1の内部電極積層部間の距離：5μm

積層方向Tにおいて隣り合う第2の内部電極積層部間の距離：5μm

なお、積層方向Tにおいて隣り合う第1の内部電極積層部間の距離と、積層方向Tにおいて隣り合う第2の内部電極積層部間の距離とは、以下の要領で測定した。

【0072】

まず、作製した積層セラミックコンデンサを第1の側面が露出するように樹脂で固め、第1の側面を、第1の側面と平行に、コンデンサ本体のW方向の幅寸法が1/2となるまで研磨した。露出した研磨面に対してイオンリングを行い、研磨によるダレを除去した。次に、この断面における内部電極が積層されている領域を積層方向Tに3等分した各領域における積層方向Tにおける中央付近において、積層方向Tにおいて隣り合う第1の内部電極積層部間の距離及び積層方向Tにおいて隣り合う第2の内部電極積層部間の距離を測定した。この測定は、第1の内部電極積層部間の距離を測定する場合、長さ方向Lにおいて複数の第2の内部電極12のうち最も突出した内部電極の先端が位置している部分において行った。また、第2の内部電極積層部間の距離を測定する場合、長さ方向Lにおいて複数の第1の内部電極11のうち最も突出した内部電極の先端が位置している部分において行った。上記測定を4個のサンプルにつき行い、測定された12箇所の距離を平均することにより、積層方向Tにおいて隣り合う第1の内部電極積層部間の距離と、積層方向Tにおいて隣り合う第2の内部電極積層部間の距離とをそれぞれ測定した。

10

20

30

40

50

【 0 0 7 3 】

(実施例 2)

以下の条件としたこと以外は、実施例 1 と同様にして積層セラミックコンデンサを作製した。

【 0 0 7 4 】

各内部電極積層部における内部電極の積層数：6 層

内部電極積層部の積層数：4 5 層

積層方向 T において隣り合う第 1 の内部電極積層部間の距離：8 μ m積層方向 T において隣り合う第 2 の内部電極積層部間の距離：8 μ m

(実施例 3)

以下の条件としたこと以外は、実施例 1 と同様にして積層セラミックコンデンサを作製した。

【 0 0 7 5 】

各内部電極積層部における内部電極の積層数：1 2 層

内部電極積層部の積層数：2 2 層

積層方向 T において隣り合う第 1 の内部電極積層部間の距離：1 6 μ m積層方向 T において隣り合う第 2 の内部電極積層部間の距離：1 6 μ m

【 0 0 7 6 】

(実施例 4)

以下の条件としたこと以外は、実施例 1 と同様にして積層セラミックコンデンサを作製した。

【 0 0 7 7 】

各内部電極積層部における内部電極の積層数：1 4 層

内部電極積層部の積層数：2 0 層

積層方向 T において隣り合う第 1 の内部電極積層部間の距離：1 8 μ m積層方向 T において隣り合う第 2 の内部電極積層部間の距離：1 8 μ m

【 0 0 7 8 】

(実施例 5)

以下の条件としたこと以外は、実施例 1 と同様にして積層セラミックコンデンサを作製した。

【 0 0 7 9 】

各内部電極積層部における内部電極の積層数：2 0 層

内部電極積層部の積層数：1 4 層

積層方向 T において隣り合う第 1 の内部電極積層部間の距離：2 6 μ m積層方向 T において隣り合う第 2 の内部電極積層部間の距離：2 6 μ m

【 0 0 8 0 】

(実施例 6)

以下の条件としたこと以外は、実施例 1 と同様にして積層セラミックコンデンサを作製した。

【 0 0 8 1 】

各内部電極積層部における内部電極の積層数：2 4 層

内部電極積層部の積層数：1 1 層

積層方向 T において隣り合う第 1 の内部電極積層部間の距離：3 1 μ m積層方向 T において隣り合う第 2 の内部電極積層部間の距離：3 1 μ m

【 0 0 8 2 】

(比較例 1)

以下の条件としたこと以外は、実施例 1 と同様にして積層セラミックコンデンサを作製した。

【 0 0 8 3 】

各内部電極積層部における内部電極の積層数：3 0 層

10

20

30

40

50

内部電極積層部の積層数：9層

積層方向Tにおいて隣り合う第1の内部電極積層部間の距離：39 μm

積層方向Tにおいて隣り合う第2の内部電極積層部間の距離：39 μm

【0084】

(比較例2)

以下の条件としたこと以外は、実施例1と同様にして積層セラミックコンデンサを作製した。

【0085】

各内部電極積層部における内部電極の積層数：40層

内部電極積層部の積層数：7層

積層方向Tにおいて隣り合う第1の内部電極積層部間の距離：51 μm

積層方向Tにおいて隣り合う第2の内部電極積層部間の距離：51 μm

なお、比較例2においては、4個のサンプルにつき、積層方向Tにおいて隣り合う第1の内部電極積層部間の距離を全て測定し、これらの平均値を求めた。また、4個のサンプルにつき、積層方向Tにおいて隣り合う第2の内部電極積層部間の距離を全て測定し、これらの平均値を求めた。

【0086】

(比較例3)

以下の条件としたこと以外は、実施例1と同様にして積層セラミックコンデンサを作製した。

【0087】

各内部電極積層部における内部電極の積層数：78層

内部電極積層部の積層数：4層

積層方向Tにおいて隣り合う第1の内部電極積層部間の距離：99 μm

積層方向Tにおいて隣り合う第2の内部電極積層部間の距離：99 μm

なお、比較例3においては、10個のサンプルにつき、積層方向Tにおいて隣り合う第1の内部電極積層部間の距離を全て測定し、これらの平均値を求めた。また、10個のサンプルにつき、積層方向Tにおいて隣り合う第2の内部電極積層部間の距離を全て測定し、これらの平均値を求めた。

【0088】

(割れ、欠けの有無の確認)

各実施例及び比較例において作製した100個のサンプルにつき、以下の要領で、割れ、欠けの有無を確認した。結果を表1に示す。

【0089】

(割れ、欠けの確認法)

まず、各試料を垂直になるように立てて、各試料の周りを樹脂で固めた。

このとき、各試料の端面が露出するようにした。研磨機により、端面を研磨し、コンデンサ本体の長さ方向Lの1/2の深さで研磨を終了し、幅方向W及び積層方向Tに沿った断面を露出させた。この断面において、第1の外部電極と、第2の内部電極積層部と、積層方向において隣り合う第1の内部電極積層部とで囲まれた部分の誘電体層、および、第2の外部電極と、第1の内部電極積層部と、積層方向において隣り合う第2の内部電極積層部とで囲まれた部分の誘電体層を観察した。誘電体層に割れ、欠けが確認されたものを割れ、欠け発生有りとしてカウントした。なお、観察は、光学顕微鏡を用いた。

【0090】

(ESLの測定)

各実施例及び比較例において作製した5個のサンプルを実装基板上に実装し、ネットワークアナライザ(アジレント社製E5071B)を用いて、ESLを測定し、平均値を算出した。測定周波数帯域は0.5GHz以上8.5GHz以下とした。結果を表1に示す。

【0091】

10

20

30

40

50

なお、表 1 に示す A , B , C は以下の通りである。

【 0 0 9 2 】

A : 各内部電極積層部における内部電極の積層数

B : 内部電極積層部の積層数

C : 積層方向 T において隣り合う第 1 の内部電極積層部間の距離 (= 積層方向 T において隣り合う第 2 の内部電極積層部間の距離)

【 0 0 9 3 】

【 表 1 】

	A	B	C (μm)	割れ、欠け 発生数	ESL (pH)
実施例1	3	90	5	0	36
実施例2	6	45	8	0	37
実施例3	12	22	16	0	40
実施例4	14	20	18	0	43
実施例5	20	14	26	0	46
実施例6	24	11	31	2	47
比較例1	30	9	39	10	48
比較例2	40	7	51	11	58
比較例3	78	4	99	15	79

10

20

30

【 0 0 9 4 】

(実施例 7)

図 9 に示すように、最も第 1 の主面側に第 2 の内部電極を 1 枚追加し、最も第 2 の主面側に第 1 の内部電極を 1 枚追加したこと以外は、実施例 1 と同様にして積層セラミックコンデンサを作製した。

【 0 0 9 5 】

(実施例 8)

図 10 に示すように、第 1 の主面側から数えて 4 5 番目の内部電極積層部と 4 6 番目の内部電極積層部との間に、第 1 の主面側から第 2 の内部電極と第 1 の内部電極とを 1 枚ずつ追加したこと以外は、実施例 1 と同様にして積層セラミックコンデンサを作製した。

40

【 0 0 9 6 】

(実施例 9)

図 9 に示すように、最も第 1 の主面側に第 2 の内部電極を 1 枚追加し、最も第 2 の主面側に第 1 の内部電極を 1 枚追加したこと以外は、実施例 3 と同様にして積層セラミックコンデンサを作製した。

【 0 0 9 7 】

(実施例 10)

図 10 に示すように、第 1 の主面側から数えて 1 1 番目の内部電極積層部と 1 2 番目の内部電極積層部との間に、第 1 の主面側から第 2 の内部電極と第 1 の内部電極とを 1 枚ずつ追加したこと以外は、実施例 3 と同様にして積層セラミックコンデンサを作製した。

50

【 0 0 9 8 】

実施例 7 ~ 1 0 において作製したサンプルについても、割れ、欠けの有無の確認と、E S L の測定を上述の方法と同様の方法で行った。結果を表 2 に示す。

【 0 0 9 9 】

【表 2】

	A	B	C (μm)	割れ、欠け 発生数	E S L (pH)
実施例7	3	90	5	0	35
実施例8	3	90	8	0	36
実施例9	12	22	16	0	35
実施例10	12	22	18	0	40

10

20

【符号の説明】

【 0 1 0 0 】

1 , 1 a , 1 b , 1 c , 1 d , 1 e , 1 f 積層セラミックコンデンサ

1 0 コンデンサ本体

1 0 a 第 1 の主面

1 0 b 第 2 の主面

1 0 c 第 1 の側面

1 0 d 第 2 の側面

1 0 e 第 1 の端面

1 0 f 第 2 の端面

1 0 g 誘電体層

1 1 第 1 の内部電極

1 1 a 第 1 の内部電極積層部

1 2 第 2 の内部電極

1 2 a 第 2 の内部電極積層部

1 3 交互積層部

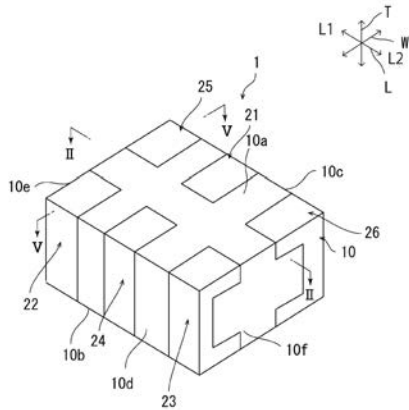
2 1 ~ 2 3 第 1 の外部電極

2 4 ~ 2 6 第 2 の外部電極

30

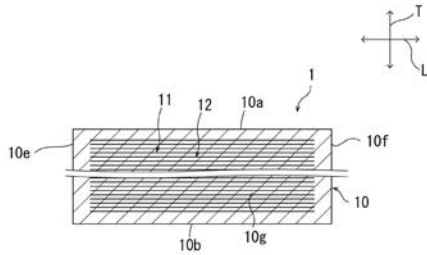
【 図 1 】

図1



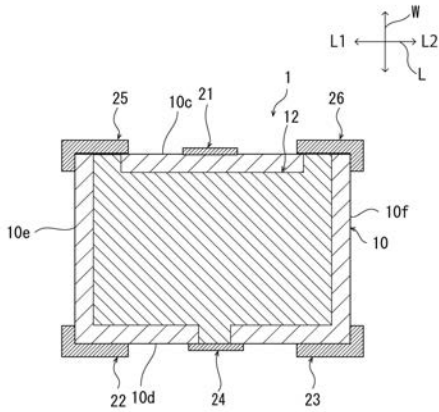
【 図 2 】

図2



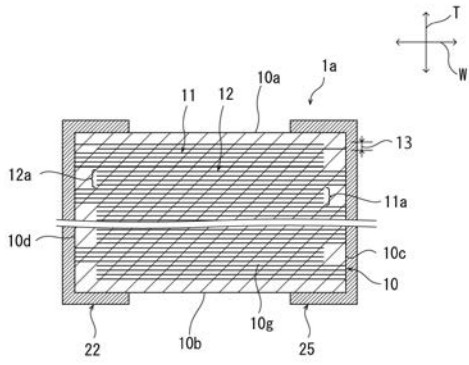
【 図 4 】

図4



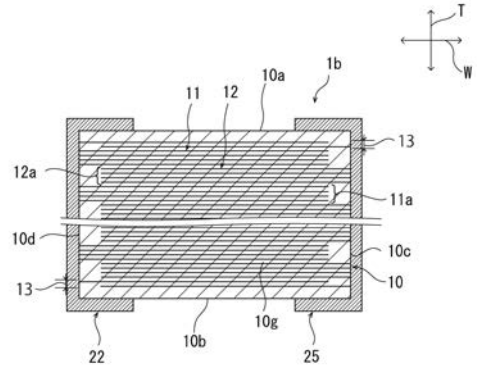
【 図 6 】

図6



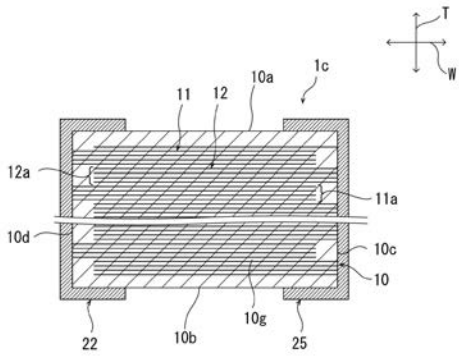
【 図 7 】

図7



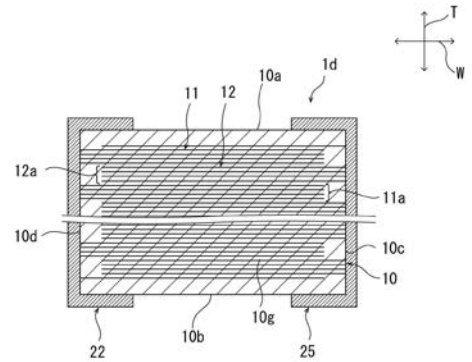
【 図 8 】

図8



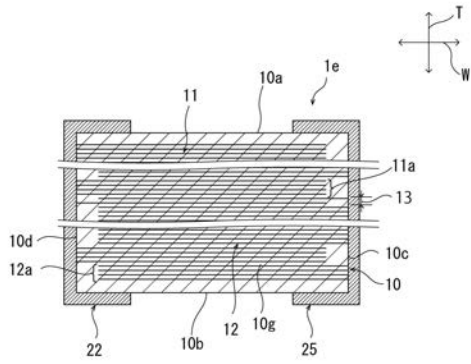
【 図 9 】

図9



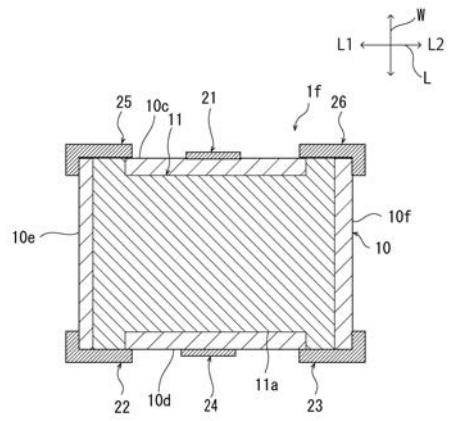
【 図 1 0 】

図10



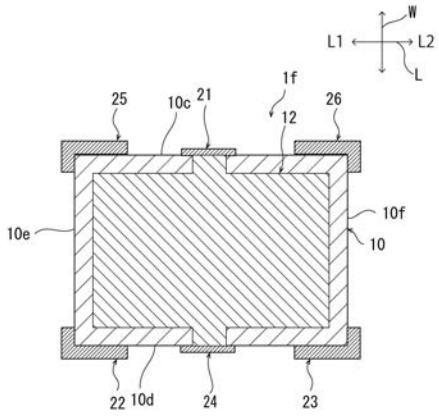
【 図 1 1 】

図11



【 図 1 2 】

図12



【 図 1 3 】

図13

