

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5936498号
(P5936498)

(45) 発行日 平成28年6月22日(2016.6.22)

(24) 登録日 平成28年5月20日(2016.5.20)

(51) Int.Cl.

F I

G O 6 F 13/38 (2006.01)

G O 6 F 13/36 (2006.01)

G O 6 F 13/38 3 2 O A

G O 6 F 13/38 3 5 O

G O 6 F 13/36 5 3 O B

G O 6 F 13/36 5 2 O C

G O 6 F 13/36 3 1 O A

請求項の数 4 (全 21 頁)

(21) 出願番号 特願2012-205504 (P2012-205504)
 (22) 出願日 平成24年9月19日 (2012.9.19)
 (65) 公開番号 特開2013-168122 (P2013-168122A)
 (43) 公開日 平成25年8月29日 (2013.8.29)
 審査請求日 平成27年2月19日 (2015.2.19)
 (31) 優先権主張番号 特願2012-5894 (P2012-5894)
 (32) 優先日 平成24年1月16日 (2012.1.16)
 (33) 優先権主張国 日本国(JP)

(73) 特許権者 302062931
 ルネサスエレクトロニクス株式会社
 東京都江東区豊洲三丁目2番24号
 (74) 代理人 100103894
 弁理士 冢入 健
 (72) 発明者 真鍋 政男
 神奈川県川崎市中原区下沼部1753番地
 ルネサスエレクトロニクス株式会社内

審査官 佐々木 洋

最終頁に続く

(54) 【発明の名称】 USB 3.0 デバイス及び制御方法

(57) 【特許請求の範囲】

【請求項 1】

USB 3.0 (USB: Universal Serial Bus) デバイスの制御方法において、

SS (Disabled) 状態になった該 USB 3.0 デバイスに対して、予め定められた所定の時間が経過しても、Bus Reset または Power ON Reset が実行されず、かつ、HS (High Speed) 接続、FS (Full Speed) 接続、LS (Low Speed) 接続のうちのいずれか 1 つである USB 2.0 接続がホストとの間で確立しないときに、Rx (Detect) 状態に遷移するよう制御を行う制御方法。

【請求項 2】

USB 3.0 (USB: Universal Serial Bus) デバイスであって、

SS (Disabled) 状態になったときに、予め定められた所定の時間が経過しても、Bus Reset または Power ON Reset が実行されず、かつ、HS (High Speed) 接続、FS (Full Speed) 接続、LS (Low Speed) 接続のうちのいずれか 1 つである USB 2.0 接続が確立しない場合には、Rx (Detect) 状態に遷移するよう制御を行う制御部を有することを特徴とする USB 3.0 デバイス。

【請求項 3】

前記USB 2.0接続の接続手順を行うUSB 2.0接続部と、

SS(Super Speed)接続の接続手順を行うSS接続部とをさらに有し、

前記制御部は、

USB 3.0デバイスがSS.Disabled状態になったときから時間をカウントするタイマーを有し、

Rx.Detect状態において前記SS接続部が行うReceiver Detectionが失敗したときに、前記SS接続部の動作を停止させると共に前記USB 2.0接続部による接続手順を開始させることにより前記USB 3.0デバイスをSS.Disabled状態に遷移させ、

SS.Disabled状態において、前記タイマーがカウントした時間が経過しても、前記USB 2.0接続部が行う前記USB 2.0接続が確立しないときに、Rx.Detect状態に遷移させ、前記SS接続部によるReceiver Detectionを開始させることを特徴とする請求項2に記載のUSB 3.0デバイス。

10

【請求項4】

前記USB 2.0接続部は、データ線対の一方に接続されるプルアップ抵抗を有し、
前記制御部は、

前記USB 3.0デバイスがSS.Disabled状態になったときに、前記プルアップ抵抗を前記データ線対のいずれか一方に接続し、

前記予め定められた所定の時間が経過しても前記USB 2.0接続が確立しない場合には、前記プルアップ抵抗を前記データ線対から切断し、Rx.Detect状態に遷移するよう制御を行う

20

請求項3に記載のUSB 3.0デバイス。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、USB(Universal Serial Bus)デバイス、より具体的にはUSB 3.0デバイスに関する。

【背景技術】

【0002】

USB 2.0と下位互換性を持つUSB 3.0では、USB 2.0のロースピード(LS)、フルスピード(FS)、ハイスピード(HS)に加え、5Gbpsの超高速転送が可能になるスーパースピード(SS)が追加されている。

30

【0003】

SS通信を実現するために、USB 3.0では、様々な工夫がなされている。例えば、USB 2.0で使われているUTP(Unshielded Twist Pair)ケーブルをSS通信に使うのでは減衰が大き過ぎて正しく通信できないため、USB 3.0では、USB 2.0の通信用として同じ規格のUTPケーブルはそのままにして、別にSSに対応する通信線として、2対のSDP(Shielded Differential Pair)ケーブルが追加されている。

【0004】

40

また、図17(非特許文献1におけるFigure 10-3)に示すように、USB 3.0機器(ホストやハブ、デバイス)の回路ブロックでは、USB 2.0のブロック(Non-SuperSpeed部分)とは別個に、SS用のブロック(SuperSpeed部分)が追加されている。なお、本明細書の説明において、「USB機器」は、USBホストとデバイスの両方を意味し、USBハブも含まれる。USBハブは、USBホストとUSBデバイスの両方の機能を有し、USBホストにとってはUSBデバイスであり、USBデバイスにとってはUSBホストになる。

【0005】

USB 2.0と異なる物理層を持つUSB 3.0のSSは、USB 2.0の資産を最大限に活用するために、上位のプロトコル層における多くの部分でUSB 2.0を継承して

50

おり、アプリケーション層においては既存のクラスドライバをそのまま使っている。USB 2.0と異なる物理層と、USB 2.0と大きな変更がないプロトコル層とのギャップを解消するため、USB 3.0では、パケットのフレーミング、リンクの確立、パワーマネジメントなどを担当するリンク層が新たに追加されている。

【0006】

図18は、USB 3.0機器の階層モデル図である。図示のように、USB 3.0機器10は、USB 3.0で追加されたSS部分30と、USB 2.0部分40と、SS部分30とUSB 2.0部分40により共有される共通部分20を備える。USB 2.0部分40は、USB 2.0エンドポイント・コントローラ42、UTMI (USB 2.0 Transceiver Macrocell Interface) 44、HS/FS/LS物理層46を有し、SS部分30は、HS/FS/LSエンドポイント・コントローラ32、リンク層34、SS物理層36を備える。なお、USB 3.0では、USB 2.0のLS、FS、HSのうちの少なくとも1つに対応することが規定されており、LS/FS/HSのいずれにも対応せず、SSのみに対応することが許されない。

10

【0007】

図18におけるリンク層34は、上述した、USB 3.0においてSSを実現するために追加されたリンク層である。SSのリンク層では、いくつかの状態が定義され、その遷移条件が規定されている。図19を参照して、本願発明と関連ある部分を説明する。

【0008】

図19は、非特許文献1におけるFigure 7-13であり、USB 3.0におけるLTSSM (Link Training and Status State Machine) 状態遷移を示す。

20

【0009】

図中Rx.Detect状態は、リンクパートナーの存在を探すステートである。このRx.Detect状態において、USB 3.0機器は、「Receiver Detection」と呼ばれる処理を行って、SSの送受信ラインに「Rx.Termination」と呼ばれる終端抵抗の有無を検出する。図20と図21を参照して、Receiver Detectionの仕組みを説明する。

【0010】

図20と図21は、上述した終端抵抗 (Rx.Termination、図中R_Term60) がSSの送受信ラインにない場合とある場合を夫々示す。

30

【0011】

Receiver Detectionを行うUSB 3.0機器の送信部は、自身にとってSS送信ラインであり、接続先のUSB 3.0機器にとってはSS受信ラインとなる通信線に設けられたスイッチ50をONすることにより該通信線に電圧 (図中SW制御電圧) を印加し、受信部は、自身にとってSS受信ラインであり、接続先のUSB 3.0機器にとってはSS送信ラインとなる通信線に設けられたR_Term60を接続する。

【0012】

送信側のUSB 3.0機器は、スイッチ50をONした後に、SS送信ラインにおける電圧 (V_Detect) の変動態様を監視し、V_Detectの変動態様からR_Term60の有無を検出する。図22を参照して説明する。

40

【0013】

Receiver Detection時にSS送信ラインに印加されたSW制御電圧は、図22の上部に示している。受信側のUSB機器がSSに対応し、かつRx.Detect状態にある (図21に示す状態、すなわちR_Term60が接続されている) 場合には、V_Detectは、図中曲線C2が示すように、緩やかに上昇する。一方、受信側のUSB機器がSSに対応しない場合、またはSSに対応するもののR_Term60が接続されていない場合 (図20に示す状態の場合) には、V_Detectは、図中曲線C1が示すように急激に上昇する。

【0014】

50

送信側のUSB 3.0機器は、V thresholdと呼ばれる閾値電圧でV Detectをサンプリングし、サンプリング結果からR_Term60の有無を検出する。なお、USB 3.0では、この検出は、最大8回まで行われると規定されている。

【0015】

図19に戻って説明する。

Rx.Detect状態において、8回以内でR_Term60が検出されると、LTSSMは、Polling状態に遷移する。ここまでは、送信側がUSB 3.0ホストとUSB 3.0デバイスのいずれであっても、同様である。

【0016】

Rx.Detect状態において、8回の検出が行われてもR_Term60が検出されなかったとき、USB 3.0ホストとUSB 3.0デバイスの以降の動作が異なる。

10

【0017】

送信側がUSB 3.0ホストである場合に、該ホストは、リンク層のさらに上位の層(ドライバ等)からReceiver Detectionの再開指示があるときは、Rx.Detect状態に戻る。上位層より再開の指示が無いときは、該ホストは、USBデバイスのD+もしくはD-のプルアップを検出したならば、USB 2.0 Bus Reset(以下、単に「Bus Reset」ともいう)を実行し、受信側(デバイス)とUSB 2.0での接続を試みると共に、さらに、R_Term60の検出を行う。USB 3.0では、ここで、ホストによるBus Resetの実行回数についての制限がないが、1回のBus Resetにつき、R_Term60の検出すなわちReceiver Detectionは、1回のみ行われるように規定されている。この1回のReceiver DetectionによりR_Term60が検出された場合に、LTSSMは、Pollingに遷移し、SSでのリンク手順がなされる。一方、この検出でもR_Term60が検出されなかった場合には、該ホストは、受信側とUSB 2.0での接続を続行する。

20

【0018】

送信側がUSB 3.0デバイスである場合には、8回の検出を行ってもR_Term60を検出できなかったとき、該デバイスは、SS.Disabled状態に入る。

【0019】

図19に示すように、SS.Disabled状態に入ったUSB 3.0デバイスは、Power On ResetまたはUSB 2.0 Bus Resetされない限り、Rx.Detect状態に回復することが無い。

30

【0020】

SS.Disabled状態に入ると、USB 3.0デバイスは、自身のUSB 2.0部分40(図18参照)を起動して受信側(ここではホスト)とのUSB 2.0接続に備える。並行して、USB 3.0ホストによりUSB 2.0 Bus Resetされると、Rx.Detect状態に復帰し、もう一度Receiver Detectionを行う。USB 3.0では、デバイスについても、ここにおけるReceiver Detectionは、1度のBus Resetにつき1回のみ行われると規定されている。このReceiver DetectionによりR_Term60が検出されると、USB 3.0デバイスは、Polling状態に遷移し、SSでのリンク手順を実行する。

40

【0021】

以下において、説明上の便宜のため、Bus Resetに伴う1回のみのReceiver Detectionを「Bus Reset Receiver Detection」という。

【先行技術文献】

【非特許文献】

【0022】

【非特許文献1】Universal Serial Bus 3.0 Specification Revision 1.0 (November 12, 2008)

50

【発明の概要】

【発明が解決しようとする課題】

【0023】

ところで、USB 3.0 ホスト側の何らかのエラーにより USB 3.0 デバイスが SS . Disabled 状態に入った場合に、USB 3.0 ホストは、エラーから復帰した後に、SS . Disabled 状態にある USB 3.0 デバイスに対して Receiver Detection を行っても R__Term60 を検出できないにも関わらず、8 回の R__Term60 の検出試行を経てから USB 2.0 Bus Reset を実行する。この 8 回の R__Term60 の検出は、無駄であり、USB 3.0 デバイスの SS . Disabled から Rx . Detect 状態への復帰に時間がかかるという問題がある。

10

【課題を解決するための手段】

【0024】

本発明の 1 つの態様は、USB 3.0 デバイスの制御方法である。この制御方法は、SS . Disabled 状態になった該 USB デバイスに対して、予め定められた所定の時間が経過しても、HS (High Speed) 接続、FS (Full Speed) 接続、LS (Low Speed) 接続のうちのいずれか 1 つである USB 2.0 接続がホストとの間で確立しないときに、Rx . Detect 状態に遷移するよう制御を行う。

【0025】

なお、上記態様の方法を装置に置き換えて表現したもの、該装置を備えた USB デバイス、または該方法をコンピュータに実行せしめるプログラムなども、本発明の態様としては有効である。

20

【発明の効果】

【0026】

本発明にかかる技術によれば、ホストのエラーにより SS . Disabled 状態になった USB 3.0 デバイスの Rx . Detect 状態への迅速な復帰が可能である。

【図面の簡単な説明】

【0027】

【図 1】本発明の実施の形態にかかる USB システムを示す図である。

【図 2】図 1 に示す USB システムにおける USB 3.0 デバイスを示す図である。

【図 3】図 2 に示す USB 3.0 デバイスの動作を示すフローチャートである。

30

【図 4】従来の USB 3.0 デバイスの動作を示すフローチャートである。

【図 5】図 2 に示す USB 3.0 デバイスと従来の USB 3.0 デバイスを比較するための図である (その 1)。

【図 6】図 2 に示す USB 3.0 デバイスと従来の USB 3.0 デバイスを比較するための図である (その 2)。

【図 7】図 2 に示す USB 3.0 デバイスと従来の USB 3.0 デバイスを比較するための図である (その 3)。

【図 8】図 2 に示す USB 3.0 デバイスと従来の USB 3.0 デバイスを比較するための図である (その 4)。

【図 9】図 2 に示す USB 3.0 デバイスと従来の USB 3.0 デバイスを比較するための図である (その 5)。

40

【図 10】図 2 に示す USB 3.0 デバイスと従来の USB 3.0 デバイスを比較するための図である (その 6)。

【図 11】別の USB 3.0 デバイスを比較するための図である (その 1)。

【図 12】別の USB 3.0 デバイスを比較するための図である (その 2)。

【図 13】別の USB 3.0 デバイスを比較するための図である (その 3)。

【図 14】別の USB 3.0 デバイスを比較するための図である (その 4)。

【図 15】別の USB 3.0 デバイスを比較するための図である (その 5)。

【図 16】別の USB 3.0 デバイスを比較するための図である (その 6)。

【図 17】USB 3.0 のトポロジを示す図である。

50

【図18】USB3.0機器の階層モデル図である。

【図19】USB3.0で定められたLTSSM状態遷移を示す図である。

【図20】Rx.Detect状態で行われるReceiver Detectionの仕組みを説明するための図である(その1)。

【図21】Rx.Detect状態で行われるReceiver Detectionの仕組みを説明するための図である(その2)。

【図22】Receiver DetectionにおけるRx.Terminationの検出を説明するための図である。

【発明を実施するための形態】

【0028】

10

以下、図面を参照して本発明の実施の形態について説明する。説明の明確化のため、以下の記載及び図面は、適宜、省略、及び簡略化がなされている。また、様々な処理を行う機能ブロックとして図面に記載される各要素は、ハードウェア的には、CPU、メモリ、その他の回路で構成することができ、ソフトウェア的には、メモリにロードされたプログラムなどによって実現される。したがって、これらの機能ブロックがハードウェアのみ、ソフトウェアのみ、またはそれらの組合せによっていろいろな形で実現できることは当業者には理解されるところであり、いずれかに限定されるものではない。なお、各図面において、同一の要素には同一の符号が付されており、必要に応じて重複説明は省略されている。

【0029】

20

また、上述したプログラムは、様々なタイプの非一時的なコンピュータ可読媒体(non-transitory computer readable medium)を用いて格納され、コンピュータに供給することができる。非一時的なコンピュータ可読媒体は、様々なタイプの実体のある記録媒体(tangible storage medium)を含む。非一時的なコンピュータ可読媒体の例は、磁気記録媒体(例えばフレキシブルディスク、磁気テープ、ハードディスクドライブ)、光磁気記録媒体(例えば光磁気ディスク)、CD-ROM(Read Only Memory)CD-R、CD-R/W、半導体メモリ(例えば、マスクROM、PROM(Programmable ROM)、EPROM(Erasable PROM)、フラッシュROM、RAM(Random Access Memory))を含む。また、プログラムは、様々なタイプの

30

【0030】

図1は、本発明の実施の形態にかかるUSBシステム100を示す。該USBシステム100は、USBホスト110とUSB3.0デバイス120を備え、USBホスト110とUSB3.0デバイス120は、SS Interface112とHS/FS/LS Interface114により接続されている。

40

【0031】

図2は、USB3.0デバイス120を示す。分かりやすいように、図2において、USB3.0デバイス120の特徴を説明する上で必要な機能ブロックのみを示し、通常のUSB3.0デバイスに備えられる他の機能ブロックを省略している。

【0032】

図2に示すように、USB3.0デバイス120は、SSブロック130、USB2.0ブロック170、制御部200を有する。

【0033】

制御部200は、USB3.0デバイス120のRx.Detect状態とSS.Disabled状態の切替えの制御を行い、通常のUSB3.0デバイスにおける相対応の

50

機能ブロックとは、USB 3.0 デバイス 120 が SS . Disabled 状態に入った後の制御動作が異なる。これについては、後述する。

【0034】

SS ブロック 130 は、通常の USB 3.0 デバイスにおいて SS 通信に関連する処理を行うブロックと同様であり、SS 接続の接続手順を行う SS 接続部 140 を備える。SS 接続部 140 は、Rx 抵抗検出部 150 と Rx 抵抗部 160 を有する。Rx 抵抗検出部 150 は、スイッチ 152 と検出実行部 154 を備え、Rx 抵抗部 160 は、スイッチ 162 と、Receiver Detection (以下「R_Term」という) 164 を備える。

【0035】

SS 接続部 140 は、Rx . Detect 状態のときに Receiver Detection を行う。その際、Rx 抵抗検出部 150 において、スイッチ 152 が ON すると共に、検出実行部 154 が電圧 V_Detect の変動態様を監視して USB ホスト 110 側に Rx . Termination (R_Term) の有無を検出する。また、Rx 抵抗部 160 において、スイッチ 162 が ON することにより、R_Term 164 が接続される。

【0036】

SS 接続部 140 は、Receiver Detection 時に、USB ホスト 110 における R_Term の検出を 12ms 間隔で最大 8 回行う。SS 接続部 140 が 8 回の検出を行っても R_Term を検出できなかった場合に、制御部 200 は、SS . Disabled 状態に遷移すべく、スイッチ 152 とスイッチ 162 を OFF させることにより SS 接続部 140 の動作を停止する。

【0037】

USB 2.0 ブロック 170 は、通常の USB 3.0 デバイスにおいて USB 2.0 の通信に関連する処理を行うブロックと同様であり、USB 2.0 受信部 180 と、USB 2.0 接続の接続手順を行う USB 2.0 接続部 190 を備える。なお、USB 2.0 接続は、USB 2.0 で定められた HS 接続、FS 接続、LS 接続のいずれか 1 つであり、USB 3.0 デバイスが、これらの 3 つの接続のうちの少なくとも 1 つをサポートするように定められている。なお、USB 2.0 接続部 190 は、スイッチ 192 を有する。なお、ここでは USB 2.0 接続部 190 は HS / FS 接続を行う前提としており、したがってスイッチ 192 で制御されるプルアップ抵抗は D+ のラインに接続されている。USB 2.0 接続部が LS 接続を行う場合はプルアップ抵抗およびスイッチ 192 は D- ラインに接続される。

【0038】

SS 接続部 140 が行った Receiver Detection が失敗すると、USB 3.0 デバイス 120 は、SS . Disabled 状態に遷移する。制御部 200 は、USB 3.0 デバイス 120 が SS . Disabled 状態に遷移した場合に、USB 2.0 接続部 190 を制御して、USB 2.0 接続の接続手順を開始させる。

【0039】

USB 2.0 接続部 190 による USB 2.0 接続の接続手順の開始時、USB 2.0 接続部 190 は、HS 接続または FS 接続 (以下 HS / FS 接続という) の場合には、USB 2.0 受信部 180 の 2 つの差動信号線 (D+、D-) のうちの D+ をプルアップ (pull-up) し、LS 接続の場合には、D- をプルアップする。その後、ホスト側からの USB 2.0 接続動作を待つ。

【0040】

ホスト側は、USB 2.0 接続動作に際して、まず、USB 3.0 デバイス 120 における USB 2.0 受信部 180 の D+ と D- のいずれかがプルアップされているかを検出し、D+ がプルアップされていれば、さらに USB 2.0 Bus Reset を経て Chirp を行うことにより HS 接続か FS 接続の判別を行って、該当する接続を確立させる。一方、USB 2.0 受信部 180 の D- がプルアップされている場合に、ホスト側は、

10

20

30

40

50

USB 2.0 Bus Resetを行い、LS接続を確立させる。

【0041】

なお、USBホスト110がUSB3.0ホストである場合には、USBホスト110は、USB2.0 Bus Resetを実行すると共に、もう一度SS接続を試みるためにUSB3.0デバイス120がRx.Detect状態に戻るよう制御する。この場合、制御部200は、SS接続部140にReceiver Detectionなどを行わせる。前述したように、USB3.0では、ここでのReceiver Detectionは、Bus Reset Receiver Detectionであり、ホスト側、デバイス側ともに、1回のBus Resetにつき1回のみ行われると規定されている。

10

【0042】

また、SS.Disabled状態において、USB2.0 Bus Reset以外に、Power On Resetの場合にも、USB3.0デバイス120はRx.Detect状態に戻り、制御部200は、SS接続部140にReceiver Detectionなどを行わせる。この場合のReceiver Detectionは、Bus Reset Receiver Detectionではなく、最大8回まで行われると規定されている。

【0043】

ここまでの説明の中における制御部200の動作は、通常のUSB3.0デバイスにおける相対する機能ブロックの動作と同様である。本実施の形態のUSBシステム100において、制御部200は、USB3.0デバイス120がSS.Disabled状態になったときに、上述した各動作に加え、さらに下記の制御動作をする。

20

【0044】

図2に示すように、制御部200は、タイマー210を備える。タイマー210は、USB3.0デバイス120がSS.Disabled状態に入ったときから、時間のカウントを開始する。

【0045】

制御部200は、タイマー210によりカウントした時間が予め定められた所定の時間T(例えば数ms)が経過する前に、Power On Resetが生じた場合、タイマー210による時間のカウント、USB2.0接続部190の動作を停止させると共に、SS接続部140にReceiver Detectionを再開させる。すなわち、USB3.0デバイス120は、Rx.Detect状態に復帰する。その後、最大8回のReceiver Detectionが実行される。

30

【0046】

また、制御部200は、タイマー210によりカウントした時間が予め定められた所定の時間T(例えば数ms)が経過する前に、USB2.0 Bus Resetが生じた場合、タイマー210による時間のカウント、USB2.0接続部190の動作を継続させたまま、SS接続部140にReceiver Detectionを再開させる。すなわち、USB3.0デバイス120は、Rx.Detect状態に復帰する。なお、このときに再開されたReceiver DetectionがBus Resetに応じたBus Reset Receiver Detectionであるため、前述したように、1回のみ行われる。

40

【0047】

また、タイマー210によりカウントした時間が上記所定の時間Tが経過する前に、USB2.0接続が確立すれば、USB2.0ブロック170が動作し、制御部200は、USB3.0デバイス120に対して、SS.Disabled状態からRx.Detect状態への遷移を行わせない。

【0048】

一方、Power On ResetとUSB2.0 Bus Resetのいずれも生じず、USB2.0接続も確立しないまま、タイマー210によりカウントした時間が時

50

間Tになった場合に、制御部200は、USB3.0デバイス120がSS.Disabled状態からRx.Detect状態に遷移するように、USB2.0接続部190の動作を停止させと共に、SS接続部140にReceiver Detectionを開始させる。具体的には、プルアップしていたUSB2.0受信部180のD+またはD-を戻し、Rx抵抗検出部150のスイッチ152とRx抵抗部160のスイッチ162をONする。

【0049】

制御部200を備えることにより、USB3.0デバイス120は、図3のフローチャートを示すように動作する。比較のために、従来のUSB3.0デバイスの動作を図4に示す。

10

【0050】

図3に示すように、USB3.0デバイス120は、Rx.Detect状態においてReceiver Detectionを開始し、8回以内でRx.Terminationを検出すると、Pollingに遷移するなど、SS動作へ移る(S100、S110:Yes、S120)。

【0051】

一方、8回のRx.Termination検出をしてもRx.Terminationを検出できなかった場合には(S100、S110:No)、USB3.0デバイス120は、SS.Disabled状態に遷移し(S130)、USB2.0受信部180のD+またはD-をプルアップすると共に、タイマー210による時間のカウントを開始し、USBホスト110とのUSB2.0接続の確立を待つ(S132)。

20

【0052】

タイマー210によりカウントした時間が時間Tに到達する前に、Power On Resetがされると(S140:Yes、S142:Yes)、USB3.0デバイス120は、Rx.Detect状態に遷移し、Receiver Detectionを行う(S100~)。同時に、ステップS130で形成されたプルアップが切断され、タイマー210もリセットされて、カウント動作が停止する(S170)。なお、前述した通り、ここでのReceiver Detectionは、最大8回まで可能である。

【0053】

タイマー210によりカウントした時間が時間Tに到達する前に、Power On Resetが生じずにBus Resetがされると(S140:Yes、S142:No、S150:Yes)、USB3.0デバイス120は、Rx.Detect状態に遷移し、Receiver Detectionを行う(S152)。前述した通り、ここでのReceiver Detectionは、Bus Reset Receiver Detectionであり、1回のみ行われる。

30

【0054】

ステップS152におけるBus Reset Receiver Detectionが成功した場合に、USB3.0デバイス120は、ステップS130で形成したプルアップの切断、タイマー210のリセットとカウント動作の停止をすると共に、Pollingに遷移するなど、SS動作へ移る(S154:Yes、S156、S120)。

40

【0055】

一方、ステップS152におけるBus Reset Receiver Detectionが失敗した場合に、USB3.0デバイス120は、ステップS140に戻る。(S154:No、S140)。

【0056】

なお、タイマー210によりカウントした時間が時間Tに到達する前にUSB2.0接続が確立すると(S140:Yes、S142:No、S150:No、S162:Yes)、USB3.0デバイス120は、USB2.0動作に移る(S164)。

【0057】

一方、タイマー210によりカウントした時間が時間Tに到達してもUSB2.0接続

50

が確立しない場合には、USB 3.0 デバイス 120 は、Rx . Detect 状態に遷移し、Receiver Detection を行う (S162 : No、S140 : No、S100)。同時に、ステップ S130 で形成されたプルアップが切断され、タイマー 210 もリセットされて、カウント動作を停止する (S170)。

【0058】

図3に示す例では、この場合における Receiver Detection は、Bus Reset Receiver Detection 以外の Receiver Detection と同様に最大8回まで実行されるようになっているが、ここでの Receiver Detection の回数は、8回に限らず、1以上の任意の回数としてもよい。

10

【0059】

図4を参照する。図4から分かるように、従来の USB 3.0 デバイスは、8回の Receiver Detection の失敗により一旦 SS . Disabled 状態に入ると (S10、S12 : No、S30、S32)、Power On Reset と USB 2.0 Bus Reset が生じない限り (S40 : No、または、S40 : Yes、S50 : No)、Rx . Detect 状態に復帰すること無く、USB 2.0 接続が確立するまで待ち続ける。

【0060】

対して、本実施の形態の USB システム 100 における USB 3.0 デバイス 120 は、SS . Disabled 状態に遷移した後に、USB 2.0 Bus Reset と Power On Reset のいずれも生じず、USB 2.0 接続も確立しないまま時間 T が経過したときに、Rx . Detect 状態に遷移し、Receiver Detection を行う。

20

【0061】

USB 3.0 デバイス 120 のこのような動作がもたらす効果を説明する。

図5は、USB ホスト 110 が USB 2.0 である場合に、USB 3.0 デバイス 120 と従来の USB 3.0 デバイスの動作を示す図である。

【0062】

この場合、USB 3.0 デバイス 120 と従来の USB 3.0 デバイスのいずれも、8回の Rx . Termination の検出失敗により、Rx . Detect 状態から SS . Disabled 状態に遷移する。そして、従来の USB 3.0 デバイスは、SS . Disabled 状態において、USB 2.0 接続が確立する。USB 3.0 デバイス 120 の場合も、対応するホストが、USB 2.0 ホストであり、D+ / D- の検出待ちの状態になっているので、タイマ 120 がカウントする時間が時間 T に達する前に、USB 2.0 接続が確立する。そのため、図5で示されるように、USB 3.0 デバイス 120 と従来の USB 3.0 デバイスのいずれの場合においても、ホストとの間で USB 2.0 が確立する時間が同じである。

30

【0063】

図6は、USB ホスト 110 が USB 3.0 ホストであり、かつ、該 USB 3.0 でエラーが生じず、8回以内の Receiver Detection によりデバイスとホストが Rx . Termination を検出した場合に、USB 3.0 デバイス 120 と従来の USB 3.0 デバイスの動作を示す図である。

40

【0064】

この場合、図示のように、USB 3.0 デバイス 120 と従来の USB 3.0 デバイスのいずれも、8回の Rx . Termination 以内で Rx . Detect 状態を検出したことにより、Rx . Detect 状態から Polling 状態への遷移など SS 動作へ進む。

【0065】

図7は、USB ホスト 110 が USB 3.0 ホストであり、かつ、1回目の Receiver Detection において該ホストのエラーによりデバイスが SS . Disa

50

b l e d 状態へ遷移した後にエラーが回復した場合に、U S B 3 . 0 デバイス 1 2 0 と従来の U S B 3 . 0 デバイスの動作を示す図である。

【 0 0 6 6 】

この場合、図示のように、S S . D i s a b l e d 状態へ遷移するまでは、U S B 3 . 0 デバイス 1 2 0 と従来の U S B 3 . 0 デバイスと同様な動作をする。

【 0 0 6 7 】

S S . D i s a b l e d 状態へ遷移した後、従来の U S B 3 . 0 デバイスは、U S B ホスト 1 1 0 が、エラーから回復し、R e c e i v e r D e t e c t i o n の検出を行って、8 回の R x . T e r m i n a t i o n の失敗後に U S B 2 . 0 B u s R e s e t が実行されるまで、U S B 2 . 0 接続を待ち続ける。U S B 2 . 0 B u s R e s e t により、該従来の U S B 3 . 0 デバイスは、R x . D e t e c t 状態に復帰して R e c e i v e r D e t e c t i o n を行い、U S B ホスト 1 1 0 と該従来の U S B 3 . 0 デバイスが共に R x . T e r m i n a t i o n を検出したことにより S S 動作へ進む。なお、前述したように、U S B 3 . 0 では、この部分での R e c e i v e r D e t e c t i o n の検出は、最大 1 回まで行われると規定されている。

【 0 0 6 8 】

一方、U S B 3 . 0 デバイス 1 2 0 は、タイミング t 0 で S S . D i s a b l e d 状態に遷移した後、U S B 2 . 0 接続を待ちながら、タイミング t 0 から時間 T が経過したとき（図中タイミング t 1 ）に R x . D e t e c t 状態に復帰する。その後、U S B 3 . 0 デバイス 1 2 0 による R e c e i v e r D e t e c t i o n 中に U S B ホスト 1 1 0 が復帰したため、U S B ホスト 1 1 0 と該従来の U S B 3 . 0 デバイスが共に R x . T e r m i n a t i o n を検出したことにより S S 動作へ進む。図 3 に示す例の場合、ここでは、R e c e i v e r D e t e c t i o n の検出は、ホスト側、デバイス側ともに、最大 8 回までとなる。

【 0 0 6 9 】

そのため、図 7 から分かるように、この場合、従来の U S B 3 . 0 デバイスより、U S B 3 . 0 デバイス 1 2 0 は、S S 動作への移行が早くなる。

【 0 0 7 0 】

図 5 ~ 図 7 に示す夫々のケース毎に、U S B 3 . 0 デバイス 1 2 0 と従来の U S B 3 . 0 デバイス間で、R e c e i v e r D e t e c t i o n の開始から、U S B 2 . 0 接続または S S 接続が確立するまでの時間を比較する。

【 0 0 7 1 】

図 8 は、図 5 に対応し、U S B ホスト 1 1 0 が U S B 2 . 0 ホストである場合に、U S B 2 . 0 接続が確立するまでの時間を示す。図示のように、この場合、U S B 2 . 0 接続が確立するまでの時間は、U S B 3 . 0 デバイス 1 2 0 と従来の U S B 3 . 0 デバイス間で同様である。

【 0 0 7 2 】

図 9 は、図 6 に対応し、U S B ホスト 1 1 0 が U S B 3 . 0 ホストであり、かつ 1 回目の R e c e i v e r D e t e c t i o n 時にエラーが生じなかった場合に、S S 接続が確立するまでの時間を示す。図示のように、この場合において、S S 接続が確立するまでの時間は、U S B 3 . 0 デバイス 1 2 0 と従来の U S B 3 . 0 デバイス間で同様である。

【 0 0 7 3 】

図 1 0 は、図 7 に対応し、U S B ホスト 1 1 0 が U S B 3 . 0 ホストであり、かつ 1 回目の R e c e i v e r D e t e c t i o n 時にエラーが生じ、デバイスが S S . D i s a b l e d 状態に遷移した後にエラーから回復した場合に、S S 接続が確立するまでの時間を示す。

【 0 0 7 4 】

図示のように、この場合において、S S . D i s a b l e d 状態に遷移するまでの時間は、U S B 3 . 0 デバイス 1 2 0 と従来の U S B 3 . 0 デバイス間で同様である。

【 0 0 7 5 】

10

20

30

40

50

しかし、SS.Disabled状態からRx.Detect状態への復帰は、従来のUSB3.0デバイスよりUSB3.0デバイス120のほうが早いため、結果的に、この場合、1回目のReceiver Detectionの開始からSS接続が確立するまでの時間は、USB3.0デバイス120のほうが短い。

【0076】

このように、本実施の形態のUSB3.0デバイス120によれば、SS.Disabled状態に遷移した後、時間Tが経過してもUSB2.0 Bus Resetが実行されない場合に、自主的にRx.Detect状態に戻ることににより、USB3.0ホストであるUSBホスト110のエラーにより1回目のReceiver Detectionが失敗した場合に、早めにRx.Detect状態へ復帰し、結果的に、SS接続を早めに確立させる確率が高い。

10

【0077】

また、図8と図9から分かるように、USB3.0デバイス120は、USBホスト110がUSB2.0ホストである場合や、USBホスト110がUSB3.0ホストであるもののエラーが生じてない場合において、USB3.0により定められた通りの動作をし、何ら悪影響を与えることが無い。

【0078】

USB3.0ホストのエラーにより8回以内でRx.Terminationを検出できなかった場合に、ホストがエラーから回復したときに早めにRx.Terminationの検出ができるようにするために、USB3.0デバイスに対して、Bus Reset Receiver Detection以外のReceiver Detectionの上限回数をUSB3.0により定められた8回より多いN回(N:9以上の整数)に増やすことも考えられる。すなわち、このようなUSB3.0デバイスは、Bus Reset Receiver Detection以外では、Rx.Terminationの検出をN回まで実行することができ、N回とも失敗した場合に、SS.Disabled状態に遷移する。以下、このようなUSB3.0デバイスを、USB3.0デバイス120及び従来のUSB3.0デバイスと異なる「別のUSB3.0デバイス」という。

20

【0079】

図11は、図5に対してさらに別のUSB3.0デバイスの動作を追加した図であり、USBホスト110がUSB2.0である場合に、USB3.0デバイス120、従来のUSB3.0デバイス、別のUSB3.0デバイスの動作を示す図である。

30

【0080】

この場合、図示のように、別のUSB3.0デバイスは、Rx.Terminationの検出のN回の失敗の後にSS.Disabled状態へ遷移するため、USB3.0デバイス120及び従来のUSB3.0デバイスに比べ、SS.Disabled状態への遷移が遅く、その結果、USB2.0接続の確立が遅くなってしまう。

【0081】

図12は、図6に対してさらに別のUSB3.0デバイスの動作を追加した図であり、USBホスト110がUSB3.0ホストであり、かつ、該USB3.0ホストでエラーが生じず、1回目のReceiver Detectionにおいて8回以内でデバイスとホストがRx.Terminationを検出した場合に、USB3.0デバイス120、従来のUSB3.0デバイス、別のUSB3.0デバイスの動作を示す図である。

40

【0082】

この場合、図示のように、各USB3.0デバイス間で、SS接続が確立するまでの時間に差が無い。

【0083】

図13は、図7に対してはさらに別のUSB3.0デバイスの動作を追加した図であり、USBホスト110がUSB3.0ホストであり、かつ、1回目のReceiver Detectionにおいて該ホストのエラーによりデバイスがSS.Disabled

50

状態へ遷移した後にエラーが回復した場合に、USB 3.0 デバイス 120、従来の USB 3.0 デバイス、別の USB 3.0 デバイスの動作を示す図である。

【0084】

この場合、図示のように、従来の USB 3.0 デバイスに比べ、USB 3.0 デバイス 120 と別の USB 3.0 デバイスは、共に SS 接続の確立が早くなっている。

【0085】

図 11 ~ 図 13 に示す夫々のケース毎に、USB 3.0 デバイス 120、従来の USB 3.0 デバイス、別の USB 3.0 デバイス間で、Receiver Detection の開始から、USB 2.0 接続または SS 接続が確立するまでの時間を比較する。

【0086】

図 14 は、図 8 に対して、別の USB 3.0 デバイスの場合に USB 2.0 接続が確立するまでの時間を追加したものである。図示のように、USB 2.0 接続が確立するまでの時間は、USB 3.0 デバイス 120 と従来の USB 3.0 デバイス間で同様であるが、別の USB 3.0 デバイスは、USB 2.0 接続が確立するまでの時間が長い。

【0087】

図 15 は、図 9 に対して、別の USB 3.0 デバイスの場合に SS 接続が確立するまでの時間を追加したものである。図示のように、SS 接続が確立するまでの時間は、USB 3.0 デバイス 120、従来の USB 3.0 デバイス、別の USB 3.0 デバイスのいずれの場合においても同様である。

【0088】

図 16 は、図 10 に対して、別の USB 3.0 デバイスの場合に SS 接続が確立するまでの時間を追加したものである。図示のように、SS 接続が確立するまでの時間は、従来の USB 3.0 デバイスに比べ、USB 3.0 デバイス 120 と別の USB 3.0 デバイスは、共に短くなっている。

【0089】

すなわち、USB 3.0 ホストのエラーによりデバイス側が USB 3.0 で定められた Rx.Termination 検出回数の上限の 8 回以内に Rx.Termination を検出できなかった場合に、USB 3.0 デバイス 120 と別の USB 3.0 デバイスは、従来の USB 3.0 デバイスに比べ、共に SS 接続の確立を早く実現することができる。しかし、別の USB 3.0 デバイスの場合は、ホストが USB 2.0 ホストである場合に、別の USB 3.0 デバイスは、USB 2.0 接続が遅くなってしまうという問題がある。

【0090】

本実施の形態の USB システム 100 における USB 3.0 デバイス 120 は、USB 3.0 規格があるものの、規格に準拠した動作をしないホストがある現状において、より大きな効果を発揮することができる。

【0091】

例えば、よく知られている USB 機器メーカーが製造している USB 3.0 機器の中に、規格に準拠して動作をしない USB 3.0 ハブがある。この USB 3.0 ハブは、ホストとして Receiver Detection の実行中にエラーが生じ、その後エラーから回復しても、Receiver Detection を試みるものの、USB 2.0 Bus Reset を実行しない。

【0092】

このような USB 3.0 ハブの場合、従来の USB 3.0 デバイスは、Rx.Detect 状態に復帰するチャンスが無い場合、SS 接続も USB 2.0 接続も確立できないままになる。USB ケーブルの抜き差しなどの人為的な操作が無い限り、ホストとデバイス間の接続が確立せず、勿論通信もできない。

【0093】

このような問題は、上記 USB 3.0 ハブが規格に準拠した動作をしないために生じたものであり、本来ならば、該メーカー側で解決すべきである。しかし、該メーカーが USB 機

10

20

30

40

50

器市場で一定のシェアを占めてしまった場合、そのUSB 3.0ハブが規格に準拠していても、不条理ながら、USB 3.0デバイスのメーカー側での対処が要求される現状である。

【0094】

上述した別のUSB 3.0デバイスは、一旦SS Disabled状態に入れば、USB 2.0 Bus Resetが実行されないとRx Detect状態に復帰できないため、該別のUSB 3.0デバイスによるN回のRx Terminationの検出の継続中に上記USB 3.0ハブがエラーから回復していなければ、従来のUSB 3.0デバイスと同様に、USBケーブルの抜き差しなどの人為的な操作が無い限り、ホストとデバイス間の接続が確立せず、勿論通信もできない。

10

【0095】

対して、本実施の形態のUSBシステム100における制御部200によれば、SS Disabled状態に入った後に、時間Tが経過してもUSB 2.0 Bus Resetが生じない場合には自主的にRx Detect状態に復帰するため、上述のようなUSB 3.0ハブの場合でも、該USB 3.0ハブのエラーからの回復後に、SS接続の確立が可能である。

【0096】

以上、実施の形態をもとに本発明を説明した。実施の形態は例示であり、本発明の主旨から逸脱しない限り、上述した各実施の形態に対してさまざまな変更、増減、組合せを行ってもよい。これらの変更、増減、組合せが行われた変形例も本発明の範囲にあることは当業者に理解されるところである。

20

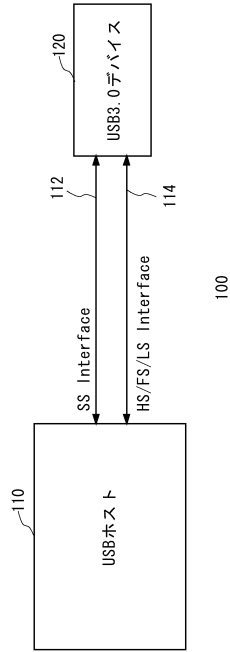
【符号の説明】

【0097】

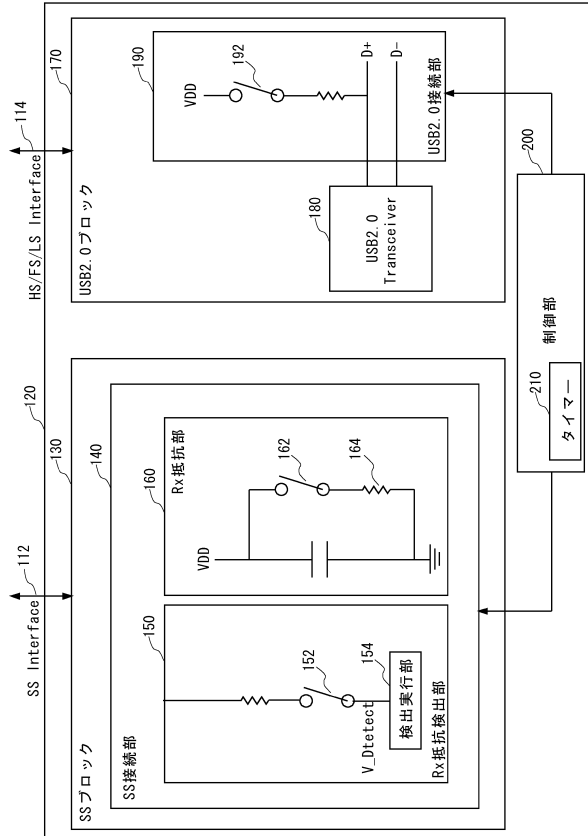
10 USB 3.0 機器 20 共通部分
 30 SS部分 32 HS / FS / LS エンドポイント・コントローラ
 34 リンク層 36 SS物理層
 40 USB 2.0 部分 42 USB 2.0 エンドポイント・コントローラ
 44 UTM I 46 HS / FS / LS 物理層
 50 スイッチ 60 R__Term
 100 USBシステム 110 USBホスト
 112 SS Interface 114 HS / FS / LS Interface
 120 USB 3.0 デバイス 130 SSブロック
 140 SS接続部 150 Rx抵抗検出部
 152 スイッチ 154 検出実行部
 160 Rx抵抗部 162 スイッチ
 164 R__Term 170 USB 2.0 ブロック
 180 USB 2.0 受信部 190 USB 2.0 接続部
 192 スイッチ 200 制御部
 210 タイマー

30

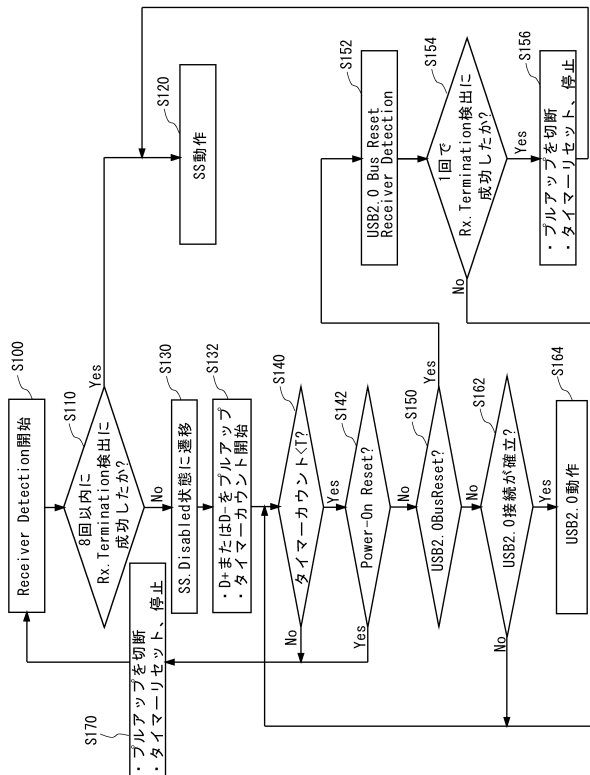
【 図 1 】



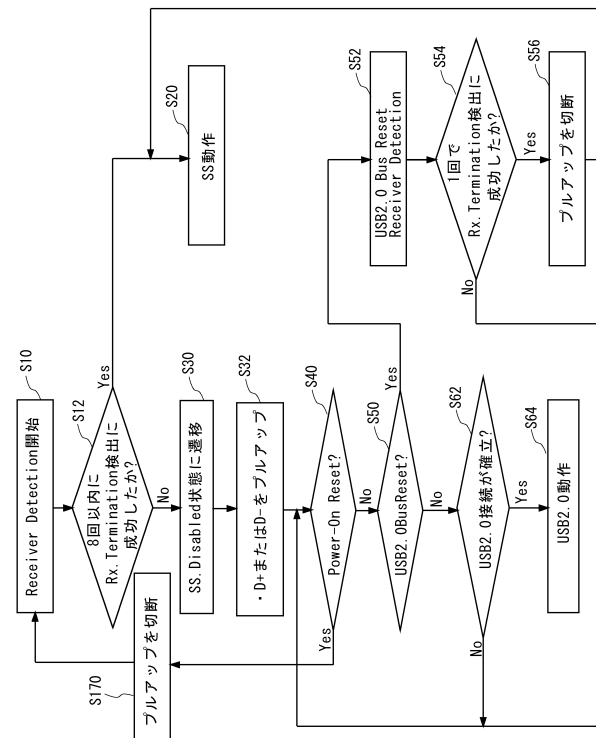
【 図 2 】



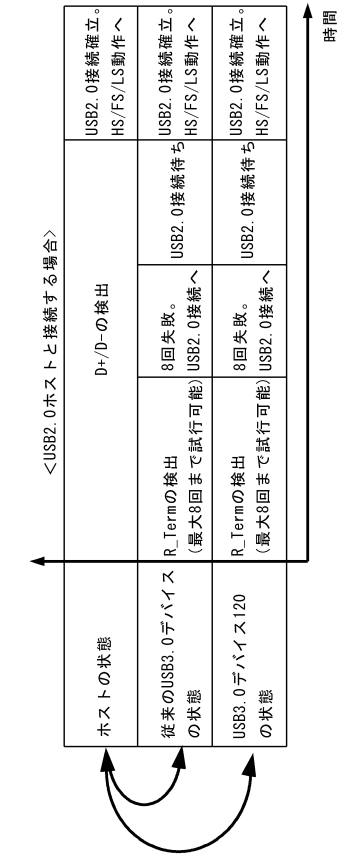
【 図 3 】



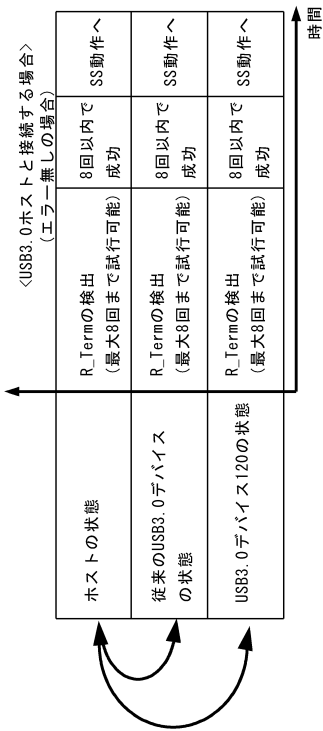
【 図 4 】



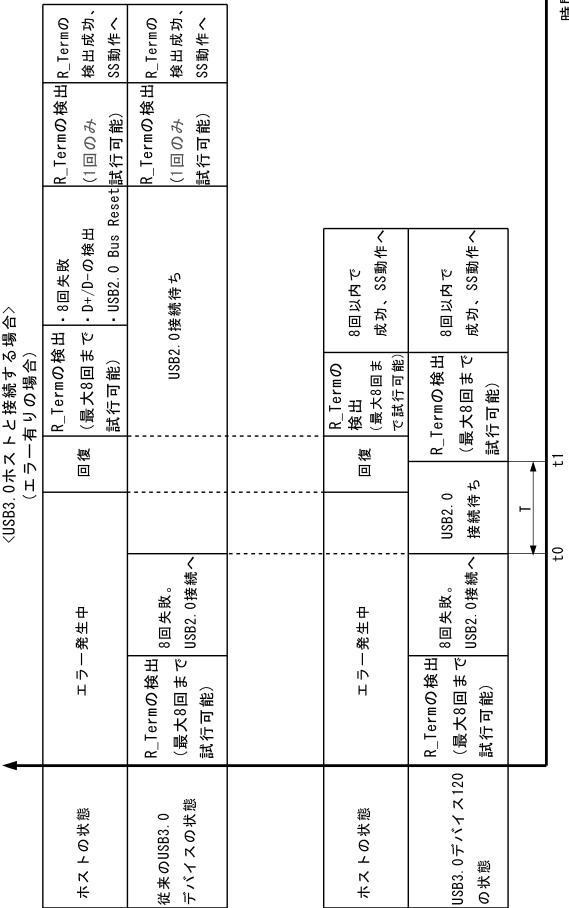
【図 5】



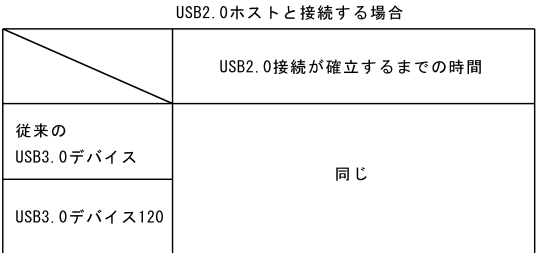
【図 6】



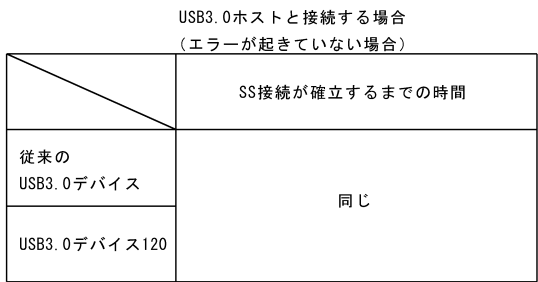
【図 7】



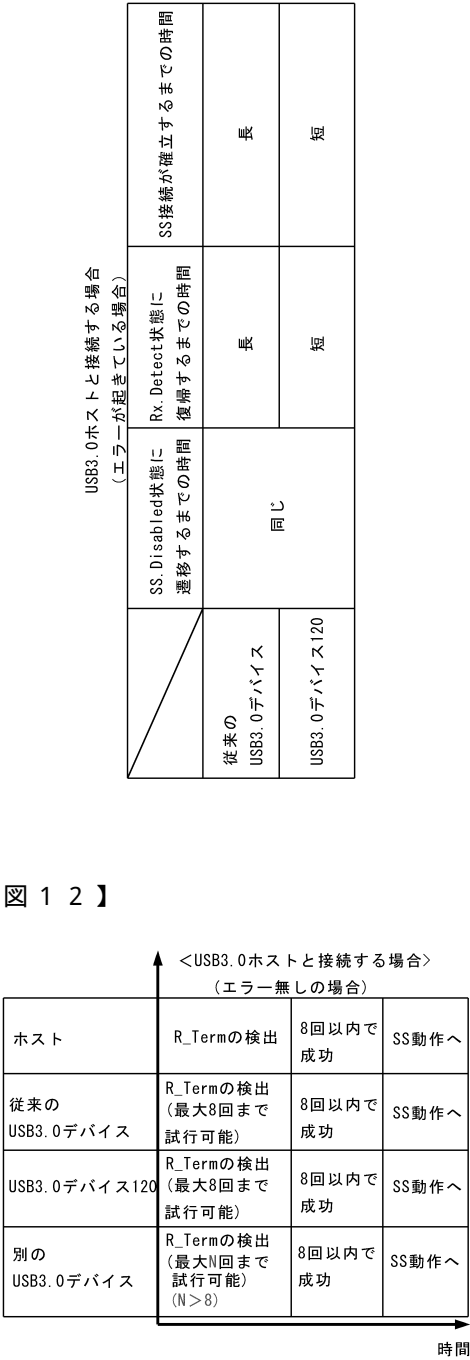
【図 8】



【図 9】



【図 1 0】

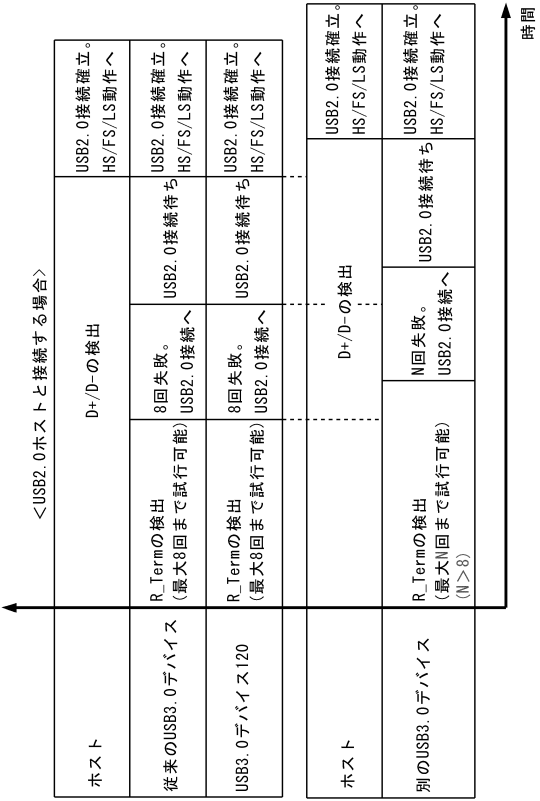


【図 1 2】

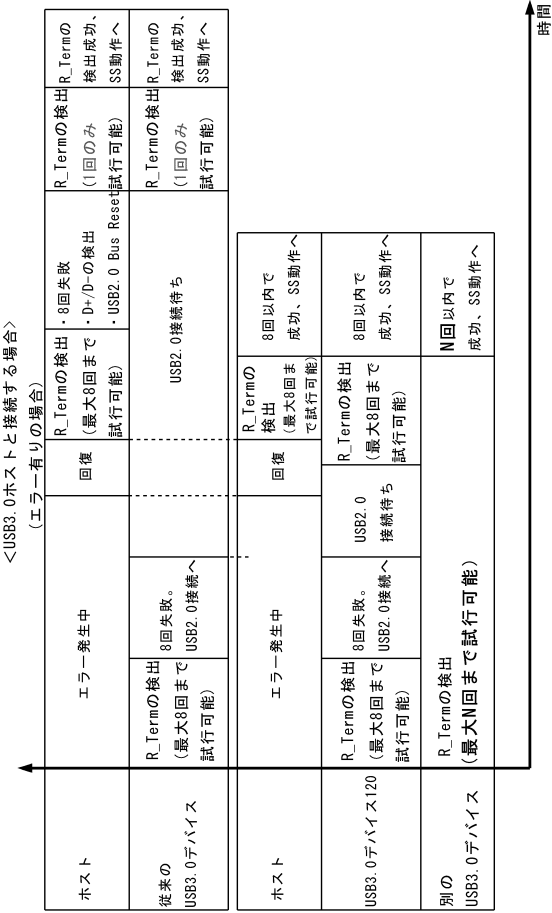
USB3.0ホストと接続する場合
(エラーが起きている場合)

	SS Disabled状態に遷移するまでの時間	Rx Detect状態に復帰するまでの時間	SS接続が確立するまでの時間
従来のUSB3.0デバイス	同じ	長	長
USB3.0デバイス120		短	短

【図 1 1】



【図 1 3】



【図 1 4】

USB2.0ホストと接続する場合	
	USB2.0接続が確立するまでの時間
従来の USB3.0デバイス	同じ
USB3.0デバイス120	
別の USB3.0デバイス	長

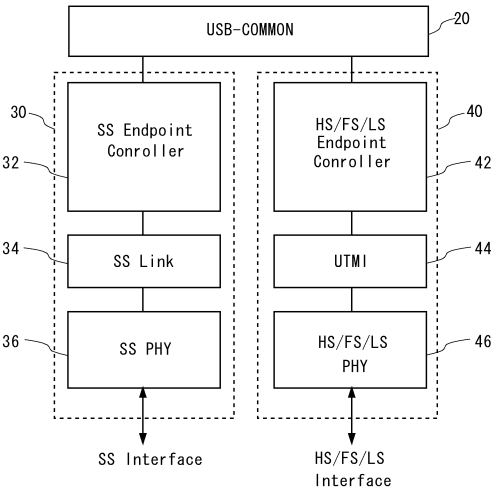
【図 1 5】

USB3.0ホストと接続する場合 (エラーが起きていない場合)	
	SS接続が確立するまでの時間
従来の USB3.0デバイス	同じ
USB3.0デバイス120	
別の USB3.0デバイス	

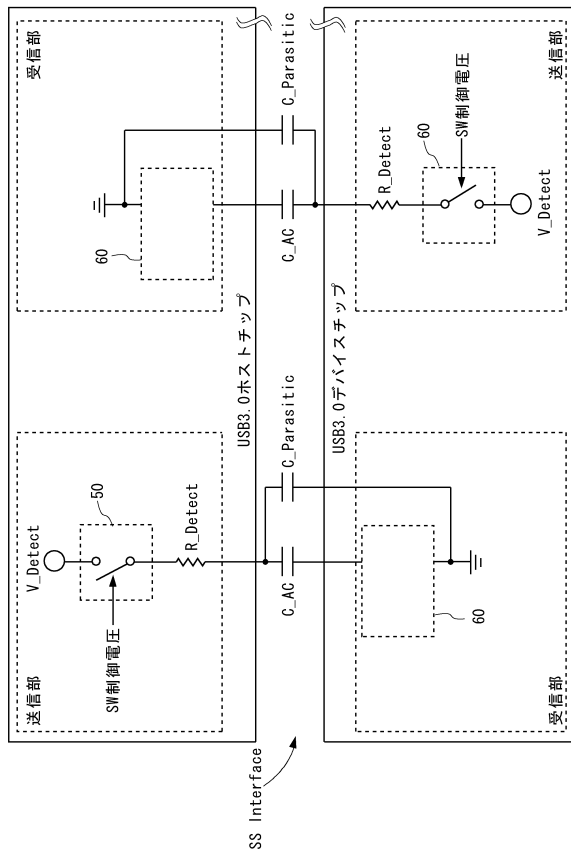
【図 1 6】

USB3.0ホストと接続する場合 (エラーが起きている場合)				
	SS Disabled状態に 遷移するまでの時間	Rx Detect状態に 復帰するまでの時間	SS接続が確立するまでの時間	
従来の USB3.0デバイス	同じ	長	長	短
			短	短
別の USB3.0デバイス				

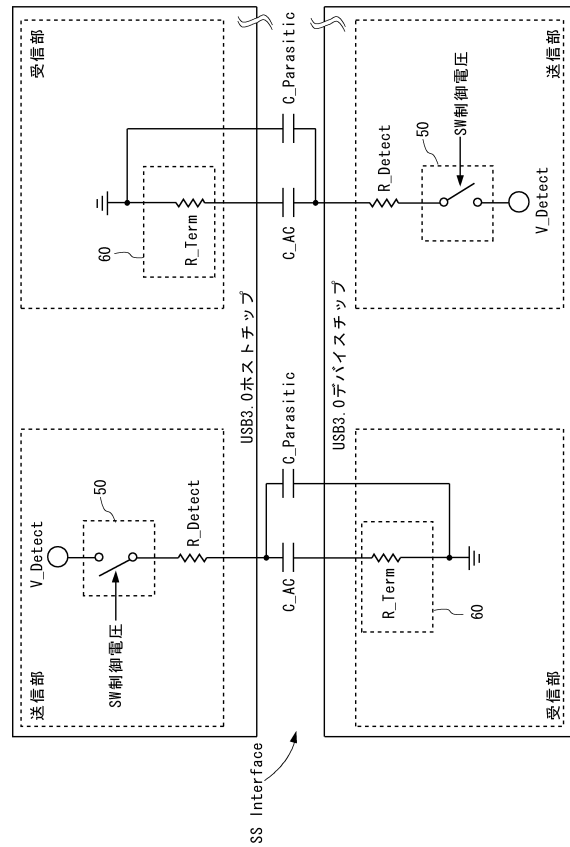
【図 1 8】



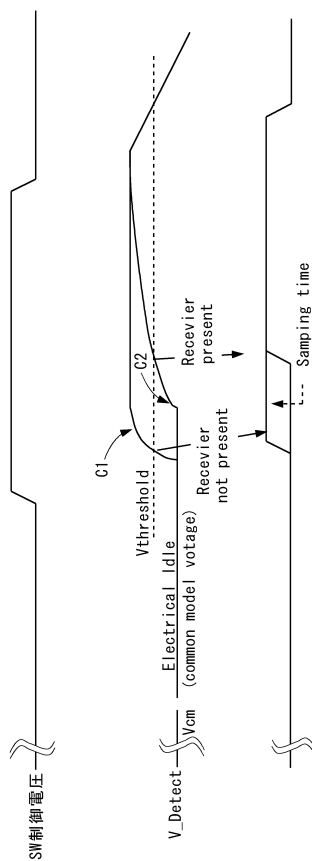
【図 20】



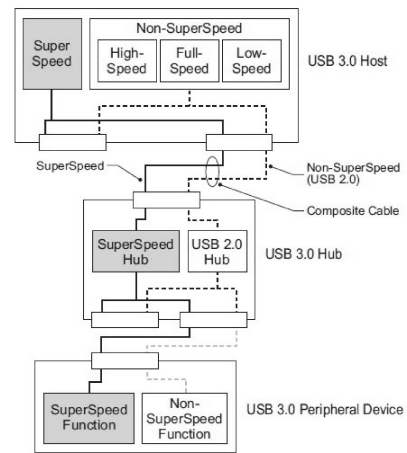
【図 21】



【図 22】



【図 17】



The diagram illustrates the state machine for the USB 3.0 Link Protocol. States are represented by ovals, and transitions are labeled with events. Key states include SS.Inactive, SS.Disabled, Rx.Detect, Polling, U0, U1, U2, U3, Hot Reset, Loopback, and Recovery. Transitions are triggered by events such as 'Warm Reset, Far-end RES.DC Absent', 'Rx Detect Overlaid (US Port ONLY)', 'LFS Timeout', and 'First LFS Timeout'.

フロントページの続き

(56)参考文献 特開 2 0 0 7 - 1 7 2 1 6 0 (J P , A)

特開 2 0 1 2 - 1 0 8 6 7 7 (J P , A)

野崎原生 他, USB 3 . 0 設計のすべて, C Q 出版株式会社, 2 0 1 1 年 1 0 月 2 0 日, 第1
版, pp. 76-80

(58)調査した分野(Int.Cl. , D B 名)

G 0 6 F 1 3 / 3 8

G 0 6 F 1 3 / 3 6