

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5936498号
(P5936498)

(45) 発行日 平成28年6月22日(2016.6.22)

(24) 登録日 平成28年5月20日(2016.5.20)

(51) Int.Cl.

F 1

G06F 13/38 (2006.01)
G06F 13/36 (2006.01)G06F 13/38 320A
G06F 13/38 350
G06F 13/36 530B
G06F 13/36 520C
G06F 13/36 310A

請求項の数 4 (全 21 頁)

(21) 出願番号

特願2012-205504 (P2012-205504)

(22) 出願日

平成24年9月19日 (2012.9.19)

(65) 公開番号

特開2013-168122 (P2013-168122A)

(43) 公開日

平成25年8月29日 (2013.8.29)

審査請求日

平成27年2月19日 (2015.2.19)

(31) 優先権主張番号

特願2012-5894 (P2012-5894)

(32) 優先日

平成24年1月16日 (2012.1.16)

(33) 優先権主張国

日本国 (JP)

(73) 特許権者 302062931

ルネサスエレクトロニクス株式会社

東京都江東区豊洲三丁目2番24号

(74) 代理人 100103894

弁理士 家入 健

(72) 発明者 真鍋 政男

神奈川県川崎市中原区下沼部1753番地
ルネサスエレクトロニクス株式会社内

審査官 佐々木 洋

最終頁に続く

(54) 【発明の名称】 USB3.0デバイス及び制御方法

(57) 【特許請求の範囲】

【請求項1】

USB3.0 (USB: Universal Serial Bus) デバイスの制御方法において、

SS. Disabled 状態になった該USB3.0デバイスに対して、予め定められた所定の時間が経過しても、Bus ResetまたはPower ON Resetが実行されず、かつ、HS (High Speed)接続、FS (Full Speed)接続、LS (Low Speed)接続のうちのいずれか1つであるUSB2.0接続がホストとの間で確立しないときに、Rx. Detect 状態に遷移するよう制御を行う制御方法。

10

【請求項2】

USB3.0 (USB: Universal Serial Bus) デバイスであつて、

SS. Disabled 状態になったときに、予め定められた所定の時間が経過しても、Bus ResetまたはPower ON Resetが実行されず、かつ、HS (High Speed)接続、FS (Full Speed)接続、LS (Low Speed)接続のうちのいずれか1つであるUSB2.0接続が確立しない場合には、Rx. Detect 状態に遷移するよう制御を行つる制御部を有することを特徴とするUSB3.0デバイス。

【請求項3】

20

前記USB2.0接続の接続手順を行うUSB2.0接続部と、
 SS(Super Speed)接続の接続手順を行うSS接続部とをさらに有し、
 前記制御部は、
 USB3.0デバイスがSS.Disable状態になったときから時間をカウントするタイマーを有し、

Rx.Detect状態において前記SS接続部が行うReceiver Detectionが失敗したときに、前記SS接続部の動作を停止させると共に前記USB2.0接続部による接続手順を開始させることにより前記USB3.0デバイスをSS.Disable状態に遷移させ、

SS.Disable状態において、前記タイマーがカウントした時間が経過しても、前記USB2.0接続部が行う前記USB2.0接続が確立しないときに、Rx.Detect状態に遷移させ、前記SS接続部によるReceiver Detectionを開始させることを特徴とする請求項2に記載のUSB3.0デバイス。 10

【請求項4】

前記USB2.0接続部は、データ線対の一方に接続されるプルアップ抵抗を有し、
 前記制御部は、

前記USB3.0デバイスがSS.Disable状態になったときに、前記プルアップ抵抗を前記データ線対のいずれか一方に接続し、

前記予め定められた所定の時間が経過しても前記USB2.0接続が確立しない場合には、前記プルアップ抵抗を前記データ線対から切断し、Rx.Detect状態に遷移するよう制御を行う 20

請求項3に記載のUSB3.0デバイス。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、USB(Universal Serial Bus)デバイス、より具体的にはUSB3.0デバイスに関する。

【背景技術】

【0002】

USB2.0と下位互換性を持つUSB3.0では、USB2.0のロースピード(LS)、フルスピード(FS)、ハイスピード(HS)に加え、5Gbpsの超高速転送が可能になるスーパースピード(SS)が追加されている。 30

【0003】

SS通信を実現するために、USB3.0では、様々な工夫がなされている。例えば、USB2.0で使われているUTP(Unshielded Twisted Pair)ケーブルをSS通信に使うのでは減衰が大き過ぎて正しく通信できないため、USB3.0では、USB2.0の通信用として同じ規格のUTPケーブルはそのままにして、別にSSに対応する通信線として、2対のSDP(Shielded Differential Pair)ケーブルが追加されている。

【0004】

また、図17(非特許文献1におけるFigure 10-3)に示すように、USB3.0機器(ホストやハブ、デバイス)の回路ブロックでは、USB2.0のブロック(Non-Super Speed部分)とは別個に、SS用のブロック(Super Speed部分)が追加されている。なお、本明細書の説明において、「USB機器」は、USBホストとデバイスの両方を意味し、USBハブも含まれる。USBハブは、USBホストとUSBデバイスの両方の機能を有し、USBホストにあってはUSBデバイスであり、USBデバイスにあってはUSBホストになる。 40

【0005】

USB2.0と異なる物理層を持つUSB3.0のSSは、USB2.0の資産を最大限に活用するために、上位のプロトコル層における多くの部分でUSB2.0を継承して 50

おり、アプリケーション層においては既存のクラストライバをそのまま使っている。USB 2.0と異なる物理層と、USB 2.0と大きな変更がないプロトコル層とのギャップを解消するため、USB 3.0では、パケットのフレーミング、リンクの確立、パワーマネジメントなどを担当するリンク層が新たに追加されている。

【0006】

図18は、USB 3.0機器の階層モデル図である。図示のように、USB 3.0機器10は、USB 3.0で追加されたSS部分30と、USB 2.0部分40と、SS部分30とUSB 2.0部分40により共有される共通部分20を備える。USB 2.0部分40は、USB 2.0エンドポイント・コントローラ42、UTMI(USB 2.0 Transceiver Macrocell Interface)44、HS/FS/LS物理層46を有し、SS部分30は、HS/FS/LSエンドポイント・コントローラ32、リンク層34、SS物理層36を備える。なお、USB 3.0では、USB 2.0のLS、FS、HSのうちの少なくとも1つに対応することが規定されており、LS/FS/HSのいずれにも対応せず、SSのみに対応することが許されない。
10

【0007】

図18におけるリンク層34は、上述した、USB 3.0においてSSを実現するために追加されたリンク層である。SSのリンク層では、いくつかの状態が定義され、その遷移条件が規定されている。図19を参照して、本願発明と関連ある部分を説明する。

【0008】

図19は、非特許文献1におけるFigure 7-13であり、USB 3.0におけるLTSSM(Link Training and Status State Machine)状態遷移を示す。
20

【0009】

図中Rx.Detect状態は、リンクパートナーの存在を探すステートである。このRx.Detect状態において、USB 3.0機器は、「Receiver Detection」と呼ばれる処理を行って、SSの送受信ラインに「Rx.Termination」と呼ばれる終端抵抗の有無を検出する。図20と図21を参照して、Receiver Detectionの仕組みを説明する。

【0010】

図20と図21は、上述した終端抵抗(Rx.Termination、図中R.Term60)がSSの送受信ラインにない場合とある場合を夫々示す。
30

【0011】

Receiver Detectionを行うUSB 3.0機器の送信部は、自身にとってSS送信ラインであり、接続先のUSB 3.0機器にとってSS受信ラインとなる通信線に設けられたスイッチ50をONすることにより該通信線に電圧(図中SW制御電圧)を印加し、受信部は、自身にとってSS受信ラインであり、接続先のUSB 3.0機器にとってSS送信ラインとなる通信線に設けられたR.Term60を接続する。

【0012】

送信側のUSB 3.0機器は、スイッチ50をONした後に、SS送信ラインにおける電圧(V.Detect)の変動様を監視し、V.Detectの変動様からR.Term60の有無を検出する。図22を参照して説明する。
40

【0013】

Receiver Detection時にSS送信ラインに印加されたSW制御電圧は、図22の上部に示している。受信側のUSB機器がSSに対応し、かつRx.Detect状態にある(図21に示す状態、すなわちR.Term60が接続されている)場合には、V.Detectは、図中曲線C2が示すように、緩やかに上昇する。一方、受信側のUSB機器がSSに対応しない場合、またはSSに対応するもののR.Term60が接続されていない場合(図20に示す状態の場合)には、V.Detectは、図中曲線C1が示すように急激に上昇する。

【0014】

送信側のUSB3.0機器は、V_{threshold}と呼ばれる閾値電圧でV_{Detect}をサンプリングし、サンプリング結果からR.Term60の有無を検出する。なお、USB3.0では、この検出は、最大8回まで行われると規定されている。

【0015】

図19に戻って説明する。

Rx.Detect状態において、8回以内でR.Term60が検出されると、LTSSMは、Polling状態に遷移する。ここまで、送信側がUSB3.0ホストとUSB3.0デバイスのいずれであっても、同様である。

【0016】

Rx.Detect状態において、8回の検出が行われてもR.Term60が検出されなかったとき、USB3.0ホストとUSB3.0デバイスの以降の動作が異なる。

【0017】

送信側がUSB3.0ホストである場合に、該ホストは、リンク層のさらに上位の層(ドライバ等)からReceiver Detectionの再開指示があるときは、Rx.Detect状態に戻る。上位層より再開の指示が無いときは、該ホストは、USBデバイスのD+もしくはD-のプルアップを検出したならば、USB2.0 Bus Reset(以下、単に「Bus Reset」ともいう)を実行し、受信側(デバイス)とUSB2.0での接続を試みると共に、さらに、R.Term60の検出を行う。USB3.0では、ここで、ホストによるBus Resetの実行回数についての制限がないが、1回のBus Resetにつき、R.Term60の検出すなわちReceiver Detectionは、1回のみ行われるように規定されている。この1回のReceiver DetectionによりR.Term60が検出された場合に、LTSSMは、Pollingに遷移し、SSでのリンク手順がなされる。一方、この検出でもR.Term60が検出されなかった場合には、該ホストは、受信側とUSB2.0での接続を続行する。

【0018】

送信側がUSB3.0デバイスである場合には、8回の検出を行ってもR.Term60を検出できなかったとき、該デバイスは、SS.Disabled状態に入る。

【0019】

図19に示すように、SS.Disabled状態に入ったUSB3.0デバイスは、PowerOn ResetまたはUSB2.0 Bus Resetされない限り、Rx.Detect状態に回復することが無い。

【0020】

SS.Disabled状態に入ると、USB3.0デバイスは、自身のUSB2.0部分40(図18参照)を起動して受信側(ここではホスト)とのUSB2.0接続に備える。並行して、USB3.0ホストによりUSB2.0 Bus Resetされると、Rx.Detect状態に復帰し、もう一度Receiver Detectionを行う。USB3.0では、デバイスについても、ここにおけるReceiver Detectionは、1度のBus Resetにつき1回のみ行われると規定されている。このReceiver DetectionによりR.Term60が検出されると、USB3.0デバイスは、Polling状態に遷移し、SSでのリンク手順を実行する。

【0021】

以下において、説明上の便宜のため、Bus Resetに伴う1回のみのReceiver Detectionを「Bus Reset Receiver Detection」という。

【先行技術文献】

【非特許文献】

【0022】

【非特許文献1】Universal Serial Bus 3.0 Specification Revision 1.0 (November 12, 2008)

10

20

30

40

50

【発明の概要】

【発明が解決しようとする課題】

【0023】

ところで、USB3.0ホスト側の何らかのエラーによりUSB3.0デバイスがSS.Disable d状態に入った場合に、USB3.0ホストは、エラーから復帰した後に、SS.Disable d状態にあるUSB3.0デバイスに対してReceiver Detectionを行ってもR_Term60を検出できないにも関わらず、8回のR_Term60の検出試行を経てからUSB2.0 Bus Resetを実行する。この8回のR_Term60の検出は、無駄であり、USB3.0デバイスのSS.Disable dからRx.Detect状態への復帰に時間がかかるという問題がある。 10

【課題を解決するための手段】

【0024】

本発明の1つの態様は、USB3.0デバイスの制御方法である。この制御方法は、SS.Disable d状態になった該USBデバイスに対して、予め定められた所定の時間が経過しても、HS(High Speed)接続、FS(Full Speed)接続、LS(Low Speed)接続のうちのいずれか1つであるUSB2.0接続がホストとの間で確立しないときに、Rx.Detect状態に遷移するよう制御を行う。

【0025】

なお、上記態様の方法を装置に置き換えて表現したもの、該装置を備えたUSBデバイス、または該方法をコンピュータに実行せしめるプログラムなども、本発明の態様としては有効である。 20

【発明の効果】

【0026】

本発明にかかる技術によれば、ホストのエラーによりSS.Disable d状態になったUSB3.0デバイスのRx.Detect状態への迅速な復帰が可能である。

【図面の簡単な説明】

【0027】

【図1】本発明の実施の形態にかかるUSBシステムを示す図である。

【図2】図1に示すUSBシステムにおけるUSB3.0デバイスを示す図である。

【図3】図2に示すUSB3.0デバイスの動作を示すフローチャートである。 30

【図4】従来のUSB3.0デバイスの動作を示すフローチャートである。

【図5】図2に示すUSB3.0デバイスと従来のUSB3.0デバイスを比較するための図である(その1)。

【図6】図2に示すUSB3.0デバイスと従来のUSB3.0デバイスを比較するための図である(その2)。

【図7】図2に示すUSB3.0デバイスと従来のUSB3.0デバイスを比較するための図である(その3)。

【図8】図2に示すUSB3.0デバイスと従来のUSB3.0デバイスを比較するための図である(その4)。

【図9】図2に示すUSB3.0デバイスと従来のUSB3.0デバイスを比較するための図である(その5)。 40

【図10】図2に示すUSB3.0デバイスと従来のUSB3.0デバイスを比較するための図である(その6)。

【図11】別のUSB3.0デバイスを比較するための図である(その1)。

【図12】別のUSB3.0デバイスを比較するための図である(その2)。

【図13】別のUSB3.0デバイスを比較するための図である(その3)。

【図14】別のUSB3.0デバイスを比較するための図である(その4)。

【図15】別のUSB3.0デバイスを比較するための図である(その5)。

【図16】別のUSB3.0デバイスを比較するための図である(その6)。

【図17】USB3.0のトポロジを示す図である。 50

【図18】USB3.0機器の階層モデル図である。

【図19】USB3.0で定められたLTS SM状態遷移を示す図である。

【図20】Rx.Detect状態で行われるReceiver Detectionの仕組みを説明するための図である(その1)。

【図21】Rx.Detect状態で行われるReceiver Detectionの仕組みを説明するための図である(その2)。

【図22】Receiver DetectionにおけるRx.Terminationの検出を説明するための図である。

【発明を実施するための形態】

【0028】

以下、図面を参照して本発明の実施の形態について説明する。説明の明確化のため、以下の記載及び図面は、適宜、省略、及び簡略化がなされている。また、様々な処理を行う機能ブロックとして図面に記載される各要素は、ハードウェア的には、CPU、メモリ、その他の回路で構成することができ、ソフトウェア的には、メモリにロードされたプログラムなどによって実現される。したがって、これらの機能ブロックがハードウェアのみ、ソフトウェアのみ、またはそれらの組合せによっていろいろな形で実現できることは当業者には理解されるところであり、いずれかに限定されるものではない。なお、各図面において、同一の要素には同一の符号が付されており、必要に応じて重複説明は省略されている。

【0029】

また、上述したプログラムは、様々なタイプの非一時的なコンピュータ可読媒体(non-transitory computer readable medium)を用いて格納され、コンピュータに供給することができる。非一時的なコンピュータ可読媒体は、様々なタイプの実体のある記録媒体(tangible storage medium)を含む。非一時的なコンピュータ可読媒体の例は、磁気記録媒体(例えばフレキシブルディスク、磁気テープ、ハードディスクドライブ)、光磁気記録媒体(例えば光磁気ディスク)、CD-ROM(Read Only Memory)CD-R、CD-R/W、半導体メモリ(例えば、マスクROM、PROM(Programmable ROM)、EPROM(Erasable PROM)、フラッシュROM、RAM(Random Access Memory))を含む。また、プログラムは、様々なタイプの一時的なコンピュータ可読媒体(transitory computer readable medium)によってコンピュータに供給されてもよい。一時的なコンピュータ可読媒体の例は、電気信号、光信号、及び電磁波を含む。一時的なコンピュータ可読媒体は、電線及び光ファイバ等の有線通信路、又は無線通信路を介して、プログラムをコンピュータに供給できる。

【0030】

図1は、本発明の実施の形態にかかるUSBシステム100を示す。該USBシステム100は、USBホスト110とUSB3.0デバイス120を備え、USBホスト110とUSB3.0デバイス120は、SS Interface112とHS/FS/LS Interface114により接続されている。

【0031】

図2は、USB3.0デバイス120を示す。分かりやすいように、図2において、USB3.0デバイス120の特徴を説明する上で必要な機能ブロックのみを示し、通常のUSB3.0デバイスに備えられる他の機能ブロックを省略している。

【0032】

図2に示すように、USB3.0デバイス120は、SSブロック130、USB2.0ブロック170、制御部200を有する。

【0033】

制御部200は、USB3.0デバイス120のRx.Detect状態とSS.Disable状態の切替えの制御を行い、通常のUSB3.0デバイスにおける相対応の

10

20

30

40

50

機能ブロックとは、USB3.0デバイス120がSS.Disable状態に入った後の制御動作が異なる。これについては、後述する。

【0034】

SSブロック130は、通常のUSB3.0デバイスにおいてSS通信に関連する処理を行うブロックと同様であり、SS接続の接続手順を行うSS接続部140を備える。SS接続部140は、Rx抵抗検出部150とRx抵抗部160を有する。Rx抵抗検出部150は、スイッチ152と検出実行部154を備え、Rx抵抗部160は、スイッチ162と、Receiver Detection(以下「R_Term」という)164を備える。

【0035】

SS接続部140は、Rx.Detect状態のときにReceiver Detectionを行う。その際、Rx抵抗検出部150において、スイッチ152がONすると共に、検出実行部154が電圧V_Detectの変動態様を監視してUSBホスト110側にRx.Termination(R_Term)の有無を検出する。また、Rx抵抗部160において、スイッチ162がONすることにより、R_Term164が接続される。

10

【0036】

SS接続部140は、Receiver Detection時に、USBホスト110におけるR_Termの検出を12ms間隔で最大8回行う。SS接続部140が8回の検出を行ってもR_Termを検出できなかった場合に、制御部200は、SS.Disable状態に遷移すべく、スイッチ152とスイッチ162をOFFさせることによりSS接続部140の動作を停止する。

20

【0037】

USB2.0ブロック170は、通常のUSB3.0デバイスにおいてUSB2.0での通信に関連する処理を行うブロックと同様であり、USB2.0受信部180と、USB2.0接続の接続手順を行うUSB2.0接続部190を備える。なお、USB2.0接続は、USB2.0で定められたHS接続、FS接続、LS接続のいずれか1つであり、USB3.0デバイスが、これらの3つの接続のうちの少なくとも1つをサポートするように定められている。なお、USB2.0接続部190は、スイッチ192を有する。なお、ここではUSB2.0接続部190はHS/FS接続を行う前提としており、したがってスイッチ192で制御されるプルアップ抵抗はD+のラインに接続されている。USB2.0接続部がLS接続を行う場合はプルアップ抵抗およびスイッチ192はD-ラインに接続される。

30

【0038】

SS接続部140が行ったReceiver Detectionが失敗すると、USB3.0デバイス120は、SS.Disable状態に遷移する。制御部200は、USB3.0デバイス120がSS.Disable状態に遷移した場合に、USB2.0接続部190を制御して、USB2.0接続の接続手順を開始させる。

【0039】

USB2.0接続部190によるUSB2.0接続の接続手順の開始時、USB2.0接続部190は、HS接続またはFS接続(以下HS/FS接続という)の場合には、USB2.0受信部180の2つの差動信号線(D+、D-)のうちのD+をプルアップ(pull-up)し、LS接続の場合には、D-をプルアップする。その後、ホスト側からのUSB2.0接続動作を待つ。

40

【0040】

ホスト側は、USB2.0接続動作に際して、まず、USB3.0デバイス120におけるUSB2.0受信部180のD+とD-のいずれがプルアップされているかを検出し、D+がプルアップされていれば、さらにUSB2.0 Bus Resetを経てClearを行うことによりHS接続かFS接続の判別を行って、該当する接続を確立させる。一方、USB2.0受信部180のD-がプルアップされている場合に、ホスト側は、

50

U S B 2 . 0 B u s R e s e t を行い、L S 接続を確立させる。

【0041】

なお、U S B ホスト110がU S B 3 . 0 ホストである場合には、U S B ホスト110は、U S B 2 . 0 B u s R e s e t を実行すると共に、もう一度S S 接続を試みるためにU S B 3 . 0 デバイス120がR x . D e t e c t 状態に戻るように制御する。この場合、制御部200は、S S 接続部140にR e c e i v e r D e t e c t i o n などを行わせる。前述したように、U S B 3 . 0 では、ここでのR e c e i v e r D e t e c t i o n は、B u s R e s e t R e c e i v e r D e t e c t i o n であり、ホスト側、デバイス側ともに、1回のB u s R e s e t につき1回のみ行われると規定されている。

10

【0042】

また、S S . D i s a b l e d 状態において、U S B 2 . 0 B u s R e s e t 以外に、P o w e r O n R e s e t の場合にも、U S B 3 . 0 デバイス120はR x . D e t e c t 状態に戻り、制御部200は、S S 接続部140にR e c e i v e r D e t e c t i o n などを行わせる。この場合のR e c e i v e r D e t e c t i o n は、B u s R e s e t R e c e i v e r D e t e c t i o n ではなく、最大8回まで行われると規定されている。

【0043】

ここまで説明の中における制御部200の動作は、通常のU S B 3 . 0 デバイスにおける相対応する機能ブロックの動作と同様である。本実施の形態のU S B システム100において、制御部200は、U S B 3 . 0 デバイス120がS S . D i s a b l e d 状態になったときに、上述した各動作に加え、さらに下記の制御動作をする。

20

【0044】

図2に示すように、制御部200は、タイマー210を備える。タイマー210は、U S B 3 . 0 デバイス120がS S . D i s a b l e d 状態に入ったときから、時間のカウントを開始する。

【0045】

制御部200は、タイマー210によりカウントした時間が予め定められた所定の時間T(例えば数ms)が経過する前に、P o w e r O n R e s e t が生じた場合、タイマー210による時間のカウント、U S B 2 . 0 接続部190の動作を停止させると共に、S S 接続部140にR e c e i v e r D e t e c t i o n を再開させる。すなわち、U S B 3 . 0 デバイス120は、R x . D e t e c t 状態に復帰する。その後、最大8回のR e c e i v e r D e t e c t i o n が実行される。

30

【0046】

また、制御部200は、タイマー210によりカウントした時間が予め定められた所定の時間T(例えば数ms)が経過する前に、U S B 2 . 0 B u s R e s e t が生じた場合、タイマー210による時間のカウント、U S B 2 . 0 接続部190の動作を継続させたまま、S S 接続部140にR e c e i v e r D e t e c t i o n を再開させる。すなわち、U S B 3 . 0 デバイス120は、R x . D e t e c t 状態に復帰する。なお、このときに再開されたR e c e i v e r D e t e c t i o n がB u s R e s e t に応じたB u s R e s e t R e c e i v e r D e t e c t i o n であるため、前述したように、1回のみ行われる。

40

【0047】

また、タイマー210によりカウントした時間が上記所定の時間Tが経過する前に、U S B 2 . 0 接続が確立すれば、U S B 2 . 0 ブロック170が動作し、制御部200は、U S B 3 . 0 デバイス120に対して、S S . D i s a b l e d 状態からR x . D e t e c t 状態への遷移を行わせない。

【0048】

一方、P o w e r O n R e s e t とU S B 2 . 0 B u s R e s e t のいずれも生じず、U S B 2 . 0 接続も確立しないまま、タイマー210によりカウントした時間が時

50

間Tになった場合に、制御部200は、USB3.0デバイス120がSS.Disable状態からRx.Detect状態に遷移するように、USB2.0接続部190の動作を停止させと共に、SS接続部140にReceiver Detectionを開始させる。具体的には、プルアップしていたUSB2.0受信部180のD+またはD-を戻し、Rx抵抗検出部150のスイッチ152とRx抵抗部160のスイッチ162をONする。

【0049】

制御部200を備えることにより、USB3.0デバイス120は、図3のフローチャートを示すように動作する。比較のために、従来のUSB3.0デバイスの動作を図4に示す。

10

【0050】

図3に示すように、USB3.0デバイス120は、Rx.Detect状態においてReceiver Detectionを開始し、8回以内でRx.Terminationを検出すると、Pollingに遷移するなど、SS動作へ移る(S100、S110:Yes、S120)。

【0051】

一方、8回のRx.Termination検出をしてもRx.Terminationを検出できなかった場合には(S100、S110:No)、USB3.0デバイス120は、SS.Disable状態に遷移し(S130)、USB2.0受信部180のD+またはD-をプルアップするとと共に、タイマー210による時間のカウントを開始し、USBホスト110とのUSB2.0接続の確立を待つ(S132)。

20

【0052】

タイマー210によりカウントした時間が時間Tに到達する前に、Power On Resetがされると(S140:Yes、S142:Yes)、USB3.0デバイス120は、Rx.Detect状態に遷移し、Receiver Detectionを行う(S100~)。同時に、ステップS130で形成されたプルアップが切断され、タイマー210もリセットされて、カウント動作が停止する(S170)。なお、前述した通り、ここでのReceiver Detectionは、最大8回まで可能である。

【0053】

タイマー210によりカウントした時間が時間Tに到達する前に、Power On Resetが生じずにBus Resetがされると(S140:Yes、S142:No、S150:Yes)、USB3.0デバイス120は、Rx.Detect状態に遷移し、Receiver Detectionを行う(S152)。前述した通り、ここでのReceiver Detectionは、Bus Reset Receiver Detectionであり、1回のみ行われる。

30

【0054】

ステップS152におけるBus Reset Receiver Detectionが成功した場合に、USB3.0デバイス120は、ステップS130で形成したプルアップの切断、タイマー210のリセットとカウント動作の停止と共に、Pollingに遷移するなど、SS動作へ移る(S154:Yes、S156、S120)。

40

【0055】

一方、ステップS152におけるBus Reset Receiver Detectionが失敗した場合に、USB3.0デバイス120は、ステップS140に戻る。(S154:No、S140)。

【0056】

なお、タイマー210によりカウントした時間が時間Tに到達する前にUSB2.0接続が確立すると(S140:Yes、S142:No、S150:No、S162:Yes)、USB3.0デバイス120は、USB2.0動作に移る(S164)。

【0057】

一方、タイマー210によりカウントした時間が時間Tに到達してもUSB2.0接続

50

が確立しない場合には、USB3.0デバイス120は、Rx.Detect状態に遷移し、Receiver Detectionを行う(S162:No、S140:No、S100)。同時に、ステップS130で形成されたプルアップが切断され、タイマー210もリセットされて、カウント動作を停止する(S170)。

【0058】

図3に示す例では、この場合におけるReceiver Detectionは、Bus Reset Receiver Detection以外のReceiver Detectionと同様に最大8回まで実行されるようになっているが、ここでReceiver Detectionの回数は、8回に限らず、1以上の任意の回数としてもよい。

10

【0059】

図4を参照する。図4から分かるように、従来のUSB3.0デバイスは、8回のReceiver Detectionの失敗により一旦SS.Disabled状態に入る(S10、S12:No、S30、S32)、Power On ResetとUSB2.0 Bus Resetが生じない限り(S40:No、または、S40:Yes、S50:No)、Rx.Detect状態に復帰すること無く、USB2.0接続が確立するまで待ち続ける。

【0060】

対して、本実施の形態のUSBシステム100におけるUSB3.0デバイス120は、SS.Disabled状態に遷移した後に、USB2.0 Bus ResetとPower On Resetのいずれも生じず、USB2.0接続も確立しないまま時間Tが経過したときに、Rx.Detect状態に遷移し、Receiver Detectionを行う。

20

【0061】

USB3.0デバイス120のこのような動作がもたらす効果を説明する。

図5は、USBホスト110がUSB2.0である場合に、USB3.0デバイス120と従来のUSB3.0デバイスの動作を示す図である。

【0062】

この場合、USB3.0デバイス120と従来のUSB3.0デバイスのいずれも、8回のRx.Terminationの検出失敗により、Rx.Detect状態からSS.Disabled状態に遷移する。そして、従来のUSB3.0デバイスは、SS.Disabled状態において、USB2.0接続が確立する。USB3.0デバイス120の場合も、対応するホストが、USB2.0ホストであり、D+/D-の検出待ちの状態になっているので、タイマ120がカウントする時間が時間Tに達する前に、USB2.0接続が確立する。そのため、図5で示されるように、USB3.0デバイス120と従来のUSB3.0デバイスのいずれの場合においても、ホストとの間でUSB2.0が確立する時間が同じである。

30

【0063】

図6は、USBホスト110がUSB3.0ホストであり、かつ、該USB3.0でエラーが生じず、8回以内のReceiver DetectionによりデバイスとホストがRx.Terminationを検出した場合に、USB3.0デバイス120と従来のUSB3.0デバイスの動作を示す図である。

40

【0064】

この場合、図示のように、USB3.0デバイス120と従来のUSB3.0デバイスのいずれも、8回のRx.Termination以内でRx.Detect状態を検出したことにより、Rx.Detect状態からPolling状態への遷移などSS動作へ進む。

【0065】

図7は、USBホスト110がUSB3.0ホストであり、かつ、1回目のReceiver Detectionにおいて該ホストのエラーによりデバイスがSS.Disabled

50

`bled` 状態へ遷移した後にエラーが回復した場合に、USB3.0デバイス120と従来のUSB3.0デバイスの動作を示す図である。

【0066】

この場合、図示のように、SS.Disable 状態へ遷移するまでは、USB3.0デバイス120と従来のUSB3.0デバイスと同様な動作をする。

【0067】

SS.Disable 状態へ遷移した後、従来のUSB3.0デバイスは、USBホスト110が、エラーから回復し、Receiver Detectionの検出を行つて、8回のRx.Terminationの失敗後にUSB2.0 Bus Resetが実行されるまで、USB2.0接続を待ち続ける。USB2.0 Bus Resetにより、該従来のUSB3.0デバイスは、Rx.Detect 状態に復帰してReceiver Detectionを行い、USBホスト110と該従来のUSB3.0デバイスが共にRx.Terminationを検出したことによりSS動作へ進む。なお、前述したように、USB3.0では、この部分でのReceiver Detectionの検出は、最大1回まで行われると規定されている。10

【0068】

一方、USB3.0デバイス120は、タイミングt0でSS.Disable 状態に遷移した後、USB2.0接続を待ちながら、タイミングt0から時間Tが経過したとき(図中タイミングt1)にRx.Detect 状態に復帰する。その後、USB3.0デバイス120によるReceiver Detection中にUSBホスト110が復帰したため、USBホスト110と該従来のUSB3.0デバイスが共にRx.Terminationを検出したことによりSS動作へ進む。図3に示す例の場合、ここでは、Receiver Detectionの検出は、ホスト側、デバイス側とともに、最大8回までとなる。20

【0069】

そのため、図7から分かるように、この場合、従来のUSB3.0デバイスより、USB3.0デバイス120は、SS動作への移行が早くなる。

【0070】

図5～図7に示す夫々のケース毎に、USB3.0デバイス120と従来のUSB3.0デバイス間で、Receiver Detectionの開始から、USB2.0接続またはSS接続が確立するまでの時間を比較する。30

【0071】

図8は、図5に対応し、USBホスト110がUSB2.0ホストである場合に、USB2.0接続が確立するまでの時間を示す。図示のように、この場合、USB2.0接続が確立するまでの時間は、USB3.0デバイス120と従来のUSB3.0デバイス間で同様である。

【0072】

図9は、図6に対応し、USBホスト110がUSB3.0ホストであり、かつ1回目のReceiver Detection時にエラーが生じなかった場合に、SS接続が確立するまでの時間を示す。図示のように、この場合において、SS接続が確立するまでの時間は、USB3.0デバイス120と従来のUSB3.0デバイス間で同様である。40

【0073】

図10は、図7に対応し、USBホスト110がUSB3.0ホストであり、かつ1回目のReceiver Detection時にエラーが生じ、デバイスがSS.Disable 状態に遷移した後にエラーから回復した場合に、SS接続が確立するまでの時間を示す。

【0074】

図示のように、この場合において、SS.Disable 状態に遷移するまでの時間は、USB3.0デバイス120と従来のUSB3.0デバイス間で同様である。

【0075】

しかし、SS . Dis a b l e d 状態から Rx . D e t e c t 状態への復帰は、従来の USB 3 . 0 デバイスより USB 3 . 0 デバイス 120 のほうが早いため、結果的に、この場合、1回目の Receiver D e t e c t i o n の開始から SS 接続が確立するまでの時間は、USB 3 . 0 デバイス 120 のほうが短い。

【 0 0 7 6 】

このように、本実施の形態の USB 3 . 0 デバイス 120 によれば、SS . Dis a b l e d 状態に遷移した後、時間 T が経過しても USB 2 . 0 Bus R e s e t が実行されない場合に、自動的に Rx . D e t e c t 状態に戻ることにより、USB 3 . 0 ホストである USB ホスト 110 のエラーにより 1回目の Receiver D e t e c t i o n が失敗した場合に、早めに Rx . D e t e c t 状態へ復帰し、結果的に、SS 接続を 10 早めに確立させる確率が高い。

【 0 0 7 7 】

また、図 8 と図 9 から分かるように、USB 3 . 0 デバイス 120 は、USB ホスト 110 が USB 2 . 0 ホストである場合や、USB ホスト 110 が USB 3 . 0 ホストであるもののエラーが生じてない場合において、USB 3 . 0 により定められた通りの動作をし、何ら悪影響を与えることが無い。

【 0 0 7 8 】

USB 3 . 0 ホストのエラーにより 8 回以内で Rx . T e r m i n a t i o n を検出できなかった場合に、ホストがエラーから回復したときに早めに Rx . T e r m i n a t i o n の検出ができるようにするために、USB 3 . 0 デバイスに対して、Bus R e s e t R e c e i v e r D e t e c t i o n 以外の R e c e i v e r D e t e c t i o n の上限回数を USB 3 . 0 により定められた 8 回より多い N 回 (N : 9 以上の整数) に増やすことも考えられる。すなわち、このような USB 3 . 0 デバイスは、Bus R e s e t R e c e i v e r D e t e c t i o n 以外では、Rx . T e r m i n a t i o n の検出を N 回まで実行することができ、N 回とも失敗した場合に、SS . Dis a b l e d 状態に遷移する。以下、このような USB 3 . 0 デバイスを、USB 3 . 0 デバイス 120 及び従来の USB 3 . 0 デバイスと異なる「別の USB 3 . 0 デバイス」という。 20

【 0 0 7 9 】

図 11 は、図 5 に対してさらに別の USB 3 . 0 デバイスの動作を追加した図であり、USB ホスト 110 が USB 2 . 0 である場合に、USB 3 . 0 デバイス 120 、従来の USB 3 . 0 デバイス、別の USB 3 . 0 デバイスの動作を示す図である。 30

【 0 0 8 0 】

この場合、図示のように、別の USB 3 . 0 デバイスは、Rx . T e r m i n a t i o n の検出の N 回の失敗の後に SS . Dis a b l e d 状態へ遷移するため、USB 3 . 0 デバイス 120 及び従来の USB 3 . 0 デバイスに比べ、SS . Dis a b l e d 状態への遷移が遅く、その結果、USB 2 . 0 接続の確立が遅くなってしまう。

【 0 0 8 1 】

図 12 は、図 6 に対してさらに別の USB 3 . 0 デバイスの動作を追加した図であり、USB ホスト 110 が USB 3 . 0 ホストであり、かつ、該 USB 3 . 0 ホストでエラーが生じず、1回目の Receiver D e t e c t i o n において 8 回以内で デバイス とホストが Rx . T e r m i n a t i o n を検出した場合に、USB 3 . 0 デバイス 120 、従来の USB 3 . 0 デバイス、別の USB 3 . 0 デバイスの動作を示す図である。 40

【 0 0 8 2 】

この場合、図示のように、各 USB 3 . 0 デバイス間で、SS 接続が確立するまでの時間に差が無い。

【 0 0 8 3 】

図 13 は、図 7 に対してはさらに別の USB 3 . 0 デバイスの動作を追加した図であり、USB ホスト 110 が USB 3 . 0 ホストであり、かつ、1回目の Receiver D e t e c t i o n において該ホストのエラーによりデバイスが SS . Dis a b l e d 50

状態へ遷移した後にエラーが回復した場合に、USB3.0デバイス120、従来のUSB3.0デバイス、別のUSB3.0デバイスの動作を示す図である。

【0084】

この場合、図示のように、従来の従来のUSB3.0デバイスに比べ、USB3.0デバイス120と別のUSB3.0デバイスは、共にSS接続の確立が早くなっている。

【0085】

図11～図13に示す夫々のケース毎に、USB3.0デバイス120、従来のUSB3.0デバイス、別のUSB3.0デバイス間で、Receiver Detectionの開始から、USB2.0接続またはSS接続が確立するまでの時間を比較する。

【0086】

図14は、図8に対して、別のUSB3.0デバイスの場合にUSB2.0接続が確立するまでの時間を追加したものである。図示のように、USB2.0接続が確立するまでの時間は、USB3.0デバイス120と従来のUSB3.0デバイス間で同様であるが、別のUSB3.0デバイスは、USB2.0接続が確立するまでの時間が長い。

【0087】

図15は、図9に対して、別のUSB3.0デバイスの場合にSS接続が確立するまでの時間を追加したものである。図示のように、SS接続が確立するまでの時間は、USB3.0デバイス120、従来のUSB3.0デバイス、別のUSB3.0デバイスのいずれの場合においても同様である。

【0088】

図16は、図10に対して、別のUSB3.0デバイスの場合にSS接続が確立するまでの時間を追加したものである。図示のように、SS接続が確立するまでの時間は、従来の従来のUSB3.0デバイスに比べ、USB3.0デバイス120と別のUSB3.0デバイスは、共に短くなっている。

【0089】

すなわち、USB3.0ホストのエラーによりデバイス側がUSB3.0で定められたRx.Termination検出回数の上限の8回以内にRx.Terminationを検出できなかった場合に、USB3.0デバイス120と別のUSB3.0デバイスは、従来のUSB3.0デバイスに比べ、共にSS接続の確立を早く実現することができる。しかし、別のUSB3.0デバイスの場合は、ホストがUSB2.0ホストである場合に、別のUSB3.0デバイスは、USB2.0接続が遅くなってしまうという問題がある。

【0090】

本実施の形態のUSBシステム100におけるUSB3.0デバイス120は、USB3.0規格があるものの、規格に準拠した動作をしないホストがある現状において、より大きな効果を発揮することができる。

【0091】

例えば、よく知られているUSB機器メーカーが製造しているUSB3.0機器の中に、規格に準拠して動作をしないUSB3.0ハブがある。このUSB3.0ハブは、ホストとしてReceiver Detectionの実行中にエラーが生じ、その後エラーから回復しても、Receiver Detectionを試みるものの、USB2.0 Bus Resetを実行しない。

【0092】

このようなUSB3.0ハブの場合、従来のUSB3.0デバイスは、Rx.Detect状態に復帰するチャンスが無いため、SS接続もUSB2.0接続も確立できないままになる。USBケーブルの抜差しなどの人為的な操作が無い限り、ホストとデバイス間の接続が確立せず、勿論通信もできない。

【0093】

このような問題は、上記USB3.0ハブが規格に準拠した動作をしないために生じたものであり、本来ならば、該メーカー側で解決すべきである。しかし、該メーカーがUSB機

10

20

30

40

50

器市場で一定のシェアを占めてしまった場合、そのUSB3.0ハブが規格に準拠していないなくても、不条理ながら、USB3.0デバイスのメーカー側での対処が要求される現状である。

【0094】

上述した別のUSB3.0デバイスは、一旦SS.Disable状態に入れば、USB2.0 Bus Resetが実行されないとRx.Detect状態に復帰できないため、該別のUSB3.0デバイスによるN回のRx.Terminationの検出の継続中に上記USB3.0ハブがエラーから回復していなければ、従来のUSB3.0デバイスと同様に、USBケーブルの抜差しなどの人為的な操作が無い限り、ホストとデバイス間の接続が確立せず、勿論通信もできない。

10

【0095】

対して、本実施の形態のUSBシステム100における制御部200によれば、SS.Disable状態に入った後に、時間Tが経過してもUSB2.0 Bus Resetが生じない場合には自動的にRx.Detect状態に復帰するため、上述のようなUSB3.0ハブの場合でも、該USB3.0ハブのエラーからの回復後に、SS接続の確立が可能である。

【0096】

以上、実施の形態をもとに本発明を説明した。実施の形態は例示であり、本発明の主旨から逸脱しない限り、上述した各実施の形態に対してさまざまな変更、増減、組合せを行ってもよい。これらの変更、増減、組合せが行われた変形例も本発明の範囲にあることは当業者に理解されるところである。

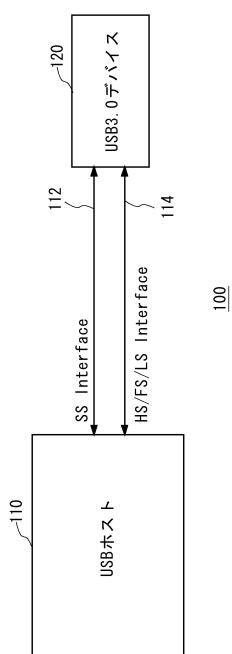
20

【符号の説明】

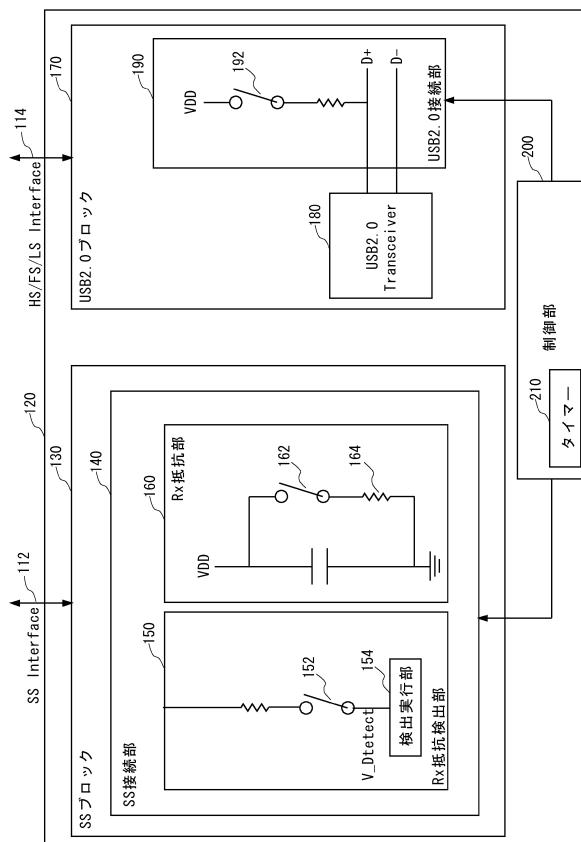
【0097】

10	USB3.0機器	20	共通部分	
30	SS部分	32	HS/FS/LSエンドポイント・コントローラ	
34	リンク層	36	SS物理層	
40	USB2.0部分	42	USB2.0エンドポイント・コントローラ	
44	UTMI	46	HS/FS/LS物理層	
50	スイッチ	60	R_Term	
100	USBシステム	110	USBホスト	30
112	SS Interface	114	HS/FS/LS Interface	
120	USB3.0デバイス	130	SSブロック	
140	SS接続部	150	Rx抵抗検出部	
152	スイッチ	154	検出実行部	
160	Rx抵抗部	162	スイッチ	
164	R_Term	170	USB2.0ブロック	
180	USB2.0受信部	190	USB2.0接続部	
192	スイッチ	200	制御部	
210	タイマー			

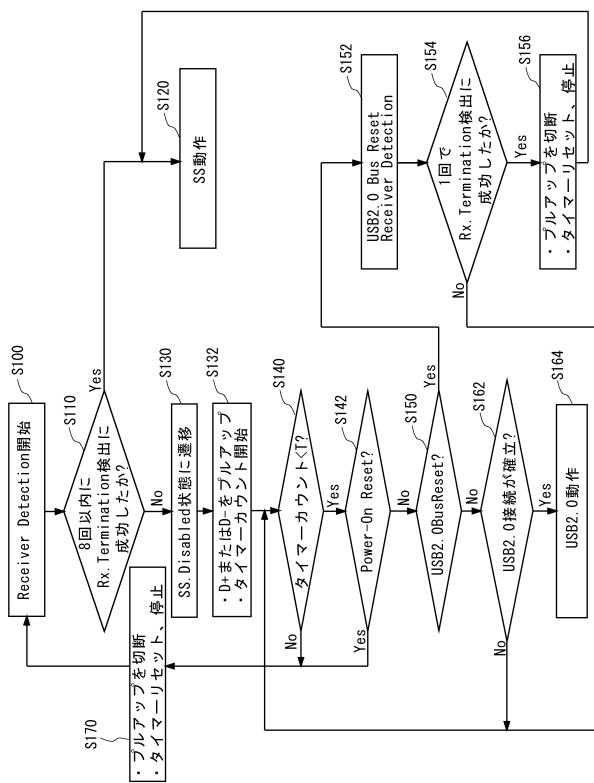
【図1】



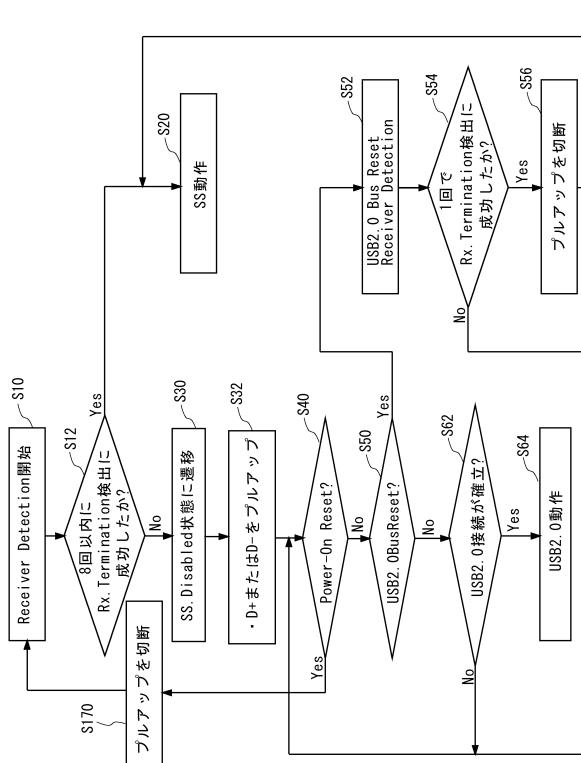
【図2】



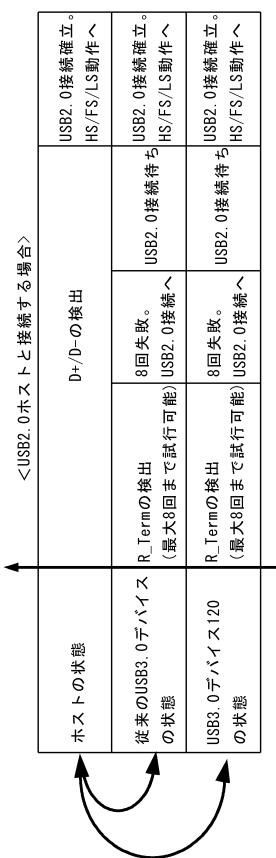
【図3】



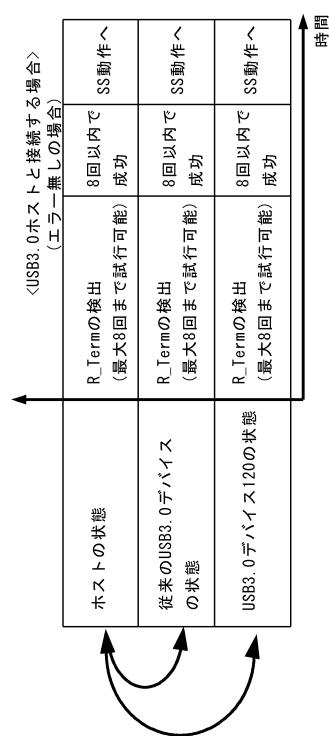
【図4】



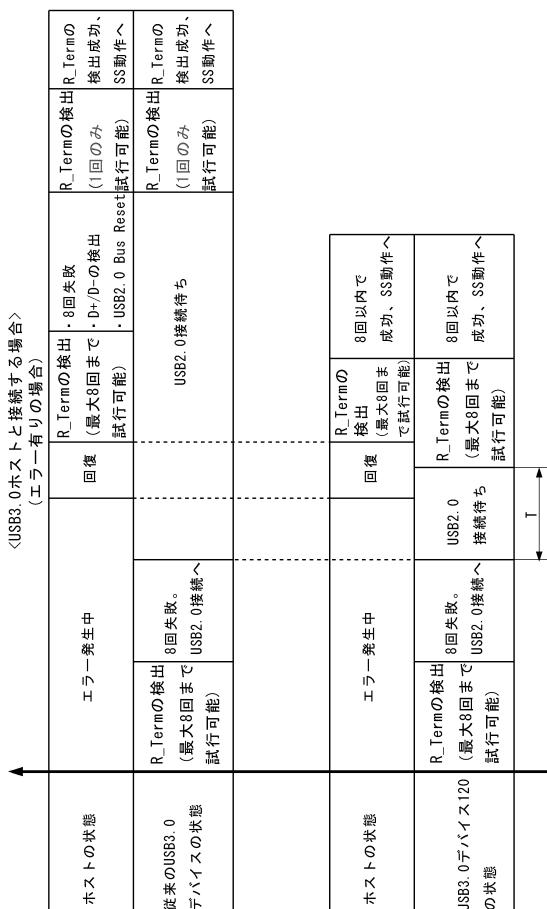
【図5】



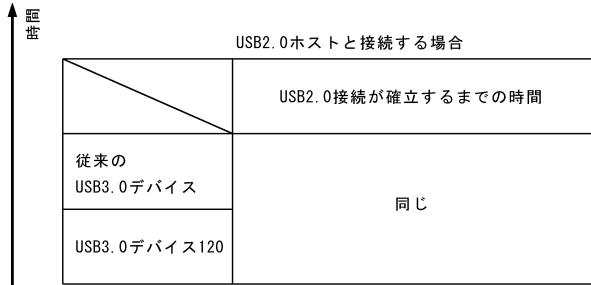
【図6】



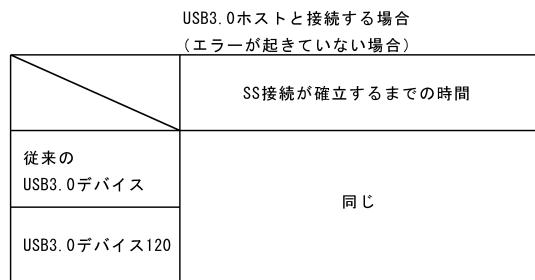
【図7】



【図8】



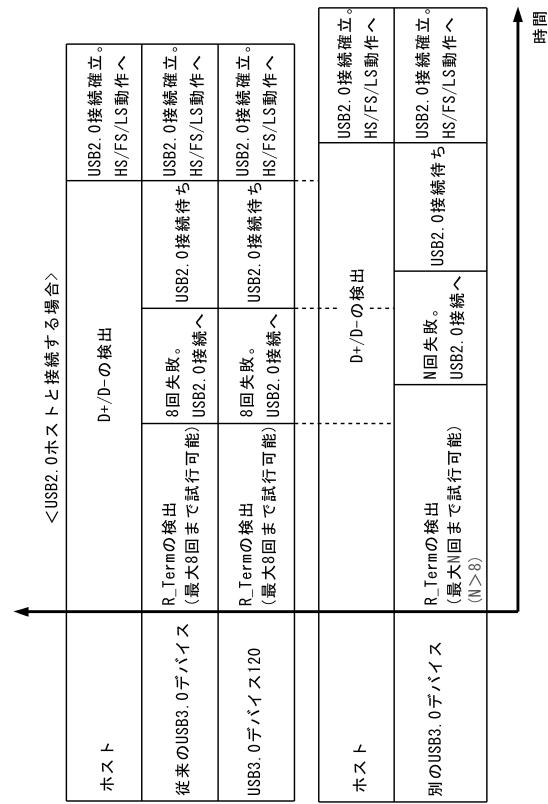
【図9】



【図10】

USB3.0ホストと接続する場合 (エラーが起きている場合)		SS, Disabled状態に遷移するまでの時間	Rx Detect状態に復帰するまでの時間	SS接続が確立するまでの時間
従来の USB3.0デバイス	同じ	長	長	長
USB3.0デバイス120		短	短	短

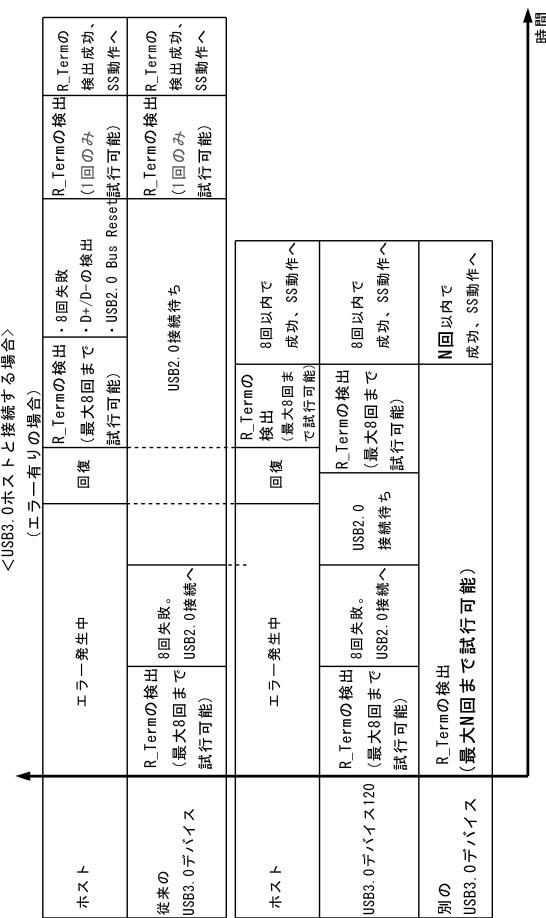
【図11】



【図12】

↑ <USB3.0ホストと接続する場合> (エラー無しの場合)			
ホスト	R_Termの検出	8回以内で成功	SS動作へ
従来のUSB3.0デバイス	R_Termの検出 (最大8回まで試行可能)	8回以内で成功	SS動作へ
USB3.0デバイス120	R_Termの検出 (最大8回まで試行可能)	8回以内で成功	SS動作へ
別のUSB3.0デバイス	R_Termの検出 (最大N回まで試行可能) (N>8)	8回以内で成功	SS動作へ

【図13】



【図14】

USB2.0ホストと接続する場合	
	USB2.0接続が確立するまでの時間
従来の USB3.0デバイス	同じ
USB3.0デバイス120	同じ
別の USB3.0デバイス	長

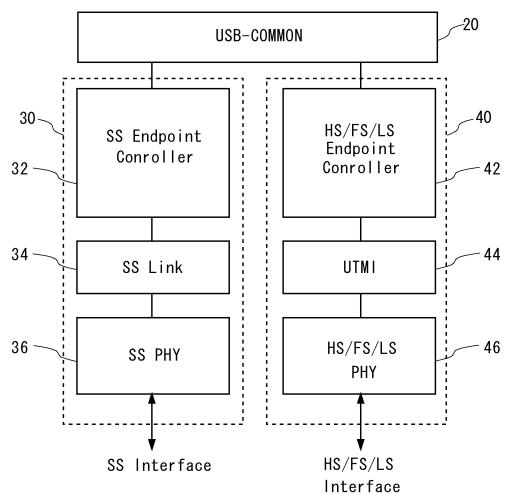
【図15】

USB3.0ホストと接続する場合 (エラーが起きていない場合)	
	SS接続が確立するまでの時間
従来の USB3.0デバイス	同じ
USB3.0デバイス120	同じ
別の USB3.0デバイス	同じ

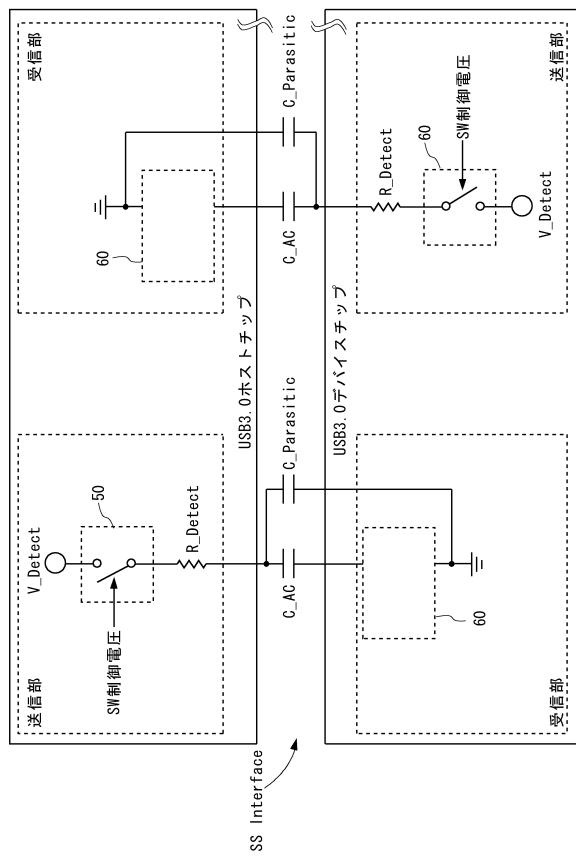
【図16】

USB3.0ホストと接続する場合 (エラーが起きている場合)	
	SS Disable状態に 遷移するまでの時間
	Rx Detect状態に 復帰するまでの時間
従来の USB3.0デバイス	同じ
USB3.0デバイス120	短
別の USB3.0デバイス	短

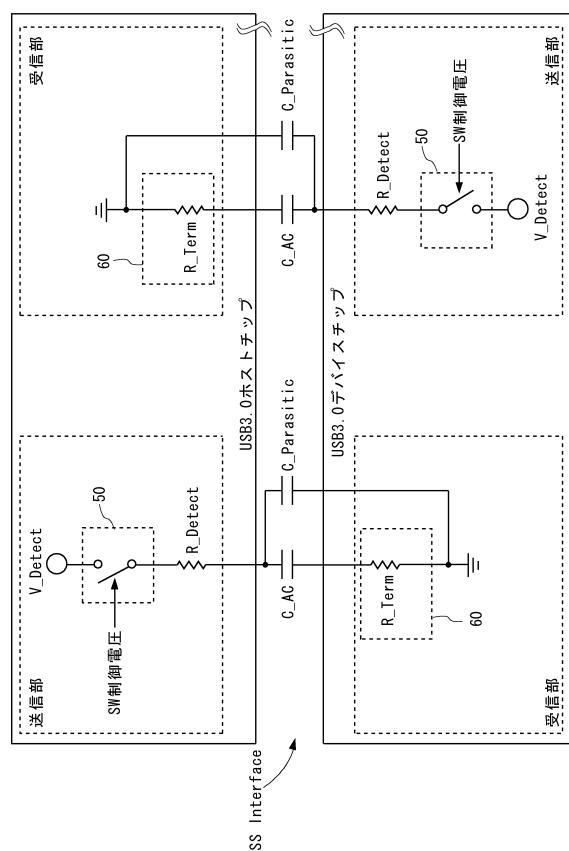
【図18】



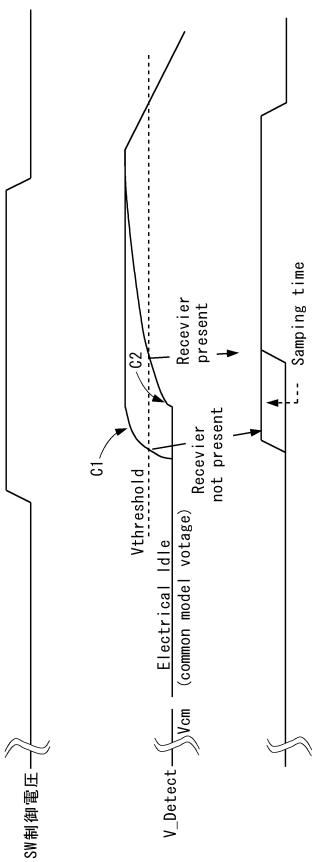
【図20】



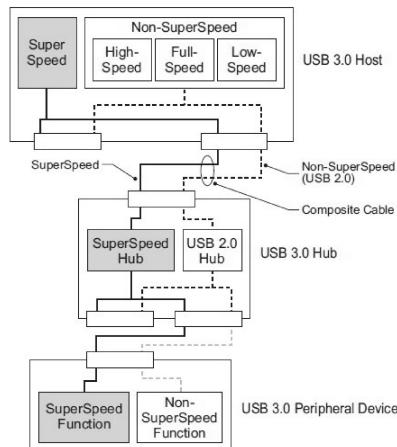
【図21】



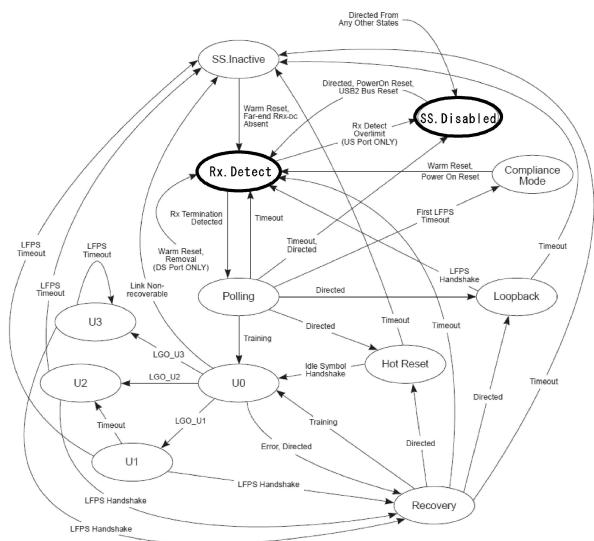
【図22】



【図17】



【図19】



フロントページの続き

(56)参考文献 特開2007-172160(JP,A)

特開2012-108677(JP,A)

野崎原生 他, USB3.0設計のすべて, CQ出版株式会社, 2011年10月20日, 第1版, pp. 76-80

(58)調査した分野(Int.Cl., DB名)

G06F 13/38

G06F 13/36