

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第3区分

【発行日】平成29年6月15日(2017.6.15)

【公表番号】特表2016-524366(P2016-524366A)

【公表日】平成28年8月12日(2016.8.12)

【年通号数】公開・登録公報2016-048

【出願番号】特願2016-511081(P2016-511081)

【国際特許分類】

H 04 B 10/69 (2013.01)

H 03 F 3/08 (2006.01)

H 01 L 31/10 (2006.01)

【F I】

H 04 B 9/00 6 9 0

H 03 F 3/08

H 01 L 31/10 G

【手続補正書】

【提出日】平成29年4月28日(2017.4.28)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

少なくとも一つの光導波路(GU)から光信号(SI)を受信する回路装置(CR;CR')であって、

前記光信号(SI)を電流信号(IPD)に変換する少なくとも一つの受光部品(PD)と、

前記受光部品(PD)から前記電流信号(IPD)が供給される少なくとも一つのトランスインピーダンス増幅器(TA)と、

前記トランスインピーダンス増幅器(TA)のゲイン又はトランスインピーダンス(R)を制御し、特に異なるレベルの前記電流信号(IPD)に対して所望の、例えば一定の、レベルに前記トランスインピーダンス増幅器(TA)の出力(Vout-data-analog)の振幅を保つ少なくとも一つの自動ゲイン制御器(AG)と、

フィードバックパス(FP)に配置され、制御信号(Vint)を生成する少なくとも一つの積算器(IN)と、

前記積算器(IN)からの前記制御信号(Vint)が供給される少なくとも一つの電圧制御型電流源(CS)と、

コンパレーターとして働き、その入力側における正電圧又は負電圧に対する論理レベルをその出力側で生成する少なくとも一つのリミッタ(LI)と、

前記トランスインピーダンス増幅器(TA)と並列に配置された少なくとも一つの第2トランスインピーダンス増幅器(TA2)と、

前記第2トランスインピーダンス増幅器(TA2)に対する電圧(Voffset)を設定する自動オフセット制御器(AO)と、を備える回路装置(CR;CR')。

【請求項2】

前記第2トランスインピーダンス増幅器(TA2)と前記自動オフセット制御器(AO)とに割り当てられている少なくとも一つの第2リミッタ(LI2)を更に備える請求項1に記載の回路装置。

【請求項 3】

前記第2トランスインピーダンス増幅器(T A 2)は、-前記トランスインピーダンス増幅器(T A)に対応するか、又は、-前記トランスインピーダンス増幅器(T A)の変倍のバージョンである請求項1又は2に記載の回路装置。

【請求項 4】

前記自動ゲイン制御器(A G)は、前記トランスインピーダンス増幅器(T A)の出力(V o u t - d a t a - a n a l o g)の振幅を検知することにより、前記トランスインピーダンス増幅器(T A)と前記第2トランスインピーダンス増幅器(T A 2)との両者に同じゲイン又は同じトランスインピーダンス(R)を設定する請求項1～3のいずれか一項に記載の回路装置。

【請求項 5】

前記トランスインピーダンス増幅器(T A)の出力(V o u t - d a t a - a n a l o g)の振幅を検知する少なくとも一つのピーク検出回路を更に備える請求項4に記載の回路装置。

【請求項 6】

前記ピーク検出回路は前記自動ゲイン制御器(A G)の一部であるか、又は、前記自動ゲイン制御器(A G)と前記自動オフセット制御器(A O)との間で共用されている請求項5に記載の回路装置。

【請求項 7】

前記トランスインピーダンス増幅器(T A)の出力(V o u t - d a t a - a n a l o g)の振幅は前記自動オフセット制御器(A O)の入力側に供給される請求項4～6のいずれか一項に記載の回路装置。

【請求項 8】

前記トランスインピーダンス増幅器(T A)は少なくとも一つの多段式増幅器である請求項1～7のいずれか一項に記載の回路装置(C R ')。

【請求項 9】

前記第2トランスインピーダンス増幅器(T A 2)は少なくとも一つの多段式増幅器である請求項1～8のいずれか一項に記載の回路装置(C R ')。

【請求項 10】

前記トランスインピーダンス増幅器(T A)の第1段(1 S)の出力ノードと前記第2トランスインピーダンス増幅器(T A 2)の第1段(1 S 2)の出力ノードとの間には短絡部(S H)が配置されている請求項8又は9に記載の回路装置(C R ')。

【請求項 11】

受光部品(P D)が少なくとも一つの光電検出器、特に少なくとも一つのフォトダイオードである請求項1～10のいずれか一項に記載の回路装置。

【請求項 12】

前記光導波路(G U)は少なくとも一つのファイバーである請求項1～11のいずれか一項に記載の回路装置。

【請求項 13】

前記受光部品(P D)に割り当てられていない前記光導波路(G U)の末端は、少なくとも一つの発光部品(L D)に割り当てられており、電気的データの論理レベルを光信号(S I)に変換する少なくとも一つのドライバー(D R)が前記発光部品(L D)に対して上流に配置されている請求項1～12のいずれか一項に記載の回路装置。

【請求項 14】

少なくとも一つの光導波路(G U)から光信号(S I)を受信する方法であって、
- 少なくとも一つの受光部品(P D)を用いて前記光信号(S I)を電流信号(I P D)に変換する工程と、
- 前記受光部品(P D)から少なくとも一つのトランスインピーダンス増幅器(T A)に前記電流信号(I P D)を供給する工程と、
- 少なくとも一つの自動ゲイン制御器(A G)を用いて、前記トランスインピーダンス増

幅器 (T A) のゲイン又はトランスインピーダンス (R) を制御し、特に異なるレベルの前記電流信号 (I P D) に対して所望の、例えば一定の、レベルに前記トランスインピーダンス増幅器 (T A) の出力 (V o u t - d a t a - a n a l o g) の振幅を保つ工程と、

- フィードバックパス (F P) に配置される少なくとも一つの積算器 (I N) を用いて制御信号 (V i n t) を生成する工程と、
- 前記積算器 (I N) から少なくとも一つの電圧制御型電流源 (C S) に前記制御信号 (V i n t) を供給する工程と、
- 少なくとも一つのリミッタ (L I) の出力側でその入力側における正電圧又は負電圧に対する論理レベルを生成する工程と、
- 自動オフセット制御器 (A O) を用いて、前記トランスインピーダンス増幅器 (T A) と並列に配置された少なくとも一つの第 2 トランスインピーダンス増幅器 (T A 2) に対する電圧を設定する工程と、を有する方法。