

(21)申請案號：107121970

(22)申請日：中華民國 107 (2018) 年 06 月 26 日

(51)Int. Cl. : G09G3/3233 (2016.01)

G09G3/3275 (2016.01)

H01L27/32 (2006.01)

(30)優先權：2017/10/31

中國大陸

201711047037.X

(71)申請人：大陸商雲谷(固安)科技有限公司(中國大陸) YUNGU (GU AN) TECHNOLOGY CO., LTD. (CN)

中國大陸

(72)發明人：丁立薇(CN)；刑汝博(CN)；單奇(CN)

(74)代理人：劉勝元

申請實體審查：有 申請專利範圍項數：10 項 圖式數：5 共 22 頁

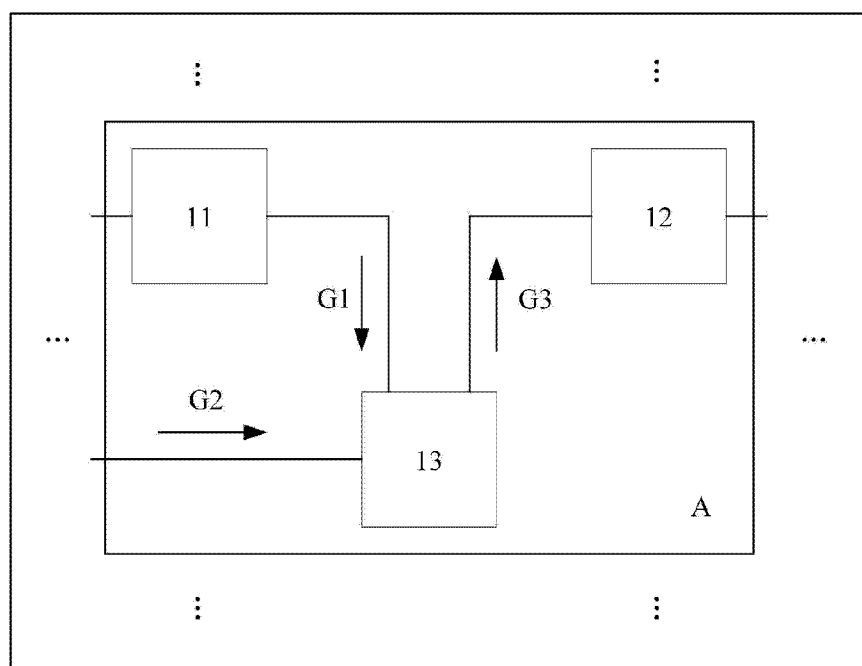
(54)名稱

顯示屏、畫素驅動方法和顯示裝置

(57)摘要

本發明公開一種顯示屏、畫素驅動方法和顯示裝置，該顯示屏包括至少一個顯示單元，顯示單元包含第一畫素，第二畫素及比較器，比較器的第一輸入端與第一畫素的驅動信號輸出端連接，第一畫素的驅動信號輸出端用於輸出第一驅動訊號；比較器的第二輸入端與驅動訊號線連接，驅動訊號線用於提供第二驅動訊號，第二驅動訊號為未發生延時的訊號；比較器的輸出端與第二畫素的驅動信號輸入端連接；比較器用於將第一驅動訊號與第二驅動訊號進行比較，並輸出第三驅動訊號，第三驅動訊號為未發生延時的訊號，第三驅動訊號用於驅動第二畫素。

指定代表圖：



符號簡單說明：

11 . . . 第一畫素

12 . . . 第二畫素

13 . . . 比較器

G1 . . . 第一驅動訊號

G2 . . . 第二驅動訊號

G3 . . . 第三驅動訊號

A . . . 顯示單元

圖1

## 【發明說明書】

【中文發明名稱】顯示屏、畫素驅動方法和顯示裝置

### 【技術領域】

【0001】本發明涉及顯示技術領域，尤其涉及一種顯示屏、畫素驅動方法和顯示裝置。

### 【先前技術】

【0002】通常，有機發光顯示裝置中可以包含驅動器以及多個畫素，每個畫素可以對應一個畫素電路，其中，驅動器可以產生驅動訊號，該驅動訊號可以在多個畫素電路中傳輸，對每個畫素電路進行掃描並寫入資料，使得畫素電路中的發光二極體發光，整個顯示裝置發光。

【0003】然而，在實際應用中，驅動訊號在從一個畫素電路傳輸到另一個畫素電路時，由於畫素電路中訊號線的電阻以及電容等原因，導致驅動訊號會不可避免的存在延時。隨著有機發光顯示裝置解析度的不斷提高，驅動信號對每個畫素的掃描有效時間在不斷縮短，這樣，在驅動訊號存在延時的情況下，會嚴重影響畫素中資料的寫入，進而影響整個顯示裝置的正常顯示。

### 【發明內容】

【0004】本發明的目的是提供一種顯示屏、畫素驅動方法和顯示裝置，旨在解決現有的有機發光顯示裝置中，由於驅動信號存在延時，影響畫素中資料的寫入，導致顯示裝置無法正常顯示的問題。

【0005】 為實現上述目的，本發明提出的顯示屏，包括至少一個顯示單元，該顯示單元包含第一畫素、第二畫素以及比較器，其中：為實現上述目的，本發明採用以下技術方案：

【0006】 該比較器的第一輸入端與該第一圖元的驅動訊號輸出端連接，所述第一畫素的驅動訊號輸出端用於輸出第一驅動訊號；

【0007】 該比較器的第二輸入端與驅動訊號線連接，所述驅動訊號線用於提供第二驅動訊號，該第二驅動訊號為未發生延時的訊號；

【0008】 該比較器的輸出端與該第二畫素的驅動訊號輸入端連接；以及

【0009】 該比較器用於將該第一驅動訊號與該第二驅動訊號進行比較，並輸出第三驅動訊號，該第三驅動訊號為未發生延時的信號，該第三驅動訊號用於驅動該第二畫素。

【0010】 根據本發明的一實施方式，上述比較器在確定該第一驅動訊號相較於該第二驅動信號不存在延時時，輸出的該第三驅動信號為該第一驅動信號；以及

【0011】 該比較器在確定該第一驅動訊號相較於該第二驅動訊號存在延時時，輸出的該第三驅動訊號為該第二驅動訊號。

【0012】 根據本發明的一實施方式，上述比較器在同時檢測到該第一驅動訊號以及該第二驅動訊號發生變化時，確定該第一驅動訊號不存在延時；以及

【0013】 該比較器在不同時間檢測到該第一驅動訊號以及該第二驅動訊號發生變化時，確定該第一驅動訊號存在延時。

【0014】 根據本發明的一實施方式，上述第一畫素的驅動訊號輸出端與該第二畫素的驅動訊號輸入端連接，該第一驅動訊號與該第三驅動訊號共同驅動該第二畫素。

【0015】 根據本發明的一實施方式，上述第一驅動訊號為掃描訊號，發光控制訊號，門訊號以及時鐘訊號中的其中一個；

【0016】 該第二驅動訊號與該第一驅動訊號相同。

【0017】 根據本發明的一實施方式，上述顯示單元中包含的該比較器的個數為至少一個，每一個該比較器用於輸出不同的該第三驅動信號至該第二畫素。

【0018】 根據本發明的一實施方式，上述第一畫素以及該第二畫素為該顯示屏中位於同一列的兩個相鄰畫素。

【0019】 根據本發明的一實施方式，上述當該顯示屏中包含的該顯示單元的個數大於 1 時，多個該顯示單元以行和/或列的方式排布在該顯示屏中；以及

【0020】 針對位於同一列的多個該顯示單元，每兩個該顯示單元之間包含至少一個畫素。

【0021】 本發明實施例還提供一種如上述記載的該顯示屏中畫素的驅動方法，包括：

【0022】 比較器將第一畫素輸出的第一驅動訊號與輸入該比較器的第二驅動訊號進行比較，確定該第一驅動訊號是否發生延時，該第二驅動訊號為未發生延時的信號；

【0023】 該比較器在確定該第一驅動訊號未發生延時時，將該第一驅動訊號輸入至第二畫素；以及

【0024】 該比較器在確定該第一驅動訊號發生延時時，將該第二驅動訊號輸入至第二畫素。

【0025】 本發明實施例還提供一種顯示裝置，包括上述記載的該顯示屏。

【0026】 本發明實施例採用的上述至少一個技術方案能夠達到以下有益效果：

【0027】 本發明實施例提供的顯示屏中，包括至少一個顯示單元，該顯示單元包含第一畫素、第二畫素以及比較器，其中：該比較器的第一輸入端與該第一畫素的驅動信號輸出端連接，該第一畫素的驅動訊號輸出端用於輸出第一驅動訊號；該比較器的第二輸入端與驅動訊號線連接，該驅動訊號線用於提供第二驅動訊號，該第二驅動訊號為未發生延時的訊號；該比較器的輸出端與該第二畫

素的驅動訊號輸入端連接；該比較器用於將該第一驅動訊號與該第二驅動訊號進行比較，並輸出第三驅動訊號，該第三驅動訊號為未發生延時的訊號，該第三驅動訊號用於驅動該第二畫素。這樣，在顯示屏的兩個畫素之間增加比較器，該比較器可以將其中一個畫素輸出的驅動訊號與未發生延時的驅動訊號進行比較並輸出未延時的訊號至另一個畫素，以驅動該畫素，由於驅動該畫素的訊號是未延時的訊號，因此，不會影響該畫素中資料的正常寫入，保證畫素的正常顯示，進而保證顯示裝置的正常顯示。

#### 【圖式簡單說明】

【0028】 圖1為本發明實施例提供的一種顯示屏的結構示意圖。

圖2為本發明實施例提供的另一種顯示屏的結構示意圖。

圖3為本發明實施例提供的又一種顯示屏的結構示意圖。

圖4為本發明實施例提供的再一種顯示屏的結構示意圖。

圖5為本發明實施例提供的一種圖元驅動方法的流程示意圖。

#### 【實施方式】

【0029】 需要說明的是，相較於現有技術而言，本發明實施例提供的顯示屏在兩個畫素之間增加了比較器，比較器可以將其中一個畫素輸出的驅動訊號與未發生延時的驅動訊號進行比較，並輸出未延時的訊號，未延時的訊號可以輸入至另一個畫素中，並驅動畫素。這樣，由於驅動畫素的訊號為未延時的訊號，因此，可以保證資料正常寫入畫素，進而保證畫素的正常顯示，顯示裝置的正常顯示。

【0030】 在本發明提供的各個實施例中，第一驅動訊號可以是第一畫素中掃描訊號、發光控制訊號，門訊號以及時鐘訊號中的其中一個，第二驅動訊號可

以是與第一驅動訊號相同且未發生延時的訊號，例如，第一驅動訊號為發光控制訊號，那麼，第二驅動訊號為對應的未發生延時的發光控制訊號。其中，若掃描訊號的個數、門訊號的個數或時鐘訊號的個數是多個，那麼，第一驅動訊號可以是多個訊號中的其中一個，本發明實施例不做具體限定。此外，本發明實施例也不對第一畫素以及第二畫素的具體電路結構進行限定。

**【0031】** 本發明實施例提供的顯示屏中可以包含至少一個顯示單元，顯示單元中可以包含第一畫素、第二畫素以及比較器，比較器的個數可以是一個，也可以是多個，其中，每一個比較器可以用於比較一種驅動訊號，並輸出對應的未延時的訊號。其中，比較器的具體個數可以根據顯示屏中畫素的驅動訊號個數確定，本發明實施例不做具體限定。

**【0032】** 例如，顯示屏中畫素的驅動訊號為 S1、S2 以及 S3，那麼，比較器的個數可以是 3 個，其中，第一個比較器可以用於將驅動訊號 S1 與其對應的未延時的驅動訊號進行比較，並輸出未延時信號，第二個比較器可以用於將驅動訊號 S2 與其對應的未延時的驅動訊號進行比較，並輸出未延時訊號，第三個比較器可以用於將驅動訊號 S3 與其對應的未延時的驅動訊號進行比較，並輸出未延時訊號。本實施例提供一種終端（未圖示），包括殼體（未圖示）以及設置於殼體內的顯示面板。本發明實施例終端可為手機、平板電腦、筆記型電腦、PC 機、電視等。

**【0033】** 本發明實施例中，針對顯示單元中包含的第一畫素以及第二畫素而言，考慮到畫素的驅動訊號通常在顯示屏中從左往右傳輸，因此，第一畫素與第二畫素可以是位於同一列的畫素。在其他實施例中，若畫素中的驅動訊號在顯示屏中從上往下傳輸，那麼，第一畫素與第二畫素也可以是位於同一列的畫素。本發明實施例中，以驅動訊號在顯示屏中從左往右傳輸為例進行說明。其中，作為一種優選地方式，第一畫素與第二畫素可以是相鄰的兩個畫素。

**【0034】** 以下結合附圖，詳細說明本發明各實施例提供的技術方案。

【0035】圖1為本發明實施例提供的一種顯示屏的結構示意圖。圖1所示的顯示屏中可以包含至少一個顯示單元A（圖1僅示出一個顯示單元），本發明實施例以其中一個顯示單元A為例進行說明。

【0036】如圖1所示，顯示單元A中可以包含第一畫素11、第二畫素12以及比較器13，其中：

【0037】第一畫素11可以包含驅動訊號輸出端，驅動訊號輸出端可以用於輸出第一驅動訊號G1，其中，第一驅動訊號G1可以是第一畫素11的上一級畫素（例如與第一畫素11相鄰的左邊的畫素）輸出的驅動訊號對第一畫素11進行驅動後，由第一畫素11輸出的驅動訊號。在本發明實施例中，第一驅動訊號G1可能存在延時。

【0038】第二畫素12可以包含驅動訊號輸入端，通過驅動訊號輸入端可以向第二畫素12輸入驅動訊號，以驅動第二畫素12。

【0039】比較器13可以包含第一輸入端、第二輸入端以及輸出端，其中：

【0040】第一輸入端可以與第一畫素11的驅動訊號輸出端連接，這樣，第一驅動訊號G1可以輸入比較器13；

【0041】第二輸入端可以與驅動訊號線連接，驅動訊號線可以用於提供第二驅動訊號G2，第二驅動訊號G2可以是未發生延時的訊號。其中，作為一種優選地方式，驅動訊號線可以是與驅動器連接的訊號線，且驅動訊號線提供的第二驅動訊號G2可以不參與對顯示屏中畫素的驅動，這樣，第二驅動訊號G2可以視為未發生延時的訊號，其中，驅動器可以用於為顯示屏中的畫素提供驅動訊號；

【0042】輸出端可以與第二畫素12的驅動訊號輸入端連接，其中，輸出端可以輸出訊號至第二畫素12。

【0043】本發明實施例中，比較器13可以將第一驅動訊號G1與第二驅動訊號G2進行比較，確定第一驅動訊號G1是否存在延時，並根據比較結果由輸出端輸出未延時的第三驅動訊號G3。

【0044】比較器13在確定第一驅動訊號G1是否存在延時時，具體地，由於畫素的驅動訊號通常為方波訊號，方波訊號可以在高電平和低電平之間變化，因此，比較器13可以檢測第一驅動訊號G1的電平變化與第二驅動訊號G2的電平變化是否一致，若一致，則可以說明第一驅動訊號G1與第二驅動訊號G2同步變化，第一驅動訊號G1不存在延時；若不一致，則可以說明第一驅動訊號G1的變化與第二驅動訊號G2的變化不同步，第一驅動訊號G1存在延時。

【0045】本發明實施例中，如果比較器13確定第一驅動訊號G1不存在延時，那麼，可以由所述輸出端輸出第一驅動訊號G1，此時，第一驅動訊號G1可以視為第三驅動訊號G3；如果比較器13確定第一驅動訊號G1存在延時，那麼，可以由輸出端輸出第二驅動訊號G2，此時，第二驅動訊號G2可以視為第三驅動訊號G3，這樣，比較器13輸出的第三驅動訊號G3為未延時的訊號。

【0046】比較器13在通過上述記載的方法輸出未延時的第三驅動訊號G3後，第三驅動訊號G3可以輸入至第二畫素12，並驅動第二畫素12，這樣，由於第三驅動訊號G3是未延時的訊號，因此，可以保證資料正常寫入第二畫素12，保證第二畫素12的正常顯示。

【0047】需要說明的是，本發明實施例中，顯示單元中第一畫素11的驅動訊號輸出端可以不與第二畫素12的驅動訊號輸入端連接，也就是說，第一驅動訊號G1不用於輸入並驅動第二畫素12中，這樣，相較於現有技術中第一驅動訊號G1輸入並驅動第二畫素12而言，本發明實施例由未發生延時的第三驅動訊號G3代替可能存在延時的第一驅動訊號G1驅動第二畫素12，可以保證資料正常寫入畫素12。

【0048】本發明實施例提供的顯示屏，包括至少一個顯示單元，顯示單元包含第一畫素、第二畫素以及比較器，其中：比較器的第一輸入端與第一畫素的



驅動訊號輸出端連接，第一畫素的驅動訊號輸出端用於輸出第一驅動訊號；比較器的第二輸入端與驅動訊號線連接，驅動訊號線用於提供第二驅動訊號，第二驅動訊號為未發生延時的訊號；比較器的輸出端與第二畫素的驅動訊號輸入端連接；比較器用於將第一驅動訊號與第二驅動訊號進行比較，並輸出第三驅動訊號，第三驅動訊號為未發生延時的訊號，第三驅動訊號用於驅動第二畫素。由於在顯示屏的兩個畫素之間增加比較器，比較器可以將其中一個畫素輸出的驅動訊號與未發生延時的驅動訊號進行比較並輸出未延時的訊號至另一個畫素，並驅動畫素，這樣，由於驅動畫素的信號是未延時的訊號，因此，不會影響畫素中資料的正常寫入，進而保證顯示裝置的正常顯示。

**【0049】** 圖2為本發明實施例提供的另一種顯示屏的結構示意圖。

**【0050】** 圖2所示的顯示屏中可以包含至少一個顯示單元B，針對其中一個顯示單元B而言，可以包含第一畫素21、第二畫素22以及比較器23。

**【0051】** 圖2中的比較器23所實現的功能與圖1中的比較器13實現的功能相同，這裡不再重複描述，第三驅動訊號G3也與圖1所示的第三驅動訊號G3相同，這裡也不再重複描述。

**【0052】** 圖2所示的顯示單元B與圖1所示的顯示單元A相比，不同之處在於：圖2中第一畫素21的驅動訊號輸出端與第二畫素22的驅動訊號輸入端連接，也就是說，第一驅動訊號G1可以輸入並驅動第二畫素22。這樣，比較器13在將第一驅動訊號G1以及第二驅動訊號G2進行比較並輸出第三驅動訊號G3後，第一驅動訊號G1以及第三驅動訊號G3可以共同作用於第二畫素22，並共同對第二畫素22進行驅動。

**【0053】** 由於圖2所示的顯示單元B中，未發生延時的第三驅動訊號G3可以保證對第二畫素22的正常驅動，因此，可以保證資料正常寫入第二畫素22，進而保證第二畫素22的正常顯示。

【0054】 需要說明的是，如果圖1以及圖2中的第一驅動訊號G1為存在延時的訊號，那麼，圖2所示的顯示屏相較於圖1所示的顯示屏而言，由於使用存在延時的第一驅動訊號G1以及未延時的第三驅動訊號G3共同驅動第二畫素12，因此，可以使得第一畫素21與第二畫素22的顯示差異性較小，進而使得顯示屏的顯示更加均勻。

【0055】 在實際應用中，第一畫素的驅動訊號輸出端可以與第二畫素的驅動訊號輸入端連接，也可以不與第二畫素的驅動訊號輸入端連接，這裡不做具體限定。作為一種優選地方式，第一畫素的驅動訊號輸出端可以與第二畫素的驅動訊號輸入端連接，以保證顯示屏顯示的均勻性。

【0056】 本發明實施例提供的顯示屏，由於在顯示屏的兩個畫素之間增加比較器，比較器可以將其中一個畫素輸出的驅動訊號與未發生延時的驅動訊號進行比較並輸出未延時的訊號至另一個畫素，並驅動畫素，這樣，由於驅動畫素的訊號是未延時的訊號，因此，不會影響畫素中資料的正常寫入，進而保證顯示裝置的正常顯示。此外，由於本發明實施例提供的顯示屏中，第一畫素輸出的第一驅動訊號可以輸出至第二畫素，並與第三驅動訊號共同驅動第二畫素，因此，可以減小第一畫素與第二畫素之間顯示的差異性，保證顯示裝置顯示的均勻性。

【0057】 圖3為本發明實施例提供的又一種顯示屏的結構示意圖。

【0058】 圖3中，顯示屏可以包含至少一個顯示單元C，針對其中一個顯示單元C，顯示單元C中可以包含第一畫素31、第二畫素32、比較器33、比較器34以及比較器35，其中：

【0059】 第一畫素31中可以包含三個驅動訊號輸出端，並分別用於輸出三個驅動訊號：驅動訊號S1、驅動訊號S2以及驅動訊號S3，其中，驅動訊號S1、S2

以及S3可能存在延時。

【0060】 第二畫素32是與第一畫素31相鄰的位於同一列的畫素，第二畫素32可以包含三個驅動訊號輸入端，通過這三個驅動訊號輸入端可以輸入三個不同的驅動訊號，三個不同的驅動訊號可以用於驅動第二畫素32。

【0061】 本發明實施例中，第一畫素31中的三個驅動訊號輸出端可以不與第二畫素32的三個驅動訊號輸入端連接，即驅動訊號S1、驅動訊號S2以及驅動訊號S3不用於輸入並驅動第二畫素32。

【0062】 比較器33可以包含第一輸入端、第二輸入端以及輸出端。其中，第一輸入端可以與第一畫素31的其中一個驅動信號輸出端連接，使得第一畫素31輸出的驅動訊號S1輸入比較器33；第二輸入端可以與第一驅動訊號線連接，第一驅動訊號線可以用於提供驅動訊號S11，驅動訊號S11可以是未發生延時的訊號；輸出端可以與第二畫素32的一個驅動訊號輸入端連接。

【0063】 比較器34可以包含第一輸入端、第二輸入端以及輸出端。其中，第一輸入端可以與第一畫素31另一個驅動訊號輸出端連接，使得第一畫素31輸出的驅動訊號S2輸入比較器34；第二輸入端可以與第二驅動訊號線連接，第二驅動訊號線可以用於提供驅動訊號S22，驅動訊號S22可以是未發生延時的訊號；輸出端可以與第二畫素32的另一個驅動訊號輸入端連接。

【0064】 比較器35可以包含第一輸入端、第二輸入端以及輸出端。其中，第一輸入端可以與第一畫素31最後一個驅動訊號輸出端連接，使得第一畫素31輸出的驅動訊號S3輸入比較器35；第二輸入端可以與第三驅動訊號線連接，第三驅動訊號線可以用於提供驅動訊號S33，驅動訊號S33可以是未發生延時的訊號；輸出端可以與第二畫素32最後一個驅動訊號輸入端連接。

【0065】 需要說明的是，驅動訊號S1與未延時的驅動訊號S11為同一種訊號，例如，驅動訊號S1為畫素中的發光控制訊號，那麼驅動訊號S11為驅動訊號S1對應的未延時的發光控制訊號。同樣的，驅動訊號S2與未延時的驅動訊號S22為同一種訊號，驅動訊號S3與未延時的驅動訊號S33也為同一種訊號。

【0066】 本發明實施例中，比較器33可以通過圖1所示實施例中記載的方法將驅動訊號S1與驅動訊號S11進行比較，並輸出未發生延時的驅動訊號S4，驅動訊號S4輸入至第二畫素32中，並驅動第二畫素32。

【0067】 比較器34可以通過相同的方法將驅動訊號S2與驅動訊號S22進行比較，並輸出未發生延時的驅動訊號S5，驅動訊號S5輸入至第二畫素32中，並驅動第二畫素32。

【0068】 比較器35也可以通過相同的方法將驅動訊號S3與驅動訊號S33進行比較，並輸出未發生延時的驅動訊號S6，驅動訊號S6輸入至第二畫素32中，並驅動第二畫素32。

【0069】 這樣，由於輸入至第二畫素32中的驅動訊號S4、驅動訊號S5以及驅動訊號S6均為未延時的驅動訊號，因此，可以保證第二畫素32中資料的正常寫入，進而保證第二畫素32的正常顯示。

【0070】 本發明實施例提供的顯示屏中可以包含多個比較器，每一個比較器可以將一個驅動訊號與對應的未延時的驅動訊號進行比較，並輸出未延時的訊號至另一個畫素中，這樣，由於輸入畫素中的驅動訊號均為未延時的訊號，因此，可以保證畫素中資料的正常寫入，進而保證顯示裝置的正常顯示。

【0071】 需要說明的是，在實際應用中，針對上述記載的所述顯示屏中每一列的多個畫素而言，每兩個相鄰畫素之間均可以設置上述記載的一個或多個

比較器，其中，每兩個相鄰畫素之間設置的比較器的個數可以相同，也可以不同，具體可以根據實際情況確定，這裡不做具體限定。這樣，可以有效保證輸入每一個畫素的驅動訊號為未延時的信號，進而保證每一個畫素的正常顯示，整個顯示屏的正常顯示。其中，針對兩個相鄰的畫素而言，位於左邊畫素的驅動信號輸出端可以與位於右邊的畫素的驅動訊號的輸入端連接，也可以不連接，本發明實施例不做具體限定。

【0072】圖4為本發明實施例提供的再一種顯示屏的結構示意圖。

【0073】圖4所示的顯示屏中可以包含顯示單元 $411\sim 41n$ ，顯示單元 $421\sim 42n$ ，.....顯示單元 $4m1\sim 4mn$ ，這些顯示單元以陣列的方式排布在所述顯示屏中，其中，圖4所示的每一個顯示單元可以是圖1所示實施例記載的顯示單元A，也可以是圖2所示實施例記載的顯示單元B，還可以是圖3所示實施例記載的顯示單元C，這裡不做具體限定。

【0074】圖4中，針對每一列的多個顯示單元而言，每兩個顯示單元之間還可以包含多個畫素。如圖4所示，針對第一列的顯示單元411與顯示單元412，兩個顯示單元411、412之間可以包含畫素 $1a、1b、.....1i$ 這9個圖元，針對第二列的顯示單元421與顯示單元422，兩個顯示單元421、422之間可以包含畫素 $2a、2b、.....2i$ 這9個畫素，.....，針對第 $m$ 列的顯示單元 $4m1$ 與顯示單元 $4m2$ ，兩個顯示單元 $4m1、4m2$ 之間可以包含畫素 $ma、mb、.....mi$ 這9個畫素。

【0075】需要說明的是，圖4所示的顯示屏中，針對位於同一列的顯示單元而言，以第一列為例，顯示單元411中的比較器輸入至顯示單元411中的第二畫素的驅動訊號為未延時的訊號，驅動訊號在第二畫素中傳輸後輸入畫素 $1a$ 中，由於驅動訊號僅經過第二畫素，因此，傳輸至畫素 $1a$ 的訊號可以視為沒有發生延時，

因此，可以保證畫素1a中資料的正常寫入，以此類推，驅動訊號還可以保證畫素1b至畫素1i中資料的正常寫入。

【0076】 之後，驅動訊號可以傳輸至顯示單元412中的第一畫素，並在第一畫素中傳輸，此時，驅動訊號可能存在延時，那麼，由於顯示單元412中的比較器可以將驅動訊號與未延時的驅動訊號進行比較，並輸出未延時的驅動訊號至顯示單元412的第二畫素中，因此，可以保證顯示單元412的第二畫素中資料的正常寫入。

【0077】 圖4中，顯示單元412與顯示單元413之間也可以包含多個畫素，顯示單元411左邊以及顯示單元41n的右邊也可以分別連接多個畫素（圖4中均未示出），這樣，基於上述記載的內容，第一列中每一個顯示單元中的比較器均可以保證顯示單元中的畫素以及與其右側連接的多個畫素的正常顯示，進而保證第一列所有畫素的正常顯示，依次類推，每一列畫素也可以正常顯示，這樣，可以保證整個顯示屏的正常顯示。

【0078】 圖4所示的顯示屏，可以保證每一個畫素的正常顯示，進而保證整個顯示屏的正常顯示。此外，由於圖4所示的顯示屏中，相較於在每兩個相鄰畫素之間均增加比較器而言，減少了比較器的數量，因此，可以減少所述顯示屏內排線的數量，簡化了顯示屏的結構。

【0079】 需要說明的是，在實際應用中，在製作顯示屏之前，可以對顯示屏進行模擬，並確定得到在顯示屏中增加比較器的一個或多個位置，具體地，在確定第一個增加比較器的位置時，可以基於原有的顯示屏進行模擬，確定輸出的驅動信號存在延時的第一個或第一行畫素，此時，可以將該畫素或該行畫素作為增加比較器的第一個位置；在確定第二個增加比較器的位置時，可以基於在第一

個位置增加比較器後的顯示屏進行模擬，確定比較器輸出的驅動訊號在哪一個或哪一行畫素發生延時，並將確定的該畫素或該行畫素作為第二個位置，.....以此類推，可以確定得到顯示屏中需要增加比較器的多個位置。這樣，在製作顯示屏中，可以在確定的位置增加一個或多個比較器，也就是說，可以僅在顯示屏中驅動訊號可能發生延時的位置增加比較器，這樣，可以在減少比較器的數量以及顯示屏中排線數量的同時，有效保證所述顯示屏中每一個圖元的正常顯示，進而保證整個顯示屏的正常顯示，顯示裝置的正常顯示。

**【0080】** 在實際應用中，在顯示屏中確定需要增加比較器的位置後，可以在位置處相鄰兩行畫素之間增加比較器，也就是說，顯示屏中的比較器可以以行的方式排布在顯示屏中。其中，針對位於同一列的兩個相鄰的畫素而言，兩個畫素之間可以設置一個比較器，也可以設置多個比較器，每一個比較器可以用於比較不同類型的驅動訊號。

**【0081】** 圖5為本發明實施例提供的一種畫素驅動方法的流程示意圖。畫素驅動方法可以用於驅動圖1至圖4所示實施例中記載的任一顯示屏中的畫素。驅動方法包括：

**【0082】** 步驟501：比較器將第一畫素輸出的第一驅動訊號與輸入比較器的第二驅動訊號進行比較，確定第一驅動訊號是否發生延時。

**【0083】** 其中，第二驅動訊號為未發生延時的訊號。

**【0084】** 步驟502：比較器在確定第一驅動訊號未發生延時時，將第一驅動訊號輸入至第二畫素。

**【0085】** 步驟503：比較器在確定第一驅動訊號發生延時時，將第二驅動訊號輸入至第二畫素。

【0086】 具體地，針對圖1至圖4所示實施例中記載的任一顯示屏而言，在顯示屏工作的過程中，顯示屏中位於第一畫素以及第二畫素之間的比較器，可以將第一畫素輸出的第一驅動訊號與輸入比較器的第二驅動訊號進行比較，並確定第一驅動訊號是否發生延時。

【0087】 比較器確定第一驅動訊號是否發生延時的方法可以參見圖1所示實施例中記載的方法，這裡不再重複描述。

【0088】 比較器若確定第一驅動訊號未發生延時，則可以將第一驅動訊號輸出至第二畫素；比較器若確定第一驅動訊號發生延時，則可以將第二驅動訊號輸出至第二畫素。這樣，可以保證對第二畫素的正常驅動，保證資料可以正常寫入第二畫素，進而保證顯示屏的正常顯示。

【0089】 本發明實施例提供的畫素驅動方法，比較器將第一畫素輸出的第一驅動訊號與輸入比較器的第二驅動訊號進行比較，確定第一驅動訊號是否發生延時，第二驅動訊號為未發生延時的訊號；比較器在確定第一驅動訊號未發生延時時，將第一驅動訊號輸入至第二畫素；比較器在確定第一驅動訊號發生延時時，將第二驅動訊號輸入至第二畫素。由於驅動第二畫素的驅動訊號是未延時的訊號，因此，不會影響第二畫素中資料的正常寫入，進而有效保證顯示裝置的正常顯示。

【0090】 本發明實施例還提供了一種顯示裝置，顯示裝置可以包含上述記載的顯示屏。由於顯示屏中增加的比較器可以保證顯示屏中每一個畫素的正常顯示，因此，可以保證所述顯示裝置的正常顯示。

【0091】 本領域的技術人員應明白，儘管已描述了本發明的實施例，但本領域內的技術人員一旦得知了基本創造性概念，則可對這些實施例作出另外的



變更和修改。所以，所附請求項意欲解釋為包括實施例以及落入本發明範圍的所有變更和修改。

**【0092】** 顯然，本領域的技術人員可以對本發明進行各種改動和變型而不脫離本發明的範圍。這樣，倘若本發明的這些修改和變型屬於本發明請求項及其等同技術的範圍之內，則本發明也意圖包含這些改動和變形在內。

### **【符號說明】**

**【0093】** S1、S2、S3、S4、S5、S6、S11、S22、S33 驅動訊號

A、B、C 顯示單元

G1 第一驅動訊號

G2 第二驅動訊號

G3 第三驅動訊號

11、21、31 第一畫素

12、22、32 第二畫素

13、23、33、34、35 比較器

411、412、421、422、4m1、4m2、41n 顯示單元

1a、1b、1i 畫素

2a、2b、2i 畫素

ma、mb、mi 畫素



201835890

## 【發明摘要】

【中文發明名稱】 顯示屏、畫素驅動方法和顯示裝置

【中文】本發明公開一種顯示屏、畫素驅動方法和顯示裝置，該顯示屏包括至少一個顯示單元，顯示單元包含第一畫素，第二畫素及比較器，比較器的第一輸入端與第一畫素的驅動信號輸出端連接，第一畫素的驅動信號輸出端用於輸出第一驅動訊號；比較器的第二輸入端與驅動訊號線連接，驅動訊號線用於提供第二驅動訊號，第二驅動訊號為未發生延時的訊號；比較器的輸出端與第二畫素的驅動信號輸入端連接；比較器用於將第一驅動訊號與第二驅動訊號進行比較，並輸出第三驅動訊號，第三驅動訊號為未發生延時的訊號，第三驅動訊號用於驅動第二畫素。

【指定代表圖】圖1

【代表圖之符號簡單說明】

- 11 第一畫素
- 12 第二畫素
- 13 比較器
- G1 第一驅動訊號
- G2 第二驅動訊號
- G3 第三驅動訊號
- A 顯示單元

## 【發明申請專利範圍】

【第1項】一種顯示屏，包括：至少一個顯示單元，該顯示單元包含第一畫素、第二畫素以及比較器，其中：

該比較器的第一輸入端與該第一畫素的驅動訊號輸出端連接，該第一畫素的驅動訊號輸出端用於輸出第一驅動訊號；

該比較器的第二輸入端與驅動訊號線連接，該驅動訊號線用於提供第二驅動訊號，該第二驅動訊號為未發生延時的訊號；

該比較器的輸出端與該第二畫素的驅動訊號輸入端連接；以及

該比較器用於將該第一驅動訊號與該第二驅動訊號進行比較，並輸出第三驅動訊號，該第三驅動訊號為未發生延時的訊號，該第三驅動訊號用於驅動該第二畫素。

【第2項】如請求項1所述的顯示屏，其中，

該比較器在確定該第一驅動訊號相較於該第二驅動訊號不存在延時時，輸出的該第三驅動訊號為該第一驅動訊號；以及

該比較器在確定該第一驅動訊號相較於該第二驅動訊號存在延時時，輸出的該第三驅動訊號為該第二驅動訊號。

【第3項】如請求項2所述的顯示屏，其中，

該比較器在同時檢測到該第一驅動訊號以及該第二驅動訊號發生變化時，確定該第一驅動訊號不存在延時；以及

該比較器在不同時間檢測到該第一驅動訊號以及該第二驅動訊號發生變化時，確定該第一驅動訊號存在延時。

【第4項】如請求項1所述的顯示屏，其中，該第一畫素的驅動訊號輸出端與該第二畫素的驅動訊號輸入端連接，該第一驅動訊號與該第三驅動訊號共同

驅動該第二畫素。

【第5項】如請求項 1 至 4 任一項所述的顯示屏，其中，

該第一驅動訊號為掃描訊號、發光控制訊號、門訊號以及時鐘訊號中的其中一個；

該第二驅動訊號與該第一驅動訊號相同。

【第6項】如請求項 5 所述的顯示屏，其中，該顯示單元中包含的該比較器的個數至少為一個，每一個該比較器用於輸出不同的該第三驅動訊號至該第二畫素。

【第7項】如請求項 6 所述的顯示屏，其中，該第一畫素以及該第二畫素為該顯示屏中位於同一列的兩個相鄰畫素。

【第8項】如請求項 7 所述的顯示屏，其中，當該顯示屏中包含的該顯示單元的個數大於 1 時，多個該顯示單元以行和/或列的方式排布在該顯示屏中；

針對位於同一列的多個該顯示單元，每兩個該顯示單元之間至少包含一個畫素。

【第9項】一種顯示屏中畫素的驅動方法，其中，包括：

比較器將第一畫素輸出的第一驅動訊號與輸入該比較器的第二驅動訊號進行比較，確定該第一驅動訊號是否發生延時，該第二驅動訊號為未發生延時的訊號；

該比較器在確定該第一驅動訊號未發生延時時，將該第一驅動訊號輸入至第二畫素；以及

該比較器在確定該第一驅動訊號發生延時時，將該第二驅動訊號輸入至該第二畫素。

【第10項】一種顯示裝置，包括如請求項 1 至 8 任一項所述的顯示屏。





