(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2023年11月2日(02.11.2023)

WIPO | PCT

(10) 国際公開番号
WO 2023/210170 A1

(51) 国際特許分類:
H01L 21/60 (2006.01) *H01L 25/07* (2006.01)
H01L 23/48 (2006.01) *H01L 25/18* (2023.01)

(21) 国際出願番号： PCT/JP2023/008664

(22) 国際出願日： 2023年3月7日(07.03.2023)

(25) 国際出願の言語： 日本語

(26) 国際公開の言語： 日本語

(30) 優先権データ：
特願 2022-071586 2022年4月25日(25.04.2022) JP

(71) 出願人: 富士電機株式会社 (**FUJI ELECTRIC CO., LTD.**) [JP/JP]; 〒2109530 神奈川県川崎市川崎区田辺新田１番１号 Kanagawa (JP).

(72) 発明者: 加藤 遼一 (**KATO, Ryoichi**); 〒2109530 神奈川県川崎市川崎区田辺新田１番１号 富士電機株式会社内 Kanagawa (JP). 日向 裕一朗 (**HINATA, Yuichiro**); 〒2109530 神奈川県川崎市川崎区田辺新田１番１号 富士電機株式会社内 Kanagawa (JP). 村田 悠馬 (**MURATA, Yuma**); 〒2109530 神奈川県川崎市川崎区田辺新田１番１号 富士電機株式会社内 Kanagawa (JP).

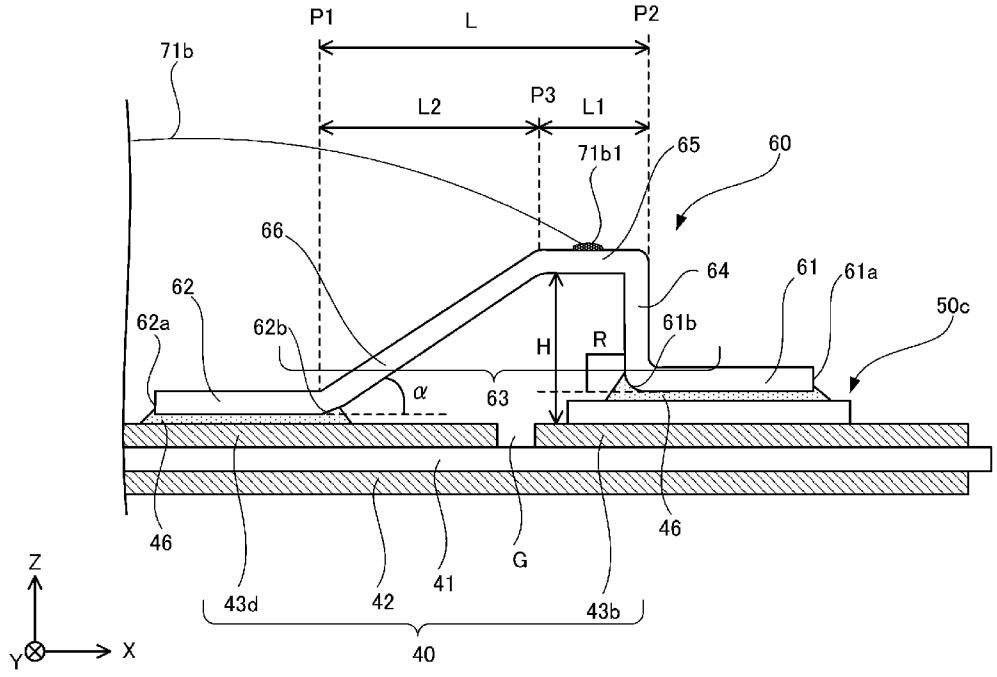
(74) 代理人: 弁理士法人扶桑国際特許事務所 (**FUSO INTERNATIONAL PATENT FIRM**); 〒1920082 東京都八王子市東町９番８号 八王子東町センタービル５階 Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,

(54) **Title:** SEMICONDUCTOR DEVICE

(54) 発明の名称： 半導体装置

[図6]



(57) **Abstract:** The purpose of the present invention is to suppress the occurrence of wire breakage. A wiring portion (63) includes a vertical portion (64), a parallel portion (65), and an inclined portion (66). A lower end portion of the vertical portion (64) is connected to a chip bonding portion (61), and an upper end portion of the vertical portion (64) rises vertically upward relative to the chip bonding portion (61). The parallel portion (65) is connected to the upper end portion of the vertical portion (64) and is formed parallel with wiring boards (43b, 43d) and a semiconductor chip (50c) from said

WO 2023/210170 A1

[続葉有]

BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能)：ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

— 国際調査報告（条約第21条(3)）

— 補正された請求の範囲（条約第19条(1)）

upper end portion. The inclined portion (66) is inclined from the parallel portion (65) toward a wiring bonding portion (62). Even when a wire (71b) is bonded to an obverse surface of the parallel portion (65) of the wiring portion (63) included in such a lead frame (60), the occurrence of deformation of the parallel portion (65) toward an insulated-circuit-board (40) side is suppressed.

(57) 要約：ワイヤの断線の発生を抑制する。 配線部（６３）は、鉛直部（６４）と平行部（６５）と傾斜部（６６）とを含んでいる。鉛直部（６４）は、チップ接合部（６１）に下端部が接続されて、チップ接合部（６１）に対して上端部が鉛直上方に立ち上がっている。平行部（６５）は、鉛直部（６４）の上端部に接続されて、当該上端部から配線板（４３ｂ，４３ｄ）及び半導体チップ（５０ｃ）に平行を成している。傾斜部（６６）は、平行部（６５）から配線接合部（６２）に向かって傾斜している。このようなリードフレーム（６０）に含まれる配線部（６３）の平行部（６５）のおもて面にワイヤ（７１ｂ）を接合しても、平行部（６５）の絶縁回路基板（４０）側への歪みの発生が抑制される。

明　細　書

発明の名称 ： 半導体装置

技術分野

[0001] 本発明は、半導体装置に関する。

背景技術

[0002] 半導体装置は、パワーデバイスを含んでいる。このような半導体装置は、例えば、電力変換機能を有する。パワーデバイスは、例えば、ＩＧＢＴ（Insulated Gate Bipolar Transistor）、パワーＭＯＳＦＥＴ（Metal Oxide Semiconductor Field Effect Transistor）を含む半導体チップである。

[0003] 半導体装置は、さらに、半導体チップが配置される回路基板と半導体チップ及び回路基板を電気的に接続する接続配線（例えば、リードフレーム）とを含み、封止部材により封止される。接続配線は、半導体チップのおもて面の主電極と回路基板に含まれる配線板とを接続する（例えば、特許文献１～４を参照）。半導体装置は、さらに、シャント抵抗も含んでもよい。シャント抵抗もまた接続配線により回路基板の配線板に直接接続してもよい（例えば、特許文献５，６を参照）。また、半導体装置は、回路基板に代わり、半導体チップが配置されるリードフレームを含んでもよい（特許文献７～９）。半導体装置は、ソースセンス用のワイヤを含んでもよい。このようなワイヤは、接続配線に接合されてもよい（例えば、特許文献３，４）。

先行技術文献

特許文献

[0004] 特許文献1：国際公開第２０１５／０５９８８２号

特許文献2：特開２００３－３３２３９３号公報

特許文献3：特開２０１６－００４７９６号公報

特許文献4：特開２０１９－０７１３９９号公報

特許文献5：特開２０１９－０７５５２１号公報

特許文献6：特開２０１９－０７５９５９号公報

特許文献7：国際公開第２０１５／１５１２７３号

特許文献8：特開２０１３－２４３３９４号公報

特許文献9：特開昭６１－１３７３５２号公報

発明の概要

発明が解決しようとする課題

[0005] 半導体装置の封止部材は、封止される部品によっては密着性が低い。封止部材は、例えば、回路基板に接続配線を接合するはんだに対する密着性が低い。封止部材に密着性が低い箇所があると、そこに剥離が生じ、当該剥離を起点として剥離が伸展する。このような剥離の伸展先に、接続配線に接合されたソースセンス用のワイヤがあると、剥離によりワイヤが切れてしまうおそれがある。

[0006] 本発明は、このような点を鑑みてなされたものであり、ワイヤの断線の発生が抑制された半導体装置を提供することを目的とする。

課題を解決するための手段

[0007] 本発明の一観点によれば、隙間を空けてそれぞれ設けられた第１導電部及び第２導電部と、前記第１導電部の第１おもて面に接合された第１接合部と、前記第２導電部の第２おもて面に接合された第２接合部と、前記隙間を跨いで前記第１接合部と前記第２接合部とを繋ぐ配線部とを含む接続配線と、を含み、前記配線部は、前記第１接合部に下端部が接続されて、前記第１接合部に対して上端部が鉛直上方に立ち上がっている鉛直部と、前記鉛直部の前記上端部から前記第１導電部及び前記第２導電部に平行な平行部と、前記平行部から前記第２接合部に向かって傾斜している傾斜部と、を含んでいる、半導体装置が提供される。

発明の効果

[0008] 開示の技術によれば、ワイヤの断線の発生を抑制し、信頼性の低下を防止する。

[0009] 本発明の上記及び他の目的、特徴及び利点は本発明の例として好ましい実

施の形態を表す添付の図面と関連した以下の説明により明らかになるであろう。

図面の簡単な説明

[0010] [図1]実施の形態の半導体装置の平面図である。

[図2]実施の形態の半導体装置に含まれるケースの収納領域の平面図である。

[図3]実施の形態の半導体装置に含まれる半導体ユニットの平面図である。

[図4]実施の形態の半導体装置に含まれる半導体ユニットの絶縁回路基板の平面図である。

[図5]実施の形態の半導体装置に含まれる半導体ユニットの断面図である。

[図6]実施の形態の半導体装置に含まれるリードフレームの断面図である。

[図7]実施の形態の半導体装置に含まれるリードフレームの平面図である。

[図8]参考例の半導体装置に含まれるリードフレームの断面図（ワイヤ接合前）である。

[図9]参考例の半導体装置に含まれるリードフレームの断面図（ワイヤ接合後）である。

[図10]実施の形態（変形例１）の半導体装置に含まれるリードフレームの断面図である。

[図11]実施の形態（変形例１）の半導体装置に含まれるリードフレームの平面図である。

[図12]実施の形態（変形例２）の半導体装置に含まれるリードフレームの断面図である。

[図13]実施の形態（変形例２）の半導体装置に含まれるリードフレームの平面図である。

発明を実施するための形態

[0011] 以下、図面を参照して、実施の形態について説明する。なお、以下の説明において、「おもて面」及び「上面」とは、図の半導体装置１０において、上側（＋Ｚ方向）を向いたＸ－Ｙ面を表す。同様に、「上」とは、図１の半導体装置１０において、上側（＋Ｚ方向）の方向を表す。「裏面」及び「下

面」とは、図の半導体装置１０において、下側（－Ｚ方向）を向いたＸ－Ｙ面を表す。同様に、「下」とは、図１の半導体装置１０において、下側（－Ｚ方向）の方向を表す。必要に応じて他の図面でも同様の方向性を意味する。「高位」とは、図の半導体装置１０において、上側（＋Ｚ側）の位置を表す。同様に、「低位」とは、図の半導体装置１０において、下側（－Ｚ側）の位置を表す。「おもて面」、「上面」、「上」、「裏面」、「下面」、「下」、「側面」は、相対的な位置関係を特定する便宜的な表現に過ぎず、本発明の技術的思想を限定するものではない。例えば、「上」及び「下」は、必ずしも地面に対する鉛直方向を意味しない。つまり、「上」及び「下」の方向は、重力方向に限定されない。また、以下の説明において「主成分」とは、８０ｖｏｌ％以上含む場合を表す。

[0012] 実施の形態の半導体装置について、図１及び図２を用いて説明する。図１は、実施の形態の半導体装置の平面図であり、図２は、実施の形態の半導体装置に含まれるケースの収納領域の平面図である。なお、図２は、半導体装置１０の端子積層部２５ｂ（第１パワー端子２２ｂ、絶縁シート２３ｂ、第２パワー端子２４ｂ）の平面図を図示している。本体部２１の収納領域２１ｅ２は破線で示している。また、図２は、収納領域２１ｅ２及び端子積層部２５ｂを示しているに過ぎず、収納領域２１ｅ１，２１ｅ３及び端子積層部２５ａ，２５ｃも同様に示すことができる。

[0013] 半導体装置１０は、図示を省略する半導体ユニットと当該半導体ユニットが配置された放熱ベース板（図示を省略）と当該放熱ベース板に配置されて当該半導体ユニットを格納するケース２０とを有している。なお、半導体ユニット及び放熱ベース板の詳細については後述する。ケース２０は、本体部２１と、端子積層部２５ａ～２５ｃと、Ｕ端子２７ａと、Ｖ端子２７ｂと、Ｗ端子２７ｃと、制御端子（ここでは図示を省略。図３を参照）とを含んでいる。

[0014] 本体部２１は、平面視で略矩形状を成しており、四方が第１～第４側部２１ａ～２１ｄにより順に囲まれている。第１側部２１ａ及び第３側部２１ｃ

は長辺に、第２側部２１ｂ及び第４側部２１ｄは短辺にそれぞれ対応する。なお、図１に示す本体部２１は第１側部２１ａ及び第２側部２１ｂで構成される角部と第３側部２１ｃ及び第４側部２１ｄで構成される角部とにそれぞれ締結孔が形成されている場合を示している。

[0015] 本体部２１は、収納領域２１ｅ１～２１ｅ３と制御枠部２６ａ～２６ｃとを含んでいる。収納領域２１ｅ１～２１ｅ３は、制御枠部２６ａ，２６ｂで仕切られている。収納領域２１ｅ１～２１ｅ３は、平面視で本体部２１の中間部に制御枠部２６ａ，２６ｂに仕切られて、本体部２１の長手方向（第１，第３側部２１ａ，２１ｃ）に沿ってそれぞれ設けられた空間である。なお、収納領域２１ｅ３の第４側部２１ｄには制御枠部２６ｃを含んでもよい。収納領域２１ｅ１～２１ｅ３には、半導体ユニットがそれぞれ格納されている。収納領域２１ｅ１～２１ｅ３は、平面視で、半導体ユニットが収納できる形状、大きさであってよい。形状は例えば、矩形状であってよい。収納領域２１ｅ１～２１ｅ３は、半導体ユニットが格納されると、図１に示すように、封止樹脂により内部が封止される（図５の封止部材２９を参照）。封止部材は、熱硬化性樹脂と当該熱硬化性樹脂に含まれる充填剤とを含んでいる。熱硬化性樹脂は、例えば、エポキシ樹脂、フェノール樹脂、マレイミド樹脂である。充填剤は、酸化シリコン、酸化アルミニウム、窒化ホウ素または窒化アルミニウムである。

[0016] 本体部２１は、端子積層部２５ａ～２５ｃを第１側部２１ａに沿って含んでいる。また、端子積層部２５ａ～２５ｃは、第１側部２１ａから表出している。本体部２１は、Ｕ端子２７ａとＶ端子２７ｂとW端子２７ｃと、を第３側部２１ｃに沿って含んでいる。また、Ｕ端子２７ａとＶ端子２７ｂとW端子２７ｃとは、第３側部２１ｃのおもて面から表出している。制御端子は、制御枠部２６ａ～２６ｃにそれぞれ設けられている。

[0017] このような本体部２１並びに制御枠部２６ａ～２６ｃは、熱可塑性樹脂を用いて成形される。熱可塑性樹脂は、例えば、ポリフェニレンサルファイド（ＰＰＳ）樹脂、ポリブチレンテレフタレート（ＰＢＴ）樹脂、ポリブチレ

ンサクシネート（ＰＢＳ）樹脂、ポリアミド（ＰＡ）樹脂、または、アクリロニトリルブタジエンスチレン（ＡＢＳ）樹脂である。本体部２１は、このような材料により、端子積層部２５ａ～２５ｃと、Ｕ端子２７ａと、Ｖ端子２７ｂと、Ｗ端子２７ｃとを含んでインサート成形により成形される。制御枠部２６ａ～２６ｃは、制御端子を含んでインサート成形により成形される。制御枠部２６ａ～２６ｃは、本体部２１に別途取り付けてもよい。

[0018] 端子積層部２５ａ～２５ｃは、第１パワー端子２２ａ～２２ｃと絶縁シート２３ａ～２３ｃと第２パワー端子２４ａ～２４ｃとが積層されている。

[0019] 第１パワー端子２２ａ～２２ｃのおもて面の一端部は、本体部２１の第１側部２１ａの端子領域２１ａ１～２１ａ３に、長手方向（第１側部２１ａ）に沿ってそれぞれ露出されている。ここでは、第１パワー端子２２ａ～２２ｃの一端部は、第１側部２１ａから外側（－Ｙ方向）に突出している。第１パワー端子２２ａ～２２ｃの他端部は、本体部２１内部（収納領域２１ｅ１～２１ｅ３）で半導体ユニットに含まれる半導体チップのＮ端子に相当する箇所に電気的に接続される。第１パワー端子２２ａ～２２ｃは平板状を成している。第１パワー端子２２ａ～２２ｃは、導電性に優れた金属により構成されている。このような金属は、例えば、銅、銅合金、アルミニウム、アルミニウム合金である。

[0020] 第２パワー端子２４ａ～２４ｃのおもて面の一端部は、第１側部２１ａから外側（－Ｙ方向）に突出している。第２パワー端子２４ａ～２４ｃは、本体部２１の第１側部２１ａに、長手方向（第１側部２１ａ）に沿ってそれぞれ露出されている。この際、第２パワー端子２４ａ～２４ｃの一端部を露出して配置されている。なお、絶縁シート２３ａ～２３ｃの先端部（テラス部２８ａ，２８ｂ，２８ｃ）は、平面視で、第１パワー端子２２ａ～２２ｃの先端部と、第２パワー端子２４ａ～２４ｃの先端部との間に位置している。これにより、第１パワー端子２２ａ～２２ｃと、第２パワー端子２４ａ～２４ｃとの絶縁性が維持される。第２パワー端子２４ａ～２４ｃの他端部は、本体部２１内部（収納領域２１ｅ１～２１ｅ３）で半導体ユニットに含まれ

る半導体チップのＰ端子に相当する箇所に電気的に接続されている。第２パワー端子２４ａ～２４ｃは平板状を成している。第２パワー端子２４ａ～２４ｃは、導電性に優れた金属により構成されている。このような金属は、例えば、銅、銅合金、アルミニウム、アルミニウム合金である。

[0021] 絶縁シート２３ａ～２３ｃは、絶縁性を有する絶縁材により構成されている。このような絶縁材は、例えば、全芳香族ポリアミドポリマーによる絶縁紙、フッ素系、ポリイミド系の樹脂材料により形成されたシート状のものが適用される。

[0022] 制御枠部２６ａ～２６ｃに含まれる制御端子は、制御枠部２６ａ～２６ｃに沿ってインサート成形により含まれている。例えば、後述する図３に示されるように、制御枠部２６ｂに含まれる制御端子２６ｂ１～２６ｂ４は、側面視（Ｙ方向の矢視）で、Ｊ字型を成している。制御端子２６ｂ１～２６ｂ４の一端部は、制御枠部２６ｂのおもて面から鉛直上方（＋Ｚ方向）に延伸している。制御端子２６ｂ１～２６ｂ４の他端部は、制御枠部２６ｂの収納領域２１ｅ２側に露出されている。制御端子２６ｂ１～２６ｂ４は収納領域２１ｅ２内で半導体ユニットに含まれる半導体チップの制御電極にそれぞれ配線部材により直接接続されている。図示を省略する制御枠部２６ａ，２６ｃに含まれる制御端子でも制御枠部２６ｂと同様に、収納領域２１ｅ１，２１ｅ３内で半導体ユニットに含まれる半導体チップの制御電極にそれぞれ配線部材により接続されている。なお、配線部材は、例えば、ワイヤ７０ａ，７０ｂ，７１ａ，７１ｂ，７１ｃ，７１ｄ，７２ａ，７２ｂである。配線部材は、または、リードフレームであってもよい。配線部材は、導電性に優れた材質により構成される。このような材質は、金属（例えば、アルミニウム、銅）、または、少なくともこれらの一種を含む合金である。このような制御端子もまた、導電性に優れた金属により構成されている。このような金属は、例えば、銅、銅合金、アルミニウム、アルミニウム合金である。

[0023] Ｕ端子２７ａとＶ端子２７ｂとW端子２７ｃとの他端部は、収納領域２１ｅ１～２１ｅ３内の各半導体ユニットの半導体チップのソース電極（または

、エミッタ電極）にそれぞれ電気的に接続されている。なお、図２では、Ｖ端子２７ｂの場合を例示している。Ｕ端子２７ａとW端子２７ｃとの他端部もまた、収納領域２１ｅ１，２１ｅ３に対して同様に設けられている。Ｕ端子２７ａとＶ端子２７ｂとW端子２７ｃとの一端部は、本体部２１の第３側部２１ｃに本体部２１の長手方向（第３側部２１ｃ）に沿ってそれぞれ露出されている。第２パワー端子２４ａ～２４ｃの他端部は、本体部２１内部（収納領域２１ｅ１～２１ｅ３）で半導体ユニットに含まれる半導体チップのＰ端子に相当する箇所に電気的に接続されている。Ｕ端子２７ａとＶ端子２７ｂとW端子２７ｃとは、導電性に優れた金属により構成されている。このような金属は、例えば、銅、銅合金、アルミニウム、アルミニウム合金である。

[0024] 次に、放熱ベース板に配置される半導体ユニットについて図３～図５を用いて説明する。図３は、実施の形態の半導体装置に含まれる半導体ユニットの平面図である。図４は、実施の形態の半導体装置に含まれる半導体ユニットの絶縁回路基板の平面図である。図５は、実施の形態の半導体装置に含まれる半導体ユニットの断面図である。なお、図４は、図３に示される絶縁回路基板のみを示している。図５は、図３の一点鎖線Ｙ－Ｙにおける断面図である。

[0025] 半導体ユニット３０は、図５に示されるように、放熱ベース板４５に接合部材（図示を省略）を介して配置される。なお、ケース２０は放熱ベース板４５に接着剤を介して配置される。この際、半導体ユニット３０はケース２０の収納領域２１ｅ１～２１ｅ３にそれぞれ収納される。このような半導体ユニット３０は、絶縁回路基板４０と半導体チップ５０ａ～５０ｄとリードフレーム６０ａ～６０ｄとを含んでいる。

[0026] なお、放熱ベース板４５と半導体ユニット３０（絶縁回路基板４０）とを接合する接合部材は、はんだ、または、焼結材が用いられる。はんだは、鉛フリーはんだ、または、鉛入りはんだが用いられる。鉛フリーはんだは、例えば、錫、銀、銅、亜鉛、アンチモン、インジウム、ビスマスの少なくとも

２つを含む合金を主成分とする。さらに、はんだには、添加物が含まれてもよい。添加物は、例えば、ニッケル、ゲルマニウム、コバルトまたはシリコンである。はんだは、添加物が含まれることで、濡れ性、光沢、結合強度が向上し、信頼性の向上を図ることができる。鉛入りはんだは、さらに、鉛を含む。焼結材は、例えば、銅、銅合金、ニッケル、ニッケル合金、銀、銀合金の少なくとも１つを含む金属材料が用いられる。

[0027] 絶縁回路基板４０は、平面視で矩形状を成す。絶縁回路基板４０は、絶縁板４１と、絶縁板４１の裏面に形成された金属板４２と、絶縁板４１のおもて面に形成された複数の配線板４３ａ～４３ｇとを有している。複数の配線板４３ａ～４３ｇ及び金属板４２の外形は、平面視で、絶縁板４１の外形より小さく、絶縁板４１の内側に形成されている。なお、本実施の形態の複数の配線板４３ａ～４３ｇの形状、個数、大きさは一例である。また、複数の配線板４３ａ～４３ｇは、導電部の一具体例である。

[0028] 絶縁板４１は、平面視で矩形状を成す。また、絶縁板４１は、角部が面取りされていてもよい。例えば、Ｃ面取りあるいはＲ面取りされていてもよい。絶縁板４１は、外周辺である長辺４１ａ、短辺４１ｂ、長辺４１ｃ、短辺４１ｄにより四方が順に囲まれている。また、絶縁板４１は、角部４１ｅ～４１ｈを含んでいる。角部４１ｅは長辺４１ａ及び短辺４１ｂで構成される。角部４１ｆは、短辺４１ｂ及び長辺４１ｃで構成される。角部４１ｇは長辺４１ｃ及び短辺４１ｄで構成される。角部４１ｈは短辺４１ｄ及び長辺４１ａで構成される。このような絶縁板４１は、熱伝導性のよいセラミックスにより構成されている。セラミックスは、例えば、酸化アルミニウム、窒化アルミニウム、または、窒化珪素を主成分とする材料により構成されている。また、絶縁板４１の厚さは、例えば、０．２ｍｍ以上、２．０ｍｍ以下である。

[0029] 金属板４２は、平面視で矩形状を成す。また、角部が、例えば、Ｃ面取りあるいはＲ面取りされていてもよい。金属板４２は、絶縁板４１のサイズより小さく、絶縁板４１の縁部を除いた裏面全面に形成されている。金属板４

２は、熱伝導性に優れた金属を主成分として構成されている。金属は、例えば、銅、アルミニウムまたは、少なくともこれらの一種を含む合金である。また、金属板４２の厚さは、例えば、０．１ｍｍ以上、２．０ｍｍ以下である。金属板４２の耐食性を向上させるために、めっき処理を行ってもよい。この際、用いられるめっき材は、例えば、ニッケル、ニッケルーリン合金、ニッケルーボロン合金である。

[0030] 配線板４３ａ～４３ｈは、絶縁板４１の縁部を除いた全面にわたって形成されている。好ましくは、平面視で、配線板４３ａ～４３ｇの絶縁板４１の外周に面する端部は、金属板４２の絶縁板４１の外周側の端部と重畳する。このため、絶縁回路基板４０は、絶縁板４１の裏面の金属板４２との応力バランスが維持される。絶縁板４１の過度な反り、割れ等の損傷が抑制される。なお、配線板４３ａ，４３ｂの上方（＋Ｙ方向）に示されているそれぞれ２つの破線の領域は、２つの半導体チップ５０ａ，５０ｃのチップ領域５０ａ１，５０ｃ１をそれぞれ表している。配線板４３ｃ，４３ｄの下方（－Ｙ方向）に示されている破線の領域は、２つの半導体チップ５０ｂ，５０ｄのチップ領域５０ｂ１，５０ｄ１をそれぞれ表している。また、配線板４３ａ～４３ｈの厚さは、例えば、０．１ｍｍ以上、２．０ｍｍ以下である。配線板４３ａ～４３ｈは、導電性に優れた金属により構成されている。このような金属は、例えば、銅、アルミニウム、または、少なくともこれらの一種を含む合金である。また、配線板４３ａ～４３ｈの表面に対して、耐食性を向上させるために、めっき処理を行ってもよい。この際、用いられるめっき材は、例えば、ニッケル、ニッケルーリン合金、ニッケルーボロン合金である。

[0031] 配線板４３ａは、絶縁板４１の長辺４１ａ側に、長辺４１ａに沿って、短辺４１ｂから短辺４１ｄにかけて形成されている。配線板４３ａの下方（－Ｙ方向）の長辺４１ｃ側に窪みが形成されている。配線板４３ｂは、配線板４３ａに対して±Ｙ方向の中心線に対してほぼ線対称を成している。配線板４３ｂは、絶縁板４１の長辺４１ｃ側に、長辺４１ｃに沿って、短辺４１ｂ

から短辺４１ｄにかけて形成されている。配線板４３ｂの下方（－Ｙ方向）の長辺４１ａ側に窪みが形成されている。

[0032] 配線板４３ｃは、配線板４３ａに隣接して、長辺４１ａに平行を成し短辺４１ｂから－Ｙ方向に延伸している。配線板４３ｃの－Ｙ方向の端部は、短辺４１ｄから離間している。配線板４３ｃの上部（＋Ｙ方向）の長辺４１ｃ側の側部が途中で窪んでいる。配線板４３ｄは、配線板４３ｃに対して±Ｙ方向の中心線に対してほぼ線対称を成している。配線板４３ｄは、配線板４３ｂの上部（＋Ｙ方向）に隣接して、長辺４１ｃに平行を成し短辺４１ｂから－Ｙ方向に延伸している。配線板４３ｄの－Ｙ方向の端部は、短辺４１ｄから離間している。配線板４３ｄの上部（＋Ｙ方向）の長辺４１ａ側の側部が途中で窪んでいる。

[0033] 配線板４３ｅは、配線板４３ａの下部（－Ｙ方向）と配線板４３ｃの下部（－Ｙ方向）と短辺４１ｄと配線板４３ｃとで囲まれる領域に配置されている。すなわち、配線板４３ｅは、略Ｌ字状を成している。配線板４３ｆは、配線板４３ｅに対して±Ｙ方向の中心線に対してほぼ線対称を成している。配線板４３ｆは、配線板４３ｂの下部（－Ｙ方向）と配線板４３ｄと短辺４１ｄと配線板４３ｄとで囲まれる領域に配置されている。すなわち、配線板４３ｅは、略Ｌ字状を成している。

[0034] 配線板４３ｇは、平面視でＩ字状を成し、配線板４３ｃ，４３ｄの窪みで囲まれる領域に配線板４３ｃ側であって、長辺４１ａに平行を成して配置されている。配線板４３ｈは、平面視でＬ字状を成し、配線板４３ｃ，４３ｄの窪みで囲まれる領域に配線板４３ｄ側であって、長辺４１ｃに平行を成して配置されている。配線板４３ｈは、配線板４３ｇの長辺４１ｃ側及び短辺４１ｄ側を囲うように配置されている。配線板４３ｉは、平面視でＩ字状を成し、配線板４３ｃ，４３ｄの間に、長辺４１ａ，４１ｃに平行を成して配置されている。

[0035] また、絶縁回路基板４０の配線板４３ａ，４３ｂの下端部（－Ｙ方向）には、第２パワー端子２４ａ～２４ｃの接合部がそれぞれ接合される。なお、

図３では、第２パワー端子２４ｂの内部接合部２４ｂ１，２４ｂ２が配線板４３ａ，４３ｂにそれぞれ接合されている場合を例示している。絶縁回路基板４０の配線板４３ｃ，４３ｄの下端部（－Ｙ方向）には、第１パワー端子２２ａ～２２ｃの接合部がそれぞれ接合される。なお、図３では、第１パワー端子２２ｂの内部接合部２２ｂ１，２２ｂ２が配線板４３ｃ，４３ｄにそれぞれ接合されている場合を例示している。絶縁回路基板４０の配線板４３ｃ，４３ｄの上端部（＋Ｙ方向）には、Ｕ端子２７ａとＶ端子２７ｂとW端子２７ｃとの接合部がそれぞれ接合される。なお、図３では、Ｖ端子２７ｂの内部接続部２７ｂ１，２７ｂ２が配線板４３ｃ，４３ｄにそれぞれ接合されている場合を例示している。

[0036] このような構成を有する絶縁回路基板４０として、例えば、ＤＣＢ（Direct Copper Bonding）基板、ＡＭＢ（Active Metal Brazed）基板を用いてもよい。絶縁回路基板４０は、後述する半導体チップ５０ａ～５０ｄで発生した熱を配線板４３ａ～４３ｄ、絶縁板４１及び金属板４２を介して、絶縁回路基板４０の裏面側に伝導させて放熱する。

[0037] 半導体チップ５０ａ～５０ｄは、炭化シリコンにより構成されるパワーデバイスである。このパワーデバイスの一例として、パワーＭＯＳＦＥＴが挙げられる。このような半導体チップ５０ａ～５０ｄは、裏面に入力電極（主電極）としてドレイン電極を、おもて面に、制御電極５１ａ～５１ｄとしてゲート電極及び出力電極５２ａ～５２ｄ（主電極）としてソース電極をそれぞれ備えている。なお、出力電極５２ａ～５２ｄは、導電部の一具体例である。

[0038] また、半導体チップ５０ａ～５０ｄは、シリコンにより構成されるパワーデバイスであってもよい。この場合のパワーデバイスは、例えば、ＲＣ（Reverse Conducting）－ＩＧＢＴである。ＲＣ－ＩＧＢＴは、スイッチング素子であるＩＧＢＴ及びダイオード素子であるＦＷＤ（Free Wheeling Diode）が１チップ内に構成されたものである。このような半導体チップ５０ａ～５０ｄは、例えば、裏面に入力電極（主電極）としてコレクタ電極を、おもて面

に、制御電極としてゲート電極、出力電極（主電極）としてエミッタ電極をそれぞれ備えている。

[0039] なお、半導体チップ５０ａ～５０ｄは、本実施の形態では、配線板４３ａ～４３ｄに、既述の接合部材（図６の接合部材４６を参照）を介してそれぞれ複数配置されている。図３では、それぞれ、２つずつ配置されている場合を示している。この場合、各半導体チップ５０ａ～５０ｄは、制御電極５１ａ～５１ｄがそれぞれ対向するように配置されている。

[0040] リードフレーム６０ａ～６０ｄは、半導体チップ５０ａ～５０ｄのおもて面の出力電極と配線板４３ａ～４３ｆとを電気的に接続する。リードフレーム６０ａは、半導体チップ５０ａと配線板４３ｃとを電気的かつ機械的に接続している。リードフレーム６０ｂは、半導体チップ５０ｂと配線板４３ｅとを電気的かつ機械的に接続している。リードフレーム６０ｃは、半導体チップ５０ｃと配線板４３ｄとを電気的かつ機械的に接続している。リードフレーム６０ｄは、半導体チップ５０ｄと配線板４３ｆとを電気的かつ機械的に接続している。

[0041] リードフレーム６０ａ～６０ｄの一端部は半導体チップ５０ａ～５０ｄの出力電極に接合部材４６として既述のはんだにより接合される。また、リードフレーム６０ａ～６０ｄの他端部は配線板４３ｃ，４３ｅ，４３ｄ，４３ｆに既述の接合部材４６を用いて接合される。このようなリードフレーム６０ａ～６０ｄは、導電性に優れた材質により構成されている。このような材質として、例えば、銅、アルミニウム、または、少なくともこれらの１種を含む合金等により構成されている。また、リードフレーム６０ａ～６０ｄの表面には、耐食性を向上させるために、めっき処理を行ってもよい。この場合のめっき材は、例えば、ニッケル、ニッケル－リン合金、ニッケル－ボロン合金である。リードフレーム６０ａ～６０ｄは特に区別しない場合には、リードフレーム６０として説明する。リードフレーム６０の詳細については後述する。

[0042] また、半導体チップ５０ａ～５０ｄの制御電極５１ａ～５１ｄは制御枠部

２６ａ～２６ｃに含まれる制御端子とワイヤにより電気的に接続されている。例えば、図３に示されるように、半導体チップ５０ａの制御電極５１ａは、配線板４３ｇに中継されたワイヤ７０ａを経由して、制御端子２６ｂ１に電気的に接続されている。半導体チップ５０ｂ，５０ｄの制御電極５１ｂ，５１ｄは、ワイヤ７０ｂを経由して、制御端子２６ｂ３に電気的に接続されている。半導体チップ５０ｃの制御電極５１ｃは、ワイヤ７０ａを経由して制御端子２６ｂ１に電気的に接続されている。

[0043] また、リードフレーム６０ａ，６０ｃはワイヤ７１ａ，７１ｂを介して、配線板４３ｈに電気的かつ機械的に接続されている。さらに、配線板４３ｈはワイヤ７２ａを介して、制御端子２６ｂ２に電気的かつ機械的に接続されている。すなわち、リードフレーム６０ａ，６０ｃは、制御端子２６ｂ２に電気的に接続されている。リードフレーム６０ｂ，６０ｄはワイヤ７１ｃ，７１ｄを介して、配線板４３ｇに電気的かつ機械的に接続されている。さらに、配線板４３ｇはワイヤ７２ｂを介して、制御端子２６ｂ４に電気的かつ機械的に接続されている。すなわち、リードフレーム６０ｂ，６０ｄは、制御端子２６ｂ４に電気的に接続されている。制御端子２６ｂ２，２６ｂ４は、ソースセンス用として用いられる。

[0044] 上記で説明したワイヤ７０ａ，７０ｂ，７１ａ，７１ｂ，７１ｃ，７１ｄ，７２ａ，７２ｂは、導電性に優れた材質を主成分としている。このような材質は、例えば、金、銅、アルミニウム、または、少なくともこれらの１種を含む合金により構成されている。好ましくは、ワイヤ７０ａ，７０ｂ，７１ａ，７１ｂ，７１ｃ，７１ｄ，７２ａ，７２ｂは、シリコンを微量含むアルミニウム合金であってよい。また、ワイヤ７０ａ，７０ｂ，７１ａ，７１ｂ，７１ｃ，７１ｄ，７２ａ，７２ｂの径は、例えば、１００μｍ以上、４００μｍ以下である。

[0045] 次にリードフレーム６０ａ～６０ｄの詳細について、図６及び図７を用いて説明する。図６は、実施の形態の半導体装置に含まれるリードフレームの断面図であり、図７は、実施の形態の半導体装置に含まれるリードフレーム

の平面図である。なお、図６及び図７では、図３のリードフレーム６０ｃに対応している。但し、ここでは、他のリードフレームも同様の構成であるために、リードフレーム６０としている。

[0046] リードフレーム６０は、接続配線の具体例である。リードフレーム６０は、チップ接合部６１と配線接合部６２と配線部６３とを含んでいる。チップ接合部６１は、半導体チップ５０ｃのおもて面の出力電極５２ｃに接合部材４６を介して接合される。この接合部材４６は、既述の通りであるこの場合は、はんだであってよい。配線接合部６２は、配線板４３ｄのおもて面に接合される。配線接合部６２は配線板４３ｄに対して、既述の接合部材４６により接合される。または、超音波接合により接合される。配線部６３は、配線板４３ｄ，４３ｂの隙間Ｇを跨いで、チップ接合部６１と配線接合部６２とを繋いでいる。このようなリードフレーム６０は、全体的に平板状を成して、チップ接合部６１と配線接合部６２と配線部６３と一体的に接続されている。また、リードフレーム６０の厚さは全体的に略均一であって、例えば、０．２ｍｍ以上、０．６ｍｍ以下であってよく、さらには、０．３ｍｍ以上、０．５ｍｍ以下であることが好ましい。チップ接合部６１の平面視の形状は、半導体チップ５０ｃの出力電極５２ｃの平面視の形状と同様に矩形状である。また、チップ接合部６１の平面視の面積は、半導体チップ５０ｃの出力電極５２ｃの平面視の面積に対して、６０％以上、９５％以下であってよい。

[0047] 配線部６３は、さらに、鉛直部６４と平行部６５と傾斜部６６とを含んでいる。鉛直部６４の下端部は、チップ接合部６１に接続されて、鉛直部６４の上端部は、チップ接合部６１に対し鉛直上方に立ち上がっている。したがって、鉛直部６４とチップ接合部６１とが成す角度Ｒは略９０度である。角度Ｒは実質的に９０度であればよい。角度Ｒは、９０度であることが好ましいものの、８０度以上、９０度未満であってよい。本実施の形態では、特に断りが無い場合に限り、角度Ｒは９０度として説明する。鉛直部６４の下端部とチップ接合部６１との接続箇所（踵部６１ｂ）の外側（配線板４３ｂ側

）はＲ面を成していてもよい。または、Ｃ面取りされてもよい。このため、チップ接合部６１と半導体チップ５０ｃとを接合する接合部材４６は、チップ接合部６１のつま先部６１ａ（＋Ｘ方向）にてフィレット状を成している。また、接合部材４６は、チップ接合部６１の踵部６１ｂ（－Ｘ方向）でも鉛直部６４との接続箇所の外側を覆ってフィレット状を成している。なお、チップ接合部６１のつま先部６１ａ及び踵部６１ｂに直交する側部もまたフィレット状を成している。

[0048] 平行部６５は、鉛直部６４の上端部に接続されて、当該上端部から配線板４３ｂ，４３ｄ及び半導体チップ５０ｃに平行を成している。配線部６３は隙間Ｇを跨いでいるため、平行部６５は鉛直部６４の上端部から配線接合部６２側に延伸している。この場合も、平行部６５と鉛直部６４との接続箇所Ｐ２の外側はＲ面を成していてもよい。または、Ｃ面取りされてもよい。平行部６５と鉛直部６４とが成す角度は略９０度である。この角度も実質的に９０度であればよい。

[0049] また、平行部６５のおもて面にはワイヤ７１ｂの一端部（ワイヤ接合部７１ｂ１）が接合されている。ワイヤ７１ｂの他端部は、（配線板４３ｄに－Ｘ方向に隣接する）配線板４３ｈに接合されている。ワイヤ７１ｂは、既述の通り、ボンディング装置により平行部６５に接合される。ボンディング装置では、ワイヤ７１ｂの一端部を平行部６５に押圧しながら超音波を印加する。この際、ワイヤ７１ｂの一端部が塑性変形したワイヤ接合部７１ｂ１が平行部６５に接合される。ワイヤ接合部７１ｂ１は、超音波の振動方向に応じて任意の方向に延びる。本実施の形態では、ワイヤ接合部７１ｂ１は、配線部６３の配線方向（±Ｘ方向）に延び、平面視では楕円形状を成す。また、本実施の形態では、ワイヤ７１ｂはワイヤ接合部７１ｂ１の長軸に対して一直線状を成して配線されている。

[0050] 傾斜部６６は、平行部６５から配線接合部６２に向かって傾斜している。傾斜部６６の配線接合部６２に対する傾斜角度は角度αとする。傾斜部６６と平行部６５との接続箇所Ｐ３の外側（上方側）はＲ面を成していてもよい

。または、Ｃ面取りされてもよい。傾斜部６６と配線接合部６２との接続箇所Ｐ１（踵部６２ｂ）の外側（配線板４３ｄ側）はＲ面を成していてもよい。または、Ｃ面取りされてもよい。このため、配線接合部６２と配線板４３ｄを接合する接合部材４６は、配線接合部６２のつま先部６２ａ（－Ｘ方向）にてフィレット状を成している。また、接合部材４６は、配線接合部６２の踵部６２ｂ（＋Ｘ方向）でも傾斜部６６との接続箇所Ｐ１の外側（配線板４３ｄ側）を覆ってフィレット状を成している。

[0051] このようなリードフレーム６０の配線部６３において接続箇所Ｐ１，Ｐ２間の長さを長さＬとする。すなわち、長さＬは、チップ接合部６１の踵部６１ｂと配線接合部６２の踵部６２ｂとの±Ｘ方向の距離である。長さＬのうち、接続箇所Ｐ２，Ｐ３間の長さを長さＬ１とする。すなわち、長さＬ１は、平行部６５のリードフレーム６０の配線方向に沿った±Ｘ方向の長さである。長さＬのうち、接続箇所Ｐ３，Ｐ１間の平面視の長さを長さＬ２とする。すなわち、長さＬ２は、傾斜部６６のリードフレーム６０の配線方向に沿った平面視の±Ｘ方向の長さである。また、傾斜部６６のリードフレーム６０の配線方向に沿った実際の長さは、長さＬ２／ＣＯＳαと表される。

[0052] また、配線部６３の平面視の幅（リードフレーム６０の配線方向（±Ｘ方向）に対して直交する方向（±Ｙ方向）の幅）は、全体的に略均一であってよい。配線部６３の幅は、チップ接合部６１及び配線接合部６２の幅よりも小さくてもよい。また、配線部６３の幅の一部が狭くてもよい。配線部６３の安定のため、配線部６３の幅は全体的に略均一であることが好ましい。さらなる安定のため、リードフレーム６０の幅は全体的に略均一であることがより好ましい。

[0053] また、配線部６３は、角度αを異ならせてもよい。角度αを大きくすると、長さＬ２が短くなり、長さＬ１が長くなる。他方、角度αを小さくすると、長さＬ２が長くなり、長さＬ１が短くなる。ワイヤ７１ｂは平行部６５のおもて面に接合される。このため、平行部６５は、接合可能な面積（長さＬ１）が確保されるような角度αであることが好ましい。

[0054] ここで、リードフレーム６０に対する参考例について図８及び図９を用いて説明する。図８は、参考例の半導体装置に含まれるリードフレームの断面図（ワイヤ接合前）であり、図９は、参考例の半導体装置に含まれるリードフレームの断面図（ワイヤ接合後）である。参考例では、図６及び図７において、リードフレーム６０に代わり、リードフレーム１６０が設けられている。他の構成は、図６及び図７と同様である。

[0055] リードフレーム１６０もまた、チップ接合部６１と配線接合部６２と配線部６３とを含んでいる。参考例の配線部６３は、さらに、鉛直部６４ａと平行部６５と鉛直部６４ｂとを含む。鉛直部６４ａの下端部は、鉛直部６４と同様に、チップ接合部６１に接続されて、鉛直部６４ａの上端部は、チップ接合部６１に対して鉛直上方に立ち上がっている。鉛直部６４ａとチップ接合部６１とが成す角度Ｒ１は略９０度である。角度Ｒ１は実質的に９０度であればよい。

[0056] 平行部６５は、リードフレーム６０に含まれる平行部６５と同様に、鉛直部６４ａの上端部に接続されて、当該上端部から配線板４３ｂ，４３ｄ及び半導体チップ５０ｃに平行を成している。

[0057] 鉛直部６４ｂは、平行部６５から配線接合部６２に向かって鉛直に延伸している。鉛直部６４ｂの配線接合部６２に対して角度Ｒ２とする。鉛直部６４ｂと配線接合部６２とが成す角度Ｒ２は略９０度である。角度Ｒ２は実質的に９０度であればよい。

[0058] このようなリードフレーム１６０に対して、平行部６５のおもて面にワイヤ７１ｂを接合された場合について説明する。半導体ユニット３０は封止部材２９で封止される。既述の通り、半導体ユニット３０に含まれる構成部品には封止部材２９に対して密着性が低いものを含む。封止部材２９は、例えば、接合部材４６であるはんだに対しては密着性が低い。このため、半導体ユニット３０を封止する封止部材２９は、接合部材４６との密着箇所に剥離が生じてしまうおそれがある。封止部材２９に生じた剥離は伸展する。剥離の伸展先にワイヤ７１ｂのワイヤ接合部７１ｂ１があれば、剥離に応じてワ

イヤ７１ｂが切断されてしまうことがある。しかし、参考例の場合には、リードフレーム１６０は側面視で矩形状を成している。このため、例えば、図８の破線の矢印Ａ１，Ａ２に沿って封止部材２９の剥離が伸展しても、ワイヤ７１ｂの一端部が剥離箇所から離れているために、剥離の影響を受けなくなる可能性が高まる。また、破線の矢印Ａ１，Ａ２に沿って伸展する封止部材２９の剥離は、平行部６５と鉛直部６４ａ，６４ｂとの接続箇所で抑制される。このため、封止部材２９の剥離の伸展がワイヤ７１ｂに及ばなくなる。このようにしてワイヤ７１ｂの切断が防止されることが期待される。なお、このような半導体ユニット３０の信頼性試験（パワーサイクル試験）では、封止部材２９により封止されるリードフレーム１６０のチップ接合部６１の周囲の方が配線接合部６２の周囲よりも剥離が起こりやすい。よって、封止部材２９の剥離は矢印Ａ２の方が、矢印Ａ１よりも伸展しやすい。これは、パワーサイクル試験の半導体チップ５０ｃの局所発熱に起因する。半導体チップ５０ｃの局所発熱によりチップ接合部６１及び鉛直部６４ａが加熱されると共に、チップ接合部６１及び鉛直部６４ａ（矢印Ａ２）に沿った剥離が伸展しやすい。

[0059] しかしながら、実際のところ、ワイヤ７１ｂを平行部６５のおもて面に押圧しながら超音波により接合すると、図９に示されるように、平行部６５がワイヤ７１ｂのボンディング時の押圧により絶縁回路基板４０（－Ｚ方向）側に歪んでしまう。したがって、ワイヤ７１ｂをリードフレーム１６０の平行部６５に確実に接合させることができなくなる。また、リードフレーム１６０が破損してしまう。この結果、このようなリードフレーム１６０を含む半導体装置の信頼性の低下が懸念される。

[0060] また、リードフレーム１６０の平行部６５に対してワイヤ７１ｂを確実に接合するために、角度Ｒ１，Ｒ２の両方を同様に鋭角に傾斜させて、リードフレーム１６０を側面視で台形状にすることが考えられる。この場合、角度Ｒ１，Ｒ２が９０度の場合よりも、平行部６５の歪みの発生が防止されるものの、確実に歪みの発生を抑制することができない。

[0061] そこで、本実施の形態のリードフレーム６０は、チップ接合部６１と配線接合部６２と配線部６３とを含んでいる。チップ接合部６１は、半導体チップ５０ｃのおもて面の出力電極５２ｃに接合部材を介して接合される。配線接合部６２は、配線板４３ｄのおもて面に接合される。配線部６３は、配線板４３ｄ，４３ｂの隙間Ｇを跨いでチップ接合部６１と配線接合部６２とを繋いでいる。配線部６３は、さらに、鉛直部６４と平行部６５と傾斜部６６とを含んでいる。鉛直部６４の下端部は、チップ接合部６１に接続されて、鉛直部６４の上端部はチップ接合部６１に対鉛直上方に立ち上がっている。すなわち、鉛直部６４のチップ接合部６１に対する角度Ｒは、直角（９０度）を成している。平行部６５は、鉛直部６４の上端部に接続されて、当該上端部から配線板４３ｂ，４３ｄ及び半導体チップ５０ｃに平行を成している。傾斜部６６は、平行部６５から配線接合部６２に向かって傾斜している。このようなリードフレーム６０に含まれる配線部６３の平行部６５のおもて面にワイヤ７１ｂを接合しても、平行部６５の絶縁回路基板４０側への歪みの発生が抑制される。特に、角度αが３０度から６０度である場合に、平行部６５の絶縁回路基板４０側への歪みの発生が図８の場合及び図８において角度Ｒ１，Ｒ２が同じ角度で鋭角を成す場合に比べて、より抑制されることが確認されている。さらに、角度αが３０度以上、４５度未満の場合に、平行部６５の絶縁回路基板４０側への歪みの発生がより抑制されたことが確認されている。

[0062] なお、鉛直部６４の角度Ｒは、９０度に限らず、既述の通り、８０度以上、９０度未満の場合でも、上記と同様の角度αにより、上記と同様に平行部６５の絶縁回路基板４０側への歪みの発生が抑制されることが確認されている。特に、角度Ｒが８０度、８５度の場合に、角度αは３０度以上、６０度であることが好ましく、さらに、好ましくは、３０度以上、４５度以下である。

[0063] また、ワイヤ７１ｂは、平行部６５に対して鉛直部６４側に接合することが好ましい。ワイヤ７１ｂを平行部６５の鉛直部６４側に接合すると、接合

時の押圧が鉛直部６４で支持されて平行部６５の歪みがより防止される。したがって、リードフレーム６０の平行部６５に対してワイヤ７１ｂを確実に接合することができる。また、封止部材２９で封止された、このようなリードフレーム６０を含む半導体ユニット３０では、既述の通り、配線接合部６２付近で封止部材２９に剥離が生じて、配線接合部６２から傾斜部６６に剥離が伸展しても、ワイヤ７１ｂは剥離発生箇所から離れているため剥離の伸展が及ばない。このため、ワイヤ７１ｂの剥離による切断も防止される。この結果、リードフレーム６０を含む半導体装置１０も信頼性の低下が抑制される。

[0064] なお、鉛直部６４はチップ接合部６１から鉛直上方に延伸しているため、半導体チップ５０ｃのおもて面から平行部６５までの高さＨを確保することができる。高さＨを大きくすることで、鉛直部６４に接続されている平行部６５に対する半導体チップ５０ｃによる局所発熱による影響を低減することができ。したがって、リードフレーム６０のチップ接合部６１付近で封止部材２９に剥離が生じても、チップ接合部６１から鉛直部６４に剥離が伸展しにくい。

[0065] また、既述の通り、半導体チップ５０ｃのおもて面から平行部６５までの高さＨを確保することができる。半導体装置１０を製造するに当たり、封止部材２９による封止の前に、ケース２０の収納領域２１ｅ１～２１ｅ３内に、熱可塑性樹脂を主成分とするコーティング材が噴霧される。すなわち、半導体ユニット３０の表面が皮膜で覆われる。このような皮膜により、半導体ユニット３０を保護することができる。特に、半導体ユニット３０はこの皮膜を介して封止部材２９に対する密着性が向上する。このようなコーティング材は、塗布装置のノズルからエアスプレーにより対象物に吹き付けられる。ノズルによる塗布は、例えば、ノズルから対象物までの高さが５ｍｍ程度である場合、対象物に対して直径８ｍｍ程度で広がる。皮膜は半導体ユニット３０の表面全体に塗布する必要がある。既述の通り、封止部材２９は、接合部材４６であるはんだには密着性が低下する。このため、皮膜はリードフ

レーム６０のチップ接合部６１及び配線接合部６２の周囲には適切に塗布されることが好ましい。そこで、リードフレーム６０の配線部６３では、チップ接合部６１に鉛直部６４を設けて、半導体チップ５０ｃのおもて面から平行部６５までの高さＨを確保している。高さＨが確保できるため、ノズルにより、リードフレーム６０のチップ接合部６１の踵部６１ｂ（－Ｘ方向）の周囲にも確実に皮膜を塗布することができる。したがって、半導体ユニット３０は、絶縁回路基板４０のおもて面、半導体チップ５０ａ～５０ｄ、ワイヤ７０ａ，７０ｂ，７１ａ，７１ｂ，７１ｃ，７１ｄ，７２ａ，７２ｂ、リードフレーム６０の表面に皮膜が塗布される。

[0066] リードフレーム６０は、配線板４３ｄと半導体チップ５０ｃの出力電極５２ｃとを接続している。このため、リードフレーム６０では、チップ接合部６１の方が配線接合部６２よりも上位に位置している。リードフレーム６０は、場合によっては、配線板間を接続してもよい。また、半導体チップ５０ｃに代わり、他の素子に接続してもよい。すなわち、リードフレーム６０は、異なる導電部間を、隙間を跨いで接続してよい。

[0067] （変形例１）

変形例１の半導体ユニット３０は、図３を参照することができる。ただし、変形例１の半導体ユニット３０はリードフレーム６０を異ならせている。変形例１のリードフレーム６０について、図１０及び図１１を用いて説明する。図１０は、実施の形態（変形例１）の半導体装置に含まれるリードフレームの断面図であり、図１１は、実施の形態（変形例１）の半導体装置に含まれるリードフレームの平面図である。なお、図１０及び図１１は、図６及び図７に対応している。図１０は、図１１の一点鎖線Ｙ－Ｙにおける断面図である。

[0068] 変形例１のリードフレーム６０は、鉛直部６４のおもて面（＋Ｘ方向を向いた面）に対して、１以上の溝部６６ａが形成されている。なお、変形例１では、２本の溝部６６ａが形成されている場合を例に挙げている。また、溝部６６ａは、ワイヤ７１ｂのワイヤ接合部７１ｂ１の長軸に対して直交する

ように形成されている。溝部６６ａは鉛直部６４の幅（±Ｙ方向）を横断するように連続して直線状に形成されている。溝部６６ａの深さ及び幅（リードフレーム６０の配線方向の長さ）は鉛直部６４の通電に影響がない範囲で形成されている。このような深さは、例えば、鉛直部６４の厚さの２０％以上、４５％以下であってよい。また、溝部６６ａは連続していなくてもよい。すなわち、溝部６６ａは直線的破線状（不連続）に形成されてもよい。また、溝部６６ａは直線状でなくても、例えば、Ｖ字状、波線状、ギザギザ状でもよい。

[0069] このようなリードフレーム６０を含む半導体ユニット３０が封止部材２９により封止される。この際、封止部材２９は、チップ接合部６１と半導体チップ５０ｃの出力電極５０ｃとを接合する接合部材４６のはんだと接する範囲に剥離が生じるおそれがある。このような剥離がチップ接合部６１から鉛直部６４に沿って伸展すると、鉛直部６４に形成された溝部６６ａにより剥離の伸展が抑制される。このため、剥離がワイヤ７１ｂに到達することが抑制されて、ワイヤ７１ｂの剥離による切断も防止される。この結果、リードフレーム６０を含む半導体装置１０も信頼性の低下が抑制される。

[0070] なお、このような溝部６６ａは、さらに、傾斜部６６のおもて面（－Ｘ方向を向いた面）に、１以上形成してもよい。この傾斜部６６に形成される溝部６６ａもまた、鉛直部６４に形成される場合と同様である。すなわち、この溝部６６ａは、ワイヤ７１ｂのワイヤ接合部７１ｂ１の長軸に対して直交するように形成されている。このような溝部６６ａは傾斜部６６の幅（±Ｙ方向）を横断するように連続して直線状に形成されてよい。溝部６６ａの深さ及び幅（リードフレーム６０の配線方向の長さ）も上記と同様であってよく、また、溝部６６ａは連続していなくてもよい。封止部材２９は、配線接合部６２と配線板４３ｄとを接合する接合部材４６のはんだと接する範囲に剥離が生じるおそれがある。このような剥離が配線接合部６２から傾斜部６６に沿って伸展すると、傾斜部６６に形成された溝部６６ａにより剥離の伸展が抑制される。

[0071] （変形例２）

変形例２では、図６及び図７のリードフレーム６０に対して突起部が形成されている場合について図１２及び図１３を用いて説明する。図１２は、実施の形態（変形例２）の半導体装置に含まれるリードフレームの断面図であり、図１３は、実施の形態（変形例２）の半導体装置に含まれるリードフレームの平面図である。なお、図１２及び図１３は、図６及び図７に対応している。図１２は、図１３の一点鎖線Ｙ－Ｙにおける断面図である。また、変形例２の半導体ユニット３０も、図３を参照することができる。

[0072] 変形例２のリードフレーム６０は、配線部６３の鉛直部６４のおもて面（＋Ｘ方向を向いた面）に対して、複数の突起部６６ｂが形成されている。なお、変形例２では、突起部６６ｂが半円球状であって、４つの突起部６６ｂが２列形成されている場合である。この場合、突起部６６ｂは、ワイヤ７１ｂのワイヤ接合部７１ｂ１に対して直交するように形成されている。４つの突起部６６ｂは一例であって、鉛直部６４の幅（±Ｙ方向）をおおよそ塞ぐことができれば、突起部６６ｂの面積に応じて、１つ、２つ、３つ、５つ以上であってもよい。２列は一例であって、１列、３列以上であってもよい。突起部６６ｂは半円球状に限らず、凸状であればよく、例えば、三角錐状、四角錘状、立方体状であってもよい。また、突起部６６ｂは傾斜部６６の幅（±Ｙ方向）を横断するように連続して直線状であって、断面が凸状を成して形成されてもよい。この場合の突起部６６ｂは、ワイヤ接合部７１ｂ１の長軸に対して直交する方向に延伸する。また、この場合の突起部６６ｂの高さ及び幅（リードフレーム６０の配線方向の長さ）は、配線されたワイヤ７１ｂを妨げない範囲であればよい。

[0073] 変形例１で説明したように、リードフレーム６０を含む半導体ユニット３０が封止部材２９により封止される。この際、封止部材２９は、チップ接合部６１と半導体チップ５０ｃの出力電極５２ｃとを接合する接合部材４６のはんだと接する範囲に剥離が生じるおそれがある。この剥離がチップ接合部６１から鉛直部６４に沿って伸展すると、リードフレーム６０の鉛直部６４

に形成された突起部６６ｂにより、剥離の伸展が抑制される。このため、ワイヤ７１ｂの剥離による切断も防止される。この結果、リードフレーム６０を含む半導体装置１０も信頼性の低下が抑制される。

[0074] なお、このような複数の突起部６６ｂは、さらに、傾斜部６６のおもて面（－Ｘ方向を向いた面）に形成してもよい。この傾斜部６６に形成される複数の突起部６６ｂもまた、鉛直部６４に形成される場合と同様である。すなわち、この複数の突起部６６ｂは、ワイヤ７１ｂのワイヤ接合部７１ｂ１の長軸に対して直交するように形成されている。傾斜部６６に形成される複数の突起部６６ｂもまた、傾斜部６６の幅（±Ｙ方向）をおおよそ塞ぐことができれば、突起部６６ｂの面積に応じて、１つ以上であってもよく、また、１列以上であってもよい。封止部材２９は、配線接合部６２と配線板４３ｄとを接合する接合部材４６のはんだと接する範囲に剥離が生じるおそれがある。このような剥離が配線接合部６２から傾斜部６６に沿って伸展すると、傾斜部６６に形成された複数の突起部６６ｂにより剥離の伸展が抑制される。

[0075] 上記については単に本発明の原理を示すものである。さらに、多数の変形、変更が当業者にとって可能であり、本発明は上記に示し、説明した正確な構成及び応用例に限定されるものではなく、対応するすべての変形例及び均等物は、添付の請求項及びその均等物による本発明の範囲とみなされる。

符号の説明

[0076] １０　半導体装置

２０　ケース

２１　本体部

２１ａ～２１ｄ　第１～第４側部

２１ａ１～２１ａ３　端子領域

２１ｅ１～２１ｅ３　収納領域

２２ａ～２２ｃ　第１パワー端子

２２ｂ１，２２ｂ２，２４ｂ１，２４ｂ２　内部接合部

２３ａ～２３ｃ　絶縁シート

２４ａ～２４ｃ　第２パワー端子

２５ａ～２５ｃ　端子積層部

２６ａ～２６ｃ　制御枠部

２６ｂ１～２６ｂ４　制御端子

２７ａ　Ｕ端子

２７ｂ　Ｖ端子

２７ｂ１，２７ｂ２　内部接続部

２７ｃ　Ｗ端子

２８ａ，２８ｂ，２８ｃ　テラス部

２９　封止部材

３０　半導体ユニット

４０　絶縁回路基板

４１　絶縁板

４１ａ，４１ｃ　長辺

４１ｂ，４１ｄ　短辺

４１ｅ～４１ｈ　角部

４２　金属板

４３ａ～４３ｉ　配線板

４５　放熱ベース板

４６　接合部材

５０ａ～５０ｄ　半導体チップ

５０ａ１～５０ｄ１　チップ領域

５１ａ～５１ｄ　制御電極

５２ａ～５２ｄ　出力電極

６０，６０ａ～６０ｄ　リードフレーム

６１　チップ接合部

６１ａ，６２ａ　つま先部

６１ｂ，６２ｂ　踵部

６２　配線接合部

６３　配線部

６４　鉛直部

６５　平行部

６６　傾斜部

６６ａ　溝部

６６ｂ　突起部

７０ａ，７０ｂ，７１ａ，７１ｂ，７１ｃ，７１ｄ，７２ａ，７２ｂ　ワイヤ

７１ｂ１　ワイヤ接合部

請求の範囲

[請求項1] 隙間を空けてそれぞれ設けられた第１導電部及び第２導電部と、

前記第１導電部の第１おもて面に接合された第１接合部と、前記第２導電部の第２おもて面に接合された第２接合部と、前記隙間を跨いで前記第１接合部と前記第２接合部とを繋ぐ配線部とを含む接続配線と、

を含み、

前記配線部は、

前記第１接合部に下端部が接続されて、前記第１接合部に対して上端部が鉛直上方に立ち上がっている鉛直部と、

前記鉛直部の前記上端部から前記第１導電部及び前記第２導電部に平行な平行部と、

前記平行部から前記第２接合部に向かって傾斜している傾斜部と、

を含んでいる、

半導体装置。

[請求項2] 前記配線部の前記平行部のおもて面に一端部側のワイヤ接合部が接合されるワイヤを、

さらに含む請求項１に記載の半導体装置。

[請求項3] 前記第１導電部は、半導体チップのおもて面に設けられた主電極である、

請求項１または２に記載の半導体装置。

[請求項4] 前記傾斜部の前記第２接合部に対する傾斜角度は、３０度以上、６０度以下である、

請求項１または２に記載の半導体装置。

[請求項5] 前記配線部のおもて面の前記ワイヤ接合部から前記第２接合部の間に、前記配線部の配線方向に対して直交して１以上の溝部または１以上の突起部が形成されている、

請求項２に記載の半導体装置。

[請求項6] 前記ワイヤ接合部は、平面視で、前記配線部の前記平行部の前記鉛直部側に接合されている、

請求項２に記載の半導体装置。

[請求項7] 前記第１導電部、前記第２導電部、前記配線部、及び、前記ワイヤのそれぞれの表面に封止部材に対する密着性を有する皮膜が塗布されている、

請求項２、５、または６に記載の半導体装置。

補正された請求の範囲
[2023年8月17日(17.08.2023)国際事務局受理]

[請求項1] [補正後] 隙間を空けてそれぞれ設けられた第１導電部及び第２導電部と、
前記第１導電部の第１おもて面に接合された第１接合部と、前記第２導電部の第２おもて面に接合された第２接合部と、前記隙間を跨いで前記第１接合部と前記第２接合部とを繋ぐ配線部とを含む接続配線と、
前記配線部に接合されたワイヤと、
を含み、
前記配線部は、
前記第１接合部に下端部が接続されて、前記第１接合部に対して上端部が鉛直上方に立ち上がっている鉛直部と、
前記鉛直部の前記上端部から前記第１導電部及び前記第２導電部に平行であって、前記ワイヤの一端部側のワイヤ接合部がおもて面に接合された平行部と、
前記平行部から前記第２接合部に向かって傾斜している傾斜部と、
を含んでいる、
半導体装置。

[請求項2] [補正後] 前記第１導電部は、半導体チップのおもて面に設けられた主電極である、
請求項１に記載の半導体装置。

[請求項3] [補正後] 前記傾斜部の前記第２接合部に対する傾斜角度は、３０度以上、６０度以下である、
請求項１に記載の半導体装置。

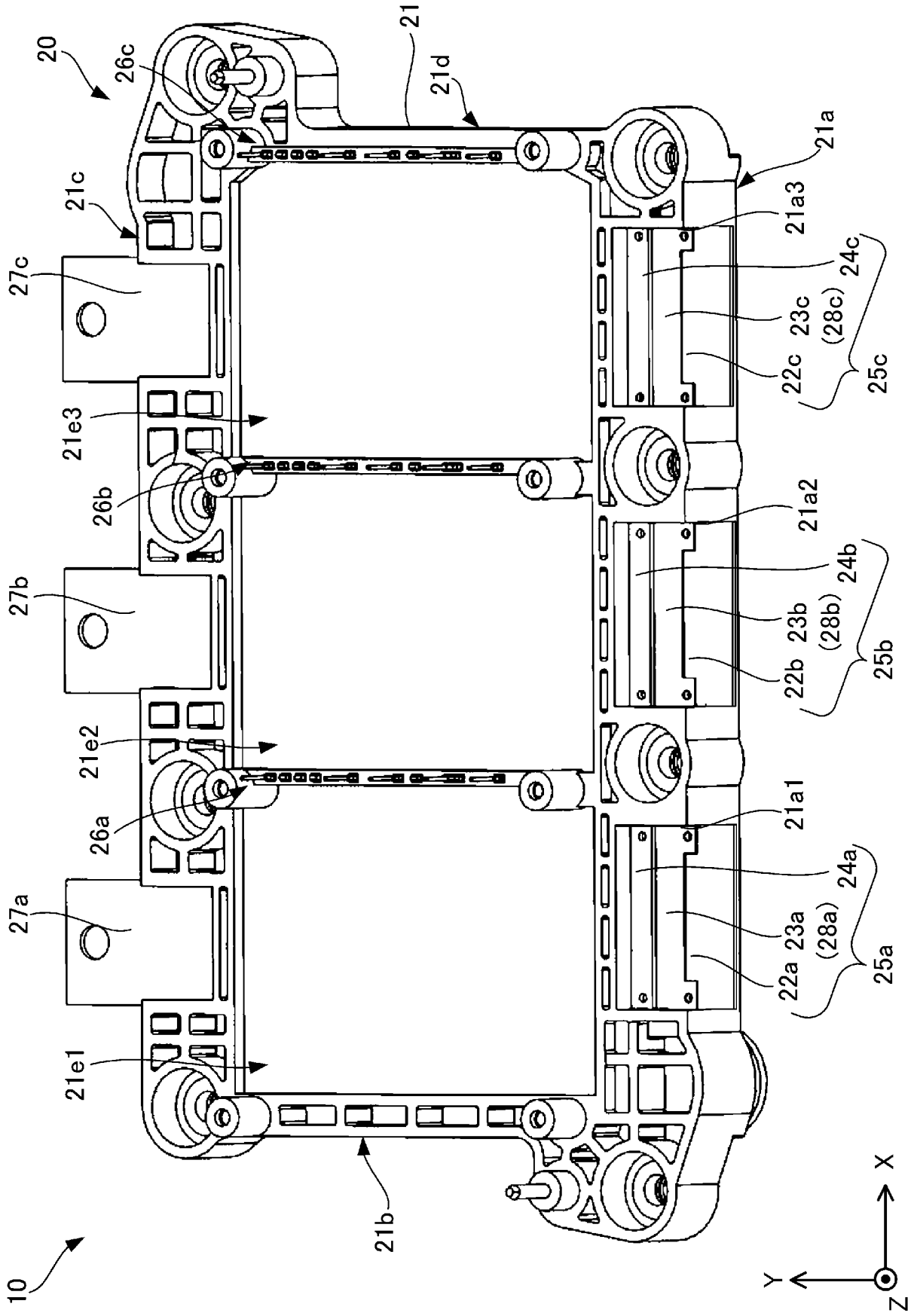
[請求項4] [補正後] 前記配線部のおもて面の前記ワイヤ接合部から前記第２接合部の間に、前記配線部の配線方向に対して直交して１以上の溝部または１以上の突起部が形成されている、
請求項１に記載の半導体装置。

[請求項5] [補正後] 前記ワイヤ接合部は、平面視で、前記配線部の前記平行部の前記鉛直部側に接合されている、
請求項１に記載の半導体装置。

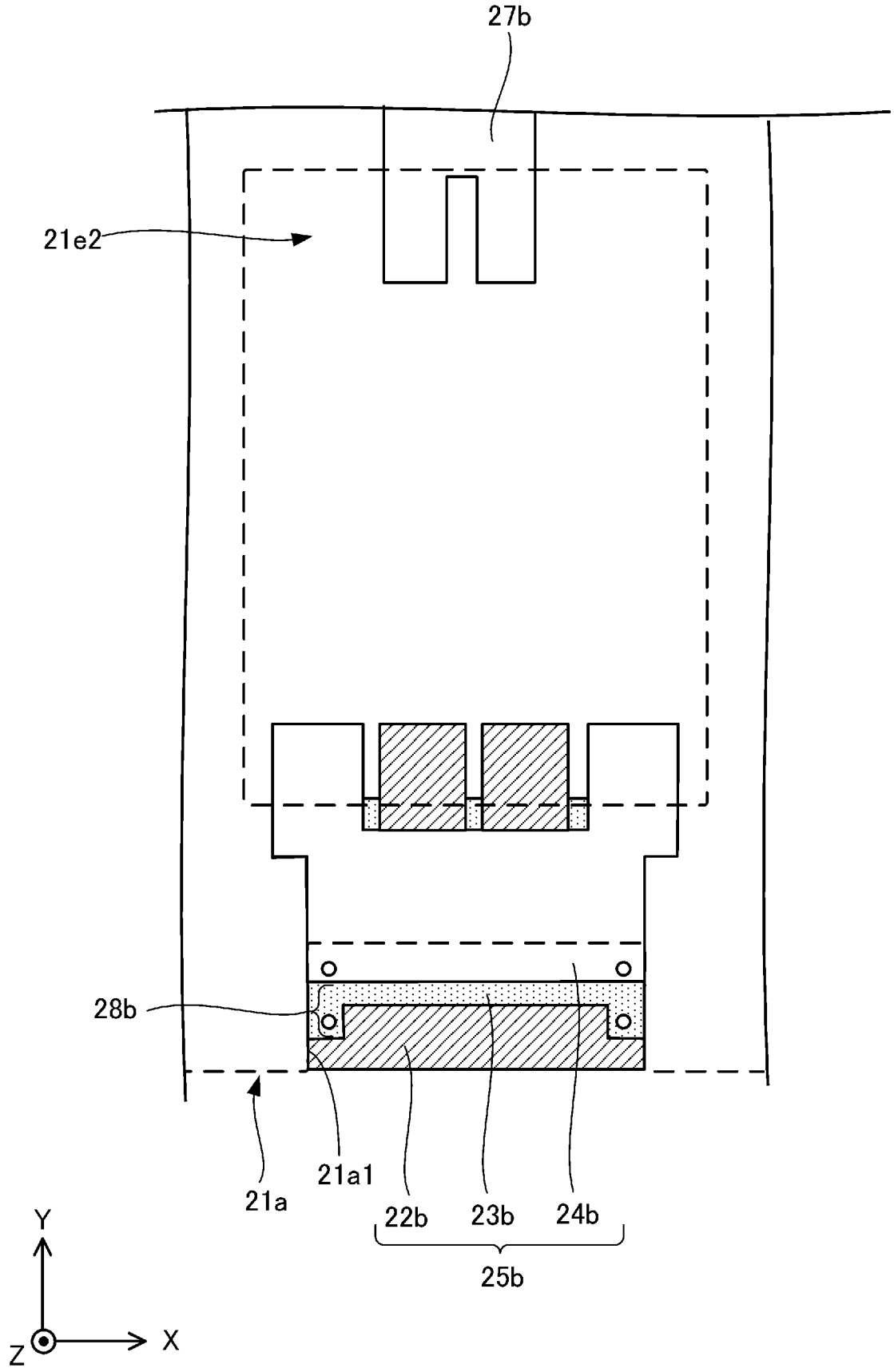
[請求項6] [補正後] 前記第１導電部、前記第２導電部、前記配線部、及び、前記ワイヤのそれぞれの表面に封止部材に対する密着性を有する皮膜が塗布されている、
請求項１、４、または５に記載の半導体装置。

[請求項7] [削除]

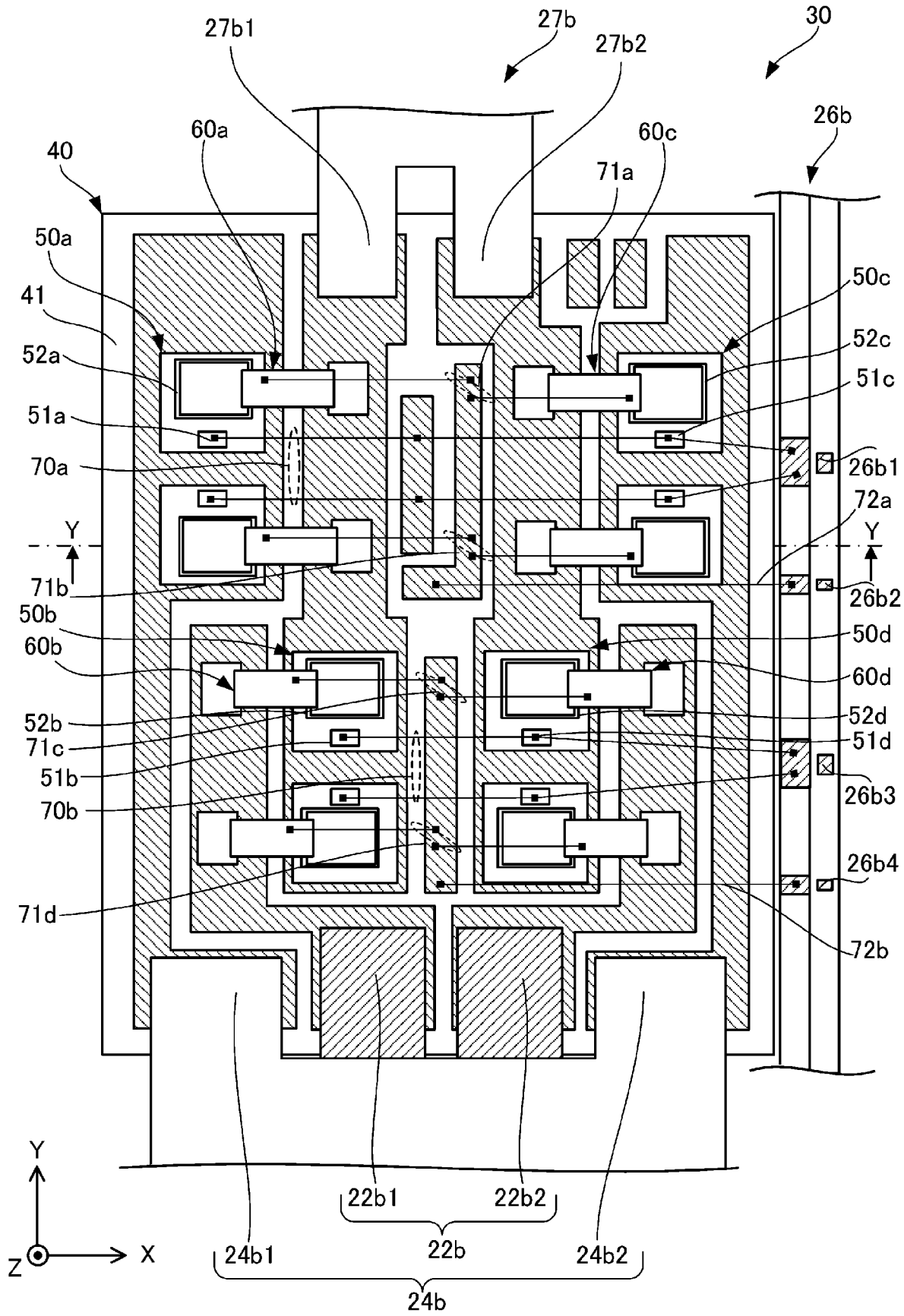
[図1]


20
26c
21
21d
21a
21c
21a3
24c
27c
23c
(28c)
22c
25c
21e3
26b
21a2
24b
27b
23b
(28b)
22b
25b
21e2
26a
21a1
24a
27a
23a
(28a)
22a
25a
21e1
21b
10
X
Y
Z

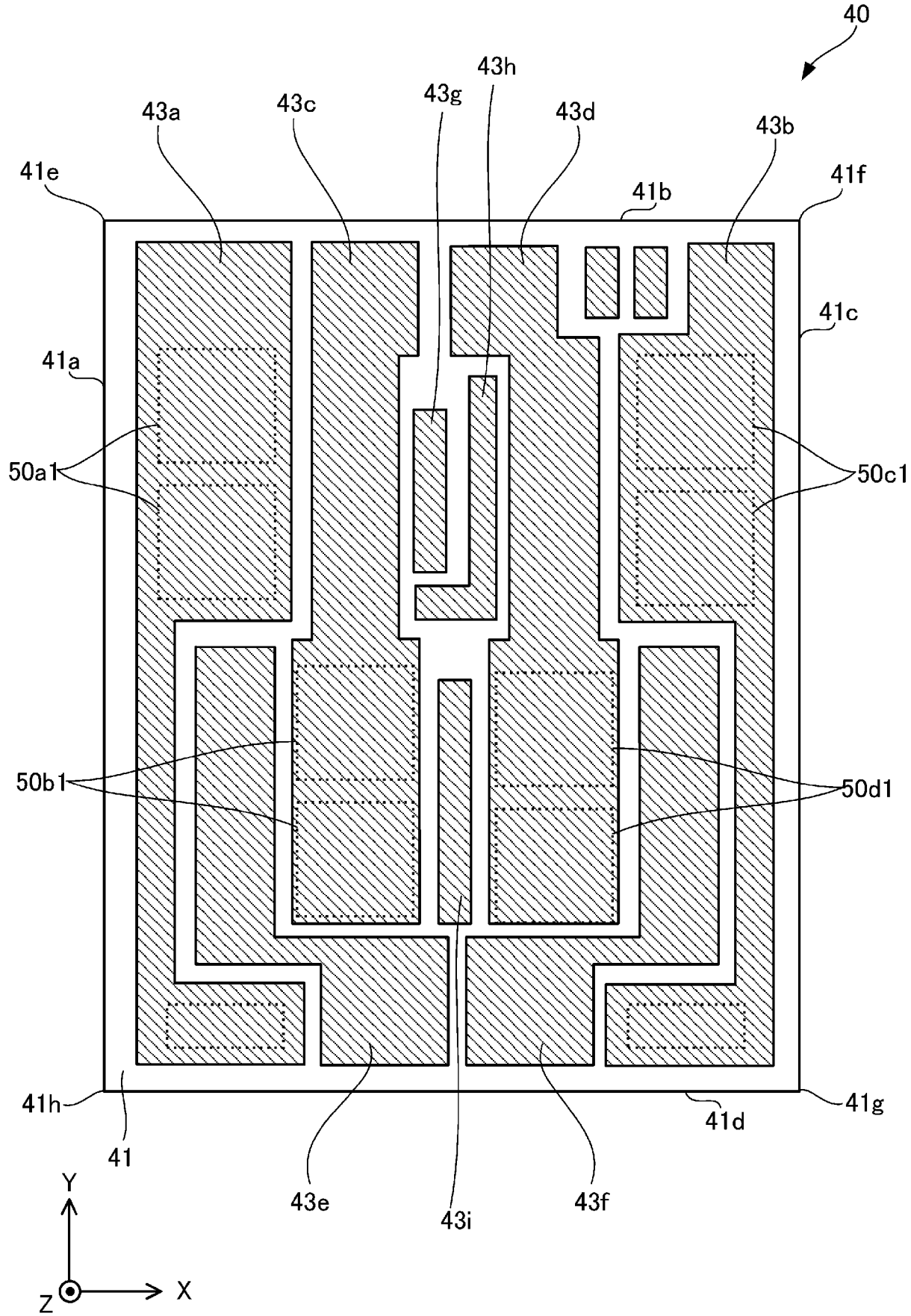
[図2]



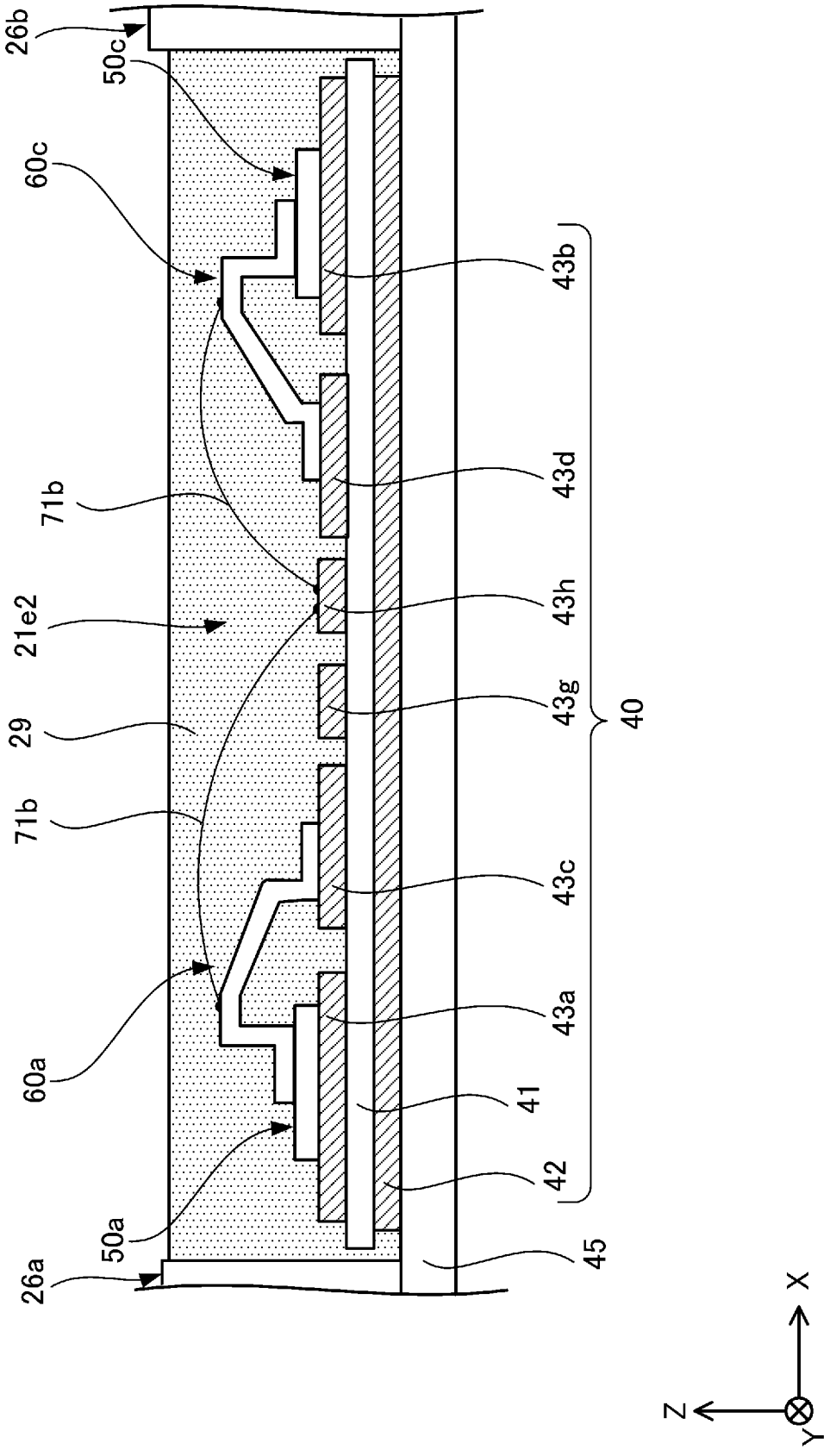
[図3]


27b1
27b
27b2
30
26b
60a
60c
40
71a
50a
50c
41
52c
52a
51c
51a
26b1
70a
72a
Y
Y
71b
26b2
50b
50d
60b
60d
52b
52d
71c
51d
51b
26b3
70b
26b4
71d
72b
Y
22b1
22b2
X
Z
24b1
22b
24b2
24b

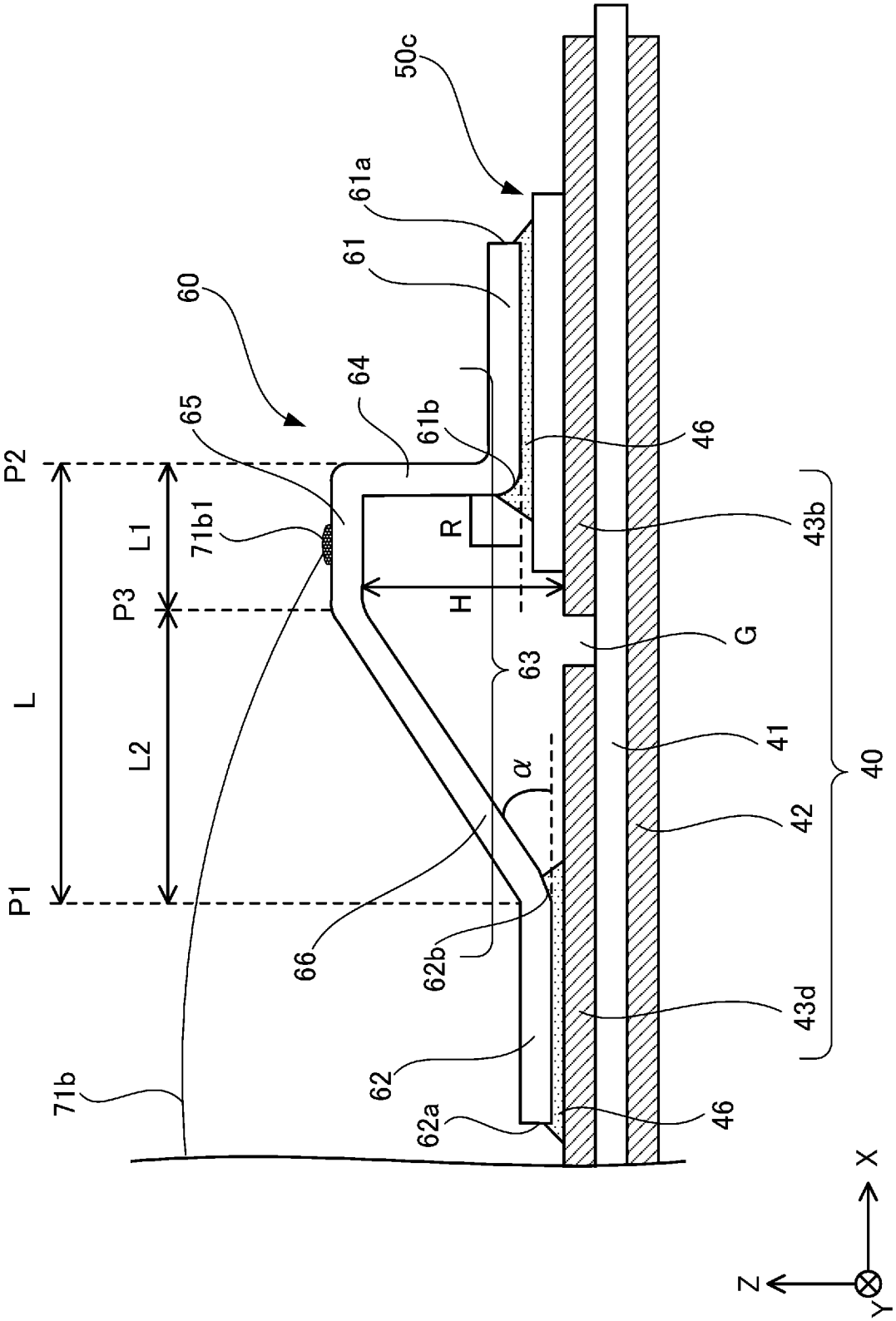
[図4]


40
43h
43g
43a
43c
43d
43b
41e
41b
41f
41c
41a
50a1
50c1
50b1
50d1
41h
41d
41g
41
43e
43i
43f
Y
Z
X

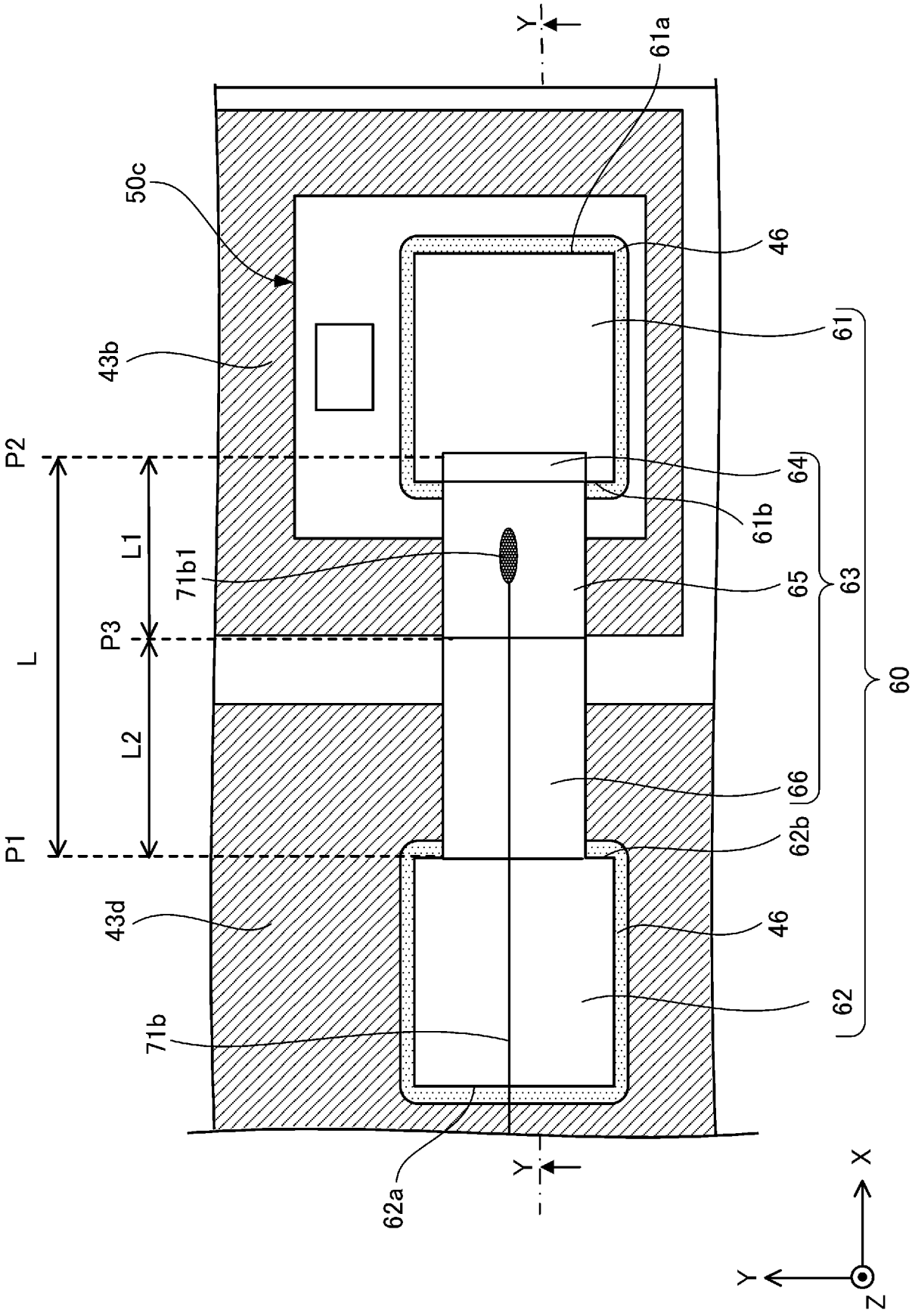
[図5]


26b
50c
60c
43b
71b
43d
21e2
43h
29
43g
40
71b
43c
60a
43a
41
42
50a
45
26a
X
Z
Y

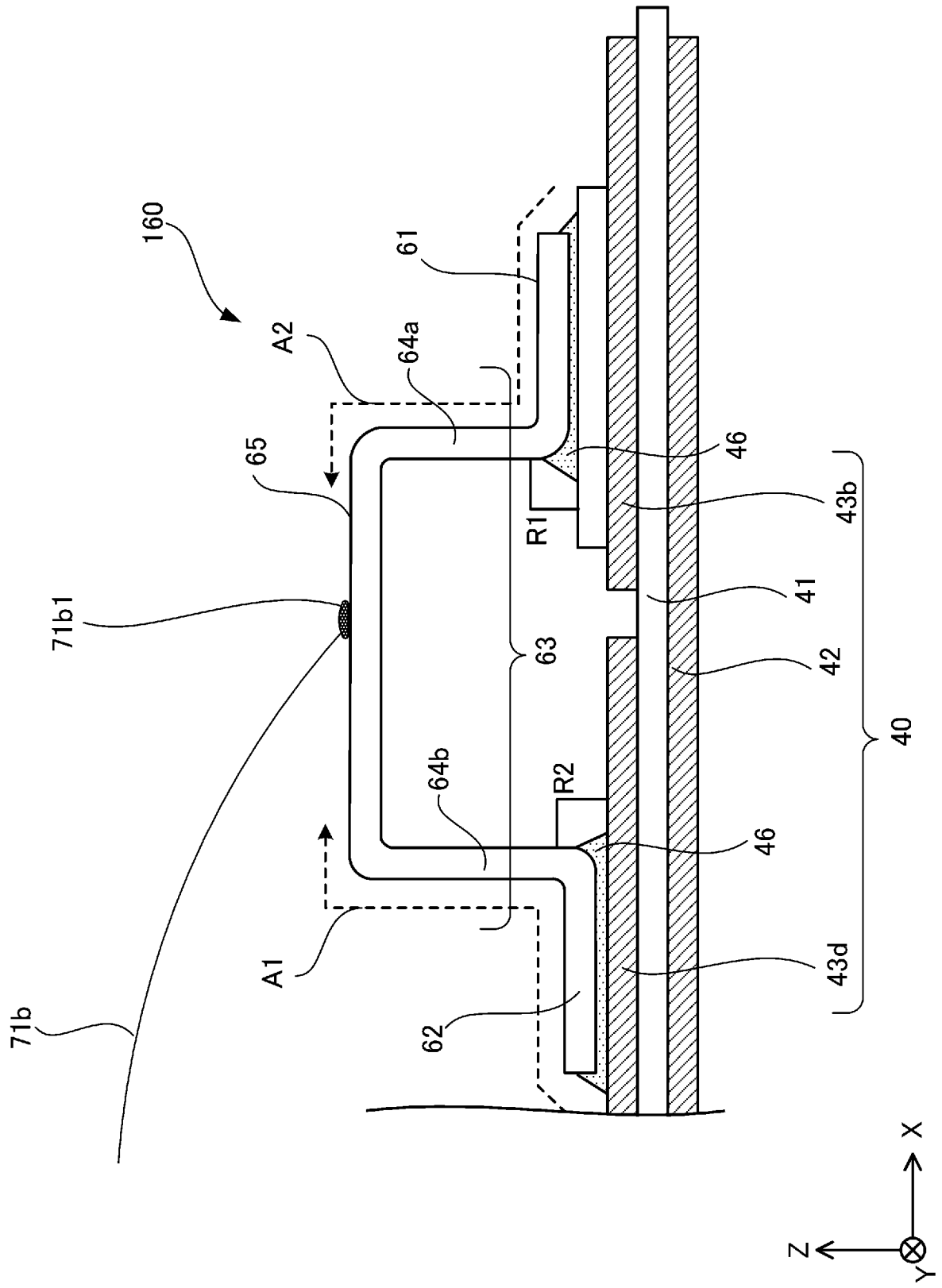
[図6]


50c
61a
61
60
64
65
61b
46
P2
L1
71b1
R
43b
P3
H
G
63
L
L2
41
α
40
42
P1
66
62b
43d
62
71b
62a
46
X
Z
Y

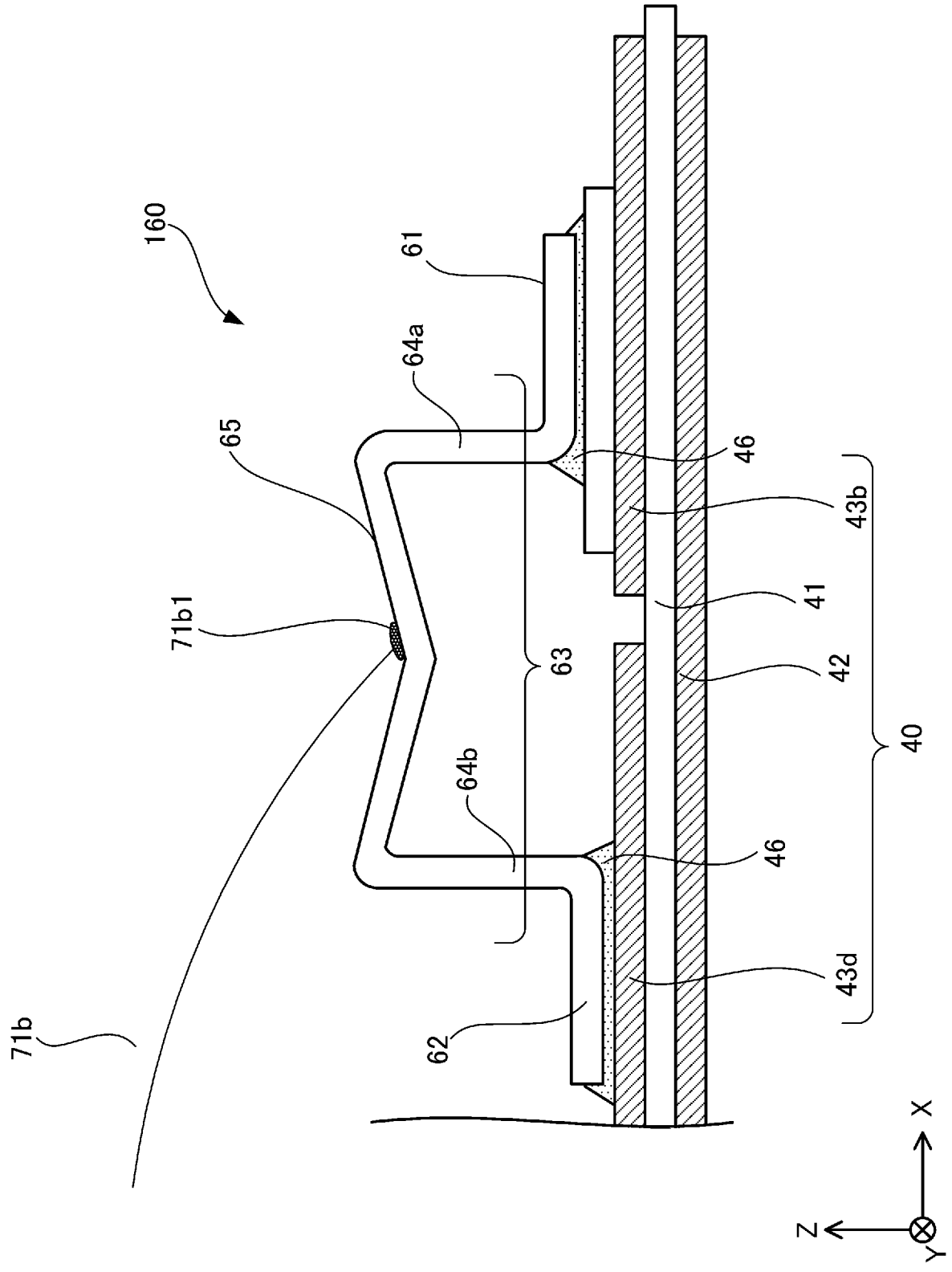
[図7]


Y
61a
50c
46
61
43b
P2
64
61b
L1
71b1
65
63
P3
L
60
L2
66
62b
P1
43d
46
62
71b
Y
62a
X
Y
Z

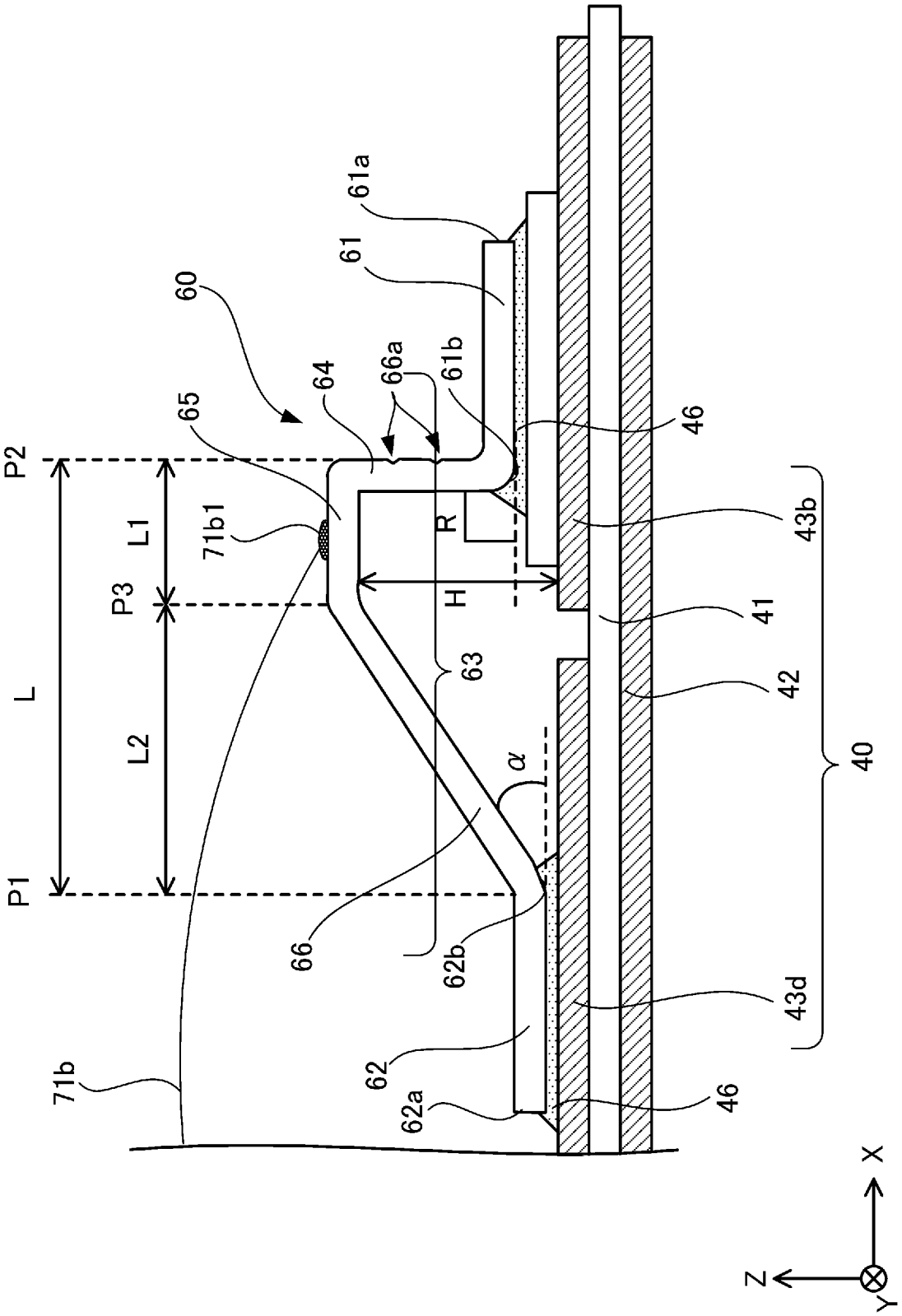
[図8]


160
61
A2
64a
65
46
R1
43b
71b1
41
63
42
40
64b
R2
46
A1
43d
71b
62
X
Z
Y

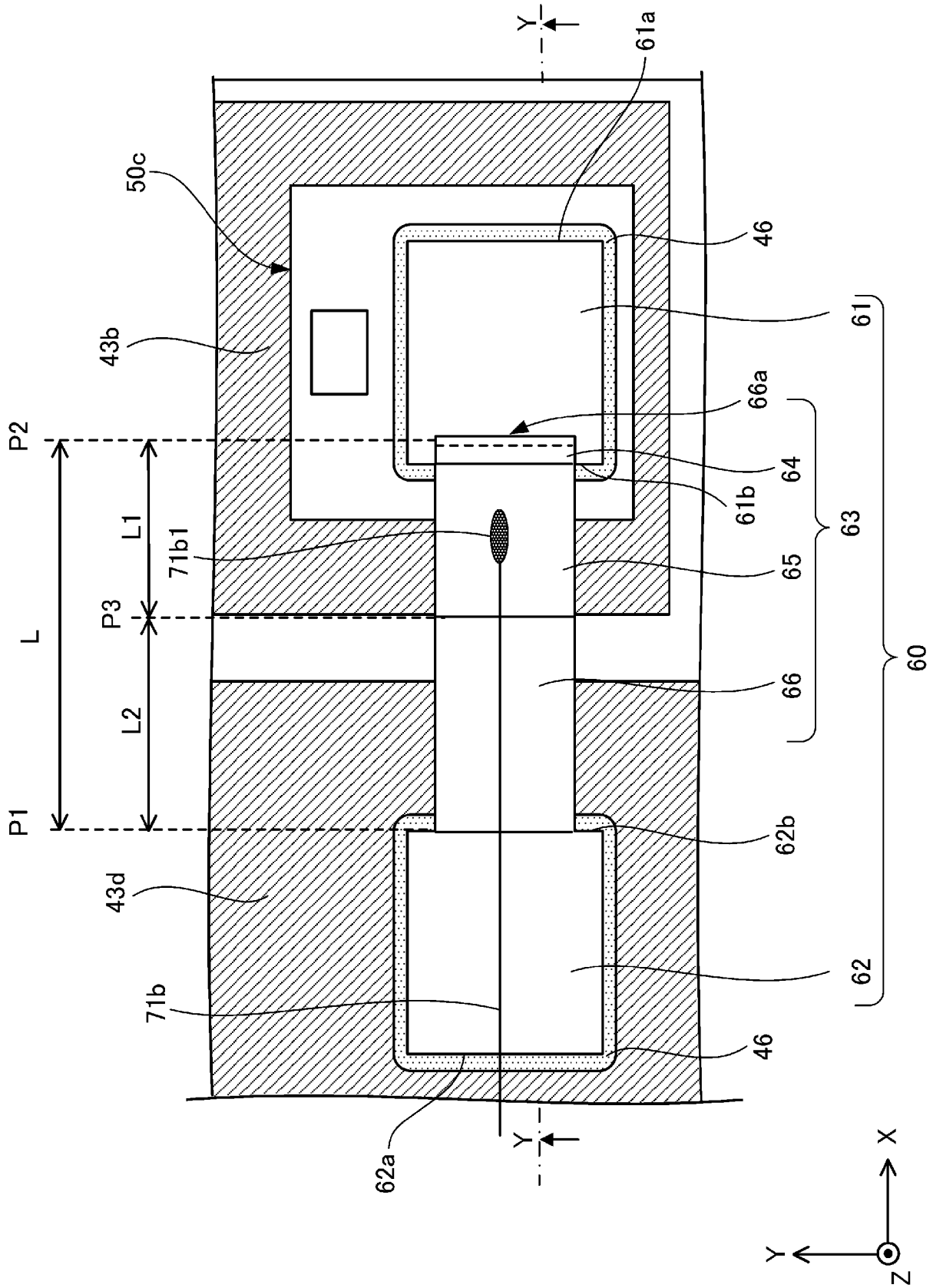
[図9]



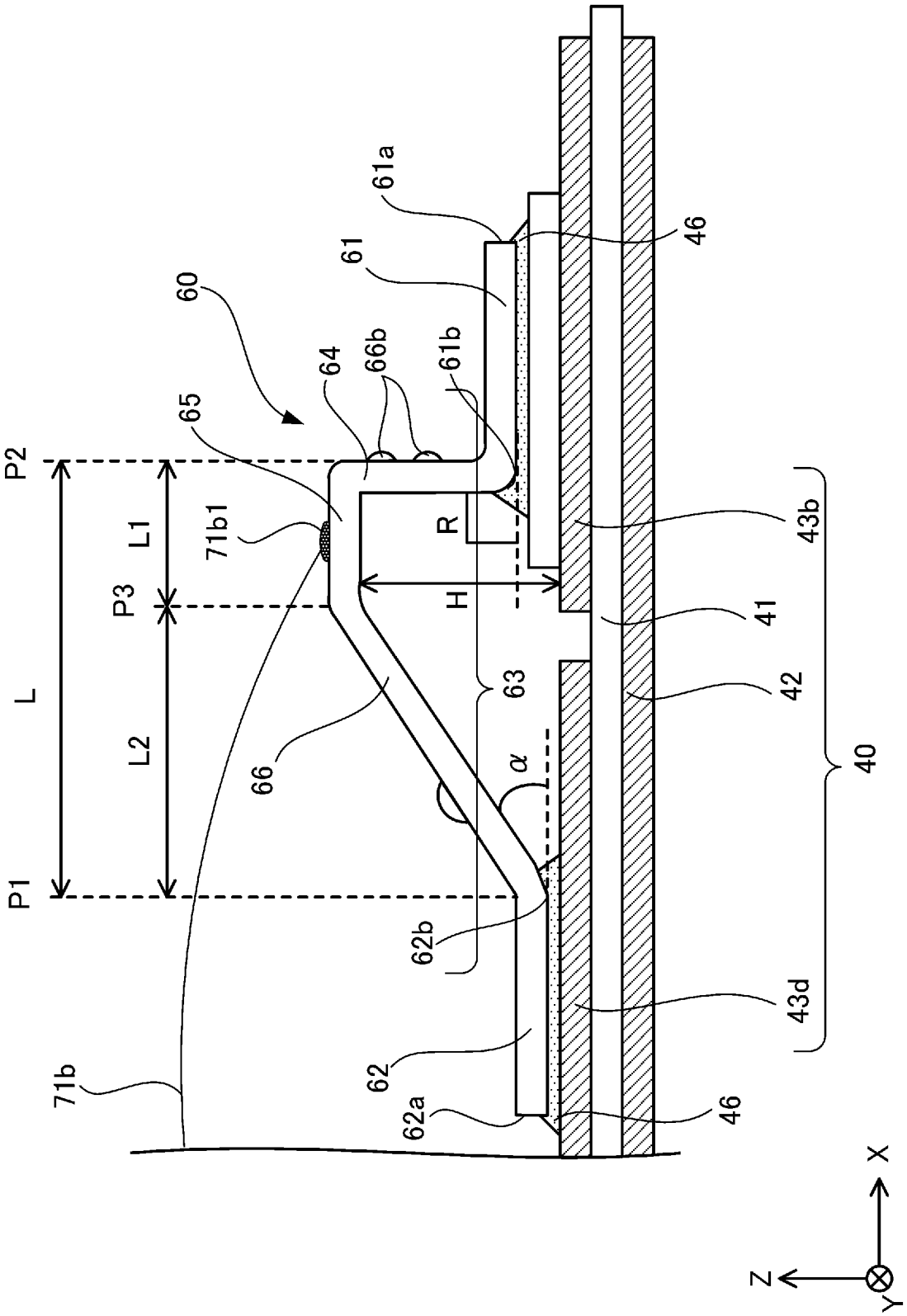
[図10]


61a
61
60
64
66a
61b
65
46
P2
L1
71b1
R
43b
P3
H
41
L
63
42
L2
α
40
P1
66
62b
43d
71b
62
62a
46
X
Z
Y

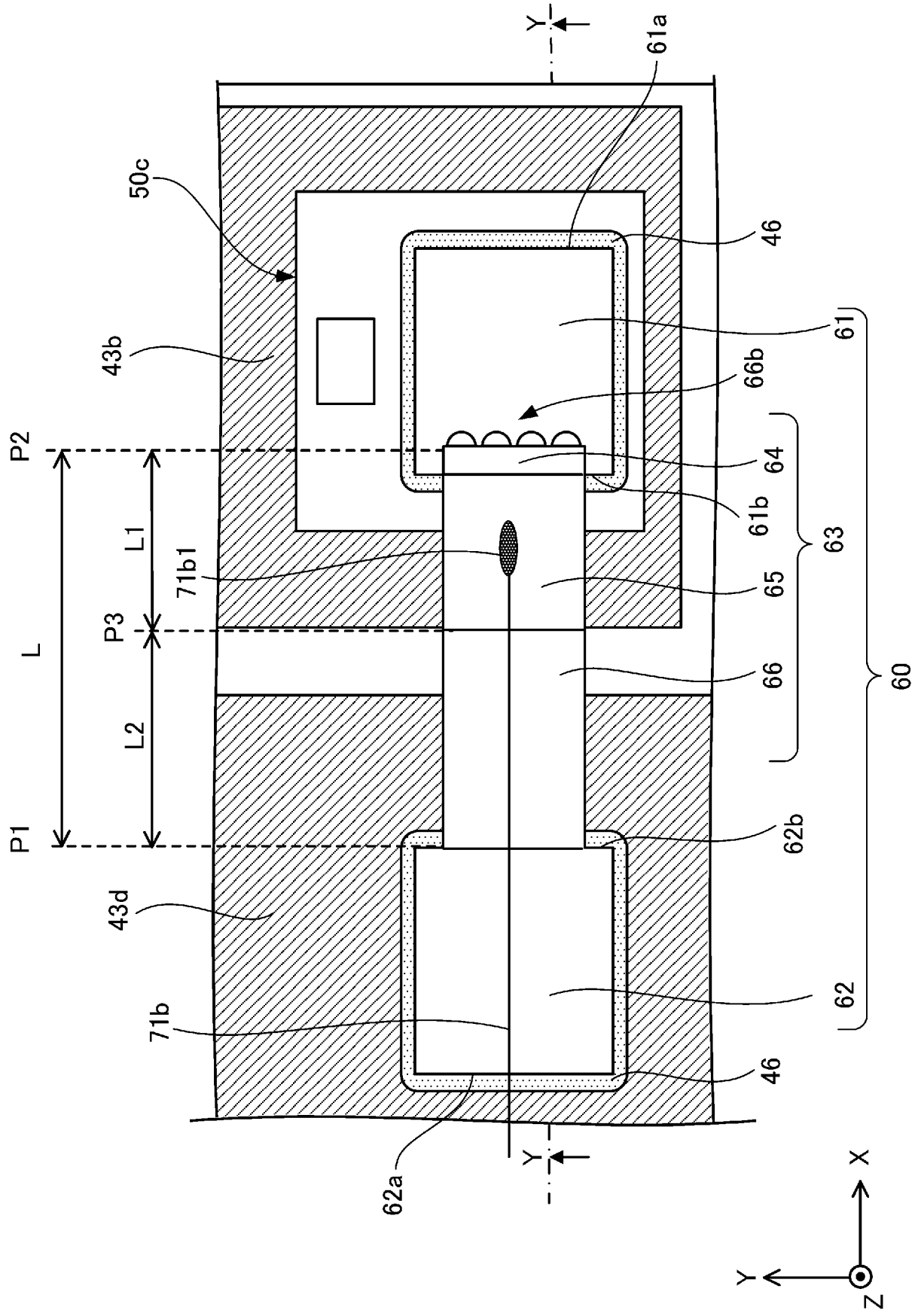
[図11]


Y
61a
50c
46
61
43b
66a
P2
64
61b
63
L1
71b1
65
P3
L
66
60
L2
P1
62b
43d
62
71b
46
62a
Y
X
Y
Z

[図12]


61a
46
61
60
64
66b
61b
65
P2
L1
71b1
R
43b
P3
H
41
L
63
42
L2
66
α
40
P1
62b
43d
71b
62
62a
46
X
Z
Y

[図13]


Y
61a
50c
46
43b
61
66b
P2
64
61b
63
L1
71b1
65
P3
L
66
60
L2
P1
62b
43d
62
71b
46
62a
Y
X
Y
Z

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2023/008664

A. CLASSIFICATION OF SUBJECT MATTER

H01L 21/60(2006.01)i; ***H01L 23/48***(2006.01)i; ***H01L 25/07***(2006.01)i; ***H01L 25/18***(2023.01)i
FI: H01L21/60 321E; H01L23/48 G; H01L25/04 C

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L21/60-21/607; H01L23/48-23/50; H01L25/00-25/18; H01L29/739; H01L29/78; H02M7/42-7/98

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996
Published unexamined utility model applications of Japan 1971-2023
Registered utility model specifications of Japan 1996-2023
Published registered utility model applications of Japan 1994-2023

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2007-288075 A (NIPPON INTER ELECTRONICS CORP.) 01 November 2007 (2007-11-01) paragraphs [0046]-[0054], fig. 1-5	1, 3-4
A		2, 5-7
A	JP 2019-75524 A (DENSO CORP.) 16 May 2019 (2019-05-16)	1-7
A	JP 7028391 B1 (FUJI ELECTRIC CO., LTD.) 02 March 2022 (2022-03-02)	1-7

☐ Further documents are listed in the continuation of Box C.

☑ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
08 May 2023	**16 May 2023**
Name and mailing address of the ISA/JP **Japan Patent Office (ISA/JP)** **3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915** **Japan**	Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/JP2023/008664

Patent document cited in search report	Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP 2007-288075 A	01 November 2007	(Family: none)	
JP 2019-75524 A	16 May 2019	WO 2019/077874 A1	
JP 7028391 B1	02 March 2022	US 2022/0278039 A1	
		WO 2022/004758 A1	
		CN 114787991 A	

国際調査報告

国際出願番号
PCT/JP2023/008664

A. 発明の属する分野の分類（国際特許分類（ＩＰＣ））

H01L 21/60(2006.01)i; H01L 23/48(2006.01)i; H01L 25/07(2006.01)i; H01L 25/18(2023.01)i
FI: H01L21/60 321E; H01L23/48 G; H01L25/04 C

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

H01L21/60-21/607; H01L23/48-23/50; H01L25/00-25/18; H01L29/739; H01L29/78; H02M7/42-7/98

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０２３年
日本国実用新案登録公報	１９９６－２０２３年
日本国登録実用新案公報	１９９４－２０２３年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献のカテゴリー*	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
X	JP 2007-288075 A (日本インター株式会社) 01.11.2007 (2007-11-01) 段落[0046]－[0054]及び図１－５	1,3-4
A		2,5-7
A	JP 2019-75524 A (株式会社デンソー) 16.05.2019 (2019-05-16)	1-7
A	JP 7028391 B1 (富士電機株式会社) 02.03.2022 (2022-03-02)	1-7

☐ Ｃ欄の続きにも文献が列挙されている。

☑ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー
“A” 特に関連のある文献ではなく、一般的技術水準を示すもの
“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
“O” 口頭による開示、使用、展示等に言及する文献
“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの
“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
“Y” 特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
“&” 同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
08.05.2023	16.05.2023

名称及びあて先
日本国特許庁(ISA/JP)
〒100-8915
日本国
東京都千代田区霞が関三丁目４番３号

権限のある職員（特許庁審査官）
安田　雅彦 5F 9447

電話番号 03-3581-1101 内線 3516

国際調査報告
パテントファミリーに関する情報

国際出願番号
PCT/JP2023/008664

引用文献	公表日	パテントファミリー文献	公表日
JP 2007-288075 A	01.11.2007	（ファミリーなし）	
JP 2019-75524 A	16.05.2019	WO 2019/077874 A1	
JP 7028391 B1	02.03.2022	US 2022/0278039 A1	
		WO 2022/004758 A1	
		CN 114787991 A	