

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 3 区分

【発行日】平成24年4月19日 (2012.4.19)

【公開番号】特開2011-35725(P2011-35725A)

【公開日】平成23年2月17日 (2011.2.17)

【年通号数】公開・登録公報2011-007

【出願番号】特願2009-180802(P2009-180802)

【国際特許分類】

H 0 3 K 7/08 (2006.01)

【F I】

H 0 3 K 7/08 A

【手続補正書】

【提出日】平成24年3月1日 (2012.3.1)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

クロック信号のそれぞれの周期内での立ち上がりタイミングを指定する立ち上がりタイミング信号および立ち下がりタイミングを指定する立ち下がりタイミング信号の入力を受け、前記クロック信号の 1 周期内を n (n は 2 以上の整数) 分割した 0 から $n - 1$ までのそれぞれの単位時間の期間の論理値を有する無調整パルスデータを生成する無調整パルスデータ生成回路と、

前記単位時間を単位とした遅延時間を指定する 0 から $n - 1$ までの範囲の遅延時間信号 D E L A Y の入力を受け、クロック信号のそれぞれの周期内で、0 から D E L A Y - 1 までの期間は直前の周期内の前記無調整パルスデータの $n - D E L A Y$ から $n - 1$ までの期間の論理値を、D E L A Y から $n - 1$ までの期間は現在の周期内の前記無調整パルスデータの 0 から $(n - 1) - D E L A Y$ までの論理値を有する遅延パルスデータを生成する遅延パルスデータ生成回路とを備えたことを特徴とするパルス生成回路。

【請求項 2】

前記遅延パルスデータ生成回路が、前記 0 から $n - 1$ までの単位時間の期間ごとに、マルチプレクサをツリー状に接続して構成され、

初段のマルチプレクサのそれぞれでは、前記直前の周期内の無調整パルスデータの 1 つの期間の論理値と前記現在の周期内の無調整パルスデータの対応する期間の論理値との一方が、前記遅延時間 D E L A Y の最上位ビットの論理値に応じて選択され、

次段以降の各段のマルチプレクサのそれぞれでは、前段のマルチプレクサの 2 つが選択した論理値の一方が、前記遅延時間 D E L A Y の第 2 以降のビットの論理値に応じて選択されることを特徴とする請求項 1 記載のパルス生成回路。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0 0 2 3

【補正方法】変更

【補正の内容】

【0 0 2 3】

上記課題を解決するために、本発明は、クロック信号のそれぞれの周期内での立ち上がりタイミングを指定する立ち上がりタイミング信号および立ち下がりタイミングを指定す

る立ち下がりタイミング信号の入力を受け、前記クロック信号の1周期内を n (n は2以上の整数) 分割した0から $n-1$ までのそれぞれの単位時間の期間の論理値を有する無調整パルスデータを生成する無調整パルスデータ生成回路と、前記単位時間を単位とした遅延時間を指定する0から $n-1$ までの範囲の遅延時間信号D E L A Yの入力を受け、クロック信号のそれぞれの周期内で、0からD E L A Y-1までの期間は直前の周期内の前記無調整パルスデータの n -D E L A Yから $n-1$ までの期間の論理値を、D E L A Yから $n-1$ までの期間は現在の周期内の前記無調整パルスデータの0から $(n-1)$ -D E L A Yまでの論理値を有する遅延パルスデータを生成する遅延パルスデータ生成回路とを備えたことを特徴とするパルス生成回路を提供する。

ここで、前記遅延パルスデータ生成回路が、前記0から $n-1$ までの単位時間の期間ごとに、マルチプレクサをツリー状に接続して構成され、

初段のマルチプレクサのそれぞれでは、前記直前の周期内の無調整パルスデータの1つの期間の論理値と前記現在の周期内の無調整パルスデータの対応する期間の論理値との一方が、前記遅延時間D E L A Yの最上位ビットの論理値に応じて選択され、

次段以降の各段のマルチプレクサのそれぞれでは、前段のマルチプレクサの2つが選択した論理値の一方が、前記遅延時間D E L A Yの第2以降のビットの論理値に応じて選択されることが好ましい。