РОССИЙСКАЯ ФЕДЕРАЦИЯ

(19) **RU** (11) **2005 122 937** (13) **A**

(51) МПК
H01L 21/20 (2006.01)

ФЕДЕРАЛЬНАЯ СЛУЖБА
ПО ИНТЕЛЛЕКТУАЛЬНОЙ СОБСТВЕННОСТИ,
ПАТЕНТАМ И ТОВАРНЫМ ЗНАКАМ

(12) ЗАЯВКА НА ИЗОБРЕТЕНИЕ

(21), (22) Заявка: **2005122937/28, 16.12.2003**

(30) Приоритет: **20.12.2002 US 60/434,671**

(43) Дата публикации заявки: **20.01.2006 Бюл. № 02**

(85) Дата перевода заявки PCT на национальную фазу: **20.07.2005**

(86) Заявка PCT:
US 03/39876 (16.12.2003)

(87) Публикация PCT:
WO 2004/061922 (22.07.2004)

Адрес для переписки:
129010, Москва, ул. Б.Спасская, 25, стр.3, ООО "Юридическая фирма Городисский и Партнеры", пат.пов. Г.Б. Егоровой

(71) Заявитель(и):
НОВАЛЮКС, ИНК. (US)

(72) Автор(ы):
КЭРИ Глен (US),
ДЖЕНКС Ян (GB),
ЛЬЮИС Алан (US),
ЛУДЖАН Рене (US),
ЧЖО Хайлун (US)

(74) Патентный поверенный:
Егорова Галина Борисовна

(54) СПОСОБ ИЗГОТОВЛЕНИЯ ОПОРНОЙ СТРУКТУРЫ ДЛЯ ПОЛУПРОВОДНИКОВОГО УСТРОЙСТВА

Формула изобретения

1. Способ изготовления полупроводникового устройства, включающий в себя выбор исходной полупроводниковой подложки, имеющей некоторую плотность дефектов; формирование полупроводникового слоя на упомянутой исходной полупроводниковой подложке; формирование активных компонентов на упомянутом полупроводниковом слое; и удаление упомянутой исходной полупроводниковой подложки.

2. Способ по п.1, дополнительно включающий в себя регулирование уровня легирования упомянутого полупроводникового слоя.

3. Способ по п.2, в котором упомянутый уровень легирования является однородным для всего полупроводникового слоя.

4. Способ по п.1, в котором упомянутую исходную полупроводниковую подложку и упомянутый полупроводниковый слой выполняют из GaAs.

5. Способ по п.1, в котором упомянутую исходную полупроводниковую подложку выполняют из GaAs, а упомянутый полупроводниковый слой выполняют путем эпитаксиального выращивания монокристаллического материала.

6. Способ по п.5, в котором упомянутый полупроводниковый слой выполняют из AlGaAsP.

7. Способ по п.1, в котором упомянутая исходная полупроводниковая подложка имеет низкую плотность дефектов.

8. Способ по п.7, дополнительно включающий в себя регулирование уровня легирования упомянутого полупроводникового слоя.

RU 2005122937 A

RU 2005122937 A

9. Способ по п.8, в котором упомянутый уровень легирования является однородным для всего полупроводникового слоя.

10. Способ по п.7, в котором упомянутую исходную полупроводниковую подложку и упомянутый полупроводниковый слой выполняют из GaAs.

11. Способ по п.7, в котором упомянутую исходную полупроводниковую подложку выполняют из GaAs, а упомянутый полупроводниковый слой выполняют путем эпитаксиального выращивания монокристаллического материала.

12. Способ по п.11, в котором упомянутый полупроводниковый слой выполняют из AlGaAsP.

13. Способ изготовления оптического устройства, включающий в себя выбор исходной полупроводниковой подложки, имеющей некоторую плотность дефектов; формирование полупроводникового слоя на упомянутой исходной полупроводниковой подложке при регулировании уровня легирования упомянутого полупроводникового слоя; формирование резонатора усиления на упомянутом полупроводниковом слое; и удаление упомянутой исходной полупроводниковой подложки.

14. Способ по п.13, дополнительно включающий в себя регулирование уровня легирования упомянутого полупроводникового слоя.

15. Способ по п.14, в котором упомянутый уровень легирования является однородным для всего полупроводникового слоя.

16. Способ по п.13, в котором упомянутую исходную полупроводниковую подложку и упомянутый полупроводниковый слой выполняют из GaAs.

17. Способ по п.13, в котором упомянутую исходную полупроводниковую подложку выполняют из GaAs, а упомянутый полупроводниковый слой выполняют путем эпитаксиального выращивания монокристаллического материала.

18. Способ по п.17, в котором упомянутый полупроводниковый слой выполняют из AlGaAsP.

19. Способ по п.13, в котором упомянутая исходная полупроводниковая подложка имеет низкую плотность дефектов.

20. Способ по п.19, дополнительно включающий в себя регулирование уровня легирования упомянутого полупроводникового слоя.

21. Способ по п.20, в котором упомянутый уровень легирования является однородным для всего полупроводникового слоя.

22. Способ по п.19, в котором упомянутую исходную полупроводниковую подложку и упомянутый полупроводниковый слой выполняют из GaAs.

23. Способ по п.19, в котором упомянутую исходную полупроводниковую подложку выполняют из GaAs, а упомянутый полупроводниковый слой выполняют путем эпитаксиального выращивания монокристаллического материала.

24. Способ по п.23, в котором упомянутый полупроводниковый слой выполняют из AlGaAsP.

25. Способ изготовления оптического устройства, включающий в себя выбор исходной полупроводниковой подложки, имеющей некоторую плотность дефектов; формирование полупроводникового слоя на упомянутой исходной полупроводниковой подложке при регулировании уровня легирования упомянутого полупроводникового слоя; формирование резонатора усиления на упомянутом полупроводниковом слое; удаление упомянутой исходной полупроводниковой подложки; формирование первого проводника на слое резонатора усиления на одной стороне упомянутого полупроводникового слоя; формирование второго проводника на противоположной стороне упомянутого полупроводникового слоя; и размещение зеркала/линзы, внешнего(ей) относительно упомянутого полупроводникового слоя, для создания расширенного резонатора.

26. Способ по п.25, дополнительно включающий в себя регулирование уровня легирования упомянутого полупроводникового слоя.

27. Способ по п.26, в котором упомянутый уровень легирования является однородным для всего полупроводникового слоя.

28. Способ по п.25, в котором упомянутую исходную полупроводниковую подложку и

RU 2005122937 A

RU 2005122937 A

упомянутый полупроводниковый слой выполняют из GaAs.

29. Способ по п.25, в котором упомянутую исходную полупроводниковую подложку выполняют из GaAs, а упомянутый полупроводниковый слой выполняют путем эпитаксиального выращивания монокристаллического материала.

30. Способ по п.29, в котором упомянутый полупроводниковый слой выполняют из AlGaAsP.

31. Способ по п.27, в котором уровень легирования выбирают между $5 \cdot 10^{16}$ см$^{-3}$ и $5 \cdot 10^{17}$ см$^{-3}$.

32. Способ по п.26, в котором основную часть толщины упомянутого полупроводникового слоя легируют на первом уровне, а остальную часть толщины упомянутого полупроводникового слоя рядом с упомянутым резонатором усиления легируют на втором, более высоком, уровне.

33. Способ по п.25, в котором упомянутая исходная полупроводниковая подложка имеет низкую плотность дефектов.

34. Способ по п.33, дополнительно включающий в себя регулирование уровня легирования упомянутого полупроводникового слоя.

35. Способ по п.34, в котором упомянутый уровень легирования является однородным для всего полупроводникового слоя.

36. Способ по п.33, в котором упомянутую исходную полупроводниковую подложку и упомянутый полупроводниковый слой выполняют из GaAs.

37. Способ по п.33, в котором упомянутую исходную полупроводниковую подложку выполняют из GaAs, а упомянутый полупроводниковый слой выполняют путем эпитаксиального выращивания монокристаллического материала.

38. Способ по п.37, в котором упомянутый полупроводниковый слой выполняют из AlGaAsP.

RU 2005122937 A

RU 2005122937 A