



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

229512

(11)

(B1)

(22) Přihlášeno 04 11 81

(21) [PV 8088-81]

(40) Zveřejněno 15 09 83

(45) Vydáno 15 08 86

(51) Int. Cl.³
G 04 G 3/00

(75)

Autor vynálezu

BUZEK OTOKAR ing. CSc., ČERMÁK JAN ing., ČERVINKA STANISLAV ing.,
MUSEL JAN ing., PRAHA

(54) Zapojení časové základny řízené signálem přesného času a kmitočtu

1

Vynález se týká zapojení časové základny řízené signálem přesného času a kmitočtu.

S rozvojem automatického řízení složitých, územně rozlehlých systémů pomocí počítačů pracujících v reálném čase, vzrůstají nároky na zajištění jednotného času v těchto systémech. Příkladem může sloužit centrální řízení výroby a spotřeby elektrické energie, řízení leteckého provozu či pozemní dopravy, telekomunikace aj.

Řešení založené na autonomních časových základnách vede v principu k divergenci místních časových stupnic a z dlouhodobého hlediska k narušení časové jednotnosti systému. Z toho důvodu je nezbytné řídit všechny časové základny systému z jediného centra, což ovšem vyžaduje budování účelové komunikační sítě pro přenos časové informace, pokud nelze využít již existujících sdělovacích prostředků jako rozhlasu, televize, telefonu aj.

Velice vhodným prostředkem pro zajištění časové jednotnosti na rozsáhlém území až do řádu milisekund jsou ty dlouhověké stanice přesného času a kmitočtu, jejichž vysílání obsahuje zakódovanou časovou informaci.

Přesnost a spolehlivost takto řízených časových základen závisí na poměru signálu

2

k šumu v místě příjmu a na způsobu zpracování časové informace a jejím využití pro řízení časové základny. Stávající zapojení plně nevyužívají potenciálních možností při příjmu signálu pro zajištění maximální šumové odolnosti časové základny a nevytvářejí optimální autonomii časové základny, vzhledem k řídicímu signálu.

Výhoda zapojení časové základny podle vynálezu spočívá v tom, že zapojení umožňuje zpracování časové informace OMA z hlediska dosažení minimálního rozptylu místní reprodukované sekundy UTC, tj. Universal Time Coordinated, a zároveň minimální pravděpodobnosti nesprávného nastavení místní časové stupnice.

Podstata zapojení časové základny řízené signálem přesného času a kmitočtu podle vynálezu spočívá v tom, že výstup antény je propojen se vstupem jednotky zpracování signálu, jejíž hodinový výstup je spojen s hodinovým vstupem hodinového děliče a jejíž sekundový výstup, první blokovací výstup, výstup fázových značek času, výstup fázových značek data a minutový výstup jsou spojeny s jím příslušnými vstupy logického filtru, jehož minutový nastavovací výstup je spojen s minutovým nastavovacím vstupem hodinového děliče, logický výstup legálního času logického filtru je spojen s

logickým vstupem legálního času hodinového děliče, informační výstupy času a informační data logického filtru jsou spojeny s jím příslušnými informačními vstupy času a informačními vstupy data hodinového děliče.

Jednotka zpracování signálu obsahuje přijímač, fázový závěs, sekundový synchronizátor, detektor, posouvač fáze a obvod automatického vyrovnávání citlivosti, přičemž vstup jednotky zpracování signálu je totožný s anténním vstupem přijímače, regulační vstup přijímače je propojen s regulačním výstupem obvodu automatického vyrovnávání citlivosti a výstup přijímače je propojen jednak se vstupem fázového závěsu a jednak s prvním vstupem detektoru, jehož druhý vstup je spojen s výstupem posouvače fáze, jehož vstup je propojen jednak s referenčním vstupem sekundového synchronizátoru a jednak s hodinovým výstupem fázového závěsu, totožným s hodinovým výstupem jednotky zpracování signálu, synfázní výstup fázového závěsu je spojen s prvním vstupem obvodu automatického vyrovnávání citlivosti, jehož druhý vstup je spojen s kvadraturním výstupem detektoru i se vstupem časových značek sekundového synchronizátoru, blokovací výstup obvodu automatického vyrovnávání citlivosti je totožný s druhým blokovacím výstupem jednotky zpracování signálu, dále první a druhý klíčovací výstup a první, druhý a třetí selekční výstup jsou propojeny s jím příslušnými klíčovacími vstupy a selekčními vstupy detektoru, jehož výstup fázových značek času je totožný s výstupem fázových značek času jednotky zpracování signálu, výstup fázových značek data je totožný s výstupem fázových značek data jednotky zpracování signálu a minutový výstup je totožný s minutovým výstupem jednotky zpracování signálu, přičemž dále sekundový výstup sekundového synchronizátoru je totožný se sekundovým výstupem jednotky zpracování signálu a blokovací výstup sekundového synchronizátoru je totožný s prvním blokovacím výstupem jednotky zpracování signálu.

Logický filtr obsahuje dekodér času, dekodér data, paměť času, paměť data, komparátor času, komparátor data a blokovací obvod, přičemž sekundový vstup logického filtru je připojen na sekundový vstup dekodéru času a na sekundový vstup dekodéru data, první blokovací vstup logického filtru je připojen na druhý blokovací vstup blokovacího obvodu, druhý blokovací vstup logického filtru je spojen s třetím blokovacím vstupem blokovacího obvodu, vstup fázových značek času logického filtru je spojen se vstupem fázových značek času dekodéru času, vstup fázových značek data logického filtru je spojen se vstupem fázových značek data dekodéru data a konečně minutový vstup logického filtru je propojen

s minutovým vstupem dekodéru času, s minutovým vstupem dekodéru data, s minutovým vstupem paměti času, s minutovým vstupem paměti data a s minutovým vstupem blokovacího obvodu, jehož první blokovací vstup je spojen s výstupem komparátoru času a čtvrtý blokovací vstup je spojen s výstupem komparátoru data, výstup blokovacího obvodu je totožný s minutovým nastavovacím výstupem logického filtru, logický výstup legálního času dekodéru času je totožný s logickým výstupem legálního času logického filtru a informační výstupy času dekodéru času, které jsou totožné s informačními výstupy času logického filtru, jsou propojeny s jím příslušnými informačními vstupy času paměti času a s informačními vstupy času komparátoru času, jehož paměťové informační vstupy času jsou propojeny s jím příslušnými výstupy paměti času, přičemž dále informační výstupy data dekodéru data, které jsou totožné s informačními výstupy data logického filtru, jsou propojeny s informačními vstupy data paměti data a s informačními vstupy data komparátoru data, jehož paměťové informační vstupy data jsou spojeny s výstupy paměti data.

Hodinový dělič obsahuje dělič času a dělič data, přičemž hodinový vstup hodinového děliče je totožný s hodinovým vstupem děliče času a logický vstup legálního času hodinového děliče je totožný s logickým vstupem legálního času děliče času, jehož informační vstupy času jsou totožné s informačními vstupy času hodinového děliče a jehož binární výstupy času jsou totožné s jím příslušnými binárními výstupy hodinového děliče, přičemž dále minutový nastavovací vstup děliče času je spojen s minutovým nastavovacím vstupem děliče data a zároveň s minutovým nastavovacím vstupem hodinového děliče, hodinový výstup děliče času je připojen k hodinovému vstupu děliče data, jehož informační vstupy data jsou totožné s informačními vstupy data hodinového děliče a jehož binární výstupy jsou totožné s jím příslušnými binárními výstupy hodinového děliče.

Příklad zapojení časové základny řízené signálem přesného času a kmitočtu podle vynálezu je znázorněn na výkrese, který představuje blokové schéma zapojení.

Úplná časová informace, kterou obsahuje řídicí signál, je v časové základně rozčleněna na tři informace, a to na informaci o kmitočtu a fázi nosné 50 kHz, o sekundách UTC a o čase a datu UTC. První informace je použito k řízení kmitočtu a fáze místního oscilátoru, z něhož je odvozován kmitočet hodinového signálu hodinového děliče časové základny. Druhá informace slouží k sfázování místní časové stupnice vůči stupnici UTC v řádu milisekund. Konečně třetí informace, přenášená fázovými a minutovými značkami, je po průchodu logickou filt-

rací použito k nastavení hodinového děliče.

Výstup 11 aktivní antény 1 s malou výstupní impedancí je připojen na vstup 211 úzkopásmového přijímače 21, jehož zisk je řízen napětím, vytvářeném v obvodu 26 koherentního automatického vyrovnávání citlivosti, které slouží k udržování konstantní úrovně užitečného signálu na výstupu 212 přijímače 21. Tento výstup je spojen se vstupem 221 fázového závěsu 22, který obsahuje krystalový oscilátor, jehož kmitočet a fáze jsou navázány na kmitočet a fázi nosného řídicího signálu tak, že v ustáleném stavu je mezi fází nosného řídicího signálu a fází oscilátoru nulová fázová odchylka. Hodinový výstup 222 fázového závěsu 22 je spojen s hodinovým vstupem 4002 hodinového děliče 4, v němž se generuje místní časová stupnice.

Toto uspořádání vytváří sekundární kmitočtový etalon, který při dostatečně velkém poměru signálu k šumu na výstupu 212 přijímače 21 reprodukuje sekundu SI, v důsledku čehož je zajištěna vysoká rovnoměrnost místní časové stupnice. Výstup 212 přijímače 21 je dále propojen s prvním vstupem 241 detektoru 24, v němž dochází ke koherentní detekci fázových i amplitudových značek řídicího signálu. Jelikož je v ustáleném stavu mezi signálem z oscilátoru a nosnou řídicí nulovou fázovou odchylka, je třeba k detekci fázových i amplitudových značek vytvořit ortogonální signál k signálu z oscilátoru. K tomu účelu je hodinový výstup 222 fázového závěsu 22 nejprve propojen se vstupem 231 posouvače 25 fáze, kde dochází k posuvu fáze mezi vstupním a výstupním signálem o $\pi/2$ radiánu, a teprve výstup 252 posouvače 25 fáze je spojen s druhým vstupem 2411 detektoru 24. Na synfázním výstupu 223 fázového závěsu 22 a na kvadrurním výstupu 242 detektoru 24 jsou koherentně zdetekované řídicí signály. Rozdíl mezi nimi spočívá v tom, že k jejich detekci se využívá vzájemně ortogonálních signálů. Synfázní výstup 223 fázového závěsu 22 je spojen s prvním vstupem 261 obvodu 26 automatického vyrovnávání citlivosti a kvadrurní výstup 242 detektoru 24 s druhým vstupem 262 obvodu 26 automatického vyrovnávání citlivosti. Cílem tohoto obvodu je vytvořit koherentním způsobem na svém regulačním výstupu 263 regulační napětí úměrné amplitudě nosné OMA, a to nezávisle na tom, zda je fázový závěs v synchronismu.

V obvodu 26 automatického vyrovnávání citlivosti se na blokovacím výstupu 264 vytváří logická úroveň napětí, která signalizuje, zda poměr signálu k šumu na výstupu 212 přijímače 21 přesahuje zvolenou hodnotu. Kvadrurní výstup 242 detektoru 24 je dále propojen se vstupem 231 časových značek sekundového synchronizátoru 23, v němž dochází k sfázování místních sekundových impulsů se sekundou UTC. K to-

mu účelu je dále propojen hodinový výstup 222 fázového závěsu 22 s referenčním vstupem 239 sekundového synchronizátoru 23. Sfázování místních sekund je prováděno vůči hranám sekundových značek UTC, a to automaticky prostřednictvím regulační smyčky s malou efektivní šumovou šířkou pásma působící příznivě na rozptýl místní sekundy. Kromě místních sekundových impulsů, které se objeví na sekundovém výstupu 237, vzniká zde pět pomocných impulsních sledů, jichž se využívá v detektoru 24 k detekci kódových značek, tj. fázových a minutových. Jsou to dva sledy klíčovacích impulsů na klíčovacích výstupech 232, 233 a tři sledy selekčních impulsů na selekčních výstupech 234, 235, 236 sekundového synchronizátoru 23. Klíčovací impulsy jsou určeny ke klíčování optimálního filtru, sloužícího k filtraci detekovaných fázových a minutových značek. Selekční impulsy se využívají k výběru značek času, fázových značek data a minutových značek. Fázové značky času jsou z výstupu 246 detektoru 24 přiváděny na vstup 311 a minutové značky z výstupu 2410 na vstup 312 dekodéru 31 času. Sekundový vstup 313 dekodéru 31 času je spojen se sekundovým výstupem 237 sekundového synchronizátoru 23, na němž jsou vyvedeny místní sekundové impulsy.

Dekodér 31 času zajišťuje dekodování informace o minutách a hodinách UTC, a to tak, že se na informačních výstupech 3111 až 3123 času objeví těsně před příchodem minutového impulsu časová informace v paralelním kódu BCD. Tyto výstupy jsou spojeny jednak s informačními vstupy 4111 až 4123 času děliče 41 času, tvořícího první část hodinového děliče 4, jednak s informačními vstupy 3311 až 3323 času paměti 33 času a jednak s informačními vstupy 3511 až 3523 času komparátoru 35 času. Paměťové informační vstupy 3531 až 3543 komparátoru 35 času jsou přitom propojeny s jím příslušnými výstupy 3331 až 3343 paměti 33 času. Toto uspořádání spolu s blokovacím obvodem 37 zajišťuje logickou filtraci dekodované časové informace. Kontrola spočívá v tom, že se časová informace ve tvaru paralelního kódu BCD, dekodovaná v $n-1$ minutě, přepíše na konci této minuty z informačních výstupů dekodéru 31 času do paměti 33 času. Na konci n -té minuty se informace z $n-1$ minuty, uložená v paměti, porovná v komparátoru 35 času s informací dekodovanou v n -té minutě, která se na jejím konci opět objeví na výstupech dekodéru 31 času. Předchází-li informace z n -té minuty informací z $n-1$ minuty právě o jednu minutu, posoudí komparátor 35 času informaci dekodovanou v n -té minutě jako správnou a na jeho výstupu 351 se objeví logická úroveň, jež podmíněně uvolní blokovací obvod 37. Na výstupu 314 dekodéru 31 času se dále objeví logická úroveň v závislosti na legálním ča-

se v Československu, již lze využít k případnému nastavení děliče 41 času, tj. posunutí generované časové stupnice o jednu hodinu. K tomu účelu je propojen výstup 314 dekodéru 31 času se vstupem 414 děliče 41 času.

Dekódování informace o datu, tj. o dnu, měsíci a dnu v týdnu, se uskutečňuje zcela analogicky jako dekodování informace o čase, a to prostřednictvím dekodéru 32 data, paměti 34 data a komparátoru 36 data rovněž v součinnosti s blokovacím obvodem 37. Rozdíl je pouze v tom, že k podmíněnému uvolnění blokovacího obvodu dojde tehdy, jestliže se informace v n-té minutě shoduje ve všech bitech s informací v n-1 minutě. Za účelem logické filtrace informace o datu je vstup 321 fázových značek data dekodéru 32 data propojen s výstupem 249 detektoru 24, na němž se nacházejí fázové značky data. Zbylé vstupy 322, 323 dekodéru 32 data jsou propojeny s jím příslušnými vstupy 312, 313 dekodéru 31 času. Informace o datu v paralelním kódu BCD se objeví na informačních výstupech

3211 až 3223 těsně před příchodem minutového impulsu. Tyto výstupy jsou propojeny s informačními vstupy 4211 až 4223 data děliče 42 data tvořícího druhou část hodinového děliče 4, jednak s informačními vstupy 3411 až 3423 data paměti 34 data a jednak s informačními vstupy 3611 až 3623 data komparátoru 36 data. Paměťové informační vstupy 3631 až 3643 komparátoru 36 data jsou přitom propojeny s jím příslušnými výstupy 3431 až 3443 paměti 34 data. Blokovací obvod 37 uvolní průchod minutového impulsu na minutové nastavovací vstupy 413 děliče 41 času a 423 děliče 42 data tehdy, jsou-li zároveň splněny předepsané podmínky pro logickou filtraci času, pro logickou filtraci data, pro správné sfázování místní sekundy a pro dostatečný poměr signálu k šumu na výstupu přijímače 21.

Zapojení podle vynálezu je možno s výhodou použít pro vytvoření časově jednotného systému na rozlehlém území s přesností řádu milisekund.

PŘEDMĚT VYNÁLEZU

1. Zapojení časové základny řízené signálem přesného času a kmitočtu obsahující anténu, jednotku zpracování signálu a hodinový dělič, vyznačené tím, že výstup (11) antény (1) je propojen se vstupem (2001) jednotky (2) zpracování signálu, jejíž hodinový výstup (2002) je spojen s hodinovým vstupem (4002) hodinového děliče (4) a jejíž sekundový výstup (2003), první blokovací výstup (2004), druhý blokovací výstup (2005), výstup (2006) fázových značek času, výstup (2007) fázových značek data a minutový výstup (2008) jsou spojeny s jím příslušnými vstupy (3003 až 3008) logického filtru (3), jehož minutový nastavovací výstup (3009) je spojen s minutovým nastavovacím vstupem (4009) hodinového děliče (4), logický výstup (3010) legálního času logického filtru (3) je spojen s logickým vstupem (4010) legálního času hodinového děliče (4), informační výstupy (3011 až 3023) času a informační výstupy (3031 až 3043) data logického filtru (3) jsou spojeny s jím příslušnými informačními vstupy (4011 až 4023) času a informačními vstupy (4031 až 4043) data hodinového děliče (4).

2. Zapojení časové základny podle bodu 1, vyznačené tím, že jednotka (2) zpracování signálu obsahuje přijímač (21), fázový závěs (22), sekundový synchronizátor (23), detektor (24), posouvač (25) fáze a obvod (26) automatického vyrovnávání citlivosti, přičemž vstup (2001) jednotky (2) zpracování signálu je totožný s anténním vstupem (211) přijímače (21), regulační vstup (213)

přijímače (21) je propojen s regulačním výstupem (263) obvodu (26) automatického vyrovnávání citlivosti a výstup (212) přijímače (21) je propojen jednak se vstupem (221) fázového závěsu (22) a jednak s prvním vstupem (241) detektoru (24), jehož druhý vstup (2411) je spojen s výstupem (252) posouvače (25) fáze, jehož vstup (251) je propojen jednak s referenčním vstupem (239) sekundového synchronizátoru (23) a jednak s hodinovým výstupem (222) fázového závěsu (22), totožným s hodinovým výstupem (2002) jednotky (2) zpracování signálu, synfázní výstup (223) fázového závěsu (22) je spojen s prvním vstupem (261) obvodu (26) automatického vyrovnávání citlivosti, jehož druhý vstup (262) je spojen s kvadraturním výstupem (242) detektoru (24) i se vstupem (231) časových značek sekundového synchronizátoru (23), blokovací výstup (264) obvodu (26) automatického vyrovnávání citlivosti je totožný s druhým blokovacím výstupem (2005) jednotky (2) zpracování signálu, dále první a druhý klíčovací výstup (232, 233) a první, druhý a třetí selekční výstup (234, 235, 236) jsou propojeny s jím příslušnými klíčovacími vstupy (243, 244) a selekčními vstupy (245, 246, 247) detektoru (24), jehož výstup (248) fázových značek času je totožný s výstupem (2006) fázových značek času jednotky (2) zpracování signálu, výstup (249) fázových značek data je totožný s výstupem (2007) fázových značek data jednotky (2) zpraco-

vání signálu a minutový výstup (2410) je totožný s minutovým výstupem (2008) jednotky (2) zpracování signálu, přičemž dále sekundový výstup (237) sekundového synchronizátoru (23) je totožný se sekundovým výstupem (2003) jednotky (2) zpracování signálu a blokovací výstup (238) sekundového synchronizátoru (23) je totožný s prvním blokovacím výstupem (2004) jednotky (2) zpracování signálu.

3. Zapojení časové základny podle bodu 1, vyznačené tím, že logický filtr (3) obsahuje dekodér (31) času, dekodér (32) data, paměť (33) času, paměť (34) data, komparátor (35) času, komparátor (36) data a blokovací obvod (37), přičemž sekundový vstup (3003) logického filtru (3) je připojen na sekundový vstup (313) dekodéru (31) času a na sekundový vstup (323) dekodéru (32) data, první blokovací vstup (3004) logického filtru (3) je připojen na druhý blokovací vstup (372) blokovacího obvodu (37), druhý blokovací vstup (3005) logického filtru (3) je spojen s třetím blokovacím vstupem (273) blokovacího obvodu (37), vstup (3006) fázových značek času logického filtru (3) je spojen se vstupem (311) fázových značek času dekodéru (31) času, vstup (3007) fázových značek data logického filtru (3) je spojen se vstupem (321) fázových značek data dekodéru (32) data a konečně minutový vstup (3008) logického filtru (3) je propojen s minutovým vstupem (312) dekodéru (31) času, s minutovým vstupem (322) dekodéru (32) data, s minutovým vstupem (331) paměti (33) času, s minutovým vstupem (341) paměti (34) data a s minutovým vstupem (375) blokovacího obvodu (37), jehož první blokovací vstup (371) je spojen s výstupem (351) komparátoru (35) času a čtvrtý blokovací vstup (374) je spojen s výstupem (361) komparátoru (36) data, výstup (376) blokovacího obvodu (37) je totožný s minutovým nastavovacím výstupem (3009) logického filtru (3), logický výstup (314) legálního času dekodéru (31) času je totožný s logickým výstupem (3010) legálního času logického filtru (3) a informační výstupy (3111 až 3123) času dekodéru

(31) času, které jsou totožné s informačními výstupy (3011 až 3023) času logického filtru (3), jsou propojeny s jim příslušnými informačními vstupy (3311 až 3323) času paměti (33) času a s informačními vstupy (3511 až 3523) času komparátoru (35) času, jehož paměťové informační vstupy (3531 až 3543) času jsou propojeny s jim příslušnými výstupy (3331 až 3343) paměti (33) času, přičemž dále informační výstupy (3211 až 3223) data dekodéru (32) data, které jsou totožné s informačními výstupy (3031 až 3043) data logického filtru (3), jsou propojeny s informačními vstupy (3411 až 3423) data paměti (34) data a s informačními vstupy (3611 až 3623) data komparátoru (36) data, jehož paměťové informační vstupy (3631 až 3643) data jsou spojeny s výstupy (3431 až 3443) paměti (34) data.

4. Zapojení časové základny podle bodu 1, vyznačené tím, že hodinový dělič (4) obsahuje dělič (41) času a dělič (42) data, přičemž hodinový vstup (4002) hodinového děliče (4) je totožný s hodinovým vstupem (411) děliče (41) času a logický vstup (4010) legálního času hodinového děliče (4) je totožný s logickým vstupem (414) legálního času děliče (41) času, jehož informační vstupy (4111 až 4123) času jsou totožné s informačními vstupy (4011 až 4023) času hodinového děliče (4) a jehož binární výstupy (4131 až 4143) času jsou totožné s jim příslušnými výstupy (4051 až 4063) hodinového děliče (4), přičemž dále minutový nastavovací vstup (413) děliče (41) času je spojen s minutovým nastavovacím vstupem (423) děliče (42) data a zároveň s minutovým nastavovacím vstupem (4009) hodinového děliče (4), hodinový výstup (412) děliče (41) času je připojen k hodinovému vstupu (421) děliče (42) data, jehož informační vstupy (4211 až 4223) data jsou totožné s informačními vstupy (4031 až 4043) data hodinového děliče (4) a jehož binární výstupy (4231 až 4243) jsou totožné s jim příslušnými výstupy (4071 až 4083) hodinového děliče (4).

