

(12) 发明专利

(10) 授权公告号 CN 101425449 B

(45) 授权公告日 2013. 04. 03

(21) 申请号 200810169882. 9

WO 2006/109614 A1, 2006. 10. 19, 全文.

(22) 申请日 2008. 10. 10

CN 1241803 A, 2000. 01. 19, 全文.

(30) 优先权数据

2007-285559 2007. 11. 01 JP

US 6534380 B1, 2003. 03. 18, 说明书第 5 栏

第 1 行至第 9 栏第 53 行, 第 13 栏第 29-34 行、附图 3A-3I.

(73) 专利权人 株式会社半导体能源研究所

审查员 徐国亮

地址 日本神奈川

(72) 发明人 下村明久 井坂史人 永野庸治

桃纯平

(74) 专利代理机构 中国国际贸易促进委员会专

利商标事务所 11038

代理人 屠长存

(51) Int. Cl.

H01L 21/00 (2006. 01)

H01L 21/20 (2006. 01)

H01L 21/762 (2006. 01)

H01L 21/84 (2006. 01)

(56) 对比文件

JP 特开 2005-252244 A, 2005. 09. 15, 全文.

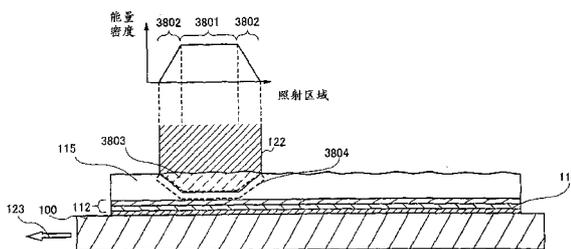
权利要求书 2 页 说明书 47 页 附图 42 页

(54) 发明名称

半导体衬底的制造方法、半导体装置、及电子设备

(57) 摘要

制造隔着缓冲层而具有单晶半导体层的半导体衬底。对半导体衬底掺杂氢，形成包含大量氢的损伤层。在将单晶半导体衬底和支撑衬底接合在一起之后，加热半导体衬底，在损伤区域中分离单晶半导体衬底。通过从具有单晶半导体层的一侧对单晶半导体层照射激光束，使单晶半导体层的照射激光束的区域的从表面有深度方向的一部分区域熔化，基于不熔化而留下的单晶半导体层的平面取向进行再晶化，恢复结晶性，并且使单晶半导体层的表面平坦化。



1. 一种半导体衬底的制造方法,该半导体衬底具有支撑衬底以及所述支撑衬底上的单晶半导体层,所述制造方法包括如下步骤:

对单晶半导体衬底添加离子,在所述单晶半导体衬底中形成损伤层;

在所述单晶半导体衬底上形成缓冲层;

隔着所述缓冲层将所述单晶半导体衬底和所述支撑衬底贴合;

对所述单晶半导体衬底进行加热,以所述损伤层为劈开面从所述支撑衬底分离所述单晶半导体衬底的一部分,而在所述支撑衬底上形成所述单晶半导体层;以及

从所述单晶半导体层的相分离一侧对所述单晶半导体层照射激光束,使所述单晶半导体层的一部分熔化,并且再晶化,

其中,

所述单晶半导体层熔化的深度比所述单晶半导体层的厚度浅,

所述缓冲层具有多层结构,并且

所述缓冲层包括用作阻挡层的绝缘膜。

2. 根据权利要求 1 所述的半导体衬底的制造方法,其中使用氢气作为用来形成所述损伤层的源气体,以及

激发所述氢气而产生包含 H_3^+ 的等离子体,加速所述等离子体中所包含的离子,对所述单晶半导体衬底添加所述离子,以形成所述损伤层。

3. 根据权利要求 1 所述的半导体衬底的制造方法,其中所述支撑衬底的应变点为 650°C 以上且 690°C 以下。

4. 根据权利要求 1 所述的半导体衬底的制造方法,其中所述支撑衬底是玻璃衬底。

5. 根据权利要求 1 所述的半导体衬底的制造方法,其中所述激光束的截面形状是直线状、正方形、或者长方形。

6. 一种半导体装置,包括利用根据权利要求 1 所述的方法而制造的半导体衬底来形成的薄膜晶体管。

7. 一种包括根据权利要求 6 所述的半导体装置的电子设备。

8. 一种半导体衬底的制造方法,该半导体衬底具有支撑衬底以及所述支撑衬底上的单晶半导体层,所述制造方法包括如下步骤:

对单晶半导体衬底添加离子,在所述单晶半导体衬底中形成损伤层;

在所述单晶半导体衬底上形成缓冲层;

隔着所述缓冲层将所述单晶半导体衬底和所述支撑衬底贴合;

对所述单晶半导体衬底进行加热,以所述损伤层为劈开面从所述支撑衬底分离所述单晶半导体衬底的一部分,而在所述支撑衬底上形成所述单晶半导体层;以及

在惰性气氛中,从单晶半导体层的相分离一侧对所述单晶半导体层照射激光束,使所述单晶半导体层的一部分熔化,并且再晶化,

其中,所述单晶半导体层熔化的深度比所述单晶半导体层的厚度浅。

9. 根据权利要求 8 所述的半导体衬底的制造方法,其中使用氢气作为用来形成所述损伤层的源气体,以及

激发所述氢气而产生包含 H_3^+ 的等离子体,加速所述等离子体中所包含的离子,对所述单晶半导体衬底添加所述离子,以形成所述损伤层。

10. 根据权利要求 8 所述的半导体衬底的制造方法,其中所述支撑衬底的应变点为 650°C 以上且 690°C 以下。

11. 根据权利要求 8 所述的半导体衬底的制造方法,其中所述支撑衬底是玻璃衬底。

12. 根据权利要求 8 所述的半导体衬底的制造方法,其中所述激光束的截面形状是直线状、正方形、或者长方形。

13. 一种半导体装置,包括利用根据权利要求 8 所述的方法而制造的半导体衬底来形成的薄膜晶体管。

14. 一种包括根据权利要求 13 所述的半导体装置的电子设备。

15. 一种半导体衬底的制造方法,该半导体衬底具有支撑衬底以及所述支撑衬底上的单晶半导体层,包括如下步骤:

形成与所述支撑衬底接触的绝缘层;

对单晶半导体衬底添加离子,在所述单晶半导体衬底中形成损伤层;

形成与所述绝缘层接触的缓冲层;

隔着所述缓冲层将所述单晶半导体衬底和所述支撑衬底贴合;

对所述单晶半导体衬底进行加热,以所述损伤层为劈开面从所述支撑衬底分离所述单晶半导体衬底的一部分,而在所述支撑衬底上形成所述单晶半导体层;以及

在惰性气氛中,从单晶半导体层的相分离一侧对所述单晶半导体层照射激光束,使所述单晶半导体层的一部分熔化,并且再晶化,

其中,所述单晶半导体层熔化的深度比所述单晶半导体层的厚度浅。

16. 根据权利要求 15 所述的半导体衬底的制造方法,其中使用氢气作为用来形成所述损伤层的源气体,以及

激发所述氢气而产生包含 H_3^+ 的等离子体,加速所述等离子体中所包含的离子,对所述单晶半导体衬底添加所述离子,以形成所述损伤层。

17. 根据权利要求 15 所述的半导体衬底的制造方法,其中所述支撑衬底的应变点为 650°C 以上且 690°C 以下。

18. 根据权利要求 15 所述的半导体衬底的制造方法,其中所述支撑衬底是玻璃衬底。

19. 根据权利要求 15 所述的半导体衬底的制造方法,其中所述激光束的截面形状是直线状、正方形、或者长方形。

20. 根据权利要求 15 所述的半导体衬底的制造方法,其中所述绝缘层包括第一和第二绝缘膜。

21. 一种半导体装置,包括利用根据权利要求 15 所述的方法而制造的半导体衬底来形成的薄膜晶体管。

22. 一种包括根据权利要求 21 所述的半导体装置的电子设备。

半导体衬底的制造方法、半导体装置、及电子设备

技术领域

[0001] 本发明涉及一种隔着缓冲层而固定着单晶半导体层的半导体衬底的制造方法、利用该制造方法而制造的半导体装置、以及具备该半导体装置的电子设备。

背景技术

[0002] 近年来,对于利用SOI(Silicon On Insulator,即绝缘体上硅)衬底代替体状硅片的集成电路进行研究开发。通过利用形成于绝缘层上的薄单晶硅层的特征,可以将集成电路中的晶体管的半导体层形成为彼此完全分离,并且使晶体管成为完全耗尽型。因此,可以实现高集成、高速驱动、低耗电量等附加价值高的半导体集成电路。

[0003] 作为SOI衬底,已知SIMOX衬底、贴合衬底。例如,关于SIMOX衬底,通过将氧离子注入单晶硅衬底并以1300℃以上进行热处理来形成掩埋氧化膜(BOX;Buried Oxide)层,从而在表面上形成单晶硅薄膜,以获得SOI结构。

[0004] 关于贴合衬底,隔着氧化膜贴合两个单晶硅衬底(基底衬底及键合衬底),并对一个单晶硅衬底(键合衬底)从其背面(不是贴合表面的一侧)进行薄膜化来形成单晶硅膜,以获得SOI结构。因为当利用磨削、抛光处理时难以形成均匀且薄的单晶硅膜,所以已提出了被称为智能剥离(Smart-Cut,注册商标)的利用氢离子注入的技术(例如,参照专利文献1)。

[0005] 说明该SOI衬底的制造方法的概要,即通过对硅片注入氢离子,在离其表面有预定深度的区域中形成离子注入层。接着,通过使成为基底衬底的另外的硅片氧化,形成氧化硅膜。然后,通过将注入有氢离子的硅片和另外的硅片的氧化硅膜接合在一起,来将两个硅片贴合在一起。通过进行加热处理,以离子注入层为分离面来分离硅片,以形成薄单晶硅层被贴附到基底衬底上的衬底。

[0006] 此外,已知形成单晶硅层被贴附到玻璃衬底的SOI衬底的方法(例如,参照专利文件2)。在专利文件2中,为了去除通过氢离子注入而形成的缺陷层、分离面上的几nm至几十nm的台阶,对分离面进行机械抛光。

[0007] 此外,本申请人在专利文件3及专利文件4中公开了通过利用智能剥离(Smart-Cut,注册商标)而使用耐热性高的衬底作为支撑衬底的半导体装置的制造方法,并且在专利文件5中公开了通过利用智能剥离(Smart-Cut,注册商标)而使用透光衬底作为支撑衬底的半导体装置的制造方法。

[0008] [专利文件1] 日本专利申请公开平5-211128号公报

[0009] [专利文件2] 日本专利申请公开平11-097379号公报

[0010] [专利文件3] 日本专利申请公开平11-163363号公报

[0011] [专利文件4] 日本专利申请公开2000-012864号公报

[0012] [专利文件5] 日本专利申请公开2000-150905号公报

[0013] 与硅片相比,玻璃衬底是面积大且廉价的衬底,所以通过将玻璃衬底用作支撑衬底,可以制造面积大且廉价的SOI衬底。然而,玻璃衬底的应变点为700℃以下,耐热性低。

因此,不能以超过玻璃衬底的耐热温度的温度进行加热,从而工艺温度限于 700℃以下。就是说,当去除分离面上的结晶缺陷以及表面凹凸时,也有对工艺温度的限制。

[0014] 以往,可以通过以 1000℃以上的温度进行加热,实现贴附到硅片的半导体层的结晶缺陷的去除,但是当去除贴附到应变点为 700℃以下的玻璃衬底的半导体层的结晶缺陷时,不能使用这种高温工艺。就是说,以往,没确立将贴附到应变点为 700℃以下的玻璃衬底的单晶半导体层恢复到具有与加工之前的单晶半导体衬底相同程度的结晶性的单晶半导体层的再晶化法。

[0015] 此外,与硅片相比,玻璃衬底容易弯曲而在其表面上有起伏。特别地,对于一边超过 30cm 的大面积玻璃衬底进行利用机械抛光的处理是很困难的。从而,从加工精度、成品率等的观点来看,不推荐当对于贴附到支撑衬底的半导体层进行平坦化处理时利用对于分离面进行的利用机械抛光的处理。另一方面,当制造高性能的半导体元件时,要求抑制分离面的表面上的凹凸。当利用 SOI 衬底制造晶体管时,在半导体层上隔着栅绝缘层形成栅电极。因此,当半导体层的凹凸大时,制造绝缘耐压性高的栅绝缘层是很困难的。由此,为了提高绝缘耐压性,需要的厚栅绝缘层。因此,当半导体层的表面的凹凸大时,半导体元件的性能降低诸如电场效应迁移率降低、阈值电压值的大小增加等。

[0016] 如上所述,当使用耐热性低且容易弯曲的如玻璃衬底那样的衬底作为支撑衬底时,会出现如下那样的问题:改善从硅片分离而固定到支撑衬底上的半导体层的表面凹凸是很困难的。

发明内容

[0017] 鉴于上述问题点,本发明的目的之一在于提供一种半导体衬底的制造方法,其中即使当将耐热性低的衬底用作支撑衬底时,也可以形成高性能的半导体元件。

[0018] 本发明的半导体衬底的制造方法之一如下:准备单晶半导体衬底及支撑衬底;激发源气体来产生包含离子的等离子体;从单晶半导体衬底的一个表面将等离子体所包含的离子添加到单晶半导体衬底,在离单晶半导体衬底的表面有预定深度的区域中形成损伤层;在支撑衬底和单晶半导体衬底中的至少一方的表面上形成缓冲层;隔着缓冲层将支撑衬底和单晶半导体衬底贴紧,将缓冲层的表面和与该缓冲层的接触面接合在一起,以将支撑衬底和单晶半导体衬底贴合在一起;对单晶半导体衬底进行加热,以损伤层为分离面,从支撑衬底分离单晶半导体衬底,以形成从单晶半导体衬底分离了的单晶半导体层被固定的支撑衬底;从具有所述单晶半导体层的一侧对所述单晶半导体层照射激光束,使所述单晶半导体层的照射激光束的区域的从表面向深度方向的一部分区域熔化,以使所述单晶半导体层的熔化部分再晶化。

[0019] 在此,单晶是指当关注某结晶轴时其结晶轴的方向在样品的哪部分中也朝向相同方向的结晶,并且是指结晶和结晶之间没有晶界的结晶。注意,在本说明书中,即使包括结晶缺陷、悬空键,也如上那样结晶轴的方向相同并且没有晶界的结晶是单晶。此外,单晶半导体层的再晶化是指单晶结构的半导体层经过不同于该单晶结构的状态(例如,液相状态)而再成为单晶结构。或者,单晶半导体层的再晶化是指通过使单晶半导体层再晶化以形成单晶半导体层。

[0020] 通过从单晶半导体层一侧照射激光束,可以使单晶半导体层的照射激光束的区域

的从表面向深度方向的一部分区域熔化。例如,可以以留下单晶半导体层和缓冲层接触的界面及界面附近的区域的方式使单晶半导体层熔化。

[0021] 在本发明的半导体衬底的制造方法中,优选在惰性气体气氛中对半导体层照射激光束。

[0022] 在本发明的半导体衬底的制造方法中,可以将照射到单晶半导体层的激光束的截面形状成为直线状、正方形、或者长方形。通过扫描具有这种截面形状的激光束,可以使通过熔化而发生再晶化的地方移动。此外,通过对同一个表面反复进行激光束的照射,延长单晶半导体层熔化的时间,因此部分地反复进行单晶的提炼,而可以得到具有优良特性的单晶半导体层。

[0023] 注意,通过对单晶半导体层照射激光束,使单晶半导体层的照射激光束的区域的从表面向深度方向的一部分区域熔化,可以得到以下效果。

[0024] 作为本发明的半导体衬底的制造方法所带来的效果之一,通过从单晶半导体层一侧照射激光束,可以使单晶半导体层的表面以及向深度方向的一部分区域熔化。由此,通过利用表面张力的作用,可以显著提高被照射面的单晶半导体层表面的平坦性。

[0025] 作为本发明的半导体衬底的制造方法所带来的效果之一,通过对单晶半导体层照射激光束进行加热,可以降低当在单晶半导体衬底形成损伤层时的单晶半导体层中的晶格缺陷,因此可以得到更优良的单晶半导体层。关于照射激光束的单晶半导体层的被照射区域,通过使单晶半导体层的表面以及深度方向的一部分区域熔化,并且基于不熔化而留下的单晶半导体层的平面取向进行再晶化,可以得到具有优良特性的单晶半导体层。

[0026] 因为在上述专利文件 1 至 5 中,为了实现平坦化,进行机械抛光作为主要工艺,所以完全不设想本发明的使用应变点为 700℃ 以下的玻璃衬底的目的、延长熔化时间的结构以及效果,而非常不同。

[0027] 此外,关于通过从单晶半导体层一侧对单晶半导体层照射激光束,使单晶半导体层的表面以及深度方向的一部分区域熔化,并且基于不熔化而留下的单晶半导体层的平面取向进行再晶化,以得到更优良的单晶的方法,是革新的技术。此外,这种激光束的利用方法在现有的技术中完全没有想到,而是极为新的概念。

[0028] 在本发明的半导体衬底的制造方法中,可以通过以 700℃ 以下的工艺温度使从单晶半导体衬底分离的单晶半导体层的表面以及深度方向的一部分区域熔化,基于不熔化而留下的单晶半导体层的平面取向进行再晶化,以恢复结晶性。此外,可以以 700℃ 以下的工艺温度对从单晶半导体衬底分离的单晶半导体层进行平坦化。

附图说明

[0029] 图 1 是示出半导体衬底的结构的一个例子的图;

[0030] 图 2 是示出单晶半导体衬底的结构的一个例子的图;

[0031] 图 3A 至 3D 是示出半导体衬底的制造方法的图;

[0032] 图 4A 至 4C 是示出半导体衬底的制造方法的图;

[0033] 图 5 是示出激光束照射装置的结构图;

[0034] 图 6A 和 6B 是输入到示波器的信号波形的图像;

[0035] 图 7 是示出对应于探针光的强度的信号波形的图;

- [0036] 图 8 是示出相对于激光的能量密度的单晶硅层的拉曼位移的变化的图表；
- [0037] 图 9 是示出相对于激光的能量密度的单晶硅层的拉曼光谱的半峰全宽的变化的图表；
- [0038] 图 10A 至 10C 是利用 AFM 观察的单晶硅层的上表面的 DFM 像；
- [0039] 图 11A 至 11C 是基于 DFM 像计算出来的单晶硅层的表面粗糙度的图表；
- [0040] 图 12 是示出激光束照射装置的结构的一个例子的图；
- [0041] 图 13 是示出激光束照射装置的结构的一个例子的图；
- [0042] 图 14 是示出支撑衬底的截面的图；
- [0043] 图 15 是示出支撑衬底的截面的图；
- [0044] 图 16A 至 16D 是示出说明半导体装置的制造方法的截面的图；
- [0045] 图 17A 至 17C 是示出说明半导体装置的制造方法的截面的图；
- [0046] 图 18 是示出说明半导体装置的制造方法的截面的图；
- [0047] 图 19A 至 19E 是示出说明半导体装置的制造方法的截面的图；
- [0048] 图 20 是示出微处理器的结构的一个例子的框图；
- [0049] 图 21 是 RF CPU 的结构的一个例子的框图；
- [0050] 图 22A 是液晶显示装置的像素的平面图,而图 22B 是示出沿着图 22A 的切断线 J-K 的截面的图；
- [0051] 图 23A 是电致发光显示装置的像素的平面图,而图 23B 是示出沿着图 23A 的切断线 J-K 的截面的图；
- [0052] 图 24A 是示出移动电话机的外观的图,图 24B 是数字播放器的外观的图,而图 24C 是电子书的外观的图；
- [0053] 图 25A 至 25C 是智能手机的外观图；
- [0054] 图 26A 至 26H 是说明制造 SOI 衬底的方法的截面图；
- [0055] 图 27 是说明本发明的半导体衬底的制造方法的图；
- [0056] 图 28 是在大气气氛中被照射激光束的硅层的光学显微镜的暗视野图像；
- [0057] 图 29 是在氮气气氛中被照射激光束的硅层的光学显微镜的暗视野图像；
- [0058] 图 30A 至 30C 是硅层的利用 SEM 的观察像；
- [0059] 图 31A 至 31E 是利用 AFM 的硅层的 DFM 像；
- [0060] 图 32A 至 32E 是利用 AFM 的硅层的 DFM 像；
- [0061] 图 33 是硅层的拉曼位移的图表；
- [0062] 图 34 是硅层的拉曼光谱的图表；
- [0063] 图 35A 至 35D 是根据 EBSD 的测量数据制成的 IPF 图；
- [0064] 图 36 是硅层中的氢离子浓度的图表；
- [0065] 图 37A 和 37B 是示出薄膜晶体管的电压 - 电流特性的图；
- [0066] 图 38A 至 38D 是示出说明半导体装置的制造方法的截面的图；
- [0067] 图 39A 至 39C 是示出说明半导体装置的制造方法的截面的图；
- [0068] 图 40A 和 40B 是示出说明半导体装置的制造方法的截面的图；
- [0069] 图 41 是示出氢离子种的能量图解的图；
- [0070] 图 42 是表示离子的质量分析结果的图；

- [0071] 图 43 是表示离子的质量分析结果的图；
- [0072] 图 44 是示出当加速电压为 80kV 时的氢元素的深度方向的轮廓（实测值以及计算值）的图；
- [0073] 图 45 是示出当加速电压为 80kV 时的氢元素的深度方向的轮廓（实测值、计算值以及拟合函数）的图；
- [0074] 图 46 是示出当加速电压为 60kV 时的氢元素的深度方向的轮廓（实测值、计算值以及拟合函数）的图；
- [0075] 图 47 是示出当加速电压为 40kV 时的氢元素的深度方向的轮廓（实测值、计算值以及拟合函数）的图；
- [0076] 图 48 是示出符合参数的比例（氢元素比以及氢离子种比）的图。

具体实施方式

[0077] 以下,说明本发明。本发明可以以多个不同方式实施,所述技术领域的普通人员可以很容易地理解一个事实就是,其方式和详细内容可以在不脱离本发明的宗旨及其范围的情况下被变换为各种各样的形式。从而,本发明不应该被解释为仅限定在实施方式及实施例所记载的内容中。此外,在不同附图中被附上相同附图标记的部分表示相同部分,而省略对于材料、形状、制造方法等的反复说明。

[0078] 实施方式 1

[0079] 图 1 是示出半导体衬底的结构例子的立体图。在半导体衬底 10 中,单晶半导体层 116 被贴附到支撑衬底 100。单晶半导体层 116 隔着缓冲层 101 设置在支撑衬底 100 上,并且半导体衬底 10 是所谓 SOI 结构的衬底,是在绝缘层上形成有单晶半导体层的衬底。

[0080] 缓冲层 101 可以是单晶结构或者层叠两个以上的膜的多层结构。在本实施方式中,缓冲层 101 是三层结构,其中从支撑衬底 100 一侧层叠有接合层 114、绝缘膜 112b、绝缘膜 112a。接合层 114 由绝缘膜形成。此外,绝缘膜 112a 是用作阻挡层的绝缘膜。阻挡层是当制造半导体衬底时以及当制造利用该半导体衬底的半导体装置时防止碱金属或者碱土金属等降低半导体装置的可靠性的杂质(典型的是钠)从支撑衬底 100 一侧侵入到单晶半导体层 116 的膜。通过形成阻挡层,可以防止半导体装置被杂质污染,因此可以提高其可靠性。

[0081] 单晶半导体层 116 是通过使单晶半导体衬底薄膜化来形成的层。作为单晶半导体衬底,可以使用市售的半导体衬底,例如可以使用单晶硅衬底、单晶锗衬底、单晶硅锗衬底等由第十四族元素构成的单晶半导体衬底。此外,也可以使用砷化镓、镓磷等化合物半导体衬底。

[0082] 作为支撑衬底 100,使用具有绝缘表面的衬底。具体地,可以举出铝硅酸盐玻璃、铝硼硅酸盐玻璃、钡硼硅酸盐玻璃等用于电子工业用的各种玻璃衬底、石英衬底、陶瓷衬底、蓝宝石衬底。优选使用玻璃衬底作为支撑衬底 100。作为玻璃衬底,优选使用热膨胀系数为 $25 \times 10^{-7}/^{\circ}\text{C}$ 以上且 $50 \times 10^{-7}/^{\circ}\text{C}$ 以下(优选为 $30 \times 10^{-7}/^{\circ}\text{C}$ 以上且 $40 \times 10^{-7}/^{\circ}\text{C}$ 以下)且应变点为 580°C 以上且 700°C 以下、优选为 650°C 以上且 690°C 以下的衬底。此外,为了抑制半导体装置的污染,玻璃衬底优选是无碱玻璃衬底。作为无碱玻璃衬底的材料,例如有铝硅酸盐玻璃、铝硼硅酸盐玻璃、钡硼硅酸盐玻璃等玻璃材料。例如,作为支撑衬底 100,优选使用无

碱玻璃衬底（商标名 AN100）、无碱玻璃衬底（商标名 EAGLE2000（注册商标））或者无碱玻璃衬底（商标名 EAGLEXG（注册商标））。

[0083] 无碱玻璃衬底（商标名 AN100）具有比重 $2.51\text{g}/\text{cm}^3$ 、泊松比 0.22、杨氏模量 77GPa、二轴弹性系数 98.7GPa、热膨胀率 $38 \times 10^{-7}/^\circ\text{C}$ 作为物性值。

[0084] 无碱玻璃衬底（商标名 EAGLE2000（注册商标））具有比重 $2.37\text{g}/\text{cm}^3$ 、泊松比 0.23、杨氏模量 70.9GPa、二轴弹性系数 92.07GPa、热膨胀率 $31.8 \times 10^{-7}/^\circ\text{C}$ 作为物性值。

[0085] 以下，参照图 2 至图 4C 说明图 1 所示的半导体衬底 10 的制造方法。

[0086] 首先，准备单晶半导体衬底 110。单晶半导体衬底 110 被加工为所希望的尺寸及形状。图 2 是示出单晶半导体衬底 110 的结构的一个例子的外观图。考虑到贴合到矩形支撑衬底 100 的情况、以及缩小投影型曝光装置等的曝光装置的曝光区域是矩形的情况等，如图 2 所示，单晶半导体衬底 110 的形状优选是矩形。注意，在本说明书中，在没有特别的记述的情况下，矩形包括正方形以及长方形。

[0087] 当然，单晶半导体衬底 110 不局限于图 2 所示的形状的衬底，而可以使用各种形状的单晶半导体衬底。例如，可以使用圆形、五角形、六角形等多角形衬底。当然，也可以将市售的圆盘状的半导体晶片用作单晶半导体衬底 110。

[0088] 矩形单晶半导体衬底 110 可以通过截断市售的圆形状的体单晶半导体衬底 111 来形成。当截断衬底时，可以使用切割器或线锯等的切割装置、激光切割、等离子体切割、电子束切割、其他任意的切割装置。此外，通过将作为衬底而薄膜化之前的半导体衬底制造用晶圆加工为长方体状以使其截面成为矩形，并且将该长方体状晶圆薄片化，也可以制造矩形单晶半导体衬底 110。

[0089] 注意，在使用如单晶硅衬底那样的结晶结构为金刚石结构的由第十四族元素构成的衬底作为单晶半导体衬底 110 的情况下，其主表面的平面取向可以是 (100)、(110) 或者 (111)。通过使用 (100) 的单晶半导体衬底 110，可以降低单晶半导体层 116 和形成于其表面的绝缘层的界面态密度，所以适于场效应型晶体管的制造。

[0090] 注意，在作为单晶半导体衬底 110 使用市售的圆盘状单晶硅衬底的情况下，直径为 5 英寸 (125mm)、直径为 6 英寸 (150mm)、直径为 8 英寸 (200mm)、直径为 12 英寸 (300mm)、直径为 18 英寸 (450mm) 的圆形硅衬底是典型的。注意，形状不局限于圆形，而可以使用加工为矩形状的硅衬底。通过利用大型单晶半导体衬底制造，可以实现富于批量生产性的制造方法。

[0091] 接着，如图 3A 所示，在单晶半导体衬底 110 上形成绝缘层 112。绝缘层 112 可以是单层结构、两层以上的多层结构。其厚度可以是 5nm 以上且 400nm 以下。作为构成绝缘层 112 的膜，可以使用氧化硅膜、氮化硅膜、氧氮化硅膜、氮氧化硅膜、氧化锆膜、氮化锆膜、氧氮化锆膜、氮氧化锆膜等包含硅或锆作为成分的绝缘膜。此外，也可以使用由氧化铝、氧化钽、氧化钪等金属的氧化物构成的绝缘膜；由氮化铝等金属的氮化物构成的绝缘膜；由氧氮化铝等金属的氧氮化物构成的绝缘膜；由氮氧化铝等金属的氮氧化物构成的绝缘膜。

[0092] 注意，在本说明书中，氧氮化物是作为其成分氧原子的数量多于氮原子的数量的物质，而氮氧化物是作为其成分氮原子的数量多于氧原子的数量的物质。例如，氧氮化硅是作为其成分氧的含量多于氮的含量的，并且是当利用卢瑟福背散射光谱学法 (RBS: Rutherford Backscattering Spectrometry) 以及氢前方散射法 (HFS: Hydrogen Forward

Scattering) 进行测量时作为浓度范围以 50 至 70 原子%包含氧,以 0.5 至 15 原子%包含氮,以 25 至 35 原子%包含硅,以 0.1 至 10 原子%包含氢。氮氧化硅是作为其成分氮的含量多于氧的含量的,并且是当利用 RBS 以及 HFS 进行测量时作为浓度范围以 5 至 30 原子%包含氧,以 20 至 55 原子%包含氮,以 25 至 35 原子%包含硅,以 10 至 30 原子%包含氢。但是,当将构成氧氮化硅或者氮氧化硅的原子的总计为 100%时,氮、氧、硅以及氢的含有比例包括于上述范围内。

[0093] 构成绝缘层 112 的绝缘膜可以通过 CVD 法、溅射法、使单晶半导体衬底 110 氧化或氮化等方法形成。

[0094] 绝缘层 112 优选包括用来防止钠侵入到单晶半导体层 116 的阻挡层。阻挡层可以是一层或者两层以上。例如,在使用包括碱金属或者碱土金属等降低半导体装置的可靠性的杂质的衬底作为支撑衬底 100 的情况下,当支撑衬底 100 被加热时,这种杂质从支撑衬底 100 扩散到单晶半导体衬底 116。因此,通过形成阻挡层,可以防止这种碱金属或者碱土金属等降低半导体装置的可靠性的杂质移动到单晶半导体层 116。作为用作阻挡层的膜,有氮化硅膜、氮氧化硅膜、氮化铝膜、或者氮氧化铝膜等。通过包括这种膜,可以使绝缘层 112 用作阻挡层。

[0095] 例如,在绝缘层 112 是单层结构的情况下,优选利用用作阻挡层的膜形成绝缘层 112。在此情况下,可以利用厚度为 5nm 以上且 200nm 以下的氮化硅膜、氮氧化硅膜、氮化铝膜、或者氮氧化铝膜形成单层结构的绝缘层 112。

[0096] 在绝缘层 112 是包括一个阻挡层的两层结构的膜的情况下,上层由用来阻挡钠等杂质的阻挡层构成。上层可以由厚度为 5nm 至 200nm 的氮化硅膜、氮氧化硅膜、氮化铝膜、或者氮氧化铝膜形成。对用作阻挡层的这些膜来说,防止杂质扩散的阻挡效果高,但是内部应力高。因此,优选选择具有缓和上层的绝缘膜的应力的效果的膜作为接触于单晶半导体衬底 110 的下层的绝缘膜。作为这种绝缘膜,有氧化硅膜、氧氮化硅膜以及通过使单晶半导体衬底 110 热氧化而形成的热氧化膜等。下层的绝缘膜的厚度可以是 5nm 以上且 300nm 以下。

[0097] 在本实施方式中,绝缘层 112 是由绝缘膜 112a 和绝缘膜 112b 构成的两层结构。作为使绝缘层 112 用作阻挡层的绝缘膜 112a 和绝缘膜 112b 的组合,例如有如下:氧化硅膜和氮化硅膜;氧氮化硅膜和氮化硅膜;氧化硅膜和氮氧化硅膜;氧氮化硅膜和氮氧化硅膜;等等。

[0098] 例如,下层的绝缘膜 112a 可以由氧氮化硅膜形成,该氧氮化硅膜通过利用 SiH_4 及 N_2O 作为工艺气体的等离子体激发 CVD 法(以下,称为“PECVD 法”)形成。此外,作为绝缘膜 112a,也可以使用氧化硅膜,该氧化硅膜通过利用有机硅烷气体和氧作为工艺气体的 PECVD 法形成。此外,也可以使用通过使单晶半导体衬底 110 氧化而形成的氧化膜作为绝缘膜 112a。

[0099] 有机硅烷是如下的化合物:硅酸乙酯 (TEOS:化学式 $\text{Si}(\text{OC}_2\text{H}_5)_4$)、四甲基硅烷 (TMS:化学式 $\text{Si}(\text{CH}_3)_4$)、四甲基环四硅氧烷 (TMCTS)、八甲基环四硅氧烷 (OMCTS)、六甲基二硅氮烷 (HMDS)、三乙氧基硅烷 ($\text{SiH}(\text{OC}_2\text{H}_5)_3$)、三二甲氨基硅烷 ($\text{SiH}(\text{N}(\text{CH}_3)_2)_3$) 等。

[0100] 上层的绝缘膜 112b 可以由氮氧化硅膜或氮化硅膜形成,该氮氧化硅膜通过利用 SiH_4 、 N_2O 、 NH_3 以及 H_2 作为工艺气体的 PECVD 法形成,而氮化硅膜通过利用 SiH_4 、 N_2 、 NH_3 以

及 H₂ 作为工艺气体的 PECVD 法形成。

[0101] 例如,在通过 PECVD 法形成由氧氮化硅构成的绝缘膜 112a、由氮氧化硅构成的绝缘膜 112b 的情况下,将单晶半导体衬底 110 搬入于 PECVD 装置的反应室。将 SiH₄ 以及 N₂O 供应到反应室,产生该工艺气体的等离子体,以在单晶半导体衬底 110 上形成氮氧化硅膜。接着,将引入于反应室的气体改变为用来形成绝缘膜 112b 的工艺气体。在此,使用 SiH₄、NH₃、H₂ 以及 N₂O。通过产生它们的混合气体的等离子体,在氧氮化硅膜上连续形成氮氧化硅膜。此外,在使用具有多个反应室的 PECVD 装置的情况下,也可以在不同反应室内分别形成氧氮化硅膜和氮氧化硅膜。当然,通过改变引入于反应室的气体,可以形成氧化硅膜作为下层,可以形成氮化硅膜作为上层。

[0102] 如上所述,通过形成绝缘膜 112a 以及绝缘膜 112b,可以吞吐量良好地在单晶半导体衬底 110 上形成绝缘层 112。此外,因为可以以不接触于大气的方式形成绝缘膜 112a 以及绝缘膜 112b,所以可以防止绝缘膜 112a 以及绝缘膜 112b 的界面由大气污染。

[0103] 此外,作为绝缘膜 112a,可以形成通过对单晶半导体衬底 110 进行氧化处理而得到的氧化膜。作为用来形成该氧化膜的热氧化处理,也可以采用干法氧化,但是优选对氧化气雾添加包含卤素的气体。可以形成包含卤素的氧化膜作为绝缘膜 112a。作为包含卤素的气体,可以使用选自 HCl、HF、NF₃、HBr、Cl、ClF、BCl₃、F、Br₂ 等中的一种或多种气体。

[0104] 例如,在相对于氧以 0.5 至 10 体积% (优选为 3 体积%) 的比例包含 HCl 的气氛中以 700℃ 以上的温度进行热处理。以 950℃ 以上且 1100℃ 以下的加热温度进行热氧化,即可。处理时间优选为 0.1 至 6 小时、更优选为 0.5 至 1 小时,即可。形成的氧化膜的厚度可以为 10nm 至 1000nm (优选为 50nm 至 200nm)、例如为 100nm。

[0105] 通过以这种温度范围进行氧化处理,可以得到卤素元素所导致的吸杂效果。吸杂特别有去除金属杂质的效果。就是说,由于氯的作用,金属等杂质成为易失性氯化物而脱离到气相中,从单晶半导体衬底 110 去除。此外,因为由于氧化处理所包括的卤素元素,单晶半导体衬底 110 的表面的悬空键终结,所以可以降低氧化膜和单晶半导体衬底 110 的界面的局域态密度。

[0106] 通过这种在包含卤素的气氛中的热氧化处理,可以使氧化膜包含卤素。通过以 1×10^{17} atoms/cm³ 至 5×10^{20} atoms/cm³ 的浓度包含卤素元素,可以用作在半导体衬底 10 中捕获金属等杂质而防止单晶半导体层 116 的污染的保护膜。

[0107] 此外,通过在包含氟化物气体或氟气体的 PECVD 装置的反应室中形成绝缘膜 112a,也可以使绝缘膜 112a 包含卤素。通过将绝缘膜 112a 形成用工艺气体引入于这种反应室,激发该工艺气体产生等离子体,利用该等离子体所包括的活性物质的化学反应,以在单晶半导体衬底 110 上形成绝缘膜 112a。

[0108] 通过利用氟化物气体的等离子体气体蚀刻清洗反应室,可以使 PECVD 装置的反应室包含氟化合物气体。当利用 PECVD 装置形成膜时,除了衬底表面以外,还在反应室的内壁、电极、衬底支架等堆积原料反应的生成物。该堆积物成为微粒、尘埃的原因。于是,定期进行用来去除这种堆积物的清洗工序。作为反应室的清洗方法的典型之一,有利用等离子体气体蚀刻的方法。该方法是通过将 NF₃ 等氟化物气体引入于反应室,激发氟化物气体进行等离子体化,产生氟自由基,蚀刻堆积物而去除的方法。因为与氟自由基反应而产生的氟化物的蒸汽压力高,所以由排气系统从反应容器去除。

[0109] 通过进行利用等离子体气体蚀刻的清洗,用作清洗气体的氟化物气体吸附到反应室的内壁、设置在反应室的电极、各种夹具。就是说,可以使反应室内包含氟化物气体。注意,作为使反应室内包含氟化物气体的方法,可以使用如下方法:通过利用氟化物气体清洗反应室,以在反应室内留下氟化物气体。

[0110] 例如,在通过利用 SiH_4 及 N_2O 的 PECVD 法形成氧氮化硅膜作为绝缘膜 112a 的情况下,通过将 SiH_4 及 N_2O 供应到反应室,激发这些气体产生等离子体,也激发留在反应室的氟化物气体,以产生氟自由基。由此,可以使氧氮化硅膜包含氟。此外,因为留在反应室的氟化物是微量的,并且当形成氧氮化硅膜时不供应,所以在形成氧氮化硅膜的初期阶段中包含氟。因此,在绝缘膜 112a 中,可以提高单晶半导体衬底 110 和绝缘膜 112a(绝缘层 112)的界面或者其附近的氟浓度。就是说,在图 1 所示的半导体衬底 10 的绝缘层 112 中,可以提高与单晶半导体层 116 的界面或者其界面附近的氟浓度。

[0111] 通过使这种区域包含氟,可以利用氟终结与单晶半导体层 116 的界面的半导体的悬空键,因此可以降低单晶半导体层 116 和绝缘层 112 的界面态密度。此外,因为即使在钠等杂质从支撑衬底 110 扩散到绝缘层 112 的情况下,由于存在氟,而可以利用氟捕获金属,所以可以防止单晶半导体层 116 的金属污染。

[0112] 也可以使反应室包含氟 (F_2) 气体而代替氟化物气体。氟化物是指作为组成包含氟 (F_2) 的化合物。作为氟化物气体,可以使用选自 OF_2 、 ClF_3 、 NF_3 、 FNO 、 F_3NO 、 SF_6 、 SF_5NO 、 SOF_2 等中的气体。

[0113] 接着,如图 3B 所示,通过绝缘层 112,将由电场所加速的离子构成的离子束 121 添加到单晶半导体衬底 110,以在离单晶半导体衬底 110 的表面预定深度的区域中形成损伤层 113。离子束 121 通过激发源气体,产生源气体的等离子体,利用电场的作用,从等离子体提取等离子体所包含的离子来产生。

[0114] 根据离子束 121 的加速能量和离子束 121 的入射角,可以调节形成损伤层 113 的区域的深度。根据加速电压、剂量等,可以调节加速能量。在与离子平均侵入深度大致相同的深度的区域中形成损伤层 113。根据添加离子的深度,决定从单晶半导体衬底 110 分离的单晶半导体层的厚度。调节形成损伤层 113 的深度,以使该单晶半导体层的厚度成为 20nm 以上且 500nm 以下、优选为 20nm 以上且 200nm 以下。

[0115] 作为对单晶半导体衬底 110 添加离子的方法,可以使用带有质量分离的离子注入法、或者不带质量分离的离子掺杂法。不带质量分离的离子掺杂法在可以缩短在单晶半导体衬底 110 中形成损伤层 113 的生产节拍时间 (tact time) 的方面是很优选的。注意,在本说明书中,有时在单晶半导体衬底中,将通过离子注入法而形成的损伤层使用为离子注入层,而将通过离子掺杂法而形成的损伤层使用为离子添加层。

[0116] 将单晶半导体衬底 110 搬入于离子掺杂装置的处理室。激发源气体以产生等离子体。通过从该等离子体提取离子种,进行加速以产生离子束 121,将该离子束 121 照射到多个单晶半导体衬底 110,将离子以高浓度引入于预定深度,以形成损伤层 113。

[0117] 在使用氢 (H_2) 作为源气体的情况下,可以激发氢气体以产生包含 H^+ 、 H_2^+ 、 H_3^+ 的等离子体。通过调节等离子体的激发方法、产生等离子体的气氛的压力、源气体的供应量等,可以改变从源气体产生的离子种的比例。优选使离子束 121 包含相对于 H^+ 、 H_2^+ 、 H_3^+ 的总量的 50% 以上的 H_3^+ , 并且 H_3^+ 的比例更优选为 80% 以上。

[0118] 因为与 H_3^+ 其他氢离子种 (H^+ 、 H_2^+) 相比, 氢原子的数量多, 结果质量大, 所以在以相同的能量加速的情况下, 与 H^+ 、 H_2^+ 相比, 被照射到单晶半导体衬底 110 的更浅的区域。因此, 通过提高离子束 121 所包含的 H_3^+ 的比例, 降低氢离子的平均侵入深度的不均匀性, 结果在单晶半导体衬底 110 中, 氢的深度方向的浓度轮廓更陡峭, 而可以使该轮廓的峰值位置更浅。因此, 优选相对于离子束 121 所包含的 H^+ 、 H_2^+ 、 H_3^+ 的总量包含 50% 以上的 H_3^+ , 并且 H_3^+ 的比例更优选为 80% 以上。

[0119] 在利用氢气体进行利用离子掺杂法的离子照射的情况下, 可以将加速电压设定为 10kV 以上且 200kV 以下, 而将剂量设定为 1×10^{16} ions/cm² 以上且 6×10^{16} ions/cm² 以下。通过在该条件下添加氢离子, 虽然根据离子束 121 所包含的离子种及其比例, 但是可以在单晶半导体衬底 110 的深度为 50nm 以上且 500nm 以下的区域中形成损伤层 113。

[0120] 例如, 在单晶半导体衬底 110 是单晶硅衬底, 绝缘膜 112a 是厚度为 50nm 的氧氮化硅膜, 绝缘膜 112b 是厚度为 50nm 的氮氧化硅膜的情况下, 在源气体为氢, 加速电压为 40kV, 剂量为 2.2×10^{16} ions/cm² 的条件下, 可以从单晶半导体衬底 110 分离厚度为 120nm 左右的单晶半导体层。此外, 当以厚度为 100nm 的氧氮化硅膜作为绝缘膜 112a, 且除此以外利用相同条件掺杂氢离子时, 可以从单晶半导体衬底 110 分离厚度为 70nm 左右的单晶半导体层。

[0121] 注意, 作为离子束 121 的源气体, 也可以使用氦 (He)。因为通过激发氦而产生的离子种的大部分是 He^+ , 所以即使利用不带质量分离的离子掺杂法, 也可以以 He^+ 为主要离子而对单晶半导体衬底 110 进行添加。由此, 可以通过利用离子掺杂法效率良好地在损伤层 113 形成微小空孔。在通过利用氦的离子掺杂法进行离子照射的情况下, 可以将加速电压设定为 10kV 以上且 200kV 以下, 而将剂量设定为 1×10^{16} ions/cm² 以上且 6×10^{16} ions/cm² 以下。

[0122] 此外, 作为源气体, 也可以使用氯气体 (Cl_2 气体)、氟气体 (F_2 气体) 等卤素气体。

[0123] 在形成损伤层 113 之后, 如图 3C 所示, 在绝缘层 112 的上表面形成接合层 114。在形成接合层 114 的工序中, 将单晶半导体衬底 110 的加热温度设定为照射到损伤层 113 的元素或分子不析出的温度, 并且该加热温度优选为 350°C 以下。换言之, 该加热温度是从损伤层 113 不脱出气体的温度。注意, 接合层 114 也可以在离子照射工序之前形成。在此情况下, 可以将当形成接合层 114 时的工艺温度设定为 350°C 以上。

[0124] 接合层 114 是用来在单晶半导体衬底 110 的表面形成平滑且亲水性的接合面的层。因此, 接合层 114 的平均粗糙度 Ra 优选为 0.7nm 以下、更优选为 0.4nm 以下。此外, 可以将接合层 114 的厚度设定为 10nm 以上且 200nm 以下。优选的厚度是 5nm 以上且 500nm 以下, 更优选的厚度是 10nm 以上且 200nm 以下。

[0125] 作为接合层 114, 优选使用通过化学气相反应而形成的绝缘膜。例如, 可以形成氧化硅膜、氧氮化硅膜、氮氧化硅膜、氮化硅膜等作为接合层 114。在通过 PECVD 法形成氧化硅膜作为接合层 114 的情况下, 优选将有机硅烷气体以及氧 (O_2) 气体使用于源气体。通过将有机硅烷使用于源气体, 可以以 350°C 以下的工艺温度形成具有平滑表面的氧化硅膜。此外, 可以通过热 CVD 法且利用以 200°C 以上且 500°C 以下的加热温度形成的 LT0 (低温氧化物: low temperature oxide) 进行形成。当形成 LT0 时, 可以使用甲硅烷 (SiH_4)、乙硅烷 (Si_2H_6) 等作为硅源气体, 而使用一氧化二氮 (N_2O) 等作为氧源气体。

[0126] 例如, 作为使用 TEOS 和 O_2 作为源气体而形成由氧化硅膜构成的接合层 114 的条

件例子,对反应室以 15sccm 的流量引入 TEOS,并且以 750sccm 的流量引入 O_2 。成膜压力为 100Pa,成膜温度为 300°C ,RF 输出为 300W,电源频率为 13.56MHz。

[0127] 此外,也可以将图 3B 所示的工序和图 3C 所示的工序的顺序颠倒。就是说,也可以对单晶半导体衬底 110 掺杂离子而形成损伤层 113 之后,形成绝缘层 112 以及接合层 114。在此情况下,在可以利用同一个成膜装置形成绝缘层 112 和接合层 114 的情况下,优选连续形成绝缘层 112 和接合层 114。

[0128] 此外,也可以在图 3B 所示的工序之后,进行图 3A 和 3C 所示的工序。就是说,也可以对单晶半导体衬底 110 掺杂离子形成损伤层 113 之后,形成绝缘层 112 和接合层 114。在此情况下,在可以利用同一个成膜装置形成绝缘层 112 和接合层 114 的情况下,优选连续形成绝缘层 112 和接合层 114。此外,也可以在形成损伤层 113 之前,为了保护单晶半导体衬底 110 的表面,对单晶半导体衬底 110 进行氧化处理,在表面形成氧化膜,通过氧化膜对单晶半导体衬底 110 掺杂离子种。在形成损伤层 113 之后去除该氧化膜。此外,也可以在残留氧化膜的情况下形成绝缘层 112。

[0129] 接着,对形成有绝缘层 112、损伤层 113 以及接合层 114 的单晶半导体衬底 110 以及支撑衬底 100 进行清洗。该清洗工序可以通过利用纯水的超声波清洗进行。超声波清洗优选为兆赫兹超声波清洗(兆声波清洗)。优选在进行超声波清洗之后,对单晶半导体衬底 110 及支撑衬底 100 中的一方或双方进行利用臭氧水的清洗。通过进行利用臭氧水的清洗,可以去除有机物,并且可以进行提高接合层 114 表面及支撑衬底 100 的亲水性的表面活化处理。

[0130] 此外,作为接合层 114 的表面、以及支撑衬底 100 的活化处理,除了利用臭氧水的清洗以外,还可以进行原子束或离子束的照射处理、等离子体处理、或者自由基处理。在利用原子束或离子束的情况下,可以使用氩等惰性气体中性原子束或惰性气体离子束。

[0131] 图 3D 是说明接合工序的截面图。隔着接合层 114 将支撑衬底 100 和单晶半导体衬底 110 紧贴。对单晶半导体衬底 110 的端部的一个地方施加 300 至 $15000\text{N}/\text{cm}^2$ 左右的压力。该压力优选为 1000 至 $5000\text{N}/\text{cm}^2$ 。从施加压力的部分开始接合层 114 和支撑衬底 100 的接合,而接合部分到达接合层 114 的整个表面。结果,支撑衬底 100 与单晶半导体衬底 110 贴紧。因为该接合工序不带加热处理且可以以常温进行,所以可以将如玻璃衬底那样的耐热温度为 700°C 以下的低耐热性的衬底作为支撑衬底 110。

[0132] 优选在将单晶半导体衬底 110 贴合到支撑衬底 100 之后,进行为了增加支撑衬底 100 和接合层 114 的接合界面的结合力的加热处理。将该处理温度设定为在损伤层 113 不发生裂缝的温度,而可以在 200°C 以上且 450°C 以下的温度范围进行处理。此外,通过在该温度范围进行加热,将单晶半导体衬底 110 贴合到支撑衬底 100,可以使支撑衬底 100 和接合层 114 的接合界面的结合力牢固。

[0133] 接着,进行加热处理,在损伤层 113 发生分离,从单晶半导体衬底 110 分离单晶半导体层 115。图 4A 是说明从单晶半导体衬底 110 分离单晶半导体层 115 的分离工序的图。附上附图标记 117 的部分表示单晶半导体层 115 被分离的单晶半导体衬底 110。

[0134] 通过进行加热处理,在由于温度上升而在损伤层 113 形成的微小孔中析出利用离子掺杂添加的元素,而内部压力上升。由于压力的上升,在损伤层 113 的微小孔中发生体积变化而在损伤层 113 发生裂缝,以在损伤层 113 发生用来分离单晶半导体衬底 110 的分离

面。因为接合层 114 接合到支撑衬底 100,所以在支撑衬底 100 上固定从单晶半导体衬底 110 分离的单晶半导体层 115。将用来从单晶半导体衬底 110 分离单晶半导体层 115 的加热处理的温度设定为不超过支撑衬底 100 的应变点的温度。

[0135] 在该加热处理中,可以使用 RTA(快速热退火)装置、电阻加热炉、微波加热装置。作为 RTA 装置,可以使用 GRTA(气体快速热退火)装置、LRTA(灯快速热退火)装置。优选通过进行该加热处理,将贴合有单晶半导体层 115 的支撑衬底 100 的温度上升得成为 550°C 以上且 650°C 以下的范围。

[0136] 在利用 GRTA 装置的情况下,可以将加热温度设定为 550°C 以上且 650°C 以下,并且将处理时间设定为 0.5 分钟以上且 60 分钟以内。在利用电阻加热装置的情况下,可以将加热温度设定为 200°C 以上且 650°C 以下,并且将处理时间设定为 2 小时以上且 4 小时以内。在利用微波加热装置的情况下,例如以 900W 照射频率为 2.45GHz 的微波,并且可以将处理时间设定为 2 分钟以上且 20 分钟以内。

[0137] 将说明利用具有电阻加热的纵型炉的加热处理的具体处理方法。将贴合有单晶半导体衬底 110 的支撑衬底 100 装载于纵型炉的船型容器(boat)。将船型容器搬入于纵型炉的反应室。为了抑制单晶半导体衬底 110 氧化,首先对反应室内进行排气而实现真空状态。将真空度设定为 5×10^{-3} Pa 左右。在实现真空状态之后,将氮供应到反应室内,以使反应室内成为大气压的氮气氛。在该工序中,将温度上升为 200°C。

[0138] 在使反应室内成为大气压的氮气氛之后,以 200°C 的温度加热 2 小时。然后,花费 1 小时将温度上升为 400°C。当加热温度在 400°C 稳定时,花费 1 小时将温度上升为 600°C。当加热温度在 600°C 稳定时,以 600°C 进行 2 小时的加热处理。然后,花费 1 小时,将加热温度降低为 400°C,并且 10 分钟至 30 分钟之后,从反应室内搬出船型容器。在大气气氛中,对船型容器上的单晶半导体衬底 117、以及贴合有单晶半导体层 115 的支撑衬底 100 进行冷却。

[0139] 在利用上述电阻加热炉的加热处理中,连续进行用来加强接合层 114 和支撑衬底 100 的结合力的加热处理和使损伤层 113 发生分离的加热处理。在利用不同装置进行这两个加热处理的情况下,例如,在电阻加热炉中以 200°C 的处理温度进行 2 小时的加热处理之后,从炉搬出贴合在一起的支撑衬底 100 和单晶半导体衬底 110。接着,利用 RTA 装置进行处理温度为 600°C 以上且 700°C 以下且处理时间为 1 分钟以上且 30 分钟以下的加热处理,在损伤层 113 分割单晶半导体衬底 110。

[0140] 为了以 700°C 以下的低温处理将接合层 114 和支撑衬底 100 牢固地接合,优选在接合层 114 的表面、以及支撑衬底的表面存在 OH 基、水分子(H₂O)。这是因为如下缘故:接合层 114 和支撑衬底 100 的接合通过 OH 基、水分子形成共价键(氧分子和氢分子的共价键)、氢键而开始。

[0141] 从而,优选通过使接合层 114、支撑衬底 110 的表面活化而成为亲水性。此外,优选通过利用包含氧或氢的方法,形成接合层 114。例如,通过利用处理温度为 400°C 以下的 PECVD 法形成氧化硅膜、氧氮化硅膜、或者氮氧化硅膜、氮化硅膜等,可以使膜包含氢。当形成氧化硅膜或者氧氮化硅膜时,例如使用 SiH₄ 及 N₂O 作为工艺气体,即可。当形成氮氧化硅膜时,例如使用 SiH₄、NH₃ 以及 N₂O,即可。当形成氮化硅膜时,例如使用 SiH₄ 及 NH₃,即可。此外,作为当利用 PECVD 法形成时的原料,优选使用如 TEOS(化学式 Si(OC₂H₅)₄) 那样的具

有 OH 基的化合物。

[0142] 注意,工艺温度为 700°C 以下意味着低温处理,这是因为工艺温度为玻璃衬底的应变点以下的温度的缘故。与此对照,关于通过智能剥离 (Smart-Cut, 注册商标) 而形成的 SOI 衬底,为了贴合单晶硅层和单晶硅片进行 800°C 以上的加热处理,需要以超过玻璃衬底的应变点的温度进行的加热处理。

[0143] 注意,如图 4A 所示,在很多情况下,单晶半导体衬底 110 的周边部分不接合到支撑衬底 100。可以认为,这是因为如下缘故:单晶半导体衬底 110 的周边部分被倒角,或者当移动单晶半导体衬底 110 时接合层 114 的周边部分受伤或受脏,所以在支撑衬底 100 和接合层 114 不贴紧的单晶半导体衬底 110 的周边部分难以分离损伤层 113 等等。因此,在支撑衬底 100 上贴合尺寸小于单晶半导体衬底 110 的单晶半导体层 115,此外,在单晶半导体衬底 117 的周围形成凸部,并且在该凸部上留下不贴合到支撑衬底 100 的绝缘膜 112b、绝缘膜 112a 以及接合层 114。

[0144] 在贴紧到支撑衬底 100 的单晶半导体层 115 中,由于损伤层 113 的形成、以及在损伤层 113 进行的分离等,而其结晶性损坏。就是说,在单晶半导体层 115 中形成有加工之前的单晶半导体衬底 110 所没有的结晶缺陷。此外,单晶半导体层 115 的表面是从单晶半导体衬底 110 的分离面,而平坦性损坏。为了通过使从单晶半导体衬底分离的单晶半导体层 115 的表面以及深度方向的一部分区域熔化来使单晶半导体层 115 的表面平坦化,以及为了基于不熔化而留下的单晶半导体层的平面取向促进再晶化,从具有单晶半导体层 115 一侧照射用来恢复单晶半导体层 115 的结晶性的激光束。图 4B 是用来说明激光束照射处理的图。

[0145] 在图 4B 中,在对于单晶半导体层 115 扫描激光束 122 的同时,从具有单晶半导体层 115 一侧对单晶半导体层 115 的分离面的整个表面进行照射。作为激光束 122 的扫描,例如不移动激光束 122,而移动固定有单晶半导体层 115 的支撑衬底。箭头 123 表示支撑衬底 100 的移动方向。

[0146] 当照射激光束 122 时,单晶半导体层 115 吸收激光束 122,照射激光束 122 的部分根据激光束 122 的能量密度而温度上升,以从单晶半导体层 115 的表面开始部分熔化。通过支撑衬底 100 移动,激光束 122 的照射区域移动,所以单晶半导体层 115 的熔化部分的温度降低,该熔化部分凝固,而实现再晶化。通过在照射激光束 122 使单晶半导体层 115 熔化的同时,扫描激光束 122,以对单晶半导体层 115 的整个表面照射激光束 122。图 4C 是示出在激光束照射工序之后的半导体衬底 10 的截面图,并且单晶半导体层 116 是再晶化的单晶半导体层 115。此外,图 4C 的外观图是图 1。

[0147] 关于受到激光束照射处理的单晶半导体层 116,通过熔化且再晶化,其结晶性比单晶半导体层 115 提高。此外,可以通过激光束照射处理提高平坦化。可以根据利用光学显微镜的观察、以及从拉曼光谱得到的拉曼位移、半峰全宽等,评价单晶半导体层的结晶性。此外,可以根据利用原子力显微镜的观察等,评价单晶半导体层表面的平坦性。

[0148] 作为本发明的特征,可以举出如下:通过从具有单晶半导体层 115 一侧照射激光束 122,使单晶半导体层 115 的照射激光束 122 的区域部分熔化。注意,使单晶半导体层 115 部分熔化意味着将单晶半导体层 115 的熔化的深度成为比接合层 114 的界面(单晶半导体层 115 的厚度)浅,换言之,其意味着使单晶半导体层 115 的表面以及深度方向的一部分区

域熔化。就是说,在单晶半导体层 115 中,部分熔化状态意味着单晶半导体层 115 的上层熔化而成为液相,且下层不熔化而维持固相单晶半导体的状态。

[0149] 参照图 27,关于本发明的特征的使单晶半导体层 115 部分熔化,示出模式图进行说明。图 27 示出如下情况:接合层 114 和单晶半导体层 115 层叠而设置,并且对单晶半导体层 115 的表面照射激光束 122。激光束 122 的轮廓根据光学系统呈现平顶型,且包括能量密度高的区域 3801、以及从能量密度高的区域 3801 到激光束 122 的照射区域中的端部位置能量密度降低的区域 3802。因此,关于单晶半导体层 115 熔化的深度,在激光束 122 照射的面内,能量密度高的区域 3801 的照射激光束 122 的面以比表面深的程度熔化,接着,从能量密度高的区域 3801 到激光束 122 的照射区域中的端部位置能量密度降低的区域 3802 的照射激光束 122 的面根据能量密度的大小熔化。注意,由于激光束照射的单晶半导体层 115 的熔化是从单晶半导体层 115 的表面向其深度方向进行的。此外,在图 27 中,包括由于激光束 122 照射而单晶半导体层 115 熔化的层的区域是液相区域 3803,并且液相区域 3803 和接合层 114 之间的单晶半导体层 115 不熔化而维持固相的层的区域是固相区域 3804。

[0150] 在图 27 中,在对单晶半导体层 115 照射激光束 122 之前的状态下,随着从单晶半导体衬底的分离,在单晶半导体层 115 的表面具有多个凸部,而平坦性损坏。通过从具有单晶半导体层 115 一侧照射激光,根据激光的能量密度,单晶半导体层 115 熔化。通过单晶半导体层 115 的熔化,形成包括单晶半导体层 115 熔化的层的液相区域 3803、以及单晶半导体层 115 不熔化而维持固相的固相区域 3804,进行单晶半导体层 115 的部分熔化。单晶半导体层 115 的部分熔化在照射激光的面内的能量密度高的部分进行,是直到单晶半导体层 115 熔化的深度比接合层 114 的界面浅的地方液相区域 3803 形成的条件,即可。换言之,单晶半导体层 115 的部分熔化在照射激光的面内的能量密度高的部分进行,是在与接合层 114 的界面具有单晶半导体层 115 不熔化而维持固相的固相区域 3804 的条件,即可。关于单晶半导体层 115 部分熔化,如果考虑到从单晶半导体层 115 的表面进行熔化,则至少单晶半导体层 115 的表面成为液相。由此,根据表面张力的作用,单晶半导体层 115 的表面的多个凸部变形为其表面积成为最小。就是说,液相区域 3803 变形得没有凹部及凸部,并该液相部分凝固,且再晶化,所以可以得到表面平坦化的单晶半导体层 115。

[0151] 通过使单晶半导体层 116 的表面平坦化,可以将形成在单晶半导体层 116 上的栅绝缘膜的厚度减薄到 5nm 至 50nm 左右。因此,可以在抑制栅电压的同时形成高导通电流的晶体管。

[0152] 如图 27 所示,在形成包括单晶半导体层 115 熔化的层的液相区域 3803、以及单晶半导体层 115 不熔化而维持固相的固相区域 3804 的部分熔化状态下,当液相区域 3803 从支撑衬底 100 一侧进行凝固时,基于以固相区域 3804 为基础的单晶半导体衬底的主表面的平面取向进行结晶生长。关于该结晶生长,从固相区域 3804 中的不熔化的结晶状态的单晶半导体层进行再晶化。关于再晶化的液相区域 3803,基于不通过激光束 122 照射熔化的固相区域 3804 的单晶半导体层的平面取向,进行结晶生长。因此,液相区域 3803 在平面取向一致的状态下进行再晶化,所以不形成晶粒界面,而照射激光束后的单晶半导体层 116 可以是没有晶粒界面的单晶半导体层。因此,在将主表面的平面取向为 (100) 的单晶硅片使用于单晶半导体衬底 110 的情况下,单晶半导体层 115 的主表面的平面取向为 (100),并且通过激光束照射处理而部分熔化且进行再晶化的单晶半导体层 116 的主表面的平面取向

为(100)。结果,与照射激光前的单晶半导体层115的状态相比,改善了表面的平坦性,并且可以得到以不产生晶粒界面的方式再晶化的单晶半导体层。

[0153] 注意,在通过激光束122照射使液相区域3803及固相区域3804都熔化的情况下,依赖于成为液相的单晶半导体层115中的无秩序的核发生,当单晶半导体层115再晶化时以无秩序的晶面取向进行结晶生长,而单晶半导体层115成为小结晶集合的微晶,所以是不优选的。

[0154] 如此,在本实施方式中,关于如下方法,公开了革新技术。该方法如下:对单晶半导体层照射激光,使单晶半导体层部分熔化,基于不熔化而留下的单晶半导体层的平面取向进行再晶化,以得到更优良的单晶。这种激光的利用方法在现有的技术中完全想不到的,而是极为新的概念。

[0155] 注意,也可以在照射激光束122时,加热固定到支撑衬底100的单晶半导体层115,以使单晶半导体层115的温度上升。优选将支撑衬底100的加热温度设定为230℃以上且支撑衬底的应变点以下。加热温度优选为400℃以上,更优选为450℃以上。具体地,加热温度优选为400℃以上且670℃以下,更优选为450℃以上且650℃以下。

[0156] 通过加热单晶半导体层,可以去除单晶半导体层中的结晶缺陷等微小缺陷,以可以得到更优越的单晶半导体层。可以通过利用固定有结晶缺陷少的单晶半导体层116的半导体衬底10,形成高导通电流、高电场效应迁移率的晶体管。

[0157] 本发明人确认了通过对单晶半导体层115照射激光束122,而单晶半导体层115熔化。此外,本发明人确认了通过照射激光束122,可以将单晶半导体衬底115的结晶性恢复到与加工之前的单晶半导体衬底110相同程度。再者,确认了可以实现单晶半导体层115的表面的平坦化。

[0158] 首先,将说明单晶半导体层115由于激光束122照射而熔化。

[0159] 根据本实施方式的方法,形成贴合有从单晶硅片分离的单晶硅层的玻璃衬底,对贴合到该玻璃衬底的单晶半导体层照射激光束,测量单晶硅层的熔化时间。利用分光学的方法测量熔化时间。具体地,对单晶硅层的照射激光束的区域照射探针光,测量其反射光的强度变化。根据反射光的强度,可以辨别单晶硅层处于固相状态或者液相状态。硅当从固相状态变化到液相状态时,折射率急剧上升,对于可见光的反射率急剧上升。因此,使用可见光区域的波长的激光束作为探针光,检测出探针光的反射光的强度变化,可以检测出单晶硅层的从固相到液相的相变、以及从液相到固相的相变。

[0160] 首先,使用图5说明用于测量的激光束照射装置的结构。图5是用来说明用于测量的激光束照射装置的结构。包括:为了对被处理物319进行激光束照射处理而振荡激光束320的激光振荡器321;振荡探针光350的激光振荡器351;设置有配置被处理物319的载物台323的反应室324。

[0161] 载物台323在反应室324的内部以可移动的方式设置。箭头325是表示载物台323的移动方向的箭头。在反应室324的壁上设置有由石英构成的窗口326至328。窗口326是用来将激光束320引入到反应室324内部的窗口。窗口327是用来将探针光350引入到反应室324内部的窗口,而窗口328是用来将由被处理物319反射的探针光350引入到反应室324外部的窗口。在图5中,对由被处理物319反射的探针光350附上附图标记350D。

[0162] 为了控制反应室 324 的内部的气氛,在反应室 324 分别设置连接到气体供应装置的气体供应口 329、以及连接到排气装置的排气口 330。

[0163] 从激光振荡器 321 发射的激光束 320 由半反射镜 332 反射,由透镜 333 聚焦,经过窗口 326,照射到载物台 323 上的被处理物 319。在半反射镜 332 的透过一侧配置光电探测器 334。利用光电探测器 334 检测出从激光振荡器 321 发射的激光束 320 的强度变化。

[0164] 从激光振荡器 351 发射的探针光 350 由反射镜 352 反射,经过窗口 327,照射到被处理物 319。对照射激光束 320 的区域照射探针光 350。由被处理物 319 反射的探针光 350D 经过窗口 328,经过光导纤维 353,由具有准直透镜 (collimator lens) 的准直器 (collimator) 354 变为平行光,入射到光电探测器 355。由光电探测器 355 检测出探针光 350D 的强度变化。

[0165] 光电探测器 334 及 355 的输出连接到示波器 356。输入到示波器 356 的光电探测器 334 及 355 的输出信号的电压值 (信号的强度) 分别对应于激光束 320 的强度、以及探针光 350D 的强度。

[0166] 图 6A 和 6B 是表示测量结果的示波器 356 的信号波形的图像。在图 6A 和 6B 的图像中,下面的信号波形是光电探测器 334 的输出信号波形,表示激光束 320 的强度变化。上面的信号波形是光电探测器 355 的输出信号波形,表示由单晶硅层反射的探针光 350D 的强度变化。图 6A 和 6B 中的横轴表示时间,刻度的间隔为 100 纳秒。图 6A 是当将玻璃衬底加热到 420°C 时的信号波形,而图 6B 是当不加热玻璃衬底的室温时的信号波形。

[0167] 作为用于测量的激光振荡器 321,使用振荡波长为 308nm 的激光束的 XeCl 受激准分子激光器。其脉冲宽度为 25nsec,重复频率为 30Hz。另一方面,作为探针光用的激光振荡器 351,使用 Nd:YVO₄ 激光器,并且使用其激光振荡器的二次谐波的 532nm 的激光束作为探针光 350。此外,从气体供应口 329 供应氦气体,将反应室 324 的气氛成为氦气氛。此外,作为固定有单晶硅层的玻璃衬底的加热,利用设置在载物台 323 的加热装置进行。当进行图 6A 和 6B 的测量时的激光束 320 的能量密度为 539mJ/cm²,将单发射的激光束 320 照射到单晶硅层。注意,在图 6A 和 6B 中,在对应激光束 320 的光电探测器 334 的输出信号中发现两个峰值,但是这是由于用于测量的激光振荡器 321 的规格的,因此照射的激光束 320 是单发射。

[0168] 如图 6A、图 6B 所示,当照射激光束 320 时,探针光 350D 的强度升高,急剧增大。就是说,可以确认由于激光束 320 的照射,而单晶硅层熔化。探针光 350D 的强度上升到单晶硅层的熔化区域的深度成为最大,并暂时维持强度高的状态。当激光束 320 的强度下降时,不久,探针光 350D 的强度开始降低。

[0169] 就是说,图 6A、图 6B 示出:当通过照射激光束 320 时,使单晶硅片熔化,即使在激光束 320 的照射之后也暂时保持熔化状态,不久,单晶硅片开始凝固,回到完全固相状态。

[0170] 参照图 7 而说明探针光 350D 的强度变化以及单晶硅层的相变。图 7 是模式性地表示图 6A、图 6B 的图像所示的光电探测器 355 的输出信号波形的图表。在时间 t1 中信号强度急剧增大,并且时间 t1 是单晶硅层的熔化开始的时间。时间 t1 以后,从时间 t2 到时间 t3 的期间成为大致固定,是保持熔化状态的期间。此外,从时间 t1 到时间 t2 的期间是向单晶硅层的熔化部分的深度方向深的期间,是熔化期间。信号强度开始降低的时间 t3 是熔化部分开始凝固的凝固开始时间。

[0171] 时间 t_3 以后,信号强度逐渐降低,而时间 t_4 以后成为大致固定。在时间 t_4 中,探针光 350D 被反射的表面完全凝固,但是处于在其内部留下熔化部分的状态。此外,时间 t_4 以后的信号强度 I_b 比时间 t_1 以前的信号强度 I_a 高,因此可以认为,时间 t_4 以后也照射激光束 320 的区域在逐渐被冷却的同时进行转变等结晶缺陷的修复。

[0172] 当比较图 6A、图 6B 的信号波形时,可以知道,通过加热可以延长保持熔化状态的熔化时间。在加热温度为 420°C 的情况下,熔化时间为 250 纳秒左右,而在不加热的情况下的熔化时间为 100 纳秒左右。

[0173] 注意,用于图 6A、图 6B 所示的单晶硅层的相变的测量的样品是通过图 3A 至图 4A 的工序而制造的样品。作为单晶半导体衬底 110 使用单晶硅片,而作为支撑衬底 100 使用玻璃衬底。利用 PECVD 法,在单晶硅片上形成由厚度为 100nm 的氮氧化硅膜和厚度为 50nm 的氮化硅膜构成的两层结构的绝缘膜,作为绝缘层 112。氮氧化硅膜的工艺气体是 SiH_4 及 N_2O ,而氮化硅膜的工艺气体是 SiH_4 、 NH_3 、 N_2O 以及 H_2 。

[0174] 在形成两层结构的绝缘层 112 之后,利用离子掺杂装置,对单晶硅片掺杂氢离子,使用 100% 氢气体作为源气体,对离子化的氢不进行质量分离,利用电场进行加速而添加到单晶半导体衬底 110,以形成损伤层 113。此外,调节形成损伤层 113 的深度,以使从单晶硅片分离的单晶硅层的厚度成为 120nm。

[0175] 接着,在绝缘层 112 上利用 PECVD 法形成由厚度为 50nm 的氧化硅膜构成的接合层 114。作为氧化硅膜的工艺气体,使用 TEOS 以及 O_2 。

[0176] 在纯水中对玻璃衬底、以及形成有绝缘层 112、损伤层 113 以及接合层 114 的单晶硅片进行超声波清洗之后,利用包含臭氧的纯水进行清洗。接着,如图 4A 所示,将玻璃衬底和单晶硅片紧贴,将接合层 114 和玻璃衬底接合在一起后,在损伤层 113 分离单晶硅片,以形成贴合有单晶硅层的玻璃衬底。使用该玻璃衬底作为样品。

[0177] 接着,将说明:通过照射激光束 122,使单晶半导体层 115 熔化,进行再晶化,恢复到与加工之前的单晶半导体衬底 110 相同程度的结晶性,并且可以进行平坦化。利用拉曼光谱测量评价激光束照射处理后的单晶半导体层的结晶性,并且其表面的平坦性由利用原子力显微镜 (AFM:Atomic Force Microscope) 的动态力模式 (DFM:dynamic force mode) 的观察像(以下,称为 DFM 像)、或者从 DFM 像得到的表示表面粗糙度的测量值评价。

[0178] 用于这些测量的样品是与图 6A 和 6B 同样地制造的样品,是固定有单晶硅层的玻璃衬底。此外,在激光束照射处理中,利用图 5 所示的装置,并且为再晶化而使用的激光振荡器 321 是振荡波长为 308nm 的激光束的 XeCl 受激准分子激光器。其脉冲宽度为 25nsec,重复频率为 30Hz。此外,从气体供应口 329 供应氮气体,使反应室 324 的气氛成为氮气氛而进行激光束照射处理。此外,利用设置在载物台 323 的加热装置,对固定有单晶硅层的玻璃衬底进行加热。此外,调节载物台 323 的移动速度,以对同一个区域照射 12 发射激光束。

[0179] 图 8 是示出对于激光束的能量密度的拉曼位移的变化的图表。示出:越接近于单晶硅的拉曼位移的波数 520.6cm^{-1} ,结晶性越好。图 9 是示出对于激光束的能量密度的拉曼光谱的半峰全宽 (FWHM:fullwidth at half maximum) 的变化的图表。市售的单晶硅片的 FWHM 是 2.5cm^{-1} 至 3.0cm^{-1} 左右,示出越接近于该值结晶性越好。

[0180] 图 8 及图 9 示出将当激光束照射处理时的贴合有单晶硅层的玻璃衬底的温度分为如下情况时的数据:不进行对于衬底的加热的情况;加热到 420°C 的情况;以及加热到

230℃的情况。

[0181] 根据图 8 及图 9 可以知道,在对衬底不进行加热的情况下,提高激光束的能量密度而进行激光束照射处理,可以提高到与拉曼位移的波数 520.6cm^{-1} 相同程度,并且降低 FWHM,而成为 2.5cm^{-1} 至 3.0cm^{-1} 左右。此外,也确认如下:在以 420°C 、 230°C 进行加热的同时进行激光束照射处理的情况下,也可以使单晶硅层再晶化,而恢复到与加工之前的单晶硅片相同程度的结晶性。通过在进行加热的同时进行激光束照射处理,可以降低伴随激光束照射处理的激光的能量密度。但是,当在进行加热的同时进行激光束照射处理时,必须控制激光束的能量密度以使单晶半导体层部分熔化。在照射到单晶半导体层的激光束的能量密度高于部分熔化所必需的能量密度的情况下,单晶半导体层完全熔化。因此,当单晶半导体层再晶化时以无秩序的晶面取向进行结晶生长,所以如图 8 及图 9 所示,拉曼位移及 FWHM 都漂移到结晶性变坏的方向。注意,如图 8 及图 9 所示,衬底的加热温度越高,越容易造成因激光束的能量密度高导致的单晶半导体层成为完全熔化的状态。因此,在不加热衬底而进行激光束照射处理的情况下,即使照射的激光束的能量密度有多少的不均匀性,也可以不引起单晶半导体层的在无秩序的晶面取向上的结晶生长而提高结晶性。

[0182] 根据图 8 及图 9 的数据,在不加热衬底的情况下,通过提高激光束的能量密度,可以提高单晶半导体层的结晶性。此外,通过在加热单晶半导体层 115 的同时照射激光束 122,可以降低单晶半导体层 115 的结晶性恢复所必需的激光束的能量密度。通过在加热单晶半导体层的同时照射激光束,可以抑制振荡激光束 122 的激光振荡器的激光介质的退化,所以可以抑制激光振荡器的维护费用。此外,例如,在激光束的截面形状为直线状、矩形状(包括正方形、长方形等的形状)的情况下,可以使其截面长度变长,所以可以扩大能够利用一次激光束 122 的扫描照射激光束 122 的区域,结果可以提高成品率。

[0183] 注意,作为通过加热单晶半导体层 115 而降低单晶半导体层 115 的结晶性恢复所必需的激光束 122 的能量密度的理由之一,可以认为,如图 6A 和 6B 所示,由于加热而单晶半导体层 115 内的伴随激光束照射的温度上升增大,而熔化时间延长。此外,也可以认为,这是因为如下缘故:从单晶半导体层 115 具有熔化部分(液相部分)的状态到被冷却而完全回到固相状态的时间由于支撑衬底预先被加热来抑制散热而变长。

[0184] 以下,将说明利用激光束照射的单晶半导体层的平坦化。图 10A 至 10C 是利用 AFM 观察的单晶硅层的上表面的 DFM 像。图 10A 是当在以 420°C 进行加热的同时照射激光束时的像,图 10B 是当在以 230°C 进行加热的同时照射激光束时的像,而图 10C 是当不加热而照射激光束时的像。观察区域是 $5\mu\text{m}$ 见方的区域。

[0185] 图 11 示出基于 AFM 的 DFM 像而计算出来的单晶硅层的表面粗糙度。图 11A 示出平均面粗糙度 Ra,图 11B 示出平方平均面粗糙度 RMS,而图 11C 示出最大高低差 P-V。图 11A 至 11C 也示出激光束照射之前的单晶硅层的数据。

[0186] 如图 11A 至 11C 所示,通过照射激光束而熔化,不管在不加热衬底还是加热衬底的情况下,都可以提高单晶硅层的平坦性。

[0187] 根据图 11A 至 11C 的数据,由于激光束 122 的照射,而熔化且再晶化的单晶半导体层 116 的表面平坦化,并且其表面的凹凸形状的平均面粗糙度可以为 1nm 以上且 2nm 以下。此外,该凹凸形状的均方面粗糙度可以为 1nm 以上且 4nm 以下。此外,该凹凸形状的最大高低差可以为 5nm 以上且 100nm 以下。就是说,可以说,激光束 122 的照射处理的效果之一是

单晶半导体层 115 的平坦化。

[0188] 作为平坦化处理,一般知道化学机械抛光 (Chemical Mechanical Polishing, 缩写: CMP), 但是因为玻璃衬底容易弯曲且有起伏, 所以当将玻璃衬底使用于支撑衬底 100 时, 难以利用 CMP 进行单晶半导体层 115 的平坦化处理。在本实施方式中, 因为利用激光束 122 的照射处理进行该平坦化处理, 所以可以以不施加使支撑衬底 100 破损的压力的方式且以不在超过应变点的温度下加热支撑衬底 100 的方式, 实现单晶半导体层 115 的平坦化。从而, 可以使用玻璃衬底作为支撑衬底 100。就是说, 本实施方式公开了在半导体衬底的制造方法中的激光束照射处理的革新使用方法。

[0189] 在此, 平均面粗糙度 (Ra) 是指将 JISB0601 : 2001 (ISO4287 : 1997) 所定义的中心线平均粗糙度扩大为三维以可适用于测量面的。注意, 在上述的 JISB0601 中中心线平均粗糙度是“Ra”, 但是在本说明书中只在表示平均面粗糙度的情况下使用“Ra”。在此, 平均面粗糙度可以表现为平均从基准面到指定面的偏差的绝对值的值, 并且由如下算式表示。

[0190] [算式 1]

$$[0191] \quad R_a = \frac{1}{S_0} \int_{Y_1}^{Y_2} \int_{X_1}^{X_2} |f(X, Y) - Z_0| dXdY$$

[0192] 注意, 测量面是指表示整个测量数据的面, 并且由如下算式表示。在此, 测量数据由三个参数 (X、Y、Z) 构成, X (及 Y) 的范围是 0 至 X_{\max} (及 Y_{\max}), 而 Z 的范围是 Z_{\min} 至 Z_{\max} 。

[0193] [算式 2]

$$[0194] \quad Z = f(X, Y)$$

[0195] 此外, 指定面是指成为粗糙度测量的对象的面, 是由坐标 (X_1, Y_1) (X_1, Y_2) (X_2, Y_1) (X_2, Y_2) 表示的四点围绕的长方形的区域, 当指定面是理想性地平坦时的面积是 S_0 。注意, S_0 由如下算式表示。

[0196] [算式 3]

$$[0197] \quad S_0 = (X_2 - X_1) (Y_2 - Y_1)$$

[0198] 此外, 基准面是指当指定面的高度的平均值是 Z_0 时的由 $Z = Z_0$ 表示的平面。基准面与 XY 平面平行。注意, Z_0 由如下算式表示。

[0199] [算式 4]

$$[0200] \quad Z_0 = \frac{1}{S_0} \int_{Y_1}^{Y_2} \int_{X_1}^{X_2} f(X, Y) dXdY$$

[0201] 均方面粗糙度 (Rms) 是指与中心线平均粗糙度同样地扩大为三维以可将对于截面曲线的平方平均面粗糙度适用于测量面的。可以表现为平均从基准面到指定面的偏差的平方的值的平方根, 并且由如下算式表示。

[0202] [算式 5]

$$[0203] \quad R_{ms} = \sqrt{\frac{1}{S_0} \int_{Y_1}^{Y_2} \int_{X_1}^{X_2} \{f(X, Y) - Z_0\}^2 dXdY}$$

[0204] 注意, 在本实施方式中, 不使用最大高低差 (P-V) 作为评价参数, 但是也可以使用最大高低差作为评价参数。最大高低差可以利用在指定面中的最高的峰的标高 Z_{\max} 和最低的谷的标高 Z_{\min} 的差来表现, 并且由如下算式表示。

[0205] [算式 6]

[0206] $P-V = Z_{\max} - Z_{\min}$

[0207] 这里所示的峰和谷是指将 JISB0601 :2001 (ISO4287 :1997) 所定义的“峰”和“谷”扩大为三维的,峰是在指定面中标高最高的地方,而谷是在指定面中标高最低的地方。

[0208] 以下说明平均面粗糙度、平方平均面粗糙度、最大高低差的测量条件。

[0209] • 原子力显微镜 (AFM) :扫描型探针显微镜 SPI3800N/SPA500 (Seiko Instruments Inc. 制造)

[0210] • 测量模式 :动态力模式 (DFM 模式)

[0211] • 悬臂 :SI-DF40 (硅制,弹簧常数为 40N/m 以上且 45N/m 以下,谐振频率为 250kHz 以上且 390kHz 以下,探针尖端 $R \leq 10\text{nm}$)

[0212] • 扫描速度 :1.0Hz

[0213] • 测量点数 :256×256 点

[0214] 注意,DFM 模式是指以某频率 (悬臂固有的频率) 使悬臂振动,对于接近来的样品进行断续性的接触,利用振动振幅的减少,以表示表面形状的模式。该 DFM 模式以非接触的方式测量样品的表面,所以可以以样品的表面不受伤的方式进行测量。

[0215] 注意,当进行本实施方式的平坦性的评价时,将测量面积设定为 $20\mu\text{m} \times 20\mu\text{m}$ 以下、优选为 $5\mu\text{m} \times 5\mu\text{m}$ 以上且 $10\mu\text{m} \times 10\mu\text{m}$ 以下。因为在测量面积过小的情况或过大的情况下不能进行正确的评价,所以必须注意。

[0216] 此外,作为本实施方式所示的振荡激光束 122 的激光振荡器,选择其振荡波长在于紫外光区域至可见光区域的。激光束 122 的波长是由单晶半导体层 115 吸收的波长。可以考虑到激光的趋肤深度 (skinddepth) 等来决定该波长。例如,波长可以是 250nm 以上且 700nm 以下的范围。

[0217] 作为该激光振荡器,优选使用脉冲振荡激光器或者可以进行脉冲照射的激光振荡器。关于脉冲振荡激光器,优选的是,重复频率优选小于 10MHz,脉冲宽度优选为 10n 秒以上且 500n 秒以下。典型的脉冲振荡激光器是振荡 400nm 以下的波长的激光束的受激准分子激光器。可以进行脉冲照射的激光振荡器是指如下激光振荡器:通过断续性地进行连续振荡的激光束的照射,以任意频率选择性地进行激光束的照射,从而可以疑似性地估计与脉冲振荡激光器同样的效果。作为激光器,例如可以使用复频率为 10Hz 至 300Hz,脉冲宽度为 25n 秒,波长为 308nm 的 XeCl 受激准分子激光器。此外,也可以在激光束的扫描中,将单发射与下一次发射部分地重叠。通过将单发射与下一次发射部分地重叠且照射激光,部分地反复进行单晶的提炼,而可以得到具有优良特性的单晶半导体层。

[0218] 注意,作为振荡激光束 122 的激光振荡器,优选使用重复频率小于 10MHz 的脉冲振荡激光器。在本发明中,当使用振荡频率高于 10MHz 的脉冲激光器时,脉冲间隔变短于从单晶半导体层 115 熔化到固化的时间,不断使单晶半导体层 115 处于熔化状态。在以重叠的方式照射激光束的区域中,从单晶半导体层的上表面到与接合层的界面完全熔化,成为液相状态,而有可能成为当进行再晶化时发生晶粒界面的原因。因此,在本发明中,优选在以重叠于单晶半导体层表面的方式照射激光束的情况下,空开从单晶半导体层 116 熔化到固化的时间,而照射下一次的激光束。

[0219] 注意,考虑到激光束 122 的波长、激光束 122 的趋肤深度、单晶半导体层 115 的厚度等,将用来使单晶半导体层 115 部分熔化的激光束 122 的能量密度的范围成为单晶半导

体层 115 不完全熔化程度的能量密度。例如,因为在单晶半导体层 115 的厚度大的情况下,用来使单晶半导体层 115 完全熔化的能量也大,所以激光束 122 的能量密度的范围可以取得大。此外,因为在单晶半导体层 115 的厚度小的情况下,用来使单晶半导体层 115 完全熔化的能量也小,所以优选使激光束 122 的能量密度小。注意,在加热单晶半导体层 115 的状态下照射激光束的情况下,优选使部分熔化所必要的能量密度的范围的最大限度的值小,以防止单晶半导体层 115 完全熔化。

[0220] 确认激光束 122 的照射气氛不管在不控制气氛的大气气氛还是氧少的惰性气体气氛中都具有单晶半导体层 115 的结晶性恢复以及平坦化的效果。此外,确认与大气气氛相比,惰性气体气氛优选。与大气气氛相比,氮等惰性气氛具有更高的提高单晶半导体层 116 的平坦性的效果,而用来实现结晶缺陷的减少以及平坦化的激光束 122 的使用可能能量密度的范围扩大。

[0221] 为了在惰性气体气氛中照射激光束 122,在具有密封性的反应室内照射激光束 122,即可。通过将惰性气体供应到该反应室内,可以在惰性气体气氛中照射激光束 122。在不使用反应室的情况下,通过对单晶半导体层 115 中的激光束 122 的被照射面喷上惰性气体的同时,对该被照射面照射激光束 122,可以实现在惰性气体气氛中的激光束 122 的照射。

[0222] 作为惰性气体,可以使用氮 (N_2) 或者氩、氙等稀有气体。此外,惰性气体的氧浓度优选为 10ppm 以下。

[0223] 此外,优选通过将激光束 122 经过光学系统,将激光束 122 的截面形状成为直线状或者矩形状。优选的是,具有激光的扫描方向的宽度为 10 μm 以上的直线状或者矩形状的截面形状。由此,可以吞吐量良好地进行激光束 122 的照射。注意,在本发明中,因为通过使从单晶半导体衬底分离的单晶半导体层的表面以及深度方向的一部分区域熔化,基于不熔化而留下的单晶半导体层的平面取向进行再晶化,所以即使在激光内的能量密度发生不均匀性的情况下,也只要最高能量密度被照射的单晶半导体层的熔化不到达接合层界面就可以。

[0224] 优选在对单晶半导体层 115 照射激光束 122 之前,进行去除形成在单晶半导体层 115 的表面的自然氧化膜等氧化膜的处理。这是因为如下缘故:即使在单晶半导体层 115 的表面留下氧化膜的状态下照射激光束 122,也不能充分得到平坦化的效果。去除氧化膜的处理可以通过利用氢氟酸水溶液处理单晶半导体层 115 进行。优选将利用氢氟酸的处理进行到单晶半导体层 115 的表面呈现斥水性。通过有斥水性,可以确认从单晶半导体层 115 去除了氧化膜。

[0225] 接着,参照附图,说明用来在加热单晶半导体层 115 的同时照射激光束 122 的激光束照射装置。图 12 是说明激光束照射装置的结构的一个例子的图。

[0226] 如图 12 所示,激光束照射装置包括振荡激光束 300 的激光振荡器 301、配置被处理物 302 的载物台 303。控制器 304 连接到激光振荡器 301。通过控制器 304 的控制,可以改变从激光振荡器 301 振荡的激光束 300 的能量、重复频率等。此外,在载物台 303 设置有电阻加热装置等加热装置,而可以加热被处理物 302。

[0227] 载物台 303 设置在反应室 306 的内部。载物台 303 在反应室 306 的内部以可移动的方式设置。箭头 307 是表示载物台 303 的移动方向的箭头。

[0228] 对反应室 306 的壁设置有用来将激光束 300 引入到反应室 306 内部的窗口 308。窗口 308 由石英等相对于激光束 300 的透过率高的材料形成。此外,为了控制反应室 306 的内部的气氛,在反应室 306 分别设置连接到气体供应装置的气体供应口 309、以及连接到排气装置的排气口 310。

[0229] 在激光振荡器 301 和载物台 303 之间设置有包括透镜、反射镜等的光学系统 311。在反应室 306 的外部设置有光学系统 311。从激光振荡器 301 发射的激光束 300 由光学系统 311 使其能量分布均匀化,并且其截面形状被形成为直线状或者矩形状。经过光学系统 311 的激光束 300 经过窗口 308,入射到反应室 306 的内部,照射到载物台 303 上的被处理物 302。利用载物台 303 的加热装置加热被处理物 302,并且在使载物台 303 移动的同时,将激光 303 照射到被处理物 302。此外,通过从气体供应口 309 供应氮气体等惰性气体,可以在惰性气体气氛中照射激光束 300。

[0230] 此外,不局限于图 12 所示的激光束照射装置的结构,例如也可以使用图 13 所示的激光束照射装置。在图 13 中,对与图 12 相同的部分使用相同的附图标记。在图 13 中,示出使被处理物 302 的支撑衬底浮上而进行衬底的搬送的载物台 393 的实例。因为在大面积的玻璃衬底中,衬底的自重所引起的弯曲成为问题,所以当搬送时使用气体的气流。储存在气体储存装置 398 中的氮气体从气体供应装置 399 供应到载物台 393 的多个开口。在气体供应装置 399 中,调节氮气体的流量、压力,并且供应氮气体,以使被处理物 302 浮上。氮气体经过气体加热装置 390 而被加热且供应到载物台 393 的开口。在此未图示,但是通过设置多个与气体供应装置 399 不同的气体供应装置,并另外在载物台 393 设置分别连接它们的载物台开口,且调节对于该开口的流量,以使被处理物 302 移动。因为当喷上气体时被处理物 302 被冷却,所以优选利用经过气体加热装置 390 而加热的气体使被处理物 302 浮上或者移动。此外,也可以通过加热载物台 393 而加热从开口喷上的气体。

[0231] 图 4B 所示的激光束 122 的照射工序可以如下那样进行。首先,对单晶半导体层 115 利用稀释为 1/100 的氢氟酸水溶液进行 110 秒钟的处理,去除表面的氧化膜。接着,将贴合有单晶半导体层 115 的支撑衬底 100 配置在激光束照射装置的载物台上。利用设置在载物台的电阻加热装置等的加热单元,将单晶半导体层 115 加热到 230℃ 以上且 650℃ 以下的温度。例如,加热温度为 420℃。作为激光束 122 的激光振荡器,使用 XeCl 受激准分子激光器(波长:308nm,脉冲宽度:25n 秒,重复频率:60Hz)。利用光学系统将激光束 122 的截面整形为 300mm×0.34mm 的直线状。在对单晶半导体层 115 扫描激光束 122 的同时,对单晶半导体层 115 照射激光束 122。通过使激光束照射装置的载物台移动,可以进行激光束 122 的扫描,并且载物台的移动速度对应于激光的扫描速度。调节激光束 122 的扫描速度,对单晶半导体层 115 的相同的被照射区域照射 1 至 20 发射的激光束 122。该发射数量优选为 1 以上且 10 以下。就是说,通过将单发射与下一次发射部分地重叠且照射激光,部分地反复进行单晶的精炼,而可以得到具有优越特性的单晶半导体层。

[0232] 可以在对单晶半导体层 115 照射激光束 122 之前,蚀刻单晶半导体层 115。优选利用该蚀刻,去除留下于单晶半导体层 115 的分离面的损伤层 113。通过去除损伤层 113,可以提高由于激光束 122 的照射的表面的平坦化的效果、以及结晶性的恢复的效果。

[0233] 作为该蚀刻,可以使用干法蚀刻法、或者湿法蚀刻法。在干法蚀刻法中,对于蚀刻气体,可以使用氯化硼、氯化硅或者四氯化碳等氯化物气体;氯气;氟化硫、氟化

氮等氟化物气体;氧气;等等。在湿法蚀刻法中,对于蚀刻液,可以使用氢氧化四甲铵(tetramethylammonium hydroxide,缩写:TMAH)溶液。

[0234] 也可以在对单晶半导体层 115 照射激光束 122 之后,蚀刻单晶半导体层 116,以实现薄膜化。可以根据利用单晶半导体层 116 形成的元件的特性,决定单晶半导体层 116 的厚度。为了在贴合到支撑衬底 100 的单晶半导体层 116 的表面上以台阶的覆盖性好的方式形成薄栅绝缘层,优选将单晶半导体层 116 的厚度成为 50nm 以下,并且将其厚度成为 50nm 以下且 5nm 以上,即可。

[0235] 作为用来使单晶半导体层 116 薄膜化的蚀刻,可以使用干法蚀刻法、或者湿法蚀刻法。在干法蚀刻法中,对于蚀刻气体,可以使用氯化硼、氯化硅或者四氯化碳等氯化物气体;氯气;氟化硫、氟化氮等氟化物气体;氧气;等等。在湿法蚀刻法中,对于蚀刻液,可以使用 TMAH 溶液。

[0236] 因为可以以 700℃ 以下的温度进行从图 3A 到图 4C 的工序,所以可以使用耐热温度为 700℃ 以下的玻璃衬底作为支撑衬底 100。因此,因为可以使用廉价的玻璃衬底,所以可以降低半导体衬底 10 的材料成本。

[0237] 注意,也可以在支撑衬底 100 上形成缓冲层 101。此外,也可以以与支撑衬底 100 的表面紧贴的方式形成绝缘层。图 14 是支撑衬底 100 的截面图,形成多层结构的膜作为缓冲层 101。缓冲层 101 包括接触于支撑衬底 100 的表面的绝缘层 112 和绝缘层 112 上的接合层 114。当然,也可以在支撑衬底 100 上形成绝缘层 112 和接合层 114 中的一方。绝缘层 112 由可以利用 PECVD 法形成的单层绝缘膜、或者两层以上的多层结构的绝缘膜构成。在绝缘层 112 形成阻挡层的情况下,以贴紧于支撑衬底 100 的方式形成氮氧化硅膜、氮化硅膜等阻挡层,并且在阻挡层上形成氧化硅膜、氧氮化硅膜。利用这种叠层结构,可以有效地防止单晶半导体层 116 被杂质污染。

[0238] 注意,也可以通过利用本实施方式的方法,将多个单晶半导体层 116 贴合到一个支撑衬底 100。将图 3C 所示的结构单晶半导体衬底 110 贴合到支撑衬底 100。并且,通过进行图 4A 至 4C 的工序,如图 15 所示,可以制造由贴合有多个单晶半导体层 116 的支撑衬底 100 构成的半导体衬底 20。

[0239] 为了制造半导体衬底 20,优选使用 300mm×300mm 以上的玻璃衬底作为支撑衬底 100。作为大面积玻璃衬底,优选使用作为液晶面板的制造用而开发的母体玻璃衬底。作为母体玻璃衬底,例如已知第 3 代(550mm×650mm)、第 3.5 代(600mm×720mm)、第 4 代(680mm×880mm、或者 730mm×920mm)、第 5 代(1100mm×1300mm)、第 6 代(1500mm×1850mm)、第 7 代(1870mm×2200mm)、第 8 代(2200mm×2400mm)等的尺寸的衬底。

[0240] 通过使用如母体玻璃衬底那样的大面积衬底作为支撑衬底 100,可以实现 SOI 衬底的大面积化。当实现 SOI 衬底的大面积化时,可以从一个 SOI 衬底制造多个 IC、LSI 等芯片,并且从一个衬底制造的芯片数量增加,所以可以显著提高成品率。

[0241] 在如图 15 所示的半导体衬底 20,如玻璃衬底那样的容易弯曲且易坏的支撑衬底的情况下,利用抛光处理对贴合到一个支撑衬底的多个单晶半导体层进行平坦化是极为困难的。因为在本实施方式中,利用激光束 122 的照射处理进行该平坦化处理,所以以不施加使支撑衬底 100 破损的压力的方式且以不在超过应变点的温度下加热支撑衬底 100 的方式,可以实现固定到一个支撑衬底 100 的单晶半导体层 115 的平坦化。就是说,激光束照射

处理在图 15 所示的固定有多个单晶半导体层的半导体衬底 20 的制造工序中是非常重要的处理。就是说,本实施方式公开了激光束的照射处理的革新性的使用方法。

[0242] 本实施方式可以与其他实施方式以及实施例所记载的结构组合来实施。

[0243] 实施方式 2

[0244] 可以对单晶半导体层 115 被分离的单晶半导体衬底 117 进行再生处理,而可以利用为单晶半导体衬底 110。在本实施方式中,将说明再生处理方法。

[0245] 如图 4A 所示,在单晶半导体衬底 117 的周围留下不贴合到支撑衬底 100 的部分。在该部分中留下不贴合到支撑衬底 100 的绝缘膜 112b、绝缘膜 112a 以及接合层 114。

[0246] 首先,进行去除绝缘膜 112b、绝缘膜 112a 以及接合层 114 的蚀刻处理。例如,在这些膜由氧化硅、氮化硅、或者氮氧化硅等形成的情况下,可以利用使用氢氟酸水溶液的湿法蚀刻处理,去除绝缘膜 112b、绝缘膜 112a 以及接合层 114。

[0247] 接着,对单晶半导体衬底 117 进行蚀刻处理,去除其周围的凸部以及单晶半导体层 115 的分离面。作为单晶半导体衬底 117 的蚀刻处理,优选使用湿法蚀刻处理,并且可以使用氢氧化四甲铵 (tetramethylammonium hydroxide, 缩写:TMAH) 溶液作为蚀刻液。

[0248] 对单晶半导体衬底 117 进行蚀刻处理后,对其表面进行抛光,以使表面平坦化。作为抛光处理,可以使用机械抛光、或者化学机械抛光 (Chemical Mechanical Polishing, 缩写:CMP) 等。为了使单晶半导体衬底的表面平滑,优选进行 $1\ \mu\text{m}$ 至 $10\ \mu\text{m}$ 左右的抛光。因为在抛光之后在单晶半导体衬底的表面留下抛光颗粒等,所以进行氢氟酸清洗、RCA 清洗。

[0249] 经过以上工序,可以将单晶半导体衬底 117 再生利用为图 2 所示的单晶半导体衬底 110。通过再生利用单晶半导体衬底 117,可以削减半导体衬底 10 的材料成本。

[0250] 本实施方式可以与其他实施方式以及实施例所记载的结构组合来实施。

[0251] 实施方式 3

[0252] 在本实施方式中,参照图 16A 至图 18,作为使用半导体衬底 10 的半导体装置的制造方法的例子说明制造晶体管的方法。通过组合多个晶体管来形成各种半导体装置。以下,参照图 16A 至图 18 的截面图说明晶体管的制造方法。注意,在本实施方式中,将说明同时制造 n 沟道型晶体管和 p 沟道型晶体管的方法。

[0253] 如图 16 (A) 所示,通过利用蚀刻将支撑衬底 100 上的单晶半导体层加工 (构图) 为所希望的形状,来形成半导体膜 603 和半导体膜 604。使用半导体膜 603 形成 p 型晶体管,使用半导体膜 604 形成 n 型晶体管。

[0254] 为了控制阈值电压,在半导体膜 603 和半导体膜 604 中也可以添加有硼、铝、镓等的 p 型杂质元素或者磷、砷等的 n 型杂质元素。例如,在作为赋予 p 型的杂质元素添加硼的情况下,以 $5 \times 10^{16}\text{cm}^{-3}$ 以上且 $1 \times 10^{17}\text{cm}^{-3}$ 以下的浓度添加硼,即可。用来控制阈值电压的杂质的添加既可以对单晶半导体层 116 进行,又可以对半导体膜 603 和半导体膜 604 进行。另外,用来控制阈值电压的杂质的添加也可以对单晶半导体衬底 110 进行。或者,也可以先对单晶半导体衬底 110 进行杂质的添加,为了粗略调节阈值电压,随后对单晶半导体层 116 或半导体膜 603 及半导体膜 604 也进行杂质的添加。

[0255] 例如,以将弱 p 型的单晶硅衬底使用于单晶半导体衬底 110 的情况为实例,将说明该杂质元素的添加方法的一个例子。首先,在蚀刻单晶半导体层 116 之前,对单晶半导体层 116 的整体添加硼。该硼的添加的目的在于调节 p 型晶体管的阈值电压。作为掺杂气体使

用 B_2H_6 ，以 $1 \times 10^{16}/cm^3$ 至 $1 \times 10^{17}/cm^3$ 的浓度添加硼。硼的浓度考虑激活率等而决定。例如，硼的浓度可设定为 $6 \times 10^{16}/cm^3$ 。其次，通过蚀刻单晶半导体层 116 形成半导体膜 603 和半导体膜 604。然后，仅对半导体膜 604 添加硼。该第二次的硼的添加的目的在于调节 n 型晶体管的阈值电压。作为掺杂气体使用 B_2H_6 ，以 $1 \times 10^{16}/cm^3$ 至 $1 \times 10^{17}/cm^3$ 的浓度添加硼。例如，硼的浓度可设定为 $6 \times 10^{16}/cm^3$ 。

[0256] 另外，在作为单晶半导体衬底 110 可以使用具有对 p 型晶体管和 n 型晶体管中的一方的阈值电压合适的导电型及电阻的衬底的情况下，用来控制阈值的杂质的添加工序可以减少到一个，且对半导体膜 603 和半导体膜 604 中的一方添加用来控制阈值电压的杂质元素即可。

[0257] 接下来，如图 16B 所示，以覆盖半导体膜 603 和半导体膜 604 的方式形成栅绝缘膜 606。栅绝缘膜 606 可以通过进行工艺温度为 $350^\circ C$ 以下的 PECVD 法层叠一个或者两层以上氧化硅膜、氧氮化硅膜、氮氧化硅膜、或者氮化硅膜等来形成。此外，可以将通过进行高密度等离子体处理使半导体膜 603 和半导体膜 604 的表面氧化或氮化而形成的氧化物膜或者氮化物膜用作栅绝缘层。高密度等离子体处理例如使用 He、Ar、Kr、Xe 等的稀有气体与氧、氧化氮、氨、氮、氢等的混合气体来进行。在此情况下，通过利用微波激发等离子体，可以产生低电子温度且高密度的等离子体。通过使用由这种高密度的等离子体产生的氧自由基（也有包括 OH 自由基的情况）或氮自由基（也有包括 NH 自由基的情况）使半导体膜的表面氧化或氮化，形成与半导体膜接触的、1nm 至 20nm、优选为 5nm 至 10nm 的绝缘膜。厚度为 5nm 至 10nm 的绝缘膜可以用作栅绝缘膜 606。

[0258] 接下来，如图 16C 所示，通过在栅绝缘膜 606 上形成导电膜之后，将该导电膜加工（构图）为预定的形状，来在半导体膜 603 和半导体膜 604 的上方形成电极 607。可以采用 CVD 法、溅射法等而形成导电膜。作为导电膜，可以使用钽 (Ta)、钨 (W)、钛 (Ti)、钼 (Mo)、铝 (Al)、铜 (Cu)、铬 (Cr)、钨 (Nb) 等。此外，既可以使用以上述金属为主要成分的合金，又可以使用包含上述金属的化合物。另外，也可以使用对半导体膜掺杂赋予导电性的磷等杂质元素的多晶硅等的半导体来形成。

[0259] 作为两个导电膜的组合，可以使用氮化钽或钽 (Ta) 作为第一层，并且使用钨 (W) 作为第二层。除了上述实例以外，还可以举出氮化钨和钨、氮化钼和钼、铝和钼、以及铝和钨等。由于钨和氮化钽具有高耐热性，所以在形成两个导电膜之后的工序中可以进行以热激活为目的的加热处理。另外，作为两个导电膜的组合，例如也可以使用掺杂有赋予 n 型的杂质的硅和镍硅化物、掺杂有赋予 n 型的杂质的 Si 和 $WSix$ 等。

[0260] 另外，虽然在本实施方式中由单层导电膜形成电极 607，但是本实施方式不局限于该结构。电极 607 也可以由层叠的多个导电膜形成。在层叠三个以上的导电膜的三层结构的情况下，优选采用钼膜、铝膜和钼膜的叠层结构。

[0261] 另外，作为当形成电极 607 时使用的掩模，也可以使用氧化硅、氮氧化硅等而代替抗蚀剂。在此情况下，虽然还要添加对氧化硅、氮氧化硅等进行蚀刻的工序，但是由于当蚀刻时的掩模的厚度的降低比采用抗蚀剂的情况少，所以可以形成具有所希望的宽度的电极 607。另外，也可以通过使用液滴喷射法选择性地形成电极 607，而不使用掩模。

[0262] 注意，液滴喷射法是指从细孔喷射或喷出包含预定组成物的液滴来形成预定图案的方法，喷墨法等包括在其范畴内。

[0263] 另外,作为电极 607,在形成导电膜之后使用 ICP(感应耦合等离子体)蚀刻法。通过适当地调节蚀刻条件(施加到线圈型电极层的电力量、施加到衬底侧电极层的电力量、衬底侧电极温度等),可以将导电膜蚀刻为具有所希望的锥形形状。另外,还可以根据掩模形状来控制锥形形状的角度等。另外,作为蚀刻用气体,可以适当地使用氯基气体如氯、氯化硼、氯化硅、四氯化碳等;氟基气体如四氟化碳、氟化硫、氟化氮等;或者氧。

[0264] 接着,如图 16D 所示,以电极 607 为掩模对半导体膜 603 和半导体膜 604 添加赋予一种导电类型的杂质元素。在本实施方式中,对半导体膜 603 添加赋予 p 型的杂质元素(例如硼),而对半导体膜 604 添加赋予 n 型的杂质元素(例如磷或砷)。该工序是为了在半导体膜 603 中形成成为源区域或漏区域的杂质区域,且在半导体膜 604 中形成用作高电阻区域的杂质区域而进行的工序。

[0265] 另外,当将赋予 p 型的杂质元素添加到半导体膜 603 时,使用掩模等覆盖半导体膜 604,以便不添加赋予 p 型的杂质元素。另一方面,当将赋予 n 型的杂质元素添加到半导体膜 604 时,使用掩模等覆盖半导体膜 603,以便不添加赋予 n 型的杂质元素。或者,还可以首先对半导体膜 603 及半导体膜 604 添加赋予 p 型和 n 型中的任一方的杂质元素,然后仅对一方的半导体膜以更高浓度选择性地添加赋予 p 型和 n 型中的另一方的杂质元素。借助于该杂质的添加工序,在半导体膜 603 中形成 p 型高浓度杂质区域 608,而在半导体膜 604 中形成 n 型低浓度杂质区域 609。另外,在半导体膜 603 和半导体膜 604 中与电极 607 重叠的区域分别成为沟道形成区域 610、611。

[0266] 接着,如图 17A 所示,在电极 607 的侧面形成侧壁 612。例如可以以覆盖栅绝缘膜 606 及电极 607 的方式形成新的绝缘膜,并且进行以垂直方向为主体的各向异性蚀刻而部分地蚀刻新形成的该绝缘膜,来形成侧壁 612。借助于该各向异性蚀刻,部分地蚀刻新形成的绝缘膜,在电极 607 的侧面形成侧壁 612。注意,通过该各向异性蚀刻,栅绝缘膜 606 也被部分地蚀刻。可以通过 PECVD 法或溅射法等层叠一个或两个以上的硅膜、氧化硅膜、氮氧化硅膜或包含有机树脂等的有机材料的膜,来形成用来形成侧壁 612 的绝缘膜。在本实施方式中,通过 PECVD 法形成厚度为 100nm 的氧化硅膜。作为氧化硅膜的蚀刻气体,可以使用 CHF_3 和氩的混合气体。另外,形成侧壁 612 的工序不局限于这些。

[0267] 接着,如图 17B 所示,以电极 607 及侧壁 612 为掩模对半导体膜 604 添加赋予 n 导电型的杂质元素。该工序是为了在半导体膜 604 中形成用作源区域或漏区域的杂质区域而进行的工序。在该工序中,使用掩模等覆盖半导体膜 603,对半导体膜 604 添加赋予 n 型的杂质元素。

[0268] 通过上述杂质元素的添加,电极 607 和侧壁 612 成为掩模,在半导体膜 604 中自对准地形成一对 n 型高浓度杂质区域 614。接着,在去除覆盖半导体膜 603 的掩模之后,进行加热处理,以使添加到半导体膜 603 的赋予 p 型的杂质元素及添加到半导体膜 604 的赋予 n 型的杂质元素激活。通过图 16A 至图 17B 所示的一系列的工序,形成 p 沟道型晶体管 617 及 n 沟道型晶体管 618。

[0269] 另外,也可以通过使半导体膜 603 的 p 型高浓度杂质区域 608、半导体膜 604 的一对 n 型高浓度杂质区域 614 成为硅化物来形成硅化物层,以便降低源及漏的电阻。通过使金属与半导体膜 603、604 接触,进行加热处理,使半导体层中的硅和金属起反应来形成硅化物化合物。作为该金属,优选使用钴或镍,还可以使用钛(Ti)、钨(W)、钼(Mo)、锆(Zr)、

铪 (Hf)、钽 (Ta)、钒 (V)、钕 (Nd)、铬 (Cr)、铂 (Pt)、钯 (Pd) 等。在半导体膜 603 和半导体膜 604 的厚度薄时,也可以直到该区域的半导体膜 603 和半导体膜 604 的底部进行硅化物反应。作为用于硅化物化的加热处理,可以使用电阻加热炉、RTA 装置、微波加热装置或激光束照射装置。

[0270] 接着,如图 17C 所示,以覆盖 p 沟道型晶体管 617、n 沟道型晶体管 618 的方式形成绝缘膜 619。作为绝缘膜 619,形成包含氢的绝缘膜。在本实施方式中,使用包含甲硅烷、氨、 N_2O 的源气体,且利用 PECVD 法,形成厚度为 600nm 左右的氮氧化硅膜。这是因为通过使绝缘膜 619 包含氢,可以从绝缘膜 619 扩散氢,而终结半导体膜 603、半导体膜 604 的悬空键的缘故。另外,通过形成绝缘膜 619,可以防止碱金属、碱土金属等的杂质进入到 p 沟道型晶体管 617、n 沟道型晶体管 618。具体地说,作为绝缘膜 619,优选使用氮化硅、氮氧化硅、氮化铝、氧化铝、氧化硅等。

[0271] 接着,以覆盖 p 沟道型晶体管 617、n 沟道型晶体管 618 的方式在绝缘膜 619 上形成绝缘膜 620。作为绝缘膜 620,可以使用具有耐热性的有机材料如聚酰亚胺、丙烯酸、苯并环丁烯、聚酰胺、环氧等。另外,除了上述有机材料之外,还可以使用低介电常数材料 (low-k 材料)、硅氧烷基树脂、氧化硅、氮化硅、氮氧化硅、PSG (磷硅玻璃)、BPSG (硼磷硅玻璃)、铝土等。硅氧烷基树脂除了氢之外也可以具有氟、烷基和芳烃中的至少一种作为取代基。另外,也可以通过层叠多个由这些材料形成的绝缘膜,来形成绝缘膜 620。绝缘膜 620 也可以通过 CMP 法等使其表面平坦化。

[0272] 另外,硅氧烷基树脂相当于以硅氧烷基材料为起始材料而形成的包含 Si-O-Si 键的树脂。硅氧烷基树脂除了氢以外,还可以具有氟、烷基和芳香烃中的至少一种作为取代基。

[0273] 绝缘膜 620 可以根据其材料利用 CVD 法、溅射法、SOG 法、旋转涂敷、浸渍、喷涂、液滴喷射法 (喷墨法、丝网印刷、胶版印刷等)、刮片、辊涂、幕涂、刮刀涂布等来形成。

[0274] 接下来,在氮气气氛中,进行 400°C 至 450°C 左右 (例如 410°C) 的加热处理一个小时左右,从绝缘膜 619 扩散氢,使用氢终结半导体膜 603 及半导体膜 604 的悬空键。注意,由于单晶半导体层 116 与使非晶硅膜晶化的多晶硅膜相比缺陷密度非常小,所以可以缩短该利用氢的终结处理的时间。

[0275] 接着,如图 18 所示,使半导体膜 603 和半导体膜 604 的一部分分别露出地在绝缘膜 619 及绝缘膜 620 中形成接触孔。虽然可以通过使用 CHF_3 和 He 的混合气体的干法蚀刻法形成接触孔,但是不局限于此。并且,形成通过该接触孔与半导体膜 603 和半导体膜 604 接触的导电膜 621 和导电膜 622。导电膜 621 连接到 p 沟道型晶体管 617 的 p 型高浓度杂质区域 608。导电膜 622 连接到 n 沟道型晶体管 618 的一对 n 型高浓度杂质区域 614。

[0276] 导电膜 621 和导电膜 622 可以通过 CVD 法、溅射法等来形成。具体地,作为导电膜 621 和导电膜 622,可以使用铝 (Al)、钨 (W)、钛 (Ti)、钽 (Ta)、钼 (Mo)、镍 (Ni)、铂 (Pt)、铜 (Cu)、金 (Au)、银 (Ag)、锰 (Mn)、钕 (Nd)、碳 (C)、硅 (Si) 等。另外,既可以使用以上述金属为主要成分的合金,又可以使用包含上述金属的化合物。导电膜 621 和导电膜 622 可以采用使用上述金属的膜的单层或层叠多个膜的叠层来形成。

[0277] 作为以铝为主要成分的合金的实例,可以举出以铝为主要成分且包含镍的合金。另外,也可以举出以铝为主要成分且包含镍、以及碳或硅中的一方或双方的合金作为实例。

由于铝、铝硅的电阻值很低且其价格低廉,所以作为形成导电膜 621 和导电膜 622 的材料最合适。尤其,与铝膜相比,当通过进行蚀刻来加工铝硅 (Al-Si) 膜的形状时,可以防止当形成蚀刻用掩模时由抗蚀剂焙烧产生的小丘。另外,也可以在铝膜中混入 0.5%左右的 Cu 而代替硅 (Si)。

[0278] 导电膜 621 和导电膜 622 例如优选采用阻挡膜、铝硅 (Al-Si) 膜和阻挡膜的叠层结构;阻挡膜、铝硅 (Al-Si) 膜、氮化钛膜和阻挡膜的叠层结构。注意,阻挡膜是指使用钛、钛的氮化物、钼、或钼的氮化物来形成的膜。若以隔着铝硅 (Al-Si) 膜的方式形成阻挡膜,则可以进一步防止铝、铝硅的小丘的产生。另外,若使用具有高还原性的元素的钛来形成阻挡膜,即使在半导体膜 603 和半导体膜 604 上形成有薄的氧化膜,包含在阻挡膜中的钛还原该氧化膜,而导电膜 621 及导电膜 622 和半导体膜 603 及半导体膜 604 分别可以良好地接触。另外,也可以层叠多个阻挡膜来使用。在此情况下,例如,可以使导电膜 621 和导电膜 622 具有从下层按顺序层叠钛、氮化钛、铝硅、钛、氮化钛的五层结构。

[0279] 另外,作为导电膜 621 和导电膜 622,也可以采用使用 WF_6 气体和 SiH_4 气体通过化学气相生长法形成的硅化钨。另外,作为导电膜 621 和导电膜 622,也可以采用通过对 WF_6 进行氢还原来形成的钨。

[0280] 图 18 示出 p 沟道型晶体管 617 及 n 沟道型晶体管 618 的俯视图和沿着该俯视图的切断线 A-A' 的截面图。注意,在图 18 的俯视图中示出省略了导电膜 621、导电膜 622、绝缘膜 619 和绝缘膜 620 的图。

[0281] 在本实施方式中,虽然示出 p 沟道型晶体管 617 及 n 沟道型晶体管 618 分别具有一个用作栅极的电极 607 的例子,但是本发明不局限于该结构。在本发明中制造的晶体管可以具有多个用作栅极的电极,且具有该多个电极彼此电连接的多栅结构。此外,该晶体管也可以具有栅平面结构。

[0282] 注意,因为本发明的半导体衬底所具有的半导体层是对单晶半导体衬底进行薄片化而成的层,所以没有取向的不均匀性。因此,可以降低利用半导体衬底而制造的多个晶体管的阈值电压和迁移率等电特性的不均匀性。另外,因为几乎没有晶粒界面,所以可以抑制起因于晶粒界面的泄漏电流,且可以实现半导体装置的低耗电化。因此,可以制造具有高可靠性的半导体装置。

[0283] 在利用通过激光晶化而获得的多晶半导体膜来制造晶体管的情况下,需要考虑激光束的扫描方向来决定晶体管的半导体膜的布图,以便获得高迁移率。但是,本发明的半导体衬底没有该必要,所以在半导体装置的设计上的限制少。

[0284] 本实施方式可以与其他实施方式及实施例所记载的结构组合来实施。

[0285] 实施方式 4

[0286] 在本实施方式中,将说明与上述实施方式 3 不同的晶体管的制造方法,而作为使用半导体衬底 10 的半导体装置的制造方法的一个例子。以下,参照图 38A 至图 40B 的截面图,说明晶体管的制造方法。注意,在本实施方式中,将说明同时制造 n 沟道型晶体管和 p 沟道型晶体管的方法。

[0287] 首先,如图 38(A) 所示,通过利用蚀刻将支撑衬底 100 上的单晶半导体层加工(构图)为所希望的形状,来形成半导体膜 651 和半导体膜 652。使用半导体膜 651 形成 p 型晶体管,使用半导体膜 652 形成 n 型晶体管。

[0288] 为了控制阈值电压,在半导体膜 651 和半导体膜 652 中也可以添加有硼、铝、镓等的 p 型杂质元素或者磷、砷等的 n 型杂质元素。例如,在作为赋予 p 型的杂质元素添加硼的情况下,以 $5 \times 10^{16} \text{cm}^{-3}$ 以上且 $1 \times 10^{17} \text{cm}^{-3}$ 以下的浓度添加即可。用来控制阈值电压的杂质的添加既可以对单晶半导体层 116 进行,又可以对半导体膜 651 和半导体膜 652 进行。另外,用来控制阈值电压的杂质的添加也可以对单晶半导体衬底 110 进行。或者,也可以先对单晶半导体衬底 110 进行杂质的添加,为了粗略调节阈值电压,随后对单晶半导体层 116 或半导体膜 651 及半导体膜 652 也进行杂质的添加。

[0289] 例如,以将弱 p 型的单晶硅衬底使用于单晶半导体衬底 110 的情况为实例,将说明该杂质元素的添加方法的一个例子。首先,在蚀刻单晶半导体层 116 之前,对单晶半导体层 116 的整体添加硼。该硼的添加的目的在于调节 p 型晶体管的阈值电压。作为掺杂气体使用 B_2H_6 ,以 $1 \times 10^{16} / \text{cm}^3$ 至 $1 \times 10^{17} / \text{cm}^3$ 的浓度添加硼。硼的浓度考虑激活率等而决定。例如,硼的浓度可设定为 $6 \times 10^{16} / \text{cm}^3$ 。其次,通过蚀刻单晶半导体层 116 形成半导体膜 603 和半导体膜 604。然后,仅对半导体膜 604 添加硼。该第二次的硼的添加的目的在于调节 n 型晶体管的阈值电压。作为掺杂气体使用 B_2H_6 ,以 $1 \times 10^{16} / \text{cm}^3$ 至 $1 \times 10^{17} / \text{cm}^3$ 的浓度添加硼。例如,硼的浓度可设定为 $6 \times 10^{16} / \text{cm}^3$ 。

[0290] 接着,如图 38B 所示,在半导体衬膜 651、半导体膜 652 上形成栅绝缘层 653、形成栅电极的导电层 654、以及导电层 655。

[0291] 栅绝缘膜 653 通过 CVD 法、溅射法、或者 ALE 法等且利用氧化硅层、氧氮化硅层、氮化硅层、或者氮氧化硅层等绝缘层以单层结构或者叠层结构形成。

[0292] 此外,栅绝缘层 653 也可以通过对半导体膜 651、半导体膜 652 进行等离子体处理,使其表面氧化或氮化来形成。此时的等离子体处理也包括利用由微波(典型的频率为 2.45GHz)激发的等离子体的等离子体处理。例如,也可以包括利用由微波激发并电子密度为 $1 \times 10^{11} / \text{cm}^3$ 以上且 $1 \times 10^{13} / \text{cm}^3$ 以下且电子温度为 0.5eV 以上且 1.5eV 以下的等离子体的处理。通过应用这种等离子体处理对半导体层的表面进行氧化处理或氮化处理,可以形成薄且致密的膜。此外,因为使半导体层的表面直接氧化,所以可以取得界面特性良好的膜。此外,栅绝缘层 653 也可以通过对于利用 CVD 法、溅射法、或者 ALE 法而形成的膜使用微波的等离子体处理来形成。

[0293] 注意,栅绝缘层 653 与半导体层形成界面,因此优选以氧化硅层、氧氮化硅层为界面来形成栅绝缘层 653。这是因为如下缘故:若形成氮含量多于氧含量的膜如氮化硅层或氮氧化硅膜,则会产生如陷阱能级发生的界面特性的问题。

[0294] 形成栅电极的导电层通过使用选自钽、氮化钽、钨、钛、钼、铝、铜、铬、或铌等中的元素、以这些元素为主要成分的合金材料或化合物材料、掺杂有磷等的杂质元素的多晶硅为代表的半导体材料,并且使用 CVD 法、溅射法以单层膜或叠层膜形成。在采用叠层膜的情况下,既可以使用不同的导电材料来形成,又可以使用相同的导电材料来形成。在本方式中,示出形成栅电极的导电层由导电膜 654 及导电层 655 的两层结构构成的例子。

[0295] 在形成栅电极的导电层具有导电层 654 及导电层 655 的两层的叠层结构的情况下,例如可以形成氮化钽层和钨层、氮化钨层和钨层、氮化钼层和钼层的叠层膜。当采用氮化钽层和钨层的叠层膜时,容易获得两者的蚀刻选择比,所以是优选的。注意,在例示的两层的叠层膜中,先记载的膜优选是形成在栅绝缘层 653 上的膜。这里,导电层 654 以 20nm

至 100nm 的厚度形成。导电层 655 以 100nm 至 400nm 的厚度形成。另外,栅电极可以具有三层以上的叠层结构,在此情况下,优选采用钼层、铝层、钼层的叠层结构。

[0296] 接下来,在导电层 655 上选择性地形成抗蚀剂掩模 656、抗蚀剂掩模 657。然后,使用抗蚀剂掩模 656、抗蚀剂掩模 657 进行第一蚀刻处理及第二蚀刻处理。

[0297] 首先,进行使用抗蚀剂掩模 656、抗蚀剂掩模 657 的第一蚀刻处理来选择性地蚀刻导电层 654 及导电层 655,以在半导体膜 651 上形成导电层 658 及导电层 659,并在半导体膜 652 上形成导电层 660 及导电层 661(参照图 38C)。

[0298] 接着,进行使用抗蚀剂掩模 656、抗蚀剂掩模 657 的第二蚀刻处理来蚀刻导电层 659 及导电层 661 的端部,以形成导电层 662 及导电层 663(参照图 38D)。注意,导电层 662 及导电层 663 形成为宽度(平行于载流子流过沟道形成区域的方向(连接源区域和漏区域的方向)的方向)的长度)小于导电层 658 及导电层 660 的宽度。如此,形成由导电层 658 及导电层 662 构成的两层结构的栅电极 665、以及由导电层 660 及导电层 663 构成的两层结构的栅电极 666。

[0299] 应用于第一蚀刻处理及第二蚀刻处理的蚀刻法可以适当地选择。为了提高蚀刻速度,使用利用 ECR(Electron Cyclotron Resonance,即电子回旋共振)方式、ICP(Inductively Coupled Plasma,即感应耦合等离子体)方式等的高密度等离子体源的干法蚀刻装置。通过适当地调整第一蚀刻处理及第二蚀刻处理的蚀刻条件,可以将导电层 658、660 及导电层 662、663 的侧面形成为所希望的锥形形状。在形成所希望的栅电极 665、666 之后去除抗蚀剂掩模 656、657 即可。

[0300] 接下来,以栅电极 665、栅电极 666 为掩模,对半导体膜 651 及半导体膜 652 添加杂质元素 668。在半导体膜 651 中,以导电层 685 及导电层 662 为掩模以自对准方式形成一对杂质区域 669。另外,在半导体膜 652 中,以导电层 660 及导电层 663 为掩模以自对准方式形成一对区域 670(参照图 39A)。

[0301] 作为杂质元素 668,添加硼、铝、镓等的 p 型杂质元素、或磷、砷等的 n 型杂质元素。这里,为了形成 n 沟道型晶体管的高电阻区域,添加 n 型杂质元素的磷作为杂质元素 668。此外,添加磷,来使杂质区域 669 以 1×10^{17} atoms/cm³ 至 5×10^{18} atoms/cm³ 左右的浓度包含磷。

[0302] 接着,为了形成 n 沟道型晶体管的成为源区域以及漏区域的杂质区域,以部分地覆盖半导体膜 651 的方式形成抗蚀剂掩模 671,以覆盖半导体膜 652 的方式选择性地形成抗蚀剂掩模 672。并且,以抗蚀剂掩模 671 为掩模对半导体膜 651 添加杂质元素 673,而在半导体膜 651 中形成一对杂质区域 675(参照图 39B)。

[0303] 作为杂质元素 673,将 n 型杂质元素的磷添加到半导体膜 651,并且将添加浓度设定为 5×10^{19} atoms/cm³ 至 5×10^{20} atoms/cm³。杂质区域 675 用作源区域或者漏区域。杂质区域 675 形成在不重叠于导电层 658 及导电层 662 的区域中。

[0304] 此外,在半导体膜 651 中,杂质区域 676 是不添加杂质元素 673 的杂质区域 669。关于杂质区域 676,杂质浓度比杂质区域 675 高,而用作高电阻区域或者 LDD 区域。在半导体膜 651 中,在重叠于导电层 658 及导电层 662 的区域中形成沟道形成区域 677。

[0305] 注意,LDD 区域是指以低浓度添加有杂质元素的区域,该 LDD 区域形成在沟道形成区域和通过以高浓度添加杂质元素而形成的源区域或漏区域之间。通过设置 LDD 区域,

可以缓和漏区域附近的电场并防止由热载流子注入导致的退化。另外,为了防止由热载流子导致的导通电流值的退化,也可以采用 LDD 区域隔着栅绝缘层与栅电极重叠配置的结构(也称为 GOLD(Gate-drain Overlapped LDD 结构,即栅漏重叠 LDD)结构)。

[0306] 接着,去除抗蚀剂掩模 671 及抗蚀剂掩模 672,然后覆盖半导体膜 651 地形成抗蚀剂掩模 679,以形成 p 沟道型晶体管的源区域及漏区域。然后,以抗蚀剂掩模 679、导电层 660 及导电层 663 为掩模添加杂质元素 680,以在半导体膜 652 中形成一对杂质区域 681、一对杂质区域 682、沟道形成区域 683(参照图 39C)。

[0307] 作为杂质元素 680,使用硼、铝、镓等的 p 型杂质元素。这里,进行添加,以 1×10^{20} atoms/cm³ 至 5×10^{21} atoms/cm³ 左右包含 p 型杂质元素的硼。

[0308] 在半导体膜 652 中,杂质区域 681 形成在不重叠于导电层 660 及导电层 663 的区域中,而用作源区域或漏区域。这里,使杂质区域 681 以 1×10^{20} atoms/cm³ 至 5×10^{21} atoms/cm³ 左右包含 p 型杂质元素的硼。

[0309] 杂质区域 682 形成在重叠于导电层 660 且不重叠于导电层 663 的区域中,是杂质元素 680 贯穿导电层 660 而添加到杂质区域 670 的区域。因为杂质区域 670 呈现 n 型导电性,所以添加杂质元素 673,以使杂质区域 682 具有 p 型导电性。通过调节杂质区域 283 所包含的杂质元素 673 的浓度,可以使杂质区域 682 用作源区域或漏区域。或者,也可以用作 LDD 区域。

[0310] 在半导体膜 652 中,在重叠于导电层 660 及导电层 663 的区域中形成沟道形成区域 683。

[0311] 接着,形成层间绝缘层。层间绝缘层可以由单层结构或者叠层结构形成,但是在此由绝缘层 684 及绝缘层 685 的两层的叠层结构形成(参照图 40A)。

[0312] 作为层间绝缘层,可以通过 CVD 法、溅射法形成氧化硅层、氧氮化硅层、氮化硅层、或氮氧化硅层等。或者,也可以使用聚酰亚胺、聚酰胺、聚乙烯苯酚、苯并环丁烯、丙烯酸、或环氧等的有机材料、硅氧烷树脂等的硅氧烷材料、或恶唑树脂等通过旋涂法等的涂敷法来形成。注意,硅氧烷材料相当于具有 Si-O-Si 键的材料。硅氧烷的骨架结构由硅(Si)和氧(O)的键构成。作为取代基,使用至少包含氢的有机基(例如烷基、芳香烃)。还可以使有机基包括氟基。或者,还可以使用至少包含氢的有机基、以及氟基作为取代基。

[0313] 例如,形成 100nm 厚的氮氧化硅层作为绝缘层 684,并形成 900nm 厚的氧氮化硅层作为绝缘膜 685。另外,通过应用等离子体 CVD 法连续形成绝缘层 684 及绝缘层 685。注意,层间绝缘层也可以具有三层以上的叠层结构。另外,也可以采用氧化硅层、氧氮化硅层、或氮化硅层、与通过使用聚酰亚胺、聚酰胺、聚乙烯苯酚、苯并环丁烯、丙烯酸、环氧等的有机材料、硅氧烷树脂等的硅氧烷材料、或者恶唑树脂而形成的绝缘层的叠层结构。

[0314] 接着,在层间绝缘层(在本实施方式中,绝缘层 684 及 685)中形成接触孔,在该接触孔中形成用作源电极或漏电极的导电层 686(参照图 40B)。

[0315] 接触孔以到达形成在半导体膜 651 中的杂质区域 675、及形成在半导体膜 652 中的杂质区域 681 的方式选择性地形成在绝缘层 684 及绝缘层 685 中。

[0316] 导电层 686 可以使用从铝、钨、钛、钽、钼、镍及钽中选择的一种元素或包含多个这些元素的合金构成的单层膜或叠层膜。例如,可以形成包含钛的铝合金、包含钽的铝合金等作为由包含多个这些元素的合金构成的导电层。此外,在采用叠层膜的情况下,例如可以采

用由钛层夹着铝层或上述铝合金层的结构。

[0317] 如图 40B 所示,可以利用单晶半导体衬底制造 n 沟道型晶体管以及 p 沟道型晶体管。

[0318] 本实施方式可以与其他实施方式及实施例所记载的结构组合来实施。

[0319] 实施方式 5

[0320] 在本实施方式中,参照图 19A 至 19E 说明制造晶体管的方法作为使用半导体衬底 10 的半导体装置的制造方法的一例。通过组合多个薄膜晶体管,形成各种半导体装置。在本实施方式中,说明同时制造 n 沟道型晶体管和 p 沟道型晶体管的方法。

[0321] 如图 19A 所示,准备在支撑衬底 100 上形成有缓冲层 101、单晶半导体层 116 的半导体衬底。缓冲层 101 具有三层结构,它包括用作阻挡层的绝缘膜 112b。注意,示出应用图 1 所示的结构的半导体衬底 10 的例子,但是也可以应用本说明书所示的其他结构的半导体衬底。

[0322] 单晶半导体层 116 具有根据 n 沟道型电场效应晶体管及 p 沟道型电场效应晶体管的形成区域添加了硼、铝、镓等的 p 型杂质元素或磷、砷等的 n 型杂质元素的杂质区域(沟道掺杂区域)。

[0323] 以保护层 804 为掩模进行蚀刻,去除露出的单晶半导体层 116 及其下方的缓冲层 101 的一部分。其次,使用有机硅烷通过 PECVD 法堆积氧化硅膜。该氧化硅膜堆积得厚,以便使单晶半导体层 116 埋入在氧化硅膜中。其次,在对重叠在单晶半导体层 116 上的氧化硅膜进行抛光并去除之后,去除保护层 804,而使元件分离绝缘层 803 残留。单晶半导体层 116 被元件分离绝缘层 803 分离成元件区域 805 及元件区域 806(参照图 19B)。

[0324] 其次,形成第一绝缘膜,在第一绝缘膜上形成栅电极层 808a、808b,以栅电极层 808a、808b 作为掩模对第一绝缘膜进行蚀刻并形成栅绝缘层 807a、807b。

[0325] 栅绝缘层 807a、807b 由氧化硅膜、或氧化硅膜和氮化硅膜的叠层结构形成即可。作为栅绝缘层,也可以采用氧氮化硅膜、氮氧化硅膜等。栅绝缘层 807a、807b 既可以通过等离子体 CVD 法或减压 CVD 法堆积绝缘膜来形成,又可以通过利用等离子体处理的固相氧化或固相氮化来形成。这是因为如下缘故:通过等离子体处理使半导体层氧化或氮化来形成的栅绝缘层是致密、绝缘耐压优良且可靠性高的。例如,使用 Ar 将一氧化二氮(N_2O)稀释为 1 至 3 倍(流量比),在 10Pa 至 30Pa 的压力下施加 3kW 至 5kW 的微波(2.45GHz)电力,使单晶半导体层 116(元件区域 805、806)的表面氧化或氮化。通过该处理形成 1nm 至 10nm(优选为 2nm 至 6nm)的绝缘膜。进而引入一氧化二氮(N_2O)和硅烷(SiH_4),在 10Pa 至 30Pa 的压力下施加 3kW 至 5kW 的微波(2.45GHz)电力,通过 PECVD 法形成氧氮化硅膜而形成栅绝缘层。通过组合固相反应和气相生长法的反应可以形成界面能级密度低且绝缘耐压优良的栅绝缘层。

[0326] 此外,作为栅绝缘层 807a、807b,也可以使用二氧化锆、氧化钨、二氧化钛、五氧化钽等的高介电常数材料。通过使用高介电常数材料作为栅绝缘层 807,可以降低栅极泄漏电流。

[0327] 栅电极层 808a、808b 可以通过溅射法、蒸镀法、CVD 法等方法形成。栅电极层 808、809 由选自钽(Ta)、钨(W)、钛(Ti)、钼(Mo)、铝(Al)、铜(Cu)、铬(Cr)、钕(Nd)中的元素、或者以所述元素为主要成分的合金材料或者化合物材料形成即可。此外,作为栅电极层

808a、808b 还可以使用以掺杂有磷等杂质元素的多晶硅膜为代表的半导体膜或 AgPdCu 合金。

[0328] 其次,形成覆盖栅电极层 808a、808b 的第二绝缘膜 810,然后形成侧壁结构的侧壁绝缘层 816a、816b、817a、817b。成为 p 沟道型电场效应晶体管 (pFET) 的区域的侧壁绝缘层 816a、816b 的宽度比成为 n 沟道型电场效应晶体管 (nFET) 的区域的侧壁绝缘层 817a、817b 的宽度宽。接着,将砷 (As) 等添加到成为 n 沟道型电场效应晶体管的区域来形成接合深度浅的第一杂质区域 820a、820b,并将硼 (B) 等添加到成为 p 沟道型电场效应晶体管的区域来形成接合深度浅的第二杂质区域 815a、815b(参照图 19C)。

[0329] 其次,部分地蚀刻第二绝缘层 810 使栅电极层 808a、808b 的上表面和第一杂质区域 820a、820b 以及第二杂质区域 815a、815b 露出。接着,将 As 等掺杂到成为 n 沟道型电场效应晶体管的区域来形成接合深度深的第三杂质区域 819a、819b,并将 B 等掺杂到成为 p 沟道型电场效应晶体管的区域来形成接合深度深的第四杂质区域 824a、824b。然后,进行为了激活的热处理。然后,作为形成硅化物的金属膜形成钴膜。然后,进行 RTA 等的热处理 (500℃, 1 分钟),使与钴膜接触的部分的硅化物化,以形成硅化物 822a、822b、823a、823b。之后,选择性地去除钴膜。然后,以比硅化物化的热处理高的温度进行热处理,而谋求实现硅化物的部分的低电阻化(参照图 19D)。在元件区域 806 中形成沟道形成区域 826,而在元件区域 805 中形成沟道形成区域 821。

[0330] 其次,形成层间绝缘层 827,使用由抗蚀剂构成的掩模在层间绝缘层 827 中形成分别到达接合深度深的第三杂质区域 819a、819b 和接合深度深的第四杂质区域的 824a、824b 的接触孔(开口)。根据使用的材料的选择比,可以进行一次或多次的蚀刻。

[0331] 根据形成接触孔的层间绝缘层 827 的材料,适当地设定蚀刻方法及条件,即可。可以适当地采用湿法蚀刻、干法蚀刻、或其双方。在本实施方式中使用干法蚀刻。作为蚀刻用气体,可以使用以 Cl_2 、 BCl_3 、 SiCl_4 或 CCl_4 等为代表的氯基气体;以 CF_4 、 SF_6 或 NF_3 等为代表的氟基气体;或 O_2 。另外,也可以将惰性气体添加到使用的蚀刻用气体。作为添加的惰性元素,可以使用选自 He、Ne、Ar、Kr、Xe 中的一种或多种元素。作为湿法蚀刻的蚀刻剂,使用如包含氟化氢铵及氟化铵的混合溶液那样的氢氟酸基溶液。

[0332] 通过覆盖接触孔地形成导电膜并蚀刻导电膜,形成也用作源电极层或漏电极层的布线层,它们与各源区域或漏区域的一部分分别电连接。可以在利用 PVD 法、CVD 法、蒸镀法等形成导电膜之后,蚀刻为所希望的形状来形成布线层。另外,也可以利用液滴喷射法、印刷法、电镀法等,在预定的地方选择性地形成导电层。而且,还可以利用回流法、镶嵌法。布线层由诸如 Ag、Au、Cu、Ni、Pt、Pd、Ir、Rh、W、Al、Ta、Mo、Cd、Zn、Fe、Ti、Zr、Ba 等的金属、Si、Ge、或其合金、或其氮化物材料形成。另外,也可以采用这些的叠层结构。

[0333] 在本实施方式中,以填上形成在层间绝缘层中的接触孔的方式作为埋入布线层形成布线层 840a、840b、840c、840d。埋入型的布线层 840a、840b、840c、840d 通过形成具有可以填上接触孔的厚度的导电膜,只在接触孔部中留下导电膜,且去除不用的导电膜部分而形成。

[0334] 在埋入型的布线层 840a、840b、840c、840d 上形成绝缘层 828 以及布线层 841a、841b、841c 作为引导布线层。

[0335] 通过以上工序,使用接合到支撑衬底 100 的单晶半导体层 116 的元件区域 806 来

制造 n 沟道型电场效应晶体管 832, 并使用元件区域 805 来制造 p 沟道型电场效应晶体管 831(参照图 19E)。此外, 在本实施方式中, n 沟道型电场效应晶体管 832 及 p 沟道型电场效应晶体管 831 通过布线层 842b 电连接。

[0336] 这样互补组合 n 沟道型电场效应晶体管 832 和 p 沟道型电场效应晶体管 831 来构成 CMOS 结构。

[0337] 通过在该 CMOS 结构上层叠布线和元件等, 可以制造微处理器等的半导体装置。另外, 微处理器包括运算电路 (Arithmetic logic unit, 也称为 ALU)、运算电路控制器 (ALU Controller)、指令译码器 (Instruction Decoder)、中断控制器 (Interrupt Controller)、时序控制器 (Timing Controller)、寄存器 (Register)、寄存器控制器 (Register Controller)、总线接口 (Bus I/F)、只读存储器、以及存储器接口 (ROM I/F)。

[0338] 在微处理中形成有包括 CMOS 结构的集成电路, 因此不仅可以谋求实现处理速度的高速化, 而且还可以谋求实现低耗电量化。

[0339] 晶体管的结构不局限于本实施方式, 其结构可以使用形成一个沟道形成区域的单栅结构、形成两个沟道形成区域的双栅结构、或者形成三个沟道形成区域的三栅结构。

[0340] 本实施方式可以与其他实施方式及实施例所记载的结构组合来实施。

[0341] 实施方式 6

[0342] 在实施方式 3 至 5 中, 说明了晶体管的制造方法作为半导体装置的制造方法的一例, 但是, 通过利用附有半导体膜的衬底, 与晶体管一起形成电容、电阻等的各种半导体元件, 可以制造具有高附加价值的半导体装置。在本实施方式中, 参照附图而说明半导体装置的具体方式。

[0343] 首先, 说明微处理器作为半导体装置的一例。图 20 是示出微处理器 200 的结构例的框图。

[0344] 微处理器 200 包括运算电路 201 (Arithmetic logic unit, 也称为 ALU)、运算电路控制器 202 (ALU Controller)、指令译码器 203 (Instruction Decoder)、中断控制器 204 (Interrupt Controller)、时序控制器 205 (Timing Controller)、寄存器 206 (Register)、寄存器控制器 207 (Register Controller)、总线接口 208 (Bus I/F)、只读存储器 209、以及存储器接口 210。

[0345] 通过总线接口 208 输入到微处理器 200 的指令在输入到指令译码器 203 并被译码之后输入到运算电路控制器 202、中断控制器 204、寄存器控制器 207、以及时序控制器 205。运算电路控制器 202、中断控制器 204、寄存器控制器 207、以及时序控制器 205 根据被译码的指令而进行各种控制。

[0346] 运算电路控制器 202 产生用来控制运算电路 201 的工作的信号。此外, 中断控制器 204 当在执行微处理器 200 的程序时对来自外部的输入输出装置或外围电路的中断要求根据其优先级或屏蔽状态而进行判断来处理。寄存器控制器 207 产生寄存器 206 的地址, 并根据微处理器 200 的状态进行寄存器 206 的读出或写入。时序控制器 205 产生控制运算电路 201、运算电路控制器 202、指令解码器 203、中断控制器 204 及寄存器控制器 207 的工作时序的信号。例如, 时序控制器 205 包括根据基准时钟信号 CLK1 产生内部时钟信号 CLK2 的内部时钟产生部。如图 20 所示, 内部时钟信号 CLK2 输入到其他电路。

[0347] 其次, 将说明具有非接触地进行数据收发功能以及计算功能的半导体装置的一

例。图 21 是示出这种半导体装置的结构例的框图。图 21 示出的半导体装置 211 用作以无线通信与外部装置进行信号的收发而工作的计算处理装置。

[0348] 如图 21 所示,半导体装置 211 包括模拟电路部 212 和数字电路部 213。模拟电路部 212 包括具有谐振电容的谐振电路 214、整流电路 215、恒压电路 216、复位电路 217、振荡电路 218、解调电路 219、以及调制电路 220。数字电路部 213 包括 RF 接口 221、控制寄存器 222、时钟控制器 223、接口 224、中央处理单元 225、随机存取存储器 226、以及只读存储器 227。

[0349] 半导体装置 211 的工作概要如下:天线 228 所接收的信号由谐振电路 214 而产生感应电动势。感应电动势经过整流电路 215 而充电到电容部 229。该电容部 229 优选由电容器如陶瓷电容器、电双层电容器等形成。电容部 229 不需要集成在构成半导体装置 211 的衬底上,而可以作为另一部件安装到半导体装置 211。

[0350] 复位电路 217 产生将数字电路部 213 复位并初始化的信号。例如,产生在电源电压升高之后延迟的上升信号作为复位信号。振荡电路 218 根据由恒压电路 216 产生的控制信号改变时钟信号的频率和占空比。解调电路 219 是解调接收信号的电路,而调制电路 220 是调制发送数据的电路。

[0351] 例如,由低通滤波器形成解调电路 219,将振幅调制(ASK)方式的接收信号按其振幅变化来二值化。此外,因为调制电路 220 使振幅调制(ASK)方式的发送信号的振幅变动来发送数据,所以调制电路 220 通过使谐振电路 214 的谐振点变化来改变通信信号的振幅。

[0352] 时钟控制器 223 根据电源电压或中央处理单元 225 的消耗电流,产生用来改变时钟信号的频率和占空比的控制信号。电源电压的监视由电源管理电路 230 进行。

[0353] 从天线 228 输入到半导体装置 211 的信号被解调电路 219 解调后,在 RF 接口 221 中被分解为控制指令、数据等。控制指令存储在控制寄存器 222 中。控制指令包括存储在只读存储器 227 中的数据的读出、向随机存取存储器 226 的数据写入、向中央处理单元 225 的计算指令等。

[0354] 中央处理单元 225 通过接口 224 对只读存储器 227、随机存取存储器 226 及控制寄存器 222 进行存取。接口 224 具有如下功能:根据中央处理单元 225 所要求的地址,产生对于只读存储器 227、随机存取存储器 226 及控制寄存器 222 中的任一个的存取信号。

[0355] 作为中央处理单元 225 的计算方式,可以采用将 OS(操作系统)存储在只读存储器 227 中并在启动的同时读出并执行程序的方式。另外,也可以采用由专用电路构成计算电路并以硬件方式进行运算处理的方式。作为并用硬件和软件这双方的方式,可以采用如下方式:由专用运算电路进行一部分的运算处理,使用程序由中央处理单元 225 进行其他部分的运算。

[0356] 下面,参照图 22A 至图 23B 说明显示装置作为半导体装置的结构例。

[0357] 图 22A 和 22B 是示出液晶显示装置的结构例的图。图 22A 是液晶显示装置的像素的平面图,图 22B 是沿着切断线 J-K 的图 22A 的截面图。在图 22A 中,半导体层 511 是由单晶半导体层 116 形成的层,构成像素的晶体管 525。像素具有半导体层 511、与半导体层 511 交叉的扫描线 522、与扫描线 522 交叉的信号线 523、像素电极 524、使像素电极 524 和半导体层 511 电连接的电极 528。半导体层 511 由贴合到 SOI 衬底的半导体层 511 形成的层,构成像素的晶体管 525。

[0358] 如图 22B 所示,在衬底 510 上层叠有接合层 114、由绝缘膜 112b 和绝缘膜 112a 构成的绝缘层 112、半导体层 511。衬底 510 是分割了的支撑衬底 100。半导体层 511 是通过将单晶半导体层 116 蚀刻而进行元件分离形成的层。半导体层 511 形成有沟道形成区域 512、n 型杂质区域 513。晶体管 525 的栅电极包括在扫描线 522 中,源电极和漏电极中的一方包括在信号线 523 中。

[0359] 在层间绝缘膜 527 上设置有信号线 523、像素电极 524 以及电极 528。在层间绝缘层 527 上形成有柱状间隔物 529,以覆盖信号线 523、像素电极 524、电极 528 以及柱状间隔物 529 的方式形成取向膜 530。相对衬底 532 形成有相对电极 533、覆盖相对电极 533 的取向膜 534。形成柱状间隔物 529,以便维持衬底 510 和相对衬底 532 之间的空间。在由柱状间隔物 529 形成的空间形成有液晶层 535。在信号线 523 及电极 528 与杂质区域 513 连接的部分上,由于形成接触孔而在层间绝缘层 527 发生台阶,因此,在该连接的部分上液晶层 535 的液晶的取向容易错乱。由此,在该有台阶的部分形成柱状间隔物 529,以防止液晶的取向的错乱。

[0360] 下面,将说明电致发光显示装置(以下,称为 EL 显示装置)。图 23A 和 23B 是说明 EL 显示装置的图。图 23A 是 EL 显示装置的像素的平面图,而图 23B 是像素的截面图。如图 23A 所示,像素包括选择用晶体管 401、显示控制用晶体管 402、扫描线 405、信号线 406、以及电流供应线 407、以及像素电极 408。具有如下结构的发光元件被设置在各像素中:在一对电极之间夹有包含电致发光材料而形成的层(EL 层)。发光元件的一方的电极是像素电极 408。

[0361] 选择用晶体管 401 具有由单晶半导体层 116 构成的半导体层 403。在选择用晶体管 401 中,栅电极包括在扫描线 405 中,源电极和漏电极中的一方包括在信号线 406 中,而另一方被形成为电极 411。在显示控制用晶体管 402 中,栅电极 412 与电极 411 电连接,源电极和漏电极中的一方被形成为电连接到像素电极 408 的电极 413,而另一方包括在电流供应线 407 中。

[0362] 显示控制用晶体管 402 是 p 沟道型晶体管,具有由单晶半导体层 116 构成的半导体层 404。如图 23B 所示,半导体层 404 形成有沟道形成区域 451、p 型杂质区域 452。以覆盖显示控制用晶体管 402 的栅电极 412 的方式形成层间绝缘层 427。在层间绝缘层 427 上形成有信号线 406、电流供应线 407、电极 411 和 413 等。此外,在层间绝缘膜 427 上形成有电连接到电极 413 的像素电极 408。像素电极 408 的周边部分由绝缘性的隔断层 428 围绕。在像素电极 408 上形成有 EL 层 429,在 EL 层 429 上形成有对置电极 430。作为加强板设置有对置衬底 431,对置衬底 431 利用树脂层 432 固定在衬底 400 上。衬底 400 是分割了支撑衬底 100 而成的衬底。

[0363] 通过使用半导体衬底 10,可以制造各种各样的电子设备。作为电子设备,可以举出摄像机、数字照相机等影像拍摄装置、导航系统、音频再现装置(汽车音响、音响组件等)、计算机、游戏机、便携式信息终端(移动计算机、移动电话、便携式游戏机或电子书等)、具有记录介质的图像再现装置(具体地说,再现储存在记录介质如数字通用光盘(DVD)等中的图像数据且具有能够显示其图像的显示装置的装置)等。

[0364] 参照图 24A 至 24C 而说明电子设备的具体方式。图 24A 是表示移动电话机 901 的一个例子的外观图。该移动电话机 901 包括显示部 902、操作开关 903 等。通过将图 22A 和

22B 所示的液晶显示装置或图 23A 和 23B 所说明的 EL 显示装置应用于显示部 902, 可以获得显示不均匀性少且图像质量好的显示部 902。

[0365] 此外, 图 24B 是表示数字播放器 911 的结构例子的外观图。数字播放器 911 包括显示部 912、操作部 913、耳机 914 等。还可以应用头戴式耳机或无线式耳机代替耳机 914。通过将图 22A 和 22B 所说明的液晶显示装置或图 23A 和 23B 所说明的 EL 显示装置应用于显示部 912, 即使当屏幕尺寸为 0.3 英寸至 2 英寸左右时, 也可以显示高清晰图像以及大量文字信息。

[0366] 此外, 图 24C 是电子书 921 的外观图。该电子书 921 包括显示部 922、操作开关 923。既可以在电子书 921 中内置调制解调器, 又可以内置图 21 所示的半导体装置 211, 以获得能够以无线方式收发信息的结构。通过将图 22A 和 22B 所说明的液晶显示装置或者图 23A 和 23B 所说明的 EL 显示装置应用于显示部 922, 可以进行高图像质量的显示。

[0367] 图 25A 至 25C 示出与图 24A 所示的移动电话不同的例子。图 25A 至 25C 示出应用本发明的智能手机的构成的一例, 图 25A 是平面图, 图 25B 是背面图, 图 25C 是展开图。该智能手机由框体 1001 及 1002 的两个框体构成。智能手机 1000 是具有移动电话和便携式信息终端的双方的功能, 内置有计算机, 除了声音通话以外还可以进行各种数据处理的所谓智能手机。

[0368] 智能手机 1000 由框体 1001 及 1002 的两个框体构成。该智能手机具有如下结构: 在框体 1001 中具备显示部 1101、扬声器 1102、麦克风 1103、操作键 1104、定点装置 1105、正面相机用镜头 1106、外部连接端子 1107、耳机端子 1108 等; 在框体 1002 中具备键盘 1201、外部存储插槽 1202、背面相机用镜头 1203、灯 1204 等。另外, 天线内置在框体 1001 中。

[0369] 此外, 除了上述结构以外, 该智能手机 1000 还可以内置非接触 IC 芯片、小型存储器等。

[0370] 互相重叠的框体 1001 和框体 1002 (图 25A) 滑动, 如图 25C 所示那样展开。在显示部 1101 中可以嵌入上述实施方式所示的显示装置, 根据使用方式而显示的方向适当地变化。因为在同一个面上具备显示部 1101 及正面相机用镜头 1106, 所以可以进行电视电话。此外, 将显示部 1101 用作取景器, 且利用背面相机用镜头 1203 及灯 1204 可以拍摄静态图像及动态图像。扬声器 1102 及麦克风 1103 不局限于声音通话, 可以使用于电视电话、录音、再现等的用途。操作键 1104 可以进行电话的发送 / 接收、电子邮件等的简单的信息输入、屏幕的滚动 (scroll)、光标移动等。在如文件的制作、作为便携式信息终端的使用等要处理的信息很多的情况下, 使用键盘 1201 是很方便的。再者, 互相重叠的框体 1001 和框体 1002 (图 25A) 滑动, 如图 25C 所示那样展开, 作为便携式信息终端而使用的情况下, 可以使用键盘 1201、定点装置 1105 而进行顺利的操作。外部连接端子 1107 可以连接到各种电缆如交流整流器及 USB 电缆等, 并且可以充电以及进行与个人计算机等的通信。此外, 对外部存储插槽 1202 插入记录介质, 因此可以对应于更大量的数据存储及移动。框体 1002 的背面 (图 25B) 具备背面相机用镜头 1203 及光灯 1204, 将显示部 1101 用作取景器, 可以拍摄静态图像及动态图像。

[0371] 此外, 除了上述功能结构以外, 还可以具备红外线通信功能、USB 端口、电视接收功能等。

[0372] 本实施方式可以与其他实施方式及实施例所记载的结构组合来实施。

[0373] 实施例 1

[0374] 下面,对于本发明根据实施例更详细地说明。勿须置言,本发明不局限于该实施例,而是由权利要求书限定的。在本实施例中,作为本发明的半导体衬底示出 SOI 衬底的半导体层的表面粗糙度以及晶体学上的物性,而进行说明。

[0375] 参照图 26A 至 26H 而说明本实施例的 SOI 衬底的制造方法。图 26A 至 26H 所示的制造方法对应于实施方式 2 所说明的制造方法。

[0376] 作为半导体衬底,准备单晶硅衬底(以下,也称为 c-Si 衬底 2600)(参照图 26A)。c-Si 衬底 2600 是 5 英寸的 p 型硅衬底,其平面取向是 (100),而其侧面取向是 $\langle 110 \rangle$ 。

[0377] 通过利用纯水洗涤 c-Si 衬底 2600,然后使它干燥。接着,通过利用平行平板型等离子体 CVD 装置,在 c-Si 衬底 2600 上形成氧氮化硅膜 2601,并且在氧氮化硅膜 2601 上形成氮氧化硅膜 2602(参照图 26B)。

[0378] 通过利用平行平板型等离子体 CVD 装置,不使 c-Si 衬底 2600 暴露于大气,而连续性地形成氧氮化硅膜 2601、氮氧化硅膜 2602。此时的成膜条件如下。在此,进行如下工序:在形成氧氮化硅膜 2601 之前,在 60 秒钟间利用氢氟酸水溶液进行清洗,来去除 c-Si 衬底 2600 的氧化膜。

[0379] \langle 氧氮化硅膜 2601 \rangle

[0380] • 厚度 50nm

[0381] • 气体的种类(流量)

[0382] SiH₄(4sccm)

[0383] N₂O(800sccm)

[0384] • 衬底温度 400°C

[0385] • 压力 40Pa

[0386] • RF 频率 27MHz

[0387] • RF 功率 50W

[0388] • 电极之间的距离 15mm

[0389] • 电极面积 615.75cm²

[0390] \langle 氮氧化硅膜 2602 \rangle

[0391] • 厚度 50nm

[0392] • 气体的种类(流量)

[0393] SiH₄(10sccm)

[0394] NH₃(100sccm)

[0395] N₂O(20sccm)

[0396] H₂(400sccm)

[0397] • 衬底温度 300°C

[0398] • 压力 40Pa

[0399] • RF 频率 27MHz

[0400] • RF 功率 50W

[0401] • 电极之间的距离 30mm

[0402] • 电极面积 615.75cm²

[0403] 接着,如图 26C 所示,通过利用离子掺杂装置对 c-Si 衬底 2600 添加氢离子,来形成如图 26C 所示的离子添加层 2603。作为源气体使用 100% 氢气体,不对离子化的氢进行质量分离,而利用电场加速来对 c-Si 衬底 2600 添加。详细条件如下。

[0404] • 源气体 H_2

[0405] • RF 功率 150W

[0406] • 加速电压 40kV

[0407] • 剂量 $1.75 \times 10^{16} \text{ions/cm}^{-2}$

[0408] 在离子掺杂装置中,从氢气体产生 H^+ 、 H_2^+ 、 H_3^+ 这些三种离子种,并且将这些所有的离子种掺杂到 c-Si 衬底 2600。在从氢气体发生的离子种中,80% 左右是 H_3^+ 。

[0409] 在形成离子添加层 2603 之后,利用纯水清洗 c-Si 衬底 2600,并利用等离子体 CVD 装置在氮氧化硅膜 2602 上形成厚度为 50nm 的氧化硅膜 2604。作为氧化硅膜 2604 的源气体,使用硅酸乙酯 (TEOS: 化学式 $Si(OC_2H_5)_4$) 和氧气体。氧化硅膜 2604 的成膜条件是如下。

[0410] < 氧化硅膜 2604 >

[0411] • 厚度 50nm

[0412] • 气体的种类 (流量)

[0413] TEOS (15sccm)

[0414] O_2 (750sccm)

[0415] • 衬底温度 300°C

[0416] • 压力 100Pa

[0417] • RF 频率 27MHz

[0418] • RF 功率 300W

[0419] • 电极之间的距离 14mm

[0420] • 电极面积 615.75cm^2

[0421] 准备玻璃衬底 2605。作为玻璃衬底 2605,使用旭硝子株式会社制造的铝硅酸盐玻璃衬底 (制品名称为“AN100”)。清洗玻璃衬底 2605 以及形成有氧化硅膜 2604 的 c-Si 衬底 2600。作为清洗处理,在纯水中进行超声波清洗,然后进行利用包含臭氧的纯水的处理。

[0422] 接着,如图 26E 所示,通过将玻璃衬底 2605 和 c-Si 衬底 2600 贴紧,来将玻璃衬底 2605 和氧化硅膜 2604 接合在一起。通过该工序,将玻璃衬底 2605 和 c-Si 衬底 2600 贴在一起。该工序是不使用加热处理的在常温下进行的处理。

[0423] 接着,在扩散炉中进行加热处理,如图 26D 所示,在离子添加层 2603 处发生分离。首先,在 600°C 下进行 20 分钟的加热。接着,使加热温度上升到 650°C ,再进行 6.5 分钟的加热。通过该一系列的加热处理,在 c-Si 衬底 2600 的离子添加层 2603 中发生裂缝,而 c-Si 衬底 2600 成为分离的状态。通过在该工序中,以 600°C 以上加热 c-Si 衬底 2600,可以使分离后的硅层的结晶性进一步接近于单晶。

[0424] 在结束加热处理后,从扩散炉中取出玻璃衬底 2605 和 c-Si 衬底 2600。由于加热处理,玻璃衬底 2605 和 c-Si 衬底 2600 成为可以分离的状态,所以如图 26F 所示,当去除 c-Si 衬底 2600D 时,形成有 SOI 衬底 2608a,其中在玻璃衬底 2605 上固定有从 c-Si 衬底 2600 分离了的硅层 2606。注意, c-Si 衬底 2600D 对应于硅层 2606 被分离的 c-Si 衬底 2600。

[0425] SOI 衬底 2608a 具有在玻璃衬底 2605 上依次层叠有氧化硅膜 2604、氮氧化硅膜

2602、氧氮化硅膜 2601、硅层 2606 的结构。在本实施例中,硅层 2606 的厚度是 120nm 左右。

[0426] 接着,如图 26G 所示,通过对 SOI 衬底 2608a 的硅层 2606 照射激光束 2610,形成具有硅层 2611 的 SOI 衬底 2608b。图 26H 所示的硅层 2611 对应于照射激光束 2610 后的硅层 2606。通过上述工序,形成图 26H 所示的 SOI 衬底 2608b。SOI 衬底 2608b 的硅层 2612 对应于由于激光束照射而部分熔化且再晶化的硅层 2611。

[0427] 为了进行图 26G 所示的激光束 2610 照射而使用的激光器的规格如下。

[0428] < 激光器的规格 >

[0429] XeCl 受激准分子激光器

[0430] 波长 308nm

[0431] 脉冲宽度 25nsec

[0432] 重复频率 30Hz

[0433] 将激光束 2610 设定为如下线状射束:通过包括柱面透镜等的光学系统使射束点的形状形成为线状。在对激光束 2610 使 c-Si 衬底 2600 相对性地移动的同时,照射激光束 2610。此时,激光束 2610 的扫描速度为 1.0mm/sec,并且对相同区域照射 12 发射的激光束 2610。

[0434] 此外,将激光束 2610 的气氛设定为大气气氛或者氮气气氛。在本实施例中,通过在照射大气中的激光束 2610 的同时,将氮气体喷上在被照射面,来形成氮气气氛。

[0435] 本发明人通过在大约 $350\text{mJ}/\text{cm}^2$ 至 $750\text{mJ}/\text{cm}^2$ 的范围内使激光束 2610 的能量密度变化,来调查由于激光束 2610 的照射的硅层 2611 的平坦化以及结晶性的恢复的效果。能量密度的具体值是如下。

[0436] • $347\text{mJ}/\text{cm}^2$

[0437] • $387\text{mJ}/\text{cm}^2$

[0438] • $431\text{mJ}/\text{cm}^2$

[0439] • $477\text{mJ}/\text{cm}^2$

[0440] • $525\text{mJ}/\text{cm}^2$

[0441] • $572\text{mJ}/\text{cm}^2$

[0442] • $619\text{mJ}/\text{cm}^2$

[0443] • $664\text{mJ}/\text{cm}^2$

[0444] • $706\text{mJ}/\text{cm}^2$

[0445] • $743\text{mJ}/\text{cm}^2$

[0446] 当分析硅层 2611 表面的平坦性及其结晶性时,采用:利用光学显微镜、原子力显微镜 (AFM; Atomic Force Microscope)、扫描电子显微镜 (SEM; Scanning Electron Microscope) 的观察;电子背散射图样 (EBSP; Electron Back Scatter Diffraction Pattern) 的观察;以及拉曼光谱测量。

[0447] 可以通过根据利用 AFM 的在动态力模式 (DFM; dynamic forcemode) 下的观察像 (以下,称为 DFM 像)、由 DFM 像获得的表示表面粗糙度的测量值、利用光学显微镜的暗场像的明度变化、SEM 的观察像 (以下,称为 SEM 像),来评价平坦化的效果。

[0448] 可以通过根据拉曼位移 (Raman Shift)、拉曼光谱的半峰全宽 (FWHM; full width at half maximum)、EBSP 像,来评价结晶性的提高的效果。

[0449] 首先,说明由于激光束照射的平坦化的效果,接着说明结晶性提高的效果。

[0450] 图 28 是在大气气氛中照射激光束的硅层 2611 的光学显微镜的暗场像,而图 29 是在氮气气氛中照射激光束的硅层 2611 的光学显微镜的暗场像。图 28 和图 29 都表示照射激光束之前的硅层 2606 的暗场像。根据图 28 和图 29 所示的暗场像,知道如下事实:通过调节能量密度,在大气气氛以及氮气气氛中,都可以利用激光束的照射,提高平坦性。

[0451] 图 30A 至 30C 是 SEM 像。图 30A 是在照射激光束之前的硅层 2606 的 SEM 像,图 30B 是在大气气氛中处理的硅层 2611 的 SEM 像,图 30C 是在氮气气氛中处理的硅层 2611 的 SEM 像。

[0452] 在本实施例中,使用受激准分子激光器作为激光器。一般知道如下事实:在通过受激准分子激光器使非晶硅膜晶化而形成的多晶硅膜的表面上发生其厚度程度的皱纹(凹凸)。根据图 30B 及图 30C 的 SEM 像,知道如下事实:在硅层 2611 上几乎不发生这样大的皱纹。换言之,知道如下事实:如受激准分子激光器那样的脉冲激光器的射束对于硅层 2606 的平坦化是有效的。

[0453] 图 31A 至 31E 是通过 AFM 观察的 DFM 像。图 31A 是在照射激光束之前的硅层 2606 的 DFM 像。图 31B 至 31E 是在照射激光束之后的硅层 2611 的 DFM 像,激光束的照射气氛与能量密度不同。图 32A 至 32E 分别对应于图 31A 至 31E 的鸟瞰图。

[0454] 表 1 表示基于图 31A 至 31E 所示的 DFM 像来计算出的表面粗糙度。在表 1 中, Ra 表示平均面粗糙度, RMS 表示均方面粗糙度, P-V 表示最大高低差。

[0455] 表 1 硅层的表面粗糙度

[0456]

硅层	气氛	能量密度 [mJ/cm ²]	Ra [nm]	Rms [nm]	P-V [nm]
606 ^a	—	—	7.2	11.5	349.2
611	氮	431	5.4	7.0	202.8
611	大气	525	1.9	2.5	33.7
611	氮	525	2.3	3.0	38.1
611	氮	619	1.9	2.8	145.7

[0457] ^a 激光束照射之前 ^b 激光的能量密度

[0458] 在照射激光束之前的硅层 2606 的 Ra 是 7nm 以上, RMS 是 11nm 以上。该值是接近通过受激准分子激光器使 60nm 左右厚的非晶硅晶化而形成的多晶硅膜的值。根据本发明人的见解,在这种多晶硅膜中,实用的栅绝缘层的厚度厚于多晶硅膜。从而,即使进行硅层 2606 的薄膜化,也难以在其表面上形成 10nm 以下厚的栅绝缘层,而非常难以制造有效地利用薄膜化的单晶硅的特长的高性能晶体管。

[0459] 另一方面,在被照射激光束的硅层 2611 中, Ra 减小到 2nm 左右, RMS 减小到 2.5nm 至 3nm 左右。从而,通过使这种具有平坦性的硅层 2611 薄膜化,可以制造有效地利用薄膜化的单晶硅层的特长的高性能晶体管。

[0460] 以下,说明由于激光束的照射的结晶性的提高。

[0461] 图 33 是表示在照射激光束之前的硅层 2606 的拉曼位移和在照射激光束之后的硅层 2611 的拉曼位移的图表,是表示对于激光束的能量密度的拉曼位移的变化的图表。在图表中表示,越接近单晶硅的拉曼位移的波长的 520.6cm^{-1} ,结晶性越好。根据图 33 所示的图表,知道如下事实:通过调节能量密度,在大气气氛和氮气气氛中,都可以利用激光束的照射而提高硅层 2611 的结晶性。

[0462] 图 34 是表示在照射激光束之前的硅层 2606 的拉曼光谱的半峰全宽 (FWHM) 和在照射激光束之后的硅层 2611 的拉曼光谱的半峰全宽 (FWHM) 的图表,是表示对于激光束 2610 的能量密度的 FWHM 的变化的图表。越接近单晶硅的 FWHM 的波长的 2.5cm^{-1} 至 3.0cm^{-1} ,结晶性越好。根据图 34 所示的图表,知道如下事实:通过调节能量密度,在大气气氛和氮气气氛中,都可以利用激光束的照射而提高硅层 2611 的结晶性。

[0463] 图 35A 至 35C 是从硅层表面的 EBSP 的测量数据获得了的反极图 (IPF、inverse pole figure)。图 35D 是使结晶的各平面取向色码化,而表示 IPF 图的配色和晶面取向的关系的色码图。图 35A 至 35C 所示的 IPF 图分别是在照射激光束之前的硅层 2606 的 IPF 图、在大气气氛中照射激光束的硅层 2611 的 IPF 图、在氮气气氛中照射激光束的硅层 2611 的 IPF 图。

[0464] 根据图 35A 至 35C 所示的 IPF 图,在能量密度为 $380\text{mJ}/\text{cm}^2$ 至 $620\text{mJ}/\text{cm}^2$ 的范围内,在照射激光束之前和照射激光束之后没有硅层的方位错乱,硅层 2611 表面的平面取向维持与使用的 c-Si 衬底 2600 相同的 (100) 平面取向,并且晶粒界面不存在。该事实根据如下事实可以理解:利用图 35D 所示的色码图中的表示 (100) 平面取向的颜色 (在彩色附图中是红色) 表示 IPF 图的大部分。注意,能量密度为 $743\text{mJ}/\text{cm}^2$ 的情况下,在大气气氛和氮气气氛中,硅层 2611 的 IPF 图的结晶取向都错乱,所以可以认为硅层 2611 完全熔化且以无秩序的晶面取向进行结晶生长。

[0465] 根据上述表 1、图 28 至图 35D,可以知道如下事实:通过在大气气氛和氮气气氛中照射激光束,可以同时实现从单晶硅衬底分离的硅层的平坦性的提高以及结晶性的恢复。在本实施例中,可以同时实现平坦性的提高以及结晶性的恢复的激光束的能量密度在大气气氛中是 $500\text{mJ}/\text{cm}^2$ 以上且 $600\text{mJ}/\text{cm}^2$ 以下,而在氮气气氛中是 $400\text{mJ}/\text{cm}^2$ 以上且 $600\text{mJ}/\text{cm}^2$ 以下,可以知道在氮气气氛中可以使用的能量密度的范围更广。

[0466] 此外,改变图 26G 所示的激光束的照射条件,利用二次离子分析法 (SIMS) 测量膜中的氢离子浓度。为了进行图 26G 所示的激光束 2610 的照射而使用的激光器的规格是如下。

[0467] < 激光器的规格 >

[0468] XeCl 受激准分子激光器

[0469] 波长 308nm

[0470] 脉冲宽度 25nsec

[0471] 重复频率 30Hz

[0472] 将激光束 2610 设定为如下线状射束:通过包括柱面透镜等的光学系统使其射束点的形状形成为线状。在对激光束 2610 使 c-Si 衬底 2600 相对性地移动的同时,照射激光束 2610。此时,激光束 2610 的扫描速度为 $1.0\text{mm}/\text{sec}$,激光束宽度为 $340\mu\text{m}$,并且对相同区

域照射 10 发射的激光束 2610。并且,此时,对相同区域反复照射的激光束 2610 的重叠率为 90%。

[0473] 此外,将激光束 2610 的气氛设定为大气气氛或者氮气气氛。在本实施例中,通过在照射大气中的激光束 2610 的同时,将氮气体喷上在被照射面,来形成氮气气氛。

[0474] 本发明人通过在大约 $350\text{mJ}/\text{cm}^2$ 至 $750\text{mJ}/\text{cm}^2$ 的范围内使激光束 2610 的能量密度变化,利用二次离子分析法 (SIMS) 调查在激光束 2610 的气氛为大气气氛或者氮气气氛下的由于激光束 2610 的照射的硅层 2611 中的氢浓度。在图 36 中,纵轴表示浓度 (atoms/ cm^3),而横轴表示蚀刻样品的深度 (nm)。此外,为比较,也对不进行激光束照射的情况下的离子浓度,利用二次离子分析法 (SIMS) 调查。此外,在图 36 中,在以“定量范围 Si”表示的深度方向的范围下,定量硅层 2611 中的氢浓度。注意,图 36 所示的定量氢浓度的硅层形成于形成在氮氧化硅层上的 50nm 厚的氧氮化硅层、形成在氧化硅层上的 50nm 厚的氮氧化硅层、利用 TEOS 而形成的 100nm 厚的氧化硅层上。此外,照射到硅层的激光束 2610 的能量密度的具体值以及照射激光的气氛是如下的。

[0475] • 没有激光束照射,大气气氛 (条件 1)

[0476] • $449.0\text{mJ}/\text{cm}^2$,氮气气氛 (条件 2)

[0477] • $543.1\text{mJ}/\text{cm}^2$,氮气气氛 (条件 3)

[0478] • $543.1\text{mJ}/\text{cm}^2$,大气气氛 (条件 4)

[0479] • $637.3\text{mJ}/\text{cm}^2$,氮气气氛 (条件 5)

[0480] 在图 36 中,没有激光束照射且大气气氛的数据对应于由粗折线表示的条件 1, $449.0\text{mJ}/\text{cm}^2$ 且氮气气氛的数据对应于由圆形折线表示的条件 2, $543.1\text{mJ}/\text{cm}^2$ 且氮气气氛的数据对应于由三角形折线表示的条件 3, $543.1\text{mJ}/\text{cm}^2$ 且大气气氛的数据对应于由方形折线表示的条件 4, $637.3\text{mJ}/\text{cm}^2$ 且氮气气氛的数据对应于由菱形折线表示的条件 5。根据图 36,可以知道如下事实:由于激光束照射,不管能量密度大还是小,在硅层的表面以及深度方向的一部分区域中氢浓度都降低。因为激光束照射所带来的氢浓度的降低在不进行激光束照射的条件 1 中不能观察,所以可以说,这是因为由于激光束照射而硅层熔化所带来的氢的气化。此外,可以知道如下事实:在硅层的定量范围下,氢浓度的分布在照射激光的条件下的在硅层的表面以及深度方向的一部分降低,但是在硅层的深度方向有 100nm 的部分中成为固定。可以说,在硅层的定量范围下的氢浓度的差异是可以评价硅层由于激光束照射而向硅层的深度方向熔化得什么程度。就是说,可以知道如下事实:随着激光束照射,硅层的表面以及深度方向的一部分熔化。

[0481] 此外,本发明人调查由于激光束照射使硅层部分熔化且再晶化而制造的薄膜晶体管的对于栅电压的漏电流的变化量。此外,为比较,也调查利用不进行激光束照射的硅层而制造的薄膜晶体管的对于栅电压的漏电流的变化量。将薄膜晶体管的结构设定为正交错结构,将薄膜晶体管的栅极长度设定为 $10\mu\text{m}$,将其栅极宽度设定为 $8\mu\text{m}$,将栅绝缘膜的厚度设定为 110nm,而进行评价。此外,将照射到硅层的激光束 2610 的能量密度设定为 $500\text{mJ}/\text{cm}^2$,并且将照射激光束的气氛设定为大气气氛。

[0482] 图 37A 和 37B 表示薄膜晶体管的对于栅电压的漏电流的变化量的测量数据。图 37A 是使用不进行激光束照射的硅层而制造的薄膜晶体管的测量数据,而图 37B 是使硅层部分熔化且再晶化而制造的薄膜晶体管的测量数据。根据图 37A 和 37B,可以知道如下事

实:通过照射激光,改善硅层的表面的平坦性,进行再晶化而改善结晶性的图 37B 所示的薄膜晶体管的特性优越,诸如 S 值(亚阈值系数)小,并且迁移率高。

[0483] 本实施例可以与上述实施方式所记载的结构组合来实施。

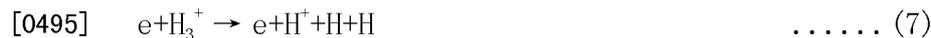
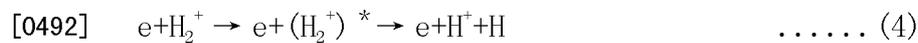
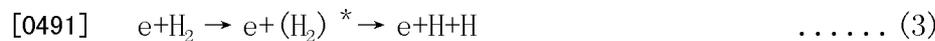
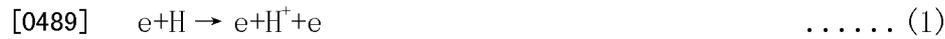
[0484] 实施例 2

[0485] 在本实施例中,考察当形成损伤层时的离子的照射方法。

[0486] 在上述实施方式中,当形成损伤层时,将由来自于氢(H)的离子(以下,称为“氢离子种”)照射到单晶半导体衬底。更具体地说,将氢气或者将氢包含于其组成中的气体用作原材料,产生氢等离子体,将该氢等离子体中的氢离子种照射到单晶半导体衬底。

[0487] (氢等离子体中的离子)

[0488] 在上述那样的氢等离子体中存在 H^+ 离子、 H_2^+ 离子、 H_3^+ 离子这种氢离子种。在此,以下列举表示各氢离子种的反应过程(生成过程、消灭过程)的反应式。



[0498] 图 41 表示示意性地表示上述反应的一部分的能量图解。注意,图 41 所示的能量图解只不过是示意图,并且不是严密地规定涉及反应的能量的关系。

[0499] (H_3^+ 离子的生成过程)

[0500] 如上所述, H_3^+ 主要通过反应式(5)所示的反应过程生成。另一方面,作为与反应式(5)竞争的反应,有反应式(6)所示的反应过程。为了增加 H_3^+ 离子,至少需要反应式(5)所示的反应比反应式(6)所示的反应发生得多(注意,因为作为减少 H_3^+ 离子的反应,也存在(7)、(8)、(9),所以即使(5)所示的反应多于(6)所示的反应, H_3^+ 离子也不一定增加)。反过来,当反应式(5)所示的反应比反应式(6)所示的反应发生得少时,在等离子体中的 H_3^+ 离子的比例减少。

[0501] 在上述反应式中,右边(最右边)的生成物的增加量依赖于左边(最左边)所示的原料的密度、涉及其反应的速度系数等。在此,利用实验确认到如下事实:当 H_2^+ 离子的动能小于大约 11eV 时,(5)所示的反应成为主要反应(即,与涉及反应式(6)的速度系数相比,涉及反应式(5)的速度系数成为充分大),而当 H_2^+ 离子的动能大于大约 11eV 时,(6)所示的反应成为主要反应。

[0502] 带电粒子通过从电场受到力量而获得动能。该动能对应于电场所导致的势能(potential energy)的减少量。例如,某一个带电粒子与其它粒子碰撞之间获得的动能等于在其间经过的电位差的势能。就是说,有如下趋势:当可以在电场中不碰撞到其他粒子而移动长距离时,与当不同于此时相比,带电粒子的动能(的平均)大。在粒子的平均自由路程长的情况下,就是压力低的情况下会发生这种带电粒子的动能增大的趋势。

[0503] 另外,即使平均自由路程短,也在其间可以获得大动能的情况下,带电粒子的动能变大。就是,可以说,当即使平均自由路程短,也电位差大时,带电粒子所具有的动能变大。

[0504] 将上述结果适用于 H_2^+ 离子。在如用于生成等离子体的处理室内那样,以电场的存在为前提的情况下,当该处理室内的压力低时 H_2^+ 离子的动能变大,当该处理室内的压力高时 H_2^+ 离子的动能变小。就是说,因为在处理室内的压力低的情况下反应式 (6) 所示的反应成为主要反应,所以发生 H_3^+ 离子减少的趋势,而因为在处理室内的压力高的情况下反应式 (5) 所示的反应成为主要反应,所以发生 H_3^+ 离子增加的趋势。另外,在等离子体生成区域中的电场较强的情况下,即,在某两点之间的电位差大的情况下, H_2^+ 离子的动能变大。在与此相反的情况下, H_2^+ 离子的动能变小。就是说,因为在电场较强的情况下反应式 (6) 所示的反应成为主要反应,所以发生 H_3^+ 离子减少的趋势,而因为在电场较弱的情况下反应式 (5) 所示的反应成为主要反应,所以发生 H_3^+ 离子增加的趋势。

[0505] (根据离子源的差异)

[0506] 在此,示出氢离子种的比例(尤其是 H_3^+ 离子的比例)不同的实例。图 42 是表示由 100% 氢气体(离子源的压力: $4.7 \times 10^{-2} Pa$) 生成的离子的质量分析结果的图表。注意,上述质量分析通过测量从离子源提取的离子而进行。横轴表示离子的质量。在光谱中,质量 1、质量 2、质量 3 的峰值分别对应于 H^+ 离子、 H_2^+ 离子、 H_3^+ 离子。纵轴表示光谱强度,并且对应于离子数量。在图 42 中,由以质量是 3 的离子为 100 的情况下的相对比表示质量不同的离子的数量。根据图 42 可以知道由上述离子源生成的离子的比例大约为 H^+ 离子 : H_2^+ 离子 : H_3^+ 离子 = 1 : 1 : 8。注意,也可以通过利用如下离子掺杂装置来获得这种比例的离子,该离子掺杂装置由生成等离子体的等离子体源部(离子源)和用来从该等离子体引出离子束的引出电极等构成。

[0507] 图 43 是示出在使用与图 42 不同的离子源的情况下,当离子源的压力大约为 $3 \times 10^{-3} Pa$ 时,由 PH_3 生成的离子的质量分析结果的图表。上述质量分析结果是注目于氢离子种的。此外,质量分析通过测量从离子源引出的离子来进行。与图 42 同样,图 43 所示的图表中的横轴表示离子的质量,并且质量 1、质量 2、质量 3 的峰值分别对应于 H^+ 离子、 H_2^+ 离子、 H_3^+ 离子。纵轴为对应于离子数量的光谱的强度。根据图 43 可以知道在等离子体中的离子的比例大约为 H^+ 离子 : H_2^+ 离子 : H_3^+ 离子 = 37 : 56 : 7。注意,虽然图 43 是当源气体为 PH_3 时的数据,但是当使用 100% 氢气体作为源气体时,氢离子种的比例也成为大概相同。

[0508] 在获得图 43 所示的数据的离子源的情况下,在 H^+ 离子、 H_2^+ 离子、以及 H_3^+ 离子中,只生成大约 7% 的 H_3^+ 离子。另一方面,在获得图 42 所示的数据的离子源的情况下,可以将 H_3^+ 离子的比例成为 50% 以上(在上述条件下大约为 80%)。可以认为这起因于在上述考察中很明显的处理室内的压力及电场。

[0509] (H_3^+ 离子的照射机理)

[0510] 在生成如图 42 那样的包含多种离子的等离子体且对生成了的多种离子不进行质量分离而照射到单晶半导体衬底的情况下, H^+ 离子、 H_2^+ 离子、 H_3^+ 离子各离子被照射到单晶半导体衬底的表面。为了再现从照射离子到形成离子引入区域的机理,考虑以下的五种模型。

[0511] 1. 照射的氢离子种为 H^+ 离子,照射之后也为 H^+ 离子(或者 H) 的情况。

[0512] 2. 照射的氢离子种为 H_2^+ 离子,照射之后也为 H_2^+ 离子(或者 H_2) 的情况。

[0513] 3. 照射的氢离子种为 H_2^+ 离子,照射之后分裂为两个 H 离子 (或者 H^+ 离子) 的情况。

[0514] 4. 照射的氢离子种为 H_3^+ 离子,照射之后也为 H_3^+ 离子 (或者 H_3) 的情况。

[0515] 5. 照射的氢离子种为 H_3^+ 离子,照射之后分裂为三个 H (或者 H^+ 离子) 的情况。

[0516] (模拟实验结果和实测值的比较)

[0517] 根据上述模型,进行当将氢离子种照射到硅衬底时的模拟实验。作为用于模拟实验的软件,使用 SRIM(the Stopping and Range of Ions in Matter:通过蒙特卡罗法的离子引入过程的模拟实验软件)、TRIM((the Transport of Ions in Matter:物质中的离子输送)的改良版)。注意,在计算方面上,在模型 2 中,将 H_2^+ 离子替换质量为两倍的 H^+ 离子来进行计算。此外,在模型 4 中,将 H_3^+ 离子替换质量为三倍的 H^+ 离子来进行计算。再者,在模型 3 中,将 H_2^+ 离子替换动能为 1/2 的 H^+ 离子来进行计算,而在模型 5 中,将 H_3^+ 离子替换动能为 1/3 的 H^+ 离子来进行计算。

[0518] 注意,虽然 SRIM 是以非晶结构为对象的软件,但是当在高能量、高剂量的条件下照射氢离子种时,可以应用 SRIM。这是因为如下缘故:由于氢离子种和 Si 原子的碰撞,硅衬底的结晶结构变化为非单晶结构。

[0519] 图 44 示出当利用上述模型 1 至模型 5 照射氢离子种时(当在换算为 H 的情况下照射十万个时)的计算结果。此外,图 44 也示出照射图 42 所示的氢离子种的硅衬底中的氢浓度(SIMS(Secondary Ion Mass Spectroscopy:二次离子质谱仪)的数据)。关于利用模型 1 至模型 5 进行的计算的结果,纵轴由氢原子的数量表示(右轴),并且关于 SIMS 数据,纵轴由氢原子的密度表示(左轴)横轴是从硅衬底表面的深度。在比较实测值的 SIMS 数据和计算结果的情况下,模型 2 及模型 4 显著地从 SIMS 的数据的峰值离开,此外,在 SIMS 数据中不观察到对应于模型 3 的峰值。因此,可以知道如下事实:模型 2 至模型 4 的影响相对性地小。考虑到对于离子的动能为 keV, H-H 的键合能量不过为几 eV 左右的事实,就模型 2 至模型 4 的影响小是因为大部分的 H_2^+ 离子、 H_3^+ 离子分离为 H^+ 离子、H 的缘故。

[0520] 根据上述考察,下面不顾及模型 2 至模型 4。图 45 至图 47 示出当利用模型 1 至模型 5 照射氢离子种时(当在换算为 H 的情况下照射十万个时)的计算结果。此外,还示出照射图 42 所示的氢离子种的硅衬底中的氢浓度(SIMS 数据)以及将上述模拟实验结果拟合到 SIMS 数据的(以下,称为拟合函数)。在此,图 45 示出加速电压为 80kV 的情况,图 46 示出加速电压为 60kV 的情况,而图 47 示出加速电压 40kV 的情况。注意,关于利用模型 1 至模型 5 进行的计算的结果,纵轴由氢原子的数量表示(右轴),并且关于 SIMS 数据以及拟合函数,纵轴由氢原子的密度表示(左轴)。横轴是从硅衬底表面的深度。

[0521] 注意,考虑到模型 1 及模型 5,通过下面的计算式算出符合函数。注意,在计算式中, X、Y 为涉及符合的参数,而 V 为体积。

[0522] [拟合函数] = $X/V \times$ [模型 1 的数据] + $Y/V \times$ [模型 5 的数据]

[0523] 当考虑到实际上照射的离子种的比例(大约为 H^+ 离子 : H_2^+ 离子 : H_3^+ 离子 = 1 : 1 : 8) 时,也应该考虑到 H_2^+ 离子的影响(即,模型 3),但是因为下面所示的理由,在此排除 H_2^+ 离子的影响。

[0524] • 由于通过利用模型 3 的照射过程引入的氢比模型 5 的照射过程极少,因此即使排除它也没有大的影响(在 SIMS 数据中不出现峰值)。

[0525] • 其峰值位置接近模型 5 的模型 3 由于在模型 5 中发生的沟道现象（起因于结晶的晶格结构的元素的移动）隐藏的可能性高。就是说，难以估计模型 3 的符合参数。这是因为如下缘故：在本模拟实验中以非晶硅为前提，而不考虑到起因于结晶性的影响。

[0526] 图 48 表示上述的拟合参数。在任何加速电压下，引入的 H 的数量的比例大约为 [模型 1] : [模型 5] = 1 : 42 至 1 : 45（当在模型 1 中的 H 的数量为 1 的情况下，在模型 5 中的 H 的数量大约为 42 以上且 45 以下），并且照射的氢离子种的数量比例大约为 [H⁺ 离子（模型 1）] : [H₃⁺ 离子（模型 5）] = 1 : 14 至 1 : 15（当在模型 1 中的 H⁺ 离子的数量为 1 的情况下，在模型 5 中的 H₃⁺ 离子的数量大约为 14 以上且 15 以下）。考虑到不顾及模型 3 和假设为非晶硅而进行计算的事实等，可以说获得将近涉及实际上的照射的氢离子种的比例（大约为 H⁺ 离子 : H₂⁺ 离子 : H₃⁺ 离子 = 1 : 1 : 8）的值。

[0527] （使用 H₃⁺ 离子的效果）

[0528] 通过将如图 42 所示的提高 H₃⁺ 离子的比例的氢离子种照射到单晶半导体衬底，可以接受起因于 H₃⁺ 离子的多个优点。例如，因为 H₃⁺ 离子分离为 H⁺ 离子或 H 离子等而被导入于衬底内，所以与主要照射 H⁺ 离子或 H₂⁺ 离子的情况相比，可以提高离子的导入效率。由此，可以谋求实现 SOI 衬底的生产率的提高。另外，与此相同，有 H₃⁺ 离子分离之后的 H⁺ 离子或 H 的动能变小的趋势，所以适合较薄的半导体层的制造。

[0529] 注意，为了有效地照射 H₃⁺ 离子，优选使用能够照射如图 42 所示的氢离子种的离子掺杂装置。因为离子掺杂装置低廉且优越于大面积处理，所以通过利用这种离子掺杂装置照射 H₃⁺ 离子，可以获得大面积化、低成本化以及生产率的提高等的显著的效果。另一方面，当最优先考虑 H₃⁺ 离子的照射时，不需要限于使用离子掺杂装置来解释。

[0530] 本说明书根据 2007 年 11 月 1 日在日本专利局受理的日本专利申请编号 2007-285559 而制作，所述申请内容包括在本说明书中。

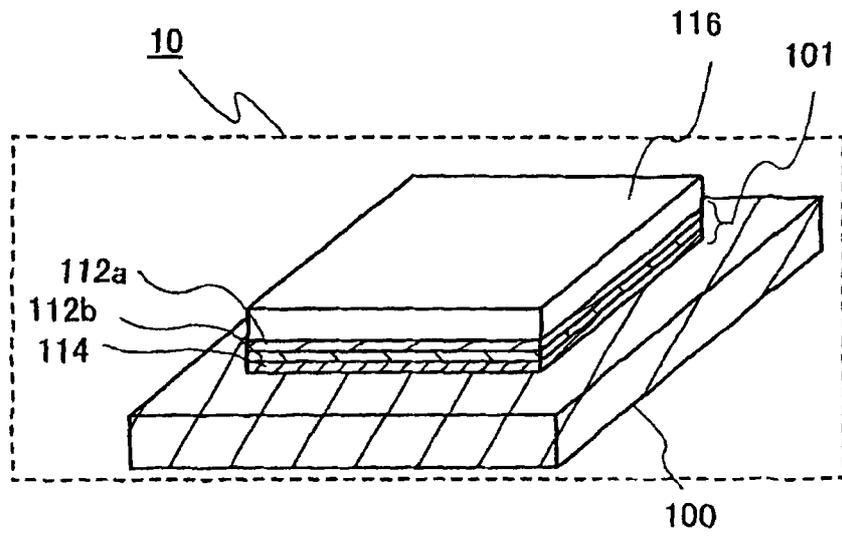


图 1

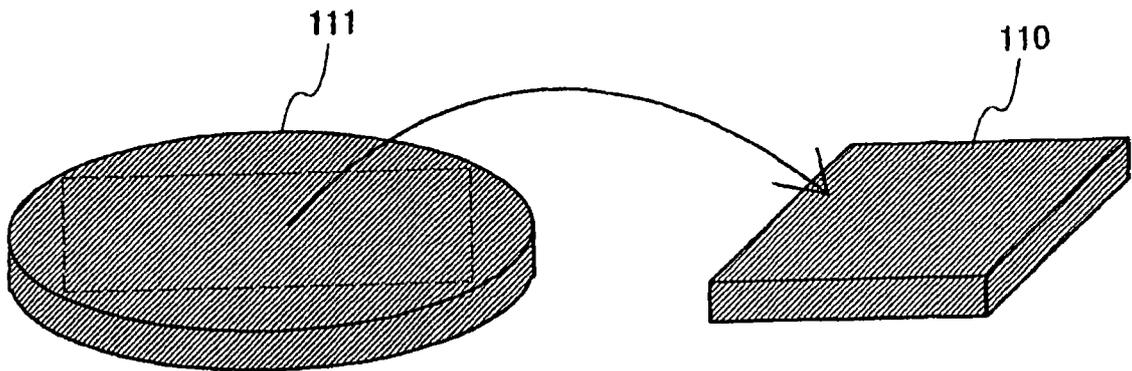


图 2



图 3A

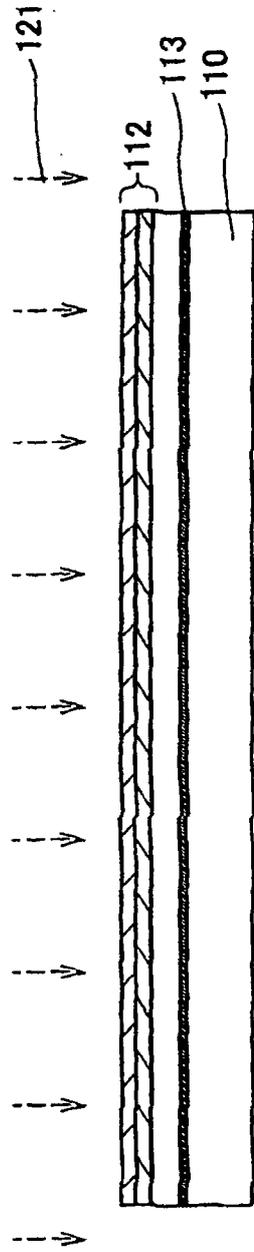


图 3B

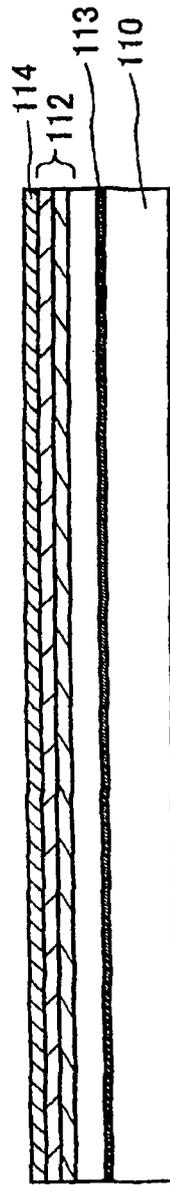


图 3C

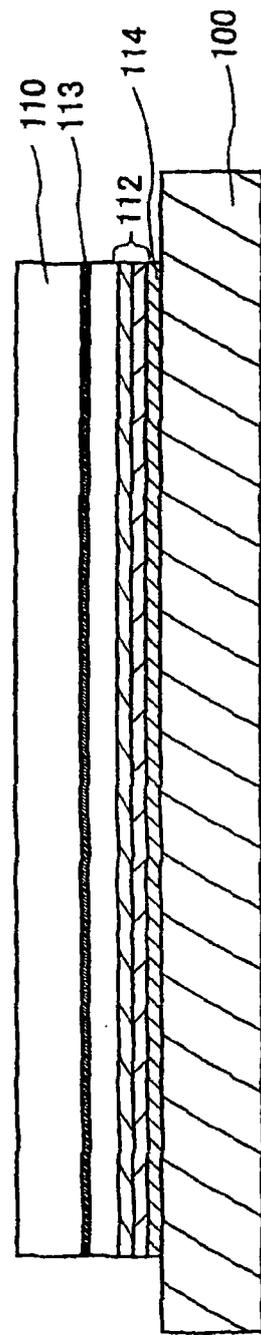


图 3D

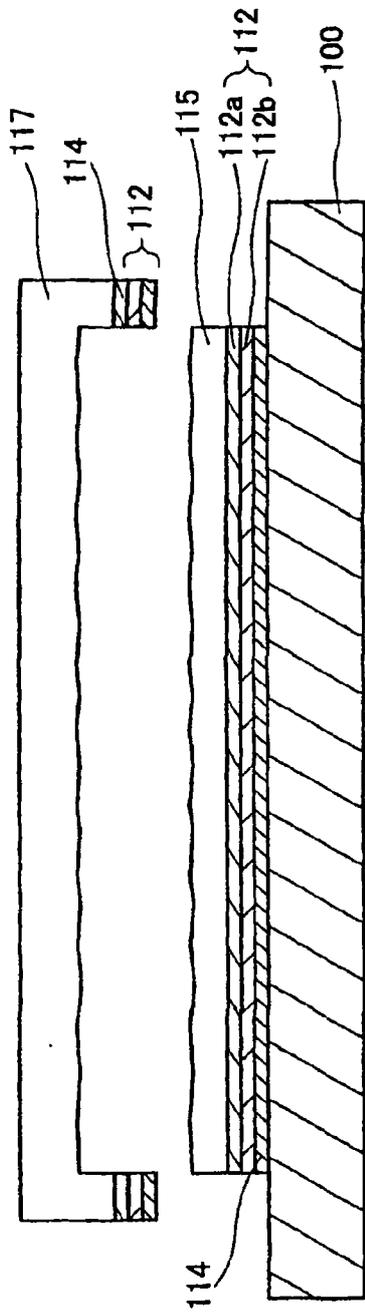


图 4A

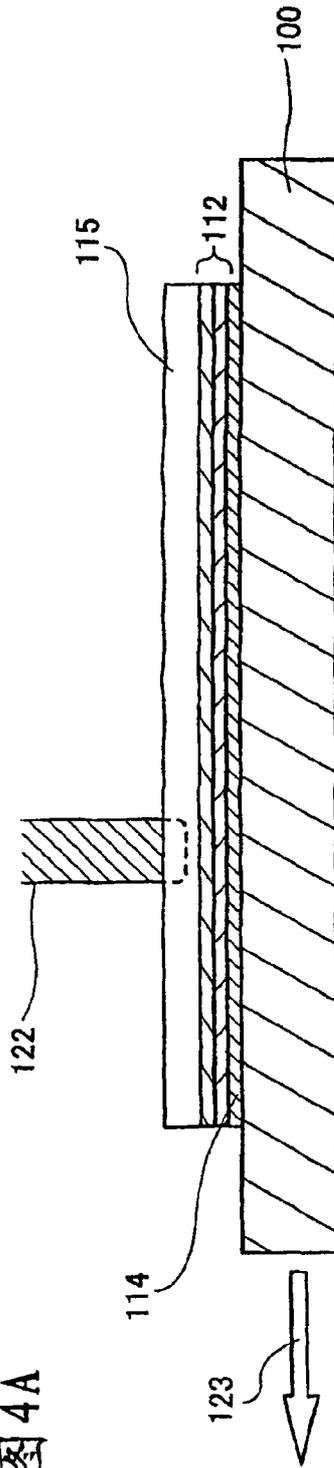


图 4B

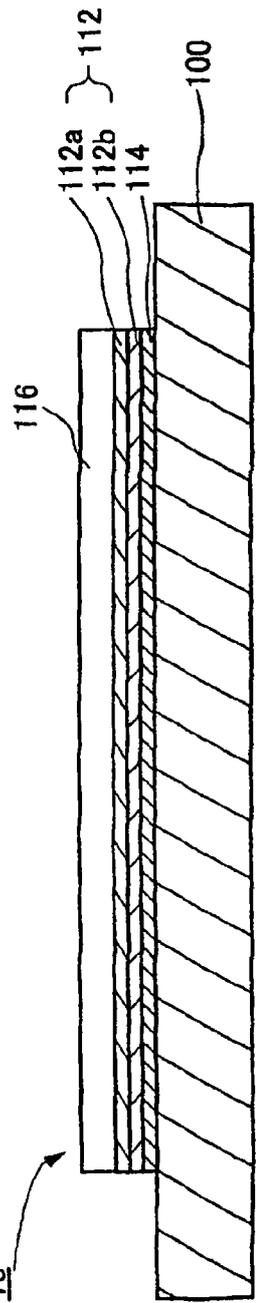


图 4C

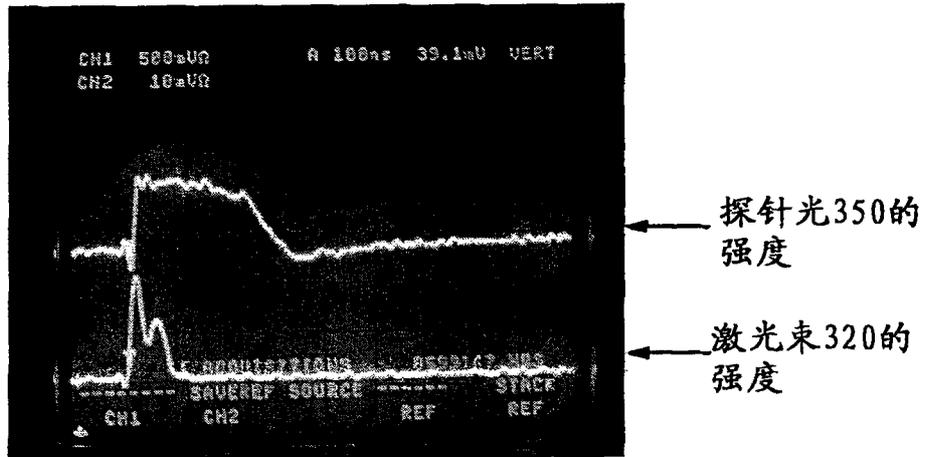


图 6A

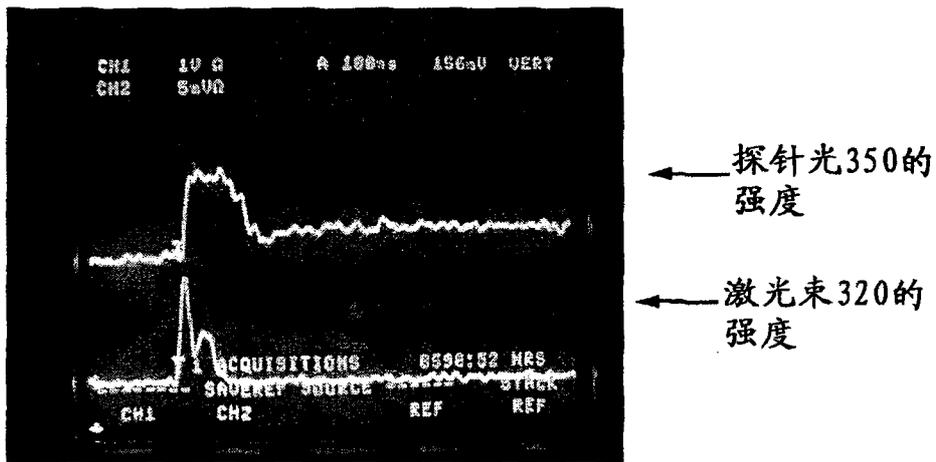


图 6B

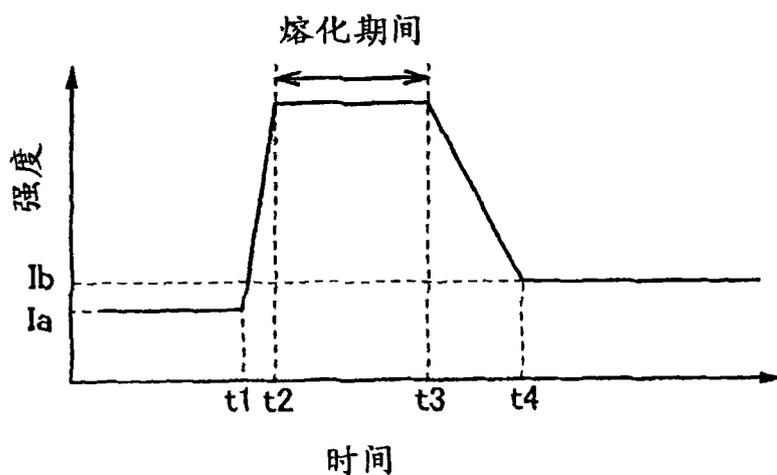


图 7

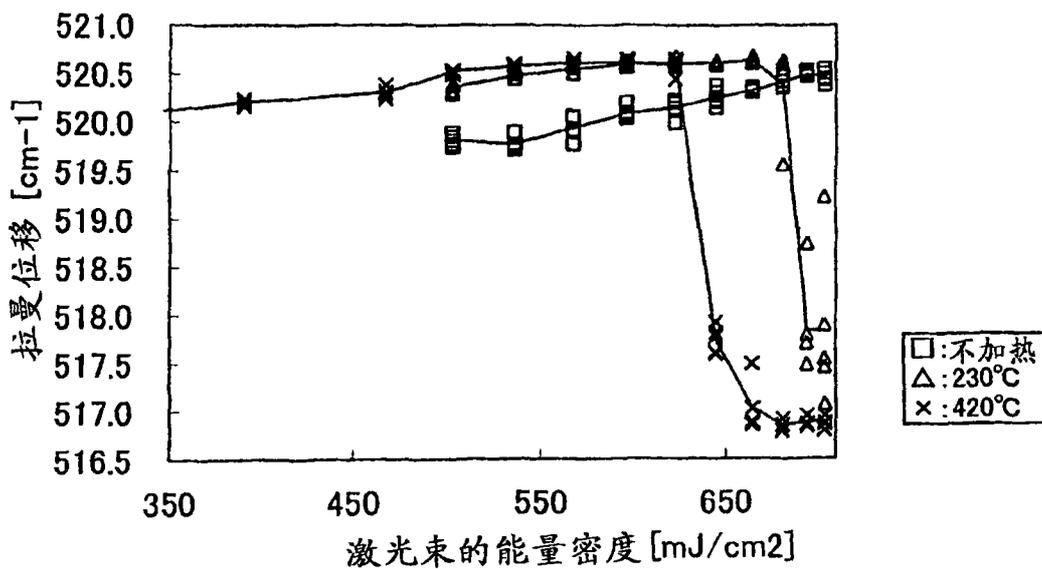


图 8

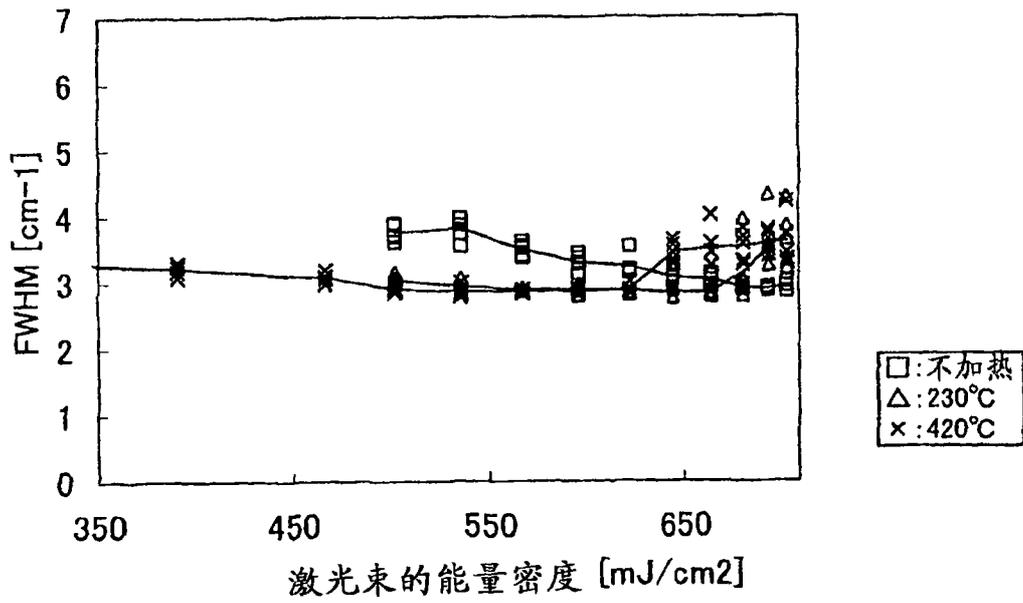


图 9

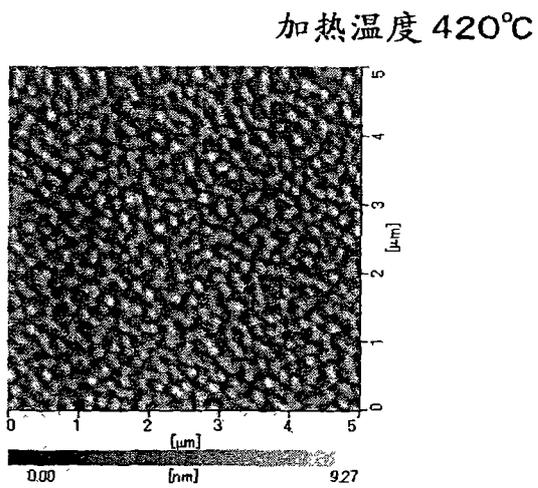


图 10A

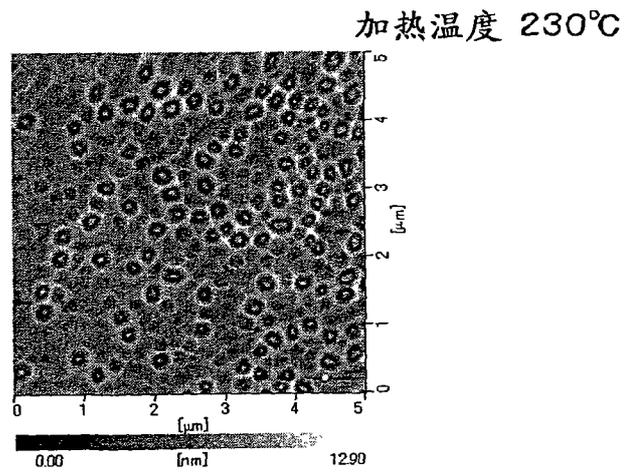


图 10B

不加热

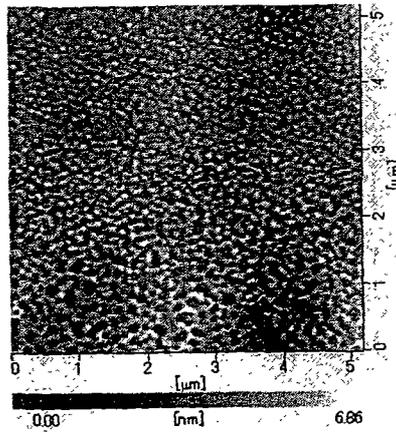


图 10C

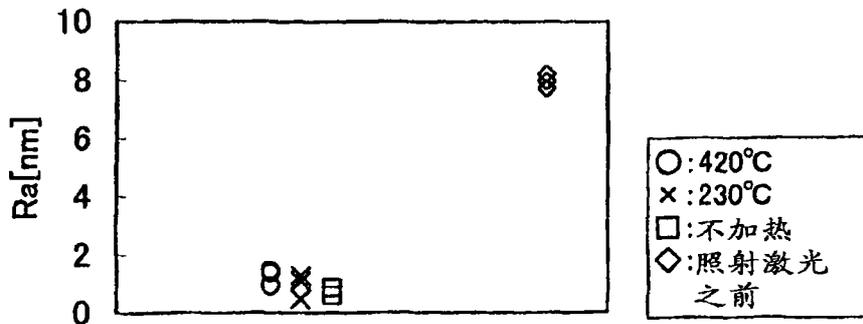


图 11A

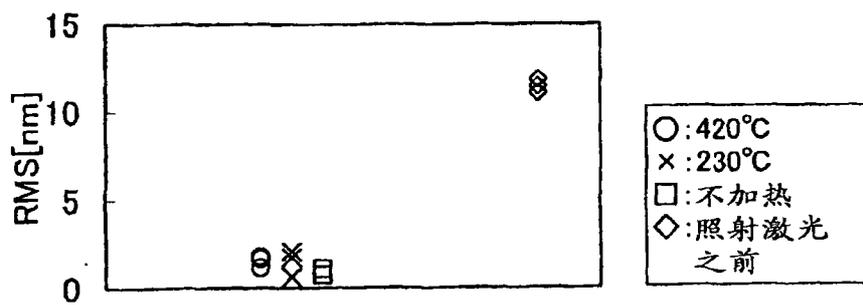


图 11B

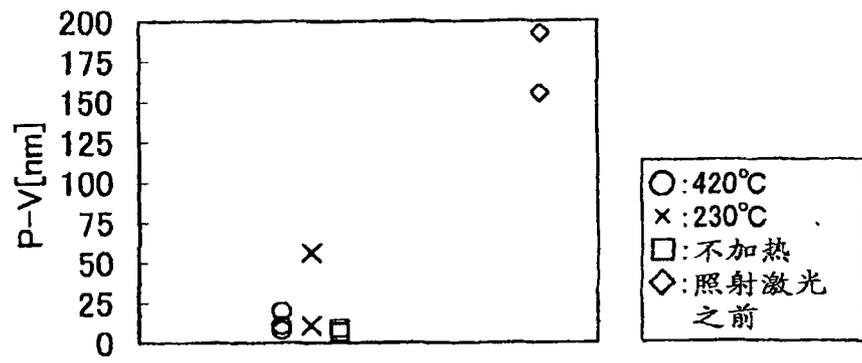


图 11C

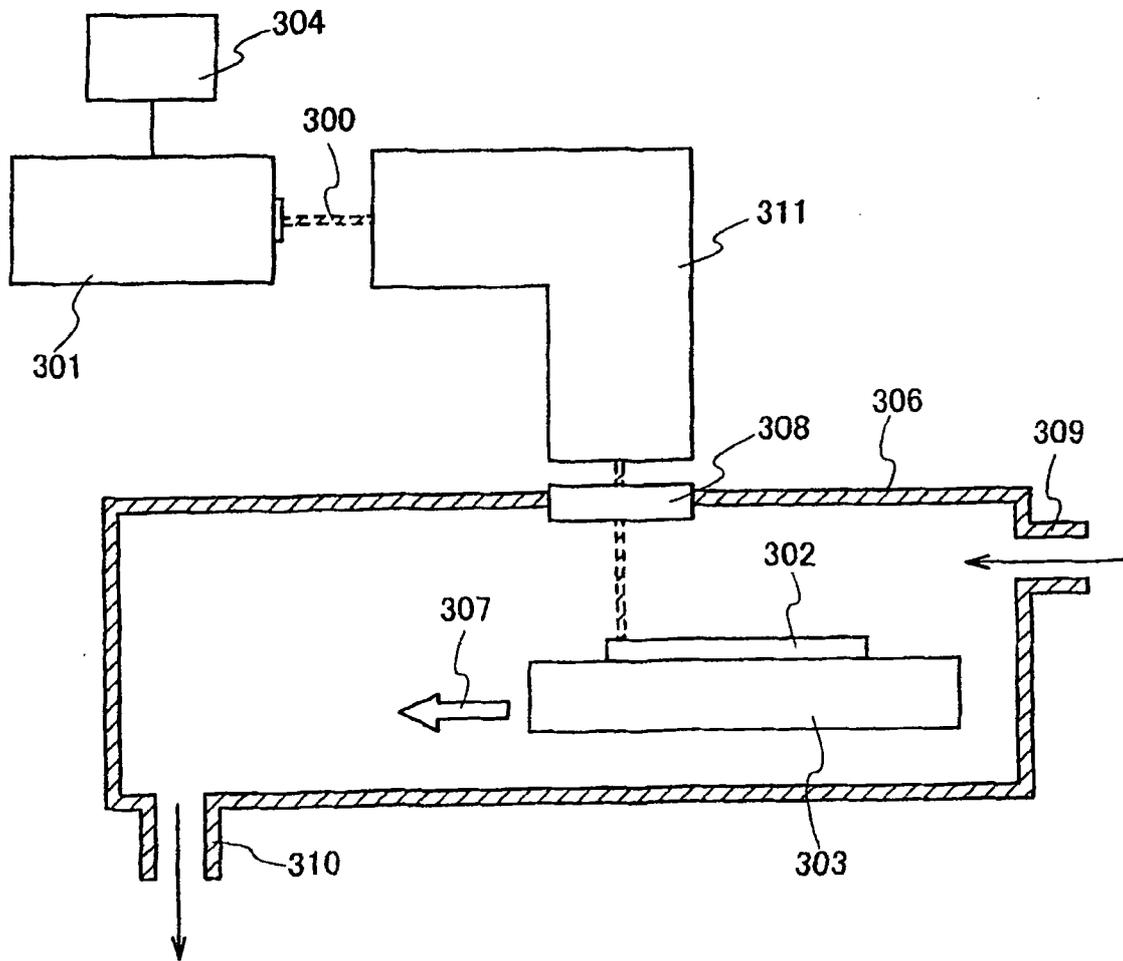


图 12

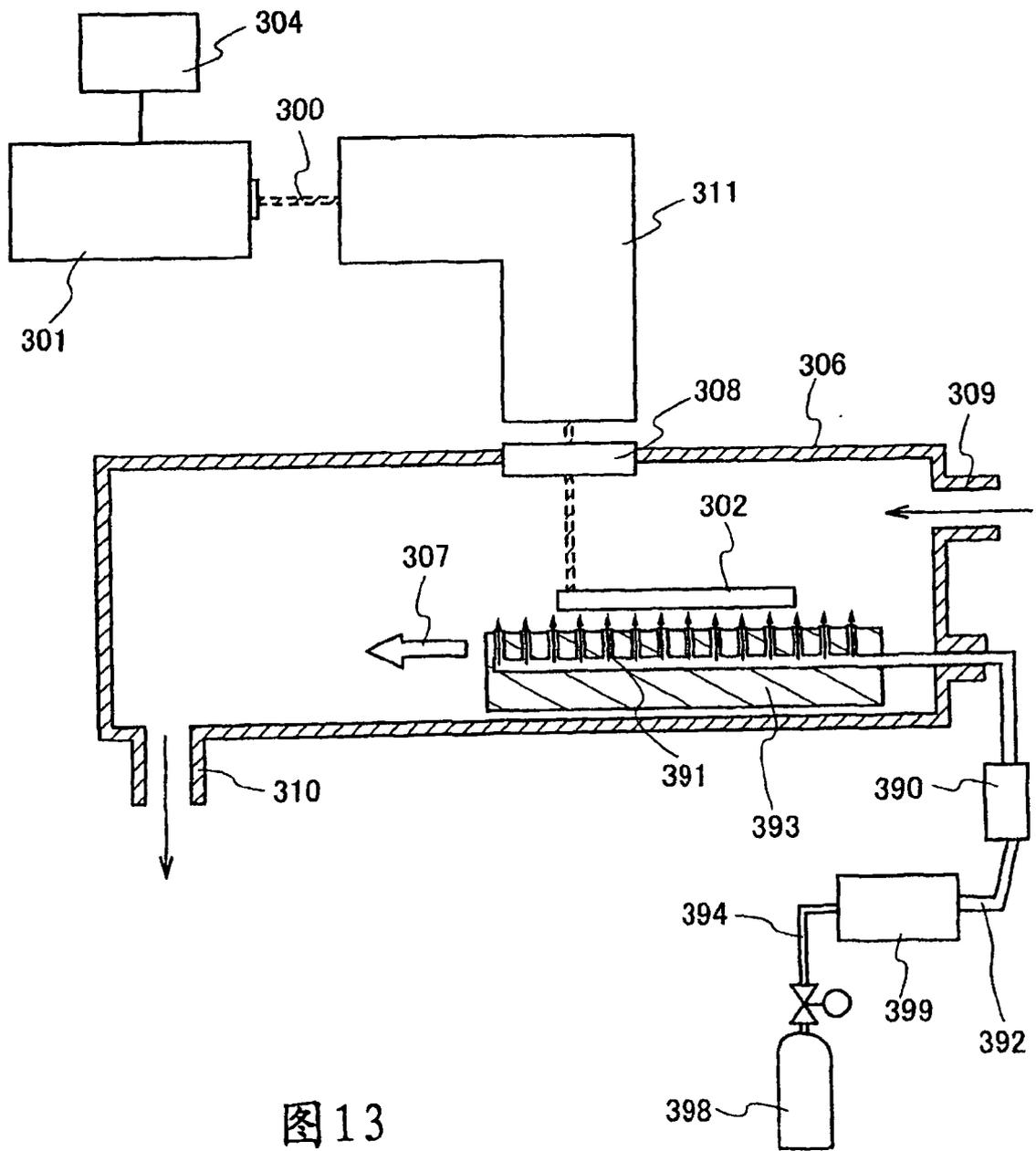


图 13

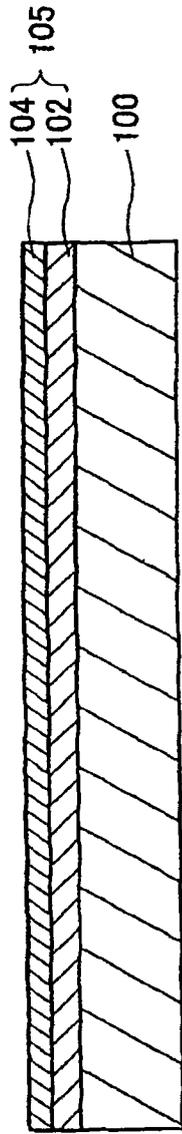


图14

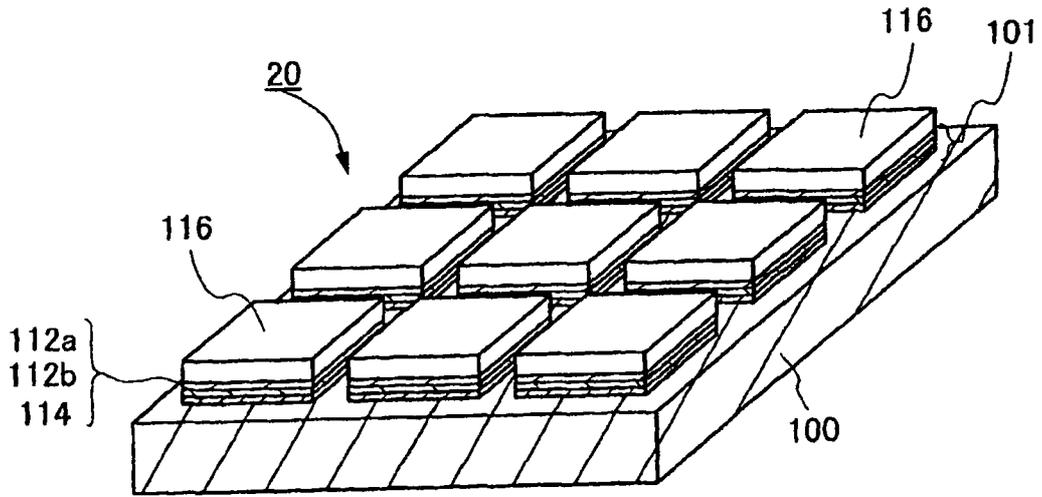


图 15

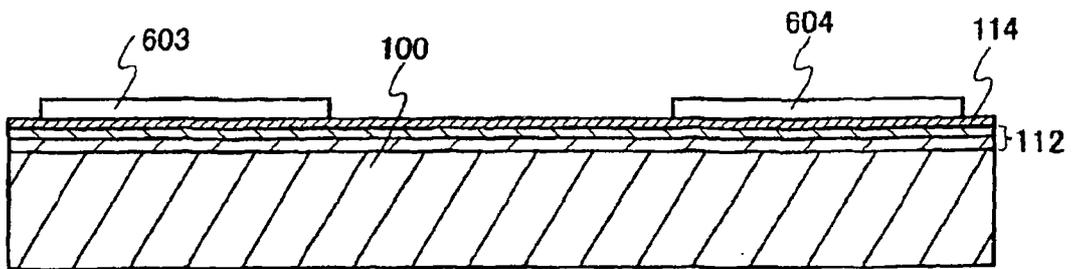


图 16A

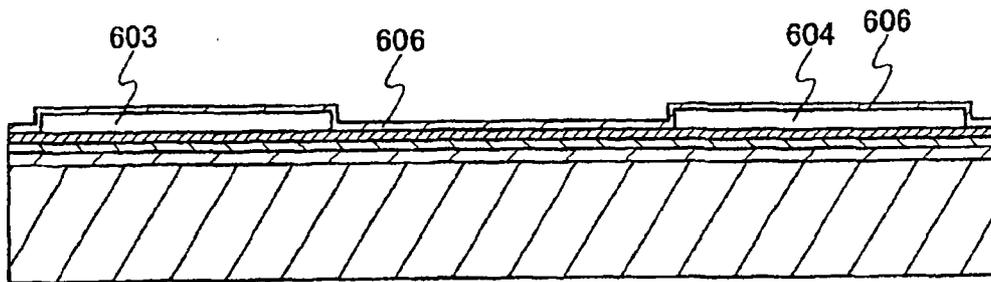


图 16B

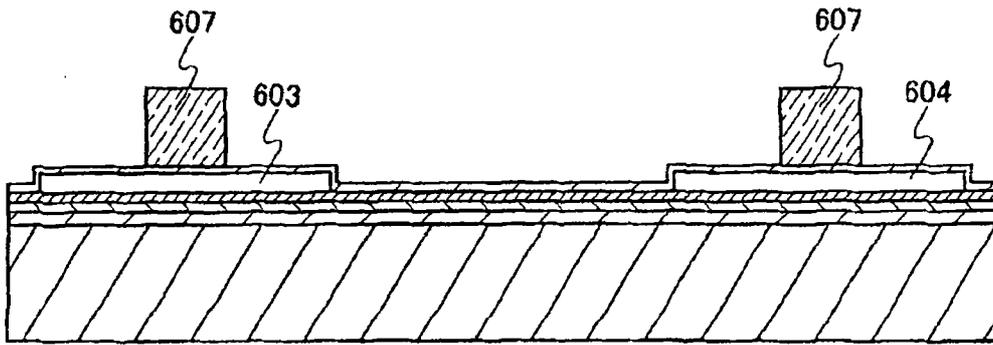


图 16C

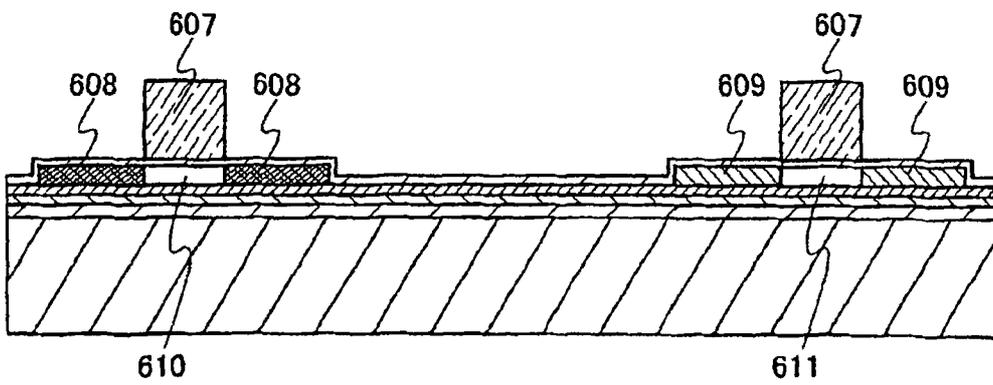


图 16D

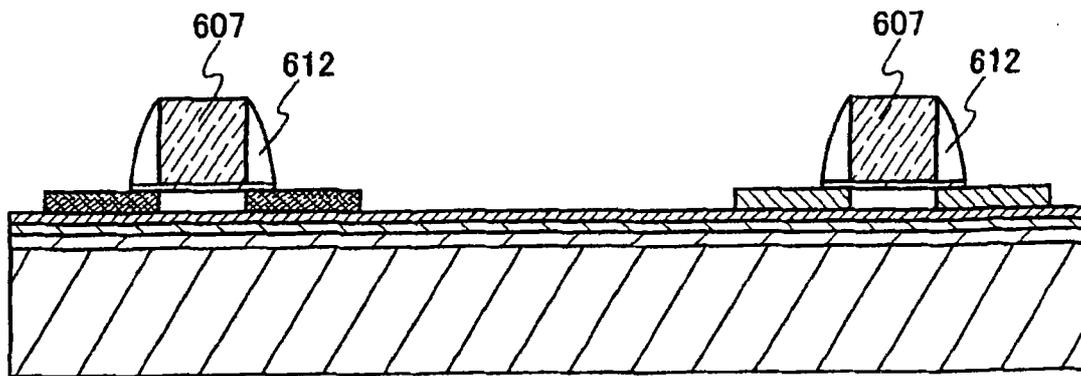


图 17A

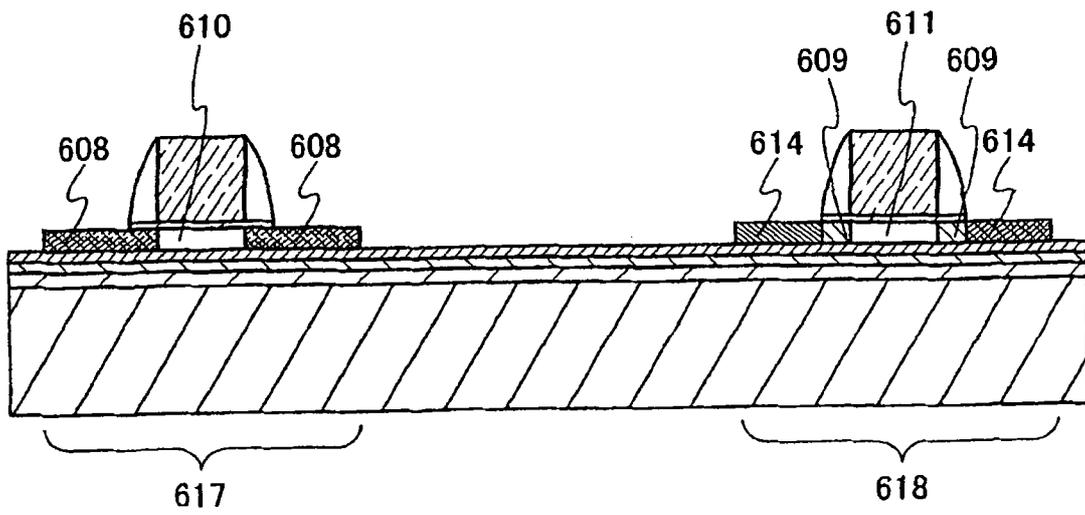


图 17B

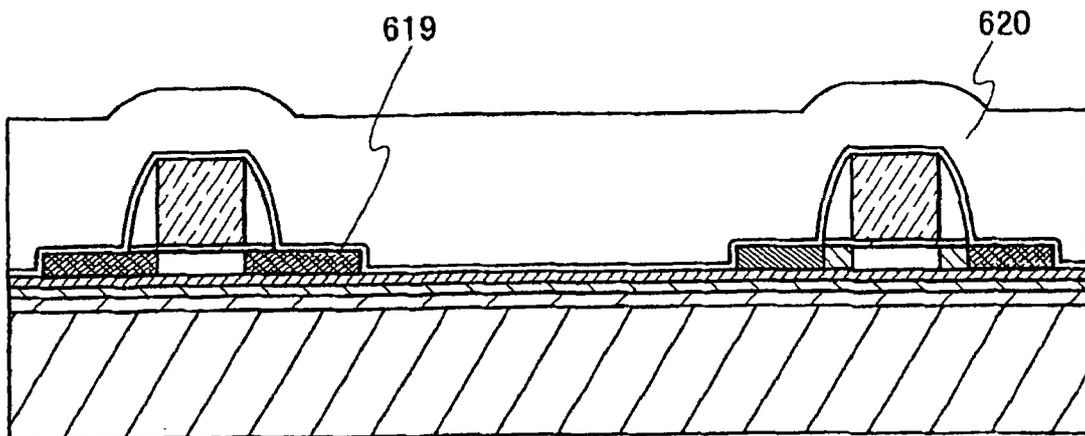


图 17C

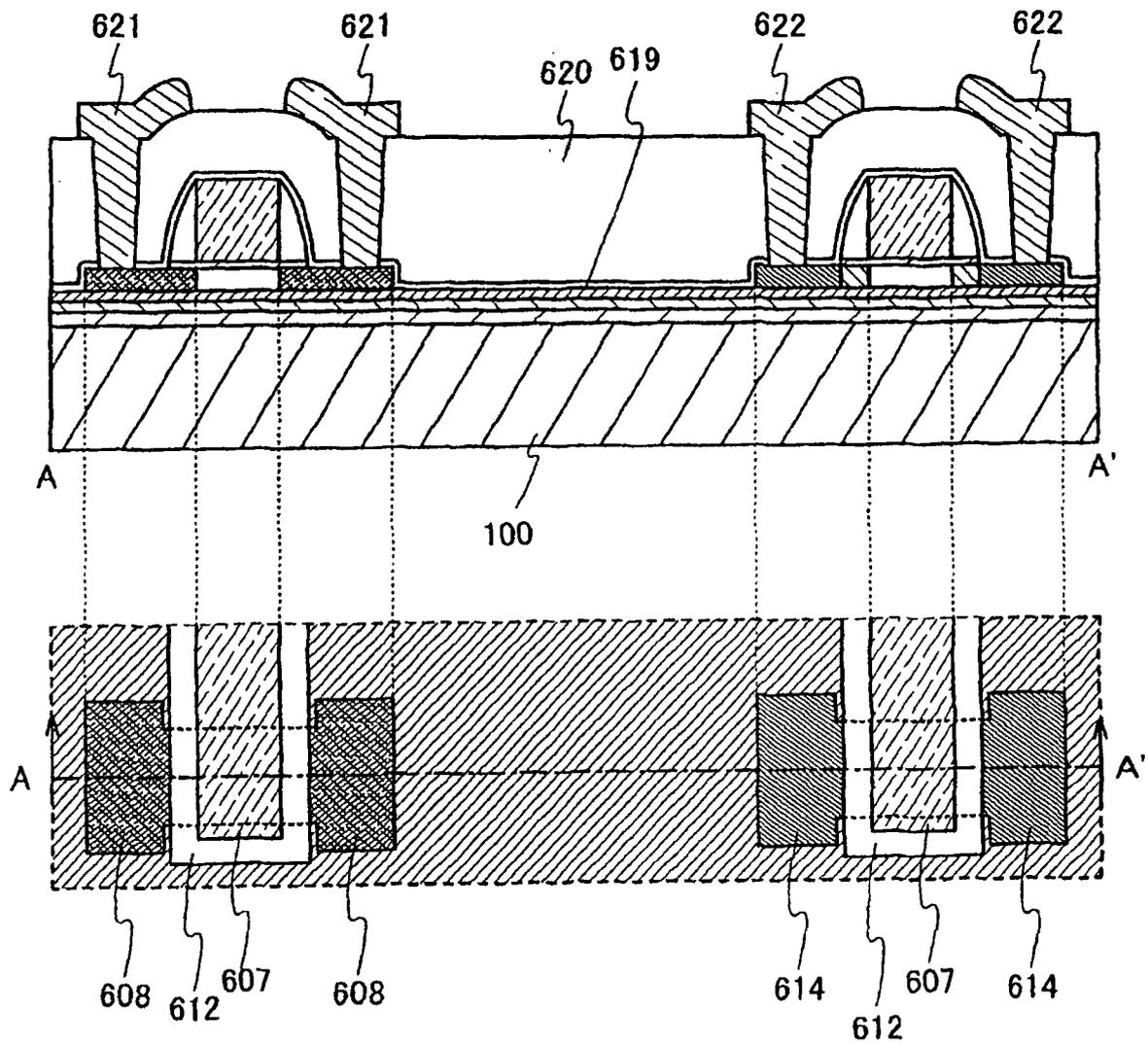


图 18

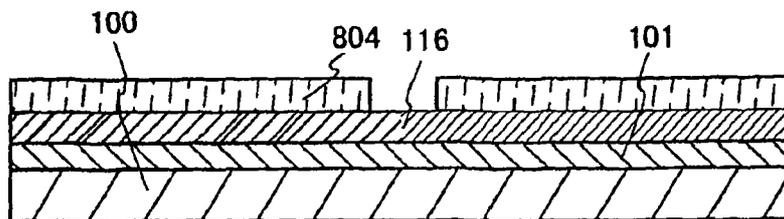


图 19A

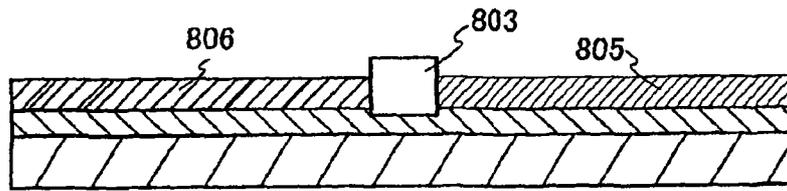


图 19B

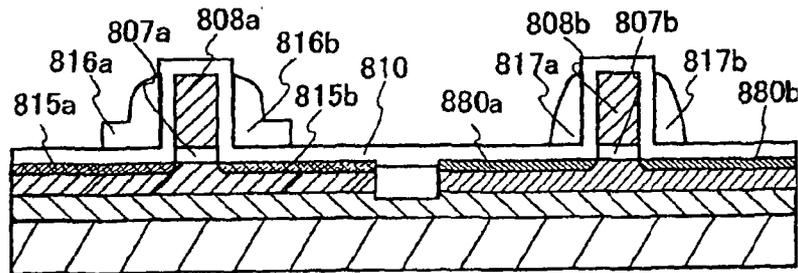


图 19C

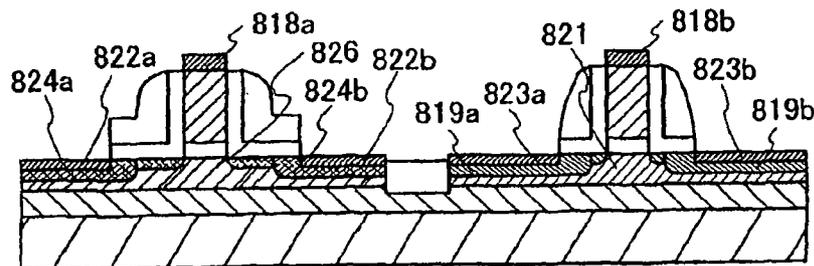


图 19D

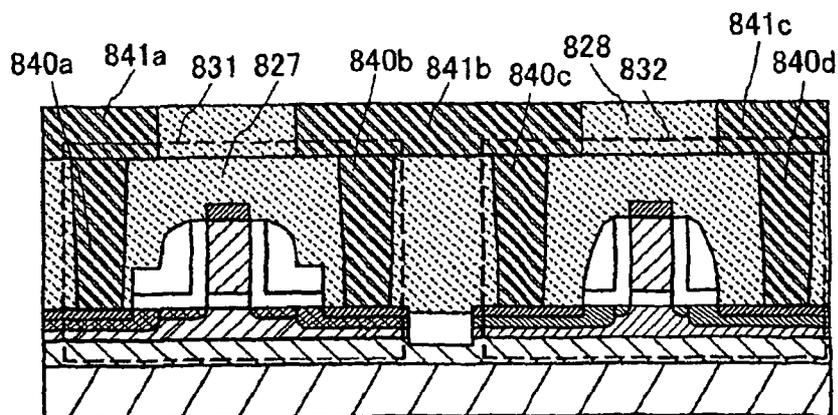


图 19E

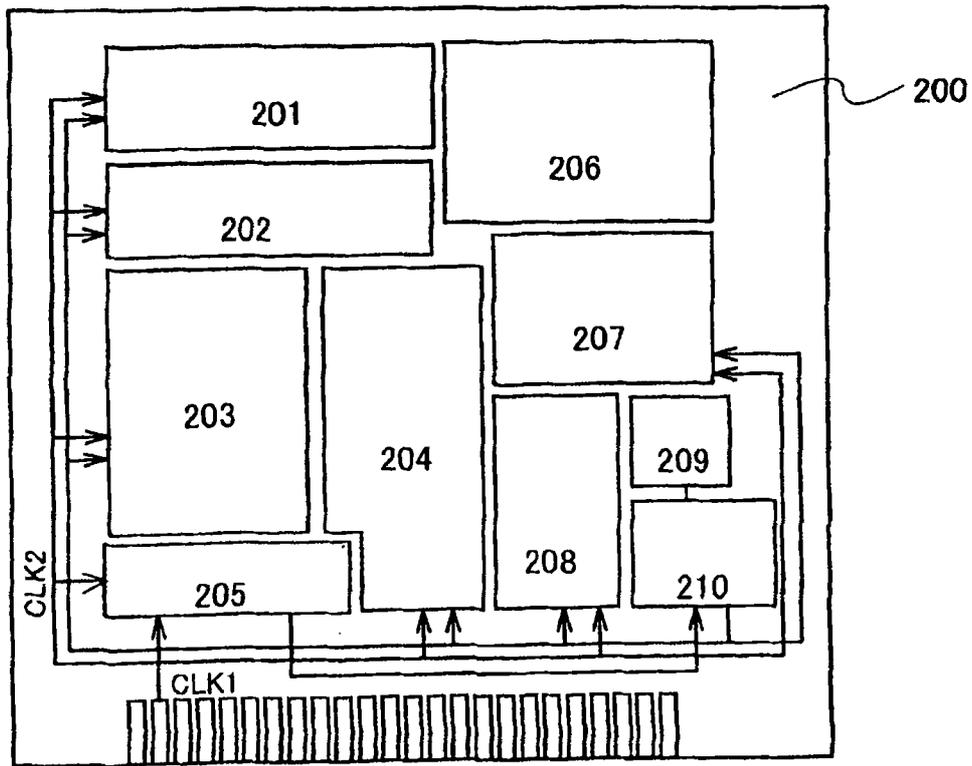


图 20

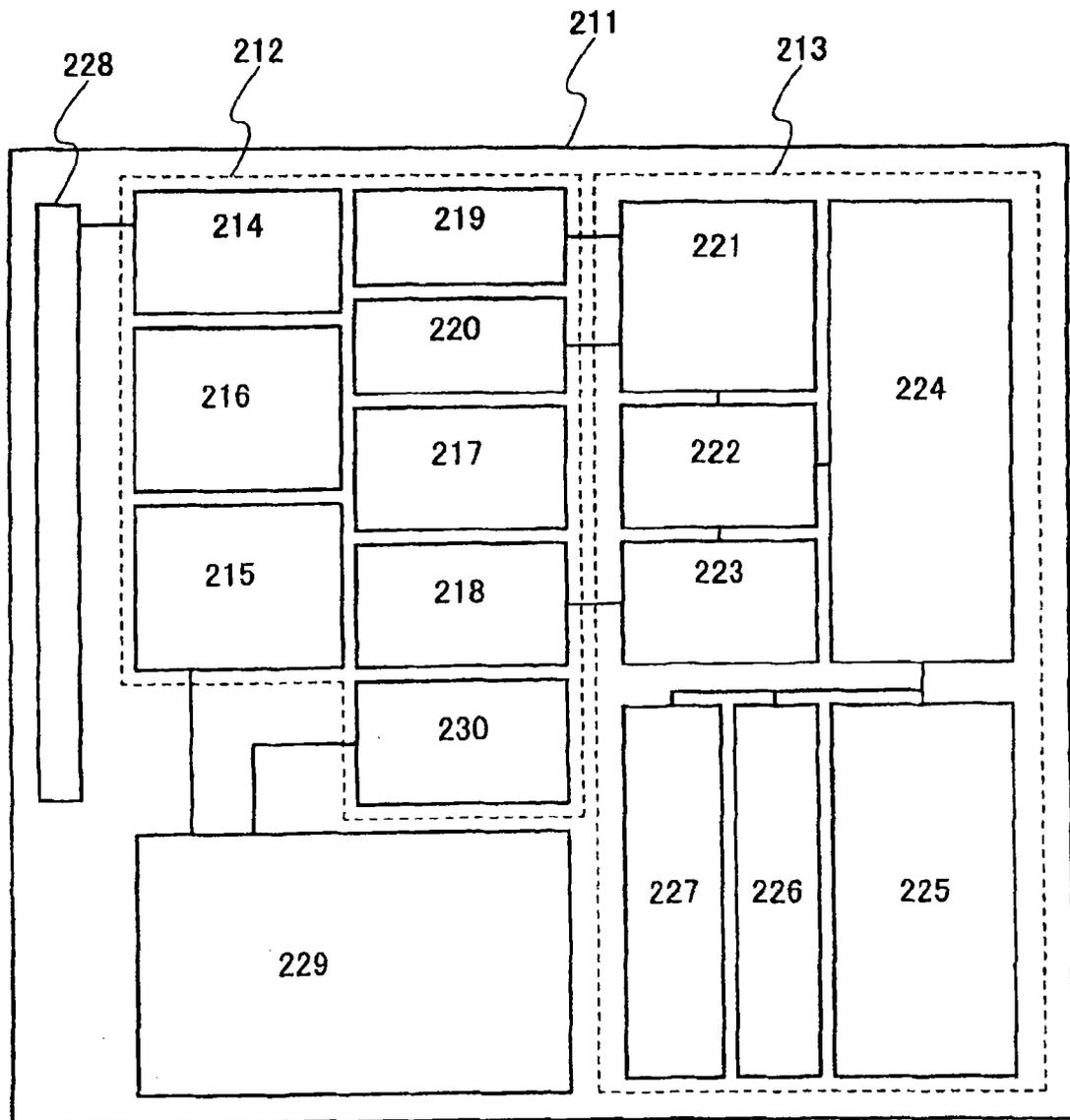


图 21

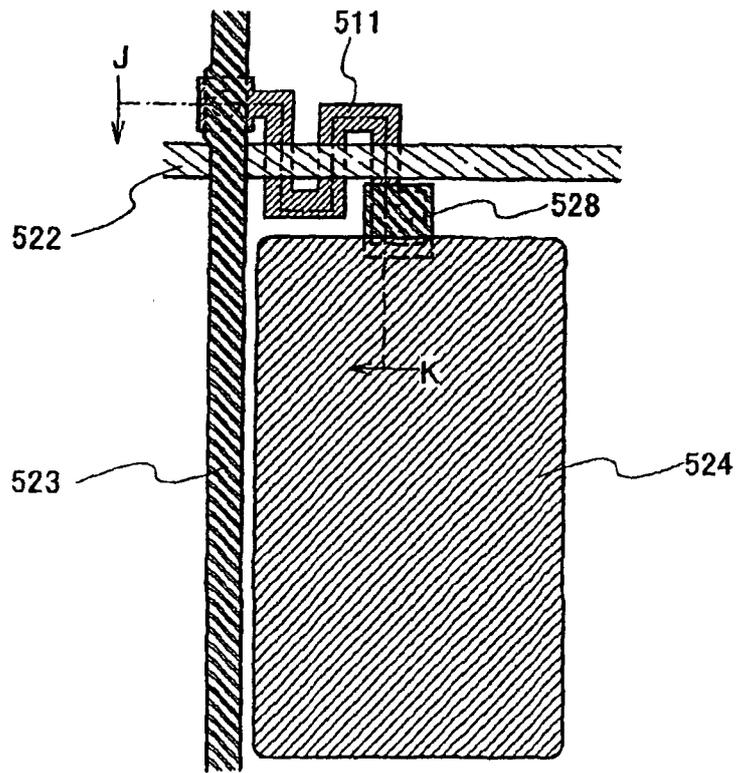


图 22A

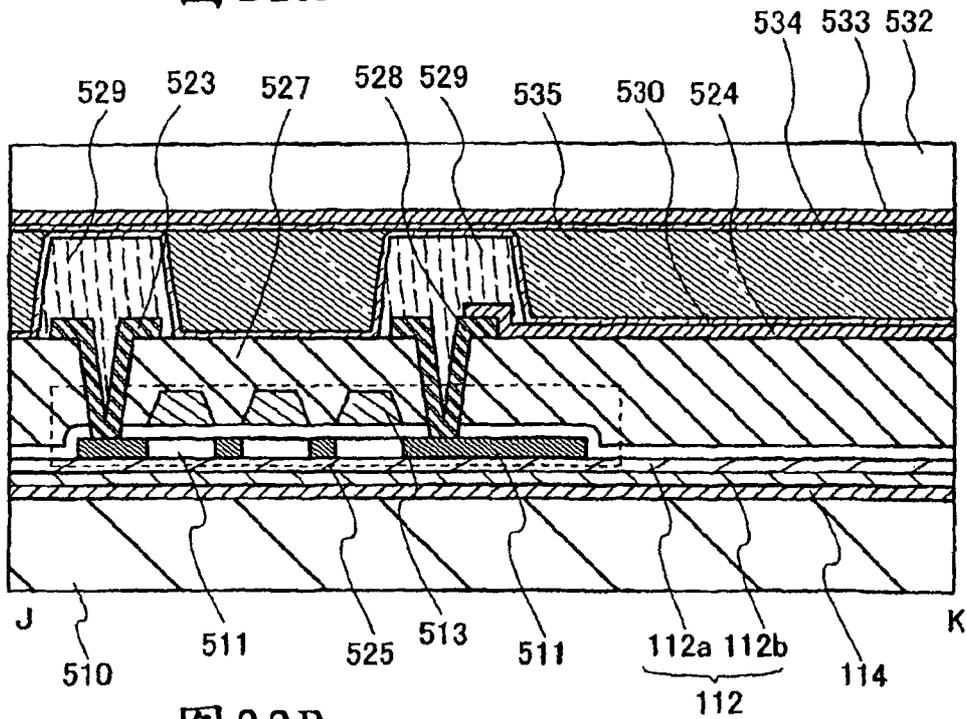


图 22B

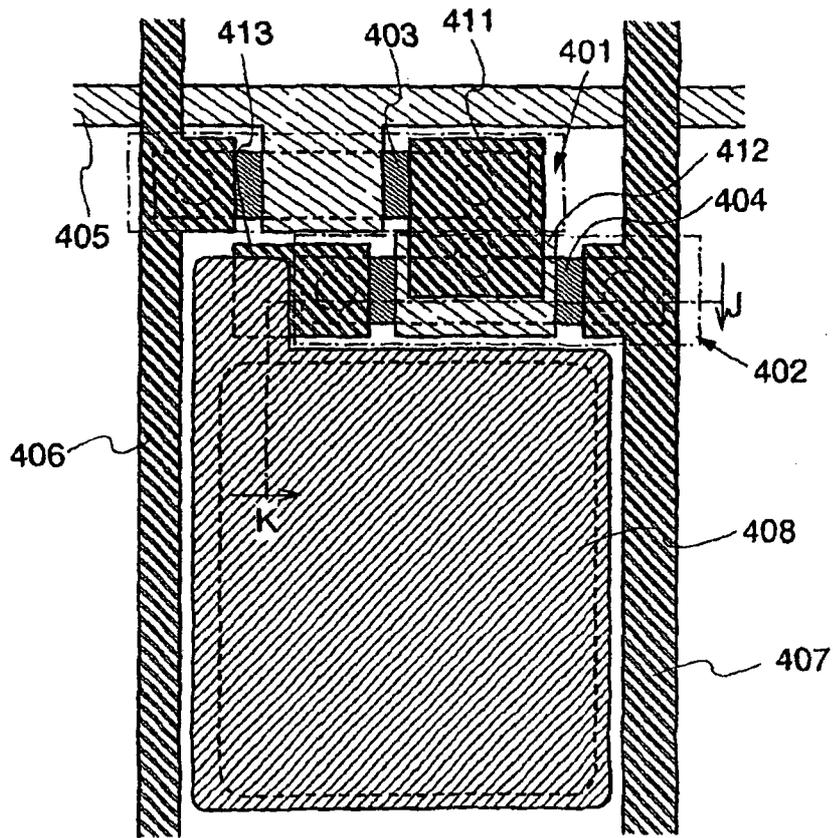


图 23A

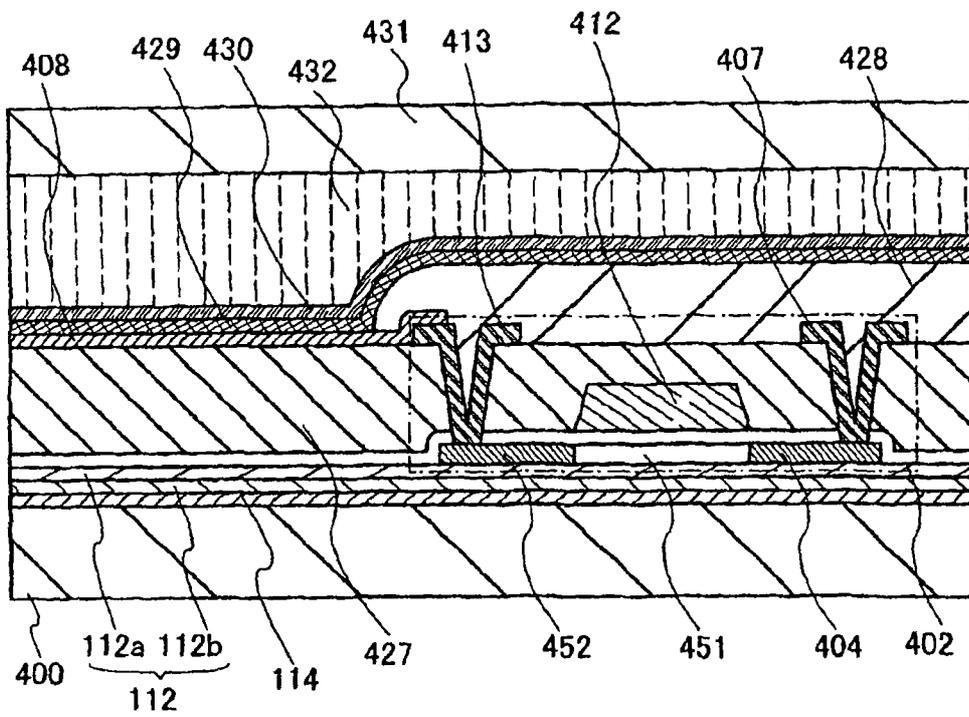


图 23B

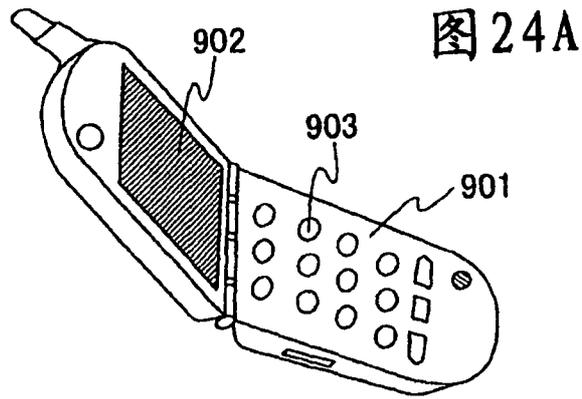


图 24A

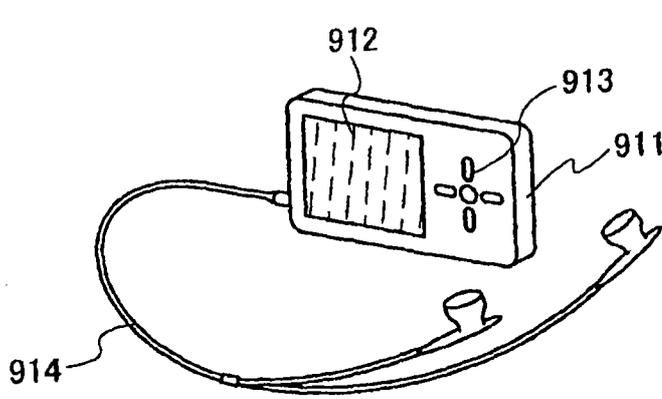


图 24B

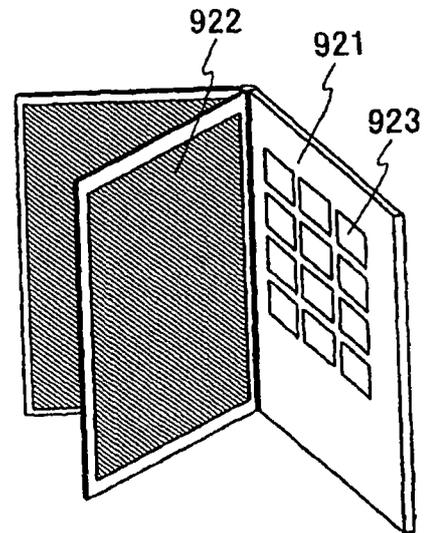


图 24C

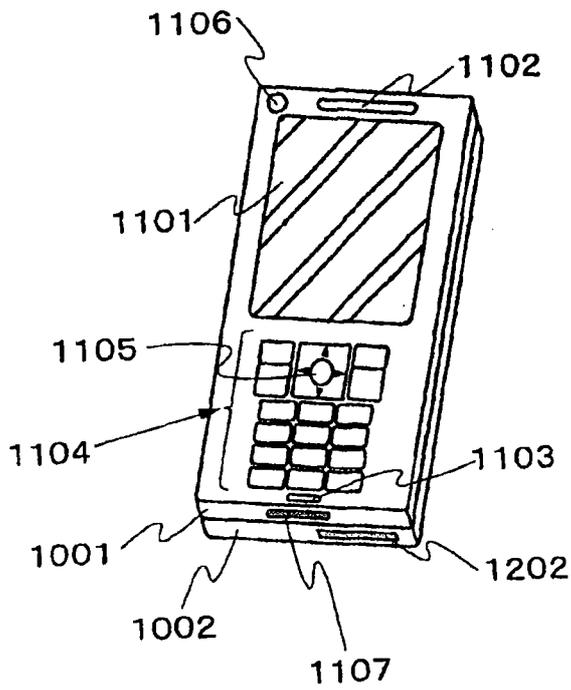


图 25A

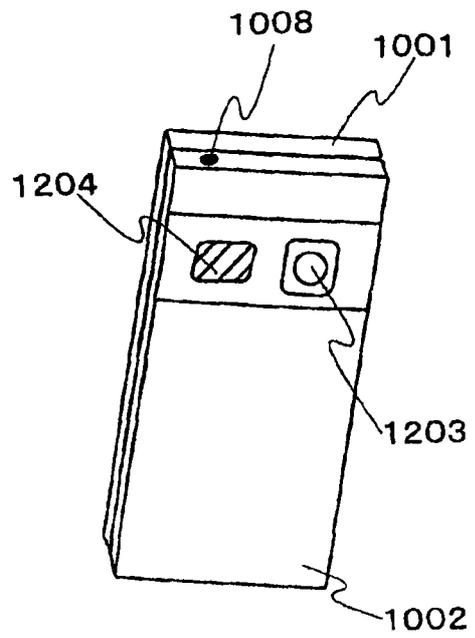


图 25B

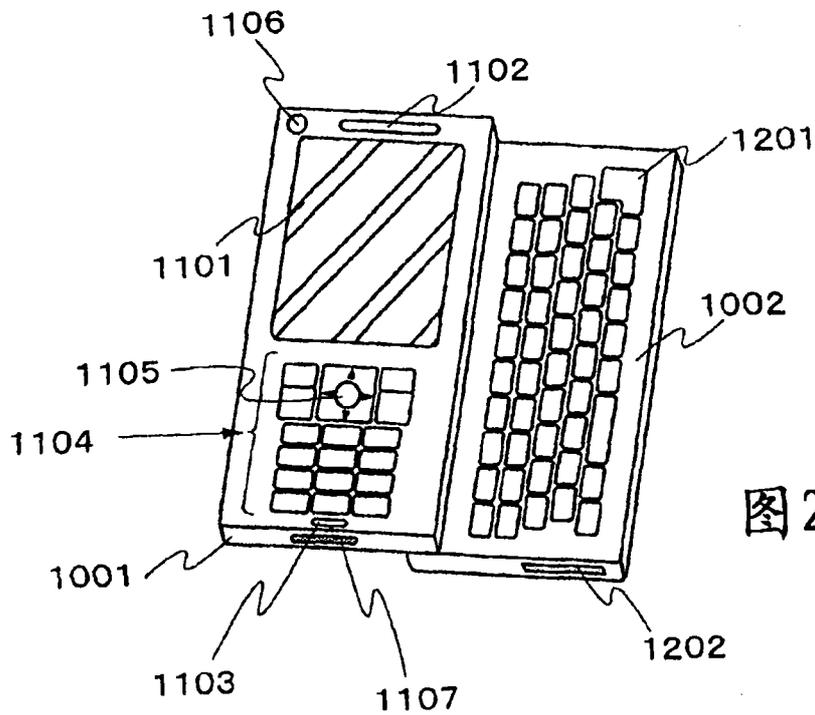
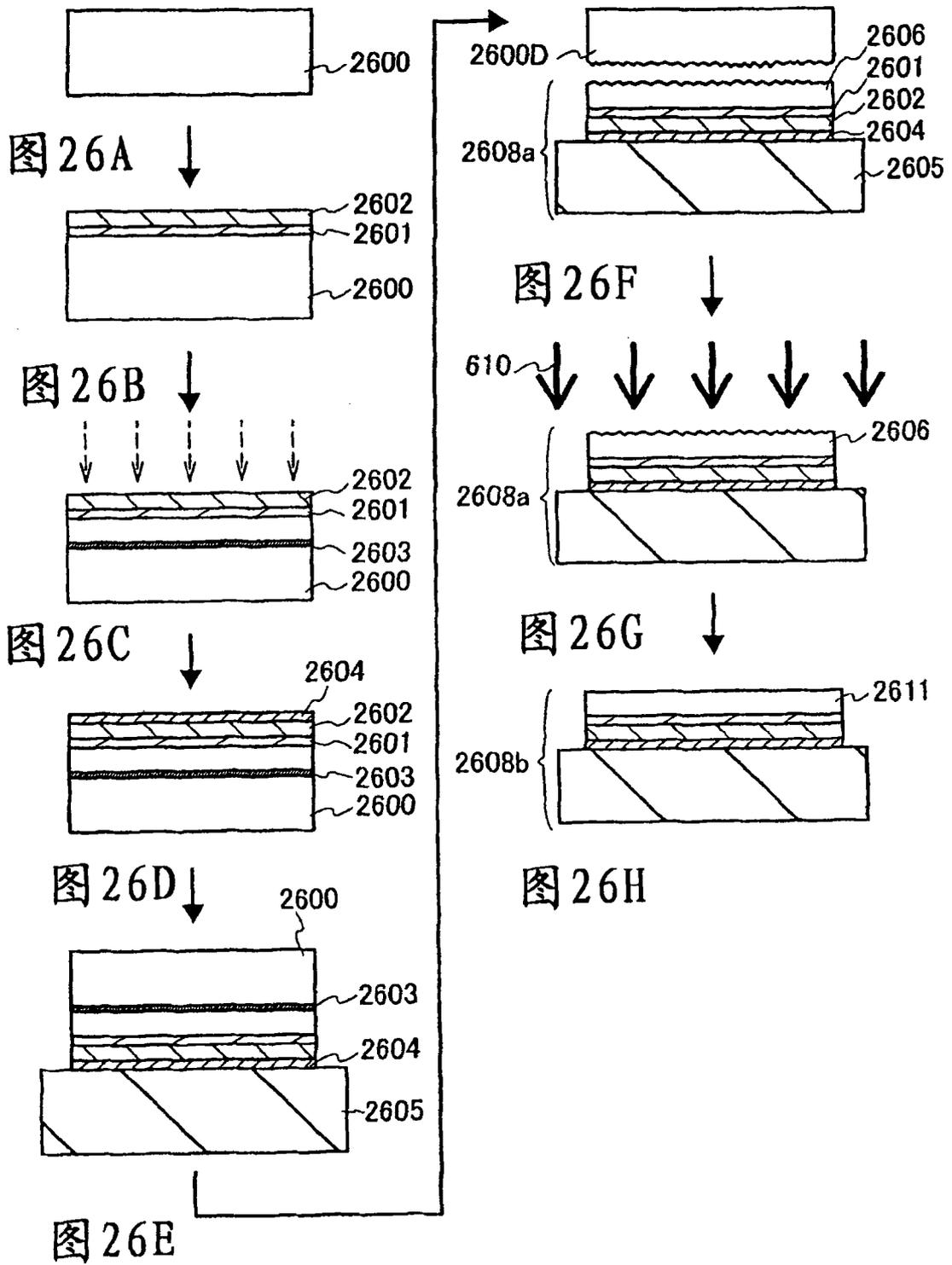


图 25C



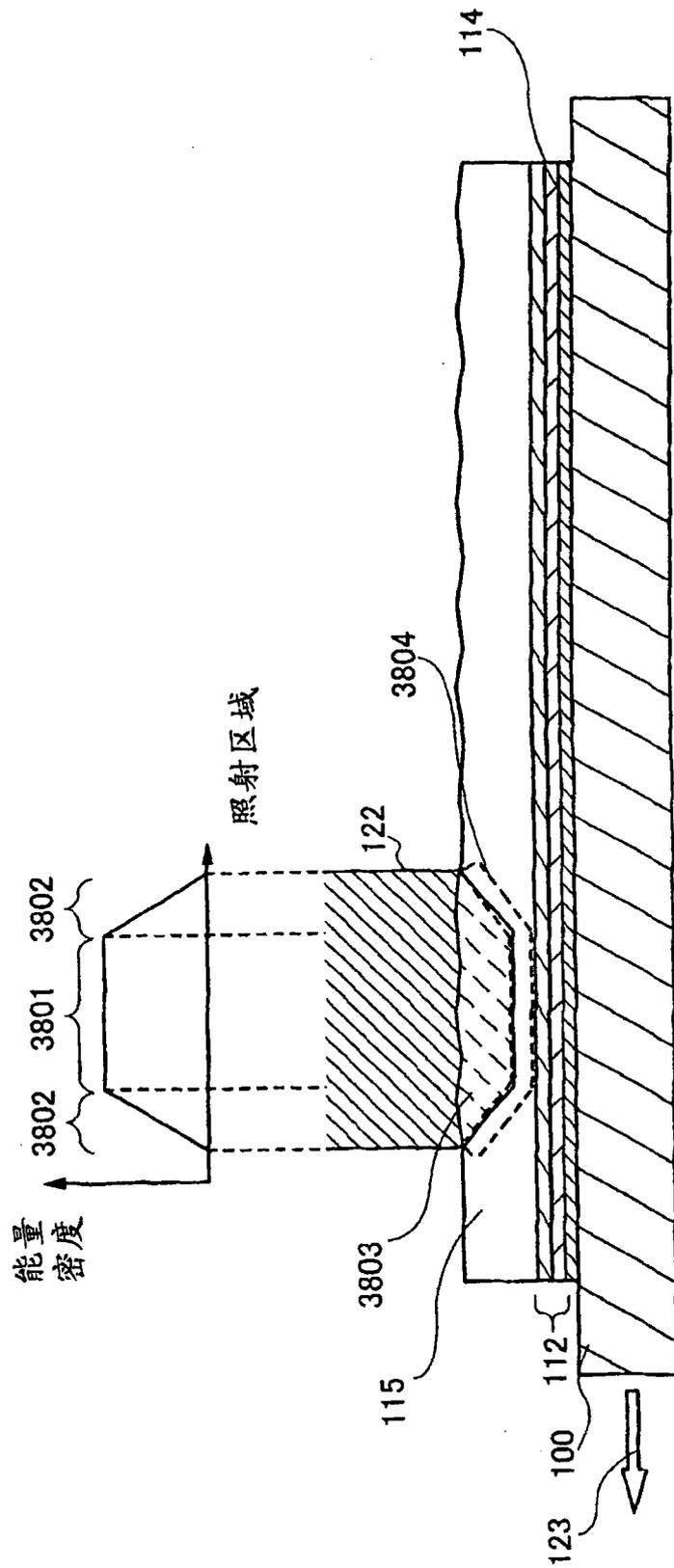


图27

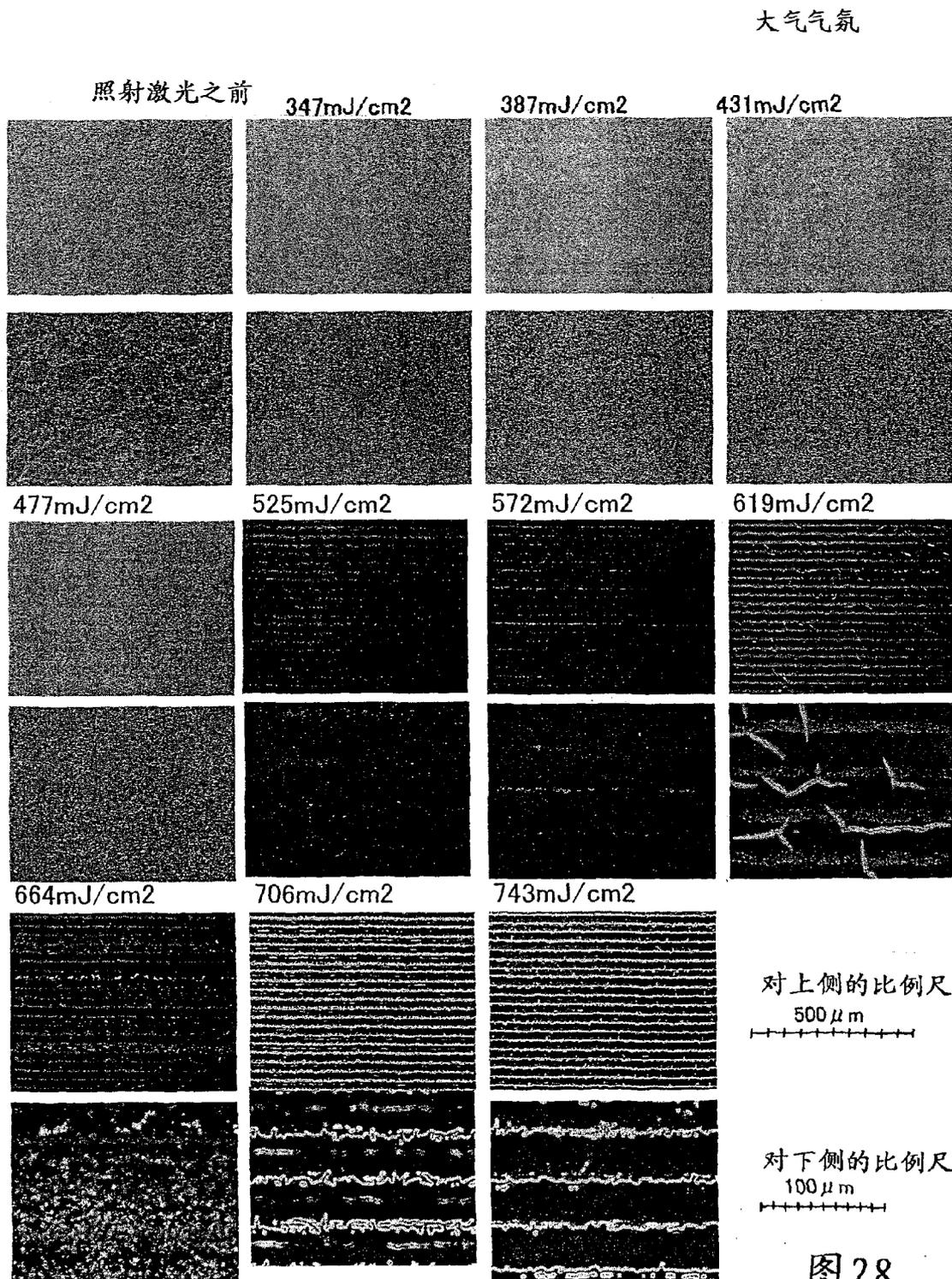


图 28

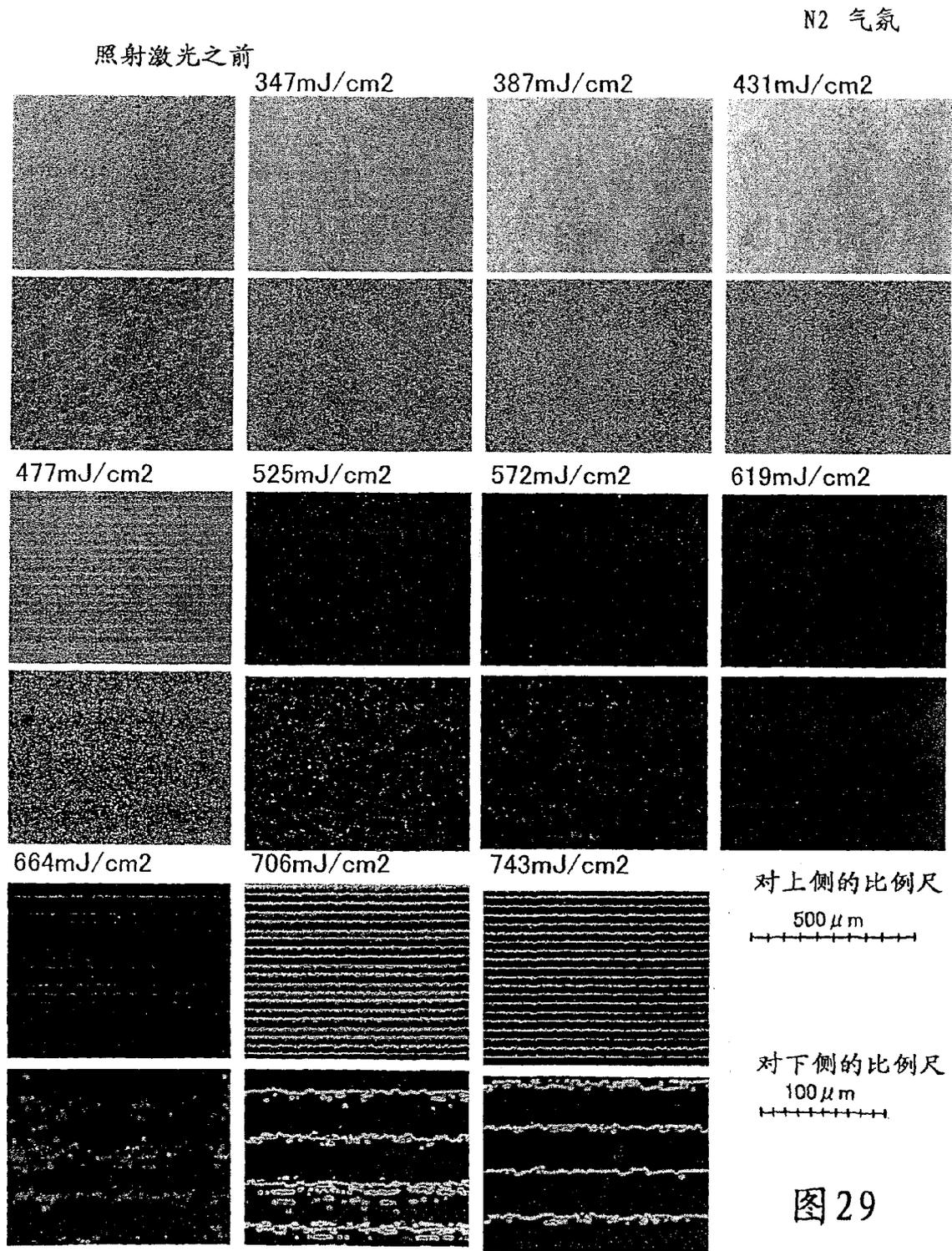


图 29

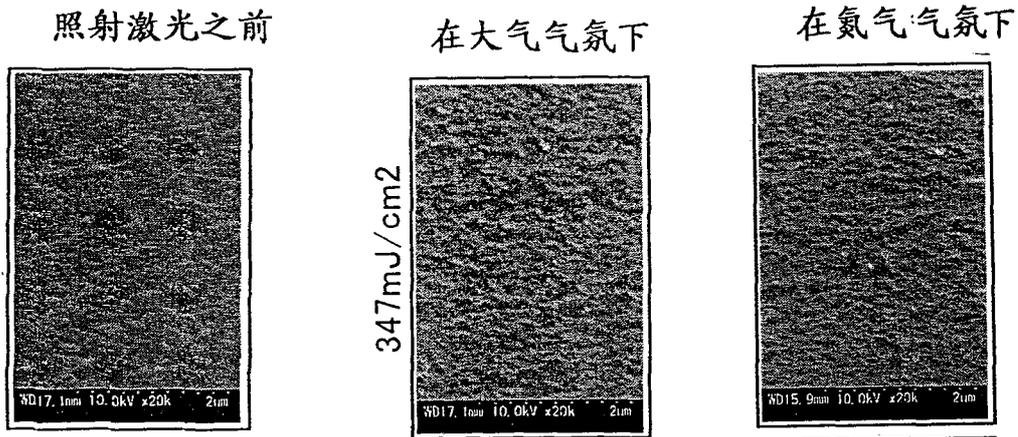


图 30A

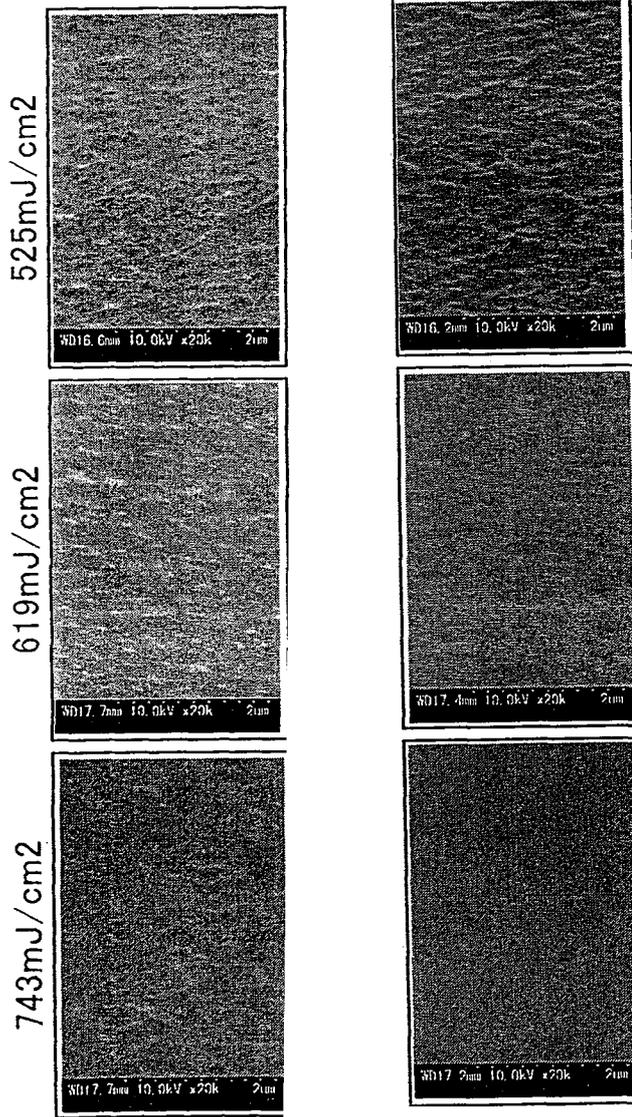


图 30B

图 30C

照射激光之前

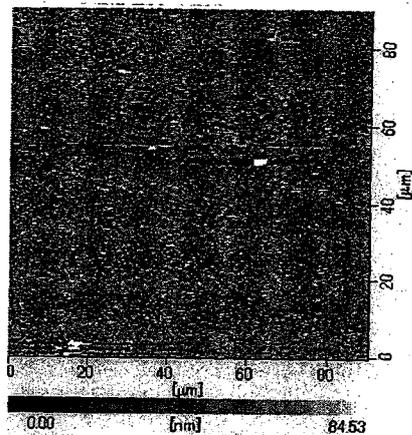


图 31A

在氮气气氛下, 431 mJ/cm²

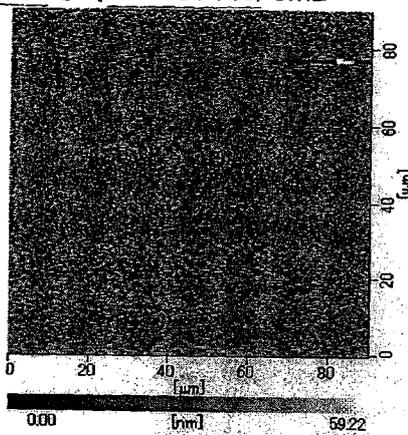


图 31C

在大气气氛下, 525 mJ/cm²

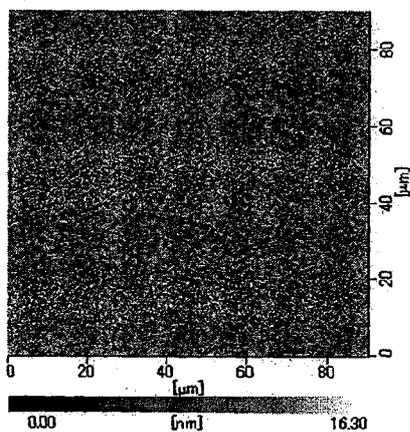


图 31B

在氮气气氛下, 525 mJ/cm²

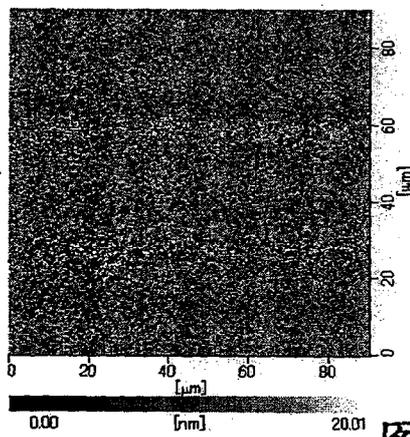


图 31D

在氮气气氛下, 619 mJ/cm²

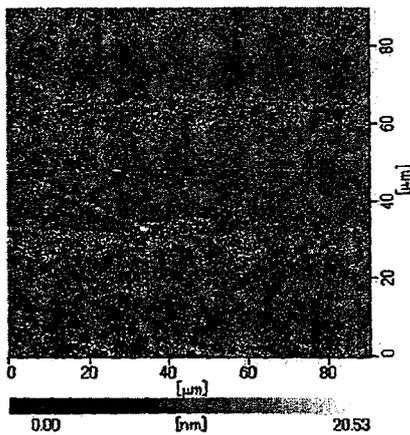


图 31E

照射激光之前

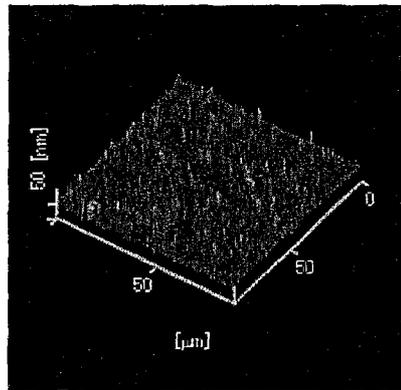


图 32A

在氮气气氛下, 431 mJ/cm²

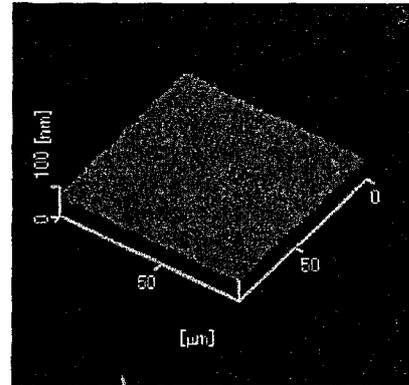


图 32C

在大气气氛下, 525 mJ/cm²

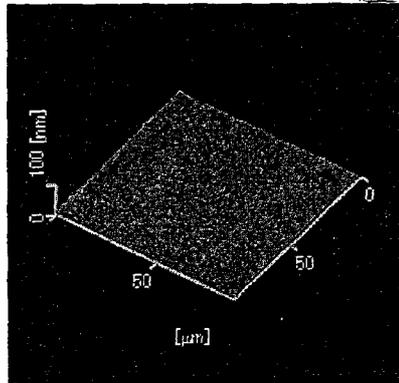


图 32B

在氮气气氛下, 525 mJ/cm²

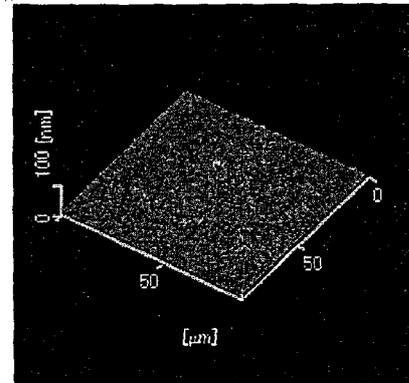


图 32D

在氮气气氛下, 619 mJ/cm²

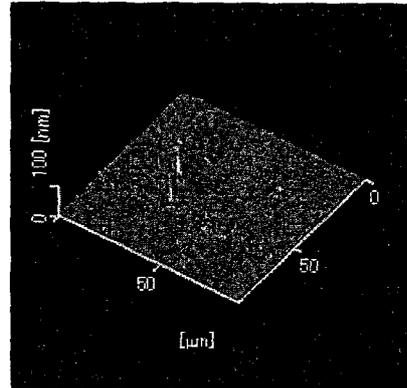


图 32E

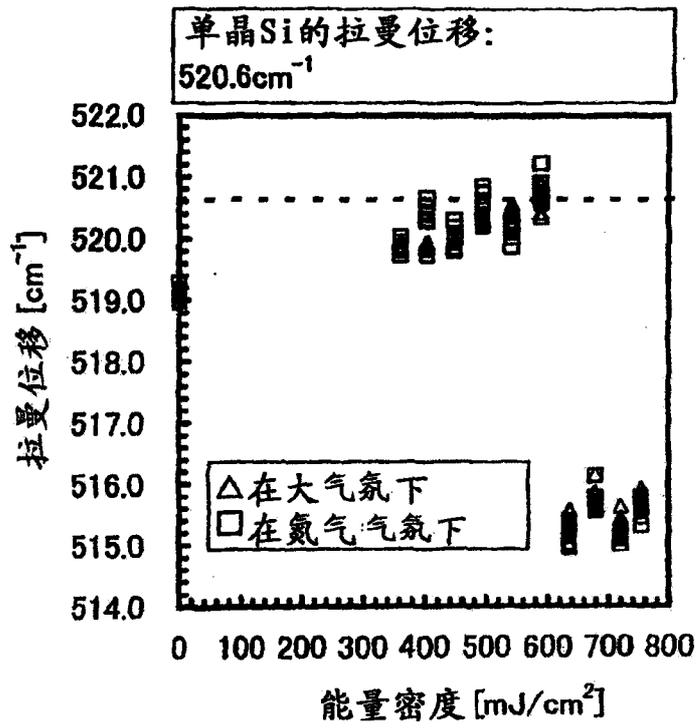


图 33

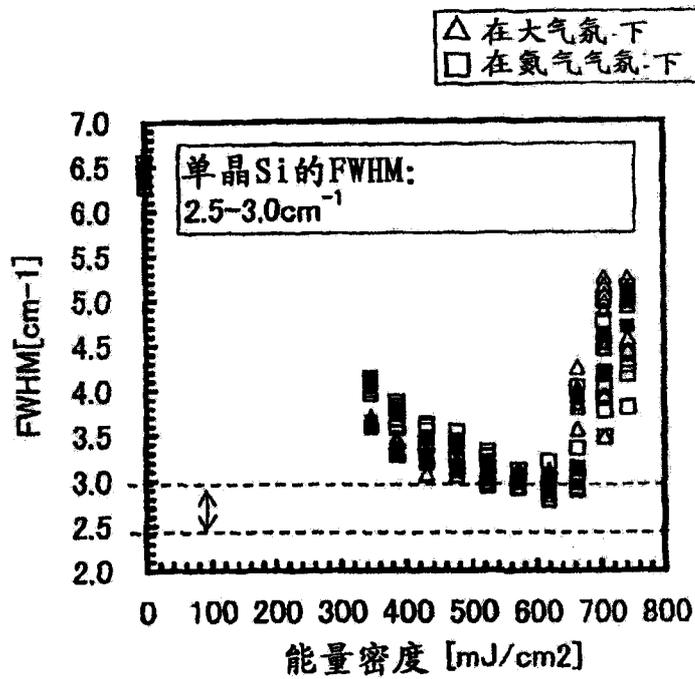


图 34

图 35A

照射激光之前

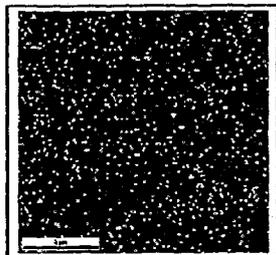


图 35B

在大气气氛下

图 35C

在氮气气氛下

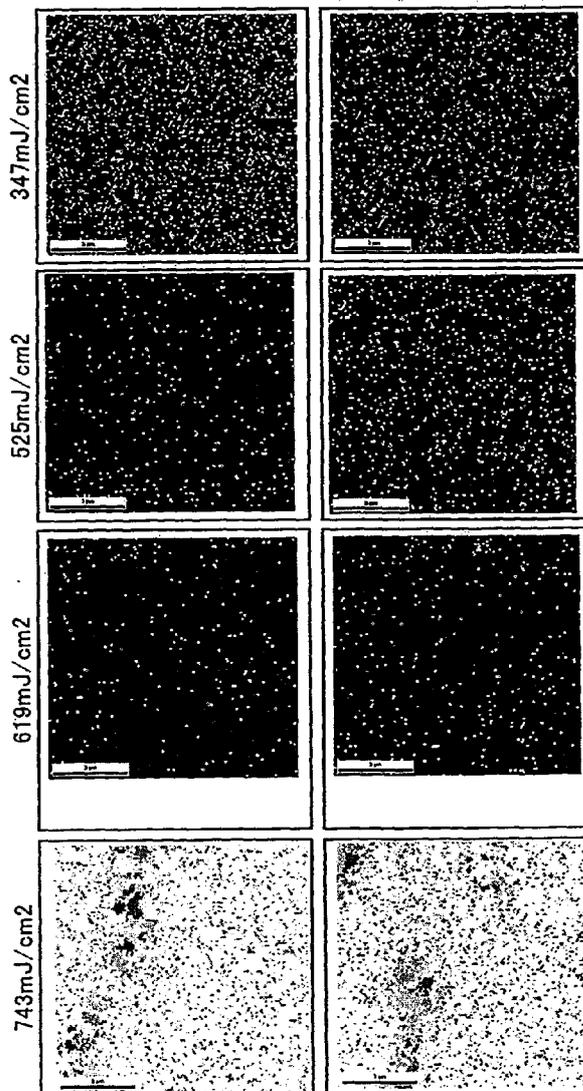
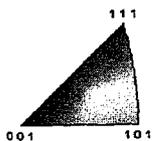


图 35D

灰度级图类型: <没有>
色码图类型: 反极图 [001]
硅



境界: <没有>

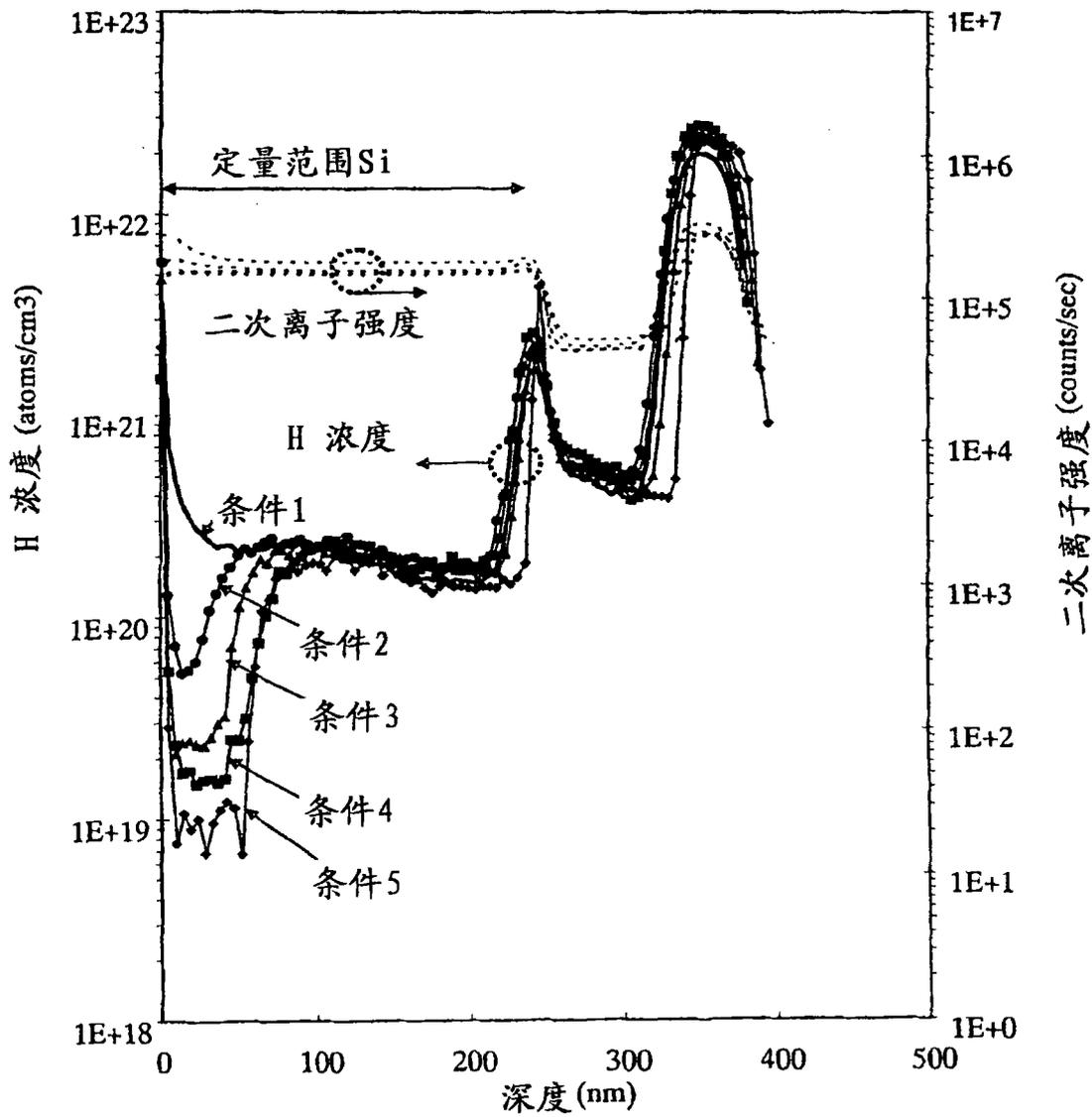


图 36

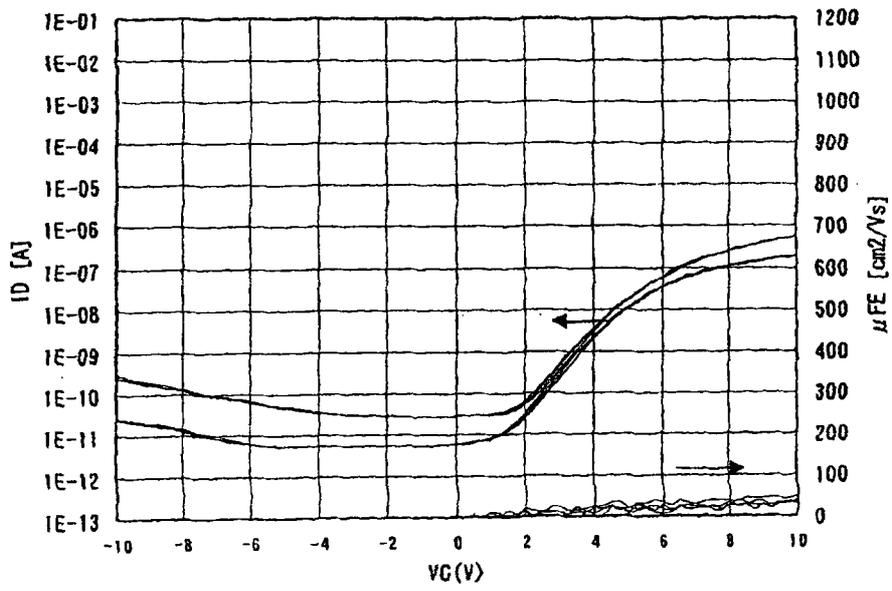


图 37A

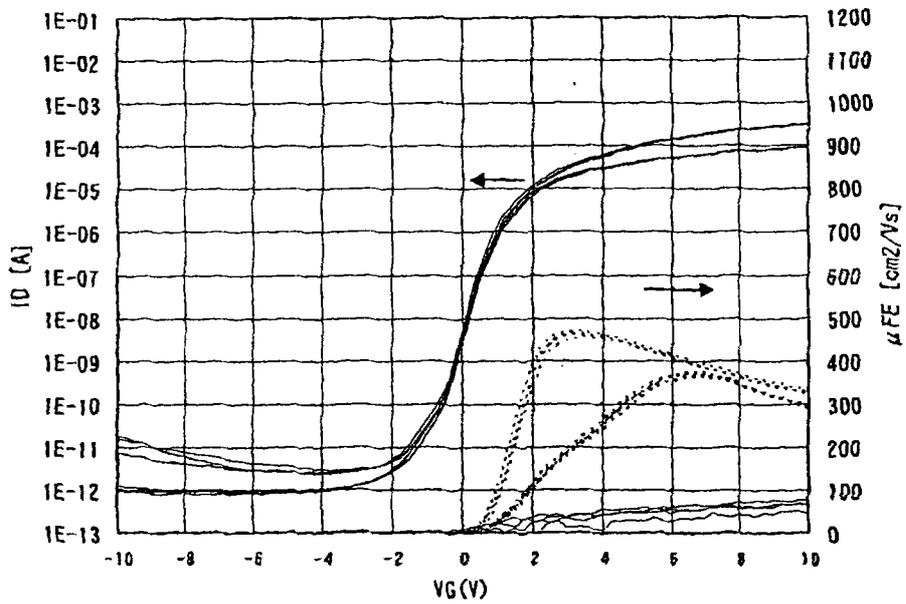


图 37B

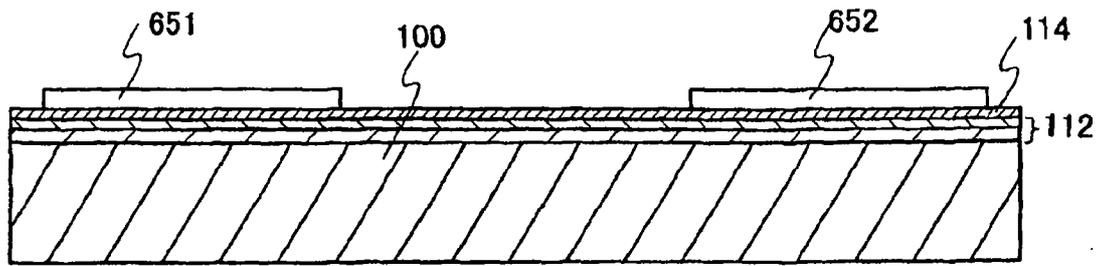


图 38A

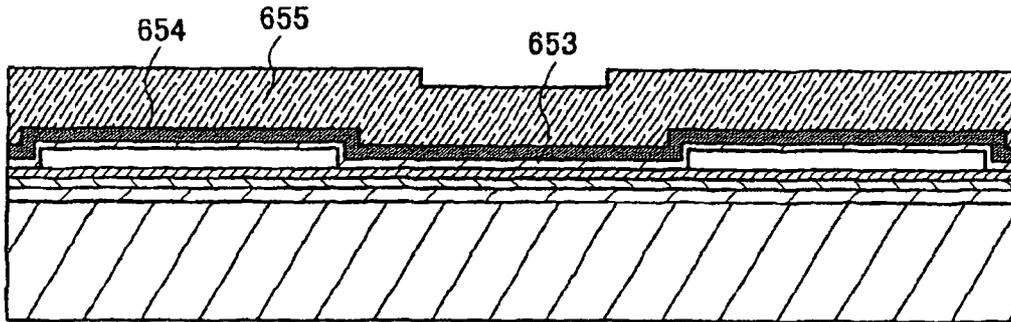


图 38B

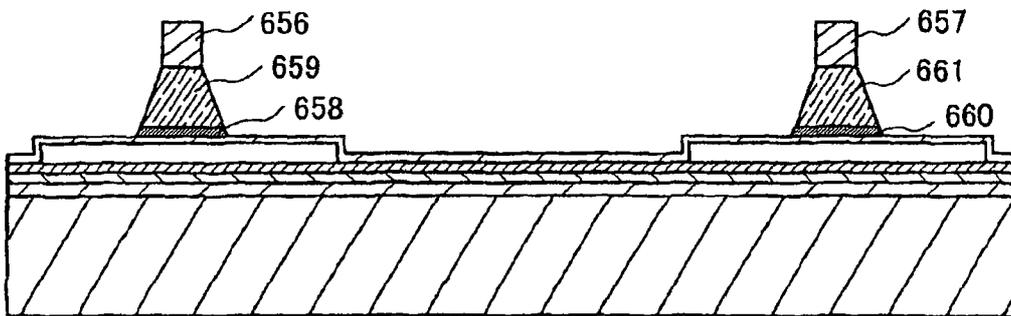


图 38C

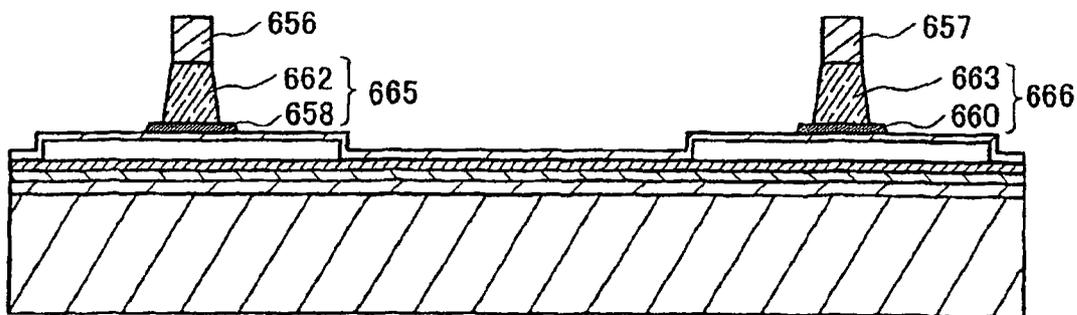


图 38D

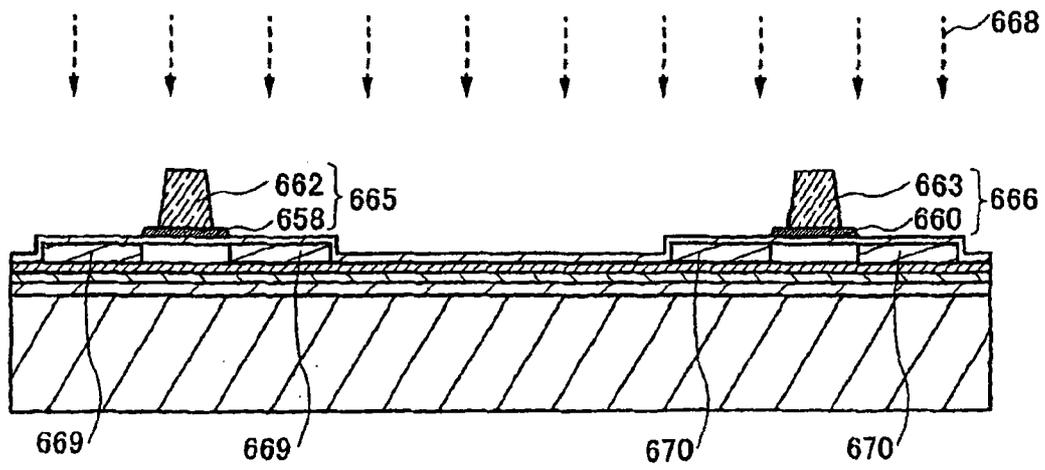


图 39A

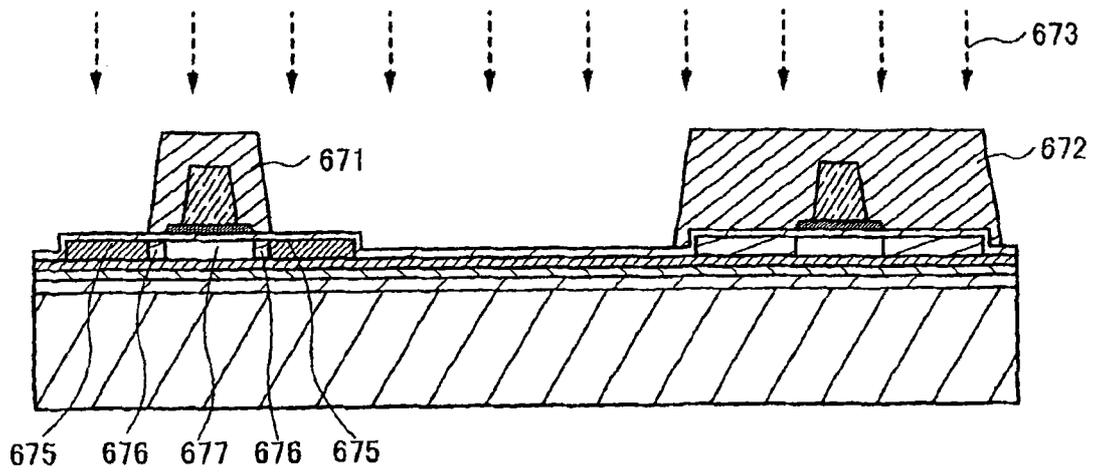


图 39B

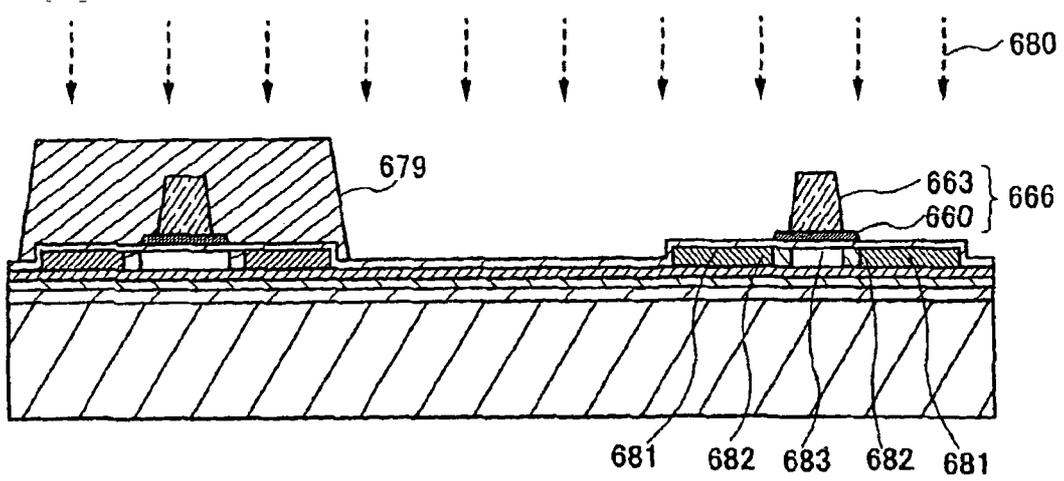


图 39C

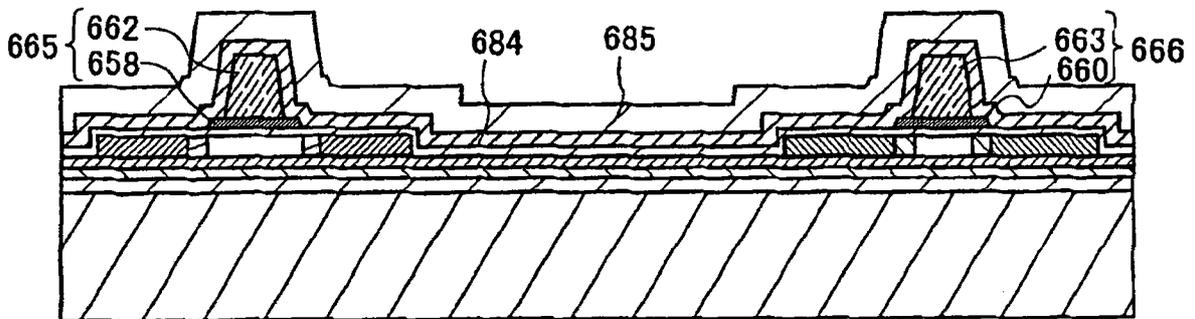


图 40A

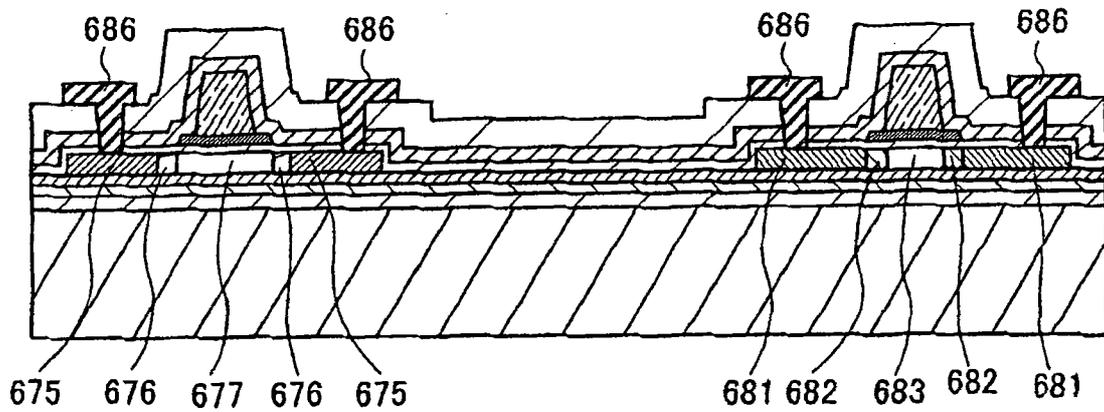


图 40B

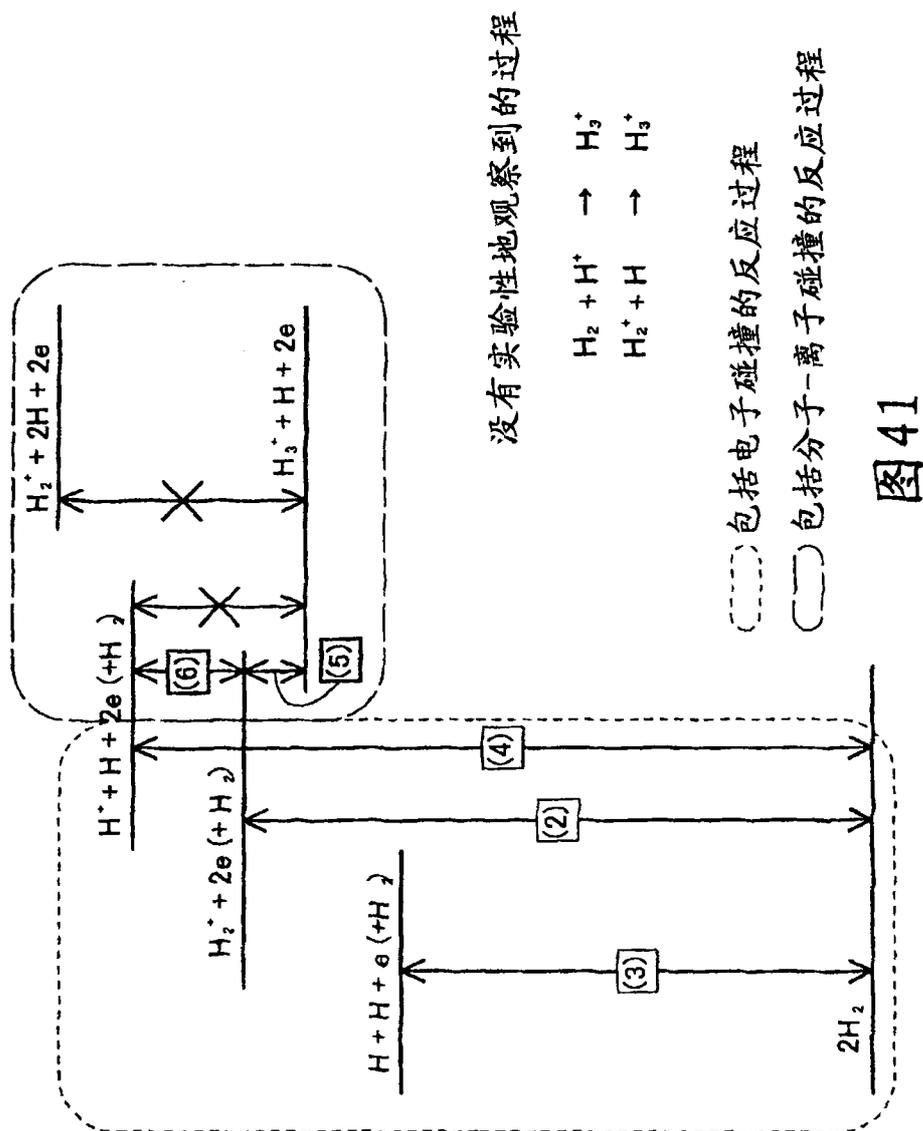


图41

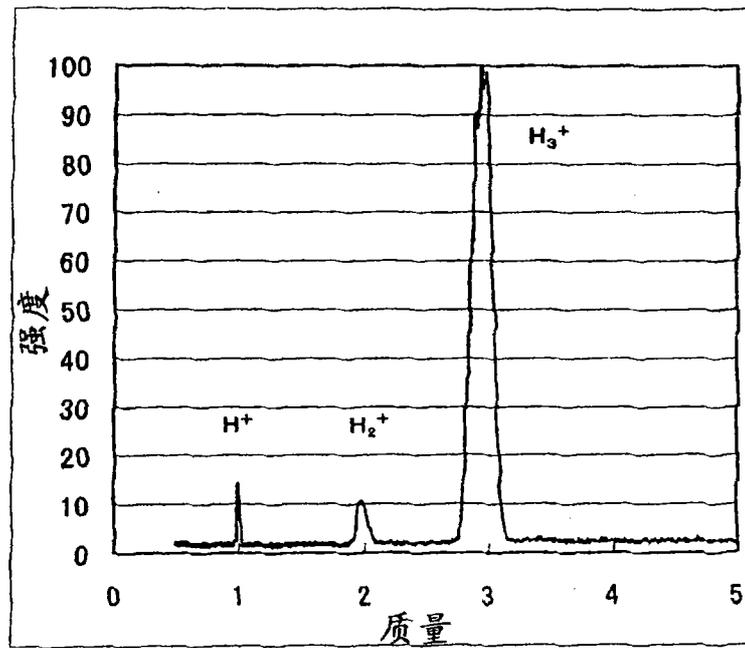


图 42

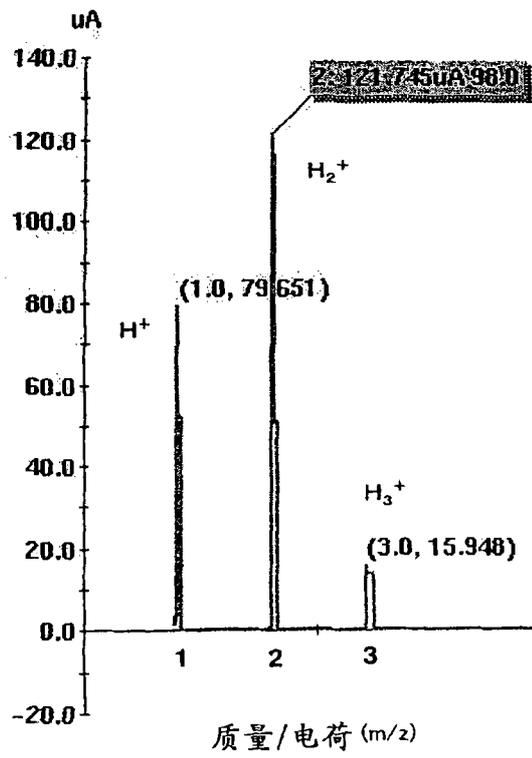


图 43

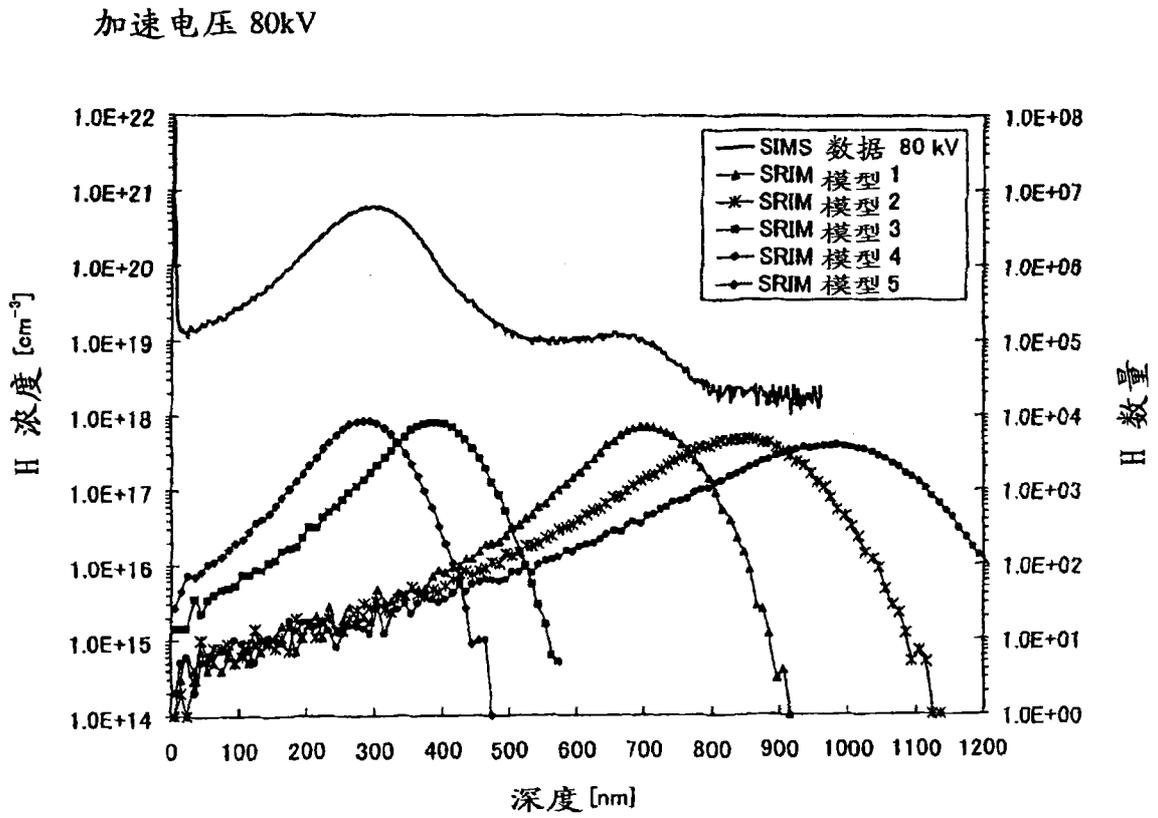


图 44

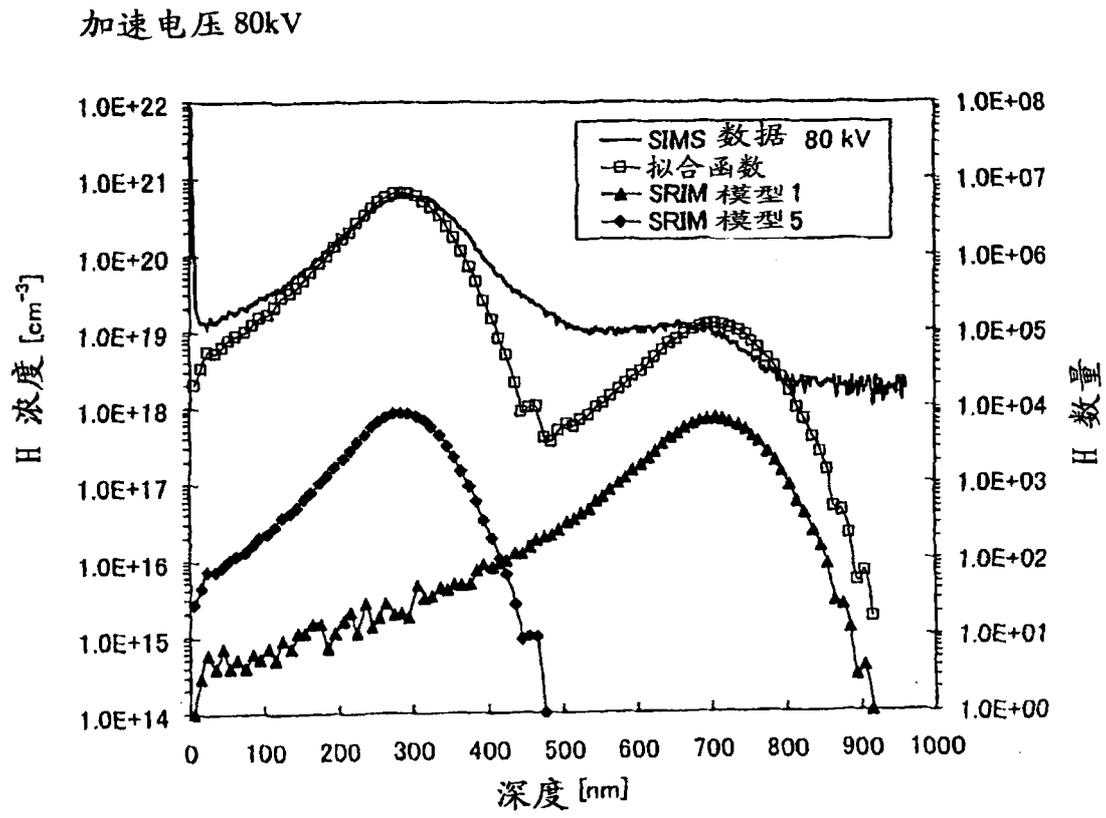


图 45

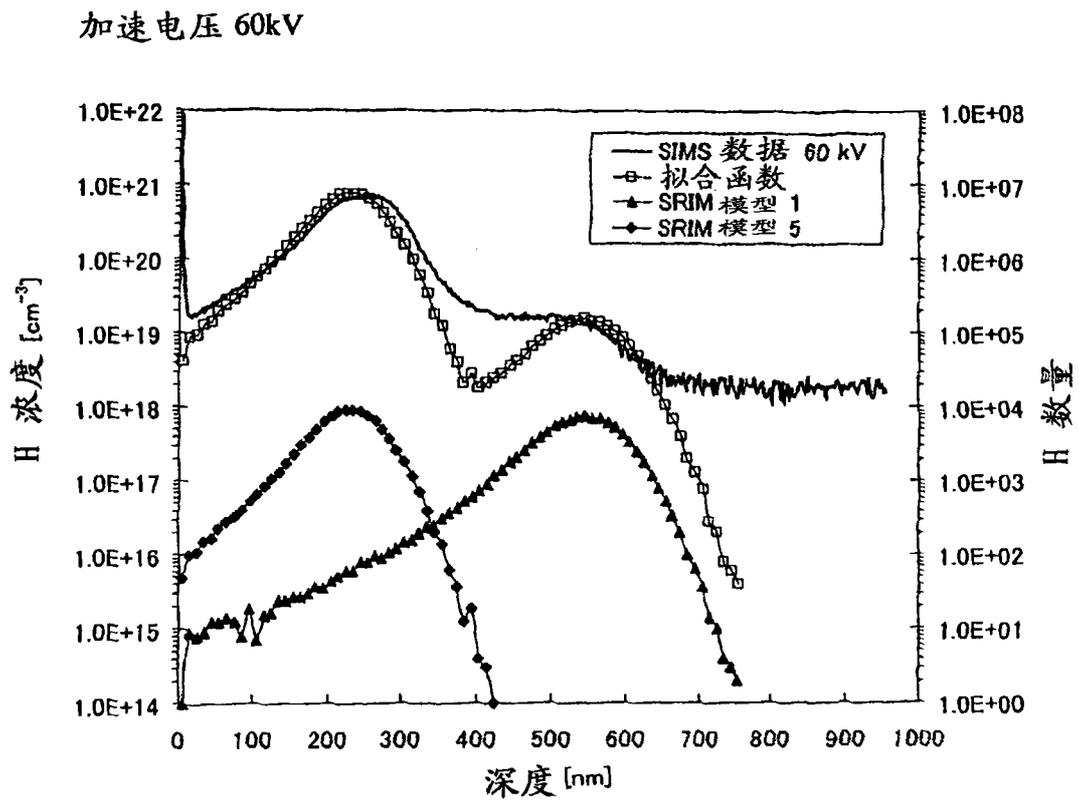


图 46

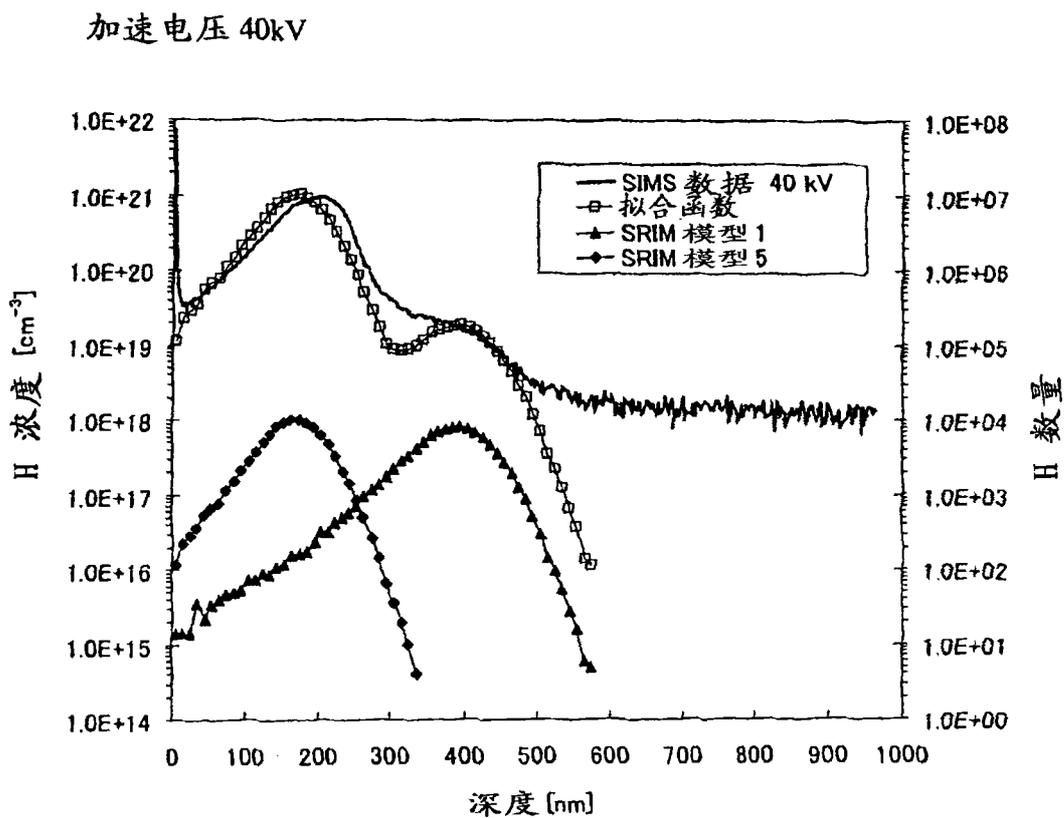


图 47

加速电压	氢元素的比 (H) (X : Y)	氢离子种的比 (X : Y/3)
80 kV	1 : 44.1	1 : 14.7
60 kV	1 : 42.5	1 : 14.2
40 kV	1 : 43.5	1 : 14.5

图 48