

POLSKA
RZECZPOSPOLITA
LUDOWA



URZĄD
PATENTOWY
PRL

W zamian wcześniej wydanego

OPIS PATENTOWY

56258

Patent dodatkowy
do patentu _____

Kl. 21 c, 46/33

Zgłoszono: 13.I.1967 (P 118 466)

Pierwszeństwo: _____

MKP G 05 b 11/00

Opublikowano: 30.VI.1969

UKD

Twórca wynalazku: dr inż. Antoni Woźniak

Właściciel patentu: Politechnika Poznańska, Poznań (Polska)

Stykowo-diodowy układ szyfrator-deszyfrator

1
Przedmiotem wynalazku jest stykowo-diodowy układ szyfrator-deszyfrator z samopodtrzymaniem elementów wyjściowych, do zdalnego sterowania dowolnym procesem technologicznym, a w szczególności elektrycznych układów napędowych.

Znane układy szyfrator-deszyfrator nie są budowane dla elementów z samopodtrzymaniem, a załączenie poszczególnych elementów wyjściowych trwa tak długo, jak długo jest podawany sygnał wejściowy na szyfrator. Po jego wyłączeniu zostaje wyłączony element wyjściowy deszyfratora, który nie jest elementem wykonawczym urz

ządzenia.
Układ według wynalazku eliminuje te niekorzystne cechy, a przez szczególną konstrukcję, odmienną od dotychczas stosowanych i opracowanych pozwala na zachowanie warunku samopodtrzymania elementów wyjściowych, umożliwia poza indywidualnym zdalnym sterowaniem również sterowanie programowe poprzez elementy wyjściowe szyfratora przy pomocy sterownika. względnie sterowanie programowe poprzez elementy wejściowe deszyfratora przy pomocy znanych dowolnych urządzeń szyfrujących, jak karty lub taśma perforowana.

Również korzystną cechą układu jest wprowadzenie obwodu awaryjnego, przeciwprzeciążeniowego, umożliwiającego wyłączenie elementów wyjściowych deszyfratora w dowolnie ustalonej

2
kolejności, do chwili osiągnięcia punktu uszkodzenia, wraz z punktem.

Wynalazek zostanie objaśniony szczegółowo na podstawie rysunku, na którym fig. 1 przedstawia przykładowo schemat blokowy stykowo-diodowy układu szyfrator-deszyfrator, a fig. 2 uproszczony schemat elektryczny deszyfratora oraz obwodu awaryjnego przeciwprzeciążeniowego wyłączania.

Wejście 1 szyfratora stanowią przyciski załączające i wyłączające elementy wyjściowe 7, pozwalające na sterowanie indywidualne. Dla zmniejszenia ilości styków przypadających na dany przycisk, wprowadza się obwód diodowy 2, połączony z elementami wyjściowymi szyfratora 3. Elementy 1, 2 i 3 stanowią szyfrator A połączony przewodami, zwanymi linią łączności 4, z deszyfratorem B.

Elementy wejściowe 5 deszyfratora łączą się poprzez obwód diodowy 6 z elementami wyjściowymi 7 deszyfratora. Elementy wyjściowe 7, które na fig. 2 oznaczone X_0, X_1, X_{n-1} , połączone są szeregowo z opornikami R_0, R_1, R_{n-1} zapobiegającymi zwarciu źródła prądu. Równolegle do elementów X_0, X_1, X_{n-1} połączone są odpowiednie styki własne rozwierne $\bar{x}_0, \bar{x}_1, \bar{x}_{n-1}$ realizujące samopodtrzymanie elementów wyjściowych, poprzez obwód diodowy 6 i styki $a, \bar{a}, z, \bar{z}$ elementów wejściowych 5. Elementy wyjściowe 7 deszyfratora są elementami wykonawczymi, które

3

załączają bezpośrednio urządzenia dowolnego procesu technologicznego, w szczególności urządzenia wymagające samopodtrzymania elementów wykonawczych (elementy wyjściowe deszyfratora).

Przeciążeniowy obwód awaryjny 8 oddziałujący na elementy wyjściowe 7 deszyfratora i umożliwiający wyłączenie urządzeń procesu technologicznego w nastawionej kolejności do punktu uszkodzenia, względnie wszystkich urządzeń, stanowi obwód diodowo-stykowy.

Wyłączenie elementów wyjściowych 7 następuje po zadziałaniu zabezpieczenia przeciwprzeciążeniowego pt_0 , pt_1 , pt_{n-1} . Kolejność wyłączenia elementów wyjściowych 7 jest zależna od sposobu połączenia diod d_1 , d_2 , d_n .

Elementy wyjściowe 7 deszyfratora można sterować wejściem 1 szyfratora lub sterownikiem programowym 9 typu mechanicznego, względnie urządzeniami szyfrującymi 10, typu karty lub taśmy dziurkowanej, łączonymi bezpośrednio z deszyfratorem B poprzez linię łączności 4.

W układzie stykowo-diodowym szyfrator-deszyfrator według wynalazku stosuje się kod dziesiętno-dwójkowy, w którym liczba równocześnie działających elementów kodu jest dla każdej kom-

4

binacji jednakowa, względnie w którym liczba równocześnie działających przekątnikowych elementów wyjściowych szyfratora jest równa dla załączenia każdego dowolnego elementu wyjściowego deszyfratora.

Zastrzeżenia patentowe

1. Stykowo-diodowy układ szyfrator-deszyfrator, składający się z nadajnika połączonego linią łączności z odbiornikiem sterowanym indywidualnie poprzez nadajnik lub bezpośrednio dowolnymi urządzeniami szyfrującymi, **znamienny tym**, że z opornikami (R_0 , R_1 , R_{n-1}) połączone są szeregowo elementy wyjściowe (X_0 , X_1 , X_{n-1}), łączone dalej równolegle odpowiednio ze stykami rozwiernymi ($\bar{x}_0$, $\bar{x}_1$, $\bar{x}_{n-1}$) poprzez obwód diodowy (6) i styki (a , a , z , z) elementów wejściowych (5).
2. Układ według zastrz. 1, **znamienny tym**, że posiada urządzenie przeciwprzeciążeniowe (8), w którym elementy zabezpieczające (pt_0 , pt_1 , pt_{n-1}) powodują kolejne kierunkowe wyłączenie elementów wyjściowych (7) zależne od sposobu połączenia diod (d_1 , d_2 , d_n).

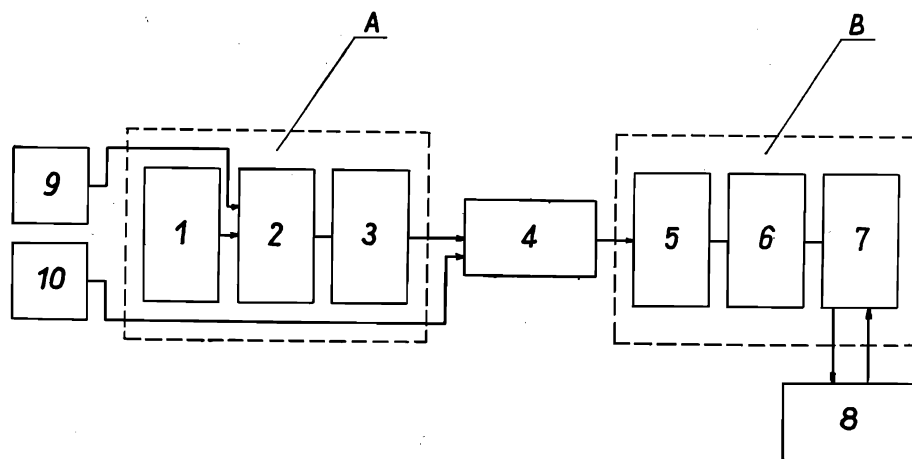


Fig. 1.

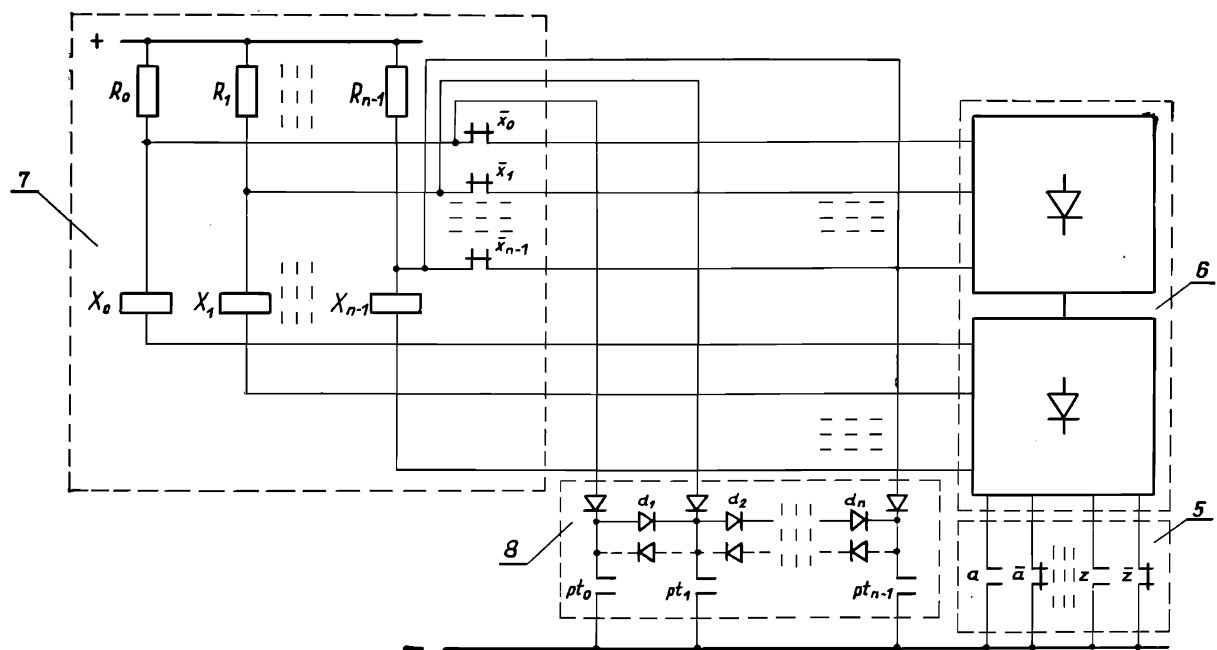


Fig. 2.