

(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구
국제사무국



(43) 국제공개일
2011년 3월 17일 (17.03.2011)

(10) 국제공개번호
WO 2011/031098 A2

PCT

- (51) 국제특허분류:
H01L 33/10 (2010.01)
- (21) 국제출원번호: PCT/KR2010/006191
- (22) 국제출원일: 2010년 9월 10일 (10.09.2010)
- (25) 출원언어: 한국어
- (26) 공개언어: 한국어
- (30) 우선권정보:
10-2009-0085389 2009년 9월 10일 (10.09.2009) KR
- (71) 출원인 (US 을(를) 제외한 모든 지정국에 대하여): **주식회사 에피밸리 (EPIVALLEY CO., LTD)** [KR/KR]; 경상북도 구미시 공단동 321번지, 730-030 Gyeongsangbuk-do (KR).
- (72) 발명자: **김**
- (75) 발명자/출원인 (US 에 한하여): **남기연 (NAM, Ki-Hyun)** [KR/KR]; 경상북도 구미시 공단동 321번지, 730-030 Gyeongsangbuk-do (KR).
- (74) 대리인: **한유신 (HAN, Yu-Shin)**; 대전광역시 서구 만년동 381번지 엑스포오피스텔 610호 서영국제특허법률사무소, 302-834 Daejeon (KR).

(81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

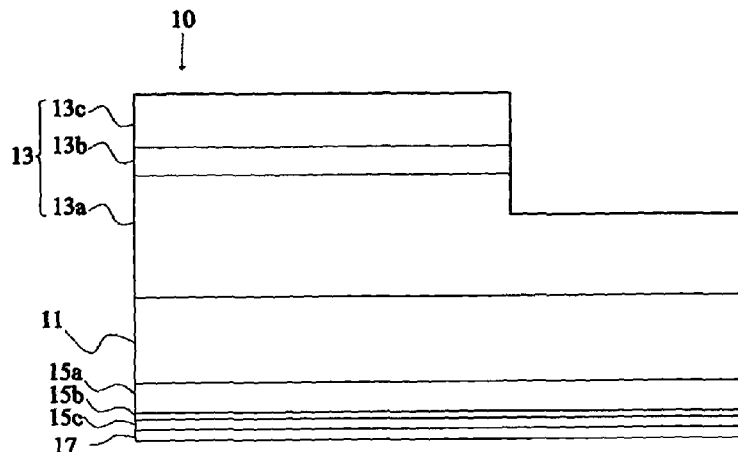
공개:

- 국제조사보고서 없이 공개하며 보고서 접수 후 이를 별도 공개함 (규칙 48.2(g))

(54) Title: SEMICONDUCTOR LIGHT EMITTING DEVICE

(54) 발명의 명칭 : 반도체 발광소자

[Fig. 5]



(57) Abstract: Disclosed is a semiconductor light emitting device. The semiconductor light emitting device comprises: a substrate; a plurality of semiconductor layers which are formed on an upper surface of the substrate and includes active layers for emitting the light by recombining electrons and holes; a metal layer which is formed on a lower surface of the substrate to reflect the light penetrating the substrate; a first material layer which is positioned between the lower surface of the substrate and the metal layer, and is formed with SiO₂; a second material layer which is positioned between the first material layer and the metal layer, and is formed with TiO₂; and a third material layer which is positioned between the second material layer and the metal layer, and is formed with SiO₂. The semiconductor light emitting device is characterized in that the first, second, and the third material layers are sequentially stacked from the lower surface of the substrate in the downward direction and have different thicknesses.

(57) 요약서:

[다음 쪽 계속]



본 개시는 기판; 기판의 상면에 형성되며 전자와 정공의 재결합에 의해 빛을 방출하는 활성층을 포함하는 복수의 반도체층; 기판의 하면에 형성되며 기판을 투과한 빛을 반사시키는 금속층; 기판의 하면과 금속층 사이에 위치되며 SiO_2 로 형성된 제 1 물질층; 제 1 물질층과 금속층 사이에 위치되며 TiO_2 로 형성된 제 2 물질층; 및 제 2 물질층과 금속층 사이에 위치되며 SiO_2 로 형성된 제 3 물질층;을 포함하며, 제 1,2,3 물질층은 기판의 하면에서 하방으로 차례로 적층되고 서로 다른 두께를 갖는 것을 특징으로 하는 반도체 발광소자를 제공한다.

명세서

발명의 명칭: 반도체 발광소자

기술분야

- [1] 본 개시(Disclosure)는 전체적으로 반도체 발광소자에 관한 것으로, 특히 기판의 하면으로 투과된 빛의 반사 효율을 개선하여 광 추출 효율을 향상시킨 반도체 발광소자에 관한 것이다.
- [2] 여기서, 반도체 발광소자는 전자와 정공의 재결합을 통해 빛을 생성하는 반도체 광소자를 의미하며, 3족 질화물 반도체 발광소자를 예로 들 수 있다. 3족 질화물 반도체는 $\text{Al}(x)\text{Ga}(y)\text{In}(1-x-y)\text{N}$ ($0 \leq x \leq 1, 0 \leq y \leq 1, 0 \leq x+y \leq 1$)로 된 화합물로 이루어진다. 이외에도 적색 발광에 사용되는 GaAs계 반도체 발광소자 등을 예로 들 수 있다.

배경기술

- [3] 여기서는, 본 개시에 관한 배경기술이 제공되며, 이들이 반드시 공지기술을 의미하는 것은 아니다(This section provides background information related to the present disclosure which is not necessarily prior art).
- [4] 도 1은 종래의 3족 질화물 반도체 발광소자의 일 예를 나타내는 도면으로서, 3족 질화물 반도체 발광소자는 기판(100), 기판(100) 위에 성장되는 버퍼층(200), 버퍼층(200) 위에 성장되는 n형 3족 질화물 반도체층(300), n형 3족 질화물 반도체층(300) 위에 성장되는 활성층(400), 활성층(400) 위에 성장되는 p형 3족 질화물 반도체층(500), p형 3족 질화물 반도체층(500) 위에 형성되는 p층 전극(600), p층 전극(600) 위에 형성되는 p층 본딩 패드(700), p형 3족 질화물 반도체층(500)과 활성층(400)이 mesa 식각되어 노출된 n형 3족 질화물 반도체층(300) 위에 형성되는 n층 전극(800), 그리고 보호막(900)을 포함한다.
- [5] 기판(100)은 동종기판으로 GaN계 기판이 이용되며, 이종기판으로 사파이어 기판, SiC 기판 또는 Si 기판 등이 이용되지만, 3족 질화물 반도체층이 성장될 수 있는 기판이라면 어떠한 형태이어도 좋다. SiC 기판이 사용될 경우에 n층 전극(800)은 SiC 기판 측에 형성될 수 있다.
- [6] 기판(100) 위에 성장되는 3족 질화물 반도체층들은 주로 MOCVD(유기금속기상성장법)에 의해 성장된다.
- [7] 버퍼층(200)은 이종기판(100)과 3족 질화물 반도체 사이의 격자상수 및 열팽창계수의 차이를 극복하기 위한 것이며, 미국특허 제5,122,845호에는 사파이어 기판 위에 380°C에서 800°C의 온도에서 100Å에서 500Å의 두께를 가지는 AlN 버퍼층을 성장시키는 기술이 기재되어 있으며, 미국특허 제5,290,393호에는 사파이어 기판 위에 200°C에서 900°C의 온도에서 10Å에서 5000Å의 두께를 가지는 $\text{Al}(x)\text{Ga}(1-x)\text{N}$ ($0 \leq x < 1$) 버퍼층을 성장시키는 기술이 기재되어 있고, 미국공개특허공보 제2006/154454호에는 600°C에서 990°C의

온도에서 SiC 버퍼층(씨앗층)을 성장시킨 다음 그 위에 $\text{In}(x)\text{Ga}(1-x)\text{N}$ ($0 < x \leq 1$) 층을 성장시키는 기술이 기재되어 있다. 바람직하게는 n형 3족 질화물 반도체층(300)의 성장에 앞서 도핑되지 않는 GaN층이 성장되며, 이는 버퍼층(200)의 일부로 보아도 좋고, n형 3족 질화물 반도체층(300)의 일부로 보아도 좋다.

- [8] n형 3족 질화물 반도체층(300)은 적어도 n족 전극(800)이 형성된 영역(n형 컨택층)이 불순물로 도핑되며, n형 컨택층은 바람직하게는 GaN로 이루어지고, Si로 도핑된다. 미국특허 제5,733,796호에는 Si과 다른 소스 물질의 혼합비를 조절함으로써 원하는 도핑농도로 n형 컨택층을 도핑하는 기술이 기재되어 있다.
- [9] 활성층(400)은 전자와 정공의 재결합을 통해 광자(빛)를 생성하는 층으로서, 주로 $\text{In}(x)\text{Ga}(1-x)\text{N}$ ($0 < x \leq 1$)로 이루어지고, 하나의 양자우물층(single quantum well)이나 복수개의 양자우물층들(multi quantum wells)로 구성된다.
- [10] p형 3족 질화물 반도체층(500)은 Mg과 같은 적절한 불순물을 이용해 도핑되며, 활성화(activation) 공정을 거쳐 p형 전도성을 가진다. 미국특허 제5,247,533호에는 전자빔 조사에 의해 p형 3족 질화물 반도체층을 활성화시키는 기술이 기재되어 있으며, 미국특허 제5,306,662호에는 400°C 이상의 온도에서 열처리(annealing)함으로써 p형 3족 질화물 반도체층을 활성화시키는 기술이 기재되어 있고, 미국공개특허공보 제2006/157714호에는 p형 3족 질화물 반도체층 성장의 질소전구체로서 암모니아와 하이드라진계 소스 물질을 함께 사용함으로써 활성화 공정없이 p형 3족 질화물 반도체층이 p형 전도성을 가지게 하는 기술이 기재되어 있다.
- [11] p족 전극(600)은 p형 3족 질화물 반도체층(500) 전체로 전류가 잘 공급되도록 하기 위해 구비되는 것이며, 미국특허 제5,563,422호에는 p형 3족 질화물 반도체층의 거의 전면에 걸쳐서 형성되며 p형 3족 질화물 반도체층(500)과 오믹접촉하고 Ni과 Au로 이루어진 투광성 전극(light-transmitting electrode)에 관한 기술이 기재되어 있으며, 미국특허 제6,515,306호에는 p형 3족 질화물 반도체층 위에 n형 초격자층을 형성한 다음 그 위에 ITO(Indium Tin Oxide)로 이루어진 투광성 전극을 형성한 기술이 기재되어 있다.
- [12] 보호막(900)은 이산화규소와 같은 물질로 형성되며, 생략될 수도 있다.
- [13] 또한, n형 3족 질화물 반도체층(300)이나 p형 3족 질화물 반도체층(500)은 단일의 층이나 복수개의 층으로 구성될 수 있다.
- [14] 최근에는, 활성층(400)에서 발생된 빛 중 기관(100) 측으로 향하는 빛이 반도체 발광소자의 외부로 추출되지 못하고 손실되는 것을 방지하기 위한 다양한 시도가 있다.
- [15] 도 2는 종래 기관의 하면에 형성된 반사구조의 일 예를 보인 도면으로서, 기관(100)의 하면에 기관(100)을 투과한 빛을 반사시키기 위한 알루미늄(Al)층(110)이 형성되어 있다.
- [16] 이에 의하면, 알루미늄(Al)의 반사율은 90% 이하이므로 10% 이상의 빛이

손실되는 문제점이 있다.

[17] 도 3은 종래 기관의 하면에 형성된 반사구조의 다른 예를 보인 도면으로서, 기관(100)의 하면에 SiO_2 층(130)이 형성되고 그 아래에 알루미늄(Al)층(110)이 형성되어 있다.

[18] 이에 의하면, SiO_2 층(130)에 의해 광 추출 효율이 도 2의 경우에 비해 약 10% 향상되는 이점이 있으나, 빛의 입사각이 $0^\circ \sim 60^\circ$ 인 경우 반사율이 저하되는 문제가 있다.

[19] 도 4는 종래 기관의 하면에 형성된 반사구조의 다른 예를 보인 도면으로서, 기관(100)의 하면에 SiO_2 층(130)이 형성되며, 그 아래에 동일한 두께의 TiO_2 와 SiO_2 가 교대로 수회 적층되어 형성된 분산 브래그 반사층(Distributed Bragg Reflector; DBR)(150)이 배치되고, 그 아래에 알루미늄(Al)층(110)이 형성되어 있다.

[20] 이에 의하면, 입사각이 0° 근처, 즉 수직방향에 대한 반사율이 증가하는 이점이 있으나, 분산 브래그 반사층(150)을 형성하는 공정이 복잡하며, 빛의 입사각이 $30^\circ \sim 60^\circ$ 인 경우 반사율이 저하되는 문제가 있다.

발명의 상세한 설명

기술적 과제

[21] 이에 대하여 '발명의 실시를 위한 구체적인 내용'의 후단에 기술한다.

과제 해결 수단

[22] 여기서는, 본 개시의 전체적인 요약(Summary)이 제공되며, 이것이 본 개시의 외연을 제한하는 것으로 이해되어서는 아니된다(This section provides a general summary of the disclosure and is not a comprehensive disclosure of its full scope or all of its features).

[23] 본 개시에 따른 일 태양에 의하면(According to one aspect of the present disclosure), 기관; 기관의 상면에 형성되며 전자와 정공의 재결합에 의해 빛을 방출하는 활성층을 포함하는 복수의 반도체층; 기관의 하면에 형성되며 기관을 투과한 빛을 반사시키는 금속층; 기관의 하면과 금속층 사이에 위치되며 SiO_2 로 형성된 제1 물질층; 제1 물질층과 금속층 사이에 위치되며 TiO_2 로 형성된 제2 물질층; 및 제2 물질층과 금속층 사이에 위치되며 SiO_2 로 형성된 제3 물질층;을 포함하며, 제1,2,3 물질층은 기관의 하면에서 하방으로 차례로 적층되고 서로 다른 두께를 갖는 것을 특징으로 하는 반도체 발광소자가 제공된다.

[24] 본 개시에 따른 다른 태양에 의하면(According to another aspect of the present disclosure), 기관; 기관의 상면에 형성되며 전자와 정공의 재결합에 의해 빛을 방출하는 활성층을 포함하는 복수의 반도체층; 기관의 하면에 접하여 위치되며 SiO_2 로 형성된 제1 물질층; 제1 물질층의 하면에 접하여 위치되며 TiO_2 로 형성된 제2 물질층; 제2 물질층의 하면에 접하여 위치되며 SiO_2 로 형성된 제3 물질층; 및 제3 물질층의 하면에 접하여 위치되는 금속층;을 포함하는 반도체 발광소자가

제공된다.

발명의 효과

- [25] 이에 대하여 '발명의 실시를 위한 구체적인 내용'의 후단에 기술한다.

도면의 간단한 설명

- [26] 도 1은 종래의 3족 질화물 반도체 발광소자의 일 예를 나타내는 도면,
 [27] 도 2는 종래 기관의 하면에 형성된 반사구조의 일 예를 보인 도면,
 [28] 도 3은 종래 기관의 하면에 형성된 반사구조의 다른 예를 보인 도면,
 [29] 도 4는 종래 기관의 하면에 형성된 반사구조의 다른 예를 보인 도면,
 [30] 도 5는 본 개시에 따른 반도체 발광소자의 일 예를 보인 도면,
 [31] 도 6은 본 개시에 따른 반사구조에서 파장에 따른 평균반사율을 종래의 것과 비교한 선도,
 [32] 도 7은 본 개시에 따른 반사구조에서 파장에 따른 평균반사율과 각 물질층의 두께 사이의 관계를 보인 선도,
 [33] 도 8은 본 개시에 따른 반사구조의 다른 예를 보인 도면.

발명의 실시를 위한 형태

- [34] 이하, 본 개시를 첨부된 도면을 참고로 하여 자세하게 설명한다(The present disclosure will now be described in detail with reference to the accompanying drawing(s)).
- [35] 도 5는 본 개시에 따른 반도체 발광소자의 일 예를 보인 도면으로서, 반도체 발광소자(10)는 기관(11), 복수의 반도체층(13), 금속층(17), 제1 물질층(15a), 제2 물질층(15b), 제3 물질층(15c)을 포함한다.
- [36] 본 개시는, 전자와 정공의 재결합에 의해 빛을 발생시키는 활성층을 포함하며, 활성층에서 발생된 빛 중 기관 측으로 향하는 빛의 반사효율이 향상됨으로써 반도체 발광소자(10)의 광 추출 효율이 향상되는 경우라면 기관의 재질 및 반도체층의 성분에 한정되지 않는다.
- [37] 이하에서는, 사파이어(Al_2O_3) 재질의 기관(11), 3족 질화물 반도체로 형성된 복수의 반도체층(13)을 예로 하여 설명한다.
- [38] 복수의 반도체층(13)은 n형 반도체층(13a), n형 반도체층(13a) 위에 성장되는 활성층(13b), 활성층(13b) 위에 성장되는 p형 반도체층(13c)을 포함할 수 있다.
- [39] 여기서, n형 반도체층(13a)과 기관(11) 사이에는 기관(11)과 n형 반도체층(13a) 사이의 격자상수 및 열팽창계수의 차이를 극복하기 위한 버퍼층(미도시)이 더 포함될 수 있다.
- [40] 금속층(17), 제1 물질층(15a), 제2 물질층(15b) 및 제3 물질층(15c)은 기관(11)을 경계로 복수의 반도체층(13)이 형성된 면의 배면에 형성된다.
- [41] 또한, 기관(11)으로부터 제1 물질층(15a), 제2 물질층(15b) 및 제3 물질층(15c) 그리고, 금속층(17)이 차례로 위치된다.
- [42] 제1 물질층(15a)은 기관(11)에 접촉되게 위치되며 SiO_2 로 형성된다.

- [43] 제2 물질층(15b)은 제1 물질층(15a)에 접촉되게 위치되며 TiO_2 로 형성된다.
- [44] 제3 물질층(15c)은 제2 물질층(15b)에 접촉되게 위치되며 SiO_2 로 형성된다.
- [45] 각 물질층(15a,15b,15c)은 E-beam evaporator에서 증착될 수 있으며, 제1 물질층(15a)과 제3 물질층(15c)은 SiO_2 미립자를 소스로 하여 O_2 의 공급 없이 280°C 의 환경에서 증착될 수 있다.
- [46] 또한, 제2 물질층(15b)은 TiO_2 미립자를 소스로 하며, O_2 를 22 sccm의 유량으로 공급하고 280°C 의 환경에서 증착될 수 있다.
- [47] 금속층(17)은 제3 물질층(15c)에 접촉되게 위치되며, E-beam evaporator에서 증착공정을 통해 형성될 수 있다.
- [48] 금속층(17)은 제3 물질층(15c)을 투과한 빛을 반사시켜 빛의 손실을 최소화하기 위한 것으로 알루미늄(Al)으로 형성될 수 있다.
- [49] 바람직하게는, 제1 물질층(15a), 제2 물질층(15b) 및 제3 물질층(15c)의 두께를 서로 다르게 구비함으로써, 입사각에 따른 반사 효율 및 빛의 파장에 따른 반사 효율을 보다 향상시킬 수 있다.
- [50] 도 6은 본 개시에 따른 반사구조에서 파장에 따른 평균반사율을 종래의 것과 비교한 선도로서, 가로축은 빛의 파장, 세로축은 반사율을 나타내는 것이다.
- [51] 또한, 평균반사율은 일정 파장에서 전체 입사각, 즉 $0^\circ\sim 90^\circ$ 에서의 반사율의 평균을 의미한다.
- [52] 도 6을 참조하면, 가시광 영역인 $440\text{ nm} \sim 680\text{ nm}$ 에 있어서, 반사율이 도 2 내지 도 4의 것에 비해 향상됨을 알 수 있다.
- [53] 비록 도 4의 경우와 비교하면 반사율의 향상 정도가 상대적으로 작으나, 도 4의 경우 기판(100)의 하면에 SiO_2 층(130)을 형성하는 공정, 그 아래에 동일한 두께의 TiO_2 와 SiO_2 를 교대로 수회 적층하여 분산 브래그 반사층(Distributed Bragg Reflector; DBR)(150)을 형성하는 공정, 그 아래에 알루미늄(Al)층(110)을 형성하는 공정을 필요로 하므로, 많은 시간과 복잡한 공정을 요하나, 본 개시의 경우 3개의 물질층(15a,15b,15c)만으로 평균반사율을 향상시킬 수 있는 이점을 가진다.
- [54] 도 7은 본 개시에 따른 반사구조에서 파장에 따른 평균반사율과 각 물질층의 두께 사이의 관계를 보인 선도로서, 가로축은 빛의 파장, 세로축은 반사율을 나타낸다.
- [55] 여기서, 제1,2,3 물질층(15a,15b,15c)의 두께는 제1 물질층(15a), 제3 물질층(15c), 제2 물질층(15b) 순으로 얇게 형성되었으며, 특히, 제1 물질층(15a)의 두께는 $540\text{ nm} \sim 660\text{ nm}$, 제2 물질층(15b)의 두께는 $36\text{ nm} \sim 44\text{ nm}$, 제3 물질층(15c)의 두께는 $76\text{ nm} \sim 94\text{ nm}$ 의 범위 내로 형성되었다.
- [56] 즉, A는 제1 물질층(15a)의 두께가 540 nm , 제2 물질층(15b)의 두께가 36 nm , 제3 물질층(15c)의 두께는 76 nm 인 경우이며, B는 제1 물질층(15a)의 두께가 570 nm , 제2 물질층(15b)의 두께가 38 nm , 제3 물질층(15c)의 두께는 81 nm 인 경우이며, C는 제1 물질층(15a)의 두께가 630 nm , 제2 물질층(15b)의 두께가 42 nm , 제3

물질층(15c)의 두께는 90nm 인 경우이며, D는 제1 물질층(15a)의 두께가 660nm, 제2 물질층(15b)의 두께가 44nm, 제3 물질층(15c)의 두께는 94nm 인 경우이며, E는 제1 물질층(15a)의 두께가 600nm, 제2 물질층(15b)의 두께가 40nm, 제3 물질층(15c)의 두께는 85nm 인 경우이다.

[57] 도 7을 참조하면, 가시광 영역인 440 nm ~ 680 nm에 있어서, 반사율이 종래의 것에 비해 향상됨을 알 수 있다.

[58] 도 8은 본 개시에 따른 반사구조의 다른 예를 보인 도면으로서, 금속층(17) 하면에 금속층(17)의 산화를 방지하는 보호층(19)이 더 형성될 수 있다.

[59] 보호층(19)은 니켈(Ni)과 금(Au)으로 형성되어, 알루미늄(Al)으로 형성되는 금속층(17)이 외부로 노출되지 않게 형성된다.

[60] 보호층(19)은 금속층(17)과 같이 E-beam evaporator에서 증착공정을 통해 형성될 수 있다.

[61] 한편, 금속층(17), 니켈로 형성된 제1 보호층(19a)과 금으로 형성된 제2 보호층(19b)의 두께의 비는 1:0.3~0.6:1로 형성될 수 있다.

[62] 실험에서 금속층(17), 제1 보호층(19a), 제2 보호층(19b)의 두께는 각각 100nm, 30nm, 100nm로 형성하였으며, 금속층(17)과 제2 보호층(19b)은 모두 50nm의 두께로 형성될 수 있다.

[63] 이하 본 개시의 다양한 실시 형태에 대하여 설명한다.

[64] (1). 제1,2,3 물질층의 두께는 제1 물질층, 제3 물질층, 제2 물질층 순으로 얇게 형성되는 것을 특징으로 하는 반도체 발광소자.

[65] 이에 의해, 분산 브래그 반사층을 형성하는 것과 달리, 세 개의 물질층이 형성되므로 공수의 절감이 가능해진다. 또한, 제1,2,3 물질층의 두께 차이와 인접한 물질층 사이의 굴절율 차이에 의해 입사각에 따른 반사 효율 및 빛의 파장에 따른 반사 효율이 향상될 수 있다.

[66] (2). 제1 물질층의 두께는 540nm ~ 660nm, 제2 물질층의 두께는 36nm ~ 44nm, 제3 물질층의 두께는 76nm ~ 94nm의 범위 내로 형성되는 것을 특징으로 하는 반도체 발광소자.

[67] 이에 의해, 입사각에 따른 반사 효율 및 빛의 파장에 따른 반사 효율의 향상효과가 극대화될 수 있다.

[68] (3). 금속층은 알루미늄(Al)으로 형성되는 것을 특징으로 하는 반도체 발광소자.

[69] 이에 의해, 제1,2,3 물질층을 모두 투과한 빛이 금속층에 의해 반사되므로 기판의 하면 측으로 향하는 빛의 손실을 최소화시킬 수 있게 된다.

[70] (4). 금속층 하면에 금속층의 산화를 방지하는 보호층이 더 형성되는 것을 특징으로 하는 반도체 발광소자.

[71] (5). 보호층은 니켈(Ni)과 금(Au)으로 형성되는 것을 특징으로 하는 반도체 발광소자.

[72] 이에 의해, 제1,2,3 물질층 및 금속층에 의한 반사효율의 향상 효과가

안정적으로 유지될 수 있다.

- [73] (6). 금속층은 알루미늄(Al)으로 형성되며, 알루미늄(Al)과 니켈(Ni), 금(Au)의 두께 비는 1:0.3~0.6:1인 것을 특징으로 하는 반도체 발광소자.
- [74] 이에 의해, 금속층의 보호효과가 유지됨과 동시에 기판의 하면 측으로 향하는 빛의 손실을 최소화시킬 수 있게 된다.
- [75] (7). 금속층의 두께는 50nm ~ 100nm의 범위 내로 형성되는 것을 특징으로 하는 반도체 발광소자.
- [76] 본 개시에 따른 하나의 반도체 발광소자에 의하면, SiO_2 와 TiO_2 의 굴절을 차이 및 제1,2,3 물질층의 두께 차이에 의해 입사각에 따른 반사 효율 및 빛의 파장에 따른 반사 효율이 향상되는 이점을 가진다.
- [77] 또한, 본 개시에 따른 다른 반도체 발광소자에 의하면, 복잡한 공정 및 긴 공정 시간을 요하는 분산 브래그 반사층이 아닌 3개의 물질층이 형성되므로 제조 공수가 절감되며 생산성이 향상되는 이점을 가진다.

청구범위

- [청구항 1] 기판;
 기판의 상면에 형성되며 전자와 정공의 재결합에 의해 빛을 방출하는 활성층을 포함하는 복수의 반도체층;
 기판의 하면에 형성되며 기판을 투과한 빛을 반사시키는 금속층;
 기판의 하면과 금속층 사이에 위치되며 SiO_2 로 형성된 제1 물질층;
 제1 물질층과 금속층 사이에 위치되며 TiO_2 로 형성된 제2 물질층;
 및
 제2 물질층과 금속층 사이에 위치되며 SiO_2 로 형성된 제3 물질층;을 포함하며,
 제1,2,3 물질층은 기판의 하면에서 하방으로 차례로 적층되고 서로 다른 두께를 갖는 것을 특징으로 하는 반도체 발광소자.
- [청구항 2] 청구항 1에 있어서, 제1,2,3 물질층의 두께는 제1 물질층, 제3 물질층, 제2 물질층 순으로 얇게 형성되는 것을 특징으로 하는 반도체 발광소자.
- [청구항 3] 청구항 1에 있어서, 제1 물질층의 두께는 540nm ~ 660nm, 제2 물질층의 두께는 36nm ~ 44nm, 제3 물질층의 두께는 76nm ~ 94nm의 범위 내로 형성되는 것을 특징으로 하는 반도체 발광소자.
- [청구항 4] 청구항 1에 있어서, 금속층은 알루미늄(Al)으로 형성되는 것을 특징으로 하는 반도체 발광소자.
- [청구항 5] 청구항 1에 있어서, 금속층 하면에 금속층의 산화를 방지하는 보호층이 더 형성되는 것을 특징으로 하는 반도체 발광소자.
- [청구항 6] 청구항 5에 있어서, 보호층은 니켈(Ni)과 금(Au)으로 형성되는 것을 특징으로 하는 반도체 발광소자.
- [청구항 7] 청구항 6에 있어서, 금속층은 알루미늄(Al)으로 형성되며, 알루미늄(Al)과 니켈(Ni), 금(Au)의 두께 비는 1:0.3~0.6:1인 것을 특징으로 하는 반도체 발광소자.
- [청구항 8] 청구항 7에 있어서, 금속층의 두께는 50nm ~ 100nm의 범위 내로 형성되는 것을 특징으로 하는 반도체 발광소자.
- [청구항 9] 청구항 1에 있어서,
 기판은 사파이어(Al_2O_3) 기판으로 형성되며,
 반도체층은 3족 질화물 반도체로 형성되고,
 제1 물질층의 두께는 540 nm ~ 660 nm, 제2 물질층의 두께는 36 nm ~ 44 nm, 제3 물질층의 두께는 76 nm ~ 94 nm의 범위 내로 형성되며,
 제3 물질층의 하면에는 알루미늄(Al)으로 형성된 금속층이 구비되고,

금속층의 하면에는 금속층의 산화를 방지하는 니켈(Ni)과 금(Au)으로 형성된 보호층이 구비되는 것을 특징으로 하는 반도체 발광소자.

[청구항 10]

기판;

기판의 상면에 형성되며 전자와 정공의 재결합에 의해 빛을 방출하는 활성층을 포함하는 복수의 반도체층;

기판의 하면에 접하여 위치되며 SiO_2 로 형성된 제1 물질층;

제1 물질층의 하면에 접하여 위치되며 TiO_2 로 형성된 제2 물질층;

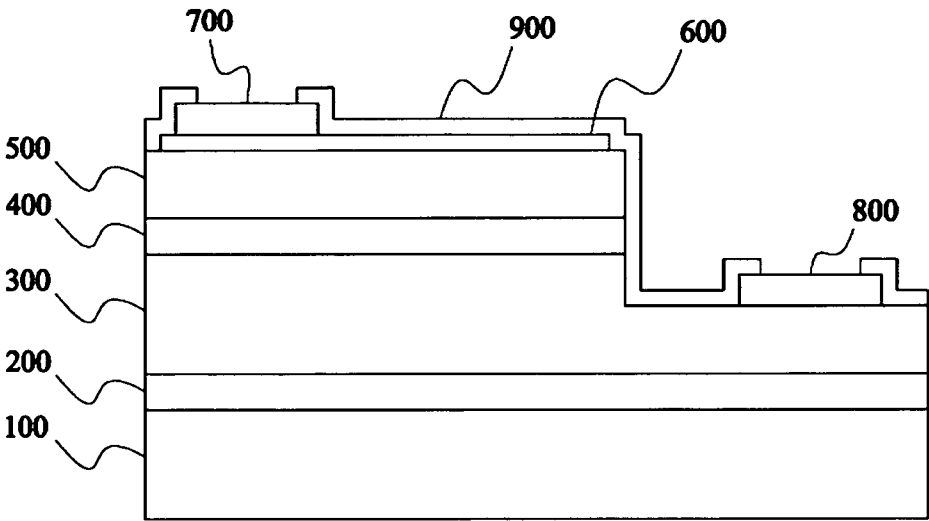
제2 물질층의 하면에 접하여 위치되며 SiO_2 로 형성된 제3 물질층;

및

제3 물질층의 하면에 접하여 위치되는 금속층;을 포함하는 반도체 발광소자.

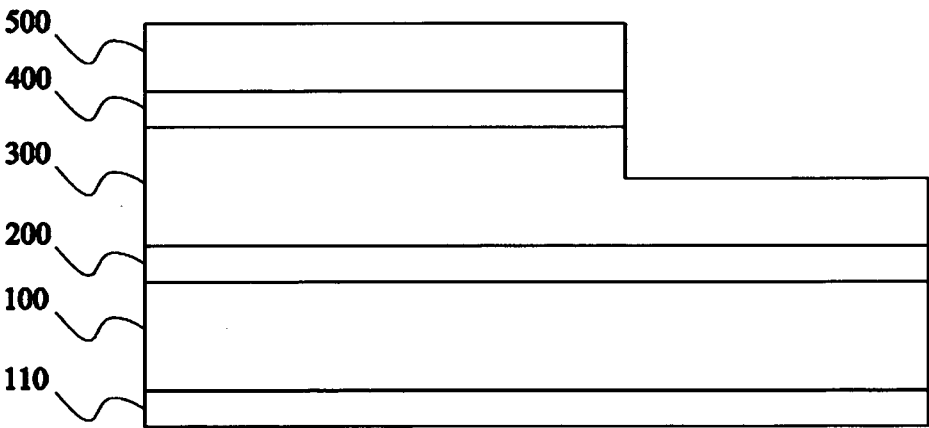
[Fig. 1]

Prior Art



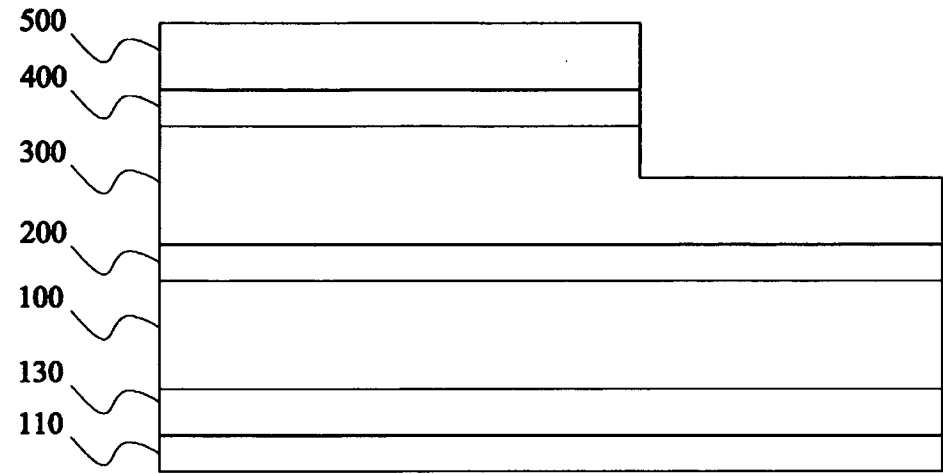
[Fig. 2]

Prior Art



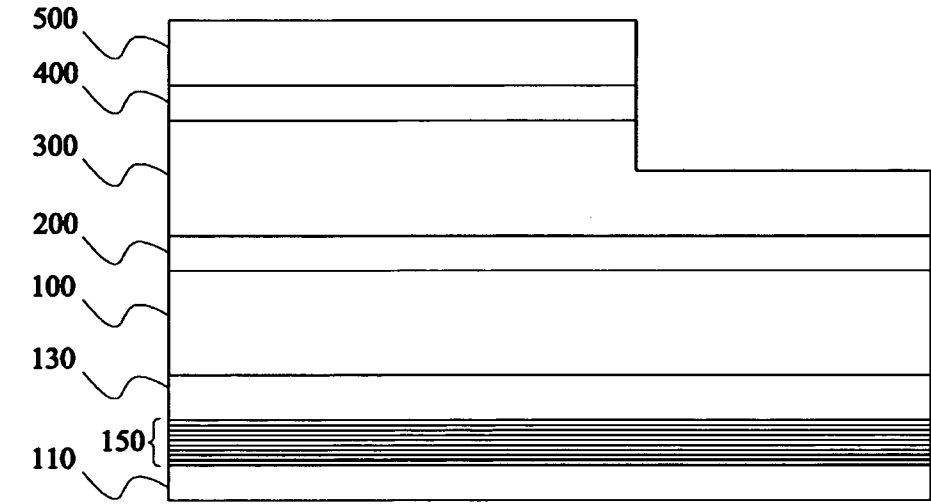
[Fig. 3]

Prior Art

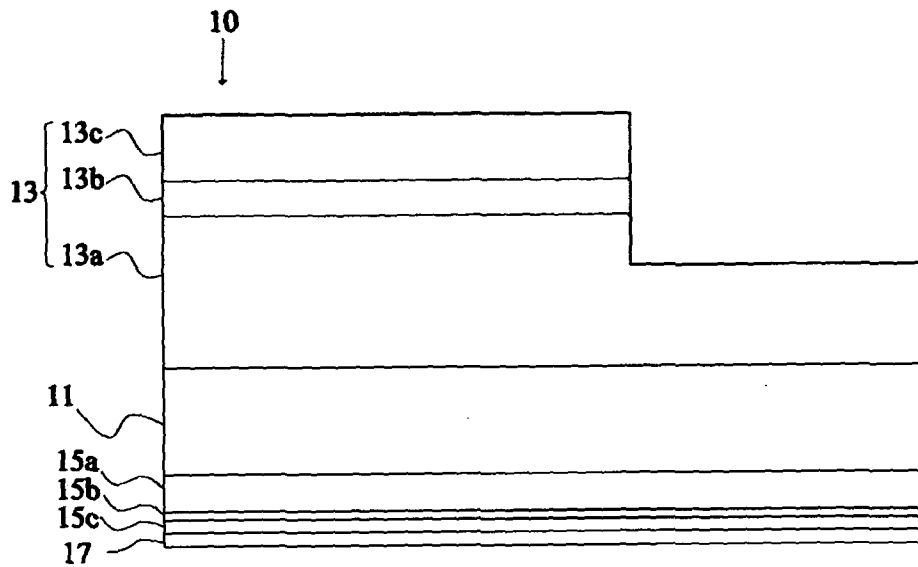


[Fig. 4]

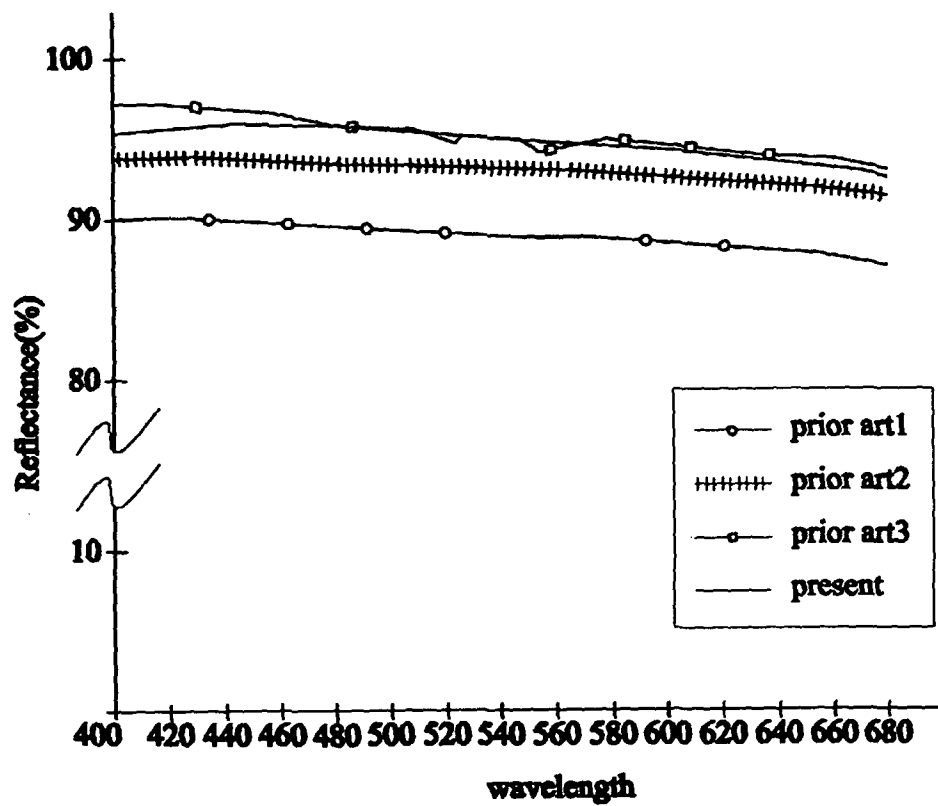
Prior Art



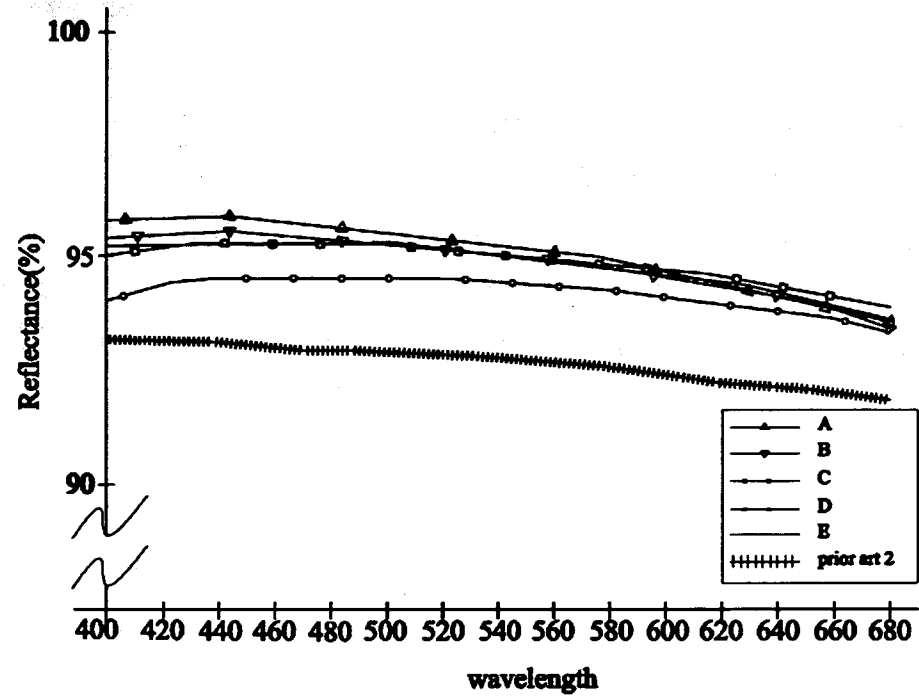
[Fig. 5]



[Fig. 6]



[Fig. 7]



[Fig. 8]

