



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2012-0074760
(43) 공개일자 2012년07월06일

(51) 국제특허분류(Int. Cl.)

H01L 29/786 (2006.01) G02F 1/136 (2006.01)

(21) 출원번호 10-2010-0136696

(22) 출원일자 2010년12월28일

심사청구일자 2010년12월28일

(71) 출원인

경희대학교 산학협력단

경기도 용인시 기흥구 덕영대로 1732, 국제캠퍼스내 (서천동, 경희대학교)

(72) 발명자

장진

서울특별시 동대문구 경희대로 26, 차세대 디스플레이연구센터 (회기동, 경희대학교)

크리스토프 아비스

서울특별시 동대문구 경희대로 26 (회기동, 경희대학교)

(74) 대리인

박용순, 김희곤, 김인한

전체 청구항 수 : 총 7 항

(54) 발명의 명칭 알루미늄 산화물 게이트 절연막이 형성된 산화물 박막 트랜지스터 및 그 제조방법

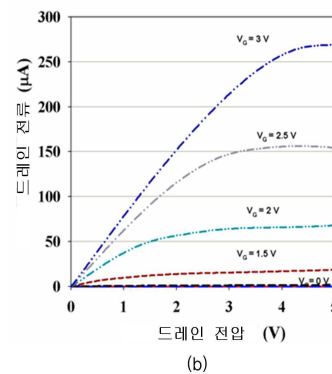
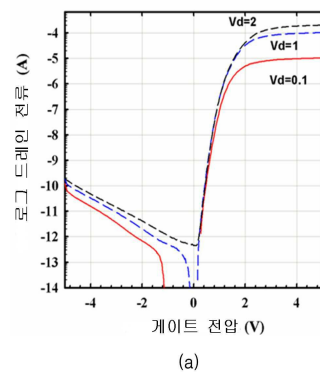
(57) 요약

본 발명에서는 알루미늄 산화물 게이트 절연막이 형성된 산화물 박막 트랜지스터 및 그 제조방법이 제공된다.

본 발명의 알루미늄 산화물 게이트 절연막이 형성된 산화물 박막 트랜지스터는 게이트 전극, 게이트 절연막, 활성층, 소스 및 드레인 전극을 포함하는 산화물 박막 트랜지스터에 있어서, 상기 게이트 절연막은 알루미늄 산화물(AlO_x)이고, 상기 활성층은 아연 주석 산화물(Zinc Tin Oxide, ZTO)인 것을 특징으로 한다.

상기와 같은 구성에 의하면, 본 발명은 용액 공정에 의해 알루미늄 산화물의 게이트 절연막과 ZTO 활성층을 구성하였으므로 낮은 어닐링 온도로도 훌륭한 성능을 발휘할 수 있고 동시에 높은 전계효과이동도를 얻을 수 있어 고성능의 박막 트랜지스터를 구현할 수 있다.

대표도 - 도1



이 발명을 지원한 국가연구개발사업

과제고유번호	10035225
부처명	지식경제부
연구사업명	산업원천기술개발사업
연구과제명	고품위 plastic AMOLED 원천 기술 개발
주관기관	서울대학교 산학협력단
연구기간	2010.03.01 ~ 2015.02.28

특허청구의 범위

청구항 1

게이트 전극, 게이트 절연막, 활성층, 소스 및 드레인 전극을 포함하는 산화물 박막 트랜지스터에 있어서,

상기 게이트 절연막은 알루미늄 산화물(AlO_x)이고,

상기 활성층은 아연 주석 산화물(Zinc Tin Oxide, ZTO)인 것을 특징으로 하는 알루미늄 산화물 게이트 절연막이 형성된 산화물 박막 트랜지스터.

청구항 2

청구항 1 또는 청구항 2에 있어서,

상기 알루미늄 산화물은 아세토니트릴(acetonitrile) 및 에틸렌글리콜(ethyleneglycol) 용매로 뒤섞여진 염화 알루미늄을 사용하는 것을 특징으로 하는 알루미늄 산화물 게이트 절연막이 형성된 산화물 박막 트랜지스터.

청구항 3

청구항 1 또는 청구항 2에 있어서,

상기 게이트 절연막은 용액 공정에 의해 형성되는 것을 특징으로 하는 알루미늄 산화물 게이트 절연막이 형성된 산화물 박막 트랜지스터.

청구항 4

청구항 1 또는 청구항 2에 있어서,

상기 활성층은 스핀 코팅 또는 잉크젯 프린팅에 의해 형성된 것을 특징으로 하는 알루미늄 산화물 게이트 절연막이 형성된 산화물 박막 트랜지스터.

청구항 5

청구항 1 또는 청구항 2에 있어서,

상기 게이트 절연막은 $100^{\circ}C$ 이상 $300^{\circ}C$ 이하에서 어닐링된 것을 특징으로 하는 알루미늄 산화물 게이트 절연막이 형성된 산화물 박막 트랜지스터.

청구항 6

(a) 기판 상에 게이트 전극을 형성하는 단계,

(b) 상기 게이트 전극 위에 용액 공정에 의해 알루미늄 산화물(AlO_x)의 게이트 절연막을 형성하는 단계,

(c) 상기 게이트 절연막 위에 스핀 코팅 또는 잉크젯 프린팅에 의해 아연 주석 산화물(ZTO)의 활성층을 형성하는 단계,

(d) 상기 활성층 위에 소스 전극 및 드레인 전극을 형성하는 단계,

를 포함하는 것을 특징으로 하는 알루미늄 산화물 게이트 절연막이 형성된 산화물 박막 트랜지스터 제조 방법.

청구항 7

(e) 기판 상에 게이트 전극을 형성하는 단계,

(f) 상기 게이트 전극 위에 용액 공정에 의해 알루미늄 산화물(AlO_x)의 게이트 절연막을 형성하는 단계,

(g) 상기 게이트 절연막 위에 소스 전극 및 드레인 전극을 형성하는 단계,

(h) 상기 게이트 절연막, 소스 전극 및 드레인 전극 위에 스핀 코팅 또는 잉크젯 프린팅에 의해 아연 주석 산화물(ZTO)의 활성층을 형성하는 단계,

를 포함하는 것을 특징으로 하는 알루미늄 산화물 게이트 절연막이 형성된 산화물 박막 트랜지스터 제조 방법.

명세서

기술 분야

[0001] 본 발명은 산화물 박막 트랜지스터 및 그 제조방법에 관한 것으로, 특히 게이트 절연막을 알루미늄 산화물로 형성하여 구성한 알루미늄 산화물 게이트 절연막이 형성된 산화물 박막 트랜지스터 및 그 제조방법에 관한 것이다.

배경 기술

[0002] 최근, 비정질 실리콘(a-Si)은 AMLCD(Active Matrix Liquid Crystal Display, 능동 매트릭스 액정 디스플레이)와 같은 대면적 디스플레이 장치에서 박막 트랜지스터로서 사용되는 주요 반도체이다. a-Si 박막 트랜지스터는 대면적에 걸쳐서 좋은 균일성을 갖고, $1\text{cm}^2/\text{Vs}$ 보다 낮은 전계효과이동도를 보여주며, 600°C 이하의 낮은 어닐링 온도를 필요로 한다.

[0003] 그럼에도 불구하고, 디스플레이 장치에 있어서 3D 디스플레이 장치, AMLED(Active Matrix Light Emitting Diode, 능동 매트릭스 발광 다이오드) 등과 같이 더 빠르고 개선된 성능을 발휘하기 위해서는 $1\text{cm}^2/\text{Vs}$ 이상의 더 높은 전계효과이동도가 필요하다.

[0004] 여기에는 폴리 실리콘(poly-Si)이 좋은 후보가 될 수 있다. 실제로 $100\text{cm}^2/\text{Vs}$ 이상의 좋은 전계효과이동도를 보여준다. 그러나 그 특성들의 균일성이 고품질의 대면적 디스플레이 장치에 있어서는 매우 부적당하다. 게다가 폴리 실리콘은 900°C 이상의 높은 어닐링 온도를 필요로 한다.

[0005] 한편 산화물 박막 트랜지스터는 그 중간적 특성을 갖는다. 즉 $10\text{cm}^2/\text{Vs}$ 정도의 전계효과이동도와 진공 공정에서 $250^\circ\text{C}\sim 400^\circ\text{C}$ 의 어닐링 온도를 갖는다. 또한 용액 공정의 산화물 박막 트랜지스터는 보통 a-Si에 견줄만한 전계효과이동도를 도출하기는 하나, 600°C 까지 온도를 필요로 한다.

발명의 내용

해결하려는 과제

[0006] 본 발명은 상기의 문제점을 해결하기 위해 낮은 어닐링 온도와 높은 전계효과이동도를 갖는 우수한 특성을 발휘하는 게이트 절연막을 포함하는 고성능 아연 주석 산화물(Zinc Tin Oxide, ZTO) 박막 트랜지스터 및 그 제조방법을 얻고자 하는 것을 목적으로 한다.

과제의 해결 수단

[0007] 상기 기술적 과제를 달성하기 위해 본 발명에서는 알루미늄 산화물 게이트 절연막이 형성된 산화물 박막 트랜지스터 및 그 제조방법이 제공된다.

[0008] 본 발명의 알루미늄 산화물 게이트 절연막이 형성된 산화물 박막 트랜지스터는 게이트 전극, 게이트 절연막, 활성층, 소스 및 드레인 전극을 포함하는 산화물 박막 트랜지스터에 있어서, 상기 게이트 절연막은 알루미늄 산화물(AlOx)이고, 상기 활성층은 아연 주석 산화물(Zinc Tin Oxide, ZTO)인 것을 특징으로 한다.

[0009] 여기서 상기 알루미늄 산화물은 아세토니트릴(acetonitrile) 및 에틸렌글리콜(ethyleneglycol) 용매로 뒤섞여진 염화알루미늄을 사용하는 것을 특징으로 한다.

[0010] 또한 여기서 상기 게이트 절연막은 용액 공정에 의해 형성될 수 있다.

[0011] 나아가 상기 활성층은 스핀 코팅 또는 잉크젯 프린팅에 의해 형성될 수 있다.

[0012] 또한 여기서 상기 게이트 절연막은 100°C 이상 300°C 이하에서 어닐링될 수 있다.

[0013] 한편 본 발명의 알루미늄 산화물 게이트 절연막이 형성된 산화물 박막 트랜지스터 제조 방법은, (a) 기판 상에 게이트 전극을 형성하는 단계, (b) 상기 게이트 전극 위에 용액 공정에 의해 알루미늄 산화물(AlOx)의 게이트 절연막을 형성하는 단계, (c) 상기 게이트 절연막 위에 스핀 코팅 또는 잉크젯 프린팅에 의해 아연 주석 산화물(ZTO)의 활성층을 형성하는 단계, (d) 상기 활성층 위에 소스 전극 및 드레인 전극을 형성하는 단계를

포함하는 것을 특징으로 한다.

[0014] 또한 본 발명의 알루미늄 산화물 게이트 절연막이 형성된 산화물 박막 트랜지스터 또 다른 제조 방법은, (e) 기판 상에 게이트 전극을 형성하는 단계, (f) 상기 게이트 전극 위에 용액 공정에 의해 알루미늄 산화물 (AlO_x)의 게이트 절연막을 형성하는 단계, (g) 상기 게이트 절연막 위에 소스 전극 및 드레인 전극을 형성하는 단계, (h) 상기 게이트 절연막, 소스 전극 및 드레인 전극 위에 스핀 코팅 또는 잉크젯 프린팅에 의해 아연 주석 산화물(ZTO)의 활성층을 형성하는 단계를 포함하는 것을 특징으로 한다.

발명의 효과

[0015] 상기와 같은 구성에 의하면, 본 발명은 용액 공정에 의해 알루미늄 산화물의 게이트 절연막과 ZTO 활성층을 구성하였으므로 낮은 어닐링 온도로도 훌륭한 성능을 발휘할 수 있고 동시에 높은 전계효과이동도를 얻을 수 있어 고성능의 박막 트랜지스터를 구현할 수 있다.

도면의 간단한 설명

[0016] 도 1 및 도 2는 각각 스핀 코팅과 잉크젯 프린팅에 의해 형성된 본 발명의 ZTO 박막 트랜지스터의 초기 전류-전압 특성을 나타낸다.

도 3은 본 발명의 알루미늄 산화물 게이트 절연막이 형성된 산화물 박막 트랜지스터의 어닐링 전(a)과 어닐링 후(b)의 AlO_x 의 AFM(Atomic Force MicroScope, 원자 현미경) 이미지이다.

도 4는 본 발명의 알루미늄 산화물 게이트 절연막이 형성된 산화물 박막 트랜지스터에 있어서 300℃로 어닐링 한 후 AlO_x 층의 깊이 프로파일(depth profile)을 나타낸다.

발명을 실시하기 위한 구체적인 내용

[0017] 이하, 본 발명의 바람직한 실시예를 첨부된 도면들을 참조하여 상세히 설명한다. 본 발명을 설명함에 있어, 관련된 공지 구성 또는 기능에 대한 구체적인 설명이 본 발명의 요지를 흐릴 수 있다고 판단되는 경우에는 그 상세한 설명은 생략한다.

[0018] 보통 용액 공정의 산화물 박막 트랜지스터는 LCD 또는 AMOLED용 응용분야에 있어서 적당한 성능을 발휘하기 위해 통상 500℃ 이상의 높은 어닐링 온도를 필요로 한다. 이때 전계효과이동도는 $1\text{cm}^2/\text{Vs}$ 이다.

[0019] 본 발명은 용액 공정에 의해 낮은 어닐링 온도를 고성능 ZTO 박막 트랜지스터에 적용시켰다. 본 발명의 특징적인 요소는 게이트 절연막이라 할 수 있는데, 이 역시 용액 공정에 의해 만들어지고 낮은 구동 전압과 높은 전계효과이동도를 유도한다.

[0020] 여기서 상기 게이트 절연막은 알루미늄 산화물(AlO_x)이다.

[0021] 알루미늄 산화물 용액은 아세토니트릴(acetonitrile) 및 에틸렌글리콜(ethyleneglycol) 용매로 뒤섞여진 염화알루미늄($AlCl_3$)을 사용함으로써 준비된다. 상기 용액은 질소 환경 하에서 격렬히 뒤섞였다.

[0022] 또한 상기 용액은 사용 전에 0.45 μm 필터를 통해 필터링되었다.

[0023] 기판에 상기 알루미늄 산화물을 스핀 코팅하기 전에, 상기 용매가 샘플에 스핀 코팅될 수 있다. 그리고 나서 부착력을 개선시키기 위해 210℃에서 핫 플레이트(hot plate) 위에 놓여질 수 있다.

[0024] 다음으로, 상기 알루미늄 기반의 용액이 스핀 코팅되고 나서, 200℃~250℃의 온도에서 핫 플레이트 위에 신속하게 놓여졌다.

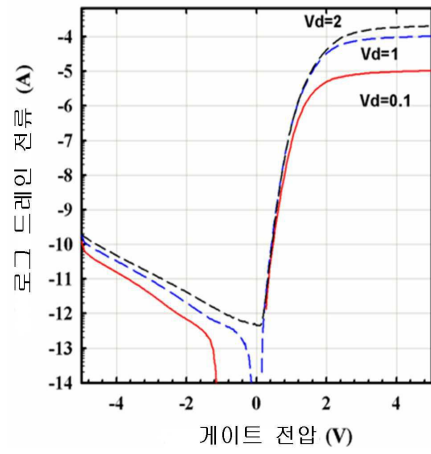
[0025] 상기 두 작용들은 알루미늄 산화물 층의 적당한 두께를 얻기 위해 수회 반복되는 것이 바람직하다.

[0026] 결과적으로 대략 70nm의 층 두께를 도출하면서, 상기 샘플이 공기 중에서 300℃로 한 시간 동안 어닐링되었다.

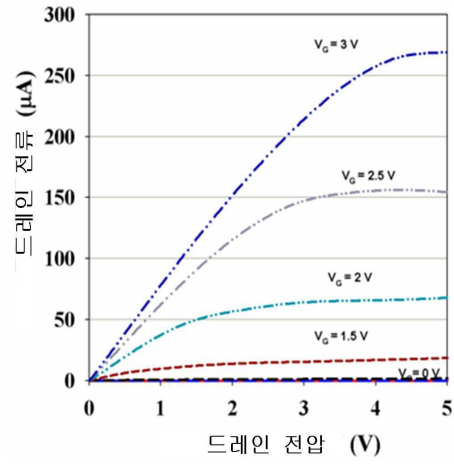
- [0027] 이하에서는 상기 과정을 통해 제조된 ZTO 박막 트랜지스터의 특성을 도면과 함께 설명한다.
- [0028] 도 1 및 도 2는 각각 스핀 코팅과 잉크젯 프린팅에 의해 형성된 본 발명의 ZTO 박막 트랜지스터의 초기 전류-전압 특성(initial I-V characteristics)을 나타낸다.
- [0029] 도 1 및 도 2의 (a)는 전달 특성(transfer characteristics)을 나타내고, 도 1 및 도 2의 (b)는 출력 특성(output characteristics)을 나타낸다.
- [0030] 도 1 및 도 2에 나타난 바와 같이, ZTO 층이 스핀 코팅이나 잉크젯 프린팅에 의해 형성된 본 발명의 ZTO 박막 트랜지스터는 단지 300℃가 필요하고, 전계효과이동도는 잉크젯 프린팅에서 19cm²/Vs, 스핀 코팅에서 30cm²/Vs 이상에 이르는 것을 알 수 있다.
- [0031] 이와 비교하여, 플라즈마 향상 화학 증착(Plasma Enhanced Chemical Vapor Deposition, PECVD)에 의해 SiO₂ 게이트 절연막으로 만들어진 박막 트랜지스터는 1cm²/Vs의 전계효과이동도를 보여준다.
- [0032] 또한 600℃에서 어닐링된, Cl 유도체를 사용한 상기 ZTO 박막 트랜지스터는 16cm²/Vs의 전계효과이동도를 보여주었고, 반면에 나트륨 베타 알루미나(Sodium Beta Alumina, SBA) 게이트 절연막은 동일한 어닐링 온도에 있어서 28cm²/Vs의 전계효과이동도를 도출한다. 게다가 200nm Al₂O₃ ALD(Atomic Layer Deposition, 원자층 증착)가 증착된 게이트 절연막을 사용한 스핀 코팅에 의해 준비된 ZTO는 11cm²/Vs 이상의 전계효과이동도를 도출한다. 그 결과로서, 본 발명의 박막 트랜지스터는 비록 최대 공정 온도가 300℃였음에도 불구하고, 용액 공정의 박막 트랜지스터 중에서 고성능을 발휘한다.
- [0033] 도 3은 본 발명의 알루미늄 산화물 게이트 절연막이 형성된 산화물 박막 트랜지스터의 어닐링 전(도 3의 (a))과 어닐링 후(도 3의 (b))의 AlO_x의 AFM(Atomic Force MicroScope, 원자 현미경) 이미지이다.
- [0034] 도 3으로부터 AlO_x는 비정질이고 매끄러운 표면을 갖는 것에 주목할 만하다. 어닐링 전(a)에는, 고점-저점(peak to valley) 거칠기 및 실효치(root mean square)는 각각 4.25nm 및 0.16nm이었다. 어닐링 후(b)에는, 상기 값들이 각각 2.48nm 및 0.21nm가 되었다. 따라서 어닐링이 표면의 매끄러움을 유도한다. 결국, 상기 층은 반도체에 좋은 계면을 형성할 것이다.
- [0035] 도 4는 본 발명의 알루미늄 산화물 게이트 절연막이 형성된 산화물 박막 트랜지스터에 있어서 300℃로 어닐링한 후 AlO_x 층의 깊이 프로파일(depth profile)을 나타낸다.
- [0036] 도 4에 도시된 바와 같이, 상기 AlO_x층은 알루미늄과 산소로 형성된다(주로 Al/(Al+O)=32%의 비율). 약간의 탄소가 상기 층에 남는데, 상기 탄소는 상기 염화알루미늄과 함께 상호 작용하는 상기 용매로부터 기인한 것으로 판단된다.
- [0037] 이상에서 설명한 본 발명은 전술한 실시예 및 첨부된 도면에 의해 한정되는 것이 아니고, 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 여러 가지 치환, 부가 및 변경이 가능하다는 것이 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에게 있어 명백할 것이다.

도면

도면1

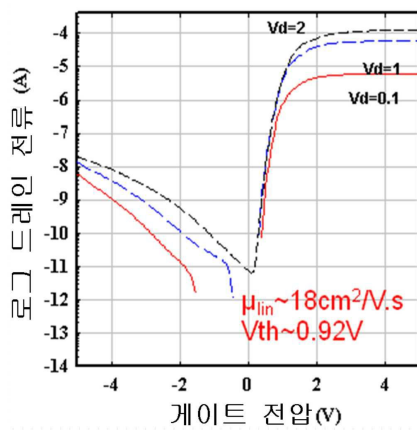


(a)

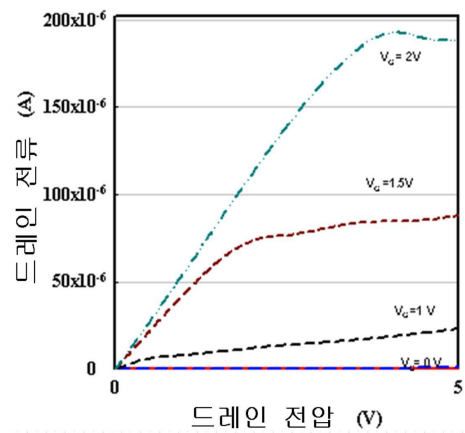


(b)

도면2

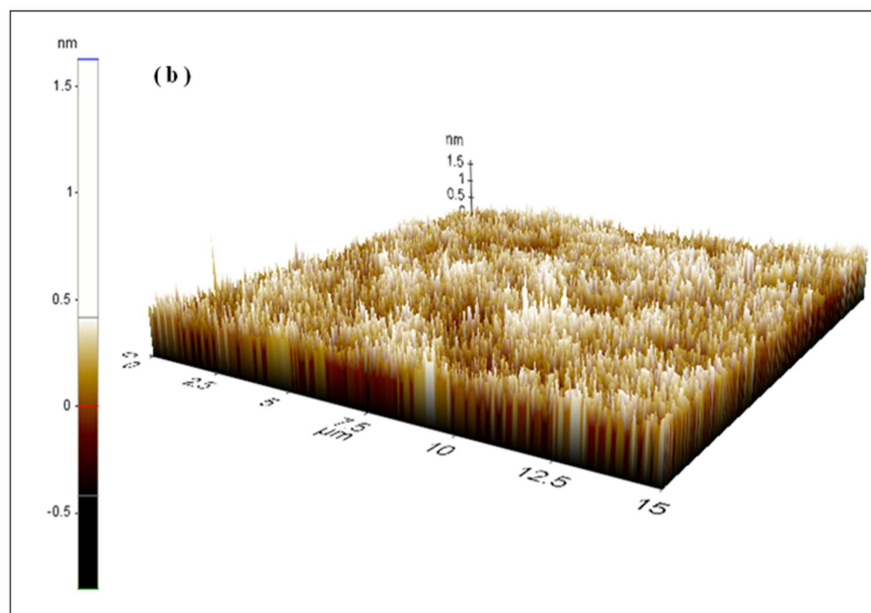
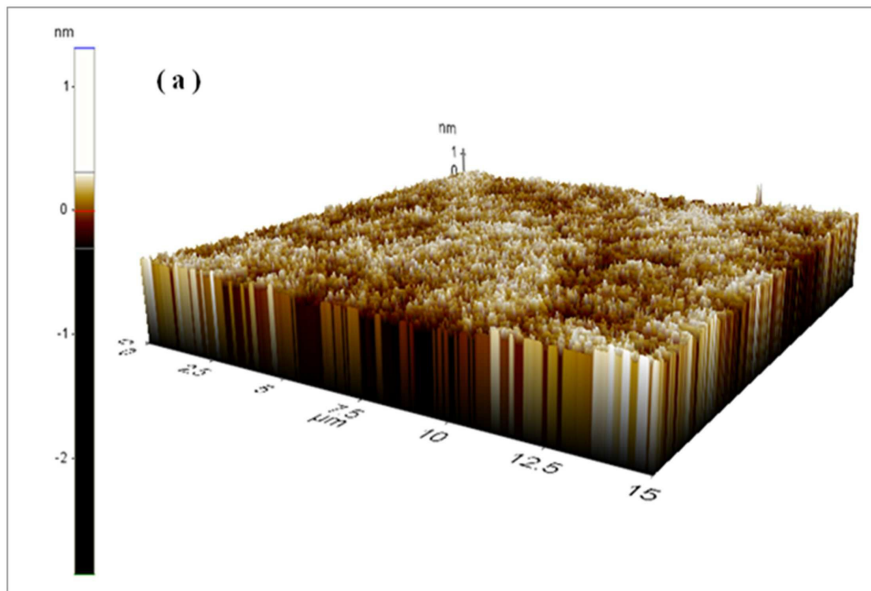


(a)



(b)

도면3



도면4

