



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2011-0047828
(43) 공개일자 2011년05월09일

(51) Int. Cl.

H01L 31/042 (2006.01)

(21) 출원번호 10-2009-0104607

(22) 출원일자 2009년10월30일

심사청구일자 2009년10월30일

(71) 출원인

고려대학교 산학협력단

서울 성북구 안암동5가 1

(72) 발명자

김동환

서울특별시 용산구 서빙고동 신동아아파트 2동 201호

탁성주

서울특별시 노원구 중계4동 137-39번지 정진아트리움 101동 1102호

(뒷면에 계속)

(74) 대리인

특허법인 대아

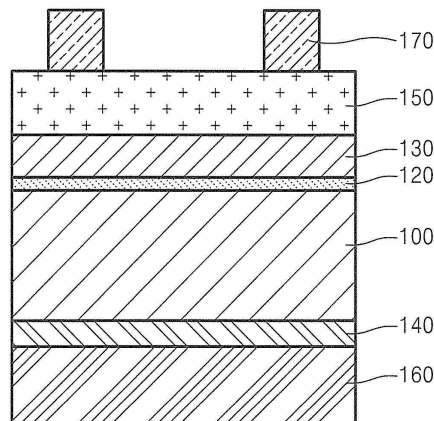
전체 청구항 수 : 총 7 항

(54) 실리콘 이중접합 태양전지 및 이를 제조하는 방법

(57) 요약

본 발명은 실리콘 이중접합 태양전지 및 이를 제조하는 방법에 관한 것으로, 비정질/결정질 실리콘 간의 계면 결함을 줄일 수 있으며, P-N 다이오드 특성향상을 통해 태양전지의 충전율의 증가 및 향상된 효율을 보여줄 수 있는 이중접합 실리콘 태양전지를 제공하되, 제1 타입 결정질 실리콘 기판 상에 제2 타입 비정질 실리콘층이 형성되어 있고, 상기 제2 타입 비정질 실리콘층 상에는 투명 전도막과 상부전극이 형성되어 있으며, 상기 제1 타입 결정질 실리콘 기판 하면에는 하부전극이 형성되어 있는 구조를 가지고 있는 실리콘 이중접합 태양전지에 있어서, 상기 제1 타입 결정질 실리콘 기판과 상기 제2 타입 비정질 실리콘층 사이의 계면 또는 상기 제2 타입 비정질 실리콘층과 상기 투명 전도막 사이의 계면에 패시베이션층을 형성하되, 상기 패시베이션층은 초순수 또는 HNO_3 용액을 이용한 산화공정으로 형성하는 기술을 제공하는 발명에 관한 것이다.

대표도 - 도2



(72) 발명자

강민구

서울특별시 금천구 시흥5동 934-34번지

박효민

서울특별시 성북구 석관1동 185-47번지

이 발명을 지원한 국가연구개발사업

과제고유번호 2009T100100628

부처명 지식경제부

연구관리전문기관

연구사업명 지식경제 기술혁신사업

연구과제명 고효율 실리콘 태양전지 원천기술 연구센터

기여율

주관기관 고려대학교 산학협력단

연구기간 2009년 06월 01일 ~ 2012년 05월 31일

특허청구의 범위

청구항 1

실리콘 이중접합 태양전지의 제조 방법에 있어서,

- (a) 제1 타입 결정질 실리콘 기판을 준비하는 단계;
- (b) 상기 제1 타입 결정질 실리콘 기판 상에 산화공정을 이용하여 패시베이션층을 형성하는 단계;
- (c) 상기 패시베이션층 상에 제2 타입 비정질 실리콘층을 형성하는 단계;
- (d) 상기 제2 타입 비정질 실리콘층 상에는 투명 전도막 및 상부전극을 형성하는 단계; 및
- (e) 상기 제1 타입 결정질 실리콘 기판 하면에 하부전극을 형성하는 단계;

를 포함하는 것을 특징으로 하는 실리콘 이중접합 태양전지의 제조 방법.

청구항 2

제 1 항에 있어서,

상기 (c) 단계 후, 상기 제2 타입 비정질 실리콘층 상에 산화공정을 이용하여 패시베이션층을 형성하는 단계를 추가로 포함하는 것을 특징으로 하는 실리콘 이중접합 태양전지의 제조 방법.

청구항 3

제 1 항에 있어서,

상기 패시베이션층은 SiO_2 , SiC , SiNx , 진성 비정질 실리콘(Intrinsic a-Si:H) 중 선택되는 것을 특징으로 하는 실리콘 이중접합 태양전지의 제조 방법.

청구항 4

제 1 항에 있어서,

상기 패시베이션층은 0.1 ~ 10nm의 두께로 형성하는 것을 특징으로 하는 실리콘 이중접합 태양전지의 제조 방법.

청구항 5

제 1 항에 있어서,

상기 산화공정은 70 ~ 90℃의 초순수에 50 ~ 70분 동안 상기 실리콘 기판을 침지시켜 수행하는 것을 특징으로 하는 실리콘 이중접합 태양전지의 제조 방법.

청구항 6

제 1 항에 있어서,

상기 산화공정은 25 ~ 30℃ 온도에서 60 ~ 80%(v/v)의 HNO_3 용액에 10 ~ 20분 동안 상기 실리콘 기판을 침지시켜 수행하는 것을 특징으로 하는 실리콘 이중접합 태양전지의 제조 방법.

청구항 7

제 1 항 내지 제 6 항 중 어느 한 항의 방법으로 제조된 실리콘 이종접합 태양전지.

명세서

발명의 상세한 설명

기술 분야

[0001] 본 발명은 실리콘 이종접합 태양전지 및 이를 제조하는 방법에 관한 것으로, 실리콘 태양전지의 이종접합층 사이의 계면에 존재하는 결함에 의한 전자와 정공의 재결합으로 인한 태양전지의 효율저하를 방지하기 위하여 계면구조를 변화시키는 기술에 관한 것이다.

배경 기술

[0002] 태양 에너지(solar energy)를 이용하는 신재생(renewable) 에너지 (renewable)는 크게 태양열을 이용하는 태양열 발전 시스템과 태양광을 이용한 태양 전지 (solar cells)로 나눌 수 있다.

[0003] 이중 태양광을 이용한 전지는 전기 에너지를 빛에너지로 바꾸는 LED나 레이저 다이오드와 반대원리를 가진 것으로, 대부분 대면적의 P-N 접합 다이오드(P-N junction diode)로 이루어져 있다.

[0004] 태양광 전지에는 n-type 영역과 p-type 영역으로 구성되어 있는데, 이때 n-type 영역은 큰 전자밀도(electron density)와 작은 정공밀도(hole density)를 가지고 있고, p-type 영역은 그와 정반대로 되어 있다.

[0005] 이와 같은 구조에 있어서 열적 평형상태(Thermal Equilibrium)에서는 p-type 반도체와 n-type 반도체의 접합으로 이루어진 다이오드에서는 캐리어(carrier)의 농도 차이에 의한 확산으로 전하(charge)의 불균형이 생기고, 이 때문에 전기장(electric field)이 형성되어 더 이상 캐리어의 확산이 일어나지 않게 된다.

[0006] 이러한 다이오드에 그 물질의 전도대(conduction band)와 가전자대(valence band) 사이의 에너지 차이인 밴드갭 에너지(band gap energy) 이상의 빛을 가했을 경우, 이 빛에너지를 받아서 전자들은 가전자대에서 전도대로 여기(excited)된다.

[0007] 이때 전도대로 여기 된 전자들은 자유롭게 이동할 수 있게 되며, 가전자대에는 전자들이 빠져나간 자리에 정공이 생성된다. 이것을 잉여캐리어(excess carrier)라고 하며, 이 잉여캐리어들은 전도대 또는 가전자대 내에서 농도차이에 의해서 확산하게 된다.

[0008] 이때 p-type 영역에서 여기된 전자들과, n-type 영역에서 만들어진 정공을 각각의 소수캐리어(minority carrier)라고 부르며, 기존 접합 전의 p-type 또는 n-type 반도체 내의 캐리어(p-type의 정공, n-type의 전자)는 이와 구분해 주요캐리어(majority carrier)라고 부른다.

[0009] 이때 주요캐리어들은 전기장으로 생긴 에너지 장벽(energy barrier) 때문에 흐름의 방해를 받지만 p-type의 소수캐리어인 전자는 n-type 영역쪽으로, n-type의 소수캐리어인 정공은 p-type 영역쪽으로 각각 이동할 수 있다.

[0010] 이와 같은 소수캐리어의 확산에 의해 재료 내부의 전기적 중성(charge neutrality)가 깨짐으로써, 전압차(potential drop)가 생기고 이때 P-N접합 다이오드의 양극단에 발생한 기전력을 외부 회로에 연결하게 되면 태양전지로 작용하게 된다.

[0011] 상기와 같은 태양광을 이용한 태양전지는 P-N 접합에 사용되는 p영역과 n영역의 성질에 따라 동종접합(homojunction)과 이종접합(heterojunction)으로 나눌 수 있는데, 이중 이종 접합은 서로 다른 결정구조 혹은 서로 다른 물질로 결합된 경우를 의미한다.

[0012] 도 1은 종래기술에 따른 이종접합 태양전지의 적층 구조를 도시한 단면도이다.

[0013] 도 1에 도시된 기본적인 종래의 실리콘 이종접합 태양전지 구조를 살펴보면, 먼저 결정질 실리콘 기판(베이스; 10) 양면에 플라즈마 화학기상 증착장치(PECVD)를 이용하여 비정질 실리콘층(a-Si)(에미터; 30, 35)을 증착함으로써 비정질/결정질 P-N 접합구조로 형성된 것을 볼 수 있다.

- [0014] 다음에는, 빛이 들어오는 전면에 투명전도산화막(Transparent conduction oxide(TCO) 40, 45)과 소정간격으로 평행하게 이격 되어진 금속라인(50, 55)을 형성함으로써 실리콘 이중접합 태양전지의 기본적인 구조가 만들어 진다.
- [0015] 이때, 비정질/결정질 실리콘 이중접합 태양전지는 기존의 확산형 결정질 실리콘 태양전지에 비해 낮은 온도, 간단한 공정으로 제작이 가능하여 많은 관심이 집중되고 있고. 이러한 이중접합 태양전지의 특성을 좌우하는 가장 큰 요인으로는 비정질/결정질 계면에 있어서 미결합손(dangling bond) 등에 의해 발생하는 결함밀도(defect density)인 것으로 알려져 있다.
- [0016] 즉, 계면의 결함 밀도가 큰 경우에는 빛에 의해 생성된 전자, 정공의 재결합률(recombination rate)이 증가하여 태양전지의 효율을 저하시키는 것으로 알려지고 있다.
- [0017] 이러한 결함이 생기는 원인으로서는 베이스 실리콘 기판(10)의 표면 결함외에 플라즈마 노출에 따른 데미지(damage)와 비정질 실리콘층(30, 35)의 도펀트에 의한 영향들이 있을 수 있으며, 이러한 계면 결함을 줄이기 위해 다양한 표면처리방법, 성장방법들이 연구되고 있다.
- [0018] 상기와 같은 문제를 해결하기 위한 구조로서, 일본 산요(Sanyo)사에서 판매되고 있는 HIT(Heterojunction with Intrinsic Thin film) 셀 태양전지로서가 개발되었다.
- [0019] HIT 셀 태양전지는 도 1에 도시된 바와 같이, n형 실리콘 기판(10)과 비정질 p형 실리콘 에미터(30, 35) 사이에 진성(intrinsic) 비정질 실리콘층(20, 25)을 추가하여, 태양전지 효율 특성을 획기적으로 향상시킨 구조를 취한다.
- [0020] 여기서, 진성 비정질 실리콘층(20, 25)은 전자의 수와 정공의 수가 동일한 수를 포함하고 있는 순수에 가까운 비정질 실리콘 층으로서 이를 이용하여 결정질 실리콘 기판(10)과 비정질 실리콘층(30, 35) 사이 계면의 결함 등으로 인한 전자와 정공의 재결합을 막을 수 있는 것이다.
- [0021] 그러나, 진성 비정질 실리콘층(20, 25)의 두께가 두꺼워질 경우 일반적인 비정질/결정질 P-N 이중접합 실리콘 태양전지에 비해 오히려 낮은 효율을 보이는 문제가 있는데, 진성 비정질 실리콘층(20, 25)은 PE-CVD(Plasma-Enhanced Chemical Vapor Deposition) 또는 HW-CVD(Hot-Wire Chemical Vapor Deposition) 와 같은 장비를 이용하여 형성하게 되므로, 두께 조절이 용이하지 못한 문제가 있다.
- [0022] 특히 PE-CVD의 경우 VHF(Very High Frequency) 방식으로 증착하기 때문에 매우 빠른 증착률을 가져서 10nm 이하의 두께까지 미세하게 조절하지 못하는 문제가 있다.
- [0023] 따라서, 진성 비정질 실리콘층을 포함하는 이중접합 태양전지는 일반의 비정질/결정질 이중접합 태양전지의 제조에 비해 까다롭고 제조가 용이하지 못한 문제가 있다. 아울러, 공정 시간이 길고 제조 비용이 증가되는 등의 문제가 있다.

발명의 내용

해결 하고자하는 과제

- [0024] 본 발명이 이루고자 하는 기술적 과제는 비정질/결정질 실리콘 이중접합 태양전지에 있어서 결정질의 계면을 패시베이션(passivation) 효과가 높은 물질로 보호하고, 결정질/비정질 영역 간에 P-N 다이오드를 형성함으로써, P-N 계면에 있어서의 결함에 의한 재결합률을 감소시키고 효율 안정성과 재연성이 높은 이중접합 실리콘 태양전지 및 이를 제조하는 방법을 제공하는 것이다.

과제 해결수단

- [0025] 본 발명에 따른 실리콘 이중접합 태양전지의 제조 방법은 (a) 제1 타입 결정질 실리콘 기판을 준비하는 단계와, (b) 상기 제1 타입 결정질 실리콘 기판 상에 산화공정을 이용하여 패시베이션층을 형성하는 단계와, (c) 상기 패시베이션층 상에 제2 타입 비정질 실리콘층을 형성하는 단계와, (d) 상기 제2 타입 비정질 실리콘층 상에는 투명 전도막 및 상부전극을 형성하는 단계 및 (e) 상기 제1 타입 결정질 실리콘 기판 하면에 하부전극을 형성하는 단계를 포함하는 것을 특징으로 한다.
- [0026] 여기서, 상기 (c) 단계 후, 상기 제2 타입 비정질 실리콘층 상에 산화공정을 이용하여 패시베이션층을 형성하는

단계를 추가로 포함하는 것을 특징으로 하고, 상기 패시베이션층은 SiO_2 , SiC , SiNx , 진성 비정질 실리콘 (Intrinsic a-Si:H) 중 선택되는 것을 특징으로 하고, 상기 패시베이션층은 0.1 ~ 10nm의 두께로 형성하는 것을 특징으로 하고, 상기 산화공정은 70 ~ 90℃의 초순수에 50 ~ 70분 동안 상기 실리콘 기판을 침지시켜 수행하는 것을 특징으로 하고, 상기 산화공정은 25 ~ 30℃ 온도에서 60 ~ 80%(v/v)의 HNO_3 용액에 10 ~ 20분 동안 상기 실리콘 기판을 침지시켜 수행하는 것을 특징으로 한다.

[0027] 아울러, 본 발명에 따른 실리콘 이중접합 태양전지는 상술한 방법으로 제조된 것을 특징으로 한다.

효 과

[0028] 본 발명의 실시예에 따른 이중접합 실리콘 태양전지에 의하면 초순수 또는 HNO_3 용액을 이용한 산화공정으로 패시베이션층을 형성함으로써, 패시베이션층의 두께를 최적화할 수 있고, 유니폼한 패시베이션층을 용이하게 형성할 수 있는 효과를 제공한다.

[0029] 따라서 비정질/결정질 실리콘 간의 계면 결함을 줄일 수 있으며 P-N 다이오드 특성향상을 통해 태양전지의 충전율의 증가 및 향상된 효율을 극대화시킬 수 있는 효과를 제공한다.

발명의 실시를 위한 구체적인 내용

[0030] 이하에서는 상술한 본 발명의 기술에 근거하여 고효율의 실리콘 이중접합 태양전지 및 이를 제조하는 방법에 대해 상세히 설명하는 것으로 한다.

[0031] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나, 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.

[0032] 도 2는 본 발명의 일실시예에 따른 이중접합 태양전지를 도시한 단면도이다.

[0033] 도 2를 참조하면, 본 발명의 실시예에 따른 이중접합 실리콘 태양전지로서 제1 타입 실리콘 기판(100), 패시베이션층(120), 제2 타입 실리콘층(130), 투명 전도막(150), 상부전극(170), 전계 형성층(BSF, 140) 및 하부전극(160)을 포함한다.

[0034] 다만, 상기에서 제1 타입과 제2 타입은 p 또는 n 형을 의미하는 것으로서, 서로 같은 타입일 수는 없으며, 이하에서는 설명의 편의를 위하여 제1 타입을 n타입, 제2 타입을 p타입에 국한하여 설명하도록 한다.

[0035] 제1 타입 실리콘 기판(100)은 결정질(crystal) n형 실리콘 기판으로서, 단결정 또는 다결정 중 어느 것이라도 무방하다.

[0036] 제2 타입 실리콘층(130)은 비정질(amorphous) p형 실리콘층으로 되어 있으며, 이 또한 비정질 실리콘이 아닌 다른 물질의 p형이어도 무방하다.

[0037] 이때, 패시베이션층(120)은 제2 타입 실리콘층(130)과 제1 타입 실리콘 기판(100)의 계면에 생기는 계면결합(interface defect)을 감소시켜 전자와 홀의 재결합(recombination)을 최소화 시키고, 최종적으로 제조되는 태양전지의 효율을 향상시켜 안정된 효율을 나타낼 수 있다.

[0038] 즉, 비정질/결정질 실리콘 이중접합의 경우 비정질/결정질의 계면에서의 결함밀도가 태양전지의 특성을 좌우하는 가장 큰 요소인데, 이러한 결함밀도의 발생원인이 되는 플라즈마 손상(plasma damage), 도펀트에 의한 손상 등을 최소화하기 위하여 비정질/결정질 사이의 계면에 결함생성을 최소화시켜줄 수 있는 물질로 결정질을 패시베이션(passivation) 해줌으로써, 계면결합 밀도를 낮출 수 있고 이로 인한 계면에서의 캐리어들의 재결합율을

낮출 수 있는 것이다.

- [0039] 이와 같은 패시베이션층(120)은 실리콘 기판(100)의 소수캐리어(minority carrier)인 전자(e-)를 p형 실리콘층(130)으로 이동시켜줄 수 있어야 하고, p형 실리콘층(130)의 소수캐리어인 정공을 p형 실리콘 기판(100)으로 이동시켜 줄 수 있어야 하기 때문에, 일정한 공극으로 연결되어 있어야 한다.
- [0040] 상기한 바와 같이, 패시베이션층(120)은 P-N 계면 결함을 최소화할 수 있는 물질로 형성하여 P-N계면 결함을 최소화하는 버퍼층(buffer layer) 층의 역할을 수행함과 동시에 그 내부에는 패시베이션층(120)의 상면과 하면을 관통(through)하는 복수개의 공극(through hole)을 형성함으로써 상기에서 설명한 소수캐리어들의 이동을 자유롭게 해줄 수 있도록 하는 기능을 하는 층인 것이다.
- [0041] 다만, 이와 같은 패시베이션층(120)을 두께 되면 P-N접합이 전면적에서 이루어지는 것이 아니라, 공극을 통해서만 제1 타입 결정질 실리콘 기판(100)과 제2 타입 실리콘층(130)이 연결될 수 있으므로, 소수캐리어의 수집능력 내지는 이동력은 떨어질 수 있으나, 표면의 패시베이션에 의한 벌크영역에서 소수캐리어들의 확산에 의한 수집능력은 오히려 증가할 수 있게 된다.
- [0042] 따라서, 패시베이션층(130)은 상기에서 설명한 바와 같이 P-N계면의 결함을 최소화시켜줄 수 있는 물질로 형성하는데, 구체적으로 SiO₂, SiC, SiNx, 진성 비정질 실리콘(Intrinsic a-Si:H) 중 선택되는 하나 이상으로 형성하는 것이 바람직하다.
- [0043] 상술한 패시베이션층(120)에 있어서, 평면도 표면적을 기준으로 공극이 차지하는 비율은 평면도 기준 전체 표면적의 50% 이하의 범위를 가지는 것이 바람직하고, 서로 이웃하는 공극의 중심간의 거리(d)는 수 nm ~ 수 μm 범위, 구체적으로 1nm ~ 9μm에서 자유롭게 결정될 수 있다. 그리고 공극의 형상은 평면도를 기준으로 볼 때 사각형, 삼각형, 원형, 타원형, 기타 다각형의 형태로 자유롭게 설계할 수 있다.
- [0044] 이상과 같이, 상기에서 패시베이션층(120)에 형성된 공극의 구체적인 사항에 대하여 설명하였으나, 상기에서 설명한 패시베이션층(120)의 기능을 원활하게 수행하기 위하여, 즉 P-N 다이오드 형성을 통한 내부 전계효과에 의한 전자 및 홀의 수집이 가능하게 할 수 있도록 하기 위해서는, 공극의 크기와 서로 이웃하는 공극간의 간격은 적절히 조절될 필요가 있다.
- [0045] 이를 위해서, 패시베이션층(120)의 두께는 수 nm ~ 수십 nm 인 것이 바람직하지만, 반사율을 최소화하기 위한 조건으로 0.1 ~ 10nm 의 범위에서 자유롭게 결정되어야 한다. 패시베이션층의 두께가 0.1nm 미만이면 패시베이션층으로서의 기능을 수행할 수 없으므로, 형성 의미가 없어질 수 있고, 패시베이션층의 두께가 10nm를 초과하게 되면, 상술한 바와 같이 일반 비정질/결정질 P-N 이종접합 실리콘 태양전지에 비해 오히려 낮은 효율을 보일 수 있는 문제가 있다.
- [0046] 따라서, 그 두께 조절이 필수적인데 반하여 종래의 경우 패시베이션층을 PE-CVD 또는 HW-CVD와 같은 장치를 이용하여 형성하는 관계로, 상기와 같은 두께 조절이 용이하지 못하였다. 따라서 본 발명에서는 패시베이션층(120) 형성 방법을 초순수 또는 HNO₃ 용액을 이용한 산화공정(Oxidation)을 도입함으로써, 미세한 두께 조절이 가능할 수 있도록 하였다. 아울러, 종래에는 얇은 두께의 패시베이션층을 유니폼하게 형성하는 것이 어려웠으나, 본 발명에 따른 방법으로는 가능하였으며, 더 치밀한(Dense) 패시베이션층이 형성될 수 있도록 하였다.
- [0047] 다음으로, 투명 전도막층(150)은 제2 타입 실리콘층(130)상에 형성되며, 상기 투명 전도막층(150)의 상부에는 태양전지가 외부전선과 연결되는 상부전극(170)이 외부에서 입사되는 빛의 입사를 위하여 일정한 간격을 유지한 상태로 형성되어 있다.
- [0048] 그 다음으로, 본 발명에 따른 태양전지의 하부전극(160)은 제1 타입 실리콘 기판(100)의 하부면에 형성되어 있으며, 상기에서 설명한 상부전극(170)과 하부전극(160)은 모두 전기전도도가 우수한 금속, 예컨대, Al, Pt, Au, Cu 및 Ag 중 하나 이상을 이용하여 형성한다.
- [0049] 아울러 도 2에 도시된 바와 같이, 제1 타입 실리콘 기판(100) 및 하부전극(160) 사이의 계면에는 전계 형성층(BSF, 140)이 적용되어 있는 구조가 사용될 수도 있다. 후면 전계 형성층(140)은 하부전극으로서의 금속층을 도포한 후에 고온에서 열처리해줌으로써 형성되는데, 이러한 후면 전계 형성층(140)에 의해서 하부전극의 금속층

이 결정질 실리콘 기판 후면에서 불순물로 작용하여 기판 후면을 n+형으로 변환시키게 되고, 이러한 n+ 층은 빛에 의해 생성된 전자의 후면 재결합을 줄여주어 태양전지의 효율을 높여주게 되는 것이다.

- [0050] 한편, 도시되지는 않았으나 상술한 각 층들 사이의 계면에는 에칭(etching) 처리에 의한 텍스처링(texturing) 구조의 표면이 형성될 수 있는데, 이러한 텍스처링 구조는 반사율을 낮추고 빛을 모아주는 기능을 향상시킬 수 있도록 한다.
- [0051] 상술한 바와 같이, 본 발명에 따른 실리콘 이중접합 태양전지는 패시베이션층을 포함하되, 패시베이션층의 효과를 극대화시키기 위하여 초순수 또는 HNO_3 용액을 이용한 산화공정으로 0.1 ~ 10nm 의 두께로 형성하는 것을 특징으로 한다.
- [0052] 이에 대한 기본 적인 실시예로서 상기 도 2는 실리콘 기판(100)과 비정질 실리콘층(130) 사이의 계면에 패시베이션층이 형성된 것을 나타낸 것이고, 하기 도 3은 비정질 실리콘층(220)과 투명 전도막(250) 사이의 계면에 패시베이션층이 형성되는 것을 나타낸 것이다.
- [0053] 따라서 도 3은 본 발명의 다른 실시예에 따른 이중접합 태양전지를 도시한 단면도이다.
- [0054] 도 3을 참조하면, 제1 타입 실리콘 기판(200), 제2 타입 실리콘층(220), 패시베이션층(230), 투명 전도막(250), 상부전극(270), 전계 형성층(BSF, 240) 및 하부전극(260)의 기능 및 형상이 모두 상기 도 2의 구조와 동일하게 적용이 된다.
- [0055] 여기서, 패시베이션층(230)은 초순수 또는 HNO_3 용액을 이용한 산화공정(Oxidation)으로 형성함으로써, 0.1 ~ 10nm 범위의 미세한 두께 조절이 가능하도록 하였고, 이로 인하여 계면 특성이 향상될 수 있도록 하였다.
- [0056] 이하에서는 상술한 두 가지 실시예에 적용되는 패시베이션층 형성 방법 및 그 형성 조건에 관하여 보다 상세히 설명하는 것으로 한다.
- [0057] 도 4a 내지 도 4c는 상기 도 2 구조의 패시베이션층을 형성하는 이중접합 태양전지 제조 방법을 도시한 단면도들이다.
- [0058] 먼저 도 4a 및 도 4b를 참조하면, 실리콘 이중접합 태양전지를 제조하기 위해서 제1 타입 결정질 실리콘 기판(300)의 양면에 패시베이션층(310, 315)을 형성한다.
- [0059] 이때, 패시베이션층(310, 315)은 초순수 또는 HNO_3 용액을 이용한 산화공정(Oxidation)으로 형성한다.
- [0060] 초순수를 이용하는 경우는 70 ~ 90℃의 초순수에 50 ~ 70분 동안 상기 실리콘 기판(300)을 침지시켜 수행하고, HNO_3 용액을 이용하는 경우는 25 ~ 30℃ 온도의 60 ~ 80%(v/v) HNO_3 용액에 10 ~ 20분 동안 상기 실리콘 기판(300)을 침지시켜 수행하는 것이 바람직하다.
- [0061] 여기서, 초순수 또는 HNO_3 용액의 온도를 유지시키고, 실리콘 기판(300)을 침지시키는 장치는 하기 도 6에서 개략적으로 나타내었다. 초순수의 온도가 70℃ 미만일 경우 침지시간이 70분을 초과하는 문제가 발생할 수 있고, 초순수의 온도가 90℃를 초과하는 경우에는 산화 속도가 빨라서 패시베이션층의 두께 조절이 용이하지 못한 문제가 발생할 수 있다.
- [0062] 또한, 60%(v/v) 미만의 농도를 갖는 HNO_3 용액을 이용하는 경우, 산화 공정이 지나치게 지연 될 수 있고, 80%(v/v) 초과하는 농도를 갖는 HNO_3 용액을 이용하는 경우 산화 속도가 빨라져서 패시베이션층의 두께 조절이 용이하지 못한 문제가 발생할 수 있다.
- [0063] 아울러, HNO_3 용액의 온도가 25℃ 미만이고, 침지시키는 시간이 10분 미만이면 산화 공정이 미흡하게 수행되어 패시베이션층이 정상적으로 형성되지 않을 수 있고, HNO_3 용액의 온도가 30℃를 초과하고, 침지시간이 20분을 초과하는 경우에는 산화 공정이 과도하게 수행되어 패시베이션층의 두께 조절이 용이하지 못한 문제가 발생할 수 있다.

- [0064] 도 4c를 참조하면, 상기와 같은 산화공정을 진행한 후 상기 실리콘 기판(300)의 하면에 형성된 패시베이션층(315)을 제거하는 공정을 수행한다. 이때, 패시베이션층을 제거하는 공정은 HF(Hydrofluoric Acid) 및 BOE(Buffered Oxide Etch)의 혼합 용액에 30초 ~ 2분간 침지시키는 제1 단계와, DI수(DI water)에 연속하여 두 번 침지시켜 세정하는 제2 단계로 진행하는 것이 바람직하다. 상기와 같은 후면 패시베이션층(315)을 제거하는 용액 침지 단계 사진은 하기 도 7에 나타내었다.
- [0065] 다음으로, 패시베이션층(310) 상에 제2 타입 비정질 실리콘층을 형성하고, 그 다음으로 제2 타입 실리콘층(310) 상에 ZnO(Zinc Oxide), ITO(Indium Tin Oxide) 및 AZO(Aluminum-doped zinc oxide)와 같은 물질을 이용하여 투명 전도막을 형성하고, 상기 투명 전도막 상에 상부 금속전극을 형성한다.
- [0066] 마지막으로 제1 타입 실리콘 베이스 기판(300)의 하부에 하부전극을 형성하게 되면, 본 발명에 따른 이중접합 실리콘 태양전지가 완성된다.
- [0067] 도 5a 내지 도 5c는 상기 도 3 구조의 패시베이션층을 형성하는 이중접합 태양전지 제조 방법을 도시한 단면도들이다.
- [0068] 도 5a 내지 도 5c를 참조하면, 실리콘 이중접합 태양전지를 제조하기 위해서 제1 타입 결정질 실리콘 기판(400)의 상부에 제2 타입 비정질 실리콘층(410)을 형성하고, 상기 구조물의 양면에 패시베이션층(410, 415)을 형성한다.
- [0069] 이때, 패시베이션층(410, 415)은 상술한 조건에 따라서 초순수 또는 HNO_3 용액을 이용한 산화공정(Oxidation)으로 형성한다.
- [0070] 다음으로, 하면에 형성된 패시베이션층(415)을 제거하는 공정과, 투명 전도막을 형성하고, 상기 투명 전도막 상에 상부 금속전극을 형성하는 공정 또한 상기 도 4a 내지 도 4c의 과정과 동일한 과정으로 수행한다.
- [0071] 아울러, 상기 초순수 또는 HNO_3 용액을 이용한 산화공정(Oxidation)은 도 6에서 나타내었고, 후면 패시베이션층을 제거하는 방법은 도 7에 나타내었다.

[0072] 상술한 바와 같이, 본 발명의 실시예들에 따른 실리콘 이중접합 태양전지에 의할 경우, 안정적인 패시베이션층 형성할 수 있다. 특히, 10nm 이하의 얇은 패시베이션층을 유니폼하게 형성시킬 수 있으며, 더 치밀한 구조로 형성함에 따라서 태양전지 효율의 안정성과 재연성이 매우 우수하게 나타날 수 있다.

[0073] 이상 첨부된 도면을 참조하여 본발명의 실시예들을 설명하였으나, 본발명은 상기 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 변형될 수 있으며, 본발명이 속하는 기술분야에서 통상의 지식을 가진 자는 본발명의 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다.

도면의 간단한 설명

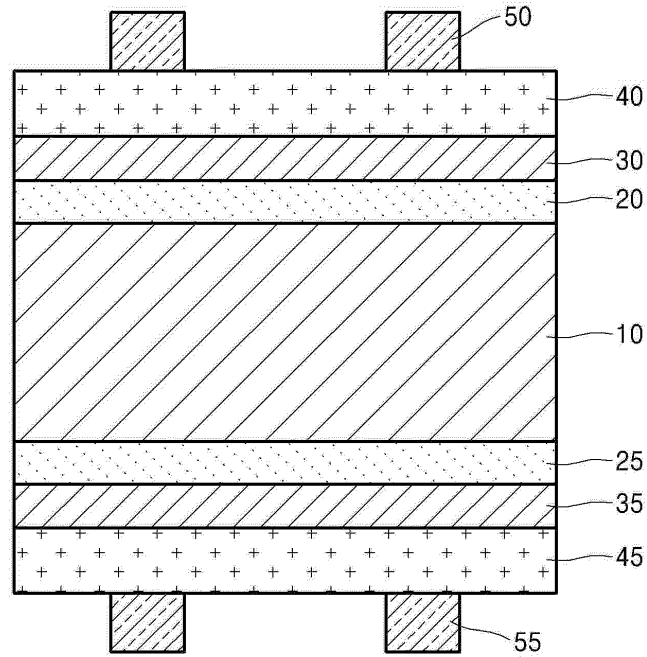
- [0074] 도 1은 종래기술에 따른 이중접합 태양전지의 적층 구조를 도시한 단면도.
- [0075] 도 2는 본 발명의 일실시예에 따른 이중접합 태양전지를 도시한 단면도.
- [0076] 도 3은 본 발명의 다른 실시예에 따른 이중접합 태양전지를 도시한 단면도.
- [0077] 도 4a 내지 도 4c는 상기 도 2 구조의 패시베이션층을 형성하는 이중접합 태양전지 제조 방법을 도시한 단면도들.
- [0078] 도 5a 내지 도 5c는 상기 도 3 구조의 패시베이션층을 형성하는 이중접합 태양전지 제조 방법을 도시한 단면도들.

[0079] 도 6은 초순수 또는 HNO_3 용액을 이용한 산화공정을 수행하는 방법을 개략적으로 나타낸 사진.

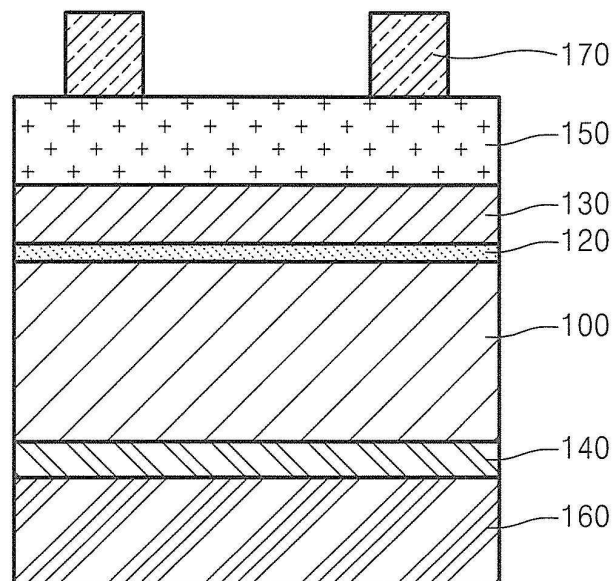
[0080] 도 7은 후면 패시베이션층을 제거하는 방법을 개략적으로 나타낸 사진.

도면

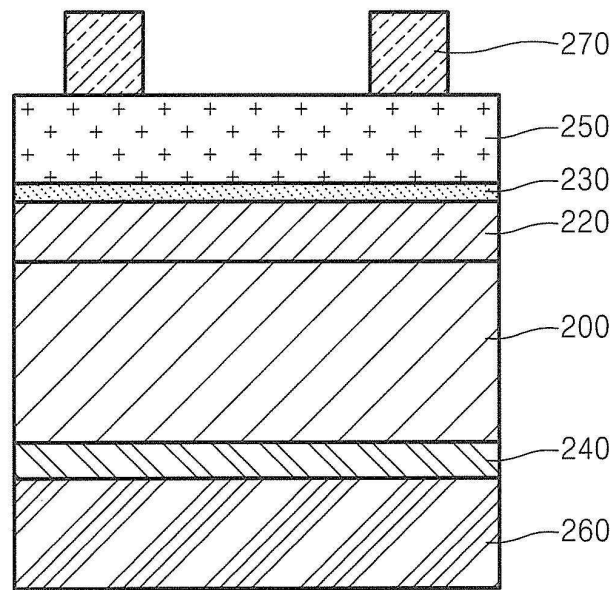
도면1



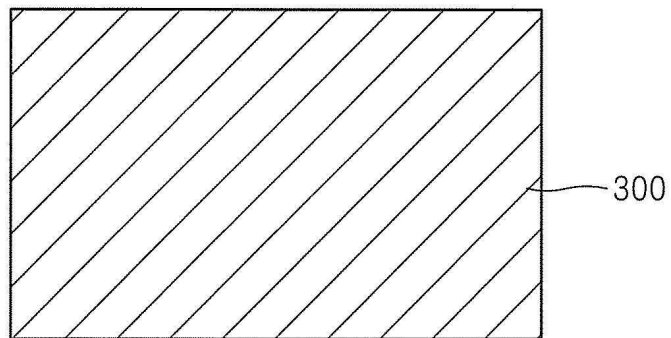
도면2



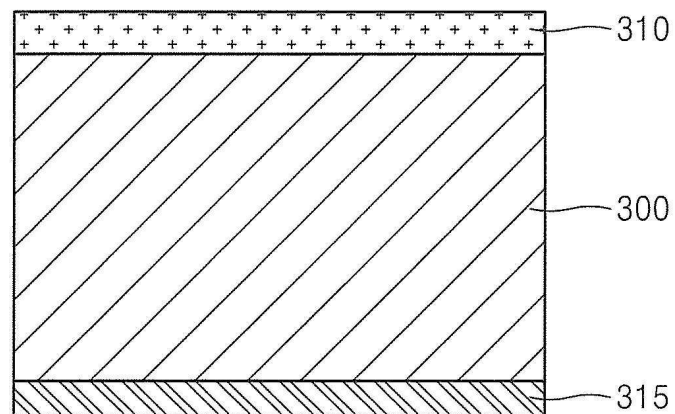
도면3



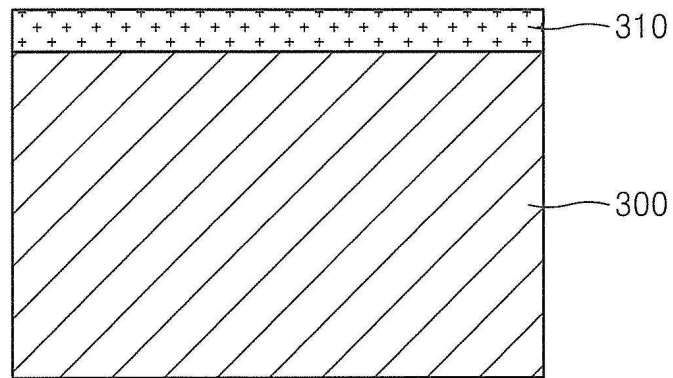
도면4a



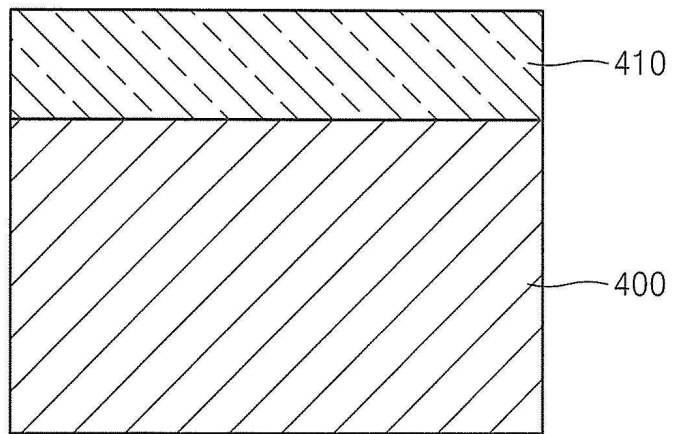
도면4b



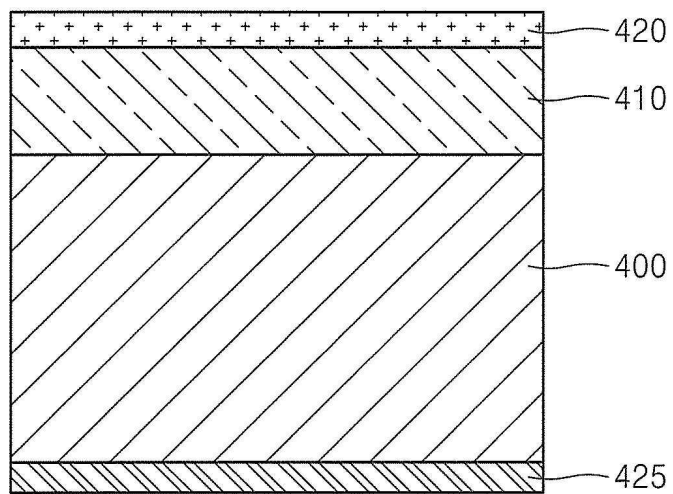
도면4c



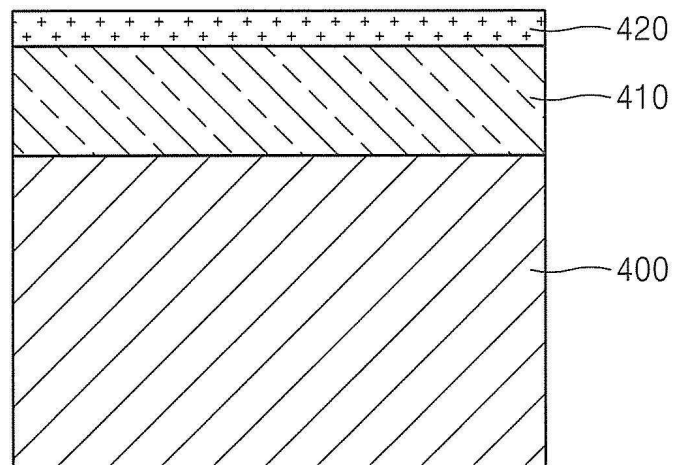
도면5a



도면5b



도면5c



도면6



도면7

