

(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구
국제사무국

(43) 국제공개일
2020년 6월 18일 (18.06.2020) **WIPO | PCT**

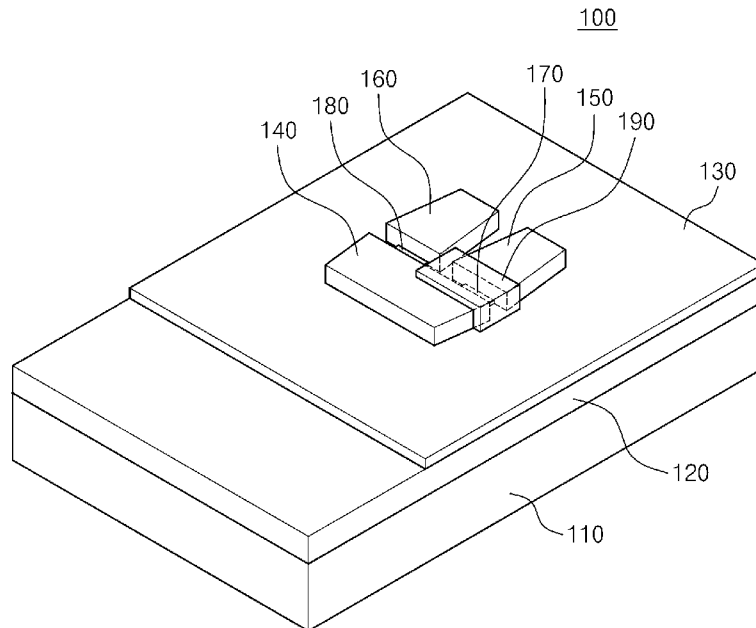


(10) 국제공개번호
WO 2020/122501 A1

- (51) 국제특허분류: *G01N 27/407* (2006.01) *G01N 27/30* (2006.01) *G01N 27/12* (2006.01) *G01N 33/00* (2006.01) 국진 (**LEE, Kookjin**); 02842 서울시 성북구 인촌로27길 34-8, Seoul (KR). 이혜빈 (**LEE, Hyebin**); 21100 인천시 계양구 봉오대로477번길 20, 106동 904호, Incheon (KR).
- (21) 국제출원번호: PCT/KR2019/017055 (74) 대리인: 백두진 등 (**BAEK, Dujin et al.**); 06753 서울시 서초구 바우피로 150, 2층, Seoul (KR).
- (22) 국제출원일: 2019년 12월 5일 (05.12.2019)
- (25) 출원언어: 한국어 (81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (26) 공개언어: 한국어
- (30) 우선권정보: 10-2018-0159142 2018년 12월 11일 (11.12.2018) KR
- (71) 출원인: 고려대학교 산학협력단 (**KOREA UNIVERSITY RESEARCH AND BUSINESS FOUNDATION**) [KR/KR]; 02841 서울시 성북구 안암로 145, Seoul (KR).
- (72) 발명자: 김규태 (**KIM, Gyutae**); 14101 경기도 안양시 동안구 부림로 34, 201동 1402호, Gyeonggi-do (KR). 이

(54) Title: TRANSPARENT AND BENDABLE INVERTER-TYPE VOLTAGE COMPACT SENSOR

(54) 발명의 명칭: 투명하고 구부림이 가능한 인버터 타입의 볼티지 소형 센서



(57) Abstract: Disclosed is a transparent and bendable inverter-type voltage compact sensor comprising: a substrate; a first electrode arranged on the substrate and having a first region and a second region; a dielectric layer arranged on the first region of the first electrode; a second electrode arranged on the dielectric layer; a third electrode arranged on the dielectric layer and spaced apart from the second electrode; a fourth electrode arranged on the dielectric layer and spaced apart from each of the second electrode and the third electrode; a first channel layer electrically connecting the second electrode to the third electrode; a second channel layer electrically connecting the second electrode to the fourth electrode; and a passivation layer arranged on the dielectric layer so as to cover the first channel layer.

[다음 쪽 계속]



WO 2020/122501 A1

(84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

공개:

— 국제조사보고서와 함께 (조약 제21조(3))

(57) 요약서: 본 발명은 기관; 상기 기관 상에 배치되며, 제1영역 및 제2영역을 갖는 제1전극 상기 제1전극의 제1영역 상에 배치되는 유전층; 상기 유전층 상에 배치되는 제2전극; 상기 유전층 상에 배치되며, 상기 제2전극과 이격된 제3전극; 상기 유전층 상에 배치되며, 상기 제2전극 및 상기 제3전극 각각과 이격된 제4전극; 상기 제2전극과 상기 제3전극을 전기적으로 연결하는 제1채널층; 상기 제2전극과 상기 제4전극을 전기적으로 연결하는 제2채널층; 및 상기 제1채널층을 덮도록 상기 유전층 상에 배치된 패시베이션층; 을 포함하는 투명하고 구부림이 가능한 인버터 타입의 볼티지 소형 센서를 개시한다.

명세서

발명의 명칭: 투명하고 구부림이 가능한 인버터 타입의 볼티지 소형 센서

기술분야

- [1] 본 발명은 투명하고 구부림이 가능한 인버터 타입의 볼티지 소형 센서에 관한 것이다.

배경기술

- [2] 이산화질소(NO_2)는 냄새가 자극적인 적갈색의 기체로 공장이나 배기 가스와 같은 화석연료를 기반으로 한 반응의 결과물로 생성된다.
- [3] 이러한 이산화질소는 자외선에 의해 오존을 형성하는데, 이 때문에 오존 주의보 등의 경계보가 내려진다.
- [4] 또한, 산성비를 만드는 주범이며 인체에 노출 시 호흡기 기관에 영향을 미치며, 직접 노출 시 염증을 발생하고 심한 경우 화상을 입을 수도 있다.
- [5] 기존에 사용되고 있는 상용 이산화질소 센서는 크기가 크고, 전력 소모가 심한 편이다.
- [6] 또한, 휘어짐이 불가능하고 불투명하여 웨어러블 등의 다양한 용도로 사용되기에는 무리가 있다.

발명의 상세한 설명

기술적 과제

- [7] 본 발명은 4개의 전극을 활용하여 NO_2 가스를 검출할 수 있는 소형의 센서를 제작하여, 전력의 소모를 최소화하여 수명을 늘리고, 투명하고 구부림이 가능한 장점을 살려 웨어러블 등의 다양한 용도로 활용할 수 있는 투명하고 구부림이 가능한 인버터 타입의 볼티지 소형 센서를 제공하는 것을 목적으로 한다.
- [8] 한편, 본 발명에서 이루고자 하는 기술적 과제들은 이상에서 언급한 기술적 과제들로 제한되지 않으며, 언급하지 않은 또 다른 기술적 과제들은 아래의 기재로부터 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 명확하게 이해될 수 있을 것이다.

과제 해결 수단

- [9] 본 발명의 실시예에 따른 센서는 기판; 상기 기판 상에 배치되며, 제1영역 및 제2영역을 갖는 제1전극 상기 제1전극의 제1영역 상에 배치되는 유전층; 상기 유전층 상에 배치되는 제2전극; 상기 유전층 상에 배치되며, 상기 제2전극과 이격된 제3전극; 상기 유전층 상에 배치되며, 상기 제2전극 및 상기 제3전극 각각과 이격된 제4전극; 상기 제2전극과 상기 제3전극을 전기적으로 연결하는 제1채널층; 상기 제2전극과 상기 제4전극을 전기적으로 연결하는 제2채널층; 및 상기 제1채널층을 덮도록 상기 유전층 상에 배치된 패시베이션층; 을 포함한다.
- [10] 상기 제1전극의 상기 제2영역은 노출될 수 있다.

- [11] 상기 제1전극은 게이트 전극, 상기 제2전극은 출력 전극, 상기 제3전극은 소스 전극, 상기 제4전극은 드레인 전극일 수 있다.
- [12] 상기 제1전극에 제1전압 인가 시, 상기 제2전극에서 출력되는 전압은 상기 제4전극에 인가된 드레인 전압이 출력되고, 상기 제1전극에 상기 제1전압에 비해 고압인 제2전압 인가 시, 상기 제2전극에서 출력되는 전압은 상기 제3전극에 인가된 소스 전압이 출력될 수 있다.
- [13] 상기 제1전극에 상기 제1전압 인가 시, 상기 제2채널층으로 전류가 흐르며, 상기 제1전극에 상기 제2전압 인가 시, 상기 제1채널층으로 전류가 흐를 수 있다.
- [14] 상기 제1채널층은 n-type 채널이고, 상기 제2채널층은 p-type 채널일 수 있다.
- [15] 상기 기판은 유연성 기판이고, 상기 유연성 기판은 폴리에틸렌 테레프탈레이트(PET) 기판, 폴리에틸렌나프탈레이트(PEN) 기판, 폴리이미드(PI) 기판, 폴리카보네이트(PC) 기판, 폴리프로필렌(PP) 기판, 트리아세틸셀룰로오스(TAC) 기판 및 폴리에테르술폰(PES) 기판으로 이루어지는 군으로부터 선택될 수 있다.
- [16] 상기 제1채널층 및 상기 제2채널층 각각은 MoS_2 , MoSe_2 , WS_2 , WSe_2 , MoTe_2 중 선택된 어느 하나일 수 있다.
- [17] 상기 제1전극은 투명 전극이고, 상기 투명 전극은 ITO(Indium tin oxide), In_2O_3 (Indium oxide), SnO_2 (Tin oxide), 그래핀(Graphene), 탄소나노튜브(Carbon nanotube), 금속나노선(Metal nanowire), 금속나노메쉬(Metal nanomesh), 금속나노파이버(Metal nanofiber), 금속나노트러프(Metal nanotrough) 및 전도성 고분자(Conducting polymer)로 이루어지는 군으로부터 선택될 수 있다.

발명의 효과

- [18] 본 발명의 실시예에 따르면, 4개의 전극을 활용하여 NO_2 가스를 검출할 수 있는 소형의 센서를 제작하여, 전력의 소모를 최소화하여 수명을 늘리고, 투명하고 구부림이 가능한 장점을 살려 웨어러블 등의 다양한 용도로 활용할 수 있다.
- [19] 한편, 본 발명에서 얻을 수 있는 효과는 이상에서 언급한 효과들로 제한되지 않으며, 언급하지 않은 또 다른 효과들은 아래의 기재로부터 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 명확하게 이해될 수 있을 것이다.

도면의 간단한 설명

- [20] 도 1은 본 발명에 따른 센서를 나타낸 사시도이고,
- [21] 도 2는 본 발명에 따른 센서의 상면도이고,
- [22] 도 3은 본 발명에 따른 센서의 전극 영역의 SEM 이미지이고,
- [23] 도 4는 도 2의 A-A'선 단면도이고,
- [24] 도 5는 도 2의 B-B'선 단면도이고,
- [25] 도 6은 본 발명에 따른 센서의 작동원리를 나타낸 예시도이고,
- [26] 도 7은 본 발명에 따른 센서의 인버터 특성을 확인할 수 있는 그래프이고,
- [27] 도 8은 본 발명에 따른 센서의 문턱전압과 구동전류를 변화시킨 결과

그래프이고,

- [28] 도 9는 본 발명에 따른 센서의 제조 공정을 순차적으로 나타낸 단면도이고,
- [29] 도 10은 본 발명의 제1실시예에 따른 센서의 특성을 나타낸 사진과 그래프이고,
- [30] 도 11은 본 발명의 제2실시예에 따른 센서의 특성을 나타낸 사진과 그래프이고,
- [31] 도 12는 본 발명의 제3실시예에 따른 센서의 벤딩 특성을 나타낸 예시도이고,
- [32] 도 13은 본 발명의 제3실시예에 따른 센서의 특성을 나타낸 사진과 그래프이고,
- [33] 도 14은 본 발명의 제4실시예에 따른 센서의 특성을 나타낸 사진과 그래프이고,
- [34] 도 15는 본 발명의 제5실시예에 따른 센서의 특성을 나타낸 사진과 그래프이고,
- [35] 도 16은 본 발명의 제6실시예에 따른 센서의 특성을 나타낸 사진과 그래프이고,
- [36] 도 17은 본 발명의 제1실시예 내지 제6실시예에 따른 센서의 문턱 전압을 나타낸 그래프이고,
- [37] 도 18은 본 발명의 제1실시예 내지 제6실시예에 따른 센서의 on/off ratio와 이동도를 나타낸 그래프이고,
- [38] 도 19는 본 발명의 제1실시예에 따른 센서의 시뮬레이션 결과를 나타낸 그래프이고,
- [39] 도 20은 본 발명의 제5실시예에 따른 센서의 시뮬레이션 결과를 나타낸 그래프이다.

발명의 실시를 위한 최선의 형태

- [40] 이하, 본 발명의 실시 예를 첨부된 도면들을 참조하여 더욱 상세하게 설명한다. 본 발명의 실시 예는 여러 가지 형태로 변형할 수 있으며, 본 발명의 범위가 아래의 실시 예들로 한정되는 것으로 해석되어서는 안 된다. 본 실시 예는 당업계에서 평균적인 지식을 가진 자에게 본 발명을 더욱 완전하게 설명하기 위해 제공되는 것이다. 따라서 도면에서의 요소의 형상은 보다 명확한 설명을 강조하기 위해 과장되었다.
- [41] 본 발명이 해결하고자 하는 과제의 해결 방안을 명확하게 하기 위한 발명의 구성을 본 발명의 바람직한 실시 예에 근거하여 첨부 도면을 참조하여 상세히 설명하되, 도면의 구성요소들에 참조번호를 부여함에 있어서 동일 구성요소에 대해서는 비록 다른 도면상에 있더라도 동일 참조번호를 부여하였으며 당해 도면에 대한 설명 시 필요한 경우 다른 도면의 구성요소를 인용할 수 있음을 미리 밝혀둔다.
- [42] 도 1은 본 발명에 따른 센서를 나타낸 사시도이고, 도 2는 본 발명에 따른 센서의 상면도이고, 도 3은 본 발명에 따른 센서의 전극 영역의 SEM 이미지이고, 도 4는 도 2의 A-A'선 단면도이고, 도 5는 도 2의 B-B'선 단면도이고, 도 6은 본 발명에 따른 센서의 작동원리를 나타낸 예시도이고, 도 7은 본 발명에 따른 센서의 인버터 특성을 확인할 수 있는 그래프이고, 도 8은 본 발명에 따른 센서의 문턱전압과 구동전류를 변화시킨 결과 그래프이다.
- [43] 우선, 도 1 내지 도 5를 참조하면, 본 발명에 따른 센서(100)는 기판(110),

- 제1전극(120), 유전층(130), 제2전극(140), 제3전극(150), 제4전극(160), 제1채널층(170), 제2채널층(180) 및 패시베이션층(190)을 포함한다.
- [44] 본 발명에 사용되는 센서는 BGBC (Bottom gate bottom contact) 구조에 설명하고 있지만, 이에 한정되는 것은 아니며 BGTC(Bottom Gate Top Contact) 구조 등에서도 적용될 수 있다.
- [45] 기판(110)은 실리콘 웨이퍼, 유리기판, 폴리에테르술폰(polyethersulphone), 폴리아크릴레이트(polyacrylate), 폴리에테르 이미드(polyetherimide), 폴리이미드(polyimide), 폴리에틸렌 테레프탈레이트(polyethyleneterephthalate), 폴리에틸렌 나프탈렌(polyethylene naphthalate)로 이루어진 그룹으로부터 선택되는 플라스틱 필름과 인듐틴옥사이드(indium tinoxide)가 코팅된 유리기판 및 플라스틱 필름을 포함하나, 이에 한정되지 않는다.
- [46] 특히, 기판(110)은 굽힘 특성이 있는 유연 기판으로 구성되는 것이 바람직하며, 기판은 폴리에틸렌 테레프탈레이트(PET) 기판, 폴리에틸렌나프탈레이트(PEN) 기판, 폴리이미드(PI) 기판, 폴리카보네이트(PC) 기판, 폴리프로필렌(PP) 기판, 트리아세틸셀룰로오스(TAC) 기판 및 폴리에테르술폰(PES) 기판으로 이루어지는 군으로부터 선택될 수 있다.
- [47] 제1전극(120)은 금(AU), 알루미늄(Al), 알루미늄 합금(Al-alloy), 몰리브덴(Mo), 몰리브덴 합금(Mo-alloy), 실버나노와이어(silver nanowire), 갈륨인듐유탄텍(gallium indium eutectic), PEDOT;PSS 중에서 선택되는 어느 하나로 형성할 수 있다. 제1전극(120)은 위 물질들을 잉크로 사용하여 잉크젯 프린팅 또는 스프레이 등의 인쇄공정을 이용하여 게이트 전극을 제조할 수 있다. 이러한 인쇄공정을 통해서 제1전극(120)을 형성하며 진공공정을 배제할 수 있어서 제조비용의 절감효과를 기대할 수 있다.
- [48] 한편, 제1전극(120)은 ITO(Indium tin oxide), In_2O_3 (Indium oxide), SnO_2 (Tin oxide), 그래핀(Graphene), 탄소나노튜브(Carbon nanotube), 금속나노선(Metal nanowire), 금속나노메쉬(Metal nanomesh), 금속나노파이버(Metal nanofiber), 금속나노트러프(Metal nanotrough) 및 전도성 고분자(Conducting polymer)로 이루어지는 군으로부터 선택되는 투명 전극일 수 있다.
- [49] 여기서, 제1전극(120)은 게이트 전극으로 구현될 수 있으며, 이하에서는 제1전극을 게이트 전극과 혼용하여 설명할 수 있다.
- [50] 한편, 제1전극(120)은 제1영역(121)과 제2영역(122)을 포함할 수 있다.
- [51] 제1영역(121)에는 유전층(130), 제2전극(140), 제3전극(150), 제4전극(160), 제1채널층(170), 제2채널층(180) 및 패시베이션층(190)이 배치될 수 있다.
- [52] 특히, 제1영역(121)은 유전층(130)으로 덮이는 영역일 수 있다.
- [53] 제2영역(122)은 외부로 노출될 수 있으며, 게이트 전극의 점접을 형성할 수 있다.
- [54] 유전층(130)은 제1전극(120)의 제1영역(121) 상에 배치될 수 있다.
- [55] 유전층(130)은 유기절연막 또는 무기절연막의 단일막 또는 다층막으로

포함되거나 유-무기 하이브리드 막으로 포함된다. 유기절연막으로는 폴리메타아크릴레이트(PMMA, polymethylmethacrylate), 폴리스타이렌(PS, polystyrene), 페놀계 고분자, 아크릴계 고분자, 폴리아미드와 같은 이미드계 고분자, 아릴에테르계 고분자, 아마이드계 고분자, 불소계 고분자, p-자이리렌계 고분자, 비닐알콜계 고분자, 파릴렌(parylene) 중에서 선택되는 어느 하나 또는 다수개를 사용한다. 무기절연막으로는 실리콘 산화막, 실리콘 질화막, Al_2O_3 , Ta_2O_5 , BST, PZT 중에서 선택되는 어느 하나 또는 다수개를 사용한다.

- [56] 유전층(130)은 예시적으로, 스핀 코팅(spin coating) 방식 또는 디스펜서(dispenser)를 이용한 분사(dispensing) 방식으로 절연성 물질을 형성한 후, 열 경화(heat curing)나 자외선 경화(ultraviolet-ray curing) 등의 방식에 의해 경화함으로써 형성될 수 있다.
- [57] 제2전극(140)은 유전층(130) 상에 배치될 수 있다.
- [58] 제2전극(140)은 금(AU), 알루미늄(Al), 알루미늄 합금(Al-alloy), 몰리브덴(Mo), 몰리브덴 합금(Mo-alloy), 실버나노와이어(silver nanowire), 갈륨인듐유탄(gallium indium eutectic), PEDOT:PSS 중에서 선택되는 어느 하나로 형성할 수 있다. 제2전극(140)은 위 물질들을 잉크로 사용하여 잉크젯 프린팅 또는 스프레이 등의 인쇄공정을 이용하여 게이트 전극을 제조할 수 있다. 이러한 인쇄공정을 통해서 제2전극(140)을 형성하며 진공공정을 배제할 수 있어서 제조비용의 절감효과를 기대할 수 있다.
- [59] 여기서, 제2전극(140)은 출력 전극으로 구현될 수 있으며, 이하에서는 제2전극을 출력 전극과 혼용하여 설명할 수 있다.
- [60] 제3전극(150) 및 제4전극(160)은 유전층(130) 상에 각각 배치되며 상호 이격되고, 제2전극(140)과 이격될 수 있다.
- [61] 제3전극(150) 및 제4전극(160)은 Au, Al, Ag, Mg, Ca, Yb, Cs-ITO 또는 이들의 합금 중에서 선택되는 단일층으로 형성될 수 있으며, 기판과의 접착성을 향상시키기 위하여 Ti, Cr 또는 Ni과 같은 접착 금속층을 더욱 포함하여 다중층으로 형성될 수 있다. 또한 그래핀(graphene), 카본나노튜브(CNT), PEDOT:PSS 전도성 고분자 실버 나노와이어(silver nanowire) 등을 이용하여 기존의 금속보다 탄성에 더욱 유연한 소자를 제조할 수 있으며 위 물질들을 잉크로 사용하여 잉크젯 프린팅 또는 스프레이 등의 인쇄공정을 이용하여 제3전극(150) 및 제4전극(160)을 제조할 수 있다.
- [62] 여기서, 제3전극(150)은 소스 전극일 수 있고, 제4전극(160)은 드레인 전극일 수 있다.
- [63] 즉, 제3전극(150) 및 제4전극(160)을 통해, 유전층(130) 상에 소스/드레인 전극을 제조할 수 있다.
- [64] 한편, 유전층(130) 상에 채널층(170, 180)이 형성된다.
- [65] 여기서, 채널층(170, 180)은 제1채널층(170) 및 제2채널층(180)을 포함한다.
- [66] 제1채널층(170)은 제2전극(140)과 제3전극(150) 사이에 형성되며,

- 제2채널층(180)은 제2전극(140)과 제4전극(160) 사이에 형성될 수 있다.
- [67] 이에 따라, 출력 전극(140)과 소스 전극(150) 사이에 제1채널층(170)이 형성되어, 출력 전극(140)과 소스 전극(150)은 제1채널층(170)을 통해 전기적으로 연결될 수 있다.
- [68] 또한, 출력 전극(140)과 드레인 전극(160) 사이에 제2채널층(180)이 형성되어 출력 전극(140)과 드레인 전극(160)은 제2채널층(180)을 통해 전기적으로 연결될 수 있다.
- [69] 출력 전극(140)과 소스 전극(150) 간에 형성되는 전압에 의하여 제1채널층(170)에 채널 영역이 형성될 수 있고, 출력 전극(140)과 드레인 전극(160) 간에 형성되는 전압에 의하여 제2채널층(180)에 채널 영역이 형성될 수 있다.
- [70] 출력 전극(140), 소스 전극(150) 및 드레인 전극(160)은 제1채널층(170) 또는 제2채널층(180)에 직접 접촉하도록 형성될 수도 있고, 도전성을 갖는 하나 이상의 다른 물질을 매개로 간접적으로 연결될 수도 있다.
- [71] 제1채널층(170) 및 제2채널층(180)은 출력 전극(140), 소스 전극(150) 및 드레인 전극(160) 각각을 덮을 수 있다.
- [72] 채널층(170, 180)은 스핀 코팅, 잉크젯 프린팅 또는 진공 증착 등의 공정을 통해 형성될 수 있다. 채널층(170, 180)은 유기 반도체층, 무기 반도체층 또는 유기/무기 혼합 반도체층을 포함할 수 있다. 유기 반도체층은 폴리머 활성층을 포함할 수 있다.
- [73] 특히, 본 발명에서 채널층(170, 180)은 MoS_2 , MoSe_2 , WS_2 , WSe_2 , MoTe_2 중 선택된 어느 하나일 수 있으며, WSe_2 인 경우 NO_2 가 WSe_2 를 P-type doping 하는 역할을 한다. 여기서, P-type doping이 되면 문턱 전압(문턱 전압, V_{th})가 오른쪽으로 이동하게 되며 출력되는 출력 전압의 크기가 증가하게 된다.
- [74] 따라서, NO_2 가 있는 경우 출력 전압의 크기가 증가함을 통해 NO_2 가스 센서로 활용할 수 있다.
- [75] 채널층(170, 180)을 잘 구부러지고 유연성을 갖는 유기 반도체층으로 형성될 수 있다.
- [76] 패시베이션층(190)은 제1채널층(170) 상에 선택적으로 형성될 수 있다. 패시베이션층(190)은 제1채널층(170) 상에 직접 형성되며, 제1채널층(170)을 모두 덮도록 배치될 수 있다.
- [77] 패시베이션층(190)은 유기절연막 또는 무기절연막의 단일막 또는 다층막으로 포함되거나 유-무기 하이브리드 막으로 포함된다. 유기절연막으로는 폴리메타아크릴레이트(PMMA, polymethylmethacrylate), 폴리스타이렌(PS, polystyrene), 페놀계 고분자, 아크릴계 고분자, 폴리아미드와 같은 이미드계 고분자, 아릴에테르계 고분자, 아마이드계 고분자, 불소계 고분자, p-자이리렌계 고분자, 비닐알콜계 고분자, 파릴렌(parylene) 중에서 선택되는 어느 하나 또는 다수개를 사용한다. 무기절연막으로는 실리콘 산화막, 실리콘 질화막, Al_2O_3 , Ta_2

O₃, BST, PZT 중에서 선택되는 어느 하나 또는 다수개를 사용한다.

[78] 한편, 도 7 및 도 8을 참조하면, 패시베이션층(190)으로 덮인 제1채널층(170)은 전기적 특성이 N-type의 특성을 가지며, 패시베이션층(190)으로 덮이지 않은 제2채널층(180)은 전기적 특성이 P-type의 특성을 가진다.

[79] 또한, 제3전극(150)에 소스 전압(GND, 접지)을 인가하고, 제4전극(160)에 드레인 전압을 인가하고, 제1전극(120)에 게이트 전압(입력전압)을 저전압(제1전압)(예를 들어, -13V)부터 고전압(제2전압)(예를 들어, -8V)까지 인가해 주며, 제2전극(140)에서 출력되는 전압 값을 측정하면, 제1전극(120)에 저전압(제1전압)(예를 들어, -13V)이 인가된 경우에는 도 2의 빨간 화살표와 같이 패시베이션층(190)이 덮이지 않은 제2채널층(180) 측으로 전류가 흘러, 제4전극(160)에 인가한 드레인 전압이 출력되게 된다.

[80] 반면, 제1전극(120)에 고전압(제2전압)(예를 들어, -8V)이 인가된 경우에는 도 2의 파란 화살표와 같이 패시베이션층(190)이 덮인 제1채널층(170) 측으로 전류가 흘러, 제4전극(160)에 인가한 소스 전압이 출력되게 된다.

[81] 또한, 도 8을 참조하면, NMOS와 PMOS를 실험 결과와 동일한 소자로 제작한 이후, PMOS의 문턱전압과 구동전류를 변화시킨 결과를 얻었다.

[82]

[83] 이하에서는 도 9를 참조하여, 본 발명에 따른 센서의 제조 공정을 설명한다.

[84] 도 9는 본 발명에 따른 센서의 제조 공정을 순차적으로 나타낸 단면도이다.

[85] 우선, 접착성 테이프(Adhesive tape)를 이용하여 채널층 물질(MoS₂, WSe₂)를 전사하고 실리콘 웨이퍼(Si wafer) 상에 FET를 제작한다.

[86] 이후, 실리콘 웨이퍼 상에 제작된 FET에 열박리 이형 테이프(thermal release tape)를 붙이고 mechanically FET를 떼어 내다.

[87] 이후, FET와 함께 떨어진 열박리 이형 테이프를 원하는 목적 기판에 붙인 후, 오븐에 넣어 열박리 이형 테이프의 접착력을 잃게 만들어 주면 원하는 목적 기판에 제작된 FET를 옮길 수 있다.

[88]

[89] 이하에서는 도 10 내지 도 20을 참조하여, 본 발명의 제1실시에 내지 제6실시에 따른 센서의 특성을 비교 설명한다.

[90] 한편, 제1실시에 내지 제6실시에의 구성은 다음의 [표1]과 같다.

[91] [표1]

	실시예1	실시예2	실시예3	실시예4	실시예5	실시예6
기판	Si	Si	PET	PET	PET	PET
채널층	MoS ₂	WSe ₂	MoS ₂	WSe ₂	MoS ₂	WSe ₂
패시베이션층	X	X	X	X	O	O

- [92] 도 10은 본 발명의 제1실시예에 따른 센서의 특성을 나타낸 사진과 그래프이다. 여기서, 도 10a는 목적 기판이 Si/SiO₂인 경우 채널 물질을 MoS₂로 하는 센서의 SEM 이미지를 나타낸다. 도 10b는 목적 기판이 Si/SiO₂인 경우 채널 물질을 MoS₂로 하는 센서의 Transfer curve를 나타낸다. 도 10c는 목적 기판이 Si/SiO₂인 경우 채널 물질을 MoS₂로 하는 센서의 log scale transfer curve를 나타낸다. 도 10d는 목적 기판이 Si/SiO₂인 경우 채널 물질을 MoS₂로 하는 센서의 output characteristic을 보여준다.
- [93] 도 10을 참조하면, 목적 기판이 Si/SiO₂인 경우 채널 물질이 MoS₂일 때, 센서의 전기적 특성을 확인할 수 있다. Id-Vg(transfer curve)와 Id-Vd(output characteristic) 그래프를 확인한 결과 일반적인 방식으로 제작되는 센서의 특성과 큰 차이 없이 비슷한 수준의 전기적 특성을 갖는 것을 확인할 수 있다.
- [94] 도 11은 본 발명의 제2실시예에 따른 센서의 특성을 나타낸 사진과 그래프이다.
- [95] 여기서, 도 11a는 목적 기판이 Si/SiO₂인 경우 채널 물질을 WSe₂로 하는 센서의 SEM 이미지를 나타낸다. 도 11b는 목적 기판이 Si/SiO₂인 경우 채널 물질을 WSe₂로 하는 센서의 Transfer curve를 나타낸다. 도 11c는 목적 기판이 Si/SiO₂인 경우 채널 물질을 WSe₂로 하는 센서의 log scale transfer curve를 나타낸다. 도 11d는 목적 기판이 Si/SiO₂인 경우 채널 물질을 WSe₂로 하는 센서의 output characteristic을 보여준다.
- [96] 도 11을 참조하면, 목적 기판이 Si/SiO₂인 경우 채널 물질이 WSe₂일 때, 센서의 전기적 특성을 확인할 수 있다.
- [97] 이를 통해, MoS₂를 채널물질로 한 제1실시예의 센서와 마찬가지로, Id-Vg(transfer curve)와 Id-Vd(output characteristic) 그래프를 확인한 결과 일반적인 방식으로 제작되는 센서의 특성과 큰 차이 없이 비슷한 수준의 전기적 특성을 갖는 것을 확인할 수 있다.
- [98] 이를 통해, Au Exfoliation method를 이용해 센서를 transfer하는 방식의 안정성을 확인할 수 있다.
- [99] 도 12는 본 발명의 제3실시예에 따른 센서의 벤딩 특성을 나타낸 예시도이다.
- [100] 목적 기판이 PET인 경우 PET/ITO(gate)인 기판을 준비하고 ALD 공정을 통해 Al₂O₃(유전체)를 증착 했습니다.
- [101] 벤딩 테스트는 소자가 올라간 기판을 200번 구부린 후에 측정을 진행하고 벤딩 전/후의 전기적 특성을 비교하였고, 이에 따른 신뢰성을 확인할 수 있다.
- [102] 도 13은 본 발명의 제3실시예에 따른 센서의 특성을 나타낸 사진과 그래프이다.
- [103] 여기서, 도 13a는 목적 기판이 PET/ITO/Al₂O₃인 경우 채널 물질을 MoS₂로 하는 센서의 광학 이미지를 나타낸다. 도 13b는 목적 기판이 PET/ITO/Al₂O₃인 경우 채널 물질을 MoS₂로 하는 센서의 SEM image를 나타낸다. 도 13c는 목적 기판이 PET/ITO/Al₂O₃인 경우 채널 물질을 MoS₂로 하는 센서의 구부림 전후 transfer curve를 나타낸다. 도 13d는 목적 기판이 PET/ITO/Al₂O₃인 경우 채널 물질을 MoS₂로 하는 센서의 구부림 전후 log scale transfer characteristic을 보여준다. 도 13e는

목적 기판이 PET/ITO/ Al_2O_3 인 경우 채널 물질을 MoS_2 로 하는 센서의 구부림 전의 output characteristic을 보여준다. 도 13f는 목적 기판이 PET/ITO/ Al_2O_3 인 경우 채널 물질을 MoS_2 로 하는 센서의 구부림 후의 output characteristic을 보여준다.

- [104] 도 13을 참조하면, 목적 기판이 PET/ITO/ Al_2O_3 인 경우도 마찬가지로 채널 물질이 MoS_2 일 때, 센서의 전기적 특성을 확인할 수 있다.
- [105] 벤딩 테스트 전/후로 transfer curve와 output characteristic 그래프를 비교해보면, 벤딩 테스트 후 문턱 전압이 왼쪽으로 이동하고 off current가 증가하는 경향을 확인할 수 있습니다.
- [106] 이는 벤딩을 하며 유전층(Al_2O_3)이 손상되어 fixed charge가 생긴 것으로 해석할 수 있으며, 실제 측정된 gate leakage current의 값도 pA에서 nA 레벨로 증가함을 확인할 수 있다.
- [107] 도 14는 본 발명의 제4실시예에 따른 센서의 특성을 나타낸 사진과 그래프이다.
- [108] 여기서, 도 14a는 목적 기판이 PET/ITO/ Al_2O_3 인 경우 채널 물질을 WSe_2 로 하는 센서의 광학 이미지를 나타낸다. 도 14b는 목적 기판이 PET/ITO/ Al_2O_3 인 경우 채널 물질을 WSe_2 로 하는 센서의 SEM image를 나타낸다. 도 14c는 목적 기판이 PET/ITO/ Al_2O_3 인 경우 채널 물질을 WSe_2 로 하는 센서의 구부림 전후 transfer curve를 나타낸다. 도 14d는 목적 기판이 PET/ITO/ Al_2O_3 인 경우 채널 물질을 WSe_2 로 하는 센서의 구부림 전후 log scale transfer characteristic을 보여준다. 도 14e는 목적 기판이 PET/ITO/ Al_2O_3 인 경우 채널 물질을 WSe_2 로 하는 센서의 구부림 전의 output characteristic을 보여준다. 도 14f는 목적 기판이 PET/ITO/ Al_2O_3 인 경우 채널 물질을 WSe_2 로 하는 센서의 구부림 후의 output characteristic을 보여준다.
- [109] 도 14를 참조하면, 목적 기판이 PET/ITO/ Al_2O_3 인 경우도 마찬가지로 채널 물질이 WSe_2 일 때, 센서의 전기적 특성을 확인할 수 있다.
- [110] 이를 통해, MoS_2 를 채널물질로 한 제3실시예의 센서와 마찬가지로, 벤딩 테스트 전/후로 transfer curve와 output characteristic 그래프를 비교해보면, 벤딩 테스트 후 문턱 전압이 왼쪽으로 이동하고 off current가 증가하는 경향을 확인할 수 있다. 이는 유전층이 손상되어 보여지는 결과일 수 있다.
- [111] 도 15는 본 발명의 제5실시예에 따른 센서의 특성을 나타낸 사진과 그래프이다.
- [112] 여기서, 도 15a는 목적 기판이 PET/ITO/ Al_2O_3 이고, 채널에 Al_2O_3 가 패시베이션(passivation)된 타입으로, 채널 물질이 MoS_2 일 때, 센서의 광학 이미지를 나타낸다. 도 15b는 목적 기판이 PET/ITO/ Al_2O_3 이고, 채널에 Al_2O_3 가 패시베이션(passivation)된 타입으로, 채널 물질이 MoS_2 일 때, 센서의 SEM image를 나타낸다. 도 15c는 목적 기판이 PET/ITO/ Al_2O_3 이고, 채널에 Al_2O_3 가 패시베이션(passivation)된 타입으로, 채널 물질이 MoS_2 일 때, 센서의 구부림 전후 transfer curve를 나타낸다.
- [113] 또한, 도 15d는 목적 기판이 PET/ITO/ Al_2O_3 이고, 채널에 Al_2O_3 가

패시베이션(passivation)된 타입으로, 채널 물질이 MoS_2 일 때, 센서의 구부림 전후 log scale transfer characteristic을 보여준다. 도 15e는 목적 기판이 PET/ITO/ Al_2O_3 이고, 채널에 Al_2O_3 가 패시베이션(passivation)된 타입으로, 채널 물질이 MoS_2 일 때, 센서의 구부림 전의 output characteristic을 보여준다. 도 15f는 목적 기판이 PET/ITO/ Al_2O_3 이고, 채널에 Al_2O_3 가 패시베이션(passivation)된 타입으로, 채널 물질이 MoS_2 일 때, 센서의 구부림 후의 output characteristic을 보여준다.

- [114] 도 15를 참조하면, 목적 기판이 PET/ITO/ Al_2O_3 이고, 채널에 Al_2O_3 가 패시베이션(passivation)된 타입으로, 채널 물질이 MoS_2 일 때, 센서의 전기적 특성을 확인할 수 있다.
- [115] 벤딩 테스트 전/후로 transfer curve와 output characteristic 그래프를 비교해보면, 채널에 Al_2O_3 가 passivation이 되지 않은 소자와는 달리 off current나 문턱 전압의 변화가 거의 없어, 전기적 특성이 차이가 있지 않은 것을 확인할 수 있다.
- [116] 도 16은 본 발명의 제6실시예에 따른 센서의 특성을 나타낸 사진과 그래프이다.
- [117] 여기서, 도 16a는 목적 기판이 PET/ITO/ Al_2O_3 이고, 채널에 Al_2O_3 가 패시베이션(passivation)된 타입으로, 채널 물질이 WSe_2 일 때, 센서의 광학 이미지를 나타낸다. 도 16b는 목적 기판이 PET/ITO/ Al_2O_3 이고, 채널에 Al_2O_3 가 패시베이션(passivation)된 타입으로, 채널 물질이 WSe_2 일 때, 센서의 SEM image를 나타낸다. 도 16c는 목적 기판이 PET/ITO/ Al_2O_3 이고, 채널에 Al_2O_3 가 패시베이션(passivation)된 타입으로, 채널 물질이 WSe_2 일 때, 센서의 구부림 전후 transfer curve를 나타낸다.
- [118] 또한, 도 16d는 목적 기판이 PET/ITO/ Al_2O_3 이고, 채널에 Al_2O_3 가 패시베이션(passivation)된 타입으로, 채널 물질이 WSe_2 일 때, 센서의 구부림 전후 log scale transfer characteristic을 보여준다. 도 16e는 목적 기판이 PET/ITO/ Al_2O_3 이고, 채널에 Al_2O_3 가 패시베이션(passivation)된 타입으로, 채널 물질이 WSe_2 일 때, 센서의 구부림 전의 output characteristic을 보여준다. 도 16f는 목적 기판이 PET/ITO/ Al_2O_3 이고, 채널에 Al_2O_3 가 패시베이션(passivation)된 타입으로, 채널 물질이 WSe_2 일 때, 센서의 구부림 후의 output characteristic을 보여준다.
- [119] 도 16을 참조하면, 목적 기판이 PET/ITO/ Al_2O_3 이고, 채널에 Al_2O_3 가 패시베이션(passivation)된 타입으로, 채널 물질이 WSe_2 일 때, 센서의 전기적 특성을 확인할 수 있다.
- [120] 채널 물질을 WSe_2 로 사용하고 채널을 Al_2O_3 로 passivation 시킨 소자의 경우, 이전 WSe_2 소자들과는 달리 N-type이 dominant한 ambipolar의 특성을 갖는 것을 확인할 수 있다. 여기서, passivation이 되지 않은 WSe_2 소자의 경우 P-type인 것을 확인할 수 있다. 또한, Bending test 전/후로 transfer curve와 output characteristic 그래프를 비교해보면, 전기적 특성이 차이가 있지 않은 것을 확인할 수 있다.
- [121] 도 17은 본 발명의 제1실시예 내지 제6실시예에 따른 센서의 문턱 전압을 나타낸 그래프이다.
- [122] 여기서, 도 17a는 채널물질을 MoS_2 로 하고, 목적 기판을 각각 다르게 했을 때,

Passivation을 했을 때, 조건마다 발생하는 센서의 문턱전압의 범위를 박스 다이어그램으로 표시한 것이다. 도 17b는 채널물질을 WSe_2 로 하고, 목적 기판을 각각 다르게 했을 때, passivation을 했을 때, 조건마다 발생하는 센서의 문턱전압의 범위를 박스 다이어그램으로 표시한 것이다.

- [123] 도 17을 참조하면, 제1실시에 내지 제6실시에 따른 센서의 문턱 전압을 확인할 수 있으며, 박스 다이어그램(Box diagram)을 이용하여 최솟값, 최댓값, 평균값을 확인할 수 있다.
- [124] 제1실시에 및 제2실시에와는 달리 제3실시에 내지 제6실시에의 경우 문턱 전압이 0V 근처에 분포하고 있습니다.
- [125] 도 18은 본 발명의 제1실시에 내지 제6실시에에 따른 센서의 on/off ratio와 이동도를 나타낸 그래프이다.
- [126] 여기서, 도 18a는 채널물질을 MoS_2 로 하고, 목적 기판을 각각 다르게 했을 때, Passivation을 했을 때, 조건마다 발생하는 센서의 on/off ratio를 박스 다이어그램으로, 전계 전하 이동도를 기호로 표시한 것이다. 도 18b는 채널물질을 WSe_2 로 하고, 목적 기판을 각각 다르게 했을 때, passivation을 했을 때, 조건마다 발생하는 센서의 on/off ratio를 박스 다이어그램으로, 전계 전하 이동도를 기호로 표시한 것이다.
- [127] 도 18을 참조하면, 제1실시에 내지 제6실시에에 따른 센서 별로 on/off ratio와 이동도를 확인할 수 있다.
- [128] 측정된 결과들의 평균값으로 나타냈으며, 바 형태의 그래프는 on/off ratio를 동그라미 그래프는 이동도를 나타낸다.
- [129] 여기서, 채널 영역이 passivation된 제5실시에 및 제6실시에와 제1실시에 및 제2실시를 비교해보면 On/off ratio와 이동도가 비슷하거나 채널이 패시베이션된 제5실시에 및 제6실시예가 우수한 특성을 보이는 것을 확인할 수 있다.
- [130] 도 19는 본 발명의 제1실시에에 따른 센서의 시뮬레이션 결과를 나타낸 그래프이다.
- [131] 여기서 도 19a는 Si/SiO_2 를 목적 기판으로 했을 때, 실제 측정 결과를 시뮬레이션 결과와 비교한 transfer curve 그래프이다. 도 19b는 시뮬레이션에서 사용한 조건에 대한 모식도이다. 도 19c는 채널과 유전체(SiO_2)에 가해지는 전계와 전자의 밀도를 나타내는 그래프이다.
- [132]
- [133] 도 19을 참조하면, 제1실시에 및 제2실시에와 달리 제3실시에 내지 제6실시에의 경우 문턱 전압이 0V 근처인 것을 확인하기 위해 시뮬레이션을 진행하였다.
- [134] 제3실시에 내지 제6실시에의 경우 측정값과 시뮬레이션 값(문턱 전압, on/off ratio)이 비슷한 것을 확인할 수 있으며, 게이트 전압이 -5V 일 때, 채널의 전자 농도(왼쪽 그래프의 inset)가 이미 디플리션되어 있는 것을 확인할 수 있다.

- [135] 또한, 제3실시에 내지 제6실시에에서 각 영역에 걸리는 전기장을 시뮬레이션으로 확인해보면 유전층에 걸리는 전기장은 1.3Mev정도 됨을 확인할 수 있다.
- [136] 도 20은 본 발명의 제5실시에에 따른 센서의 시뮬레이션 결과를 나타낸 그래프이다.
- [137] 여기서 도 20a는 PET/ITO/Al₂O₃를 목적 기관으로 했을 때, 실제 측정 결과를 시뮬레이션 결과와 비교한 transfer curve 그래프이다. 도 20b는 시뮬레이션에서 사용한 조건에 대한 모식도이다. 도 20c는 채널과 유전체(Al₂O₃)에 가해지는 전계와 전자의 밀도를 나타내는 그래프이다.
- [138]
- [139] 도 20을 참조하면, 제1실시에 및 제2실시에에서도 시뮬레이션을 비교해 보면,
- [140] 제3실시에 내지 제6실시에와는 달리 게이트 전압이 -5V(PET의 게이트 전압과 같은 voltage)에서 디플리션이 되어있지 않으며 gate oxide에 걸리는 전기장은 0.22MeV로 Al₂O₃에 걸리는 전기장보다 6배 정도 작은 것을 확인할 수 있다.
- [141] 이는 Al₂O₃에 걸리는 전계가 6배 정도 더 크기 때문에 더 빨리 디플리션되면서, PET 기관위의 소자의 문턱 전압이 0V 근처인 것을 시뮬레이션을 통해 확인할 수 있다.
- [142] 한편, 각 실시에의 유전층에 걸리는 전계를 다음의 수학식1과 같이 계산해 보면, Al₂O₃의 캐패시턴스 값이 6배 정도 더 크게 계산되어 수식적으로 Al₂O₃에 걸리는 전계가 6배 더 큰 것을 확인할 수 있다.
- [143]
- [144] [수식1]
- $$\frac{CA_{Al_2O_3}}{CSiO_2} = \frac{\frac{\epsilon_{Al_2O_3}}{d_{Al_2O_3}}}{\frac{\epsilon_{SiO_2}}{d_{SiO_2}}} = \frac{\frac{7.8}{30nm}}{\frac{3.9}{90nm}} = 6$$
- [145] 이상의 상세한 설명은 본 발명을 예시하는 것이다. 또한 기술한 내용은 본 발명의 바람직한 실시 형태를 나타내어 설명하는 것이며, 본 발명은 다양한 다른 조합, 변경 및 환경에서 사용할 수 있다. 즉 본 명세서에 개시된 발명의 개념의 범위, 저술한 개시 내용과 균등한 범위 및/또는 당업계의 기술 또는 지식의 범위내에서 변경 또는 수정이 가능하다. 저술한 실시예는 본 발명의 기술적 사상을 구현하기 위한 최선의 상태를 설명하는 것이며, 본 발명의 구체적인 적용 분야 및 용도에서 요구되는 다양한 변경도 가능하다. 따라서 이상의 발명의 상세한 설명은 개시된 실시 상태로 본 발명을 제한하려는 의도가 아니다. 또한 첨부된 청구범위는 다른 실시 상태도 포함하는 것으로 해석되어야 한다.
- [146] [부호의 설명]
- [147] 100: 센서 110: 기관

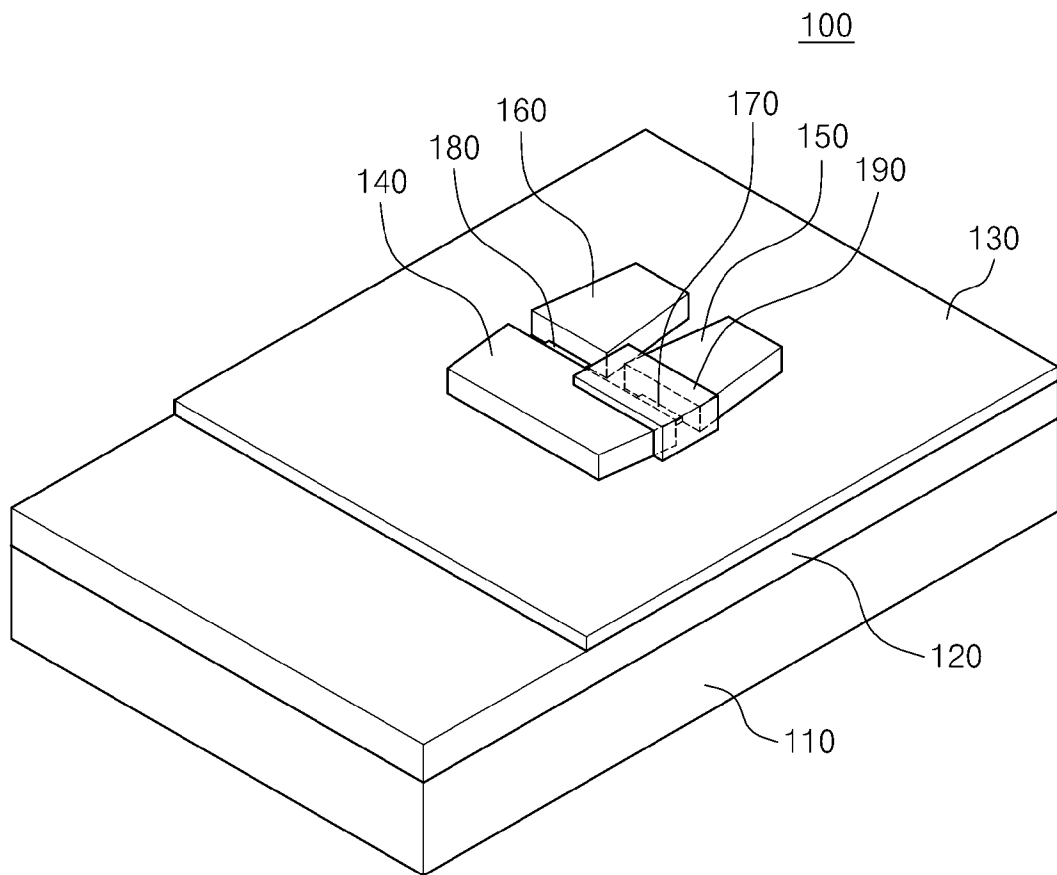
- [148] 120: 제1전극 130: 유전층
- [149] 140: 제2전극 150: 제3전극
- [150] 160: 제4전극 170: 제1채널층
- [151] 180: 제2채널층 190: 패시베이션층

청구범위

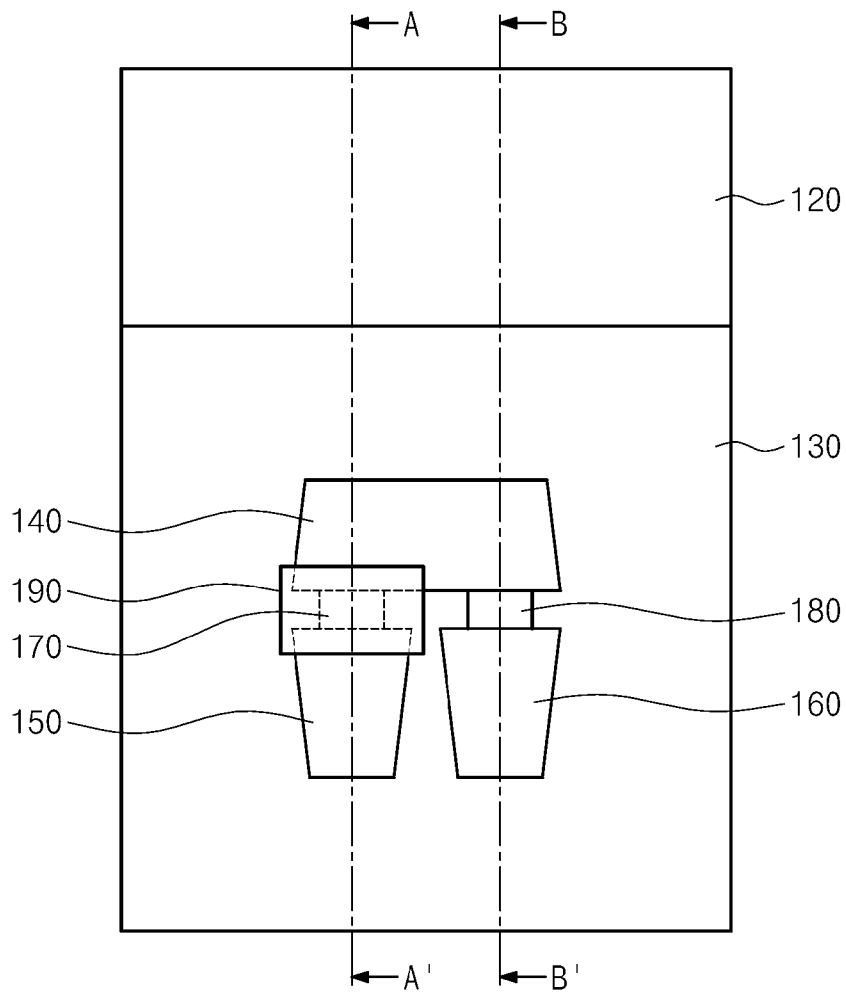
- [청구항 1] 기판;
 상기 기판 상에 배치되며, 제1영역 및 제2영역을 갖는 제1전극
 상기 제1전극의 제1영역 상에 배치되는 유전층;
 상기 유전층 상에 배치되는 제2전극,
 상기 유전층 상에 배치되며, 상기 제2전극과 이격된 제3전극;
 상기 유전층 상에 배치되며, 상기 제2전극 및 상기 제3전극 각각과 이격된 제4전극;
 상기 제2전극과 상기 제3전극을 전기적으로 연결하는 제1채널층;
 상기 제2전극과 상기 제4전극을 전기적으로 연결하는 제2채널층; 및
 상기 제1채널층을 덮도록 상기 유전층 상에 배치된 패시베이션층;을
 포함하는 센서.
- [청구항 2] 제1항에 있어서,
 상기 제1전극의 상기 제2영역은 노출되는 센서.
- [청구항 3] 제2항에 있어서,
 상기 제1전극은 게이트 전극, 상기 제2전극은 출력 전극, 상기 제3전극은
 소스 전극, 상기 제4전극은 드레인 전극인 센서.
- [청구항 4] 제3항에 있어서,
 상기 제1전극에 제1전압 인가 시, 상기 제2전극에서 출력되는 전압은
 상기 제4전극에 인가된 드레인 전압이 출력되고,
 상기 제1전극에 상기 제1전압에 비해 고압인 제2전압 인가 시, 상기
 제2전극에서 출력되는 전압은 상기 제3전극에 인가된 소스 전압이
 출력되는 센서.
- [청구항 5] 제4항에 있어서,
 상기 제1전극에 상기 제1전압 인가 시, 상기 제2채널층으로 전류가
 흐르며,
 상기 제1전극에 상기 제2전압 인가 시, 상기 제1채널층으로 전류가
 흐르는 센서.
- [청구항 6] 제1항에 있어서,
 상기 제1채널층은 n-type 채널이고, 상기 제2채널층은 p-type 채널인 센서.
- [청구항 7] 제1항에 있어서,
 상기 기판은 유연성 기판이고,
 상기 유연성 기판은 폴리에틸렌 테레프탈레이트(PET) 기판,
 폴리에틸렌나프탈레이트(PEN) 기판, 폴리이미드(PI) 기판,
 폴리카보네이트(PC) 기판, 폴리프로필렌(PP) 기판,
 트리아세틸셀룰로오스(TAC) 기판 및 폴리에테르술폰(PES) 기판으로
 이루어지는 군으로부터 선택되는 센서.

- [청구항 8] 제1항에 있어서,
상기 제1채널층 및 상기 제2채널층 각각은 MoS_2 , MoSe_2 , WS_2 , WSe_2 , MoTe_2 중 선택된 어느 하나인 센서.
- [청구항 9] 제1항에 있어서,
상기 제1전극은 투명 전극이고,
상기 투명 전극은 ITO(Indium tin oxide), In_2O_3 (Indium oxide), SnO_2 (Tin oxide), 그래핀(Graphene), 탄소나노튜브(Carbon nanotube), 금속나노선(Metal nanowire), 금속나노메쉬(Metal nanomesh), 금속나노파이버(Metal nanofiber), 금속나노트러프(Metal nanotrough) 및 전도성 고분자(Conducting polymer)로 이루어지는 군으로부터 선택되는 센서.

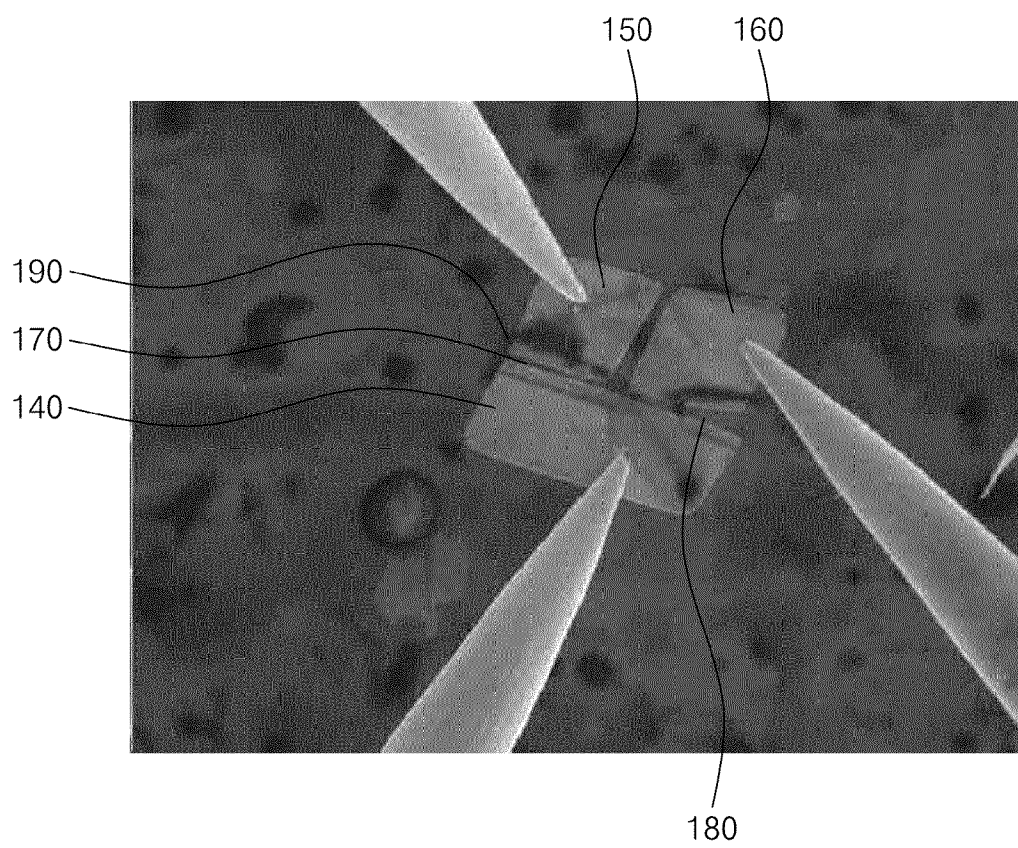
[도1]



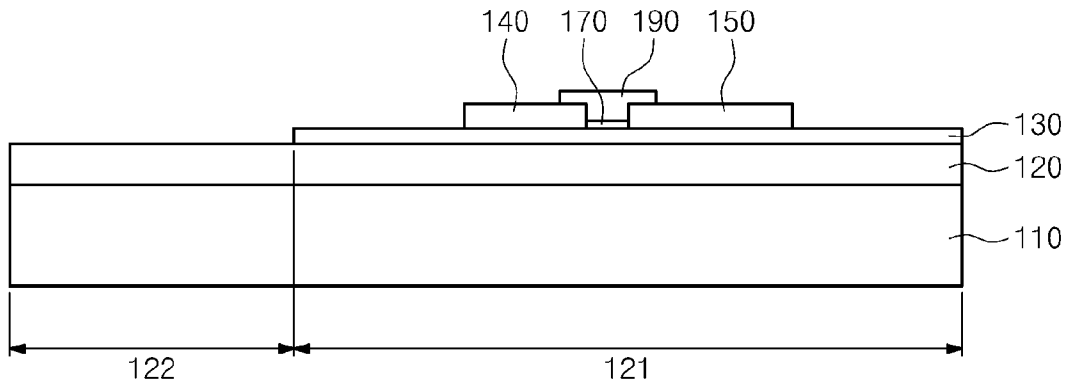
[도2]



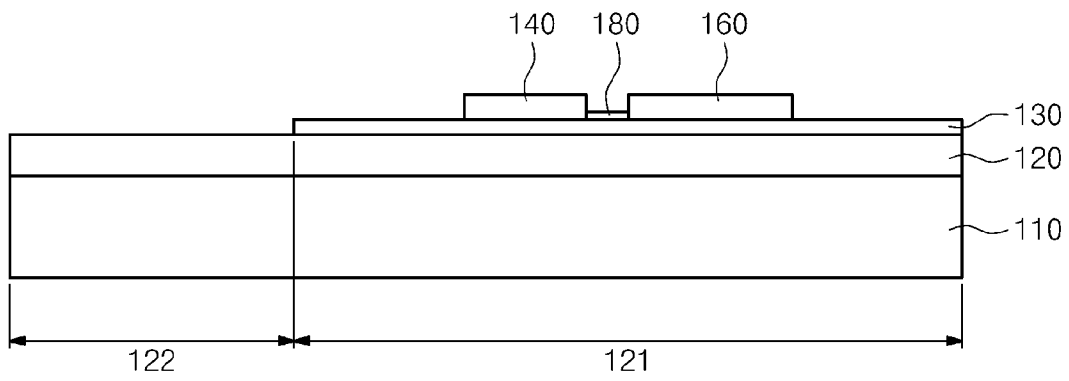
[도3]



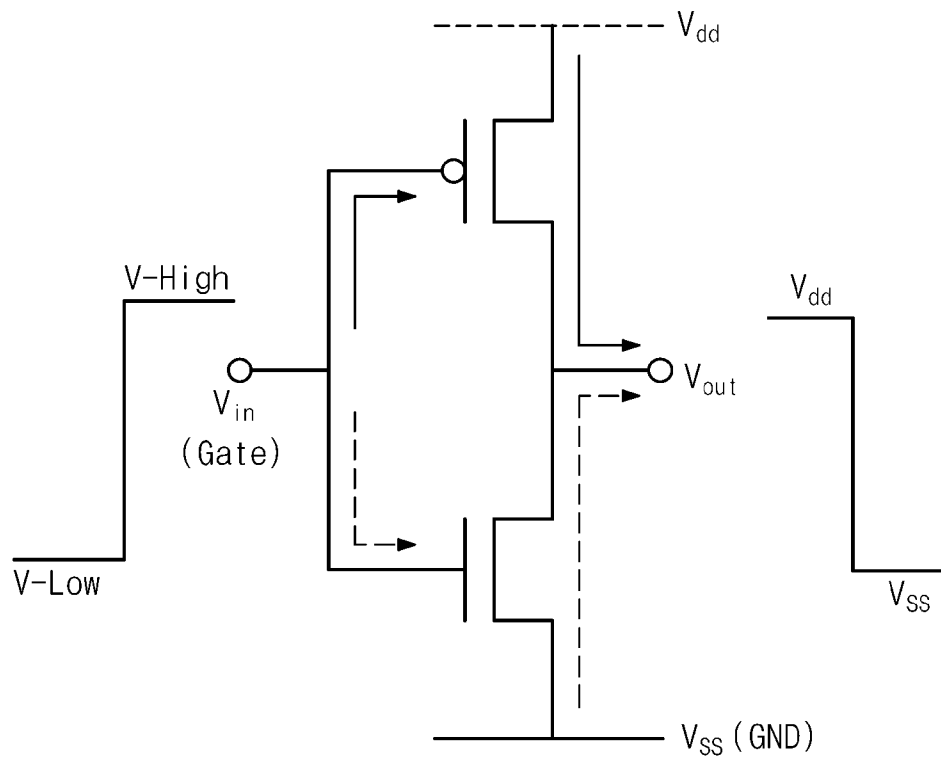
[도4]



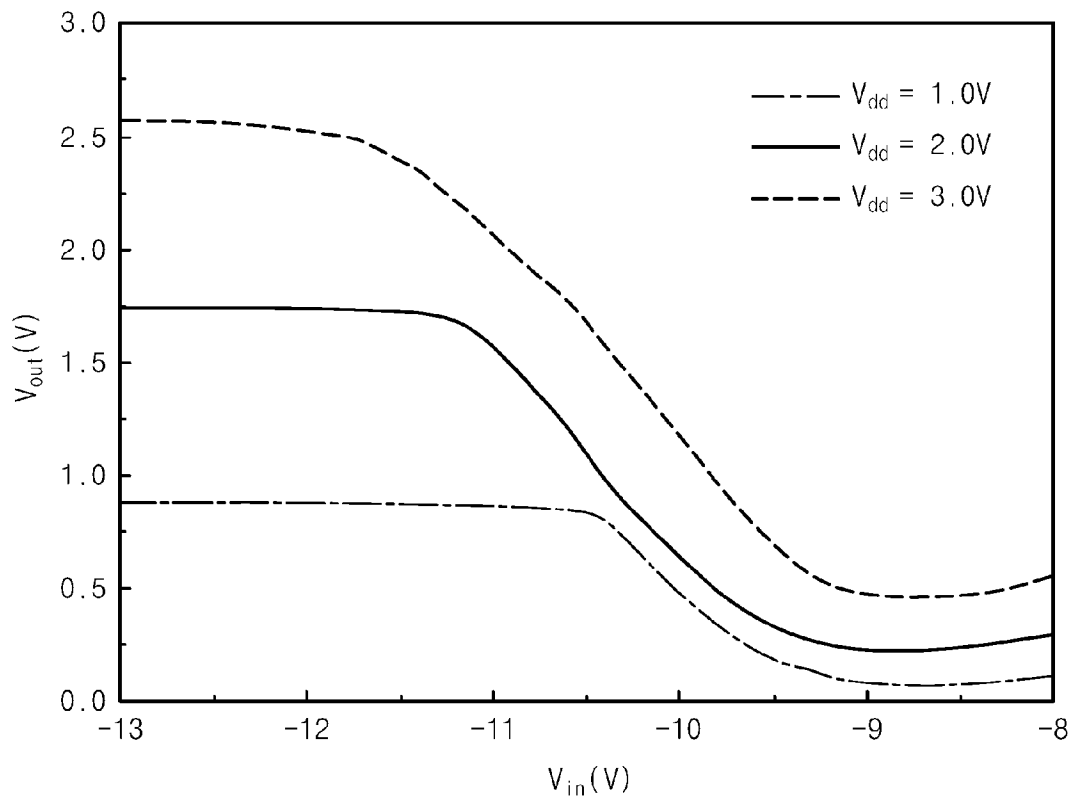
[도5]



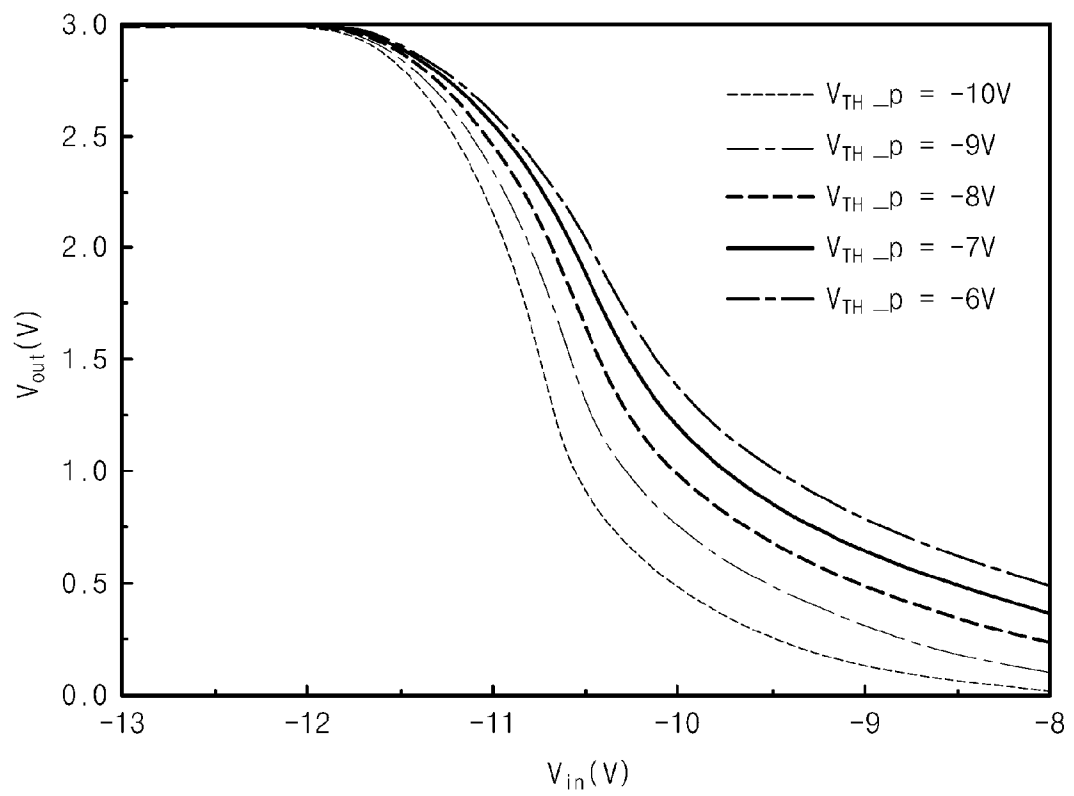
[도6]



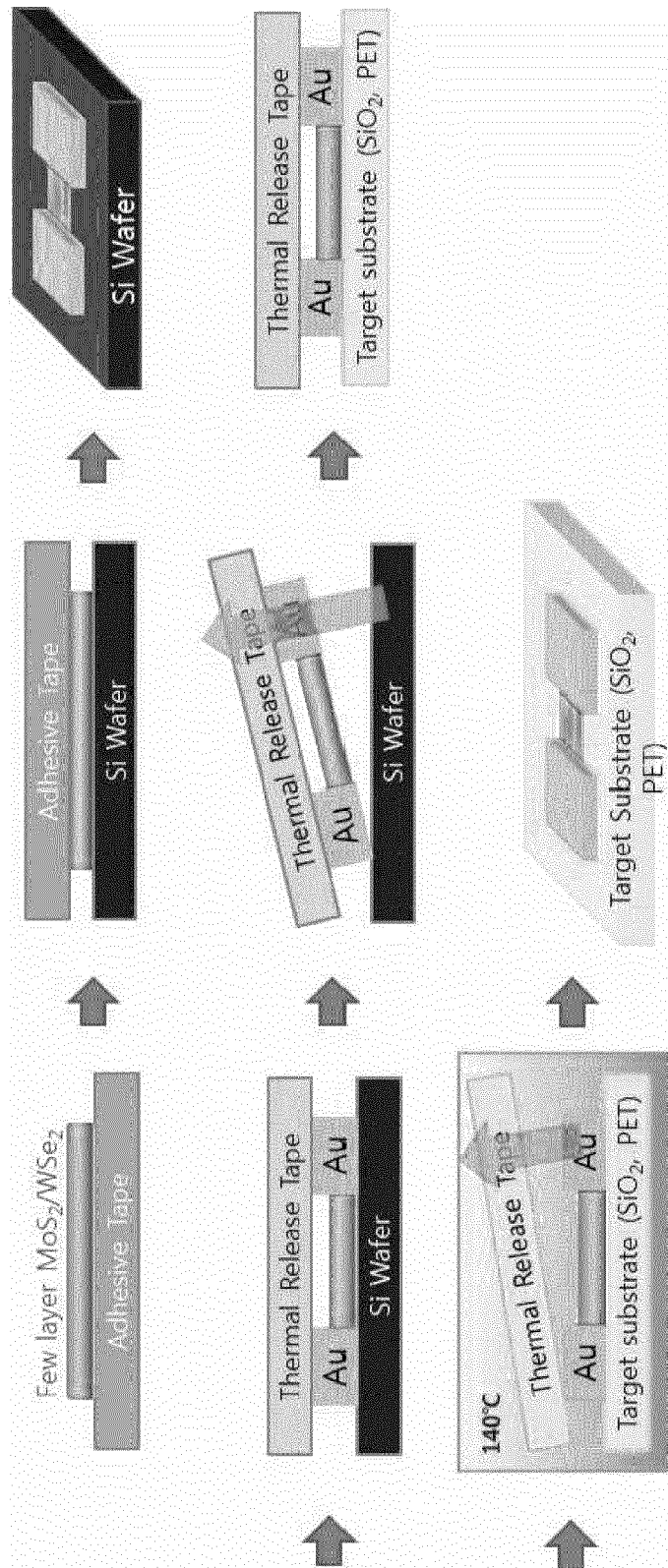
[도7]



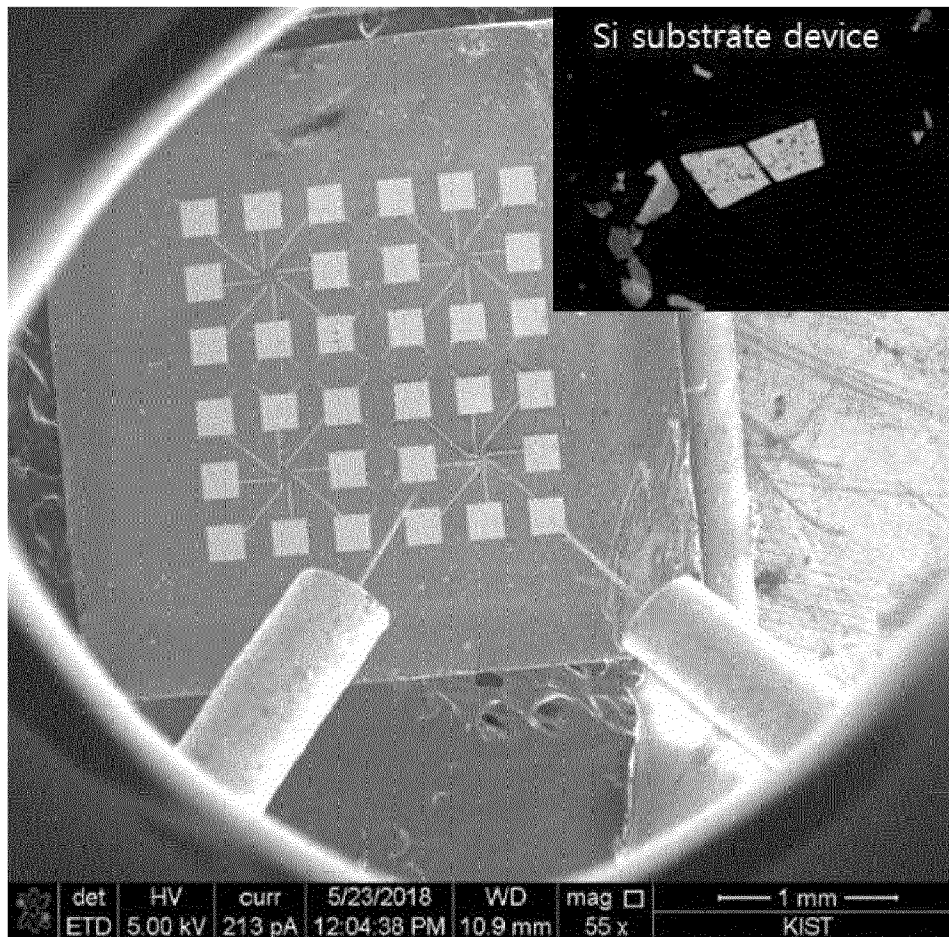
[도8]



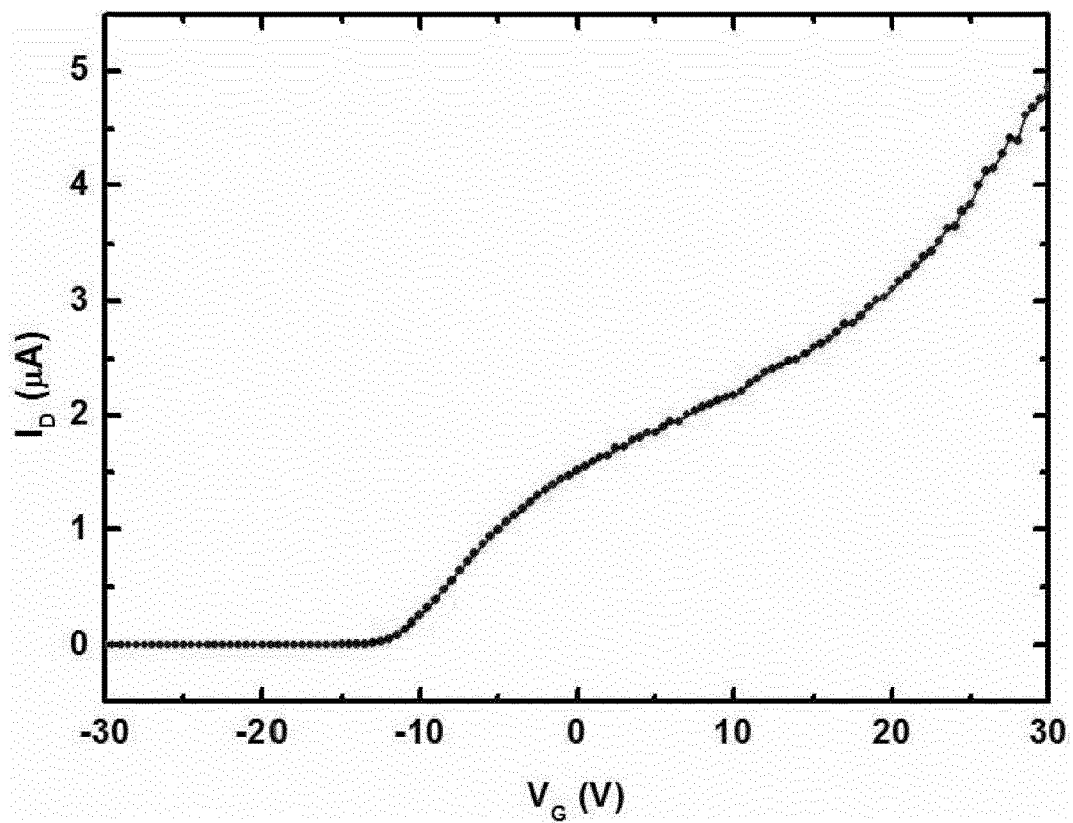
[도9]



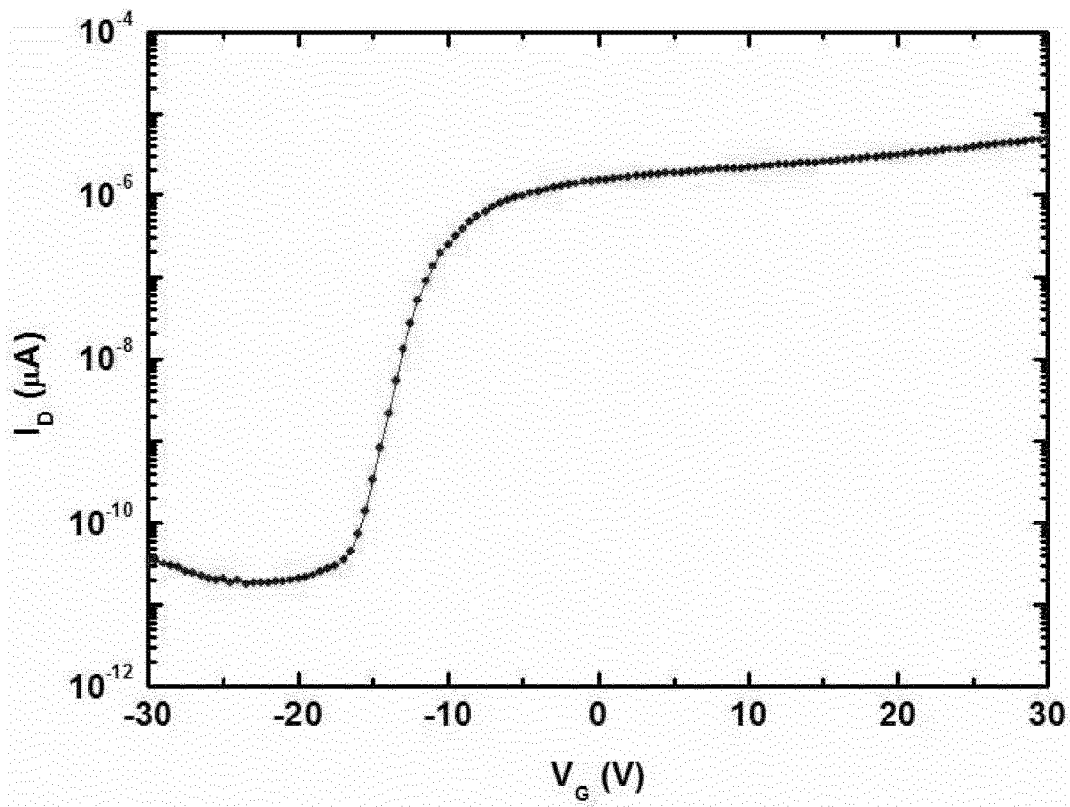
[도 10a]



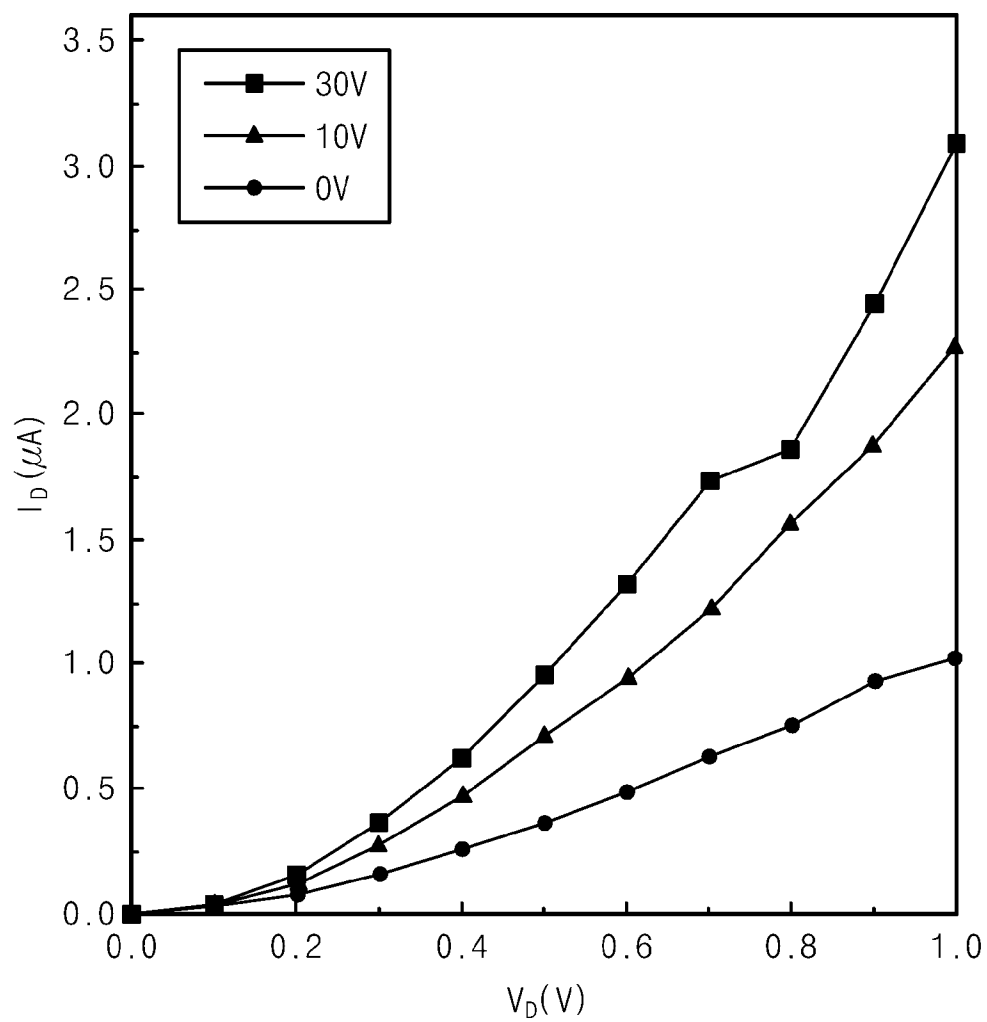
[도 10b]



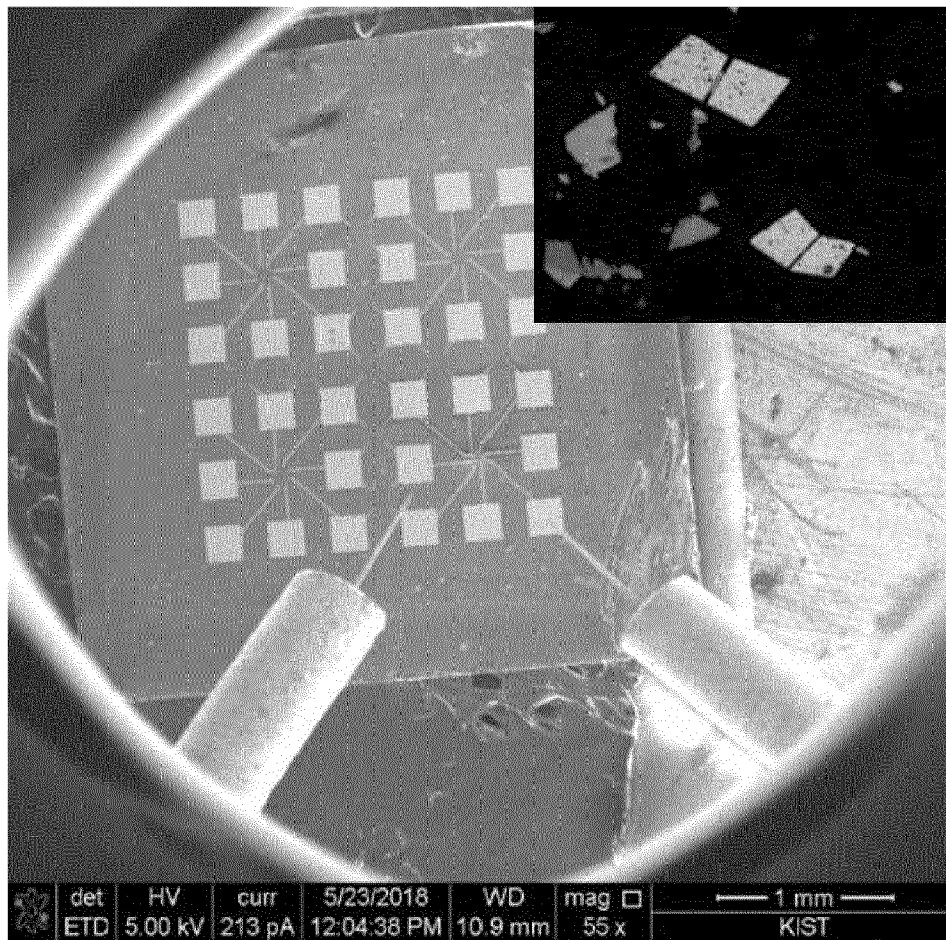
[도 10c]



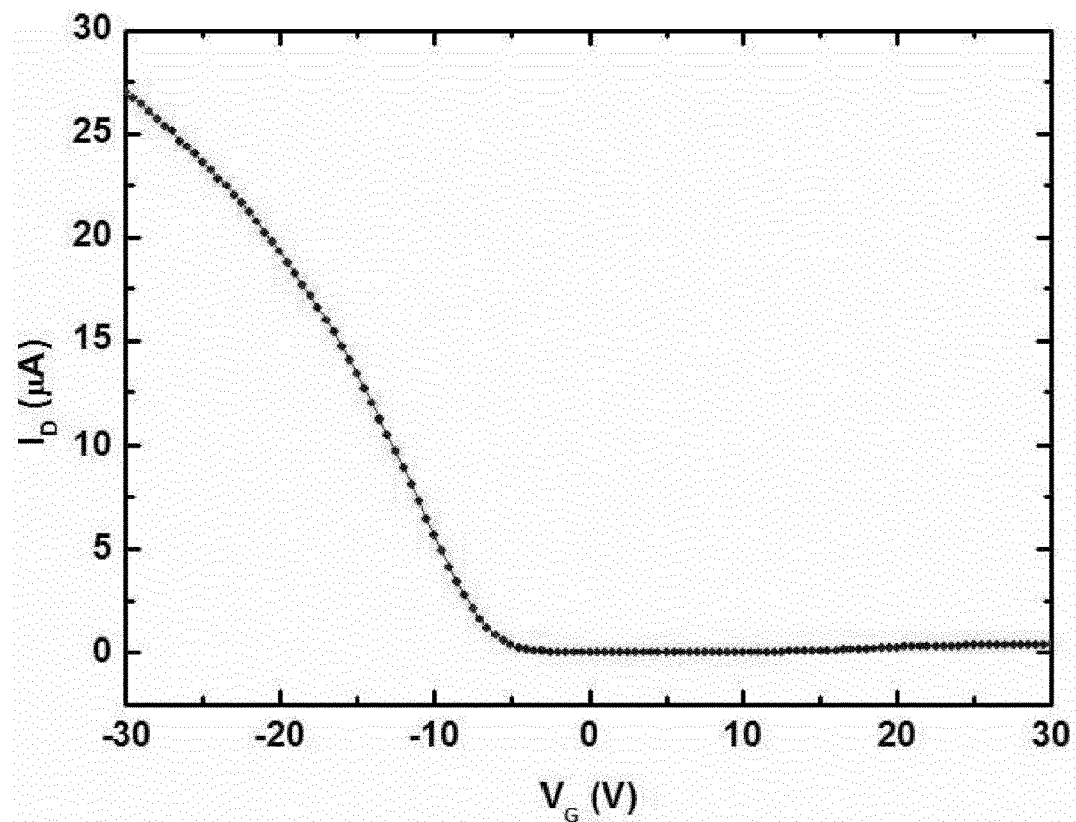
[도 10d]



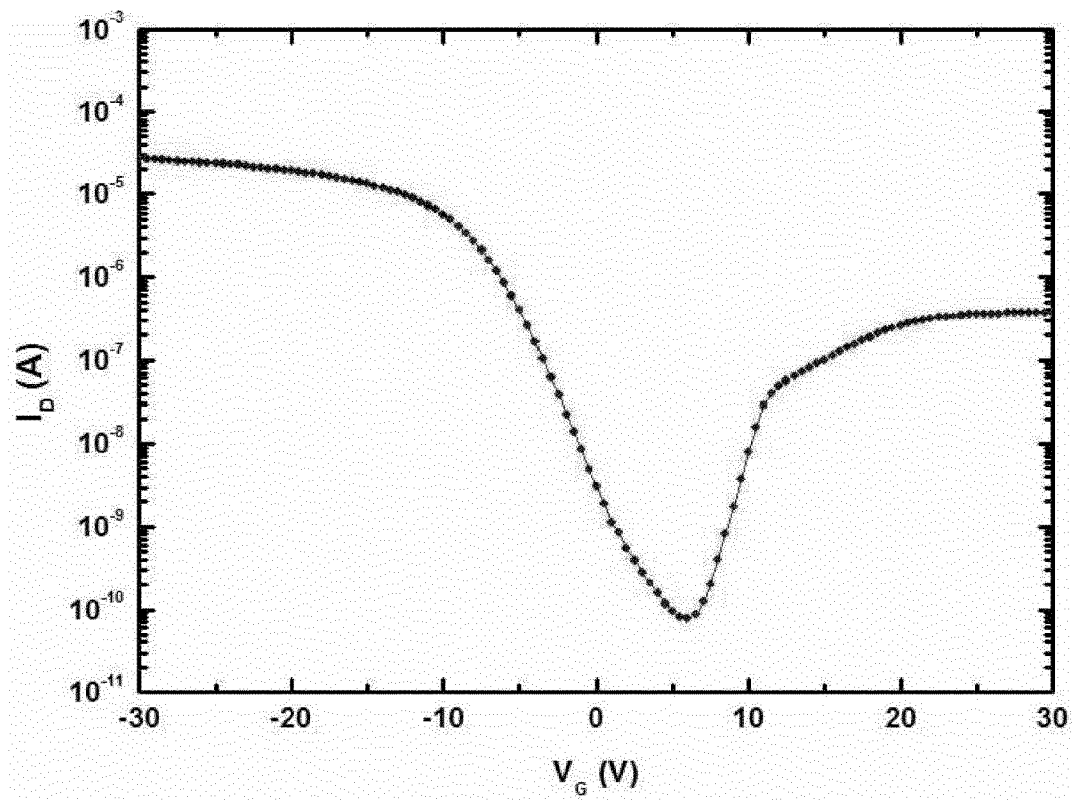
[도11a]



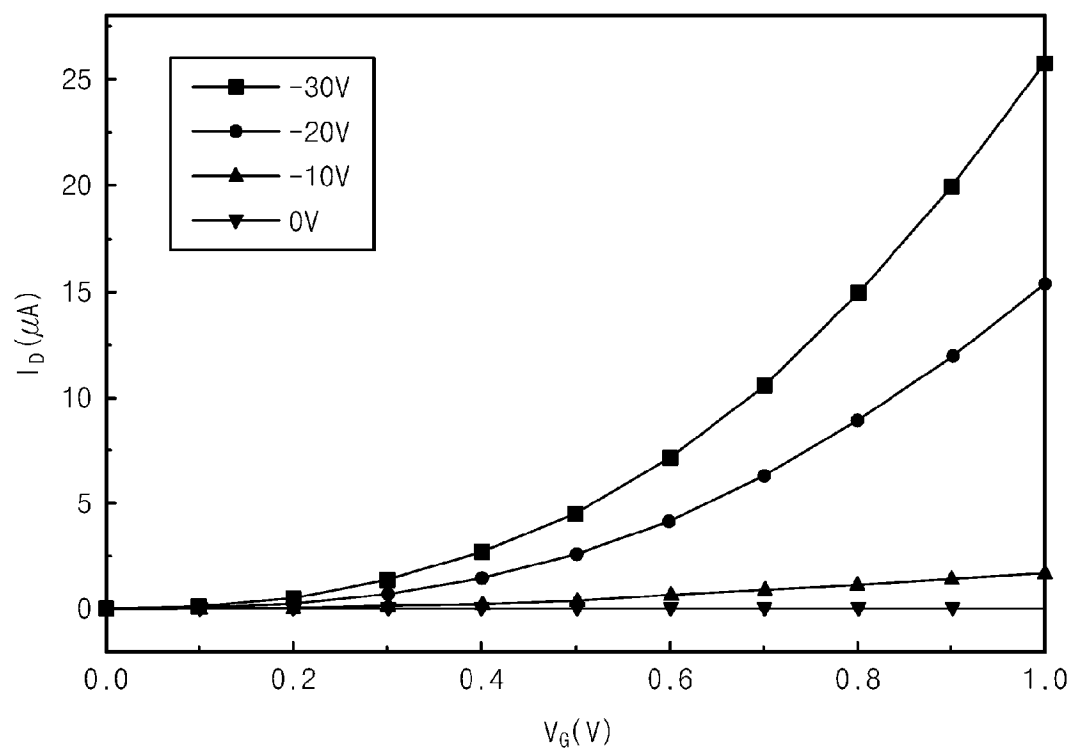
[도11b]



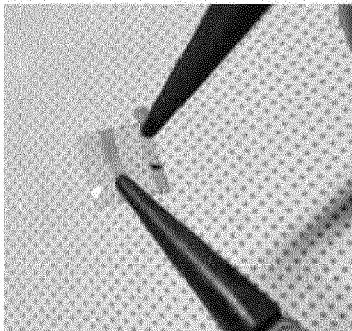
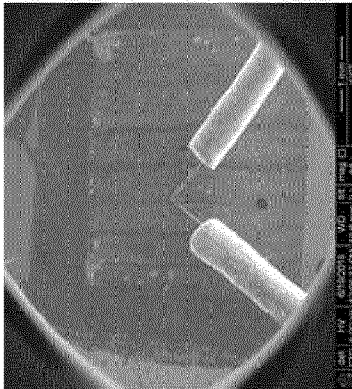
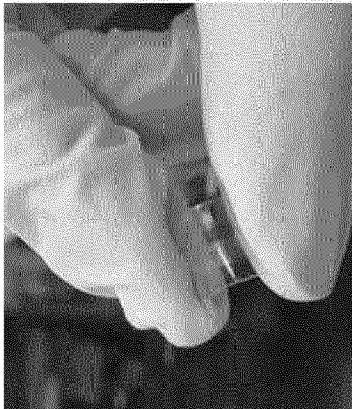
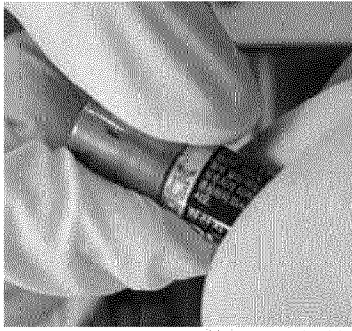
[도11c]



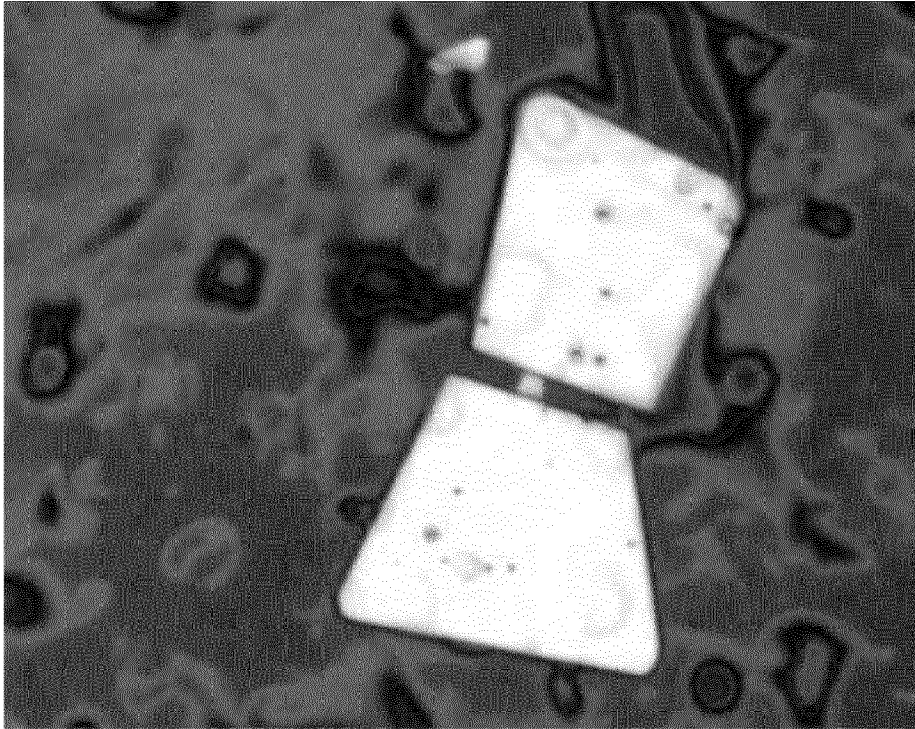
[도11d]



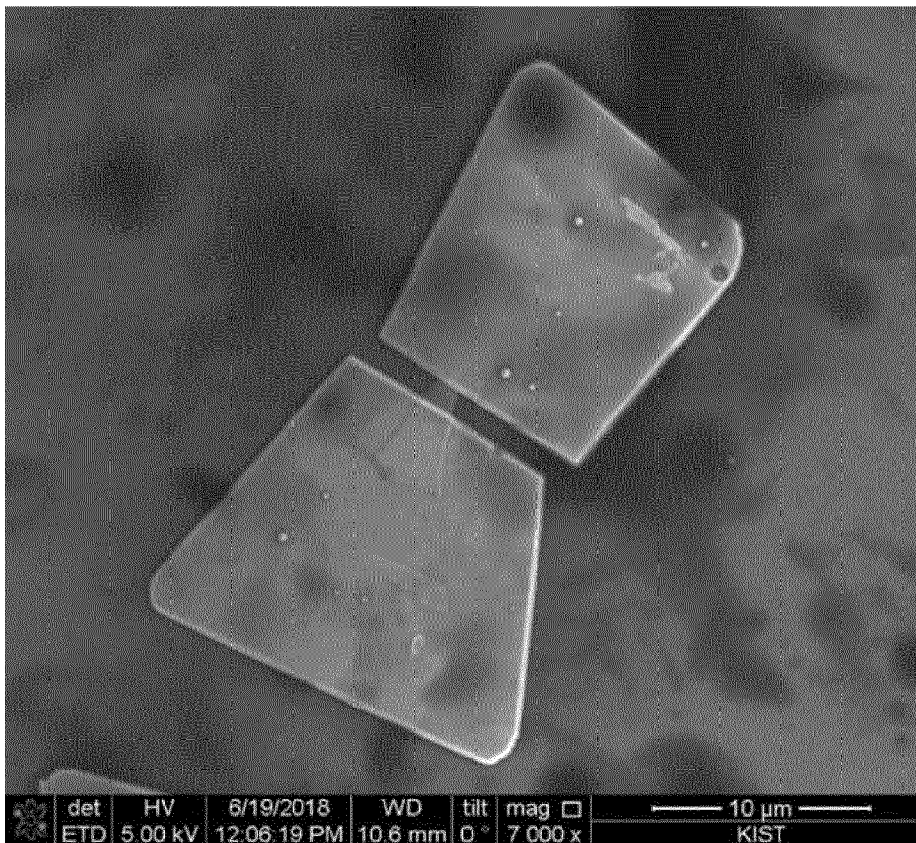
[도12]



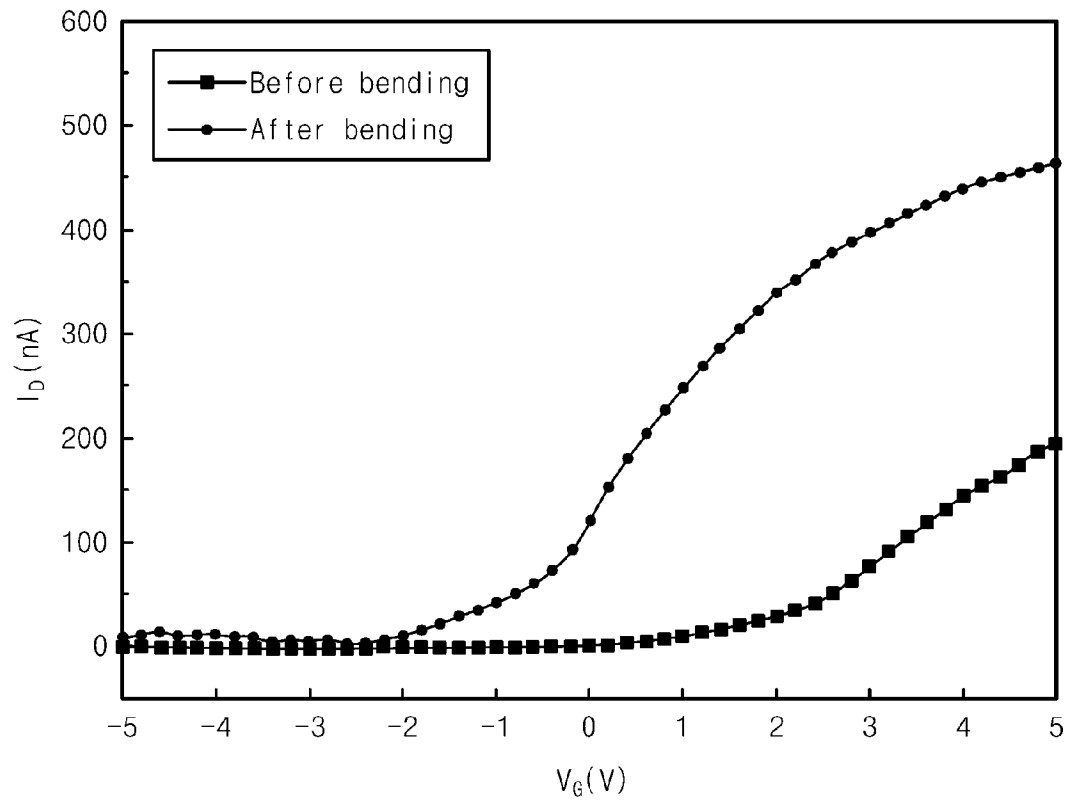
[도 13a]



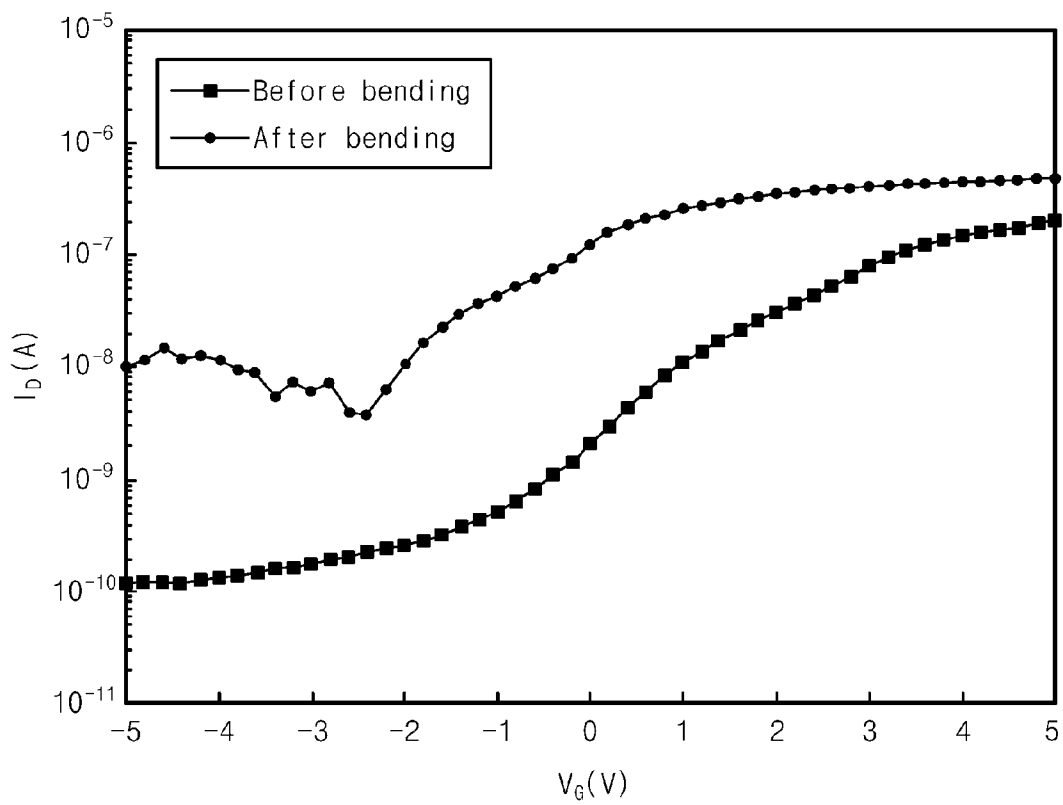
[도 13b]



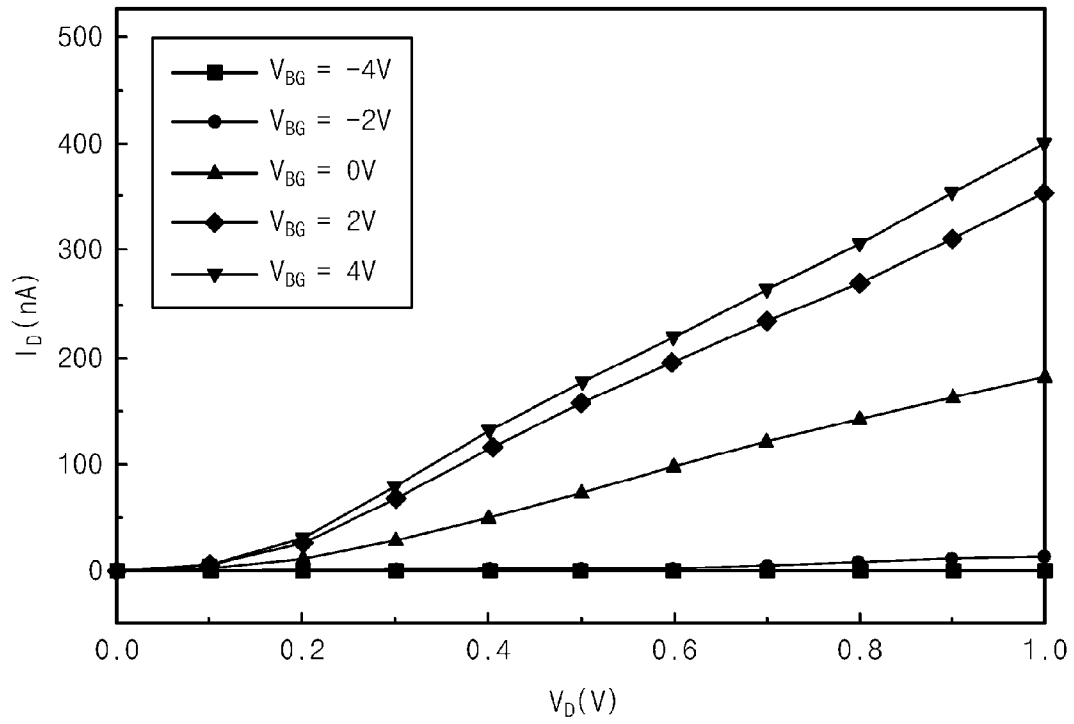
[도13c]



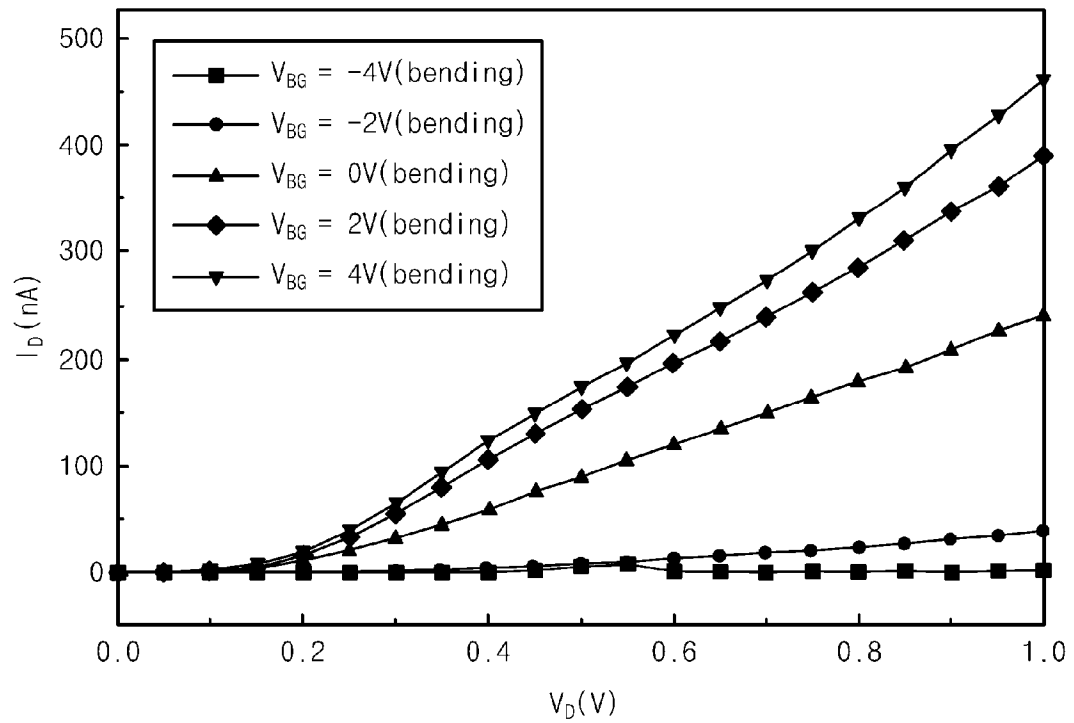
[도13d]



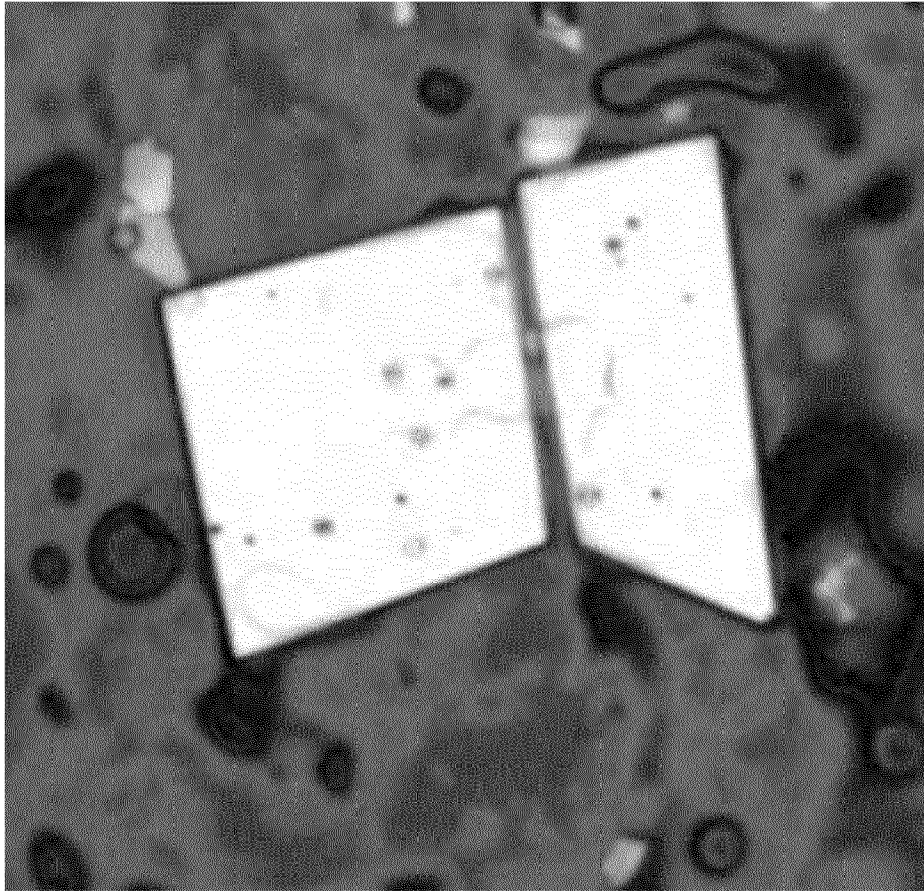
[도 13e]



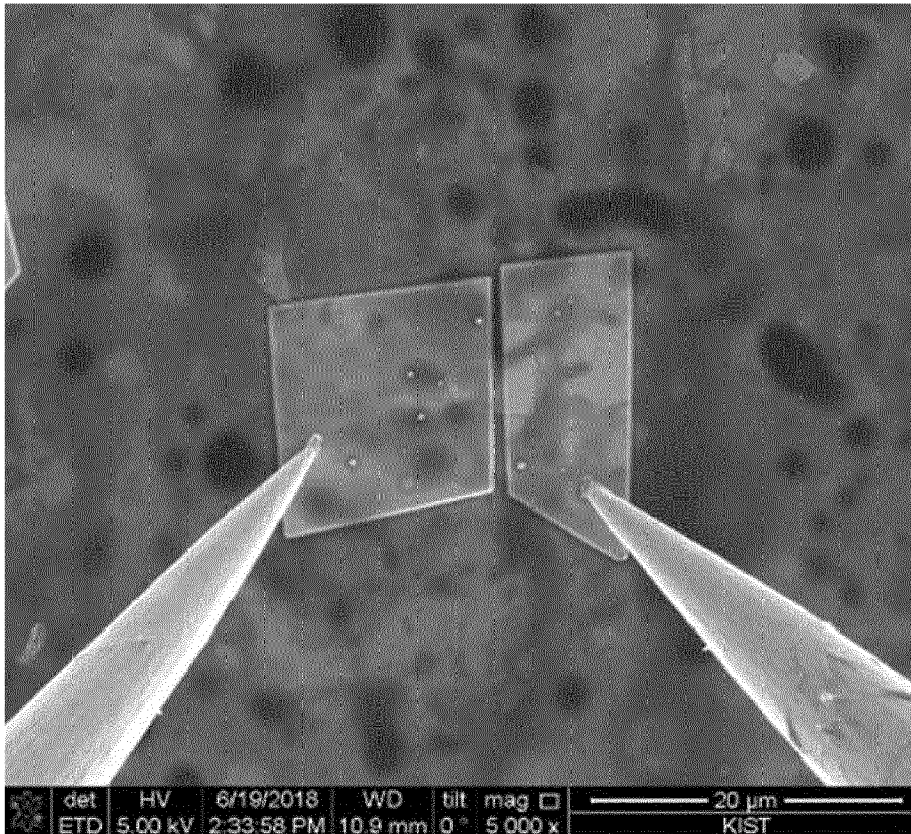
[도 13f]



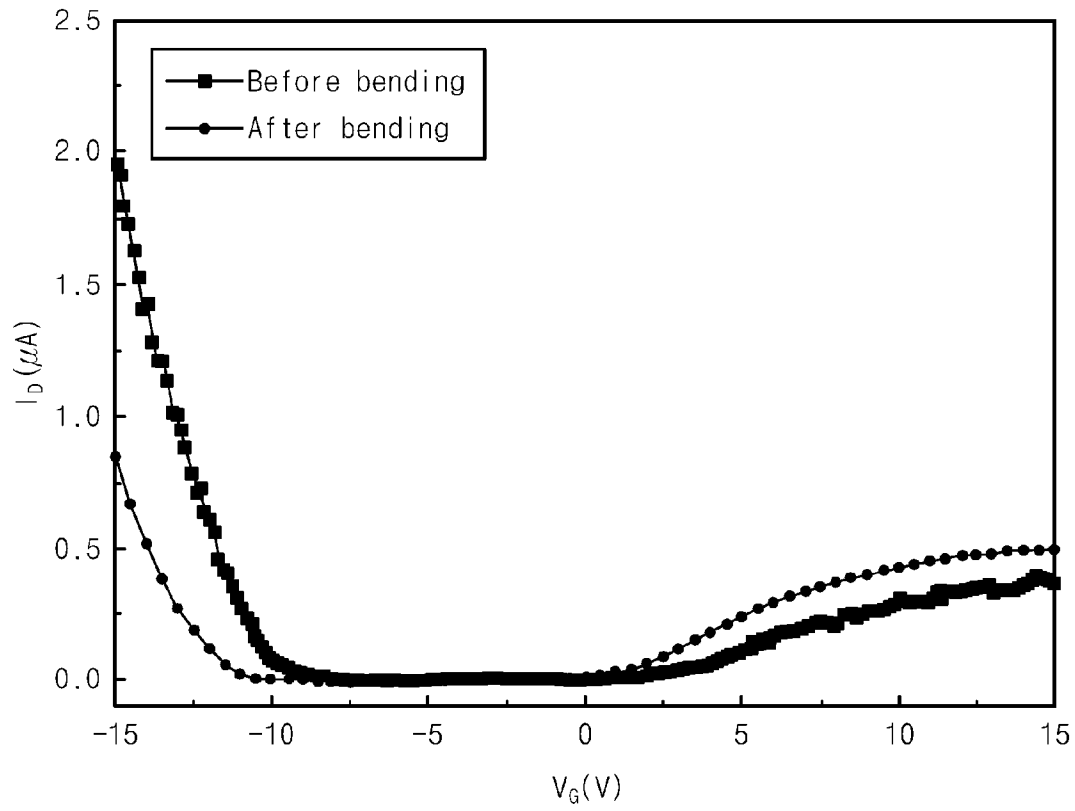
[도 14a]



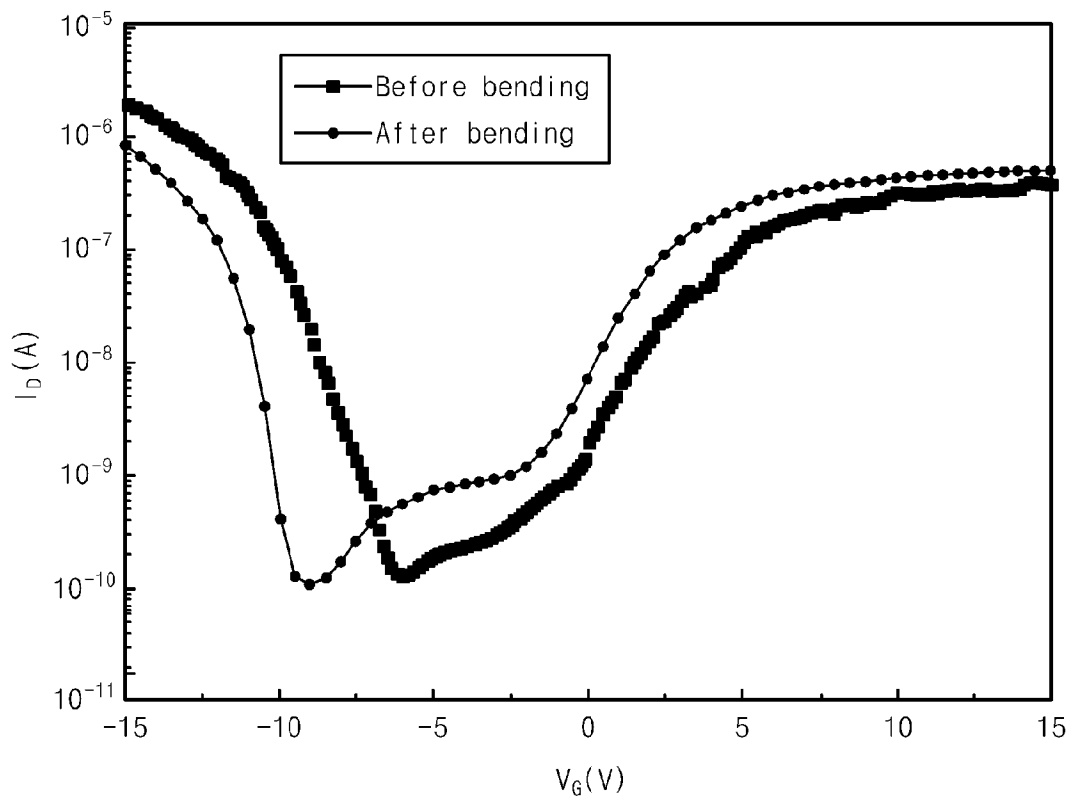
[도 14b]



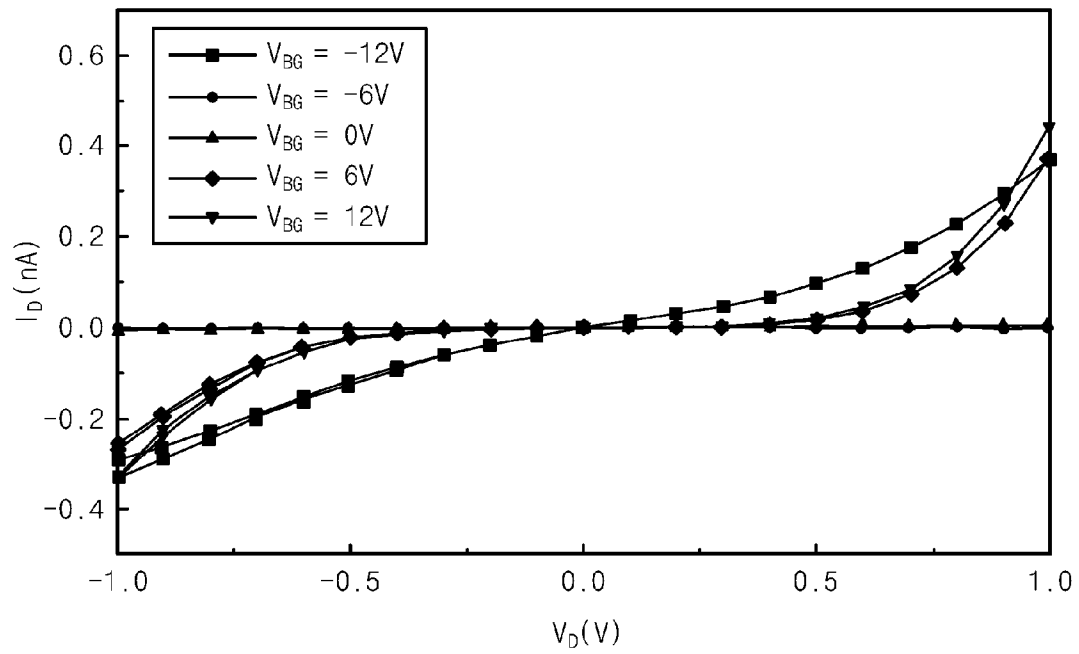
[도14c]



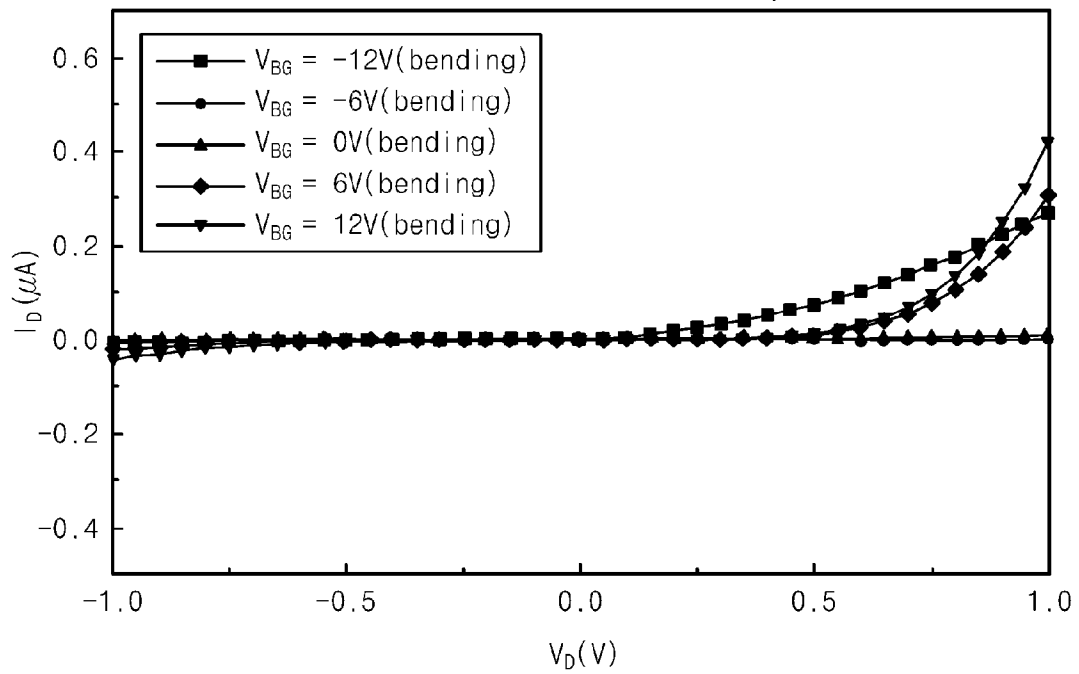
[도14d]



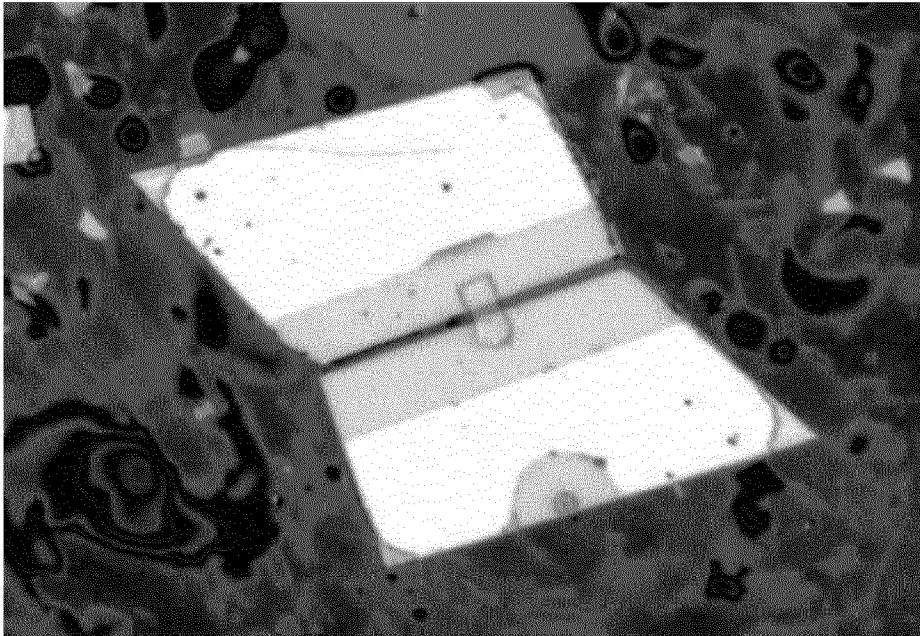
[도 14e]



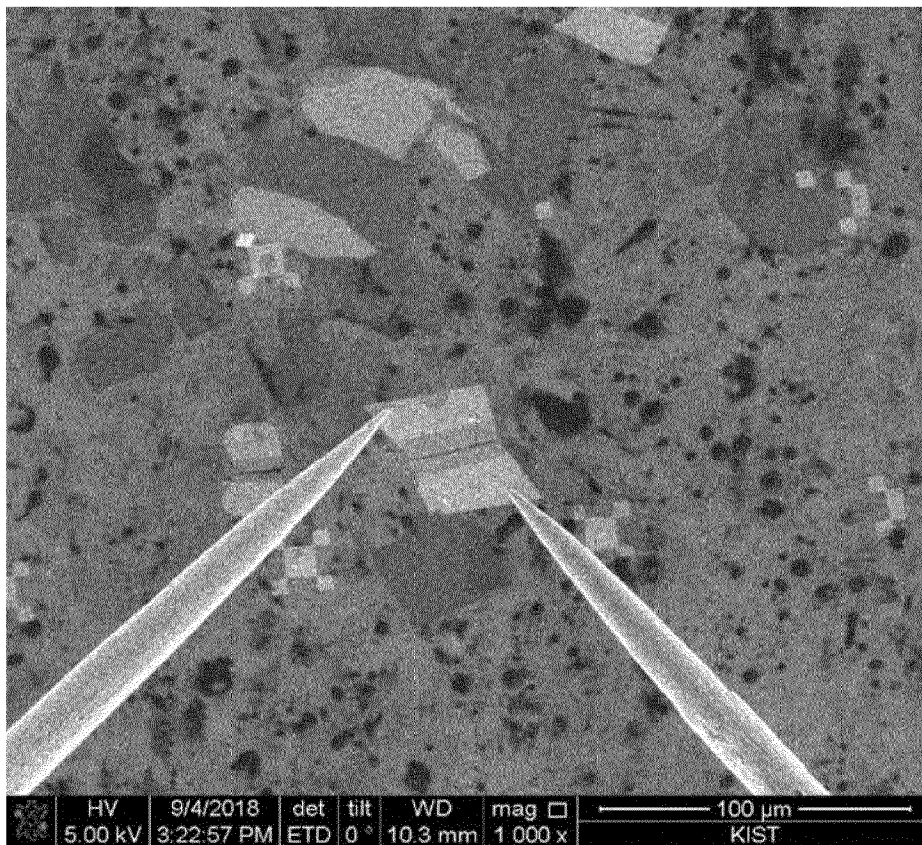
[도 14f]



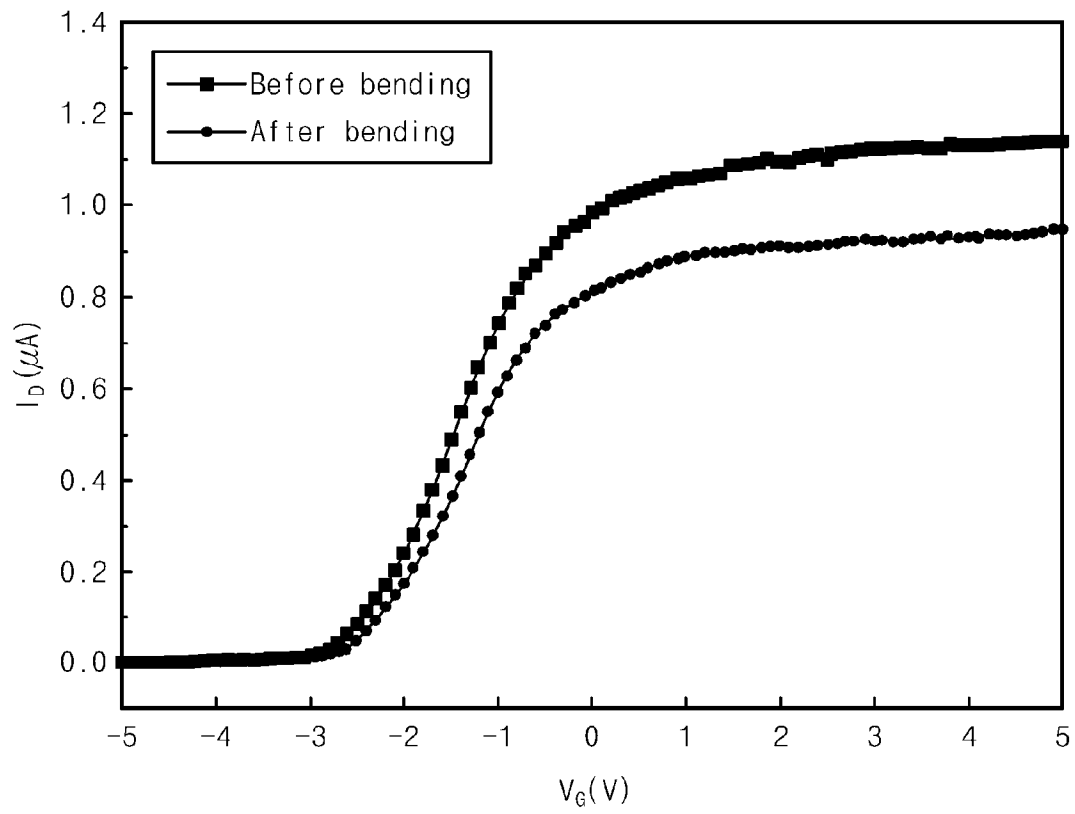
[도15a]



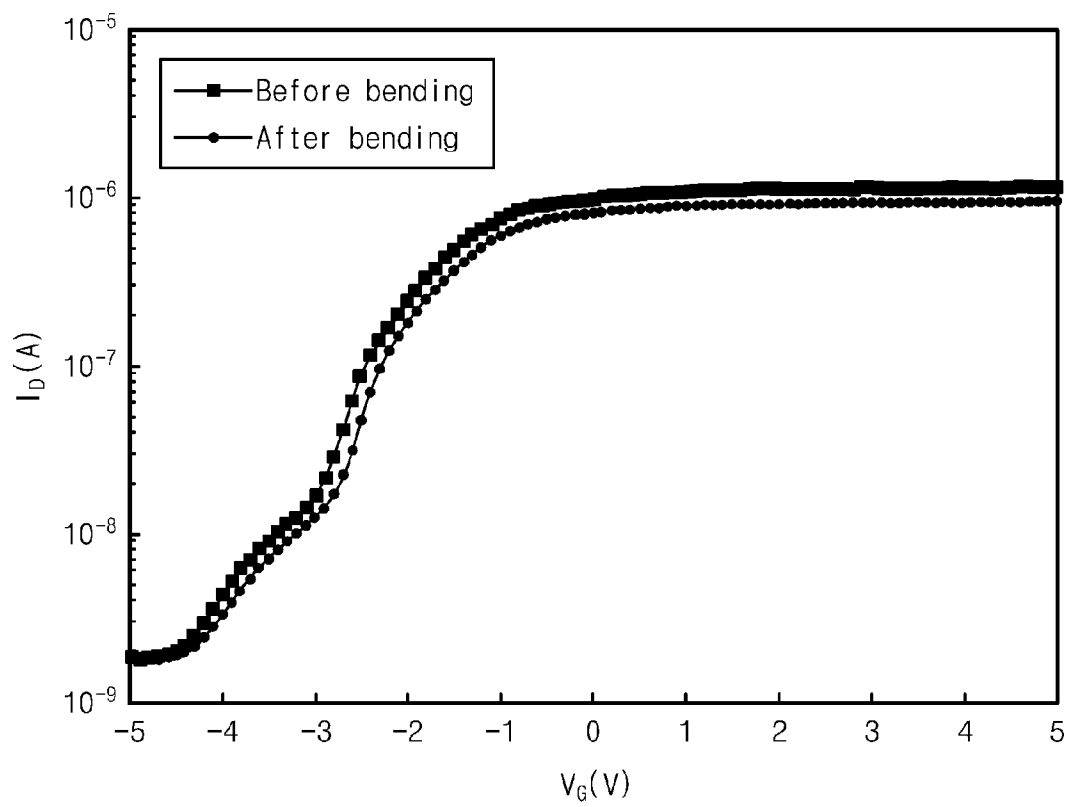
[도15b]



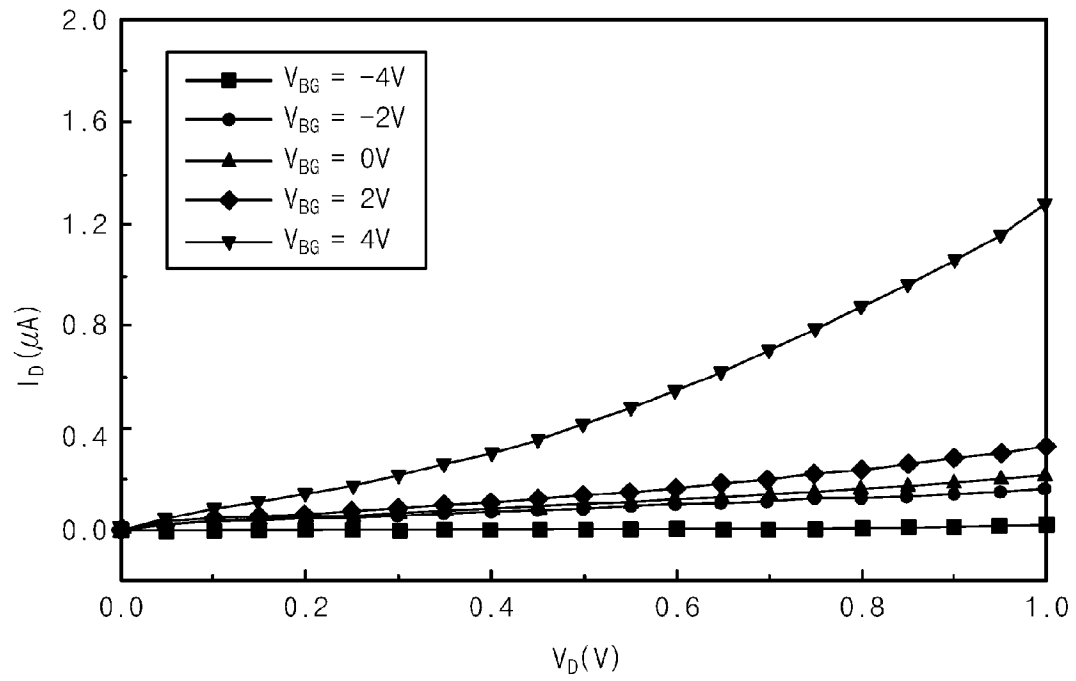
[도15c]



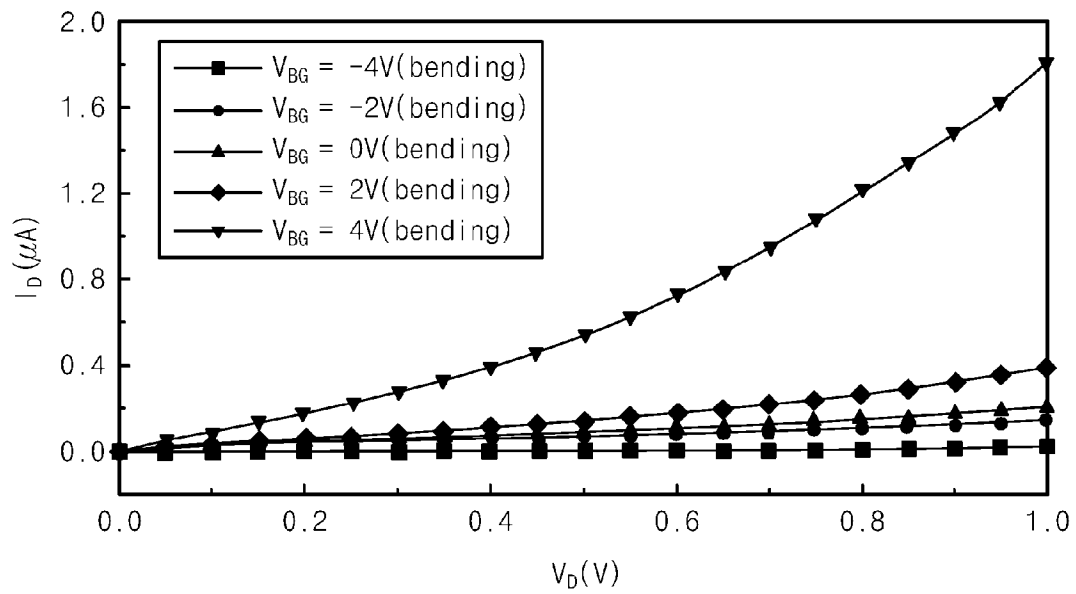
[도15d]



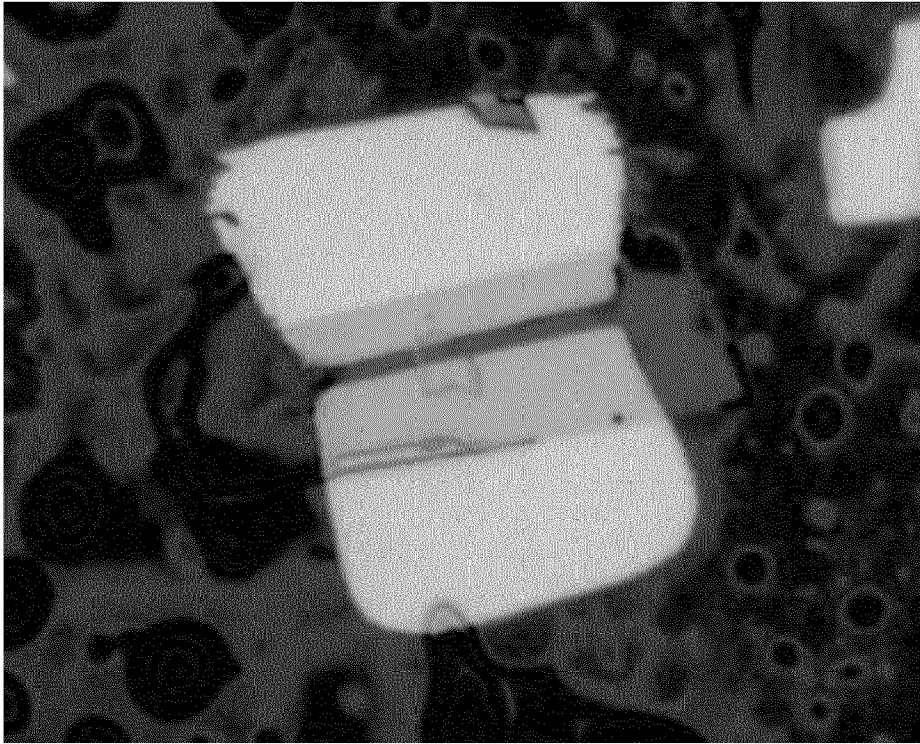
[도15e]



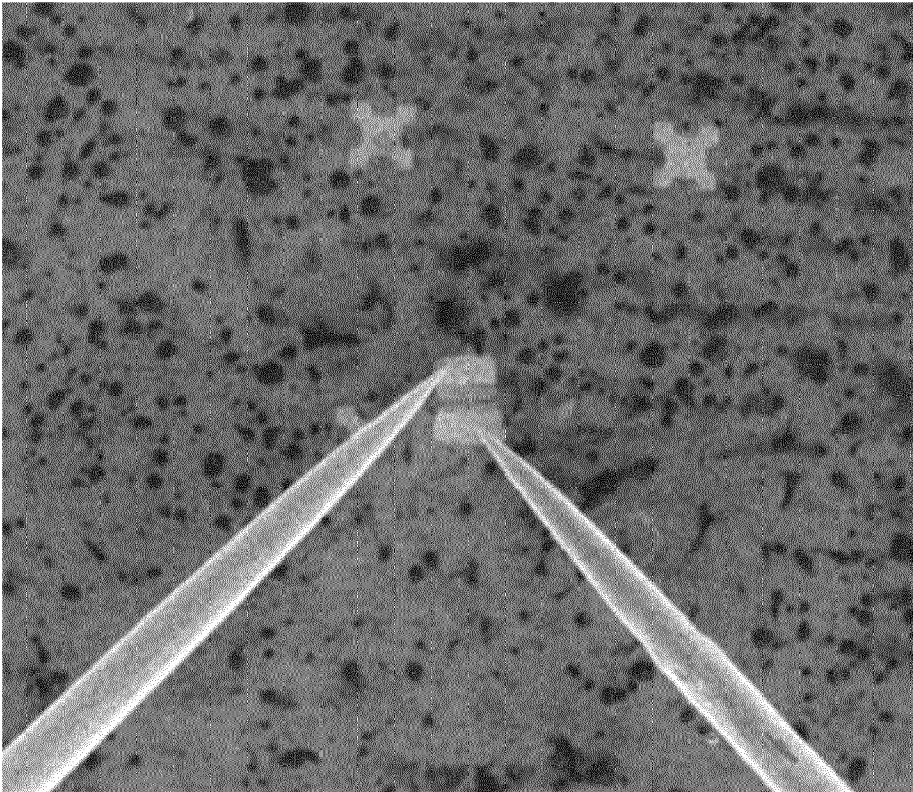
[도15f]



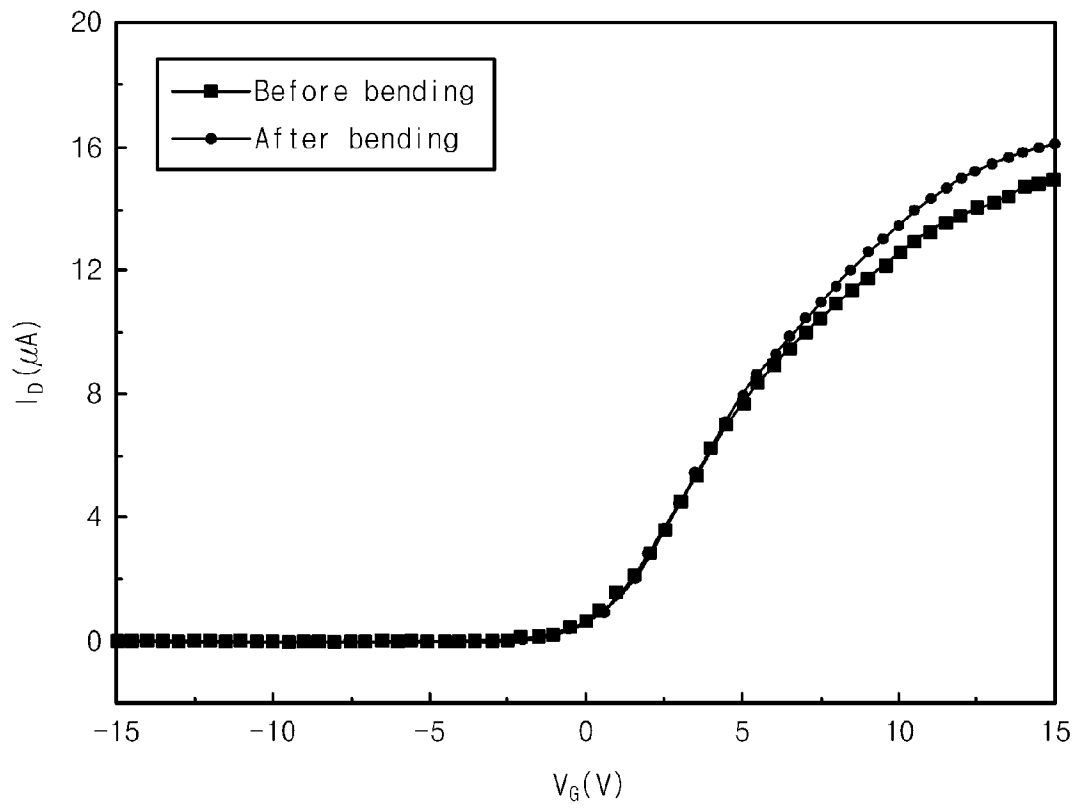
[도 16a]



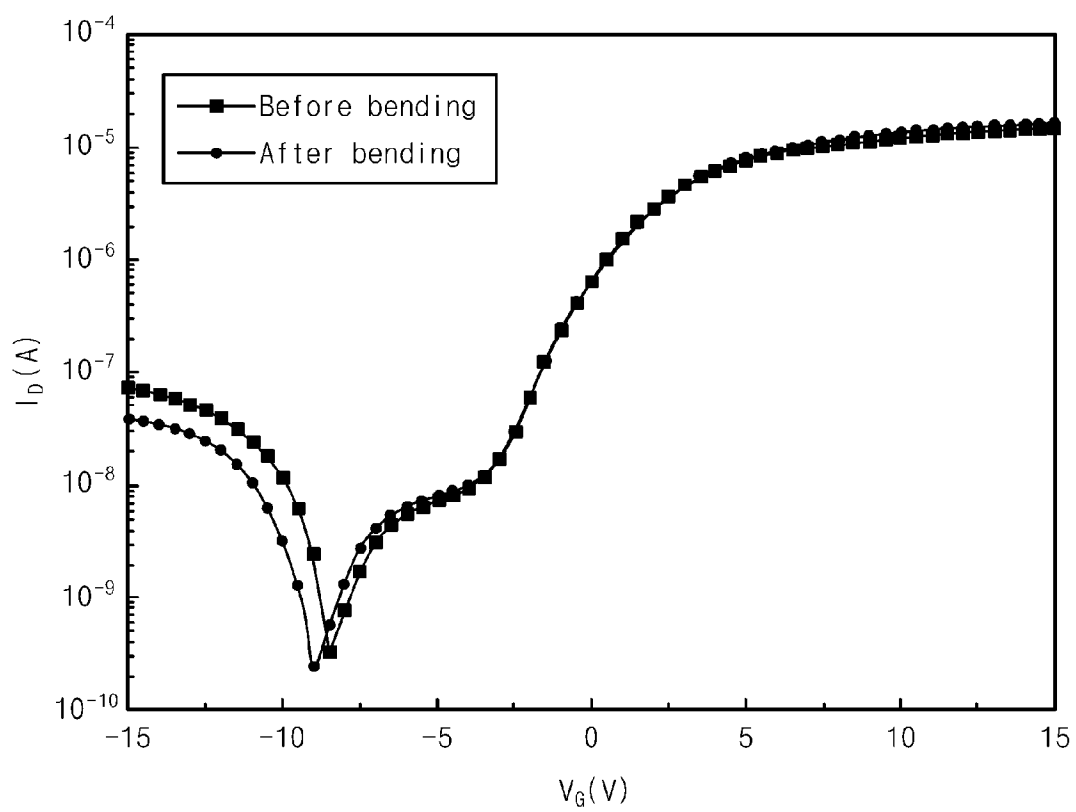
[도 16b]



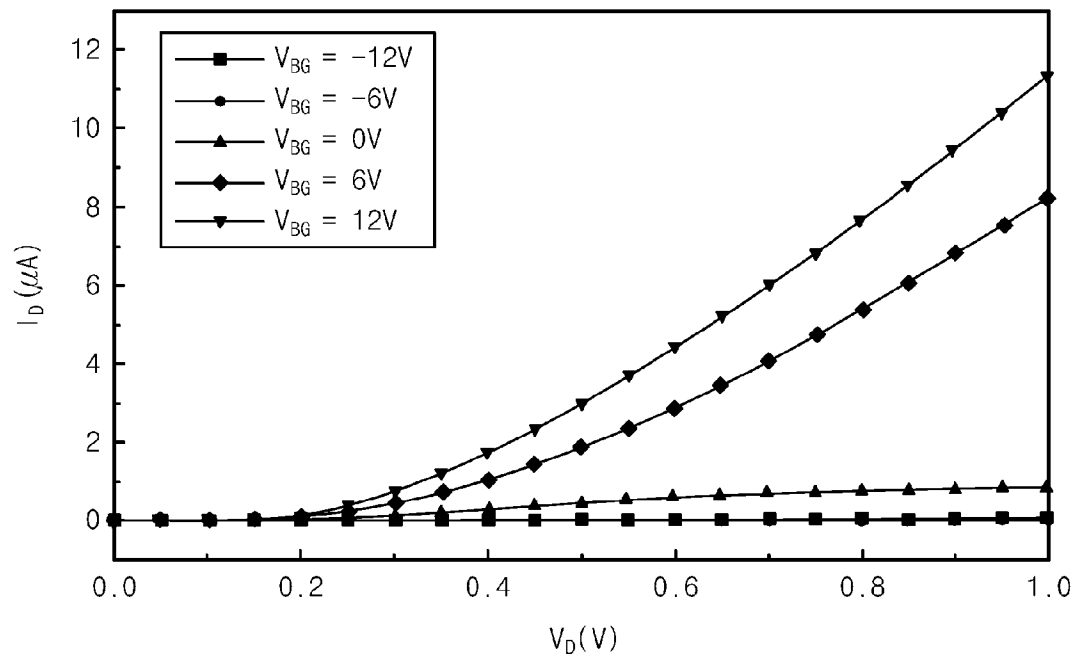
[도16c]



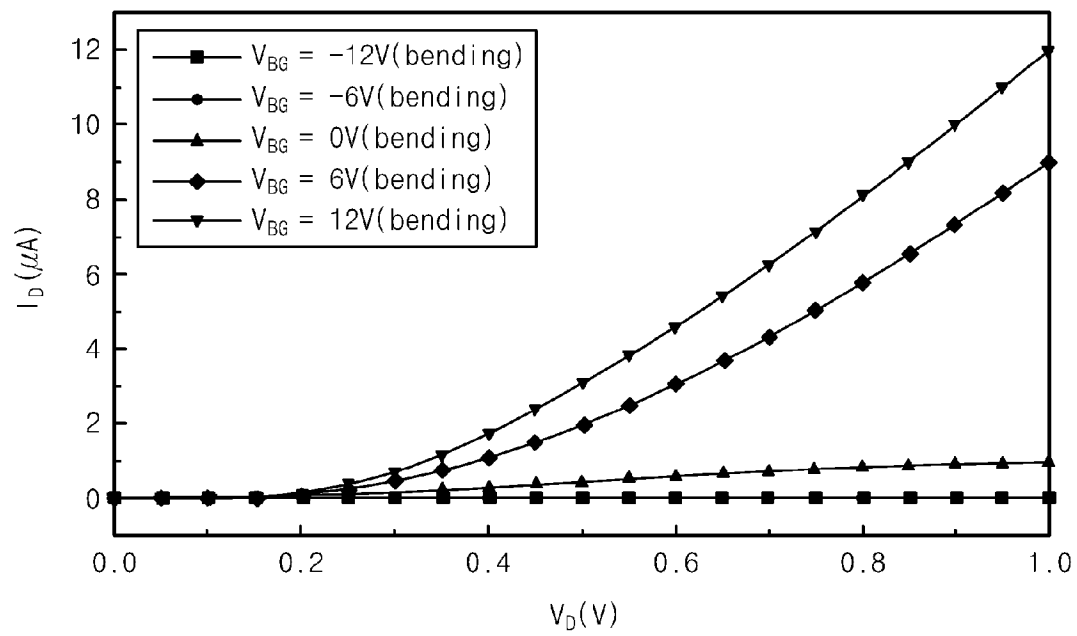
[도16d]



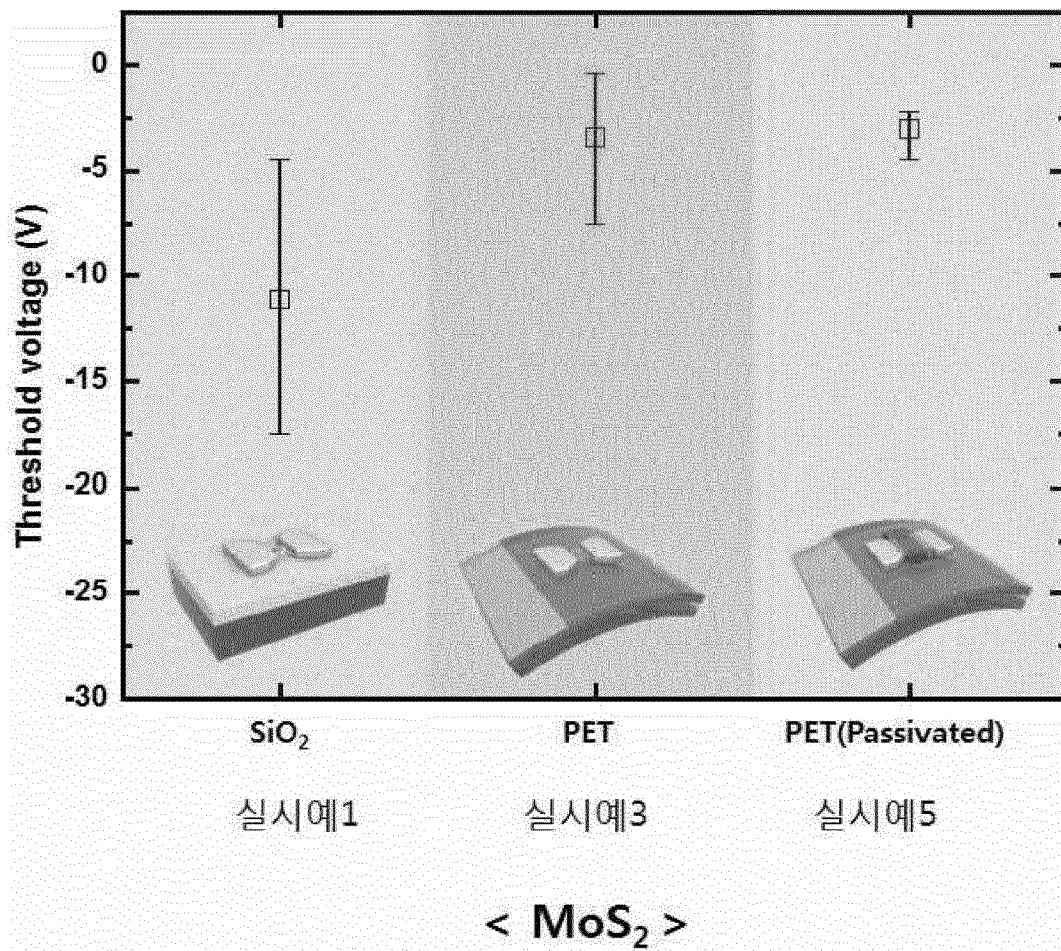
[도 16e]



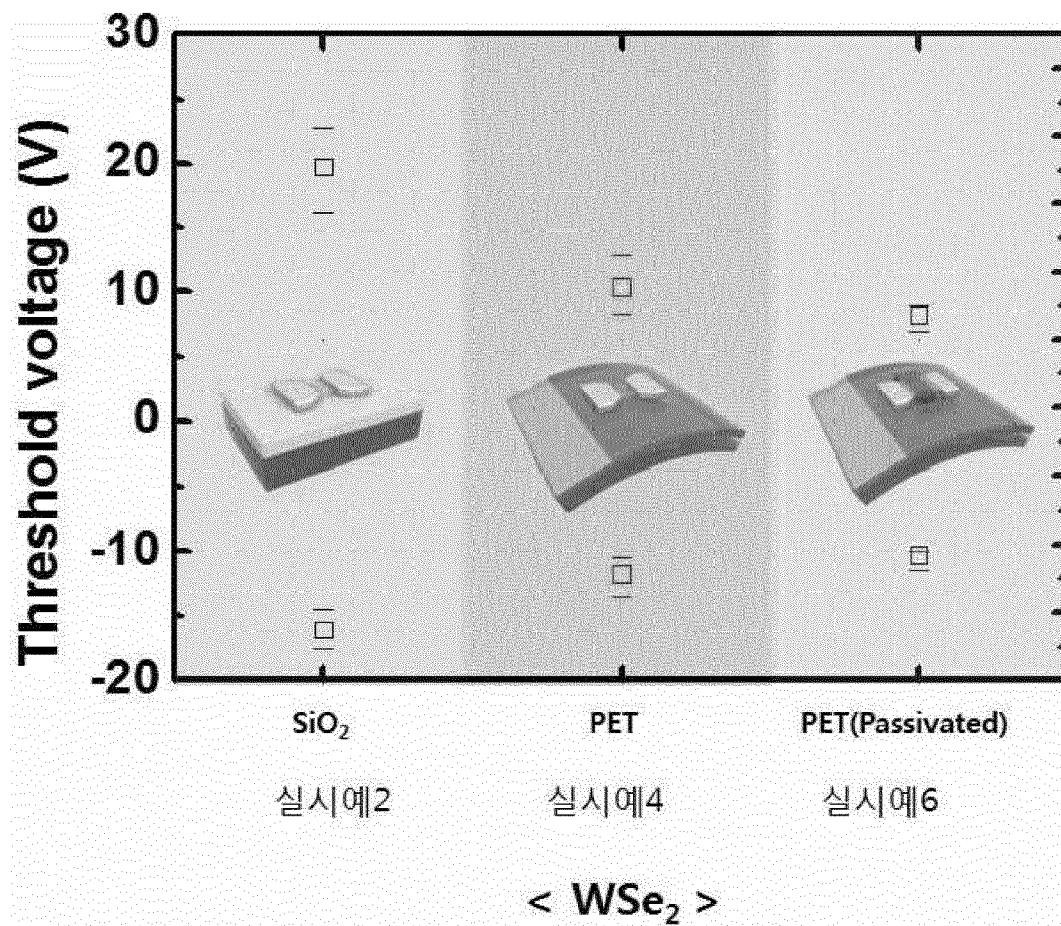
[도 16f]



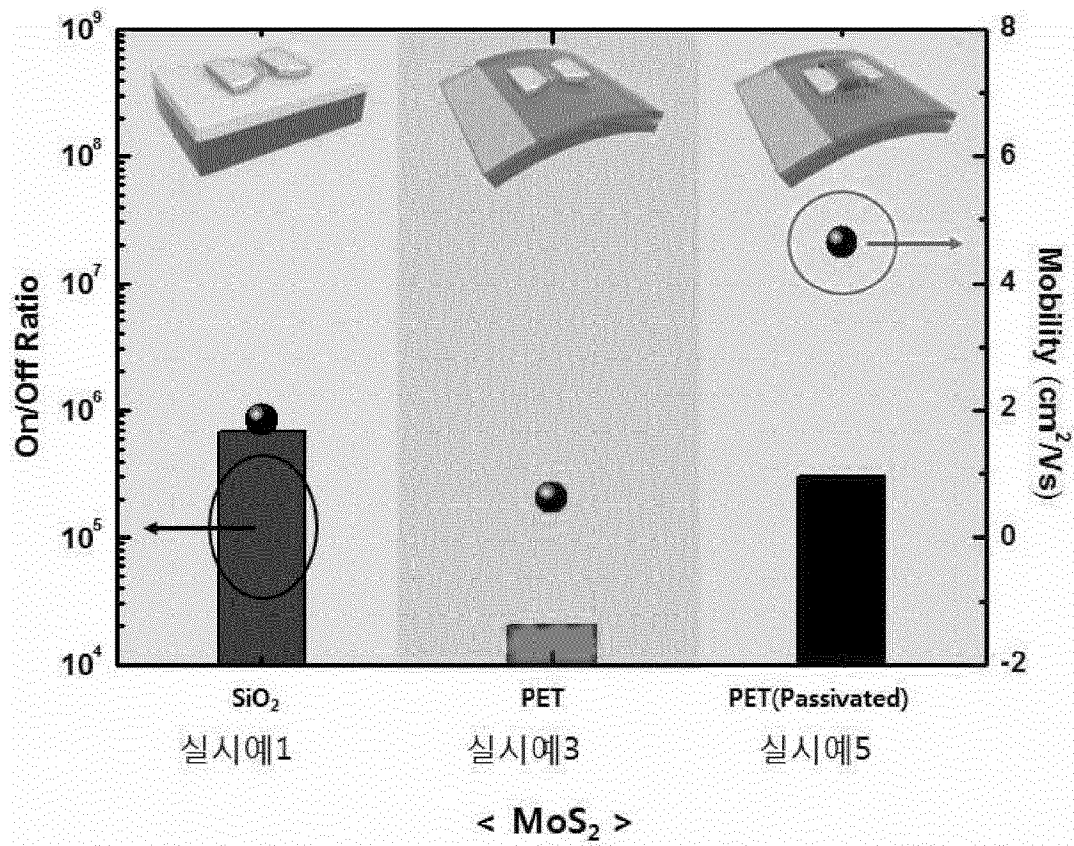
[도17a]



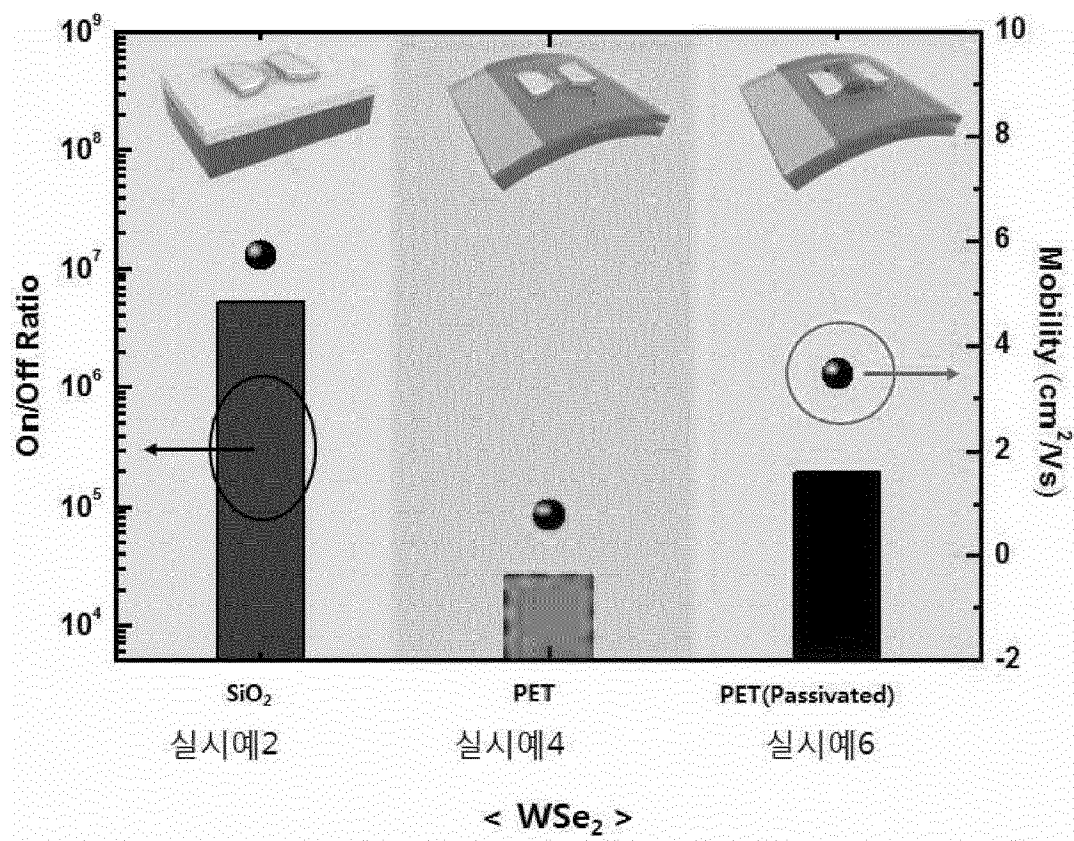
[도17b]



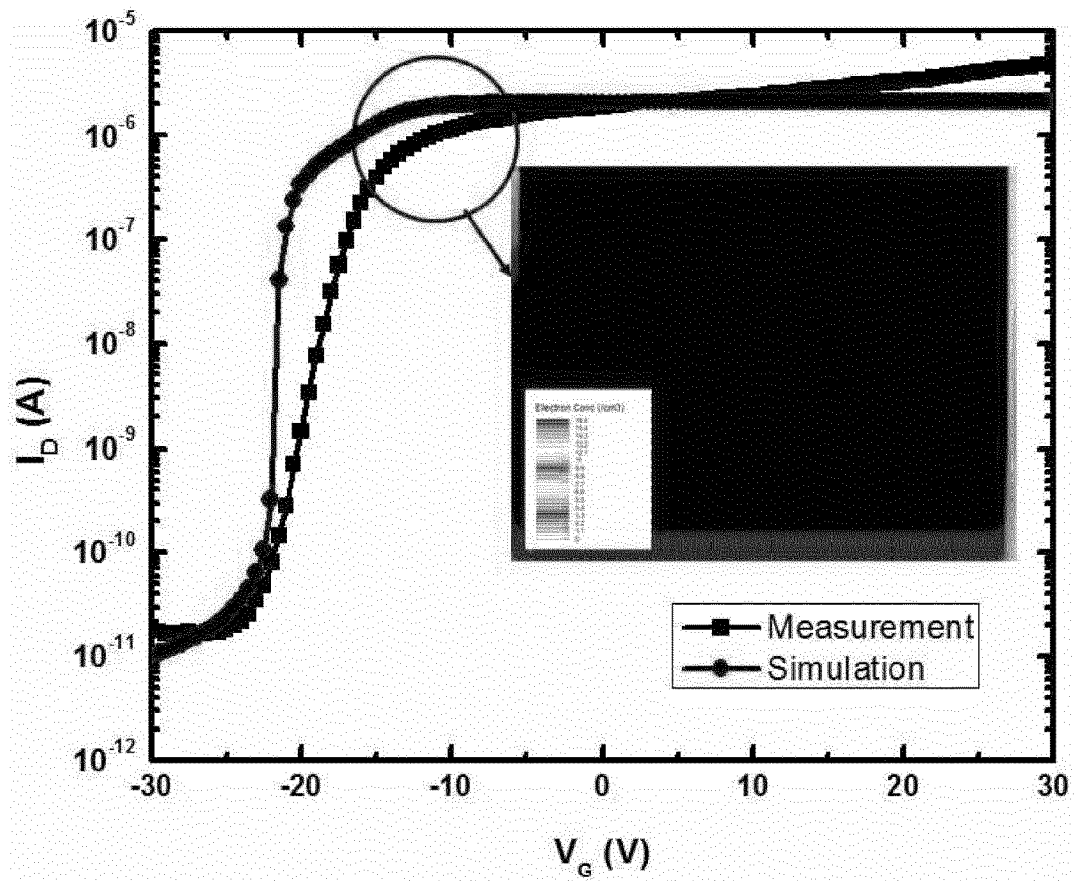
[도 18a]



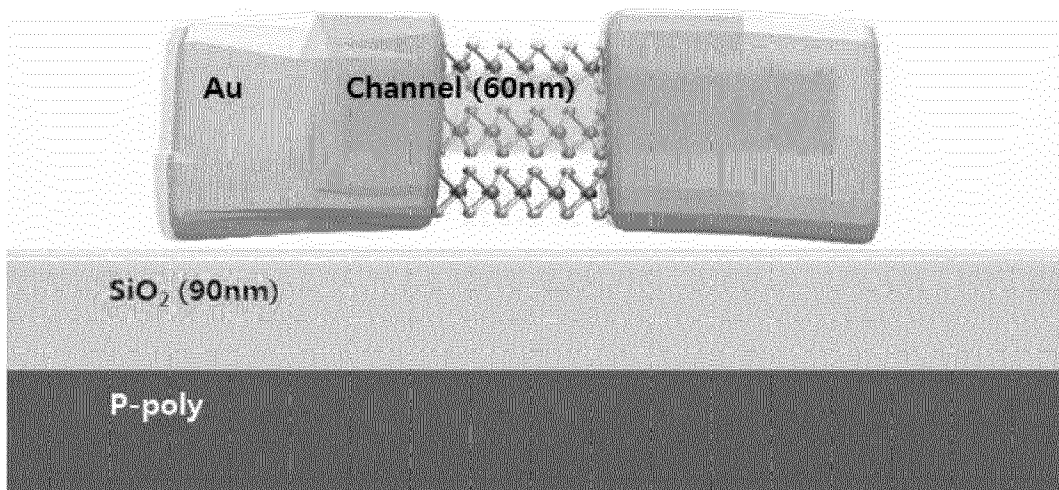
[도 18b]



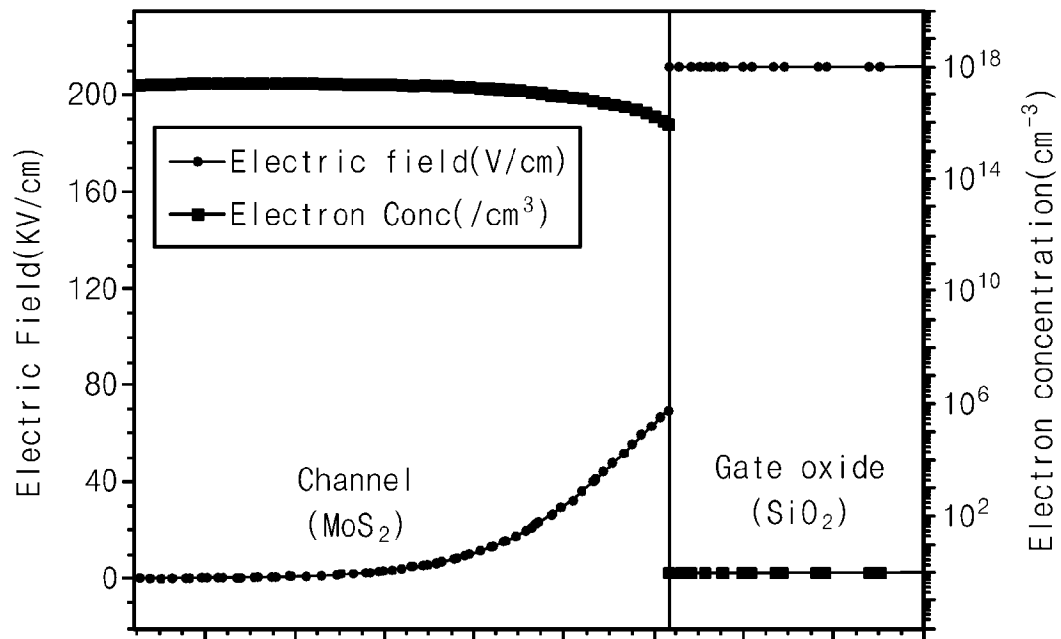
[도 19a]



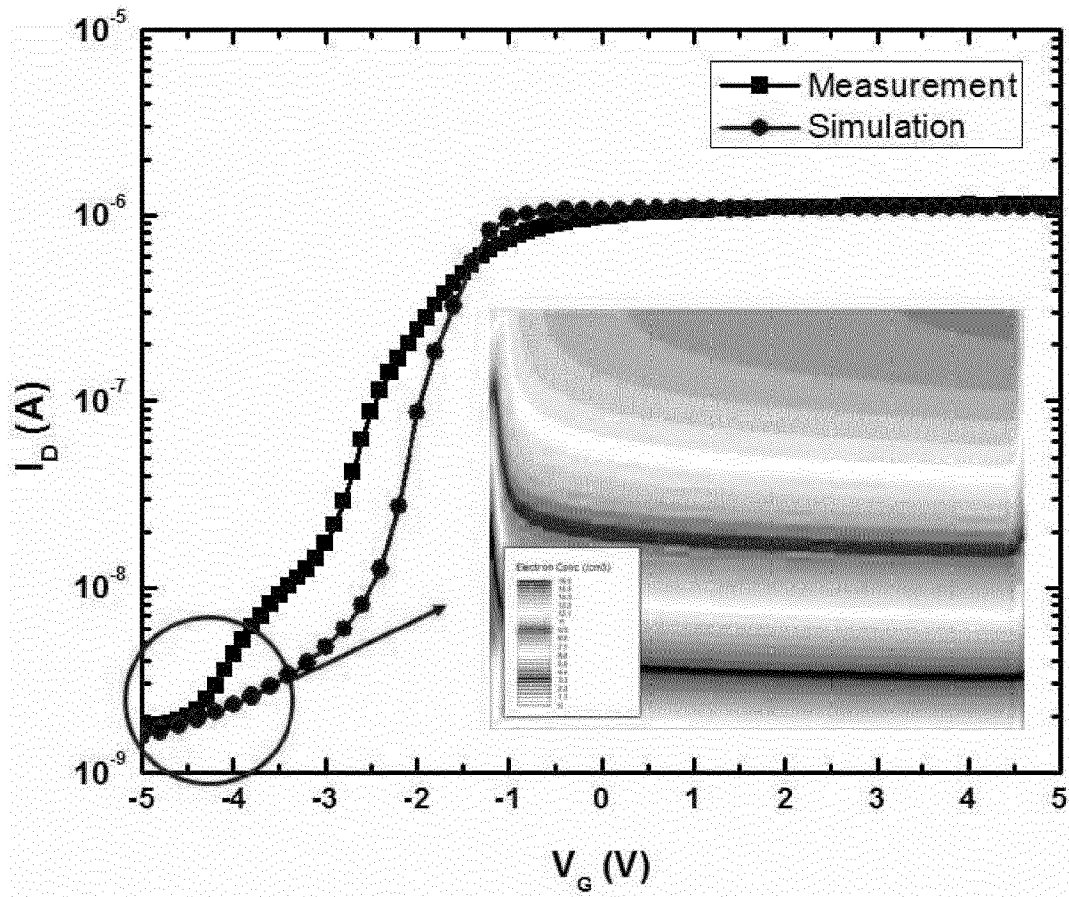
[도 19b]



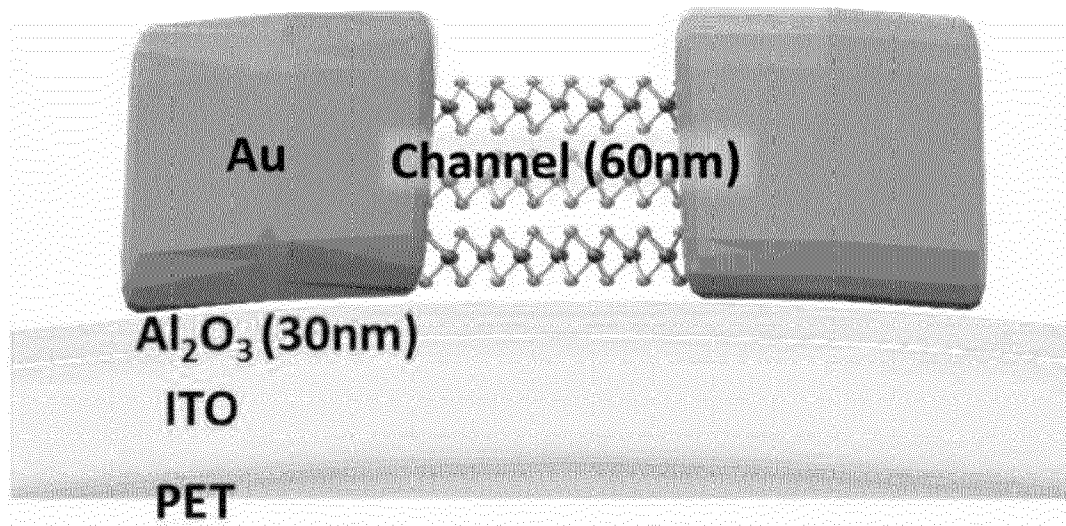
[도19c]



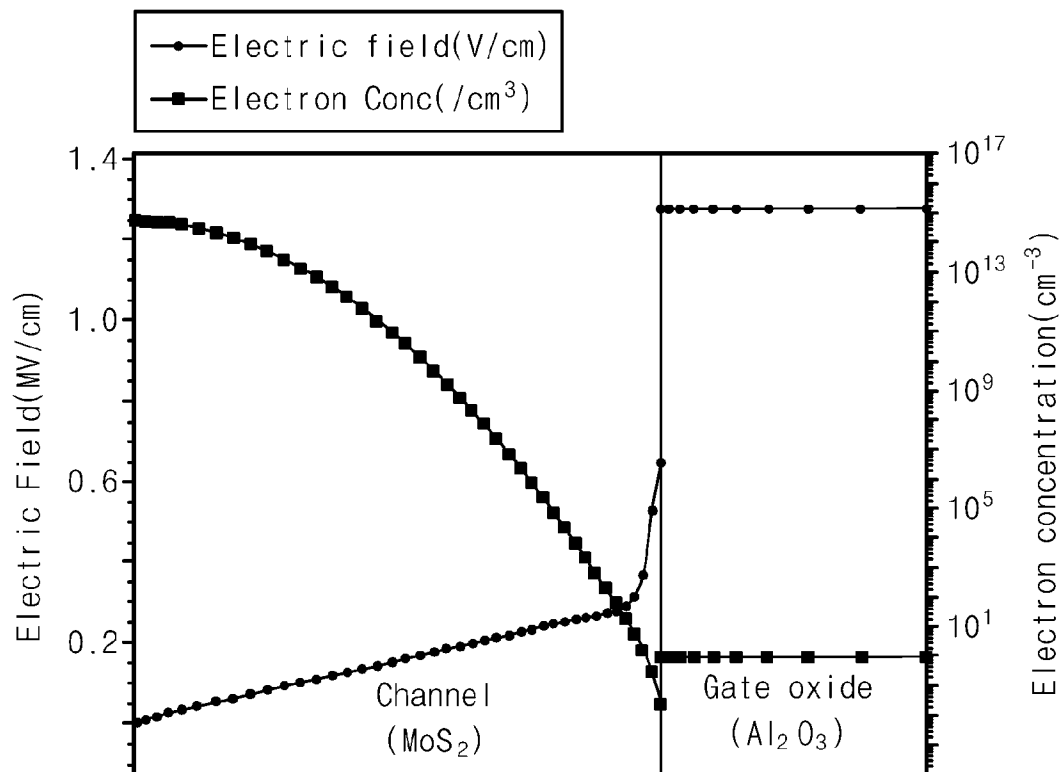
[도20a]



[도20b]



[도20c]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2019/017055

A. CLASSIFICATION OF SUBJECT MATTER

G01N 27/407(2006.01)i, G01N 27/12(2006.01)i, G01N 27/30(2006.01)i, G01N 33/00(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G01N 27/407; G01N 27/00; G01N 27/30; G01N 27/414; G01N 33/00; G01N 33/483; H01L 21/285; H01L 29/08; G01N 27/12

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Korean utility models and applications for utility models: IPC as above

Japanese utility models and applications for utility models: IPC as above

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

eKOMPASS (KIPO internal) & Keywords: substrate, electrode, dielectric layer, channel, passivation layer

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 5235215 B2 (IDEAL STAR INC. et al.) 10 July 2013 See paragraphs [0020]-[0066], claim 4 and figures 1, 3, 15, 19.	1-9
Y	KR 10-1551876 B1 (SEOUL NATIONAL UNIVERSITY R&DB FOUNDATION) 09 September 2015 See paragraphs [0037]-[0052], claim 1 and figures 1-6.	1-9
A	KR 10-2017-0131155 A (DONGGUK UNIVERSITY INDUSTRY-ACADEMIC COOPERATION FOUNDATION) 29 November 2017 See paragraphs [0010]-[0028] and figure 2.	1-9
A	KR 10-2017-0015645 A (KOREA INSTITUTE OF MACHINERY & MATERIALS) 09 February 2017 See paragraphs [0016]-[0034] and figure 1.	1-9
A	JP 2017-227561 A (FUJITSU LTD.) 28 December 2017 See paragraph [0013] and figure 3.	1-9



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

23 MARCH 2020 (23.03.2020)

Date of mailing of the international search report

23 MARCH 2020 (23.03.2020)

Name and mailing address of the ISA/KR

Korean Intellectual Property Office
Government Complex Daejeon Building 4, 189, Cheongsu-ro, Seo-gu,
Daejeon, 35208, Republic of Korea

Facsimile No. +82-42-481-8578

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2019/017055

Patent document cited in search report	Publication date	Patent family member	Publication date
JP 5235215 B2	10/07/2013	JP W02010-005080 A1 WO 2010-005080 A1	05/01/2012 14/01/2010
KR 10-1551876 B1	09/09/2015	KR 10-2015-0079147 A	08/07/2015
KR 10-2017-0131155 A	29/11/2017	KR 10-1814287 B1	30/01/2018
KR 10-2017-0015645 A	09/02/2017	None	
JP 2017-227561 A	28/12/2017	None	

A. 발명이 속하는 기술분류(국제특허분류(IPC))

G01N 27/407(2006.01)i, G01N 27/12(2006.01)i, G01N 27/30(2006.01)i, G01N 33/00(2006.01)i

B. 조사된 분야

조사된 최소문헌(국제특허분류를 기재)

G01N 27/407; G01N 27/00; G01N 27/30; G01N 27/414; G01N 33/00; G01N 33/483; H01L 21/285; H01L 29/08; G01N 27/12

조사된 기술분야에 속하는 최소문헌 이외의 문헌

한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC
일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC

국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우))

eKOMPASS(특허청 내부 검색시스템) & 키워드: 기판(substrate), 전극(electrode), 유전층(dielectric layer), 채널(channel), 패시베이션층(passivation layer)

C. 관련 문헌

카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
Y	JP 5235215 B2 (IDEAL STAR INC. 등) 2013.07.10 단락 [0020]-[0066], 청구항 4 및 도면 1, 3, 15, 19	1-9
Y	KR 10-1551876 B1 (서울대학교산학협력단) 2015.09.09 단락 [0037]-[0052], 청구항 1 및 도면 1-6	1-9
A	KR 10-2017-0131155 A (동국대학교 산학협력단) 2017.11.29 단락 [0010]-[0028] 및 도면 2	1-9
A	KR 10-2017-0015645 A (한국기계연구원) 2017.02.09 단락 [0016]-[0034] 및 도면 1	1-9
A	JP 2017-227561 A (FUJITSU LTD.) 2017.12.28 단락 [0013] 및 도면 3	1-9

☐ 추가 문헌이 C(계속)에 기재되어 있습니다.

☒ 대응특허에 관한 별지를 참조하십시오.

* 인용된 문헌의 특별 카테고리:

“A” 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌

“D” 본 국제출원에서 출원인이 인용한 문헌

“E” 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후 “X”에 공개된 선출원 또는 특허 문헌

“L” 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌

“O” 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌

“P” 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌

“T” 국제출원일 또는 우선일 후에 공개된 문헌으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문헌

“X” 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신규성 또는 진보성이 없는 것으로 본다.

“Y” 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다.

“&” 동일한 대응특허문헌에 속하는 문헌

국제조사의 실제 완료일

2020년 03월 23일 (23.03.2020)

국제조사보고서 발송일

2020년 03월 23일 (23.03.2020)

ISA/KR의 명칭 및 우편주소



대한민국 특허청
(35208) 대전광역시 서구 청사로 189,
4동 (둔산동, 정부대전청사)

팩스 번호 +82-42-481-8578

심사관

이현길

전화번호 +82-42-481-8525



국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
JP 5235215 B2	2013/07/10	JP WO2010-005080 A1 WO 2010-005080 A1	2012/01/05 2010/01/14
KR 10-1551876 B1	2015/09/09	KR 10-2015-0079147 A	2015/07/08
KR 10-2017-0131155 A	2017/11/29	KR 10-1814287 B1	2018/01/30
KR 10-2017-0015645 A	2017/02/09	없음	
JP 2017-227561 A	2017/12/28	없음	