

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成24年4月19日(2012.4.19)

【公開番号】特開2009-231842(P2009-231842A)

【公開日】平成21年10月8日(2009.10.8)

【年通号数】公開・登録公報2009-040

【出願番号】特願2009-70509(P2009-70509)

【国際特許分類】

H 01 L 27/10 (2006.01)

B 81 B 3/00 (2006.01)

【F I】

H 01 L 27/10 4 5 1

B 81 B 3/00

【手続補正書】

【提出日】平成24年3月6日(2012.3.6)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

メモリセル内に具備され、電荷を保存するためのストレージノードと、

メモリセル内に具備される第1電極及び第2電極とを含み、

前記第1電極は第2部分と電気的に接続される第1部分を含み、前記第1部分は前記第2部分に電圧が印加された際、移動して前記ストレージノードと接続することを特徴とするメモリ素子。

【請求項2】

電圧センシング回路が前記第2部分の端部と接続することを特徴とする請求項1記載のメモリ素子。

【請求項3】

前記第1部分及び第2部分はコンタクトプラグを通じて接続することを特徴とする請求項1記載のメモリ素子。

【請求項4】

前記第1部分の第1端部は前記ストレージノードに保存された電荷をリードするか或いは前記ストレージノードに電荷を保存するために、第1位置から第2位置へ移動することを特徴とする請求項3記載のメモリ素子。

【請求項5】

前記第2電極に電圧が印加される際、前記第1部分の第1端部が前記ストレージノードと接触するために前記第1部分の第1端部は前記第2位置に位置することを特徴とする請求項4記載のメモリ素子。

【請求項6】

前記第1部分の第2端部がコンタクトプラグ上に接触することを特徴とする請求項5記載のメモリ素子。

【請求項7】

前記第1位置及び第2位置間の第1距離は前記第2電極と前記第1電極の第1部分間の第2距離と実質的に同一であることを特徴とする請求項6記載のメモリ素子。

【請求項8】

前記第1位置及び第2位置間の第1距離は前記第2電極と前記第1電極の第1部分間の第2距離よりも短いことを特徴とする請求項6記載のメモリ素子。

【請求項9】

前記第1部分は少なくとも2層の膜を含むことを特徴とする請求項1記載のメモリ素子。

【請求項10】

前記第1部分は前記第2部分よりも実質的に短いことを特徴とする請求項1記載のメモリ素子。

【請求項11】

前記第2電極は電圧が印加される際、活性化されることを特徴とする請求項1記載のメモリ素子。

【請求項12】

基板をさらに含み、前記基板上に第2部分が形成され、前記基板はガラス、半導体、またはプラスチックの内、少なくとも1つからなることを特徴とする請求項1記載のメモリ素子。

【請求項13】

前記ストレージノードは第3電極、誘電膜、及び第4電極を含むコンデンサを含むことを特徴とする請求項4記載のメモリ素子。

【請求項14】

前記第3電極は前記第1部分の第1端部を受け入れ、前記第4電極は導電性プレート上に形成されることを特徴とする請求項13記載のメモリ素子。

【請求項15】

前記ストレージノードは絶縁物質によって囲まれている導電性パターンを含むことを特徴とする請求項1記載のメモリ素子。

【請求項16】

導電性プレートがさらに含まれ、前記導電性プレート上に前記ストレージノードが形成されることを特徴とする請求項1記載のメモリ素子。

【請求項17】

前記第1電極はピットラインを含み、前記第2電極はワードラインを含むことを特徴とする請求項1記載のメモリ素子。