

公告本

申請日期	91.6.13
案 號	9111>909
類 別	H01L21/786. 21/20 - G1F 1/37

A4
C4

544939

(以上各欄由本局填註)

發明專利說明書

一、發明名稱	中 文	半導體薄膜裝置，其製造方法及圖像顯示裝置
	英 文	THIN FILM SEMICONDUCTOR DEVICE, PRODUCTION PROCESS AND INFORMATION DISPLAY
二、發明人	姓 名	1.波多野 睦子 MUTSUKO HATANO 2.山口 伸也 SHINYA YAMAGUCHI 3.芝 健夫 TAKEO SHIBA
	國 籍	1.- 3. 皆日本 JAPAN
住、居所		1.- 3.皆日本國東京都千代田區丸內一丁目5番1號新丸大樓 日立製作所股份有限公司知的財產權本部
	三、申請人	姓 名 (名稱)
	國 籍	日商日立製作所股份有限公司 HITACHI, LTD. 日本 JAPAN
	住、居所 (事務所)	日本國東京都千代田區神田駿河台四丁目6番地
	代 表 人 姓 名	庄山 悅彦 ETSUHIKO SHOYAMA

(由本局填寫)

承辦人代碼：
大 類：
I P C 分類：

A6

B6

本案已向：

國(地區) 申請專利，申請日期： 案號： ，有 無主張優先權
 日本 2001年12月03日 特願2001-368078 有 無 主張優先權

有關微生物已寄存於： 寄存日期： ，寄存號碼：

裝

訂

線

五、發明說明(1)

[發明之所屬技術領域]

本發明係關於具有半導體薄膜之半導體薄膜裝置的製造方法，特別是關於使用於圖像顯示等之具有效益的半導體薄膜裝置，其製造方法及圖像顯示裝置。

[習知技術]

使用圖10說明習知脈衝雷射的掃描之非結晶矽薄膜的結晶化方法。圖10係表示習知最普通的準分子脈衝雷射之結晶化方法之圖示。在基板100上中介基底膜101而堆積之非結晶矽膜102，照射由該基板上之寬幅為數mm程度的線狀準分子雷射所構成之雷射光束105，且每隔1及至數脈衝，移動雷射照射位置，並使基板全體進行結晶化。該習知方法其雷射照射時之結晶核係隨機地產生。而且，該結晶核之核產生的平均距離，其通常之雷射退火條件係0.5微米或其以下。因此，所獲得之多結晶矽膜103之粒徑係0.5微米以下，且大小不一致。

在國際專利公表、WO9745827係揭示有如下之方法。亦即，形成圖10所示之雷射光束105的寬幅於0.5微米以下，且每隔0.5微米以下，移動該形狀之雷射光束105的位置並照射脈衝時，則以最初作成之結晶粒為基本而結晶成長於某一方向。前述某一方向係指橫方向，亦即，對成長膜厚為垂直方向者。在特開2000-68520當中，揭示有如下之方法。亦即，作為非結晶矽薄膜之基底膜，係藉由線條狀地配置熱傳導率相異之下層膜而照射準分子雷射，且在熔融結晶化時控制結晶核的產生位置之方法。和熱傳導率低之

五、發明說明(2)

下層膜連接且溫度較高之領域，其矽領域之缺陷係變少，而和熱傳導率高之下層膜連接且溫度較低之領域，其矽領域之缺陷係增多。

[發明欲解決之課題]

在上述習知方法當中，其結晶成長所需要之時間因係為100奈秒以下，故所獲得之結晶粒徑係1微米以下，且粒徑之不勻稱係變大。此外，粒之配向係無秩序，且缺陷密度較大，而膜表面之凹凸不平程度亦大。因此，係無法正確地控制大粒徑之多結晶矽成長、或粒徑或粒界之位置。因此，形成粒界係隨機地包含於通道內之情形。故提升TFT之裝置特性、信賴性、及其裝置間之均一性係成為難事。

在上述國際專利公表、WO9745827所揭示之技術，因係必須收斂光束於數微米以下，故在損失雷射能量方面，其照射雷射之光學系統係變成複雜化。此外，雷射脈衝間之移動距離因係數微米以下，故將基板全體進行結晶化需要較長時間，且高量產率化、和低成本化係極為困難。特別是，該方法係無法適應於大面積基板。進而微小距離之移動係易於遭受振動之影響，而在製造良率方面亦成為課題。所獲得之半導體薄膜雖在對應於基板掃描方向之方向引發結晶缺陷，但是，其粒界方向性的控制性係欠缺，且難以提升TFT之裝置特性和均一性。甚至無法使通道內作成無粒界之狀態。

另一方面，在特開2000-68520所揭示之技術，於配置能部份地控制結晶核位置之半導體薄膜裝置方面，係難以確保

五、發明說明(3)

充分之面積，且無法提升其裝置性能。

本發明之第1目的，係提供能在玻璃等之絕緣體基板上控制粒界、粒徑、結晶方位，且適度能降低以結晶化之假設而產生之膜的凹凸不平和結晶缺陷的高品質半導體薄膜之半導體薄膜裝置、及圖像顯示裝置。

本發明之第2目的，係提供能在玻璃等之絕緣體基板上形成降低製造步驟數、容易適用於大面積基板、高量產率、和低價格的高品質半導體薄膜之半導體薄膜裝置和圖像顯示裝置之製造方法。

本發明之第3目的，係提供在玻璃等之便宜的絕緣基板上以高性能、高信賴度而進行動作，且能適應裝置間的均一性為優異之高特性半導體薄膜裝置之圖像顯示裝置。

[解決課題之手段]

為達成上述本發明之目的，本發明係實施如下所示之手段。

在應變為600度以下之絕緣性且透明之基板上所形成之膜厚200 nm以下的半導體薄膜當中，缺陷密度為較 $1 \times 10^{17} \text{cm}^{-3}$ 更小之第1半導體薄膜領域和缺陷密度係 $1 \times 10^{17} \text{cm}^{-3}$ 以上之第2半導體薄膜領域，係交互地至少配置成1週期線條狀，且第1半導體薄膜領域之寬幅係較第2半導體薄膜領域之寬幅更大，據此而能提供目的之半導體薄膜裝置。具體而言，係配置薄膜電晶體，或至少通道領域，其係由：

在第1半導體薄膜領域中介開絕緣膜而形成之閘極電極；及

五、發明說明(4)

以既定間隔而設於前述半導體薄膜領域之源極、汲極；
以及

由形成於前述源極和汲極之間的通道領域所構成，且在上述第2半導體領域配置有電源線、地線、配線等之薄膜電晶體的通道以外之配線。

本發明之製造方法，係藉由具有：在半導體薄膜上以固定間隔配置複數個具有對雷射光束由反射防止膜所構成的膜厚之帶狀絕緣膜、且以前述絕緣膜所覆蓋之領域的雷射光束反射率 R_2 和未覆蓋之領域的反射率 R_1 係設定成 $R_2 < R_1$ 、且前述絕緣膜所覆蓋之領域的寬幅係設定成較未覆蓋之領域的寬幅為更小、且和前述帶狀絕緣膜的長邊方向平行地對雷射光束相對性的移動前述基板並照射前述雷射光束之步驟而達成。或者，藉由具有：以固定間隔交互地配置複數個寬幅為 W_1 且熱傳導率為 K_1 之帶狀絕緣膜1和寬幅為 W_2 且熱傳導率為 K_2 之帶狀絕緣膜2於基板上、進而設定熱傳導率的大小為 $K_2 < K_1$ 且 $W_2 < W_1$ 、且積層半導體薄膜、並和前述帶狀絕緣膜的長邊方向平行地對雷射光束相對性的移動前述基板並照射前述雷射光束之步驟而達成。

進而以自我整合性之處理所製作之底部閘極型、或雙重閘極型構造之半導體薄膜裝置，係達成上述目的之有效手段。

[發明之實施形態]

以下，參閱圖式而說明有關於本發明之實施形態之半導體薄膜、半導體薄膜裝置、製造方法。

五、發明說明(5)

圖1係用以說明半導體薄膜裝置之圖示。圖1(a)係半導體薄膜之平面圖。在應變為600度以下且絕緣性的基板100上所形成之膜厚200 nm以下的半導體薄膜當中，缺陷密度係較 $1 \times 10^{17} \text{cm}^{-3}$ 更小之第1半導體薄膜領域11和缺陷密度為 $1 \times 10^{17} \text{cm}^{-3}$ 以上之第2半導體薄膜領域10，係交互地以線條狀配置至少1週期以上，且第1半導體薄膜領域11之寬幅係較第2半導體薄膜領域10之寬幅更大。如此之半導體薄膜係依據圖1(b)所示之原理而獲得。在對半導體薄膜102照射雷射光束105並進行熔融結晶化時，對雷射光束105相對性的掃描基板100並進行照射，但在掃描方向和垂直方向係形成溫度分佈狀態於半導體薄膜102。圖中，高溫領域12和低溫領域13係相當於溫度分佈。據此，因低溫領域13之凝固時間係較高溫領域12為更短，故由低溫領域13開始結晶化，且成長於箭頭之方向。此時，結晶粒界係遲緩且被清除於開始結晶化之高溫領域12。因此，在低溫領域係形成有缺陷密度係較 $1 \times 10^{17} \text{m}^{-3}$ 更小之第1半導體薄膜領域11，而在高溫領域係形成有缺陷密度為 $1 \times 10^{17} \text{cm}^{-3}$ 以上之第2半導體薄膜領域10，且能交互地配置於線條上。線條之長度係能依據雷射之脈衝寬幅和基板掃描速度而控制。亦即，以1次之掃描係能形成1 μm 以上、1 m以下之長度的低缺陷高品質半導體領域。第1半導體領域之寬幅係較閘極寬幅更大為理想，係5 μm 以上。另一方面，第2半導體領域之寬幅係愈窄愈好。如此之在半導體薄膜之平面內能控制位置並形成含有低密度缺陷領域和含有高密度缺陷領域時，則如圖1(c)所示

五、發明說明(6)

，在薄膜電晶體400之佈線方面係產生限制。亦即，若在高密度缺陷領域未配置電晶體之通道時，則能獲得高性能之薄膜半導體裝置。401係通道配置禁止領域，且在該領域配置有電晶體間之配線、電源線、及地線。在低密度缺陷領域之第1半導體領域，係配置有薄膜電晶體之通道。半導體薄膜內之溫度分佈係藉由形成雷射光束之強度分佈而獲得。進而可藉由如下之實施例1至4所示之構造和方法而予以實現。

<實施形態1>

圖2係用以說明本發明的實施形態1之半導體薄膜裝置之圖示。圖2(a)(b)係表示用以說明依據本發明之第1實施例之半導體薄膜的製造方法之步驟的截面圖。(c)係半導體薄膜之平面圖。(d)係使用於本發明的製造之裝置的概念圖。

如圖2(a)所示，在絕緣性基板100中介下層膜101而形成之由非晶質或多結晶所構成之半導體薄膜上，對雷射光束以固定間隔而配置複數個具有由反射防止膜構成的膜厚之帶狀絕緣膜130，而且以前述絕緣膜所覆蓋之領域的雷射光束反射率 R_2 和未覆蓋之領域的反射率 R_1 係設定成 $R_2 < R_1$ 。以絕緣膜覆蓋之領域的寬幅係以設定成較未覆蓋之領域的寬幅更小之狀態為理想。和前述帶狀之反射防止膜的長邊方向平行地對雷射光束105相對性的移動前述基板並照射前述雷射光束。雷射之脈衝寬幅係以1 us以上為佳。可任意地變更基板掃描中雷射脈衝寬幅，且反射防止膜130所覆蓋之半導體領域之未覆蓋領域，其溫度係變高，且引發結晶成長

五、發明說明(7)

。如圖2(b)所示，可形成高密度缺陷領域107和低密度缺陷領域106。

如圖2(c)所示，配置有反射防止膜130之半導體領域係形成為含有高密度缺陷，且反射率較大之領域係形成為含有低密度缺陷之半導體領域。如此，藉由將相對於雷射光束之反射率相異所構成之膜予以線條狀地圖案成型，而能控制結晶性高之領域和低之領域的位置並予以配置。

圖2(d)係在圖2所示之絕緣性基板100上所形成之非晶質或多結晶之半導體薄膜照射雷射光束，而使半導體薄膜進行熔融結晶化，而用以形成半導體薄膜裝置之製造裝置者。其係具備具有：

調變手段，其係將由Eo調變器201、偏光板202、驅動器203所構成之雷射光束的脈衝寬幅和依存於時間之形狀，予以進行間隔調變；以及

移動手段，其係將藉由複數的透鏡所構成之光學系統、或折射光學元件而將由發振源所射出之雷射光束輪廓予以適當的形狀進行整形之光束整形單元204、附有掃描功能之反射鏡208、使雷射光束進行成像之成像透鏡系統207、以及和雷射光束的照射同步之絕緣性基板205，以既定之間距而予以移動。

雷射光束之脈衝寬幅、時間依存形狀、以及脈衝間隔係可由外部予以控制。該控制係和亦可於基板掃描中之雷射光束的照射同步，且以既定速度和間隔而移動絕緣性基板206或反射鏡208，據此而能使所望之領域進行結晶化。雷

五、發明說明(8)

射之脈衝寬幅以1 us以上為佳。且能以任意之位置、間隔而形成任意之大小的結晶領域。

依據本實施例，則能在玻璃等之絕緣體基板上控制粒界、粒徑、結晶方位，且能形成降低以結晶化之假設所產生之膜的凹凸不平和結晶缺陷之高品質半導體薄膜。此係低密度缺陷領域106，其對基板100表面其主配向為{110}，而且在連結上述源極領域152和汲極領域151的方向大致垂直之面的主配向為{100}之故。此外，構成通道領域108之複數的結晶粒和結晶粒之間，其旋轉角度係由75度以下之小傾角粒界所構成。此外，通道領域12之表面凹凸係較20 nm更小，且其內部拉引應力係 10^9 dyn/cm²以上，其所包含之結晶缺陷密度係較 10^{17} cm⁻³更小。此外，包含有通道領域12之該半導體層全體，其所包含之金屬元素係 10^{19} cm⁻³以下。而且，本實施例係能降低製造步驟數，且易於適用在大面積之基板，並能形成高量產率和低價格之高品質半導體薄膜。進而使本實施形態所示之半導體薄膜適應於MIS型電場效應電晶體時，則其電場效應移動度大約為 300^2 cm/V·s以上，且能抑制臨界電壓之不勻稱在± 0.2 V以下，並以高性能、高信賴度而進行動作，且能獲得裝置間的均一性之優異之半導體薄膜裝置。

<實施形態2>

圖3係用以說明本發明的實施形態1之薄膜半導體裝置之圖示。圖3(a)(b)係用以說明依據本發明之第1實施例的半導體薄膜之製造方法的截面圖。(c)係半導體薄膜之平面圖。

五、發明說明(9)

如圖3(a)所示，在基板100上以固定之間隔交互地配置複數個寬幅為W1且熱傳導率為K1之帶狀薄膜132、和寬幅為W2且熱傳導率為K2之帶狀薄膜131。進而熱傳導率之大小係設定成 $K2 < K1$ 且 $W2 < W1$ 。在形成半導體薄膜102之後，和前述帶狀的下層薄膜之長邊方向平行地對雷射光束105相對性的移動前述基板100並照射雷射光束105。雷射之脈衝寬幅係以1 us以上為佳。依據和熱傳導率高之下層膜132相連接之半導體領域的未覆蓋之領域，而其溫度係變低，並由該處使結晶成長，且清除結晶缺陷於和熱傳導率低之下層膜131相連接而其溫度較高之半導體領域。而且能形成如圖3(b)所示之高密度缺陷領域107和低密度缺陷領域106。

如圖3(c)所示，和熱傳導率較低之下層膜131相連接之半導體領域係形成為含有高密度缺陷之半導體領域，且和熱傳導率較大之下層膜132相連接之半導體領域係形成為含有低密度缺陷之半導體領域。如此，藉由將熱傳導率相異所構成之膜予以線條狀地圖案成型，而能控制結晶性優異之領域和不良之領域的位置且予以配置。

依據本實施例，則能在玻璃等之絕緣體基板上控制粒界、粒徑、結晶方位，且能形成降低以結晶化之假設所產生之膜的四凸不平和結晶缺陷之高品質半導體薄膜。此係低密度缺陷領域106，其對基板100表面其主配向為{110}，而且在連結上述源極領域152和汲極領域151的方向大致垂直之面的主配向為{100}之故。此外，構成通道領域108之複數的結晶粒和結晶粒之間，其旋轉角度係由75度以下之小

五、發明說明 (10)

傾角粒界所構成。此外，通道領域12之表面凹凸係較20 nm 更小，且其內部拉引應力係 10^9 dyn/cm^2 以上，其所包含之結晶缺陷密度係較 10^{17} cm^{-3} 更小。此外，包含有通道領域12之該半導體層全體其所包含之金屬元素係 10^{19} cm^{-3} 以下。而且，本實施例係能降低製造步驟數，且易於適用在大面積之基板，並能形成高量產率和低價格之高品質半導體薄膜。進而使本實施形態所示之半導體薄膜適應於MIS型電場效應電晶體時，則其電場效應移動度大約為 $300^2 \text{ cm/V} \cdot \text{s}$ 以上，且能抑制臨界電壓之不勻稱在 $\pm 0.2 \text{ V}$ 以下，並以高性能、高信賴度而進行動作，且能獲得優異之裝置間的均一性之半導體薄膜裝置。

<實施形態3>

圖4、5係用以說明本發明的實施形態3之薄膜半導體裝置之圖示。圖4係依據第3實施例之半導體薄膜裝置之截面圖。圖5係用以說明有關本發明之半導體薄膜裝置的製造方法之截面圖。該半導體裝置的構造，係開極為對通道而形成於基板側之反交錯型構造。半導體裝置係在透明且無退火之玻璃等之非結晶質基板100上，中介由SiN/SiO₂層所構成之基底層101而設置有底部閘極電極110，進而中介由SiO₂所構成之閘極絕緣膜111，而由通道108、汲極151、源極領域152所構成之Si半導體薄膜而構成。作為底部閘極電極110之材料，係由其熱傳導率較基底層101和基板100之熱傳導率更高者，具體而言係由熱傳導率較 1 W/ms 更大之材料而予以選擇。其係以Al, Cr, Tn, Ti, W, Mo等之金屬或

五、發明說明 (11)

其合金，或導電性高之多晶矽為理想。藉由在半導體薄膜的下部配置如此的材料之底部閘極電極110，而在雷射結晶化當中形成溫度分佈。亦即，底部閘極電極110上之半導體領域的溫度因係較其以外之半導體領域更形成低溫，故低缺陷密度之結晶領域係形成自我整合之狀態。因此，結晶化時其結晶缺陷係在源極152和汲極151領域被掃出，而通道領域108則形成有低缺陷且高品質之Si薄膜。

依照圖5而說明製造方法。如圖5(a)所示，在非結晶質基板100上，中介由依據PECVD法而成膜之SiN/SiO₂2層所構成的基底層101而以濺鍍法形成Al合金，並製作底部閘極電極110。繼之，依據PECVD法而形成由膜厚50 nm之SiO₂所構成之閘極絕緣膜111之後(圖5(b))、再藉由PECVD法而使膜厚100 nm之非晶質Si薄膜102進行成膜(圖5(c))。在準備該狀態之基體上，照射前述之雷射光105(圖5(d))。並使用圖2(d)所示之裝置而進行結晶化。基板110之掃描方向係對應於紙面的深度方向。雷射之脈衝寬幅係以1 us以上為佳。底部閘極電極111的熱傳導率因係較高，故其上之半導體層的溫度係較其他領域為更低，且由此處開始結晶化，其結晶缺陷係在高溫領域被清除。據此，如圖5(e)所示，形成有含有高密度缺陷之半導體領域107和含有低密度缺陷之半導體領域106。繼之，如圖5(f)所示，在半導體薄膜表面塗敷正型抗蝕劑之後，由基板背側照射微影之光束(圖中箭頭)，據此而轉印以底部閘極110作為光罩之形狀，並形成有抗蝕劑150。以該抗蝕劑150作為光罩，當進行雜質的離子打進

五、發明說明 (12)

之動作時，源極152、汲極151領域係對底部閘極電極110以自我整合方式而形成(圖5(g))。藉由以上之步驟，而能製作圖5(h)所示之反交錯構造之半導體薄膜裝置。圖4之半導體薄膜裝置之通道領域108半導體薄膜，係對基板100表面其主配向為{110}，而且在連結上述源極領域152和汲極領域151的方向大致垂直之面的主配向為{100}。此外，構成通道領域108之複數的結晶粒和結晶粒之間，其旋轉角度係由75度以下之小傾角粒界所構成。此外，通道領域12之表面凹凸係較20 nm更小，且其內部拉引應力係 10^9 dyn/cm^2 以上，其所包含之結晶缺陷密度係較 10^{17} cm^{-3} 更小。此外，包含有通道領域12之該半導體層全體其所包含之金屬元素係 10^{19} cm^{-3} 以下。

依據本實施例，在玻璃等之絕緣體基板上，對閘極能以自我整合方式而形成低密度缺陷之半導體薄膜於通道領域。此外，本實施例係能降低製造步驟數，且易於適用在大面積之基板，並能形成高量產率和低價格之高品質半導體薄膜。而且，本實施形態所示之MIS型電場效應電晶體，其電場效應移動度大約為 $300 \text{ cm}^2/\text{V} \cdot \text{s}$ 以上，且能抑制臨界電壓之不勻稱在 $\pm 0.2\text{V}$ 以下，亦即，依據本實施例，則能以高性能、高信賴度而進行動作，且能獲得優異之裝置間的均一性之半導體薄膜裝置。

<實施形態4>

圖6、7係用以說明本發明之實施形態之半導體薄膜裝置之圖示。圖6係依據第4實施例之半導體薄膜裝置之截面圖

五、發明說明 (13)

。圖7係用以說明有關本發明之半導體薄膜裝置的製造方法之截面圖。該半導體薄膜裝置之構造，係由對通道而形成於基板側之底部閘極電極110和形成於通道上之頂部閘極電極109所構成之雙重閘極型構造的半導體薄膜裝置。本半導體薄膜裝置係在透明且無退火之玻璃等之非結晶質基板100上，中介由SiN/SiO₂2層所構成之基底層101而設置底部閘極電極110，進而中介由SiO₂所構成之第1閘極絕緣膜111，而設置由通道108、汲極151、源極領域152所構成之Si半導體薄膜，進而於其上中介第2閘極絕緣膜115而在通道領域108上連接頂部閘極電極109。作為底部閘極電極110之材料，係由其熱傳導率較基底層101和基板100之熱傳導率更高者，具體而言係由熱傳導率較1 W/ms更大之材料而予以選擇。其係以Al, Cr, Tn, Ti, W, Mo等之金屬或其合金，或導電性高之多晶矽為佳。藉由在半導體薄膜的下部配置如此的材料之底部閘極電極110，而在雷射結晶化當中形成溫度分佈。亦即，底部閘極電極110上之半導體領域的溫度因係較其以外之半導體領域更形成低溫，故低缺陷密度之結晶領域係自我整合而形成。因此，結晶化時，其結晶缺陷係在源極152、汲極151領域被清除，且通道領域108係形成有低缺陷且高品質之Si薄膜。雙重閘極型構造在提升電晶體特性之性能和信賴性方面頗為有效。特別是能由一方之閘極而控制臨界電壓。

依照圖7而說明製造方法。第3實施例當中，使用圖5而說明之相同步驟之圖7(a)至(e)的步驟，對底部閘極電極110係

五、發明說明 (14)

構成以自我整合方式而形成之含有高密度缺陷之半導體領域107和含有低密度缺陷之半導體領域106。繼之，如圖7(f)(h)所示，在使第2閘極絕緣膜115成膜之後，且在塗敷負型抗蝕劑之後，由基板背側照射微影之光束(圖中箭頭)，據此而轉印以底部閘極110作為光罩之形狀，並形成有抗蝕劑140。繼之，如圖7(i)所示，在抗蝕劑上成膜頂部閘極電極109材料，並藉由升降處理法而除去抗蝕劑上之膜。據此，而能實現對底部閘極110以自我整合方式而形成有頂部閘極電極109之構造。進而以頂部閘極電極109作為光罩，且進行雜質的離子打進之動作時，源極152、汲極151領域係對頂部閘極電極110以自我整合方式而形成(圖7(i))。藉由以上之步驟，即能製作具備頂部和底部閘極之雙方的雙重閘極型構造之半導體薄膜裝置。

圖6之半導體薄膜裝置之通道領域108半導體薄膜，係對基板100表面其主配向為{110}，而且在連結上述源極領域152和汲極領域151的方向大致垂直之面的主配向為{100}。此外，構成通道領域108之複數的結晶粒和結晶粒之間，其旋轉角度係由75度以下之小傾角粒界所構成。此外，通道領域12之表面凹凸係較20 nm更小，且其內部拉引應力係 10^9dyn/cm^2 以上，其所包含之結晶缺陷密度係較 10^{17}cm^{-3} 更小。此外，包含有通道領域12之該半導體層全體其所包含之金屬元素係 10^{19}cm^{-3} 以下。

依據本實施例，在玻璃等之絕緣體基板上，對閘極能以自我整合方式而形成低密度缺陷之半導體薄膜於通道領域

五、發明說明 (15)

。此外，本實施例係能降低製造步驟數，且易於適用在大面積之基板，並能形成高量產率和低價格之高品質半導體薄膜。而且，本實施形態所示之MIS型電場效應電晶體，其電場效應移動度大約為 $300 \text{ cm}^2/\text{V} \cdot \text{s}$ 以上，且能將臨界電壓之不勻稱抑制在 $\pm 0.2\text{V}$ 以下。亦即，依據本實施例，則能以高性能、高信賴度而進行動作，且能獲得優異之裝置間的均一性之半導體薄膜裝置。

圖8係有關本發明之圖像顯示裝置的構成圖。裝置係設置在玻璃上，由顯示像素領域300、及配置於其週邊之解碼器電路301、微處理機單元307、記憶體單元308、通訊單元306、訊號線的驅動器之訊號電極線移位暫存器電路302、訊號電極線緩衝電路303、掃描側的驅動器之掃描電極線移位暫存器電路304、以及掃描電極線緩衝電路305所構成。其係分別由實施例1至4所示之薄膜電晶體所構成。實施例1至4所示之半導體領域，係配置於低密度缺陷之半導體領域和高密度缺陷之半導體領域。因此，構成電路之情形時，半導體薄膜裝置之通道領域係配置於低密度缺陷領域，配線等則配置於高密度缺陷領域。通道係配置於高密度缺陷領域之通道配置禁止領域401以外之領域。因此，圖8所示之各個電路之佈線，係在方向和排列的方法上具有其特徵。例如訊號電極線緩衝電路303因係必須作成大電流，故必須以閘極寬幅較大之電晶體而構成。因此，電晶體之佈線係如圖9(b)所示，為了迴避通道配置禁止領域401，而分割成複數個通道寬幅。據此，通道能僅以高品質之Si薄膜而

五、發明說明 (16)

構成，且能構成高性能且高信賴度的電路。構成訊號線之驅動器的訊號電極線移位暫存器電路302和訊號電極線緩衝電路303，係如圖9(a)所示，在通道配置禁止領域401之間配置有薄膜電晶體400，且連結源極和汲極之方向係和通道配置禁止領域401形成平行狀態。另一方面，掃描側的驅動器之掃描電極線移位暫存器電路304、掃描電極線緩衝電路305，係在通道配置禁止領域401之間配置有薄膜電晶體400，但連結源極和汲極方向係和通道配置禁止領域401形成垂直狀態。

又，上述記載之半導體薄膜中的結晶缺陷數，係由依據電氣性的特性、或電子自旋共鳴(ESR)之不對電子的定量評價所定義之值。

構成以上之4個實施例所示之含有低密度缺陷之半導體領域106、10，以及半導體薄膜裝置的通道領域之半導體薄膜，係依滿足下列的條件之領域而予以定義。

- 半導體單膜之電洞移動度係 $50 \text{ cm}^2/\text{Vs}$ 以上， $700 \text{ cm}^2/\text{Vs}$ 以下。
 - 半導體單膜之熱傳導率，係具有溫度依存性，且以某個溫度表示最大值。
- 熱傳導率係表示當溫度上升時，則其一端上升，且最大值 50 W/mK 以上、 100 W/mK 以下之值。高溫領域中，其熱傳導率係隨溫度之上升而下降。熱傳導率係依據 3Ω 方法等予以評價、定義之值。
- 由半導體薄膜之拉曼散亂分光而予以評價、定義之拉曼

五、發明說明 (17)

移位，係 512 cm^{-1} 以上， 518 cm^{-1} 以下。

- 半導體膜之Al的原子係含有 1×10^{15} 以上、 $5 \times 10^{18}\text{ cm}^{-2}$ 之濃度。又，元素之濃度係藉由SIMS(2次離子分析方法)而量測之值。
- 半導體膜的結晶粒界之 Σ 值的分佈，係在 $\Sigma 11$ 具有最大值，且分佈於高斯型。又， Σ 值係由電子線折射法或EBSP(Electron Backscatter Diffraction Pattern)法而量測之值。
- 半導體膜之光學常數，其特徵在於滿足下列條件之領域。波長 500 nm 之折射率 n 係 2.0 以上 4.0 以下，而且，衰減係數 k 係 0.3 以上 1 以下。此外，波長 300 nm 之折射率 n 係 3.0 以上 4.0 以下，而且衰減係數 k 係 3.5 以上 4 以下。又，光學常數係藉由分光橢圓儀而量測之值。

〔發明之功效〕

依據本發明，則能在玻璃等之絕緣體基板上控制粒界、粒徑、結晶方位，且具有能獲得具有減低在結晶化過程中所產生的膜之凹凸不平和結晶缺陷之高品質半導體薄膜的半導體薄膜裝置及圖像顯示裝置。

〔圖式之簡單說明〕

〔圖1(a)~1(c)〕

本發明之半導體薄膜裝置的概念圖。

〔圖2(a)~2(d)〕

依據第1實施例之用以製造半導體薄膜裝置的概念圖。

〔圖3(a)~3(c)〕

五、發明說明 (18)

依據第2實施例之用以製造半導體薄膜裝置的概念圖。

[圖4]

依據第3實施例之半導體薄膜裝置的截面圖。

[圖5(a)~5(h)]

用以說明有關本發明之半導體薄膜裝置的製造方法之截面圖。

[圖6]

依據第4實施例之半導體薄膜裝置的截面圖。

[圖7(a)~7(i)]

用以說明有關本發明之半導體薄膜裝置的製造方法之截面圖。

[圖8]

有關本發明之圖像顯示裝置的構成圖。

[圖9(a)~9(c)]

有關本發明之半導體薄膜裝置的佈線圖。

[圖10]

表示習知雷射光束之照射例的立體圖。

[元件符號之說明]

100...絕緣性基板

101...下層膜

102...非晶質矽膜

103...多結晶矽膜

105...雷射光束

10、107...含有高密度缺陷之半導體領域

五、發明說明 (19)

- 11、106……含有低密度缺陷之半導體領域
- 130……反射防止膜
- 131……低熱傳導率膜
- 132……高熱傳導率膜
- 108……通道領域
- 111、115……閘極絕緣膜
- 109……頂部閘極電極
- 110……底部閘極電極
- 151……汲極領域
- 152……源極領域
- 150……正型抗蝕劑
- 140……負型抗蝕劑
- 200……CW雷射
- 201……EO調變器
- 202……偏光子
- 204……光束整形單元
- 205……基板掃描單元
- 206……絕緣性基板
- 207……成像透鏡
- 209……反射鏡
- 207……成像透鏡
- 300……顯示像素領域
- 301……解碼電路
- 307……微處理機單元

五、發明說明 (20)

- 308……記憶體單元
- 306……通訊單元
- 302……訊號電極線移位暫存器電路
- 303……訊號電極線緩衝電路
- 304……掃描電極線移位暫存器電路
- 305……掃描電極線緩衝電路
- 400……薄膜電晶體
- 410……通道配置禁止領域

裝

訂

線

四、中文發明摘要(發明之名稱：半導體薄膜裝置，其製造方法及圖像顯示裝置)

本發明係提供一種半導體薄膜裝置，其製造方法及圖像顯示裝置，俾在絕緣體基板上能控制粒界、粒徑、及結晶方位。其係在形成於應變為600度以下、具絕緣性且透明的基板上的膜厚200 nm以下之半導體薄膜當中，使用具有缺陷密度為較 $1 \times 10^{17} \text{cm}^{-3}$ 更小之第1半導體薄膜領域、以及缺陷密度為 $1 \times 10^{17} \text{cm}^{-3}$ 以上之第2半導體薄膜領域所交互地以線條狀配置之領域，而前述第1半導體薄膜領域之寬幅係較前述第2半導體薄膜領域之寬幅更大之半導體薄膜裝置。據此即能獲得具有高品質的半導體薄膜之半導體薄膜裝置。

日文發明摘要(發明之名稱：THIN FILM SEMICONDUCTOR DEVICE, PRODUCTION PROCESS AND INFORMATION DISPLAY)

【課題】絶縁体基板上で、粒界、粒径、結晶方位を制御する。

【解決手段】歪点が600度以下で絶縁性かつ透明の基板上に形成された膜厚200 nm以下の半導体薄膜において、欠陥密度が $1 \times 10^{17} \text{cm}^{-3}$ より小さい第1の半導体薄膜領域と欠陥密度が $1 \times 10^{17} \text{cm}^{-3}$ 以上の第2の半導体薄膜領域が交互にストライプ状に配置された領域を有し、前記第1の半導体薄膜領域の幅が前記第2の半導体薄膜領域の幅よりも大きい半導体薄膜装置を用いる。

【効果】高品質の半導体薄膜を有する半導体薄膜装置が得られる。

六、申請專利範圍

1. 一種半導體薄膜裝置，其特徵在於在形成於應變為600度以下之絕緣性基板上的膜厚200 nm以下之半導體薄膜上，具有缺陷密度較 $1 \times 10^{17} \text{cm}^{-3}$ 更小之第1半導體薄膜領域和缺陷密度為 $1 \times 10^{17} \text{cm}^{-3}$ 以上之第2半導體薄膜領域所交互地配置成線條狀之領域，且前述第1半導體薄膜領域之寬幅係較前述第2半導體薄膜領域之寬幅更大。
2. 如申請專利範圍第1項之半導體薄膜裝置，其中
前述第1半導體薄膜領域，係對前述基板表面具有 $\{110\}$ 之主配向，且對相對於前述基板和前述線條狀領域之大致垂直之面具有 $\{100\}$ 之主配向。
3. 如申請專利範圍第1項之半導體薄膜裝置，其中
前述第1半導體薄膜領域之膜厚，係較前述第2半導體薄膜領域的膜厚更薄。
4. 如申請專利範圍第1項之半導體薄膜裝置，其中
配置薄膜電晶體，其包含：在前述第1半導體薄膜領域介由閘極絕緣膜而形成之閘極電極；以既定間隔而設於前述第1半導體薄膜領域之源極和汲極；以及由形成於該源極和汲極之間的通道領域；且配置前述通道以外之電源線、地線和其他的配線於前述第2半導體薄膜領域。
5. 一種半導體薄膜裝置之製造方法，其係在應變為600度以下之絕緣性基板上，藉由雷射退火而使半導體薄膜產生結晶化，其特徵在於具有：
在前述基板上形成半導體薄膜，且以大致固定之間隔

六、申請專利範圍

，在該半導體薄膜上配置複數個對雷射光束具有可成為反射防止膜的膜厚之帶狀絕緣膜，且前述絕緣膜所覆蓋之領域的雷射光束反射率R2和未覆蓋之領域的反射率R1係設定成 $R2 < R1$ ，而且，前述絕緣膜所覆蓋之領域的寬幅係較未覆蓋之領域的寬幅更小，且和前述帶狀的絕緣膜之長邊方向大致平行地對雷射光束相對性的移動前述基板並照射前述雷射光束之步驟。

6. 如申請專利範圍第5項之半導體薄膜裝置的製造方法，其中

前述雷射退火之雷射的脈衝寬幅係1 us以上。

7. 如申請專利範圍第5項之半導體薄膜裝置的製造方法，其中

前述反射率R1之領域，係對應於缺陷密度較 $1 \times 10^{17} \text{cm}^{-3}$ 更小的第1半導體薄膜領域，前述反射率R2之領域係對應於缺陷密度為 $1 \times 10^{17} \text{cm}^{-3}$ 以上之第2半導體薄膜領域，且在前述反射率R1的領域配置有薄膜電晶體，並在前述反射率R2的領域配置薄膜電晶體的通道以外之電源配線、地線及其他配線。

8. 如申請專利範圍第5項之半導體薄膜裝置的製造方法，其中

具有：在前述基板上以固定間隔而交互地配置複數個寬幅為W1且熱傳導率為K1之帶狀下層膜1，和寬幅為W2且熱傳導率為K2之帶狀下層膜2，進而熱傳導率之大小係設定成 $K2 < K1$ 且 $W2 < W1$ ，積層半導體薄膜，且和前

六、申請專利範圍

述熱傳導率相異之帶狀下層膜的長邊方向平行地對雷射光束相對性的移動前述基板並照射前述雷射光束之步驟。

9. 如申請專利範圍第8項之半導體薄膜裝置的製造方法，其中

前述熱傳導率K1之領域，係對應於缺陷密度係較 $1 \times 10^{17} \text{cm}^{-3}$ 更小的第1半導體薄膜領域，前述熱傳導率K2之領域係對應於缺陷密度為 $1 \times 10^{17} \text{cm}^{-3}$ 以上之第2半導體薄膜領域，且在前述熱傳導率K1之領域配置有薄膜電晶體，並在前述反射率K2之領域配置薄膜電晶體的通道以外之電源配線、地線及其他配線。

10. 一種半導體薄膜裝置之製造方法，其係在應變為600度以下之絕緣性基板上藉由雷射退火而形成半導體薄膜，其特徵在於：

備有：前述雷射光束之長邊方向的能量強度之分佈圖案，係以平面交互地配置有相對性的光強度之強的部份和弱的部份，且和前述雷射光束的長邊方向垂直地對雷射光束相對性的移動前述基板並照射前述雷射光束之步驟；前述雷射光束之能量強度的分佈，係對結晶成長方向配置於垂直方向。

11. 如申請專利範圍第10項之半導體薄膜裝置的製造方法，其中

前述雷射退火之雷射的脈衝寬幅係1 us以上。

12. 如申請專利範圍第10項之半導體薄膜裝置的製造方法，其中

六、申請專利範圍

前述雷射光束的能量強度弱的領域，係對應於缺陷密度較 $1 \times 10^{17} \text{cm}^{-3}$ 更小之第1半導體薄膜領域，且上述雷射光束的能量強度強的領域，係對應於缺陷密度為 $1 \times 10^{17} \text{cm}^{-3}$ 以上之第2半導體薄膜領域，並在前述雷射光束的能量強度弱的領域係配置有薄膜電晶體，且在前述雷射光束的能量強度強的領域係配置薄膜電晶體的通道以外之電源配線、地線及其他配線。

13. 一種半導體薄膜裝置之製造方法，其特徵在於：

在絕緣性的基板上設有底部閘極，且在該底部閘極上配置有缺陷密度較 $1 \times 10^{17} \text{cm}^{-3}$ 更小之第1半導體薄膜領域，且對該底部閘極自我整合地配置源極和汲極領域，且具有：

在形成底部閘極、閘極絕緣膜、及半導體薄膜之後，藉由雷射退火而使前述半導體薄膜進行結晶化之步驟；及

以底部閘極作為光罩而由基板背面進行曝光並將抗蝕劑予以圖案成型之步驟；以及

以上述抗蝕劑作為光罩而植入離子之步驟。

14. 如申請專利範圍第13項之半導體薄膜裝置的製造方法，其中

前述雷射退火之雷射的脈衝寬幅係1 us以上。

15. 一種半導體薄膜裝置之製造方法，其特徵在於：

在絕緣性的基板上設置由第1閘極所構成之底部閘極，且在該底部閘極上配置有缺陷密度較 $1 \times 10^{17} \text{cm}^{-3}$ 更小之第1半導體薄膜領域，並對該底部閘極自我整合地配

六、申請專利範圍

置源極和汲極領域，進而介由該第1半導體薄膜領域而自我整合地在底部閘極正上方形成有第2閘極之頂部閘極的雙重閘極型半導體薄膜裝置，並具有：

在形成底部閘極、第1閘極絕緣膜、半導體薄膜之後，藉由雷射退火而使該半導體薄膜進行結晶化之步驟；及

以前述底部閘極作為光罩而由基板背面進行曝光，並將抗蝕劑予以圖案成型之步驟；及

以該抗蝕劑作為光罩而植入離子之步驟；以及

進而在形成第2閘極絕緣膜之後，以前述底部閘極作為光罩而由基板背面進行曝光，並在將抗蝕劑予以圖案成型之步驟之後，形成頂部閘極之步驟。

16. 如申請專利範圍第15項之半導體薄膜裝置的製造方法，其中

前述雷射退火之雷射的脈衝寬幅係1 us以上。

17. 一種圖像顯示裝置，其係形成於應變為600度以下之絕緣性的基板上之膜厚200 nm以下的半導體膜當中，其特徵在於：

具有其缺陷密度係較 $1 \times 10^{17} \text{cm}^{-3}$ 更小的第1半導體薄膜領域、和缺陷密度為 $1 \times 10^{17} \text{cm}^{-3}$ 以上之第2半導體薄膜領域，所交互地配置成線條狀之領域，且具有前述第1半導體薄膜領域之寬幅係較前述第2半導體薄膜領域之寬幅更大之半導體薄膜裝置。

18. 如申請專利範圍第17項之圖像顯示裝置，其中

前述第1半導體薄膜領域，係對前述基板表面具有

六、申請專利範圍

{110}之主配向，且對相對於前述基板和前述線條狀領域之大致垂直之面具有{100}之主配向。

19. 如申請專利範圍第17項之圖像顯示裝置，其中
 前述第1半導體薄膜領域之膜厚，係較前述第2半導體薄膜領域之膜厚更薄。
20. 如申請專利範圍第17項之圖像顯示裝置，其中
 配置薄膜電晶體，其包含：在前述第1半導體膜領域中介閘極絕緣膜而形成之閘極電極；以既定間隔而設於前述第1半導體薄膜領域之源極和汲極；以及由形成於該源極和汲極之間的通道領域；且配置前述通道以外之電源線、地線及其他之配線於前述第2半導體薄膜領域。

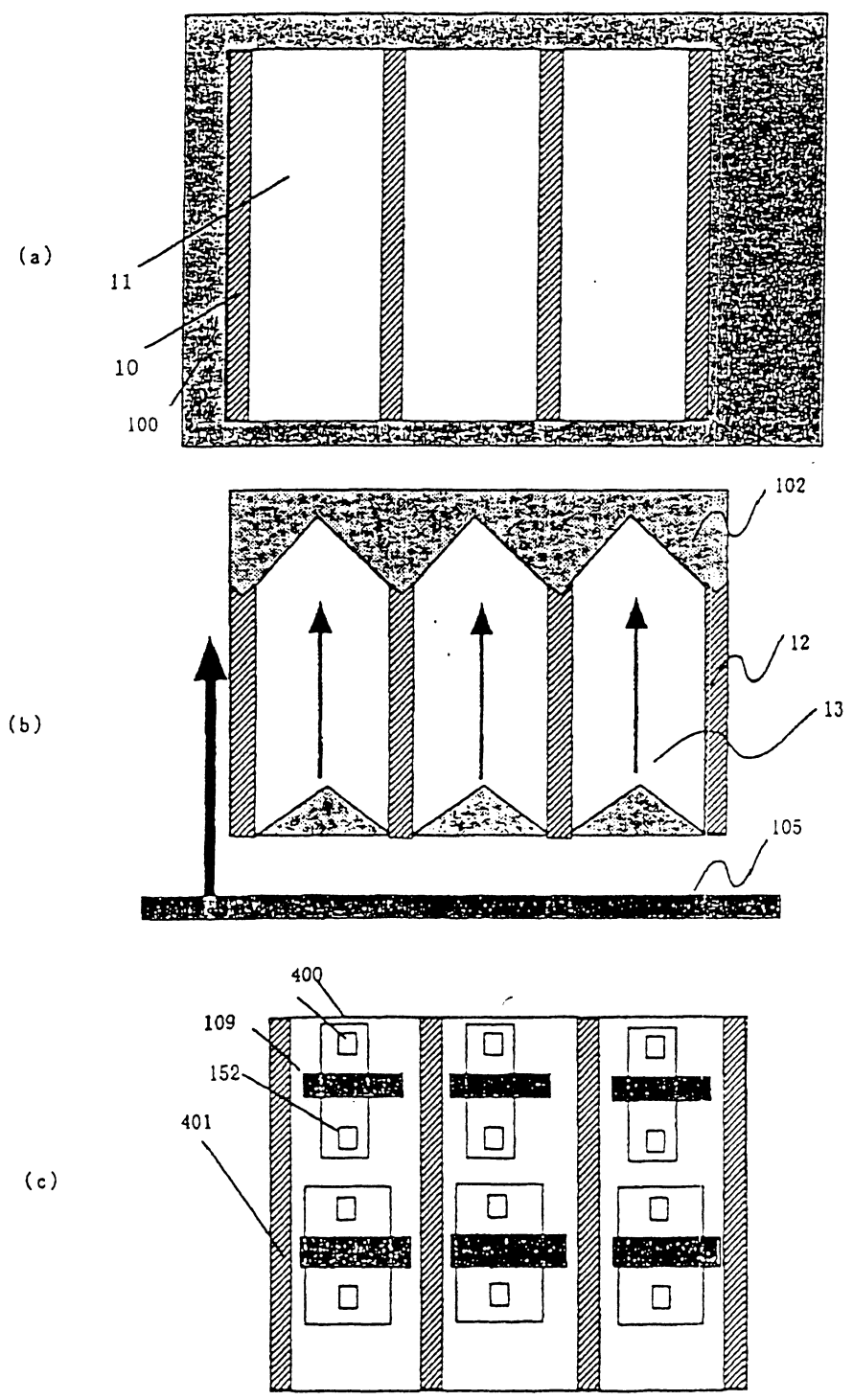


圖 1

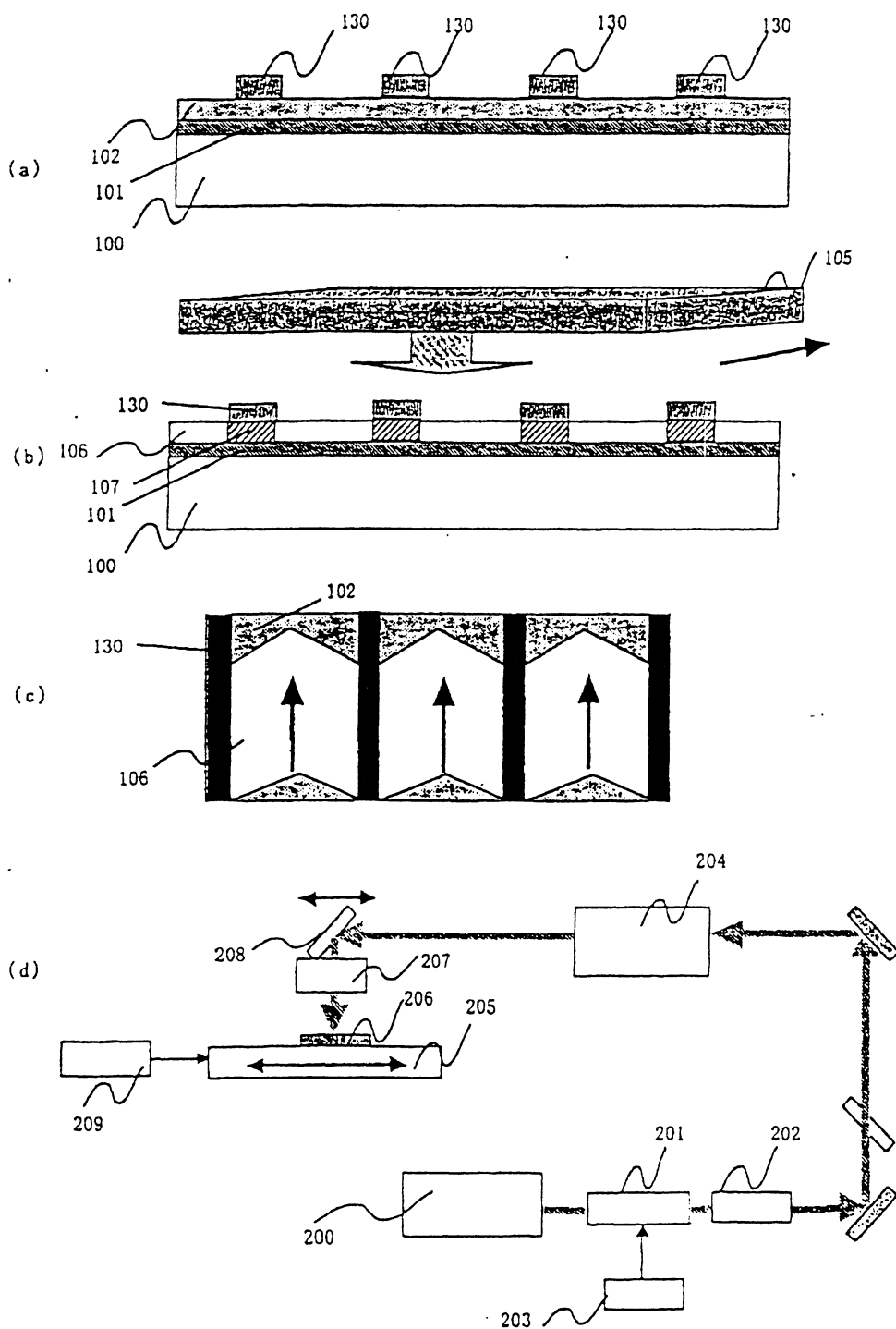


圖 2

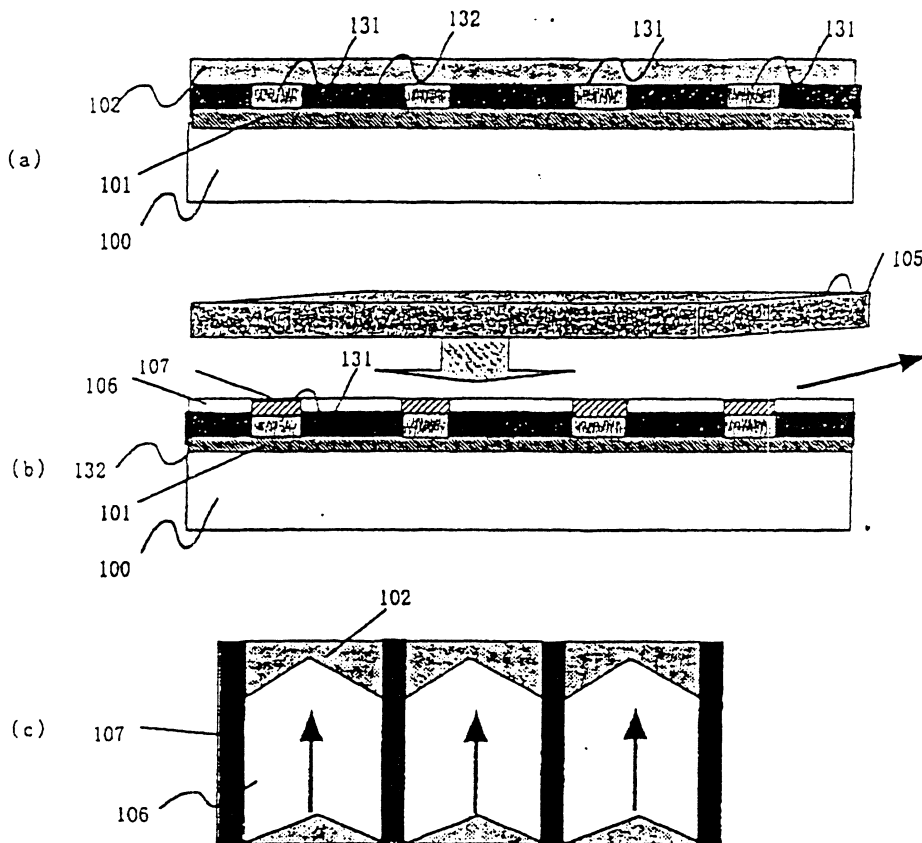


圖 3

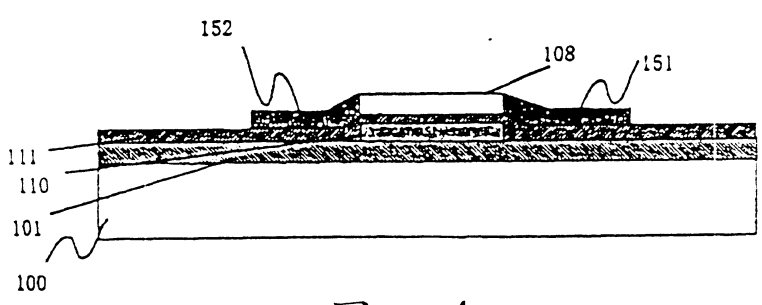
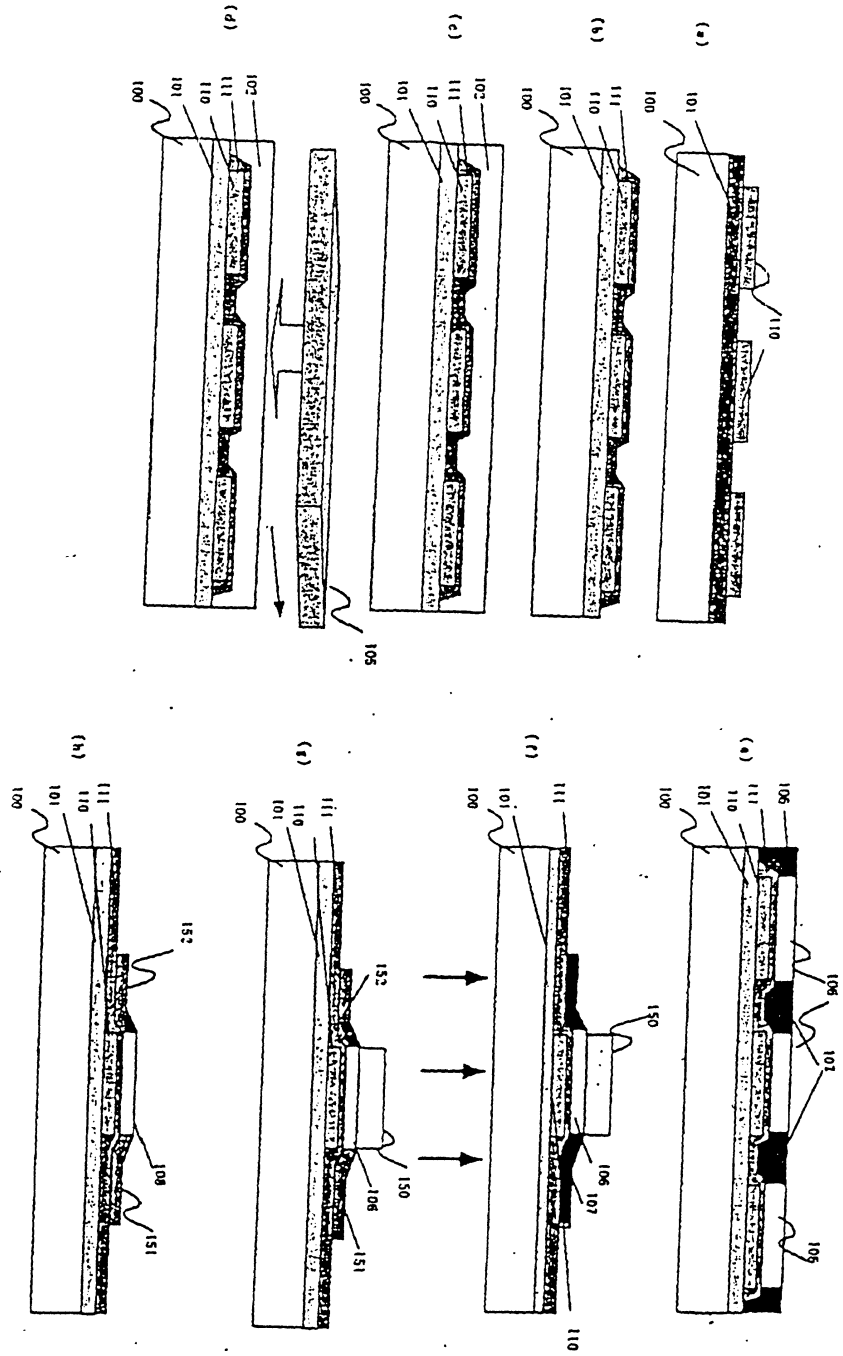


圖 4

圖 5

5



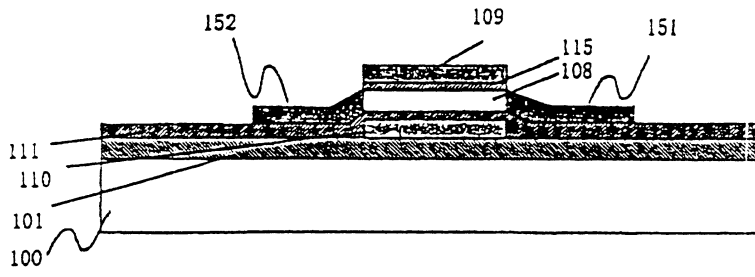


圖 6

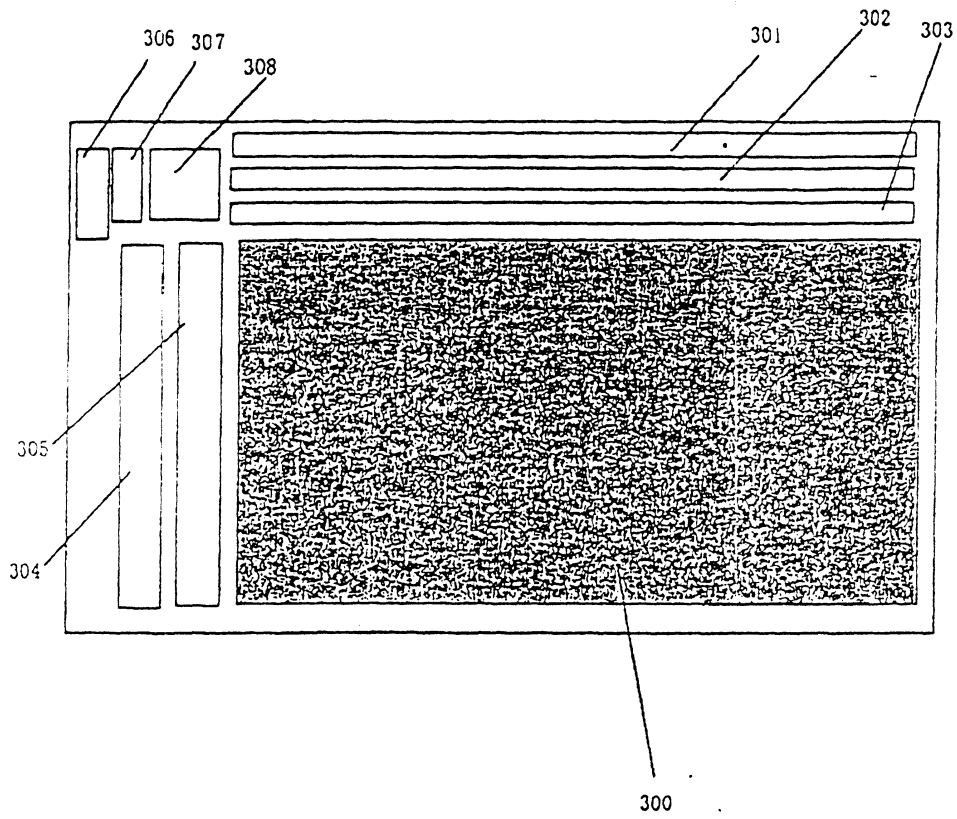


圖 8

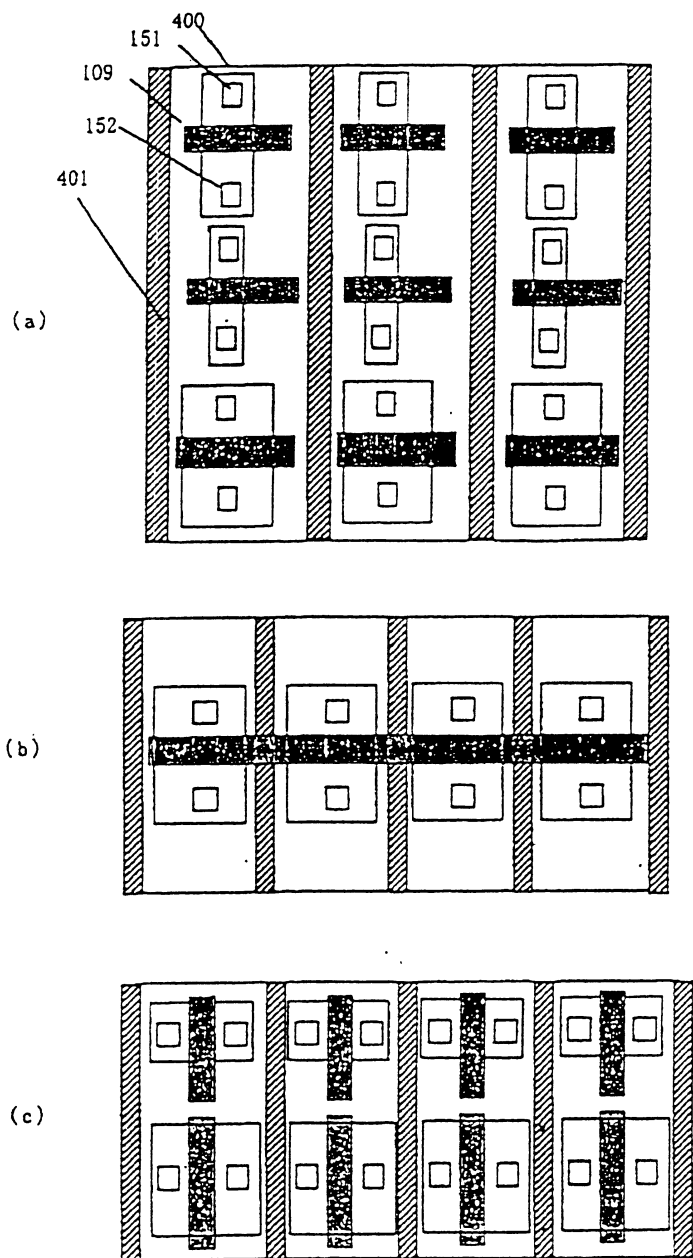


圖 9

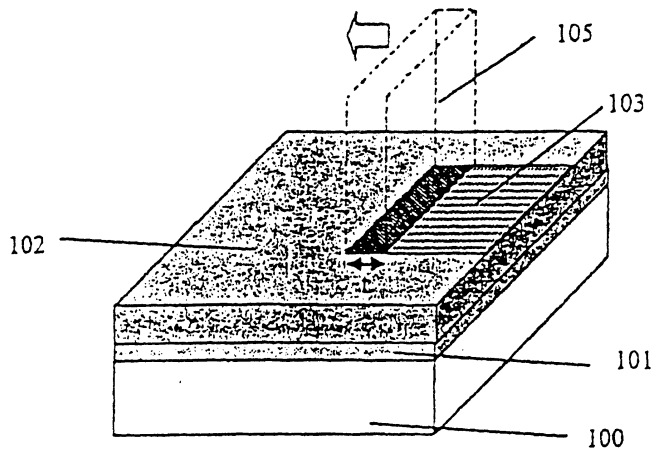


圖 10