

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號： 96151472

※ 申請日期： 96.12.7

※IPC 分類： H01L

H01L 23/498 (2006.01)

H01L 23/538 (2006.01)

一、發明名稱：(中文/英文)

自平行製造之電路及填充通孔產生高密度、多層印刷佈線板的方法
METHODS TO PRODUCE HIGH DENSITY, MULTILAYER PRINTED
WIRING BOARDS FROM PARALLEL-FABRICATED CIRCUITS AND
FILLED VIAS

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

美商歐爾麥特電路有限公司
ORMET CIRCUITS, INC.

代表人：(中文/英文)

派崔克 A 瑞維里
RIVELLI, PATRICK A.

住居所或營業所地址：(中文/英文)

美國加利福尼亞州聖地牙哥市柳溪路10070號
10070 WILLOW CREEK ROAD, SAN DIEGO, CALIFORNIA 92131,
UNITED STATES OF AMERICA

國 籍：(中文/英文)

美國 U.S.A.

三、發明人：(共 1 人)

姓 名：(中文/英文)

肯 何坎伯
HOLCOMB, KEN

國 籍：(中文/英文)

美國 U.S.A.

四、聲明事項：

☐ 主張專利法第二十二條第二項☐第一款或☐第二款規定之事實，其事實發生日期為： 年 月 日。

☒ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

☐ 有主張專利法第二十七條第一項國際優先權：

1.

2.

☒ 無主張專利法第二十七條第一項國際優先權：

1.專利合作條約；2007年12月28日；PCT/US2007/026460

2.

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本文所述之本發明係關於用以製造高密度多層電路之方法。本發明方法以一使得能夠對電路及互連層進行平行處理之方式實現電路層之間的互連。

【先前技術】

高密度互連(下文稱為HDI)多層電路係印刷電路板產業之一極大而快速增長的部門。在此等HDI多層電路之大多數電路中，僅在最外部層中需要高電路密度。形成HDI電路層之傳統程序係自外部層至內部層形成各層之間的順序連接。所需要的精細特徵及用於層與層連接之一般"由外及內"的方法針對每一層需要採取形成一廣泛清單的精確而常常昂貴之程序步驟。以無電極方式將銅電鍍入層與層互連(下文稱為通孔)所需要的化學浴之安裝、操作及維護特別昂貴。因此，為節省成本，藉由傳統、相對較低成本的方法來製造一相對較低電路密度的多層電路"核心"，並按需要向任一側添加HDI層。一般地，該低電路密度核心由經蝕刻的銅電路組成，該等銅電路係藉由聚合物層壓物薄片分離並藉由鍍銅的穿通孔互連。

用以製造該等HDI電路層之傳統的先前技術方法一般係順序程序。最典型的係，將銅箔與聚合物介電質層壓至一低電路密度核心之兩側。接下來形成外部與直接在其下部的內部層之間的電互連，並接著執行外部層電路圖案之定義。最一般的係，藉由一般的微影蝕刻方法在該銅箔中形

成通孔圖案。一旦在該等通孔之區域中曝露該聚合物介電質，使用激光將該聚合物介電質向下消融到在該低電路密度核心的最外部層上之下部銅墊。以無電極及電解方式來電鍍由此形成之通孔，而藉由沈積並以微影蝕刻方式定義一光聚合物光罩而以化學方式蝕刻去除曝露的銅箔來蝕刻表面電路之圖案。在一順序程序方案中，以類似的方式產生任何額外的HDI電路層。

用以產生HDI多層電路之此傳統方法之缺點在於數個限制。電鍍操作緩慢、昂貴，而且需要複雜的化學。由此產生的通孔連接具有一殘餘"凹坑"而可能令覆蓋的電路扭曲並截獲污染物。由於該等通孔一般填充得並不堅固，因此若不採用額外的填充操作便無法將其垂直堆疊成產生橫跨數個層之互連。而且，由於不均勻的佈局，因此若不採用額外的填充操作一般便無法將該等通孔定位於組件附著墊中，因為可能會有損於該組件之連接。即使在其係填充時，該等凹坑亦係一導致失敗之一般來源，因為截獲的揮發物或水會在第二處理操作中得到發展。另外，因與該聚合物介電質的熱膨脹係數失配而導致該通孔所形成的桶與覆蓋及下部電路之間的連接係位於高機械應力點。最後，該程序之順序性質較緩慢，而後面的處理階段中之一缺陷在接近完成的裝配件中產生實質上的損失。

因此，可將用以製造HDI多層電路之本方法之缺點概括如下：

- 本方法依賴於順序處理，此易遭受累積的良率損失，

而相反，HDI電路層之平行處理會給驗證與使用僅"已知的良好層"提供機會；

- 用於將各層電互連之通孔係由該由外而內技術形成，此在電路的外部層中產生缺陷；
- 通孔產生亦係一順序程序，在未將用於下一HDI層的材料層壓至該核心之前無法實行；
- 電鍍通孔之傳統的無電極及電解方法緩慢、複雜而昂貴；
- 經電鍍的通孔存在機械應力集中區域之缺點，該等區域易遭受失敗；以及
- 在經電鍍通孔中的殘餘凹坑可能截獲污染物、扭曲外部層、抑制產生通孔堆疊並且在該通孔係位於該墊中時可能干擾固定的組件附著。

已尋求某些先前技術方法來克服此等缺點。例如，Gallagher等人的方法(美國專利案第5,948,533號)教導使用採用圖案化的聚合物介電材料之經導電化合物填充的通孔之多層(下文稱為通孔層)來連接電路層。藉由使用此類方法使得能夠將一平行製造的通孔層與銅薄片層壓至一經傳統處理的核心之任一側。此消除順序產生的通孔、通孔鍍銅及表面層缺陷之缺點。但是，仍必須順序添加額外的層。在一替代性具體實施例中，可以使用通孔層來藉由在一單一層壓中之經電鍍的穿透連接將一核心與多個平行製造的兩側HDI電路互連並接合。儘管此方法提供平行製造所有電路與通孔層之一構件，但仍必須電鍍該等兩側電路

的兩側之間的通孔連接。

若干其他先前技術方法採用類似策略，但用作導電化合物的材料會有變化(例如，Tsukamoto的美國專利案第6,281,448號；Haas等人的美國專利案第6,673,190號)。

儘管此等公告案說明此項技術之實質上的改良，但此等先前技術方法並不完全彌補順序處理(當採用單側或黏合薄片加上箔策略時)或經電鍍通孔(當採用兩側HDI電路時)之缺點。

【發明內容】

依據本發明，提供一流、多功能、具有成本效益及極高可製造性的方法來將多類平行製造的電路層大量層壓進一多層電路結構。本發明之方法彌補製造HDI多層電路的先前技術方法中之所有前述缺點。

儘管本發明方法與先前技術方法相似，可以使用一傳統的多層電路核心來保持較低的總體製造成本，但在該等高密度電路層之產生及互連方式上存在一明顯的差異。因此，本發明就其所有可行的置換方案而言，涵蓋對齊與層壓複數個平行製造的層，其中每一層包含以下元件中的至少兩個元件：

- 一多層電路核心，
- 黏合薄片，其包含藉由一導電化合物填充的通孔之一圖案，
- 一聚合物介電材料，其在附著於一黏合薄片的任一側上承載高密度電路，並包含藉由一延伸穿過該黏合薄

片及該聚合物介電質的導電化合物來填充的通孔之一圖案，

- 一聚合物介電材料，其在附著於一黏合薄片的一側上承載高密度電路，並包含藉由一延伸穿過該黏合薄片及該聚合物介電質兩者的導電化合物來填充的通孔之一圖案，以及
- 一銅箔薄片。

依據本發明還提供採用本發明方法製備之高密度多層電路。

【實施方式】

依據本發明，提供產生高互連密度多層電路之方法，該方法包含：

對齊並層壓所需要之多個平行製造的子構造，

其中該等子構造之每一構造包含下列元件之至少兩個元件：

- (a) 一多層電路核心；
- (b) 黏合薄片，其係暫時黏附於一聚合物光罩，其中已將由此形成之結構選擇性地穿孔以形成通孔，並且已藉由一導電膏來填充此類通孔；
- (c) 一聚合物介電材料，其在附著於一承載一聚合物光罩的黏合薄片之任一側上承載高密度電路，其中由此形成之結構已經歷選擇性的材料移除從而形成盲(終止於外部銅層)通孔，且已藉由延伸穿過該聚合物光罩、黏合薄片及該聚合物介電質之一導電形成

物來填充此類通孔；

(d) 一聚合物介電材料，其在附著於一承載一聚合物光罩的黏合薄片之一側上承載高密度電路，其中由此形成之結構已經歷選擇性的材料移除從而形成盲(終止於該外部銅層)通孔，且已藉由延伸穿過該聚合物光罩、黏合薄片及該聚合物介電質之一導電形成物來填充此類通孔；以及

(e) 一銅箔薄片；

其中該多個子構造經選擇以致使形成所需要的高互連密度多層電路。

依據本發明還提供採用上述方法產生之高互連密度多層電路。

需要HDI電路的大多數多層電路板僅在外部或信號重新分配層上需要高電路密度。在來自所附著半導體裝置之相當大數目的連接之驅動下，產生對高電路密度信號重新分配層之需要。來自該等半導體裝置之經緊密封裝的連接在該電路板之表面上一般係扇形展開，以至於個別組件可能彼此相互作用。下部電路層(一般係功率與接地層)一般不需要此類高電路密度。可以藉由依據一般先前技術方法製造一雙側或多層電路"核心"來以很高的成本效益滿足此等較低電路密度需要(例如，參見美國專利案第4,921,777、4,897,338、4,642,160及4,645,733號，該等各案之全部內容係以引用的方式併入於此)。

一般地，用以製造一雙側或多層電路"核心"之先前技術

方法使用一平行製造方法。例如，對在每一側上承載銅箔之一聚合物層壓物，可以藉由在兩個銅箔上之一可光定義性聚合物來加以塗布。選擇性地照射可光定義性聚合物並將其顯影，從而以所需電路圖案形成一光罩。蝕刻去除透過該光罩曝露的銅箔，並自該銅表面剝離光聚合物以在該層壓物之兩側上產生所需要的銅電路圖案。一旦完成，便可以使得由此產生的電路層與黏合聚合物介電薄片(例如預浸體)交錯、對齊及層壓以形成一多層電路。

接著可以在各層之間的所需互連點處將所得層壓構造鑽孔，並在一系列製備步驟後將所鑽成的孔鍍銅。由於所鑽成的孔一般延伸穿過整個構造，因此對於不需要在該點互連之電路層而言，浪費相當大量的表面區域。與HDI電路層不同，在低密度電路中，此空間浪費一般不會有問題。可以相對較低的成本來形成此類構造，只要達到以下條件即可：

- 總電路層計數較低(一般小於6，但其實質上可能更多)，

- 孔尺寸相對較大(一般大於20密爾)，以及

- 該等電路圖案相對較簡單(大於10密爾的線與間隔)。

依據本發明之一態樣，設想如本文所述而使用以傳統方式產生的多層電路核心，但在採用本發明之方法來產生多層電路時不需要此類核心。頃發現不僅可以在該核心的構造中而且可以針對向該核心添加的HDI電路層之平面內電路與垂直互連之構造而使用平行製造方法，本發明方法便

利用此一發現。此外，本發明方法消除電鍍孔之缺點。

在本發明之一具體實施例中，藉由以下操作來形成元件(b)：

- (i) 提供暫時黏附於一保護性聚合物光罩之黏合薄片，
- (ii) 透過該黏合薄片及暫時的聚合物光罩兩者而產生孔圖案，
- (iii) 藉由一合適的導電化合物來填充該等孔，以及
- (iv) 移除該聚合物光罩。

依據本發明之另一具體實施例，藉由以下操作形成元件(c)及/或(d)：

- (i) 提供暫時黏附於一聚合物光罩之黏合薄片；
- (ii) 同時或隨後將承載高密度電路之聚合物介電質黏合於在與該聚合物光罩相對之側上的黏合薄片；
- (iii) 透過該聚合物光罩、黏合薄片及聚合物介電質產生孔圖案；
- (iv) 藉由一合適的導電化合物來填充該等孔，以及
- (v) 移除暫時的聚合物光罩。

依據本發明之另一具體實施例，藉由以下操作形成元件(c)及/或(d)：

- (i) 提供暫時黏附於一聚合物光罩之黏合薄片；
- (ii) 透過該黏合薄片及該聚合物光罩而產生一孔圖案；
- (iii) 在一或兩個面上提供承載高密度電路之聚合物介電質；
- (iv) 在該聚合物介電質中產生對應於在步驟(ii)中產生的

該些孔之一孔圖案而使得該等孔自將最接近該核心或最內部元件而駐留之該聚合物介電質的表面延伸而終止於在相對表面上的高密度電路；

(v) 將該黏合薄片與該聚合物介電質對齊而使得每一者中的該孔圖案係共同定位，並使得該聚合物光罩在該黏合薄片與該聚合物介電質之相對表面上；

(vi) 將在步驟(v)中產生的構造黏性層壓以形成一單一實體；

(vii) 藉由一合適的導電化合物填充在步驟(vi)中產生的實體中之對齊的孔，而使得該導電化合物延伸穿過該聚合物光罩、該黏合薄片及該聚合物介電質並與該高密度電路緊密接觸，

(viii) 移除該聚合物光罩。

相對於上述元件(b)、(c)及(d)，該黏合薄片用作一用以提供各層之間的垂直互連之載具。該黏合薄片係暫時黏附於一聚合物光罩，該聚合物光罩在該導電化合物之沈積期間用作一模板。可以選擇性地將暫時黏附有聚合物光罩之黏合薄片穿孔為一自立式實體或者在形成通孔之前將其黏附於該高密度電路層之面對核心之側。該等通孔之產生可以係藉由雷射消融來執行，或者當所遮罩的黏合薄片係自立式時藉由打孔或機械鑽孔來執行。在將所遮蔽的黏合薄片黏附於該高密度電路之情形中，該等通孔係透過該聚合物光罩、該黏合薄片及該聚合物介電質雷射鑽孔而終止於相對的銅層。

在一替代性具體實施例中，可以與暫時黏附之聚合物薄片藉由雷射消融、機械鑽孔或打孔在該自立式黏合薄片形成通孔，在一分離的雷射消融操作中在該HDI電路中形成對應的盲通孔，而接著在以導電化合物填充該等通孔之前藉由低溫層壓來黏附該黏合薄片與HDI電路。藉由在每一元件中獨立地形成該等孔，可以針對各類元件使用效率最高的通孔形成技術。

設想將所有傳統的以聚合物為主之介電材料用作該黏合薄片，前提係其具有與一般電路材料之良好黏合、尺度穩定而且將在該行業之典型的層壓循環期間形成良好黏合。適用作該黏合薄片的材料之某些範例包括但不限於：環氧樹脂預浸體、氰酸酯預浸體、Pyrallux(Dupont)、浸樹脂醃胺纖維紙(例如 Thermount)、JADE及 Speedboard(Gore)。

適用作該聚合物光罩之材料包括但不限於不會與該黏合薄片反應的所有膜型聚合物(例如，聚酯薄膜、聚醃亞胺、PET)。替代材料(例如金屬箔或經塗布的紙)亦可適用作一暫時黏附的光罩。為獲得最佳結果，該聚合物光罩將需要與該黏合薄片類似的雷射強度位準來消融該等通孔。

一般藉由使用諸如真空層壓設備、一積層壓製機、一滾筒疊合機或類似物等設備將該聚合物光罩黏附於該黏合薄片。黏附該聚合物光罩時所處的溫度較佳的係使得該黏合物具有黏性所需要的最小溫度，一般係75至100°C，從而使得在該黏合劑固化時不會發生明顯的提早。同樣，任何所施加的壓力較佳的係最小以使得樹脂在該黏合薄片中的

位移最小化。

一旦施加，該聚合物薄片便可以保持黏附於該黏合薄片直至所有該等元件皆為層壓進一多層電路作好準備。在層壓之前的所有處置操作中保留覆蓋薄片可能給所沈積的導電化合物提供一定的保護以防汙跡及類似缺陷。但是，在某些情況下，可能有利的係，在藉由該導電化合物填充該等通孔後不久便移除該聚合物光罩以使得延伸穿過該聚合物薄片的該導電化合物之部分沈積與該聚合物薄片乾淨地分離。熟習此項技術者可容易地決定在沈積該導電化合物後最有利地移除該聚合物薄片之時刻，此一般係基於諸如導電化合物、聚合物薄片及黏合薄片材料的選擇之類因素而斷定。

設想用於實施本發明之導電組合物可以係沈積為一膏而在典型的產業層壓條件下將經處理為在該等電路墊之間形成一導電路徑之任何材料。目前較佳的組合物包括美國專利案第5,948,533號(其全部內容係以引用的方式併入於此)所說明之該些組合物，其原因在於藉由此類組合物而與該等銅墊形成的冶金連接。此等組合物確實具有許多特性使其符合在本發明之方法中使用的需要。例如，此等組合之導電率優於習知的導電聚合物厚膜。導電聚合物厚膜一般將高位準的銀或銅顆粒併入一熱固性或熱塑性樹脂黏合劑而依賴於此等顆粒之機械接觸來載送電流。較佳的組合物採用一高熔點金屬與一相對較低熔點的合金，該金屬與該合金一起經歷一稱為瞬變液相燒結(TLPS)之程序以在該等

金屬顆粒之間以及與相鄰的銅墊形成真正的冶金接合處。

在陶瓷技術中，使用燒結來製造多層基板中的佈線。但是，此技術一般需要超過 700°C 之程序溫度以消除有機黏合劑並減少金屬氧化物以實現完全稠化。相反，若干冶金系統可以在遠低於 350°C 之溫度下經歷TLPS。TLPS之特徵在於將一低熔點金屬或合金升高至其熔化溫度，此時其擴散進一更高熔點的金屬或合金。由此形成之新合金在其產生時凝固而具有一全新的熔點。藉由明智地選擇在該TLPS程序中採用的金屬，可允許一將在實質上比原始低熔點合金的熔點更高的溫度下重新熔化之組合物。此性質允許藉由本發明之方法產生之多層電路構造承受焊接操作而不會令該組合物中原來形成的金屬基質重新熔化。

藉由採用冶金系統(其可經歷TLPS)而製備的高互連密度多層電路之黏合性質、機械整合性及抗腐蝕性遠遠優於藉由採用先前技術之組合物而製備的該些電路，因為無需添加主動熔劑。基於冶金系統(其可經歷TLPS)之組合物係完全交聯，而其所有組件一遇固化便會化學固定。甚至該等金屬的焊劑去氧化之反應副產物之特性亦如同將其以化學方式限制於該聚合物基質中之情況一樣。因此，此類組合物在理想上適合用於產生銅電路層之間的垂直互連。

其他特定的合適組合物可由美國專利案第7,169,209號(Nakata等人；其全部內容係以引用的方式併入於此)中所說明的顆粒形成。此類顆粒實際上並不透過兩個或兩個以上金屬組合物的顆粒之混合，而係在個別顆粒內及個別顆

粒之間經歷 TLPS，。

可以藉由熟習此項技術者所習知的各種方法之任何方法，例如網版或模板印刷、刮刀方法、壓力輔助的橡膠輥來施加該導電組合物。暫時的聚合物光罩在填充操作期間用作一接觸模板而係在對齊及層壓該等層之前移除。

可以藉由使用熟習此項技術者所習知的傳統蝕刻方法來形成設想在此使用的高密度電路層。由於最近引入承載薄銅箔的薄聚合物層壓物，因此由包銅聚合物層壓物來製造高密度電路已變得可行。標準的低密度電路係由承載~0.001英吋厚度銅箔之厚(0.030至0.060英吋)層壓物蝕刻而成。用於高密度層之聚合物層壓物一般小於0.020英吋厚而承載約0.0004英吋厚之銅箔。可以將較薄的箔蝕刻成產生比在採用傳統層壓物條件下可達到的尺度精細度更高之特徵。適用於蝕刻高密度電路之任何承載銅的包銅層壓構造皆將適用於本發明。承載一般替代金屬表面光製之銅電路(例如，金、錫、OSP、黏合促進處理)亦將適用於本發明。對於該層壓物，經考量供使用之材料將包括所有常用的可撓性與剛性層壓印刷電路板介電質或者熟習此項技術者容易設想之其他此類材料。

同樣，會設想將承載適用於蝕刻高密度電路之一層的任何聚合物介電質用於本發明。此將涵蓋經樹脂塗布的銅箔，其中該樹脂皆係c級(完全固化)，或者將設想將b(部分固化)與c級之一組合用於本發明。在b與c級樹脂層兩者皆存在之情況下，該b級層可替換該黏合薄片。

經樹脂塗布的箔、在僅一側上承載高密度電路的聚合物介電質及銅箔皆係向該核心提供奇數個高密度層之替代方案。在採用時，可能必須在層壓後蝕刻由此施加之經樹脂塗布的箔及銅箔。

熟習此項技術者可以容易地識別依據本發明適用於產生多層電路之對齊及層壓技術。確實還設想將在此項技術中一般所採用之該些技術用於藉由本發明之方法產生多層電路。一般地，在個別元件中形成加工孔而且使用加工接針來對齊該等元件。熟習此項技術者容易明白，在移除該聚合物薄片時必須稍加小心以確保該程序不會令特徵移位或扭曲。在某些情況下，由於隨溫度及濕度變化而在該等黏合或層壓材料中產生的尺度變化，因此所選擇的材料可能需要特別注意製造操作之環境控制。

該等層壓加工材料之層壓條件及製備係經選擇供使用的黏合及導壓材料所特定的。例如，當藉由美國專利案第5,948,533號中所說明的導電化合物來實施本發明之方法時；較佳的係不小於約190°C之一峰值層壓溫度與不小於約275 psi之一層壓壓力。

現在將參考以下非限制範例來更詳細地說明本發明。

範例1

為評估黏合薄片元件及HDI電路元件是否可以經歷分離的孔形成操作而接著將其黏在一起並加以適當填充，設計一測試載具。在一側上承載銅電路之一FR4層壓物中用雷射消融出通孔。自與該銅電路相對之側及終止於該銅處，

消融出該等通孔。雷射消融的通孔之直徑約為6密爾。獲得一FR4預浸體，並藉由真空層壓將其黏附於一聚酯薄膜薄片。採用對應於該FR4層壓物的圖案之一通孔圖案來對具有黏附的聚脂薄膜之預浸體進行機械鑽孔。由於在低於8密爾直徑的孔之情況下機械鑽孔之成本昂貴得令人卻步，因此在該預浸體中的通孔直徑係10密爾。藉由在曝露的銅上進行目視，自視覺上將該FR4預浸體中的孔與該層壓物中的通孔對齊。在一標準積層壓製機中於80°C及一小於20 psi之"吻合"壓力來黏性層壓已對齊的預浸體與層壓物。在黏性層壓後，重新檢查該對齊並藉由刮刀將導電化合物 Ormet 7001(Ormet Circuits公司)沈積於該聚酯薄膜光罩上。在一初始填充後，將該構造放置進一設定於95°C之烘爐，歷時15分鐘，以蒸發在該導電化合物中的溶劑並釋放藉由該填充操作而截獲的空氣。

在此乾燥步驟後執行一第二填充操作，以使得所有該等通孔皆包含與該聚酯薄膜表面齊平之導電化合物。藉由小心地自該構造之一角剝離來移除該聚酯薄膜薄片，並將該構造放置進一設定於95°C之烘爐，歷時30分鐘，以蒸發任何其餘溶劑。在完成乾燥循環後，將一銅箔薄片放置到該構造上而在該等通孔上，並製備一層壓疊板(lamination book)：

銅板，

釋放薄片，

Pacopad，

釋放薄片，

箔與預浸體與層壓物構造，

釋放薄片，

Pacopad，

釋放薄片，

銅板。

將該層壓疊板放置進一設定於190°C之積層壓製機，而將該壓製機閉合至一300 psi之所施加壓力。該層壓循環係60分鐘，而在該構造仍然較熱時將其移除。在已冷卻該構造後，製備斷面。

在顯微鏡下觀看，可以觀察到上部與下部銅之合金互連，並且該預浸體與層壓物兩者中的通孔經一致填充。自一銅表面至另一銅表面的電探測指示出透過該等通孔的良好電傳導，並且在該等銅表面上不可能觀察到任何埋藏的填充孔之徵象。

範例2

為決定本發明之方法是否適合於一其中可能必須將某些元件儲存一定時間直至所有元件皆作好層壓準備之典型製造環境，用刮刀將Ormet 7001(美國專利案第5,948,533號)處理成凹陷進在一FR4層壓物上之一聚合物塗層的蛇形圖案。藉由用刮刀將該Ormet 7001處理成每一附體試片之六個蛇形圖案，在一烘爐中進行5分鐘的95°C乾燥，垂直於初始填充方向用刮刀處理Ormet 7001之一第二填充物並在95°C烘爐中乾燥額外的30分鐘，從而製備十個測試樣本。

立即在一設定於1 90°C、300 psi的積層壓製機中對一樣本進行30分鐘的處理。測量並記錄該等蛇形圖案之阻抗。將其餘樣本保留於一自由作業環境中而不受保護，並依據上述層壓條件以一每週約一樣本之速度加以處理。在研究結束時，該等樣本之間在電阻方面不存在統計差異。

範例3

執行一實驗以決定將一聚酯薄膜薄片黏附於一預浸體材料是否會令該樹脂之固化明顯提早。該實驗之目的係決定黏附該聚酯薄膜是否會對該預浸體適當流動並黏附該等層壓物之能力產生一不利影響。對若干樣本執行差動掃描量熱法以決定其玻璃轉換溫度。所測試的樣本包括：

新鮮的預浸體，

已在儲存中的預浸體，

具有一所施加的聚酯薄膜層之新鮮預浸體，以及

具有一所施加的聚酯薄膜層之較舊的預浸體。

一較高的玻璃轉換溫度係該樹脂固化提早之一標記。

與該新鮮材料(3至4°C)相比，儘管在具有所施加的聚酯薄膜之樣本中觀察到一較小程度的提早(一般<1°C)，但其小於在已儲存的預浸體中觀察到的提早程度。由於較舊的預浸體材料在其禁止擱置壽命內仍然較佳，因此決定施加該聚酯薄膜不會產生明顯的有害影響。

儘管已參考其特定較佳具體實施例來詳細說明本發明，但應瞭解在所說明及所主張的精神及範疇內存在修改方案及變化方案。

【圖式簡單說明】

圖1表示藉由採用本發明方法來製備之一高密度多層電路之一示意圖。圖中：

- 在一白色背景上具有黑點之區域代表銅電鍍或箔，
- 在一白色背景上具有深色波浪線之區域代表完全固化的聚合物介電質(例如，FR4層壓物)，
- 在一白色背景上具有淺色波浪線之區域代表部分固化的黏合物(例如，FR4預浸體)，
- 具有棋盤陰影之區域代表用作暫時工具之一聚合物薄片，
- 在一白色背景上具有黑色球體之區域代表填充進通孔之導電化合物，以及
- 標記為"核心"之方塊白色區域代表具有相對較低電路密度之一雙側或多層電路核心。

圖1中標記為(a)之區段代表一多層電路核心，其具有在兩面上之圖案化的銅以及延伸穿過該結構的電路層並將該等電路層電互連之鍍銅的穿通孔。

圖1中標記為(b)之區段代表一暫時黏附於一聚合物薄片之聚合物黏合層，其中已將由此形成的結構選擇性地穿孔以形成通孔，而且已藉由一導電化合物來填充此類通孔。

圖1中標記為(c)之區段代表已黏附於一黏合薄片之兩側HDI電路，該黏合薄片在將最接近該核心而駐留的該HDI電路之面上承載一暫時黏附的聚合物薄片，其中由此形成的結構已經歷選擇性的材料移除從而形成盲(終止於該外

部銅層)通孔，且已藉由延伸穿過該聚合物光罩、黏合薄片及該聚合物介電質之一導電形成物來填充此類通孔。

圖1中標記為(d)之區段代表黏附於一黏合層之一單一側HDI電路，該黏合層在該HDI電路不承載電路之側上承載一暫時黏附的聚合物薄片，其中由此形成的結構已經歷選擇性的材料移除從而形成盲(終止於該外部銅層)通孔，且已藉由延伸穿過該聚合物光罩、黏合薄片及該聚合物介電質之一導電形成物來填充此類通孔。

圖1中標記為(e)之區段代表一銅箔薄片。

【主要元件符號說明】

- a 多層電路核心
- b 聚合物黏合層
- c HDI電路/聚合物介電材料
- d HDI電路/聚合物介電材料
- e 銅箔薄片

五、中文發明摘要：

本發明提供一種用於大量層壓及互連透過平行處理而製造的高密度互連電路層之方法。本發明之方法採用一消除通孔電鍍並提供無缺陷外部電路層之內外互連策略。導電膏及通孔層亦係本發明之關鍵特徵。

六、英文發明摘要：

The invention provides methods to mass laminate and interconnect high density interconnect circuit layers fabricated through parallel processing. Invention methods employ an inside-out interconnection strategy that eliminates plating of vias and provides defect-free outer circuit layers. Conductive paste and via layers are also key features of the invention.

十、申請專利範圍：

1. 一種產生高互連密度多層電路之方法，該方法包含：

對齊並層壓所需要的多個平行製造的子構造，

其中該等子構造之每一構造包含下列元件之至少兩個元件：

(a) 一多層電路核心；

(b) 黏合薄片，其係暫時黏附於一聚合物光罩，其中已將由此形成之結構選擇性地穿孔以形成通孔，而已藉由一導電膏來填充此類通孔；

(c) 一聚合物介電材料，其在附著於一承載一聚合物光罩的黏合薄片之任一側上承載高密度電路，其中由此形成之結構已經歷選擇性的材料移除從而形成盲通孔，且已藉由延伸穿過該聚合物光罩、黏合薄片及該聚合物介電質之一導電形成物來填充此類通孔；

(d) 一聚合物介電材料，其在附著於一承載一聚合物光罩的黏合薄片之一側上承載高密度電路，其中由此形成之結構已經歷選擇性的材料移除從而形成盲通孔，且已藉由延伸穿過該聚合物光罩、黏合薄片及該聚合物介電質之一導電形成物來填充此類通孔；以及

(e) 一銅箔薄片；

其中該多個子構造經選擇以致使形成該所需要的高互連密度多層電路。

2. 如請求項1之方法，其中元件(b)之形成方式為：

- (i) 提供暫時黏附於一保護性聚合物光罩之該黏合薄片，
- (ii) 透過該黏合薄片與暫時聚合物光罩兩者而產生孔圖案，
- (iii) 藉由一合適的導電化合物來填充該等孔，以及
- (iv) 移除該聚合物光罩。

3. 如請求項1之方法，其中元件(c)及/或(b)之形成方式為：

- (i) 提供暫時黏附於一聚合物光罩之該黏合薄片；
- (ii) 同時或隨後將承載高密度電路之該聚合物介電質在與該聚合物光罩相對之側上黏附於該黏合薄片；
- (iii) 透過該聚合物光罩、該黏合薄片及該聚合物介電質產生該孔圖案；
- (iv) 藉由一合適的導電化合物來填充該等孔；以及
- (v) 移除該暫時聚合物光罩。

4. 如請求項1之方法，其中元件(c)及/或(d)之形成方式為：

- (i) 提供暫時黏附於一聚合物光罩之該黏合薄片；
- (ii) 透過該黏合薄片及該聚合物光罩而產生一孔圖案；
- (iii) 在一或兩個面上提供承載高密度電路之該聚合物介電質；
- (iv) 在該聚合物介電質中產生對應於在步驟(ii)中產生的該些孔之一孔圖案而使得該等孔自將最接近該核心或最內部元件而駐留之該聚合物介電質的表面延伸而終止於在該相對表面上的該高密度電路；

- (v) 將該黏合薄片與該聚合物介電質對齊而使得每一者中的該孔圖案係共同定位，並使得該聚合物光罩在該黏合薄片與該聚合物介電質之該相對表面上；
- (vi) 將在步驟(v)中產生的該構造黏性層壓以形成一單一實體；
- (vii) 藉由一合適的導電化合物填充在步驟(vi)中產生的該實體中之該等對齊的孔，而使得該導電化合物延伸穿過該聚合物光罩、該黏合薄片及該聚合物介電質並與該高密度電路緊密接觸，以及
- (viii) 移除該聚合物光罩。
5. 如請求項1之方法，其中在形成通孔之前將與傳統核心最緊密接近之該等黏合薄片黏附於該核心。
6. 如請求項1之方法，其中元件(b)與(e)係組合成一單一實體(例如，經樹脂塗布的銅箔)。
7. 如請求項1之方法，其中該導電化合物係選自美國專利案第5948533號中所說明的化合物中。
8. 如請求項1之方法，其中該聚合物光罩係由聚酯薄膜組成。
9. 一種藉由如請求項1至8中任一項之方法製備之高互連密度多層電路。

十一、圖式：

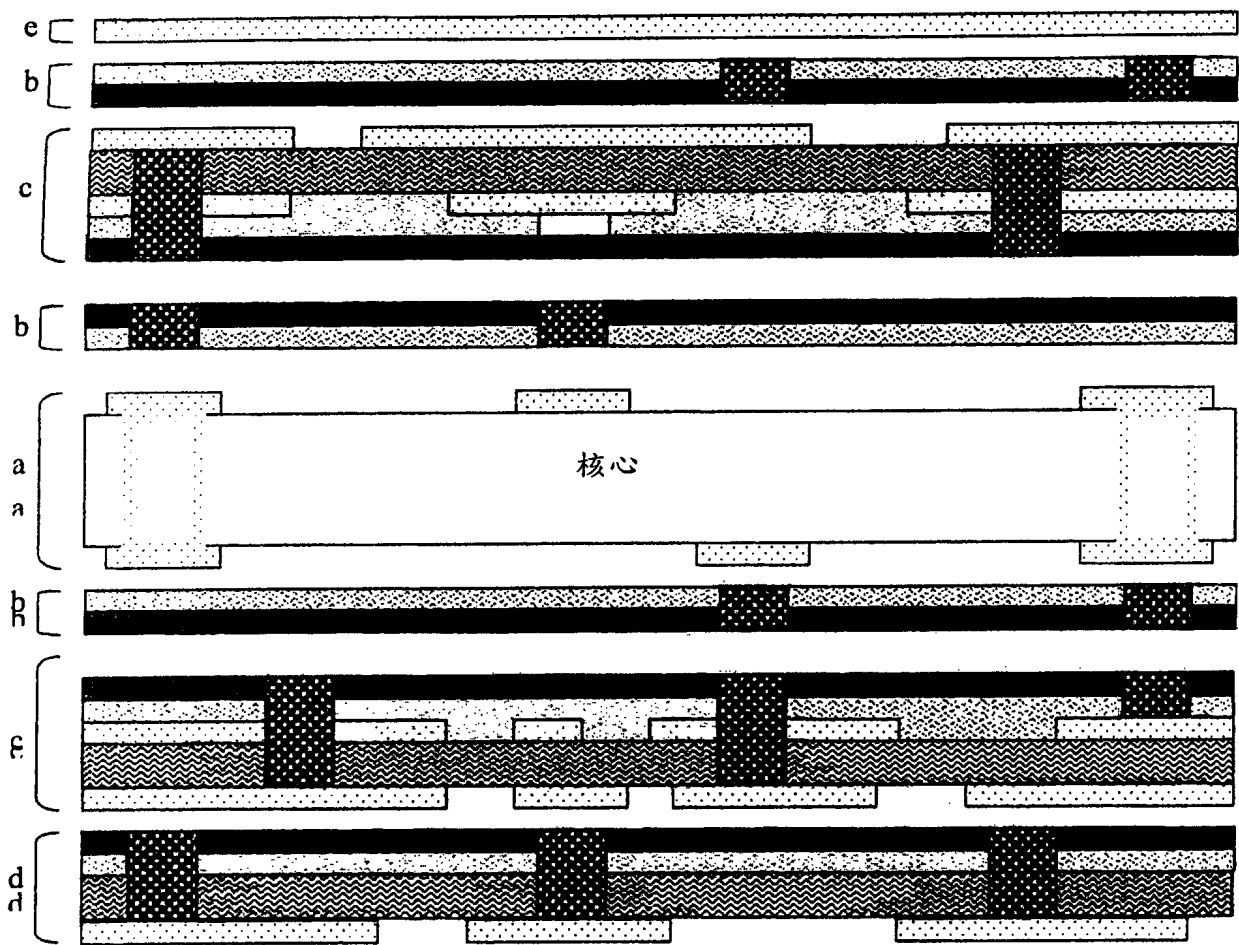


圖 1

七、指定代表圖：

(一)本案指定代表圖為：第 (1) 圖。

(二)本代表圖之元件符號簡單說明：

- a 多層電路核心
- b 聚合物黏合層
- c HDI電路/聚合物介電材料
- d HDI電路/聚合物介電材料
- e 銅箔薄片

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)