



[12] 发明专利申请公开说明书

[21] 申请号 200410003939. X

[43] 公开日 2004 年 8 月 18 日

[11] 公开号 CN 1521804A

[22] 申请日 2004. 2. 10

[21] 申请号 200410003939. X

[30] 优先权

[32] 2003. 2. 14 [33] JP [31] 2003 - 036143

[71] 申请人 精工爱普生株式会社

地址 日本东京

[72] 发明人 伊东春树

[74] 专利代理机构 中科专利商标代理有限责任公
司

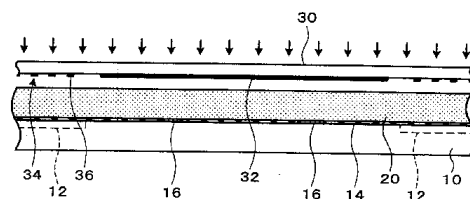
代理人 李香兰

权利要求书 3 页 说明书 10 页 附图 6 页

[54] 发明名称 半导体装置及其制造方法、半导体
晶片、电路基板及电子机器

[57] 摘要

本发明涉及半导体装置及其制造方法、半导体晶片、电路基板及电子机器，其目的在于提高可靠性。在形成有多个集成电路(12)的半导体基板(10)上，形成树脂层(20)。在树脂层(20)的表面，形成多个凹部(22)。在树脂层(20)上，形成通过至少一个凹部(22)的布线(40)。将半导体基板(10)，切断成多个半导体芯片。将它们各自的凹部(22)，做成：其开口宽度小于布线(40)的厚度，深度则在 $1\mu\text{m}$ 以上。



- 1、一种半导体装置的制造方法，包括：在形成有多个集成电路的半导体基板上，形成树脂层的工序；
- 5 在所述树脂层的表面，形成多个凹部的工序；
在所述树脂层上，形成至少通过一个所述凹部的布线的工序；以及
将所述半导体基板，切断成多个半导体芯片的工序，
将各个所述凹部的开口宽度，做成小于所述布线的厚度，且具有 $1\mu\text{m}$ 以上的深度。
- 10 2、如权利要求 1 所述的半导体装置的制造方法，
用感光性树脂前驱体，形成所述树脂层，
所述凹部的形成工序，采取使用掩模的光刻蚀法进行，
所述掩模，具有旨在对所述感光性树脂前驱体进行超过析像能力的微细图案的光照射的透过遮蔽图案。
- 15 3、如权利要求 2 所述的半导体装置的制造方法，
所述感光性树脂前驱体，感光部分是不溶解性的负片型，
所述透过遮蔽图案，包括宽度在所述布线厚度以下的遮蔽部。
- 4、如权利要求 3 所述的半导体装置的制造方法，
所述遮蔽部的宽度，在所述树脂层的厚度的 $1/4$ 以下。
- 20 5、如权利要求 1~4 任一项所述的半导体装置的制造方法，还具有：
在所述凹部形成之后、所述布线形成之前，对包括所述树脂层的所述凹部的内壁在内的表面，进行粗糙面处理的工序。
- 6、如权利要求 5 所述的半导体装置的制造方法，还具有：
在所述布线形成之后、所述半导体基板的切断之前，在所述树脂层上，
25 形成至少覆盖所述布线的一部分的第 2 树脂层的工序。
- 7、如权利要求 6 所述的半导体装置的制造方法，还包括：
在所述第 2 树脂层的表面，形成凹凸的工序。
- 8、如权利要求 7 所述的半导体装置的制造方法，还包括：
在所述第 2 树脂层的表面，形成第 3 树脂层的工序。
- 30 9、如权利要求 8 所述的半导体装置的制造方法，还包括：

在所述第 3 树脂层的表面，形成凹凸的工序。

- 10、一种半导体晶片，包括：形成有多个集成电路的半导体基板；
在所述半导体基板上形成的、表面形成有多个凹部的树脂层；以及
在所述树脂层上，至少通过一个所述凹部而形成的布线，
5 将各个所述凹部的开口宽度，做成小于所述布线的厚度，且具有 $1\mu\text{m}$
以上的深度。

11、如权利要求 10 所述的半导体晶片，
所述凹部的所述开口宽度，在所述树脂层的厚度的 $1/4$ 以下。

- 12、如权利要求 10 或 11 所述的半导体晶片，
10 所述凹部，在所述树脂层的整个所述表面上形成。

13、如权利要求 10 或 11 所述的半导体晶片，
所述布线，具有设置外部端子的脊；
所述凹部，至少在所述树脂层的所述脊下的区域形成。

- 14、如权利要求 10 或 11 所述的半导体晶片，
15 包括所述树脂层的所述凹部的内壁在内的表面，进行了粗糙面处理。

15、如权利要求 14 所述的半导体晶片，
若将所述树脂层作为第 1 树脂层，则还具有：
形成在所述第 1 树脂层上的、至少覆盖所述布线的一部分的第 2 树脂
层。

- 16、如权利要求 15 所述的半导体晶片，
20 在所述第 2 树脂层的表面，形成有凹凸。

17、如权利要求 16 所述的半导体晶片，
还具有形成在所述第 2 树脂层上的第 3 树脂层。

- 18、如权利要求 17 所述的半导体晶片，
25 在所述第 3 树脂层的表面，形成有凹凸。

19、如权利要求 18 所述的半导体晶片，
所述第 3 树脂层，用遮光性比所述第 1 及第 2 树脂层高的材料形成。

- 20、一种半导体装置，包括：形成有集成电路的半导体芯片；
形成在所述半导体芯片上、表面形成有多个凹部的树脂层；以及
30 在所述树脂层上，至少通过一个所述凹部而形成的布线，

将各个所述凹部的开口宽度，做成小于所述布线的厚度，且具有 $1\mu\text{m}$ 以上的深度。

- 21、如权利要求 20 所述的半导体装置，
所述凹部的所述开口宽度，在所述树脂层的厚度的 $1/4$ 以下。
- 5 22、如权利要求 20 或 21 所述的半导体装置，
所述凹部，在所述树脂层的整个所述表面上形成。
- 23、如权利要求 20 或 21 所述的半导体装置，
所述布线，具有设置外部端子的脊；
所述凹部，至少在所述树脂层的所述脊下的区域形成。
- 10 24、如权利要求 20 或 21 所述的半导体装置，
包括所述树脂层的所述凹部的内壁在内的表面，进行了粗糙面处理。
- 25、如权利要求 24 所述的半导体装置，
若将所述树脂层作为第 1 树脂层，则还具有：
形成在所述第 1 树脂层上、至少覆盖所述布线的一部分的第 2 树脂层。
- 15 26、如权利要求 25 所述的半导体装置，
在所述第 2 树脂层的表面，形成有凹凸。
- 27、如权利要求 26 所述的半导体装置，
还具有形成在所述第 2 树脂层的第 3 树脂层。
- 28、如权利要求 27 所述的半导体装置，
20 在所述第 3 树脂层的表面，形成有凹凸。
- 29、如权利要求 28 所述的半导体装置，
所述第 3 树脂层，用遮光性比所述第 1 及第 2 树脂层高的材料形成。
- 30、一种电路基板，安装着权利要求 20 或 21 所述的半导体装置。
- 31、一种电子机器，具有权利要求 20 或 21 所述的半导体装置。

半导体装置及其制造方法、半导体晶片、电路基板及电子机器

5 技术领域

本发明涉及半导体装置及其制造方法、半导体晶片、电路基板及电子机器。

背景技术

10 近年来，在晶片级制造的所谓晶片级 CSP (Chip Scale/size Package) 受到关注。晶片级 CSP，是在半导体晶片上形成树脂层，再在树脂层上形成布线，然后将半导体晶片切割成多个半导体装置。在这里，树脂层和布线的密接性（紧密接触的能力），在提高产品的可靠性方面，十分重要。

15 发明内容

本发明的目的在于，在半导体装置及其制造方法、半导体晶片、电路基板及电子机器中，提高可靠性。

(1)、本发明涉及的半导体装置的制造方法，包括：在形成多个集成电路的半导体基板上，形成树脂层的工序；

20 在所述树脂层的表面，形成多个凹部的工序；

在所述树脂层上，形成通过至少一个所述凹部的布线的工序；以及，将所述半导体基板，切断成多个半导体芯片的工序；

25 将各个所述凹部的开口宽度做成小于所述布线的厚度，且具有 $1\mu\text{m}$ 以上的深度。采用本发明后，由于通过树脂层的凹部形成布线，所以能提高树脂层和布线的密接性。

(2)、在该半导体装置的制造方法中：

用感光性树脂前驱体，形成所述树脂层；

所述凹部的形成工序，采取使用掩模的光刻蚀法进行；

30 所述掩模，可以具有旨在对所述感光性树脂前驱体进行超过析像能力的微细图案的光照射的透过遮蔽图案。

(3)、在该半导体装置的制造方法中：

所述感光性树脂前驱体，感光部分是不溶解性的负片型；

所述透过遮蔽图案，也可以包括宽度在所述布线厚度以下的遮蔽部。

(4)、在该半导体装置的制造方法中：

5 所述遮蔽部的宽度，也可以在所述树脂层的厚度的 1/4 以下。

(5)、在该半导体装置的制造方法中，还可以具有：

在所述凹部形成之后、所述布线形成之前，对包括所述树脂层的所述凹部的内壁在内的表面，进行粗糙面处理的工序。

(6)、在该半导体装置的制造方法中，还可以具有：

10 在所述布线形成之后、所述半导体基板的切断之前，在所述树脂层上，形成至少覆盖所述布线的一部分的第 2 树脂层的工序。

(7)、在该半导体装置的制造方法中，还可以包括：

在所述第 2 树脂层的表面，形成凹凸的工序。

(8)、在该半导体装置的制造方法中，还可以包括：

15 在所述第 2 树脂层的表面，形成第 3 树脂层的工序。

(9)、在该半导体装置的制造方法中，还可以包括：

在所述第 3 树脂层的表面，形成凹凸的工序。

(10)、本发明涉及的半导体晶片，包括：形成多个集成电路的半导体基板；

20 在所述半导体基板上形成、表面形成多个凹部的树脂层；

在所述树脂层上，通过至少一个所述凹部而形成的布线。

将各个所述凹部的开口宽度，做成小于所述布线的厚度，且具有 1 μ m 以上的深度。采用本发明后，由于通过树脂层的凹部形成布线，所以能提高树脂层和布线的密接性。

25 (11)、在该半导体晶片上，

所述凹部的所述开口宽度，也可以在所述树脂层的厚度的 1/4 以下。

(12)、在该半导体晶片上，

所述凹部，也可以在所述树脂层的整个所述表面上形成。

(13)、在该半导体晶片上，

30 所述布线，具有设置外部端子的脊；

所述凹部，也可以至少在所述树脂层的所述脊下的区域形成。

(14)、在该半导体晶片中，
对包括所述树脂层的所述凹部的内壁在内的表面，可以进行粗糙面处理。

5 (15)、在该半导体晶片中，
将所述树脂层作为第 1 树脂层，还可以具有：
形成在所述第 1 树脂层上、至少覆盖所述布线的一部分的第 2 树脂层。

(16)、在该半导体晶片中，
可以在所述第 2 树脂层的表面，形成凹凸。

10 (17)、在该半导体晶片中，
还可以具有形成在所述第 2 树脂层上的第 3 树脂层。

(18)、在该半导体晶片中，
可以在所述第 3 树脂层的表面，形成凹凸。

(19)、在该半导体晶片中，
15 所述第 3 树脂层，可以用遮光性比所述第 1 及第 2 树脂层高的材料形成。

(20)、本发明涉及的半导体装置，包括：形成集成电路的半导体芯片；

在所述半导体芯片上形成、表面形成多个凹部的树脂层；
20 在所述树脂层上，通过至少一个所述凹部而形成的布线。
将各个所述凹部的开口宽度，做成小于所述布线的厚度，且具有 $1\mu\text{m}$ 以上的深度。采用本发明后，由于通过树脂层的凹部形成布线，所以能提高树脂层和布线的密接性。

(21)、在该半导体装置中，
25 所述凹部的所述开口宽度，可以在所述树脂层的厚度的 $1/4$ 以下。

(22)、在该半导体装置中，
所述凹部，可以在所述树脂层的整个所述表面上形成。

(23)、在该半导体装置中，
所述布线，具有设置外部端子的脊；
30 所述凹部，也可以至少在所述树脂层的所述脊下的区域形成。

(24)、在该半导体装置中，
对包括所述树脂层的所述凹部的内壁在内的表面，可以进行粗糙面处理。

(25)、在该半导体装置中，
5 将所述树脂层作为第 1 树脂层，还可以具有：
形成在所述第 1 树脂层上、至少覆盖所述布线的一部分的第 2 树脂层。

(26)、在该半导体装置中，
可以在所述第 2 树脂层的表面，形成凹凸。

(27)、在该半导体装置中，
10 还可以具有形成在所述第 2 树脂层的第 3 树脂层。

(28)、在该半导体装置中，
可以在所述第 3 树脂层的表面，形成凹凸。

(29)、在该半导体装置中，
所述第 3 树脂层，可以用遮光性比所述第 1 及第 2 树脂层高的材料形
15 成。

(30)、本发明涉及的电路基板，安装着上述半导体装置。

(31)、本发明涉及的电子机器，具有上述半导体装置。

附图说明

20 图 1 是本发明的实施方式涉及的半导体装置的制造方法的说明图。

图 2 是本发明的实施方式涉及的半导体装置的制造方法的说明图。

图 3 (A) ~ 图 3 (C) 是凹部的开口形状の説明图。

图 4 (A) ~ 图 4 (C) 是本发明的实施方式涉及的半导体装置的制造
方法的说明图。

25 图 5 (A) ~ 图 5 (C) 是本发明的实施方式涉及的半导体装置的制造
方法的说明图。

图 6 是本发明的实施方式涉及的半导体装置的制造方法的说明图。

图 7 是本发明的实施方式涉及的半导体装置的说明图。

图 8 是安装了本发明的实施方式涉及的半导体装置的电路基板的图
30 形。

图 9 是具有本实施方式涉及的半导体装置的电子机器的图形。

图 10 是具有本实施方式涉及的半导体装置的电子机器的图形。

具体实施方式

5 下面，参阅附图，讲述本发明的实施方式。本发明并不限于以下的实施方式。本发明可以适用于半导体装置的一种形态——CSP（Chip Scale/Scale Package）。

正如图 1 所示，在本实施方式中，使用半导体基板（例如半导体晶片）
10 10。在半导体基板 10 上，形成有集成电路 12。将半导体基板切断成为多个半导体芯片 90（参阅图 7）时，在半导体基板 10 上，形成多个集成电路 12，每个半导体芯片 90，都具有一个集成电路 12。

也可以在半导体基板 10 的表面，形成至少由一层构成的钝化膜 14。
15 钝化膜 14，是电绝缘膜。钝化膜 14，既可以仅用非树脂材料（例如 SiO_2 或 SiN ）形成，也可以再在其上，形成由树脂（例如聚酰亚胺树脂）构成的膜。钝化膜 14，不含导电性粒子。

在半导体基板 10 上，形成有电极 16。电极 16，也可以是与集成电路 12 电连接的布线的一部分（端部）。钝化膜 14，至少避开电极 16 的中央部位形成。钝化膜 14，可以骑在电极 16 的端部上。

在本实施方式中，在半导体基板上形成树脂层 20。既可以在上涂敷树脂前驱体（前体）后形成，也可以通过旋涂方式，在半导体基板 10 上扩散树脂前驱体后形成。在本实施方式中，树脂层 20，包括固化（聚合）之前及之后的所有状态。树脂层 20，既可以做成多层，也可以做成 1 层。树脂层 20，是电绝缘层。树脂层 20，在固化（聚合）之后，还可以具有缓和应力的功能。树脂层 20，可以用聚酰亚胺树脂、硅酮变性聚酰亚胺树脂、
25 环氧树脂、硅酮变性环氧树脂、苯并环丁烯（BCB；benzocyclobutene）、聚苯并恶唑（PBO；polybenzoxazole）等树脂（或其前驱体）形成。树脂层 20，不含导电性粒子。树脂层 20，可以用具有遮光性的材料形成。

树脂层 20，可以用对能量线（光线（紫外线、可见光线）、X 射线、电子射线）具有感应性质的能量线感应性树脂前驱体形成。作为能量线感应性树脂前驱体（例如感光性树脂前驱体），有：被能量照射的部分的溶
30

解性减小，成为不溶解的负片型；和被能量照射的部分的溶解性增加的正片型。

树脂层 20，可以布图。所谓布图，是在树脂层 20 上除掉其一部分区域后，形成贯通空间。在布图时，可以采用蚀刻术（例如光刻蚀法）。这时，使用掩模 30。

掩模 30 可以具有透过/遮蔽部 32，以便去掉树脂层 20 在将半导体基板 10 切断成多个半导体芯片 90（参阅图 7）时的切断区域（例如切割线）的那一部分。透过/遮蔽部 32，可以一直配置到电极 16 的上方。透过/遮蔽部 32，还可以一直配置到成为半导体芯片的区域的周边部位的上方。

如果掩模 30 是正片型（即如果形成树脂层 20 时，使用的能量线感应性树脂前驱体是正片型），透过/遮蔽部 32 就是能量（例如光线）的透过部。如果像图 1 所示，掩模 30 是负片型（即如果形成树脂层 20 时，使用的能量线感应性树脂前驱体是负正片型），透过/遮蔽部 32 就是能量（例如光线）的遮蔽部。这时，能量线迂回到达透过/遮蔽部 32 的正下方的区域。其结果，如图 2 所示。树脂层 20，在通过布线形成的端部，可以具有倾斜面 21。树脂层 20 的布图，既可以使倾斜面 21 不到达集成电路 12 的上方，也可以使倾斜面 21 到达集成电路 12 的上方。

掩模 30，可以包括透过遮蔽图案 34，以便对树脂层 20 进行超过析像力的细微图案的能量照射（例如光照射）。所谓“超过析像力的细微图案”，是指已细小到无法在树脂层 20 上形成贯通空间的细微图案。不过，虽然有细微图案，但通过透过遮蔽图案 34，仍能够进行能量线照射（例如光线照射）。透过遮蔽图案 34，是为了在树脂层 20 上形成凹部 22 而添加的，其形状与凹部 22（其开口）的形状一一对应（包括反转形状）。

如果在形成树脂层 20 时，使用的能量线感应性树脂前驱体是负片型，那么透过遮蔽图案 34 就包括遮蔽部 36。由于能量线被遮蔽部 36 遮住，所以树脂层 20 与遮蔽部 36 相对的区域，溶解性不减少。遮蔽部 36，为超过析像力的细微形状。遮蔽部 36 的宽度，可以在树脂层 20 的厚度的 1/4 以下。遮蔽部 36 的宽度，既可以在树脂层 20 上形成的布线的厚度以下，也可以比它小。

如图 2 所示，在树脂层 20 的表面，形成多个凹部 22。形成凹部 22，

可以采用使用掩模 30 的蚀刻术（例如光刻蚀法）。更详细地说，通过向树脂层 20 上照射能量线后，透过遮蔽图案 34 就成为超过析像力的细微形状，所以在树脂层 20 上，不会形成贯通空间，而形成凹部 22。凹部 22，具有底面。底面既可以是平坦的，也可以与形成凹部 22 的开口的面平行。凹部 22 可以在集成电路 12 的上方形成。

在用负片型的能量线感应性树脂前驱体形成树脂层 20 时，因能量线迂回进入遮蔽部 36 的正下方，所以凹部 22 可以成为从底面朝外扩大的形状。这时，凹部 22 的内壁面，可以是锥面。凹部 22 的形成，既可以与树脂层 20 的布图同时进行，也可以另外进行。凹部 22 的开口的宽度，小于在树脂层 20 上形成的布线 40（参阅图 4（A））的厚度。另外，凹部 22 具有能够提高树脂层 20 和在其上形成的布线 40 的密接性的深度（例如 $1\mu\text{m}$ 以上的深度）。

图 3（A）～图 3（C），是说明凹部开口的平面形状的图形，示出半导体基板 10 上成为一个半导体芯片的区域。图 3（A）所示的多个凹部 24，相互连续，呈晶格状。图 3（B）所示的多个凹部 26，则呈点在配置。这时，各凹部 26 的开口状，既可以是四边形，也可以是圆形。图 3（C）所示的多个凹部 28，成为环状。这时，组成同心圆的一组凹部 28，可以在树脂层 20 上形成布线 40 的脊（land）42（参阅图 5（A））的位置上形成。除了这些之外，还可以就像形成多条沟那样地形成多个凹部。掩模 30 透过遮蔽图案 34，成为与凹部的开口形状对应的形状（包括反转形状）。

在蚀刻工序（光刻蚀法工序）中，在能量线的照射（例如曝光）之后，使树脂层 20 显影。通过显影形成凹部 22。在用负片型能量线感应性树脂前驱体形成树脂层 20 时，可以对形成凹部 22 的树脂层 20 的整个面照射能量线（例如整个面曝光）。这样，能使树脂层 20 整体固化。还可以对形成有凹部 22 的树脂层 20 进行固化（cure）。

可以对包括树脂层 20 的凹部 22 的内壁在内的表面（例如整个表面），进行粗糙面处理。粗糙面处理，既可以在上述蚀刻工序（光刻蚀法工序）之后进行，也可以反之，在其之前进行。粗糙面处理，可以通过灰化、溅射蚀刻、喷砂等中的某一个，或它们的组合进行。粗糙面处理后形成的凹凸，比凹部 22 形成的凹凸更细微。粗糙面处理，可以（只）对树脂层 20

的集成电路 12 的上方的区域进行。粗糙面处理，也可以对凹部 22 的内壁（例如只对底面）进行。在布图之后，树脂层 20 的端部出现倾斜面 21 时，也可以对该倾斜面 21 进行粗糙面处理。

正如图 4 (A) 所示，在树脂层 20 上形成布线 40。布线 40，既可以形成一层，也可以形成多层。例如：用溅射堆积 TiW 层及 Cu 层，再在其上通过电镀形成 Cu 层。其形成法，可以采用众所周知的技术。采用通过电极 16 之上（与电极 16 进行电连接）的方式来形成布线 40。布线 40，还可以通过倾斜面 21。布线 40 形成到形成有凹部 22 的区域。使所形成的布线 40 通过凹部 22。更详细地说，将布线 40 的一部分，在凹部 22 的内壁上形成。布线 40 的表面，即使在凹部 22 的内侧，也可以高出树脂层 20 的表面（形成开口的面）。在布线 40 的表面，也可以在凹部 22 的上方之处有洼槽。布线 40 还可以具有脊（宽度比线粗的部分）42。脊 42 是为了在其上设置外部端子 60（参阅图 5 (A)）而形成的。在凹部 22 上也可以（只）形成脊 42。

如图 4 (B) 所示，在树脂层（第 1 树脂层）20 上，还可以形成第 2 树脂层 50。也可以用树脂层 20 的内容替代第 2 树脂层 50。第 2 树脂层 50，可以是阻焊（solder resist）层。第 2 树脂层 50，还可以覆盖布线 40 全部或部分（例如除了脊 40 的中央部位之外的部分）。第 2 树脂层 50，还可以覆盖半导体基板 10 从树脂层 20 露出来的部分（例如刻线或电极的附近）。第 2 树脂层 50，在树脂层 20 从布线 40 处露出的面上，进入凹部 22。

可以如图 4 (C) 所示，对第 2 树脂层 50 进行布图。其形成方法，可采用在树脂层 20 的布图中讲述过的方法。通过布图，在第 2 树脂层 50 上形成贯通空间。例如，可以使布线 40 的一部分（例如脊 42 的中央部位），从第 2 树脂层 50 中露出来。或者可以使半导体基板 10 的切断区域，从第 2 树脂层 50 中露出来。布图后，也可以使第 2 树脂层 50 保留下来，以便至少覆盖布线 40 的一部分，例如，可以使第 2 树脂层 50 覆盖布线 40 和电极 16 的电连接部位。第 2 树脂层 50 也可以覆盖树脂层 20 的倾斜面 21 上的布线 40。第 2 树脂层 50 还可以覆盖布线 40 除脊 42 的中央部位之外的其它部位。

在本实施方式中，包括在第 2 树脂层 50 上形成凹凸。在第 2 树脂层

50 上, 可以形成多个凹部 52。其形成方法, 可采用在树脂层 20 上形成凹部 22 时所讲述的方法。凹部 52, 既可以在树脂层 20 的上方形成, 也可以在半导体基板 10 从树脂层 20 露出的区域上形成。关于凹部 52 的详细情况, 可参照凹部 22 讲述的内容。在第 2 树脂层 50 上, 也可以进行粗糙面处理, 以便形成凹凸。该粗糙面处理的内容, 与对树脂层 20 进行的粗糙面处理的内容相同。

可以如图 5 (A) 所示, 形成外部端子 60。外部端子 60, 可用软钎焊 (soft solder) 或硬钎焊 (hard solder) 中的某一种方法形成。作为软钎焊, 可以使用不含铅的软钎料 (以下称作“无铅软钎料”)。作为无铅软钎料, 既可以使用锡—银 (Sn—Ag) 系、锡—铋 (Sn—Bi) 系、锡—锌 (Sn—Zn) 系或锡—铜 (Sn—Cu) 系的合金, 也可以在这些合金中再至少添加银、铋、锌、铜中的某一个。形成外部端子 60, 可以采用众所周知的方法。

还可以如图 5 (B) 所示, 在第 2 树脂层 50 之上, 形成第 3 树脂层 70。第 3 树脂层 70 可以采用树脂层 20 的内容。形成的第 3 树脂层 70, 可以覆盖第 2 树脂层 50。形成的第 3 树脂层 70, 可以进入第 2 树脂层 50 的凹部 52。形成的第 3 树脂层 70, 可以使半导体基板 10 的切断区域露出。形成的第 3 树脂层 70, 可以覆盖外部端子 60 的一部分 (例如其根部)。第 3 树脂层 70, 可以在覆盖整个半导体基板 10 后, 进行布图。使第 3 树脂层 70 覆盖外部端子 60 后, 可以从外部端子 60 的上端部去掉第 3 树脂层 70。布图时, 可以采用在树脂层 20 的布图中讲述的内容。或者通过使用激光或灰化, 去掉第 3 树脂层 70 的一部分。使用激光或灰化, 也可以适用于第 1 及第 2 树脂层 20、50 的布图。

还可以如图 5 (C) 所示, 在第 3 树脂层 70 上形成凹凸。例如, 在第 3 树脂层 70 上, 形成多个凹部 72。其形成方法, 可以采用在树脂层 20 上形成凹部 22 时所讲述过的内容。凹部 72, 可以在第 1 及第 2 树脂层 20、50 的上方形成。关于凹部 72 的详细情况, 可以采用凹部 22 的内容。可以在第 3 树脂层 70 上进行粗糙面处理, 形成凹凸。该粗糙面处理, 可以采用对树脂层 20 进行的粗糙面处理的内容。还可以使用形成覆盖外部端子 60 的第 3 树脂层 70、再从外部端子 60 的上端部去掉第 3 树脂层 70 的工序 (例如灰化等), 在除此之外的部分中, 对第 3 树脂层 70 的表面进行粗

糙面处理。

本实施方式涉及的半导体晶片，包括：形成多个集成电路 12 的半导体基板 10；在半导体基板 10 上形成的、表面有多个凹部的树脂层 20；在树脂层 20 上形成的、通过凹部 22 的布线 40。详细内容，如前所述。

5 可以如图 6 所示，可以切断（例如划线（scribing）或切割（dicing））半导体基板 10。若不在半导体基板 10 的切断区域设置第 1、2 及 3 树脂层 20、50、70，就不需要切断树脂，所以能防止刻刀（或刀片）80 的堵塞。

图 7 是本实施方式涉及的半导体装置的说明图。半导体装置包括：形成集成电路的半导体芯片 90；在半导体芯片 90 上形成的、表面具有多个
10 凹部 22 的树脂层 20；在树脂层 20 上形成的、通过凹部 22 布线 40。半导体芯片 90，可以从半导体基板 10 上切出来的。有关其它详细情况，均如前所述。

采用本实施方式后，由于在树脂层 20 上形成了凹部 22，所以树脂层 20 与布线 40（例如其脊 42）的密接性，或树脂层 20 与第 2 树脂层 50 的
15 密接性高。如果再对树脂层 20 的表面进行粗糙面处理，就能进一步提高它们的密接性。有关密接性的内容，也适用于第 2 及第 3 树脂层 50、70。另外，由于在树脂层 22 上形成凹部 22，所以光反射或折射后，使树脂层 20 的遮光性增大。例如，对波长为 400~600nm 的光，遮光性得到增大。有关遮光性的情况，也适合于第 2 及第 3 树脂层 50、70。树脂层 20 等的
20 遮光性增大后，就能减少集成电路 12 的误动作。

图 8 示出安装了在上述实施方式中讲述的半导体装置 1 的电路基板 1000。作为具有有这种半导体装置的电子机器，图 9 示出便携式计算机 2000，图 10 示出携带电话 3000。

本发明并不限于上述实施方式。可以有各种各样的变形。例如，本发
25 明包括与在实施方式中讲述的结构实质上相同的结构（例如：功能、方法及结果相同的结构，或目的及结果相同的结构）。另外，本发明还包括：置换实施方式中讲述的结构非本质的部分后的结构。另外，本发明还包括与在实施方式中讲述的结构具有相同的作用效果，或能达到相同的目的结构。另外，本发明还包括向在实施方式中讲述的结构中，附加众所周知的技术的结构。
30

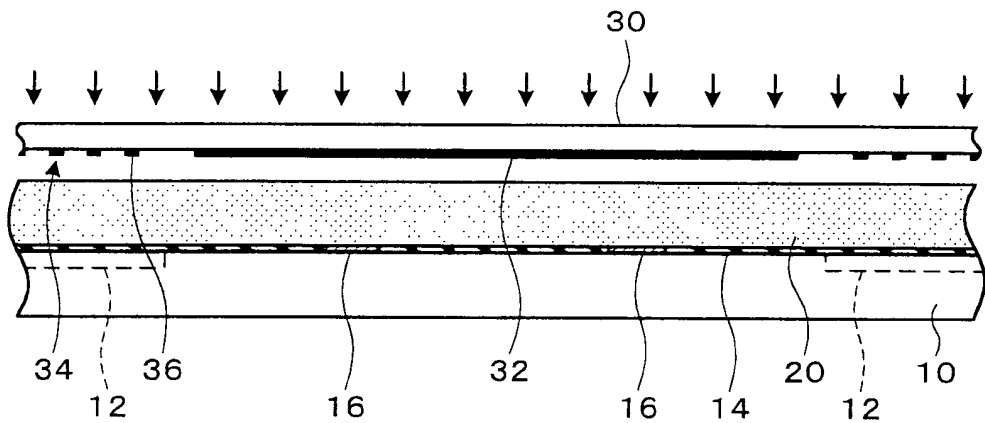


图 1

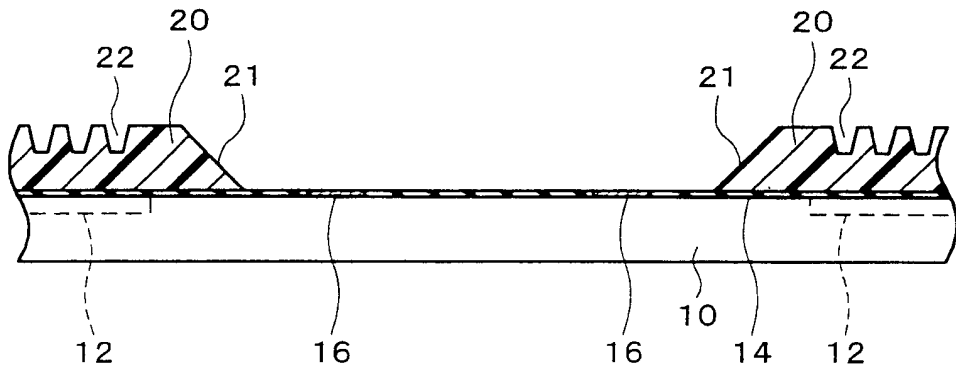
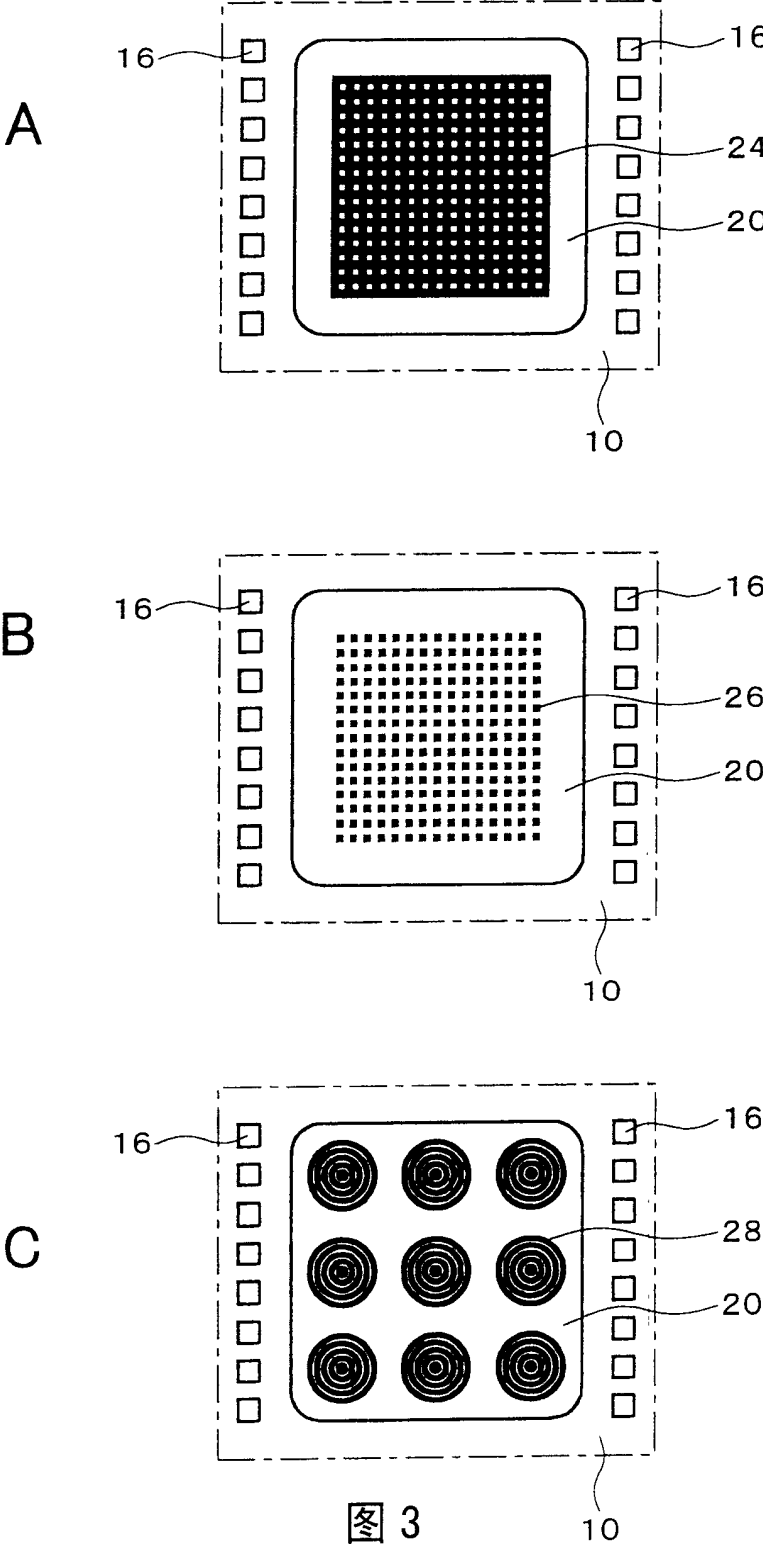


图 2



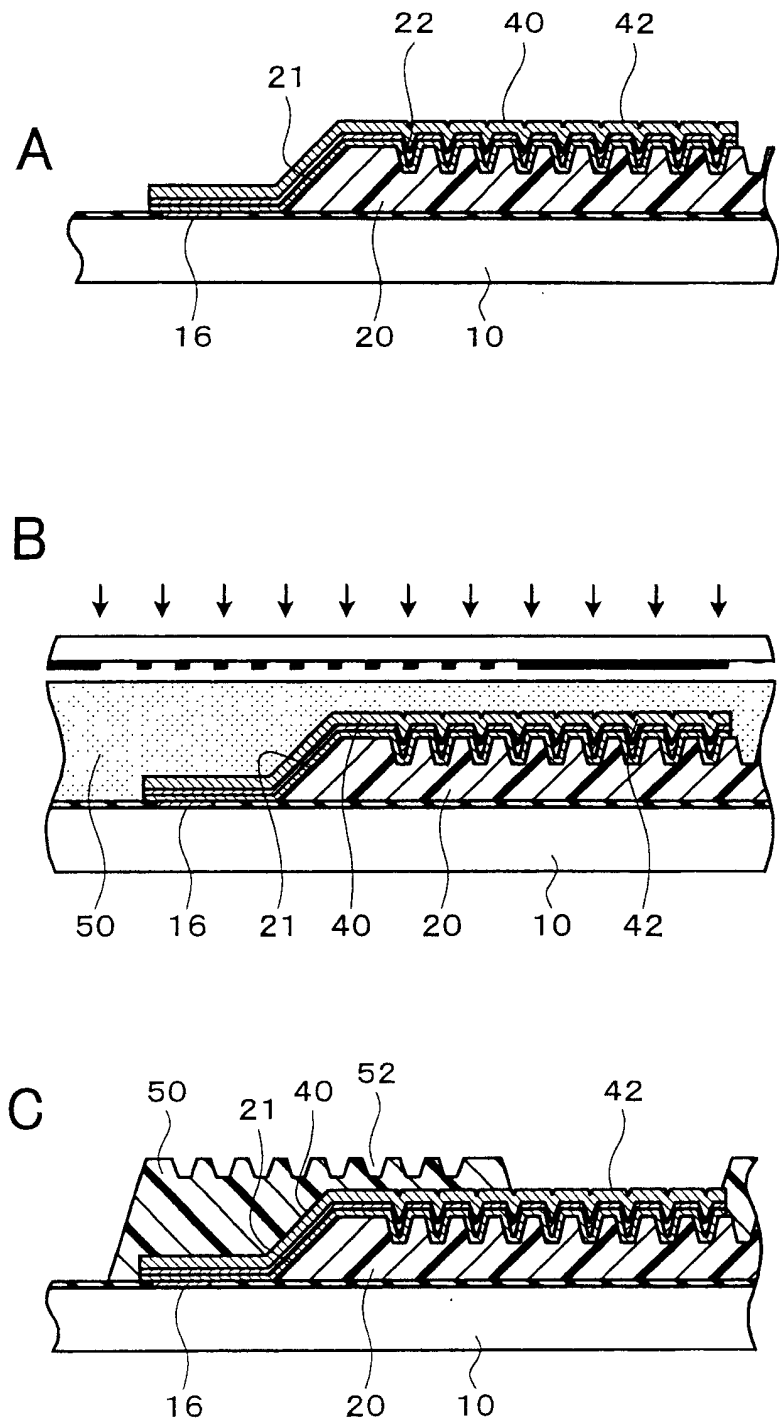


图 4

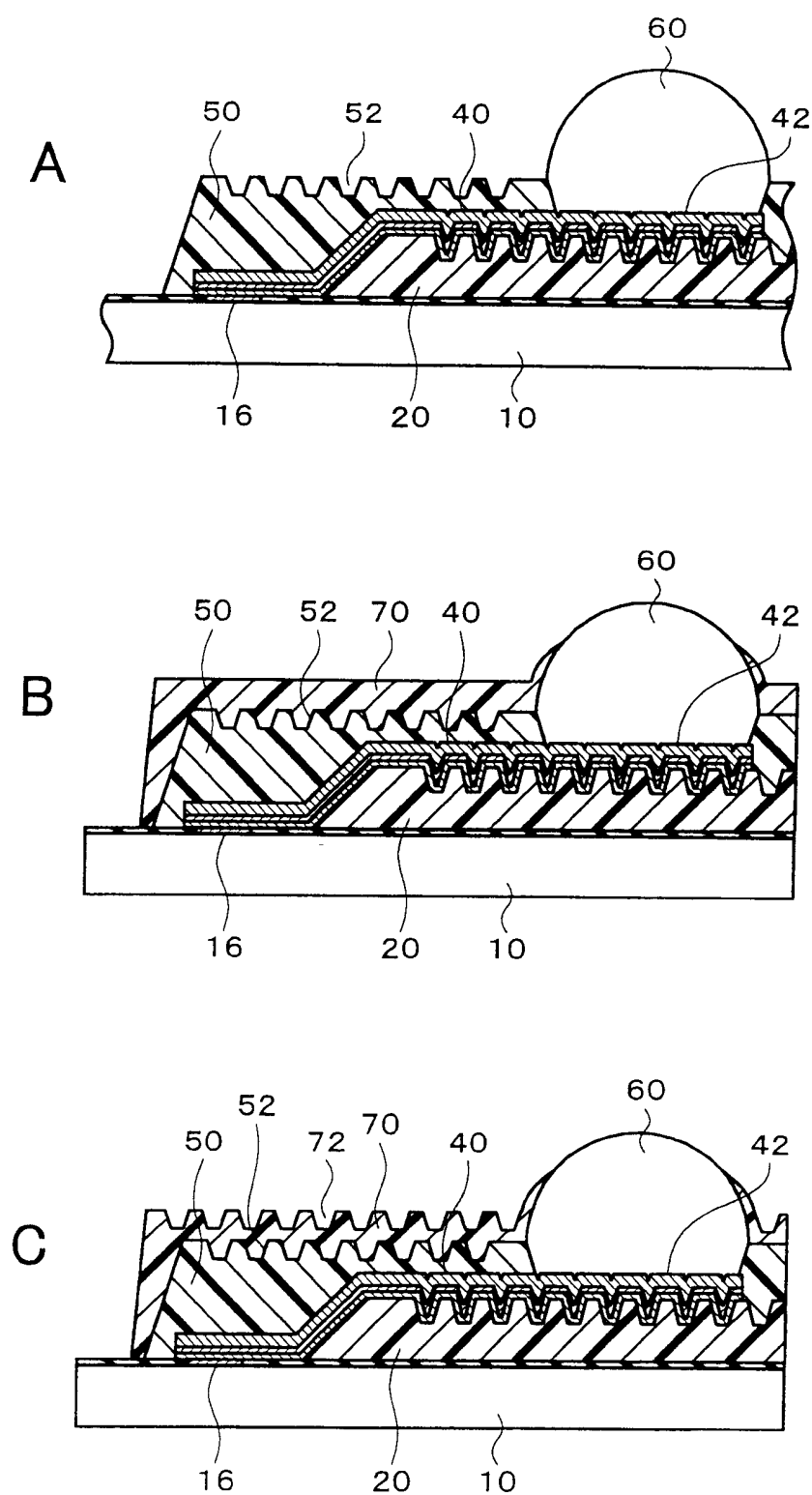


图 5

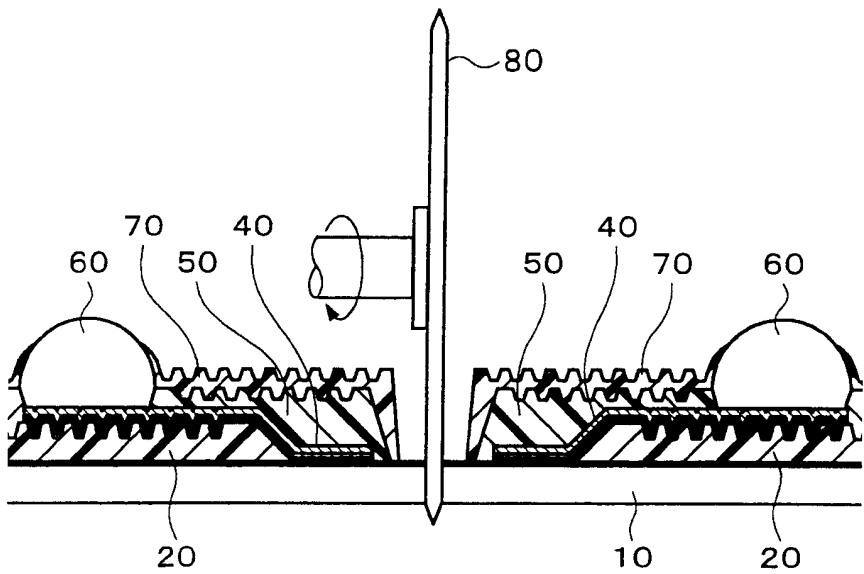


图 6

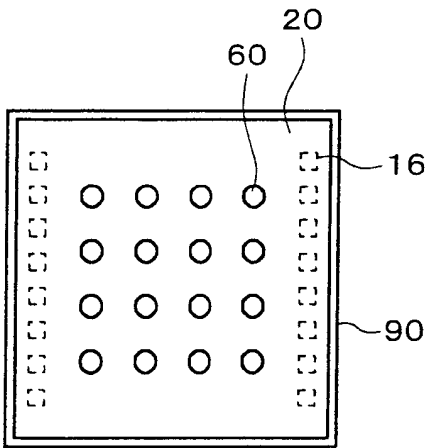


图 7

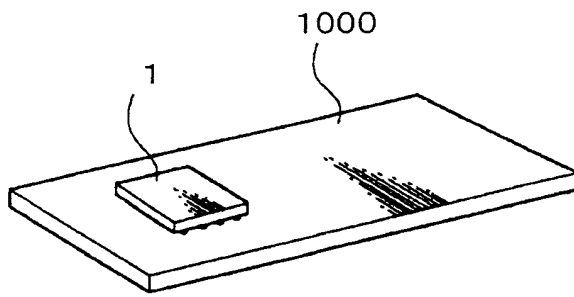


图 8

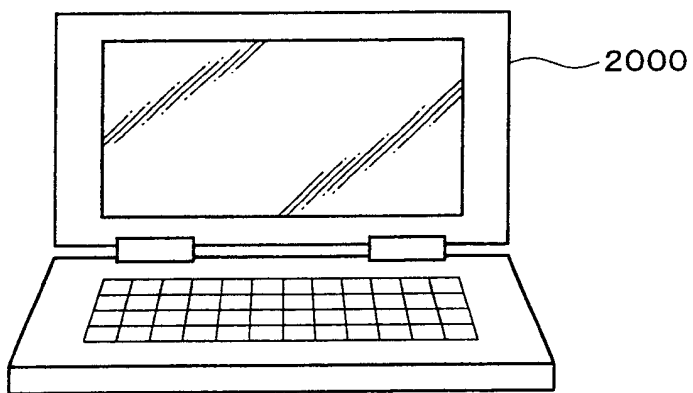


图 9

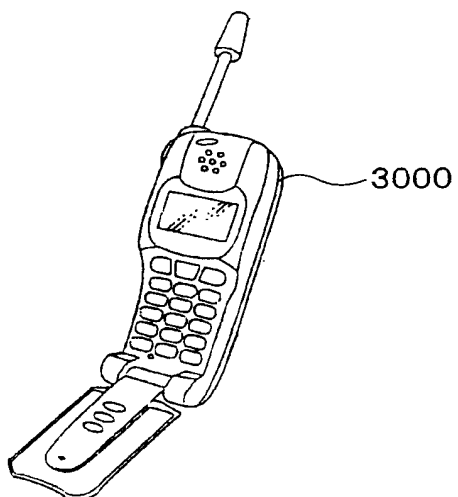


图 10