

NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保
護が可能): ARIPO (BW, GH, GM, KE, LR, LS,
MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM,
ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ,
TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ,
DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT,
LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS,
SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM,
GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類 :

一 国際調査報告 (条約第21条(3))

明 細 書

発明の名称：半導体装置

技術分野

[0001] 本発明は、光電変換素子を用いた光センサを有する半導体装置に関する。

背景技術

[0002] 光電変換を利用した光センサは、画像の認識のみでなく、生体認証等の分野でも使用され、用途が広がっている。PINフォトダイオードは、p+層とn+層の間にintrinsic layerを挟んだものであり、応答速度がすぐれ、また、暗電流が小さいので、大きなS/N比を得ることが出来る。

[0003] 特許文献1には、a-Siを用いた縦型PINフォトセンサが記載されている。特許文献2には、プレーナ構造でのPINフォトダイオードをイメージセンサとして使用した例が記載されている。

先行技術文献

特許文献

[0004] 特許文献1：特開平2-159772号公報

特許文献2：特開平6-314779号公報

発明の概要

発明が解決しようとする課題

[0005] フォトダイオードを平面的なイメージセンサとして使用する場合、フォトダイオードとともに、TFT (Thin Film Transistor) によって、スイッチングTFTや駆動TFTが形成される。また、フォトダイオードに電源を供給したり、フォトダイオードから出力を検出したりするために、電源線、検出線、走査線等が必要である。

[0006] フォトダイオードに接続する電極には薄膜が使用される。一方、フォトダイオードに隣接して、あるいは、フォトダイオードの下層にスイッチングTFTや駆動回路が配置されるのでフォトダイオードの形成される領域には、

凹凸が生じやすい。したがって、凹凸によって、フォトダイオードに接続する導電膜に段切れが生じ、センサとしての信頼性を損なうことになる。

[0007] 本発明は、フォトダイオード付近に生ずる凹凸を防止し、フォトダイオードに接続する電極の段切れを防止して、信頼性の高いフォトセンサを実現することである。

課題を解決するための手段

[0008] 本発明は上記課題を解決するものであり、主な具体的な手段は次のとおりである。

[0009] (1) 光センサを有する半導体装置であって、前記光センサは、基板の上に薄膜トランジスタが形成され、前記薄膜トランジスタよりも上層にフォトダイオードが形成され、前記フォトダイオードは、アノード、光導電膜、カソードで構成され、前記カソードはチタン膜で構成され、前記チタン膜と前記光導電膜の間には、第1の透明導電膜が形成されていることを特徴とする半導体装置。

[0010] (2) 光センサを有する半導体装置であって、前記光センサは、基板の上に薄膜トランジスタが形成され、前記薄膜トランジスタよりも上層にフォトダイオードが形成され、前記フォトダイオードは、アノード、光導電膜、カソードで構成され、前記カソードはチタン膜で構成され、前記チタン膜は第1の透明導電膜に接し、前記チタン膜は前記第1の透明と前記光導電膜の間に形成されていることを特徴とする半導体装置。

[0011] (3) 光センサを有する半導体装置であって、前記光センサは、基板の上に薄膜トランジスタが形成され、前記薄膜トランジスタよりも上層にフォトダイオードが形成され、前記フォトダイオードは、アノード、光導電膜、カソードで構成され、前記アノードの一部を覆って第1の有機絶縁膜が形成され、前記アノードには、前記第1の有機絶縁膜の上を延在する接続電極が接続していることを特徴とする半導体装置。

図面の簡単な説明

[0012] [図1]光センサの平面図である。

[図2]光センサ要素の平面図である。

[図3]光センサの断面図である。

[図4]光センサ要素の問題箇所を示す拡大平面図である。

[図5]図4のA－A断面図である。

[図6]図4のB－B断面図である。

[図7]実施例1の構成を示す断面図である。

[図8A]実施例1の構成を実現するプロセスフローの最初のプロセスを示す断面図である。

[図8B]図8Aに続くプロセスの断面図である。

[図8C]図8Bに続くプロセスの断面図である。

[図8D]図8Cに続くプロセスの断面図である。

[図8E]図8Dに続くプロセスの断面図である。

[図8F]図8Eに続くプロセスの断面図である。

[図9]実施例2の構成を示す断面図である。

[図10A]実施例2の構成を実現するプロセスフローの最初のプロセスを示す断面図である。

[図10B]図10Aに続くプロセスの断面図である。

[図11A]第1のプロセスフローにおける、図10Bに続くプロセスの断面図である。

[図11B]第1のプロセスフローにおける、図11Aに続くプロセスの断面図である。

[図11C]第1のプロセスフローにおける、図11Bに続くプロセスの断面図である。

[図12A]第2のプロセスフローにおける、図10Bに続くプロセスの断面図である。

[図12B]第2のプロセスフローにおける、図12Aに続くプロセスの断面図である。

[図12C]第2のプロセスフローにおける、図12Bに続くプロセスの断面図で

ある。

[図12D]第2のプロセスフローにおける、図12Cに続くプロセスの断面図である。

[図13]実施例3の構成を示す断面図である。

[図14A]実施例3の構成を実現するプロセスフローの最初のプロセスを示す断面図である。

[図14B]図14Aに続くプロセスの断面図である。

[図14C]図14Bに続くプロセスの断面図である。

[図14D]図14Cに続くプロセスの断面図である。

[図14E]図14Dに続くプロセスの断面図である。

[図15]実施例3の他の構成を示す断面図である。

発明を実施するための形態

[0013] 図1は本発明が適用される光センサ装置の平面図である。図1において、センサ領域には、センサ要素がマトリクス状に形成されている。センサ領域の大きさは、例えば、横方向の径 x が3cm、縦方向の径 y が3cmである。センサ領域には、走査線11が横方向（ x 方向）に延在し、縦方向（ y 方向）に配列している。検出線12と電源線13が縦方向に延在し、横方向に配列している。走査線11と検出線12、あるいは、走査線11と電源線13で囲まれた領域がセンサ要素となっている。各センサ要素内には、スイッチングTFT15とPIN光導電膜ダイオード10、及び蓄積容量16が形成されている。蓄積容量16の一方の電極はTFT15のソースと接続し、他方の電極は、例えば基準電位に接続する。

[0014] センサ領域外側の横方向には走査線駆動回路20が配置し、上方向には電源回路40が配置し、下方向には検出回路30が配置している。走査線駆動回路20や検出回路30は、TFTで形成されている。走査線駆動回路20内のシフトレジスタによって、走査線11が上方向から順次選択される。

[0015] 電源線13は、各フォトダイオードのアノードと接続し、縦方向に延在して、センサ領域上側における電源回路40において、同一電源に接続される

。そして、電源線 1 3 にはアノード電位が供給される。検出線 1 2 は、スイッチング T F T のドレインと接続し、スイッチング T F T のソースは、フォトダイオード 1 0 のカソードと接続する。検出線 1 2 は、各センサ要素から下方向に延在し、検出回路 3 0 にて光電流が検出される。図 1 において、走査線 1 1 によって選択されたセンサ要素に光が照射されると、フォトダイオード 1 0 から光電流が発生し、この光電流を、検出線 1 2 を通して検出回路 2 0 にて検出する。

[0016] 図 2 は各センサ要素の平面図である。図 2 は図を複雑化しないために、一部の電極等は省略されている。各センサ要素の大きさは、例えば、横方向 x 1 が $50\mu\text{m}$ 、縦方向 y 1 が $50\mu\text{m}$ である。図 2 において、走査線 1 1 が横方向 (x 方向) に延在して縦方向 (y 方向) に配列している。また、電源線 1 3 及び検出線 1 2 が縦方向に延在し、横方向に配列している。走査線 1 1 と電源線 1 3、あるいは、走査線 1 1 と検出線 1 2 で囲まれた領域にフォトダイオードのカソード 1 2 6、光導電膜 1 3 0、アノード 1 3 1 等が形成されている。

[0017] 検出線 1 2 からスルーホール 1 4 0 を介して半導体膜 1 0 7 が x 方向に延在し、屈曲して走査線 1 1 の下を通過する。この時 T F T が形成される。この場合、走査線 1 1 が T F T のゲート電極になる。半導体膜 1 0 7 は y 方向に延在してスルーホール 1 2 5 において、チタン (T i) で形成された、フォトダイオードのカソード 1 2 6 に接続する。スルーホール 1 2 5 は、図 3 で説明するように、厚い有機パッシベーション膜に形成されるので、径が大きい。カソード 1 2 6 の上に光導電膜 1 3 0 が形成され、その上にアノード 1 3 1 が I T O (I n d i m u T i n O x i d e) によって形成される。これによってフォトダイオードが形成される。

[0018] 図 2 において、アノード 1 3 1 と電源線 1 3 の間の接続電極 1 3 3 によってフォトダイオードに電源が供給される。電源線 1 3 は、表面の絶縁膜の上をそのまま電源回路 4 0 に延在してもよいし、途中でスルーホールを介して T F T のドレイン電極あるいは、ソース電極と同じ層に乗り換えて延在して

もよい。

[0019] 図3は、図1の光センサ装置の断面図である。図3に示す光センサは、基板100と反対側、すなわちアノード131側から光が入力する方式である。図1に示すように、センサ領域の外側には、TFTで形成した駆動回路が形成されている。ポリシリコン半導体は移動度が大きいので、駆動回路を構成するTFTはポリシリコン半導体で形成するのが有利である。

[0020] 一方、センサ領域に形成されるスイッチングTFTは、リーク電流の小さい酸化物半導体（OS: Oxide Semiconductorと呼ぶこともある）で形成することが有利である。そこで、本実施例では、ポリシリコン半導体TFTと酸化物半導体TFTの両方を用いた、ハイブリッド方式のアレイ基板を使用している。図3において、左側が周辺回路用のポリシリコンTFTであり、中央部分がPINフォトダイオードとそのためのスイッチングTFTである。

[0021] ポリシリコンは、a-Siをエキシマレーザによってポリシリコン化した、いわゆる低温ポリシリコンを用いるが、それでも、ポリシリコン半導体のアニール温度は、酸化物半導体を形成するためのプロセス温度を超えるので、先ず、ポリシリコン半導体TFTを形成し、その後、酸化物半導体TFTを形成する。したがって、まず、周辺回路から製造することになる。

[0022] 図3において、ガラス基板100の上に窒化シリコン（SiN）と酸化シリコン（SiO）の積層膜による下地膜101を形成する。ガラス基板100からの不純物がポリシリコン半導体102や酸化物半導体107を汚染することを防止するためである。SiO膜の厚さは、例えば200nm、SiN膜の厚さは例えば20nmである。

[0023] その上にTFTのためのポリシリコン膜102を形成する。ポリシリコン膜102は、先ずa-Si膜を形成し、その後、エキシマレーザによってa-Siをポリシリコンに変換し、パターニングしたものである。ポリシリコン膜102の厚さは例えば50nmである。なお、下地膜101であるSiO膜とSiN膜、及びa-Si膜はCVDによって連続して形成することが出来

る。

[0024] その後、ポリシリコン半導体膜102を覆って第1ゲート絶縁膜103をSiO₂によって形成する。第1ゲート絶縁膜103の厚さは例えば、100nmである。その上に金属あるいは合金によって第1ゲート電極104を形成する。第1ゲート電極104は、例えば、MoWで形成される。ところで、周辺回路領域とセンサ領域は同時に形成される。第1ゲート電極104を形成すると同時に、センサ領域のスイッチングTFETに対応する部分に、第1ゲート電極104と同じ材料で遮光膜105を形成する。この遮光膜105を後で形成される酸化物半導体TFETのボトムゲート電極として使用することも出来る。

[0025] 第1ゲート電極104及び遮光膜105を覆って第1層間絶縁膜106をSiO₂膜及びSiN膜の積層膜で形成する。SiN膜の厚さは例えば300nm、SiO₂膜の厚さは、200nmである。第1層間絶縁膜106の上に酸化物半導体膜107を形成する。酸化物半導体としては、IGZO (Indium Gallium Zinc Oxide)、ITZO (Indium Tin Zinc Oxide)、ZnON (Zinc Oxide Nitride)、IGO (Indium Gallium Oxide) 等がある。本実施例では、酸化物半導体としてIGZOを使用している。

[0026] ところで、酸化物半導体は、特性を維持するためには、酸素量を維持することが重要である。したがって、第1層間絶縁膜106は、上層がSiO₂膜である必要がある。SiNは、水素を供給して、酸化物半導体を還元してしまうからである。SiO₂膜が酸化物半導体膜107と接していればSiO₂膜から酸素を酸化物半導体に供給することが出来る。

[0027] 酸化物半導体膜107のドレイン領域には、ドレイン保護電極108が積層され、ソース領域にはソース保護電極109が形成されている。ドレイン保護電極108とソース保護電極109は金属で形成され、ポリシリコンTFETにおけるスルーホールを佛酸(HF)で洗浄する際に、酸化物半導体TFET側のスルーホールにおいて、酸化物半導体膜107が佛酸(HF)によって

消失することを防止するものである。

[0028] 酸化物半導体膜 107 を覆って第2ゲート絶縁膜 110 が SiO 膜によって形成される。SiO 膜は厚さが 100 nm 程度である。SiO 膜 110 の上にゲートアルミナ膜 111 が形成され、その上に第2ゲート電極 112 が、例えば、MoW合金によって形成される。SiO で形成された第2ゲート絶縁膜 110、及びゲートアルミナ膜 111 から酸化物半導体膜 107 に酸素を供給することによって酸化物半導体膜 107 の特性を安定させる。

[0029] 本実施例では、ソース保護電極 109 を延在させ、対向する部分にゲート電極 112 と同じ構成の容量電極 114 を形成することによって、第2ゲート絶縁膜 110 及び容量アルミナ (AlOx) 膜 113 を介して蓄積容量を形成している。容量アルミナ (AlOx) 膜 113 及び容量電極 114 は、ゲートアルミナ膜 111 及びゲート電極 112 と同時に形成される。容量アルミナ (AlOx) 膜の厚さは 10 nm 以下なので、容量の値に対してはほとんど影響がない。

[0030] 第2ゲート電極 112 及び容量電極 114 を覆って、第2層間絶縁膜 115 が SiO 膜と SiN 膜の積層膜によって形成される。SiO 膜の厚さは例えば 300 nm、SiN 膜の厚さは例えば 100 nm である。SiO 膜が酸化物半導体膜 107 に、より近い下側に配置することが多い。第2層間絶縁膜 115 を形成した後、周辺回路のポリシリコン TFT 側にスルーホール 120、121 を、センサ領域側の酸化物半導体 TFT 側にスルーホール 122、123 を同時に形成する。

[0031] ポリシリコン TFT 側のスルーホール 120、121 は、酸化膜を除去するために佛酸(HF)洗浄を行うが、この時、酸化物半導体 TFT 側のスルーホール 122、123 にも佛酸(HF)が入り込み、酸化物半導体膜 107 を消失させることを防止するために、ドレイン保護電極 108、ソース保護金属膜 109 が使用される。

[0032] ポリシリコン TFT 側のスルーホール 120、121 に対応して、第1ドレイン電極 116、第1ソース電極 117 が形成され、酸化物半導体 TFT

側のスルーホール 1 2 2、1 2 3 に対応して、第 2 ドレイン電極 1 1 8、第 2 ソース電極 1 1 9 が形成される。第 2 ドレイン電極 1 1 8 は検出線 1 2 と接続する。第 1 ドレイン電極 1 1 6、第 1 ソース電極 1 1 7、第 2 ドレイン電極 1 1 8、第 2 ソース電極 1 1 9 等は、T i、A l、T i の積層膜で形成され、各厚さは、例えば、下層から順に、5 0 n m、4 5 0 n m、5 0 n m である。

[0033] 第 2 層間絶縁膜 1 1 5 を覆って有機パッシベーション膜 1 2 4 が例えば、アクリル等の樹脂によって形成される。有機パッシベーション膜 1 2 4 は平坦化膜を兼ねているので 2 μ m 程度と、厚く形成される。有機パッシベーション膜 1 2 4 には、T F T のソース電極 1 1 9 に対応してソース電極 1 1 9 とフォトダイオードのカソード 1 2 6 を接続するためのスルーホール 1 2 5 が形成される。有機パッシベーション膜 1 2 4 の厚さが厚いために、スルーホール 1 2 5 の径は大きくなる。

[0034] 有機パッシベーション膜 1 2 4 の上に T i によってカソード 1 2 6 が形成される。カソード 1 2 6 は厚さが 1 0 0 n m 程度であり、有機パッシベーション膜 1 2 4 のスルーホール 1 2 5 内に延在する。カソード 1 2 6 の上に P I N 膜 1 3 0 が形成される。P I N 膜 1 3 0 は、カソード 1 2 6 の上に厚さ 4 0 n m 程度で n + 層 1 2 7 が形成され、その上に厚さ 6 0 0 n m で i 層 (a - S i 層) 1 2 8 が形成され、その上に厚さ 3 0 n m で p + 層 1 2 9 が形成された構成である。なお、P I N 膜 1 3 0 のこれらの値は例である。n + 層 1 2 7、i 層 1 2 8、p + 層 1 2 9 は全て a - S i で形成される。これらは、全て C V D によって連続して形成することが出来る。以後この P I N 膜 1 3 0 (光導電膜 1 3 0) を単に a - S i 膜 1 3 0 とよぶこともある。

[0035] p + 層 1 2 9 の上にアノードとしての I T O 膜 1 3 1 が、例えば、厚さ 5 0 n m で形成される。その後、電氣的なリークを防止するために、第 3 層間絶縁膜 1 3 2 を例えば S i N によって形成する。第 3 層間絶縁膜 1 3 2 には、アノード 1 3 1 の表面にホールが形成され、この部分からアノード電位を電源線 1 3 及び接続電極 1 3 3 を介して供給することを可能にしている。

[0036] 図3において、電源線13と同時に形成された接続電極133が第3層間絶縁膜132の上を延在して、第3層間絶縁膜132のホールにおいて、アノード131に接続し、フォトダイオードにアノード電位を供給する。接続電極133は、厚さ100nmのTi膜、厚さ300nmのアルミニウム膜、厚さ100nmのTi膜の積層構造によって形成される。

[0037] 接続電極133、アノード131、第3層間絶縁膜132等を覆って無機パッシベーション膜134が、例えばSiNによって形成される。図3においては、有機パッシベーション膜124は、カソード126以外の部分では、第3層間絶縁膜132及び無機パッシベーション膜134によって覆われている。有機パッシベーション膜124は、プロセス中に、大気等から水分を吸収する。動作中にこの水分が有機パッシベーション膜124から放出されると膜剥がれ等の原因になる。そこで、有機パッシベーション膜124を覆っている第3層間絶縁膜132及び無機パッシベーション膜134に水抜き穴135を形成し、有機パッシベーション膜124に含まれる水分を放出できるようにしている。

[0038] 以上で光センサ装置は完成するが、この状態では、表面は厚さが200nm程度のSiN膜134であるので機械的な強度が十分でない。そこで、光センサを機械的に保護するために、無機パッシベーション膜134の上に有機保護膜136を形成することがある。有機保護膜136は例えばアクリル樹脂で形成され、厚さは、例えば2μmである。

[0039] 図4は、センサ要素の平面図である。図4ではTF Tは省略されている。図4において、検出線12及び電源線13と、走査線11で囲まれた領域にセンサ要素が形成されている。図4において、有機パッシベーション膜124に形成されたスルーホール125を覆って、カソード126がTiによって形成されている。カソード126の上にa-Siで形成され、PIN構造を有する光導電膜130が形成され、その上にアノード131がITOによって形成されている。そして、アノード131の上に電源線13から接続電極133が延在し、アノード131に電位を供給する。図4における、A-

A部分及びB－B部分が、本発明が解決しようとする課題の部分である。

[0040] 図5は、図4のA－A断面図であり、本発明が解決しようとする第1の問題点である。図5では、問題となる部分の層以外は省略されている。図5において、第2層間絶縁膜115の上にソース電極119が形成され、ソース電極119は、有機パッシベーション膜124に形成されたスルーホール125を介して、Tiで形成されたカソード126と接続する。カソード126の上に光導電膜（PIN膜）であるa－Si膜130が形成され、その上にITOで形成されたアノード131が形成されている。

[0041] 図5において、光導電膜であるa－Si膜130はドライエッチングによって形成するが、この時、a－Si膜130とTi膜126（カソード126）とのエッチング選択比が小さいので、カソード126であるTi膜も同時にエッチングされ、カソード126が薄くなる。そうすると、特に、スルーホール125内において、カソード126が断線する。

[0042] 図6は、図4のB－B断面図であり、本発明で解決しようとする第2の問題点と第3の問題点を示す断面図である。図6では、問題となる部分の層以外は省略されている。図6において、第2層間絶縁膜115の上にソース電極119が形成され、ソース電極119は、有機パッシベーション膜124に形成されたスルーホール125を介して、Tiで形成されたカソード126と接続する。カソード126の上に光導電膜130であるa－Si膜130が形成され、その上にITOで形成されたアノード131が形成されている。アノード131の周辺及び光導電膜130等を覆って第3層間絶縁膜132が形成され、その上に接続電極133が形成されている。

[0043] 図6において、a－Siで形成された光導電膜130はドライエッチングによってパターニングされるが、a－Si膜130と有機パッシベーション膜124とのエッチング選択比は、a－Si膜130とTi膜126とのエッチング選択比よりもさらに小さい。したがって、a－Si膜130をドライエッチングするときに、カソードであるTi膜126をマスクにして有機パッシベーション膜124がエッチングされてしまう（図6の右側参照）。

この時形成された有機パッシベーション膜 1 2 4 の段差部分を覆って第 3 層間絶縁膜 1 3 2 及び接続電極 1 3 3 を形成すると、この段差を第 3 層間絶縁膜 1 3 2 がカバーできない。また、この段差によって、接続電極 1 3 3 が断線する危険が生ずる。これが第 2 の問題点である。

[0044] 図 6 において、光導電膜 1 3 0 は、p+層 1 2 9、a-Si 層 (i 層) 1 2 8、n+層 1 2 7 で形成されており、ドライエッチングによってパターニングされている。p+層 1 2 9 のエッチング速度は、a-Si 層 1 2 8 及び n+層 1 2 7 のエッチング速度よりも小さい。したがって、パターニング後は、光導電膜 1 3 0 に p+層 1 2 9 の底が形成されている。そして、これを覆って第 3 層間絶縁膜 1 3 2 及び接続電極 1 3 3 を形成すると、p+層 1 2 9 の底の影響によって接続電極 1 3 3 が断線してしまう。これが第 3 の問題点である。

[0045] 以下、実施例 1 によって、第 1 の問題点を解決する構成を、実施例 2 によって、第 2 の問題点を解決する構成を、実施例 3 によって、第 3 の問題点を解決する構成を説明する。

実施例 1

[0046] 図 7 は、第 1 の問題点を解決する実施例 1 の構成を示す断面図である。図 7 が図 5 と異なる点は、カソード 1 2 6 を覆って ITO 膜 2 0 1 が形成されている点である。ITO 膜 2 0 1 の厚さは 30 nm 乃至 50 nm である。ITO と a-Si とのドライエッチングの選択比は高いので、a-Si 膜 1 3 0 をドライエッチングするときに、ITO 膜 2 0 1 は殆どエッチングされない。したがって、下層にあるカソードである Ti 膜 1 2 6 は保護され、カソード 1 2 6 の断線は免れる。

[0047] しかし、フォトダイオードとしての特性を維持するためには、n+層 1 2 7 と Ti 膜 1 2 6 を接触させることが好ましい。そこで、n+層 1 2 7 の周辺部分と接する部分を除いて ITO 膜 2 0 1 を除去し開口部 2 0 1 1 を形成し、n+層 1 2 7 は ITO 膜 2 0 1 の開口部 2 0 1 1 においては、Ti 膜 1 2 6 と接触する構成としている。ただし、ITO 膜 2 0 1 は開口部 2 0 1 1

を有さず $n+1$ 層 127 とカソード 126 に積層された ITO 膜 201 とが直接接触する構造であってもよい。

[0048] 図 8A 乃至図 8F は、図 7 の構成を実現するプロセスを示す断面図である。図 8A は、カソードである Ti 膜 126 の上に ITO 膜 201 を形成した状態を示す断面図である。図 8B は、レジスト 500 を用いて、フォトリソ加工付近以外の ITO 膜 201 及び Ti 膜 126 を除去した状態を示す断面図である。図 8C は、光導電膜 (a-Si 膜) 130 が形成される部分から ITO 膜 201 を除去した状態を示す断面図である。

[0049] 図 8D は、カソード 126 及び ITO 膜 201 を覆って a-Si 膜 130 を形成し、その上にアノード 131 となる ITO 膜 131 を形成した状態を示す断面図である。図 8E は、a-Si 膜 130 の上の ITO 膜 131 をパターニングしてアノード 131 を形成した状態を示す断面図である。

[0050] 図 8F は、a-Si 膜 130 をパターニングして、光導電膜 130 を形成した状態を示す断面図である。a-Si 膜 130 をドライエッチングした際、a-Si と ITO とのエッチング選択比は大きいので、ITO 膜 201 はほとんど侵されない。したがって、安定したカソード 126 形成することが出来る。

実施例 2

[0051] 図 9 は、第 2 の問題点を解決する実施例 2 の構成を示す断面図である。図 9 が図 6 と異なる点は、カソード 126 の下層に ITO 膜 202 が形成されている点である。ITO 膜 202 の厚さは 30 nm 乃至 50 nm である。ITO と a-Si とのドライエッチングの選択比は高い。つまり、カソード 126 である Ti 膜 126 をパターニングした後も下層の ITO 膜 202 は残しておき、この状態で光導電膜 130 である a-Si 膜 130 をパターニングする。この時、有機パッシベーション膜 124 は ITO 膜 202 によって保護されているので、ドライエッチングされることは無い。したがって、a-Si 膜 130 をドライエッチングするときに発生する有機パッシベーション膜 124 の段差は免れる。そして a-Si 膜 130 をドライエッチングし

た後、ITO膜202をパターニングする。

[0052] 図10A、図10B及び図11A乃至図11Cは、図9の構成を実現するプロセスフローの第1の例を示す断面図である。図10Aにおいて、第2層間絶縁膜115及びソース電極119を覆って有機パッシベーション膜124が形成され、有機パッシベーション膜124にスルーホール125が形成されている。有機パッシベーション膜124及びスルーホール125を覆ってITO膜202、及びTi膜によるカソード126が形成されている。図10Bは、ITO膜202の上のカソード126のみパターニングした状態を示す断面図である。

[0053] 図11Aは、ITO膜202及びカソード126を覆って光導電膜であるa-Si膜130を形成した状態を示す断面図である。図11Bは、光導電膜であるa-Si膜130をパターニングした状態を示す断面図である。a-Si膜130をパターニングしている時は、有機パッシベーション膜124はITO膜202によって覆われているので、ドライエッチングされず、したがって、段差も形成されない。その後、ITO膜202をパターニングする。ITO膜202は、カソード126とほぼ同じ形状にパターニングされる。

[0054] 図11Cは、光導電膜130を覆ってアノードとなるITO膜131を形成した後、レジストを用いてアノード131をパターニングした状態を示す断面図である。この時、ITO膜202も、カソードであるTi膜126をマスクにしてパターニングされる。このように、第1のプロセスフローによれば、有機パッシベーション膜124に段差が生ずることを防止し、接続電極133が段切れを生ずることを防止することが出来る。

[0055] 図10A、図10B及び図12A乃至図12Dは、図9の構成を実現するプロセスフローの第2の例を示す断面図である。図10A及び図10Bは、第1のプロセスフローで説明したとおりである。図12Aは、ITO膜202、及び、Tiで形成されたカソード126を覆って光導電膜となるa-Si膜130を形成し、その上にアノードとなるITO膜131を形成した状

態を示す断面図である。

[0056] 図12BはITO膜131をパターンニングしてアノード131を形成した状態を示す断面図である。図12Cは、レジスト500を形成して、a-Si膜130をパターンニングした状態を示す断面図である。その後、カソードであるTi膜126をレジストにしてITO膜202をパターンニングする。ITO膜202と有機パッシベーション膜124は、選択比が大きいので、ITO膜202のパターンニングにおいて、有機パッシベーション膜124はエッチングされない。

[0057] 図12Dは、その後、アノード131の上にあるレジスト500を除去した状態を示す断面図である。図12Dに示すように、第2のプロセスフローにおいても、図9のような構成を実現でき、接続電極の段切れを防止し、フォトセンサの信頼性を向上することが出来る。

実施例 3

[0058] 図13は、第3の問題点を解決する実施例3の構成を示す断面図である。図13が図6と異なる点は、アノード131や第3層間絶縁膜132を覆って有機絶縁膜300を形成し、この有機絶縁膜300に形成されたスルーホール145を介して接続電極133をアノード131に接続している点である。

[0059] 有機絶縁膜300の厚さは2 μ m程度あるので、表面はレベリングされ、光導電膜130に形成されたp+層129の底等の影響は、接続電極133には影響しない。したがって、接続電極133の段切れも防止することが出来る。図13の構成は、第2の問題点、すなわち、カソードであるTi膜126の端部において、有機パッシベーション膜124がエッチングされることによる段差の影響もなくすることが出来る。有機パッシベーション膜124に形成された段差も有機絶縁膜300によって覆われてしまうからである。すなわち、図13の構成は、第2の問題点と第3の問題点を同時に対策することが出来る。

[0060] 図14A乃至図14Eは、図13の構成を実現するプロセスフローである

。図14Aは、有機パッシベーション膜124上のカソード126の上に光導電膜であるa-Si膜130を形成し、その上にアノード131を形成した状態を示す断面図である。図14Bは、有機パッシベーション膜124、カソード126、a-Si膜130及び、アノード131の一部を覆って第3層間絶縁膜132を形成した状態を示す断面図である。

[0061] 図14Cは、第3層間絶縁膜132及びアノード131を覆って有機絶縁膜300を形成し、アノード131に対応する部分に、有機絶縁膜300にスルーホール145を形成した状態を示す断面図である。図14Cに示すように、a-Si膜130の端部やカソード126の端部は、有機絶縁膜300によって覆われているので、この部分に不規則な形状が生じて、接続電極133が形成される有機絶縁膜300の表面には影響を与えない。

[0062] 図14Dは、有機絶縁膜300に形成されたスルーホール145に接続電極133を形成した状態を示す断面図である。有機絶縁膜300の表面はレベリングされて平坦になっているので、接続電極133に段切れ等は生じない。その後、無機パッシベーション膜134によって、フォトセンサ全体を保護する。これによって、図13に示す信頼性の高いフォトセンサを実現することが出来る。

[0063] 図15は図14の変形例である。図15が図14と異なる点は、a-Si膜130、アノード131、有機パッシベーション膜124等を覆う、SiN等の無機膜で形成された第3層間絶縁膜が存在しないことである。有機パッシベーション膜124等から生ずる水分等の不純物が光導電膜130であるa-Si膜等を汚染しなければ、第3層間絶縁膜は省略することが出来る。

[0064] 図15の構成は、図14Bの工程が不要である他は、図14A、14C乃至図14Eのようなプロセスフローで形成することが出来る。図15の構成は、第3層間絶縁膜を形成するプロセスが不要な分、図14の構成よりも製造コストを抑えることが出来る。

符号の説明

[0065] 10…フォトダイオード、 11…走査線、 12…検出線、 13…電源線、 15…TFT、 16…蓄積容量、 20…走査線駆動回路、 30…検出回路、 40…電源回路、 100…基板、 101…下地膜、 102…ポリシリコン半導体膜、 103…第1ゲート絶縁膜、 104…第1ゲート電極、 105…遮光膜、 106…第1層間絶縁膜、 107…酸化物半導体膜、 108…ドレイン保護電極、 109…ソース保護電極、 110…第2ゲート絶縁膜、 111…ゲートアルミナ膜、 112…第2ゲート電極、 113…容量アルミナ膜、 114…容量電極、 115…第2層間絶縁膜、 116…第1ドレイン電極、 117…第1ソース電極、 117…第2ドレイン電極、 119…第2ソース電極、 120…第1スルーホール、 121…第2スルーホール、 122…第3スルーホール、 123…第4スルーホール、 124…有機パッシベーション膜、 125…第5スルーホール、 124…無機パッシベーション膜、 125…第6スルーホール、 126…カソード、 127…n+層、 128…i層(a-Si層)、 129…p+層、 130…光導電膜(a-Si膜)、 131…アノード、 132…第3層間絶縁膜、 133…接続電極、 134…無機パッシベーション膜、 135…水抜き孔、 136…保護膜、 140…スルーホール、 145…スルーホール、 201…ITO膜、 202…ITO膜、 300…有機絶縁膜、 2011…ITO膜の開口部

請求の範囲

- [請求項1] 光センサを有する半導体装置であって、
前記光センサは、基板の上に薄膜トランジスタが形成され、
前記薄膜トランジスタよりも上層にフォトダイオードが形成され、
前記フォトダイオードは、アノード、光導電膜、カソードで構成され、
前記カソードはチタン膜で構成され、
前記チタン膜と前記光導電膜の間には、第1の透明導電膜が形成されていることを特徴とする半導体装置。
- [請求項2] 前記光導電膜は前記カソード側からn+層、i層（i n t r i n s i c 層）、p+層を有するa-Si膜で構成されていることを特徴とする請求項1に記載の半導体装置。
- [請求項3] 前記第1の透明導電膜は、前記光導電膜と重なる位置に開口部を有し、前記開口部にて前記n+層と前記カソードが直接接触することを特徴とする請求項2に記載の半導体装置。
- [請求項4] 前記光導電膜と前記カソードとの間において、前記第1の透明導電膜は、前記光導電膜と重畳する第1部分と、前記光導電膜と重畳しない第2部分を有していることを特徴とする請求項1に記載の半導体装置。
- [請求項5] 前記アノードは第2の透明導電膜で形成されていることを特徴とする請求項1に記載の半導体装置。
- [請求項6] 光センサを有する半導体装置であって、
前記光センサは、基板の上に薄膜トランジスタが形成され、
前記薄膜トランジスタよりも上層にフォトダイオードが形成され、
前記フォトダイオードは、アノード、光導電膜、カソードで構成され、
前記カソードはチタン膜で構成され、
前記チタン膜は、第1の透明導電膜に接し、

前記チタン膜は、前記第 1 の透明導電膜と前記光導電膜の間に形成されていることを特徴とする半導体装置。

[請求項7] 前記光導電膜は前記カソード側から $n+$ 層、 i 層 (intrinsic 層)、 $p+$ 層を有する $a-Si$ 膜で構成されていることを特徴とする請求項 6 に記載の半導体装置。

[請求項8] 前記第 1 の透明導電膜の下には、有機パッシベーション膜を有し、
前記第 1 の透明導電膜は、前記有機パッシベーション膜と前記カソードに挟持されており、前記光導電膜と重なることを特徴とする請求項 6 に記載の半導体装置。

[請求項9] 酸化物半導体と、前記酸化物半導体に接続されたソース電極と、をさらに備え、
前記ソース電極は前記有機パッシベーション膜に形成されたコンタクトホールを介し、
前記第 1 の透明導電膜と直接接することを特徴とする請求項 8 に記載の半導体装置。

[請求項10] 前記アノードは第 2 の ITO で形成されていることを特徴とする請求項 6 に記載の半導体装置。

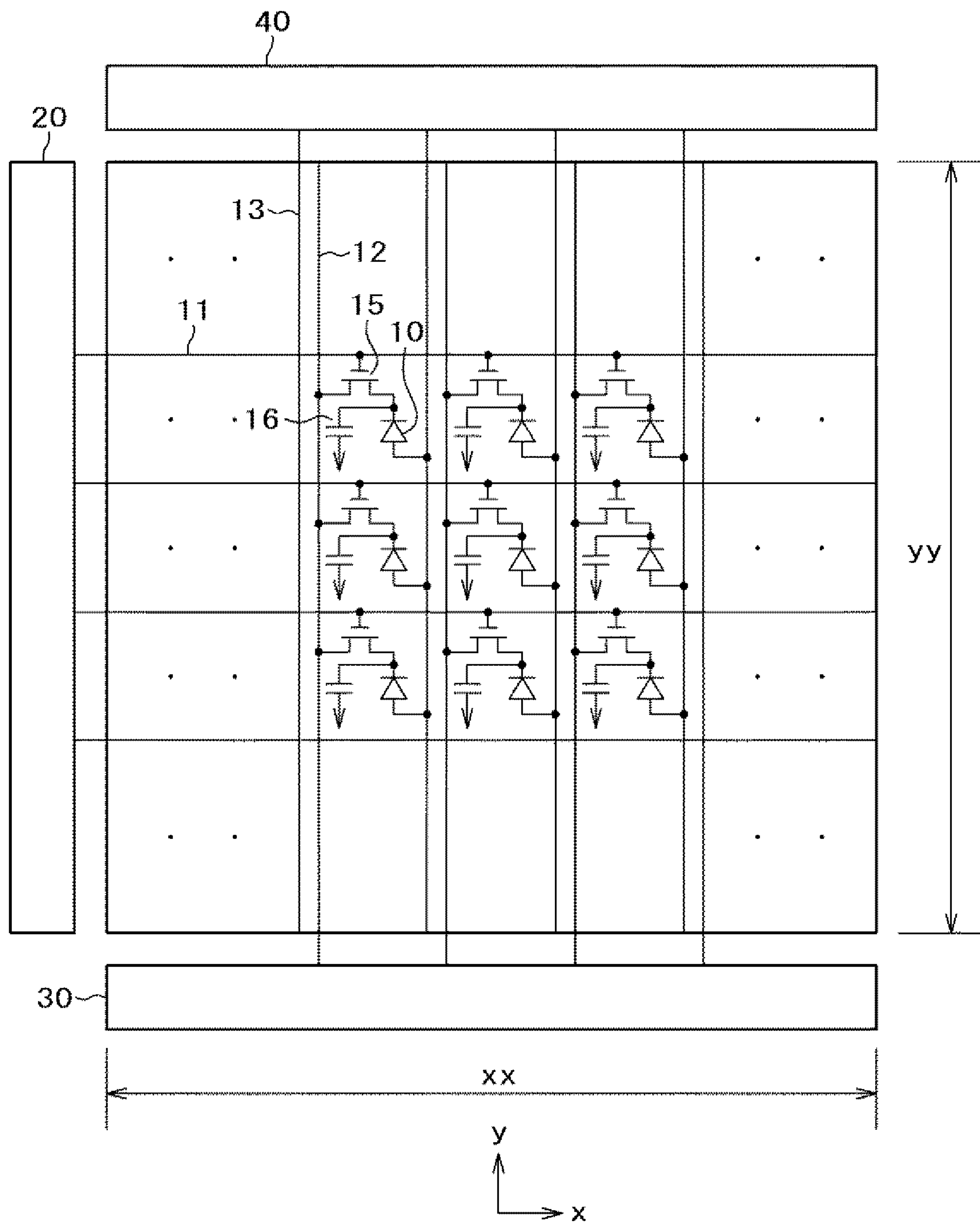
[請求項11] 前記アノードの一部は無機絶縁膜で覆われ、
前記アノードは前記無機絶縁膜の上を延在する接続電極と接続していることを特徴とする請求項 6 に記載の半導体装置。

[請求項12] 光センサを有する半導体装置であって、
前記光センサは、基板の上に薄膜トランジスタが形成され、
前記薄膜トランジスタよりも上層にフォトダイオードが形成され、
前記フォトダイオードは、アノード、光導電膜、カソードで構成され、
前記アノードの一部を覆って第 1 の有機絶縁膜が形成され、
前記アノードには、前記第 1 の有機絶縁膜の上を延在する接続電極が接続していることを特徴とする半導体装置。

- [請求項13] 前記光導電膜は前記カソード側から $n+$ 層、 i 層（*i n t r i n s i c*層）、 $p+$ 層を有する $a-Si$ 膜で構成されていることを特徴とする請求項12に記載の半導体装置。
- [請求項14] 前記カソードはチタン膜で構成され、前記カソードの下には第2の有機絶縁膜が形成されていることを特徴とする請求項12に記載の半導体装置。
- [請求項15] 前記光導電膜の一部、前記アノードの一部を覆い、かつ、前記第1の有機絶縁膜の下に、無機絶縁膜が形成されていることを特徴とする請求項12に記載の半導体装置。

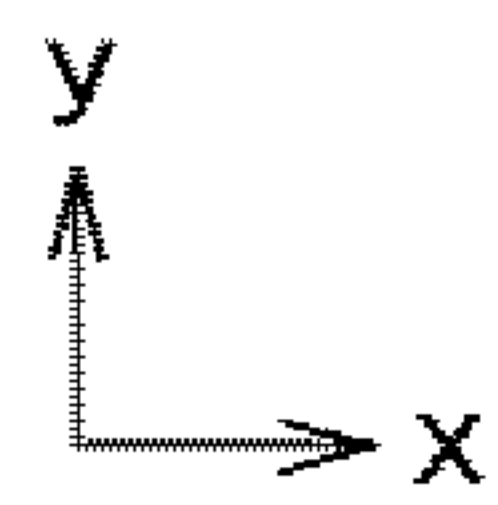
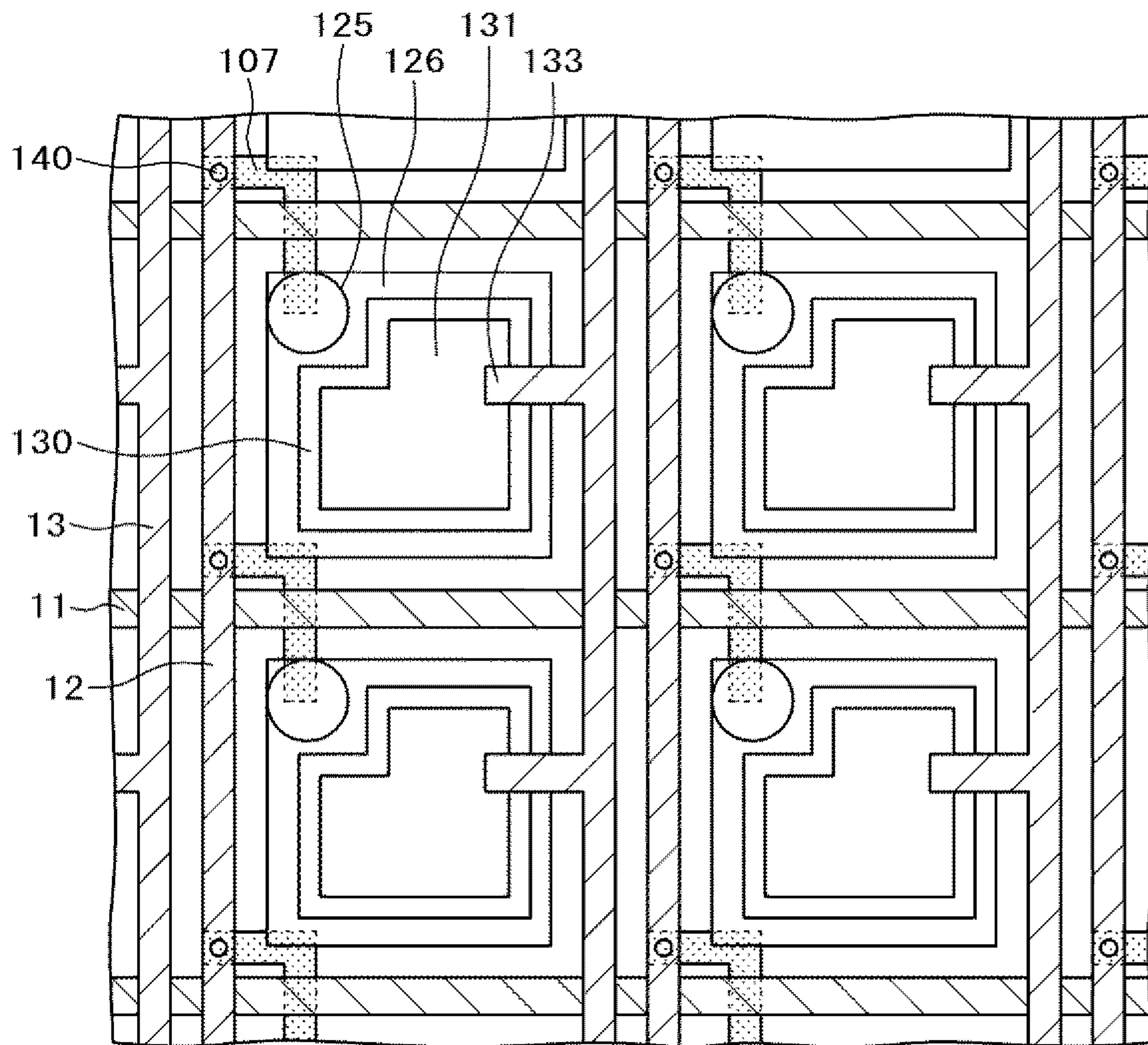
[図1]

図 1



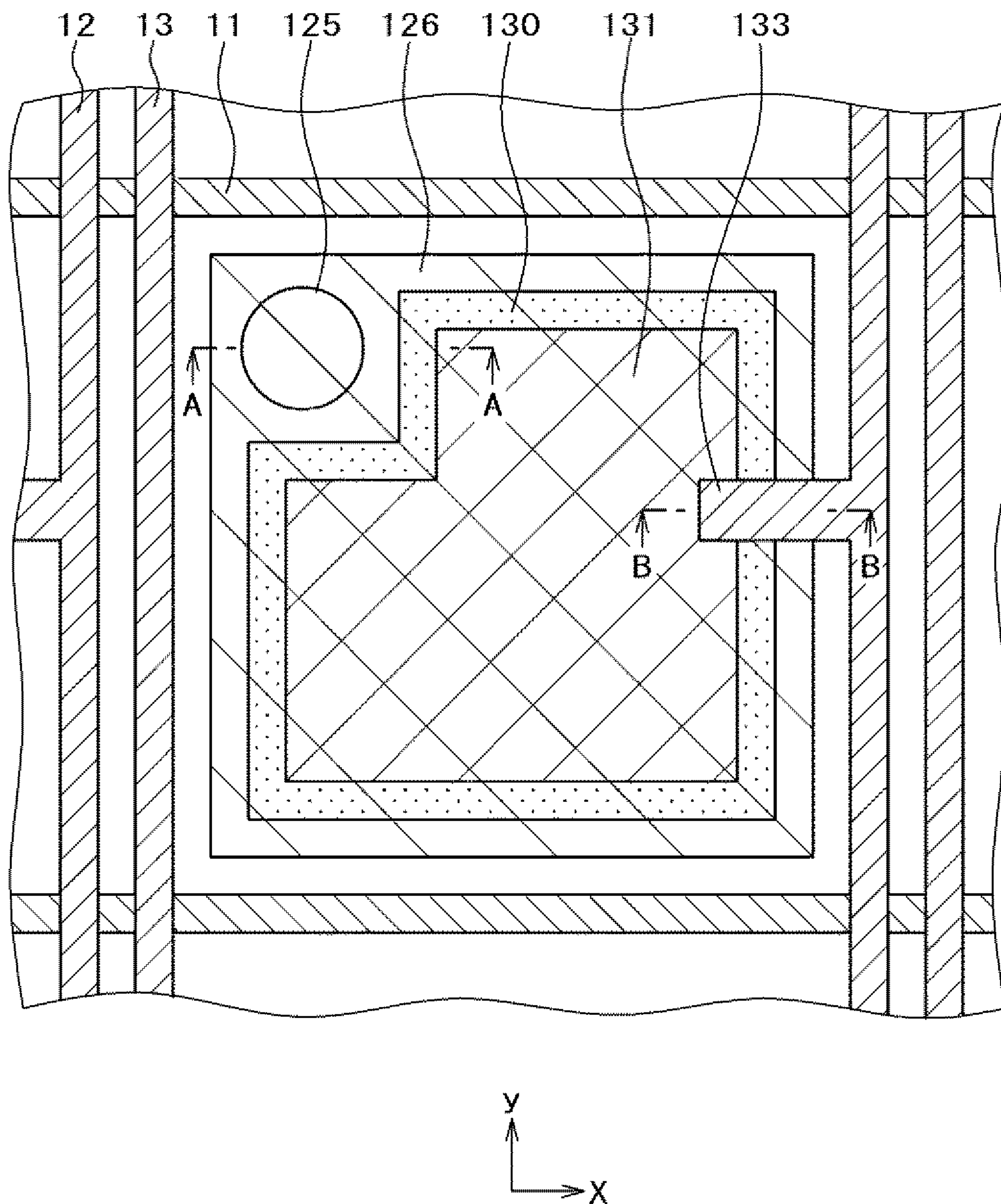
[図2]

図 2



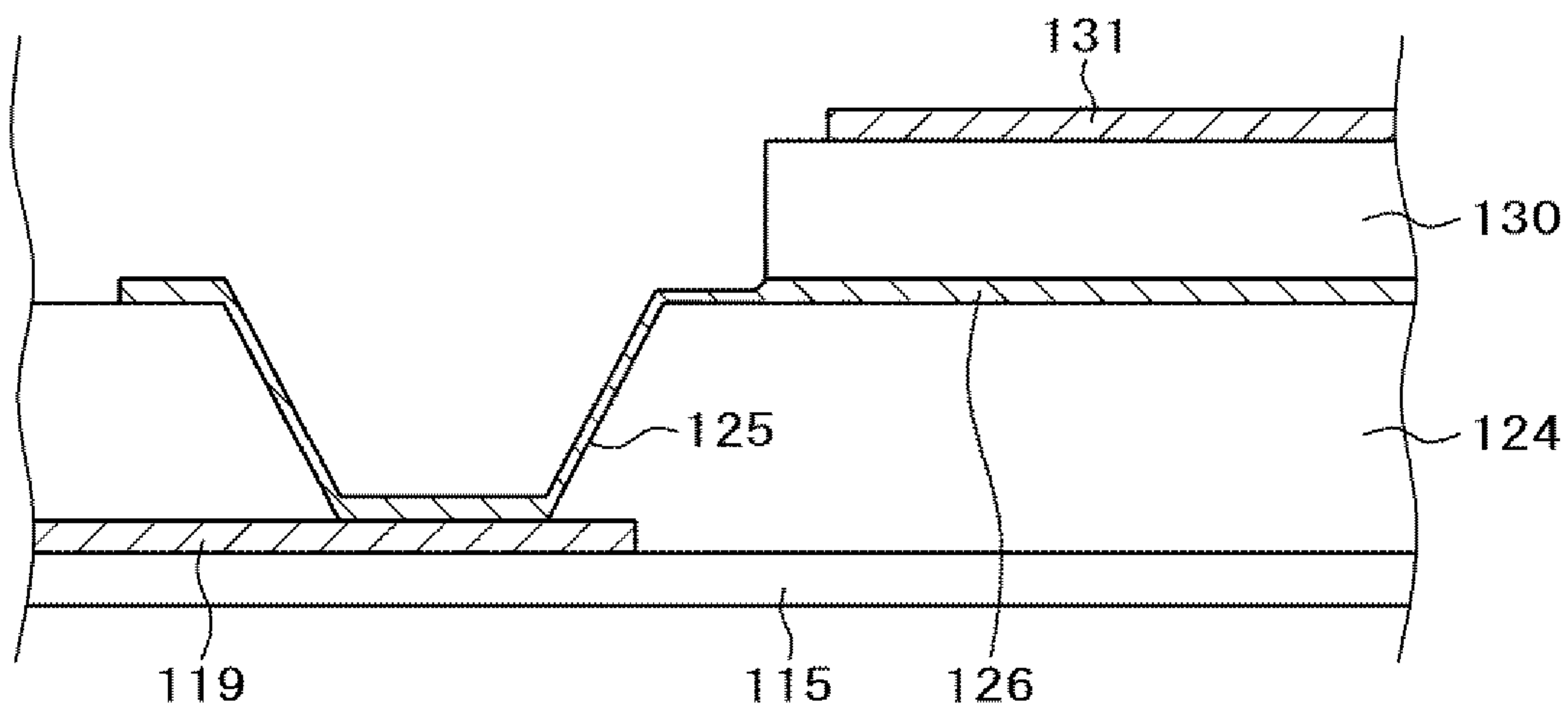
[図4]

图 4



[図5]

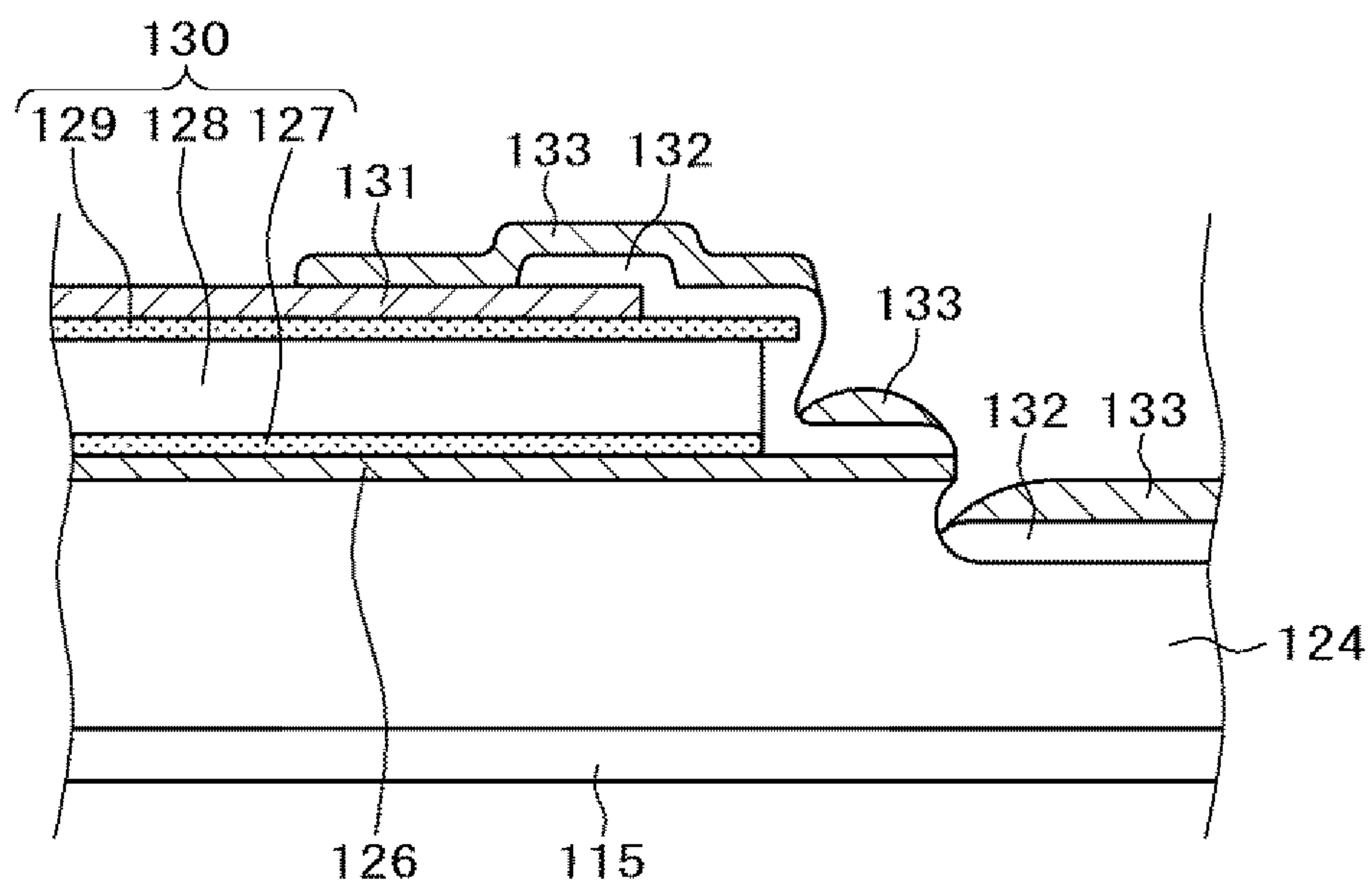
図 5



A-A

[図6]

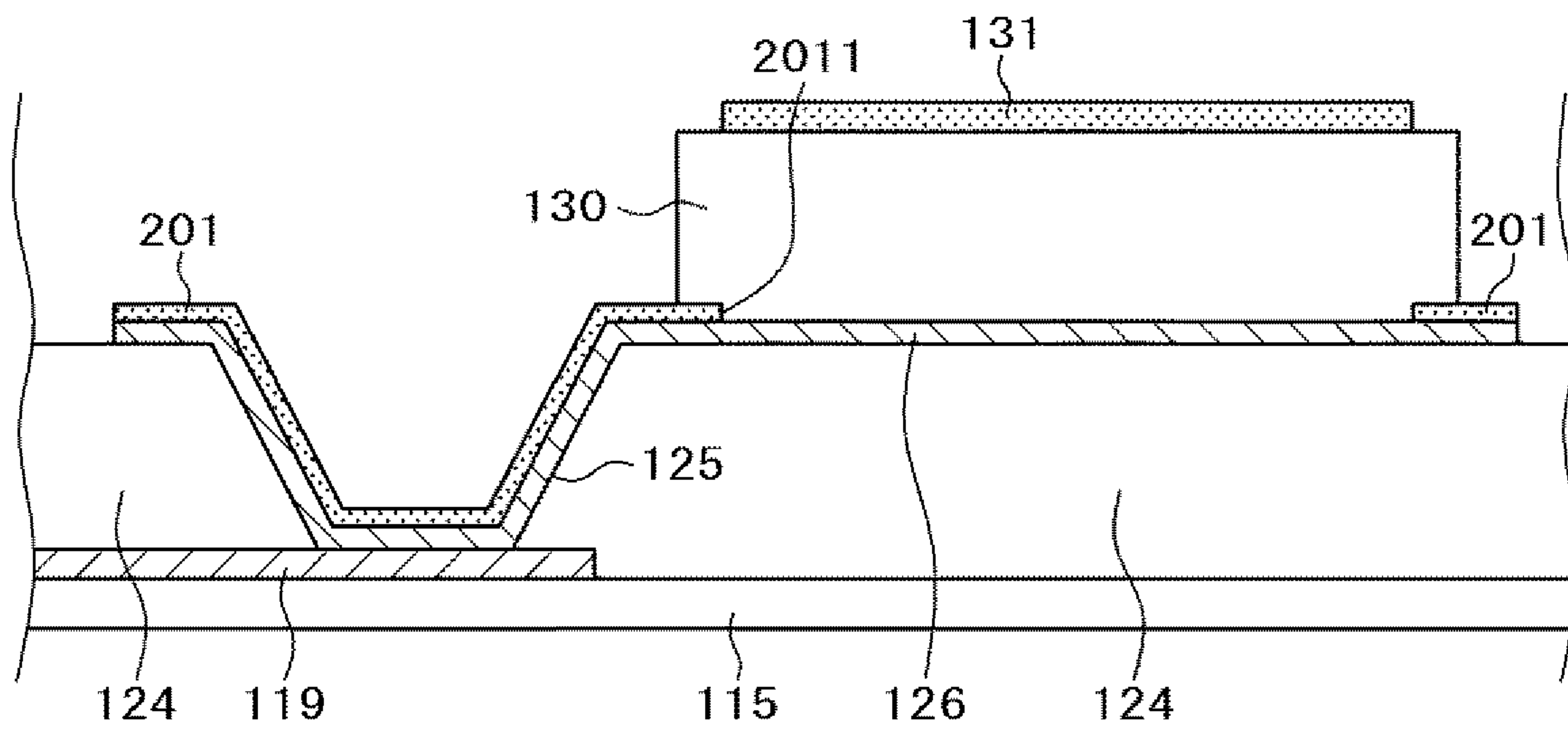
図 6



B-B

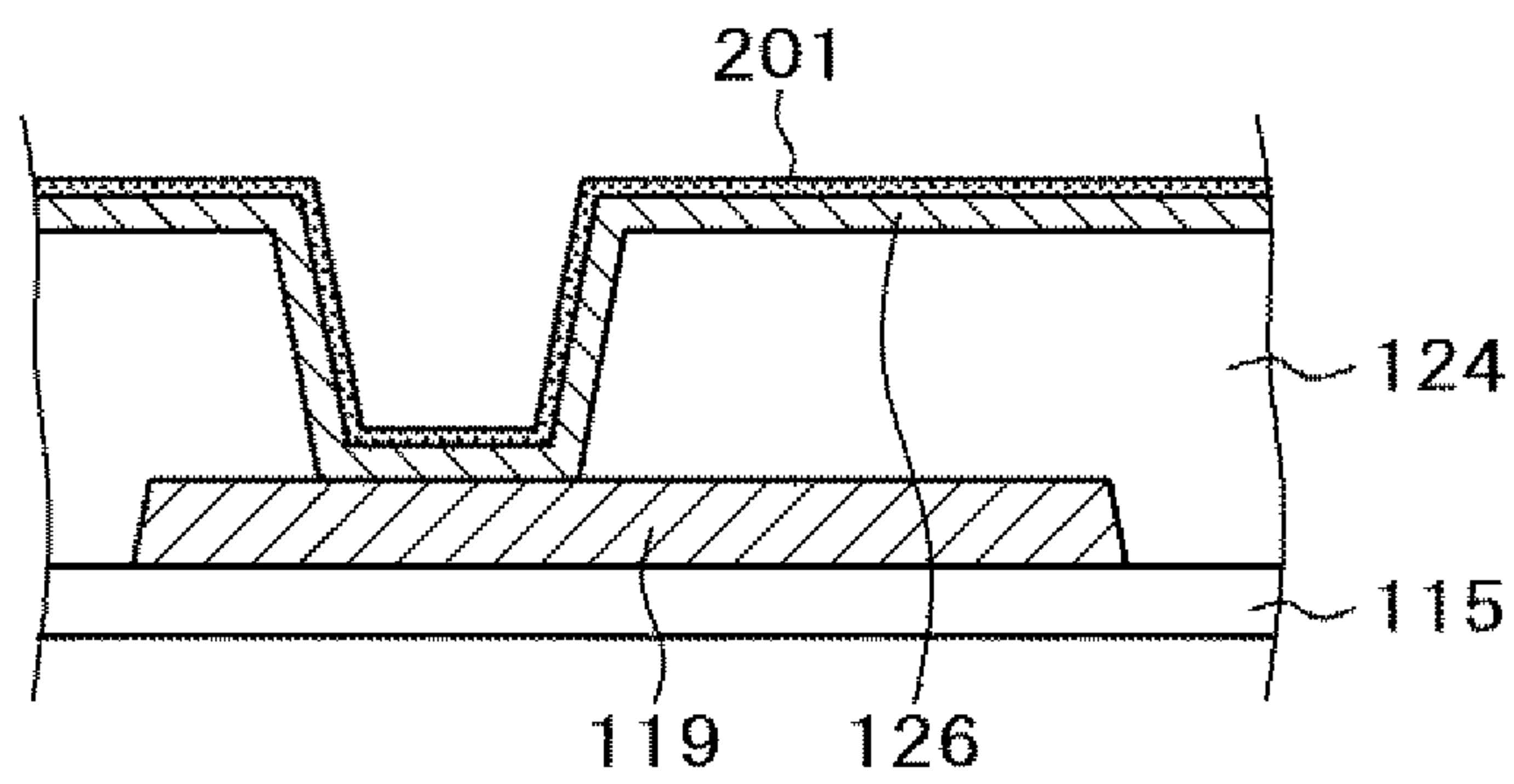
[図7]

図 7



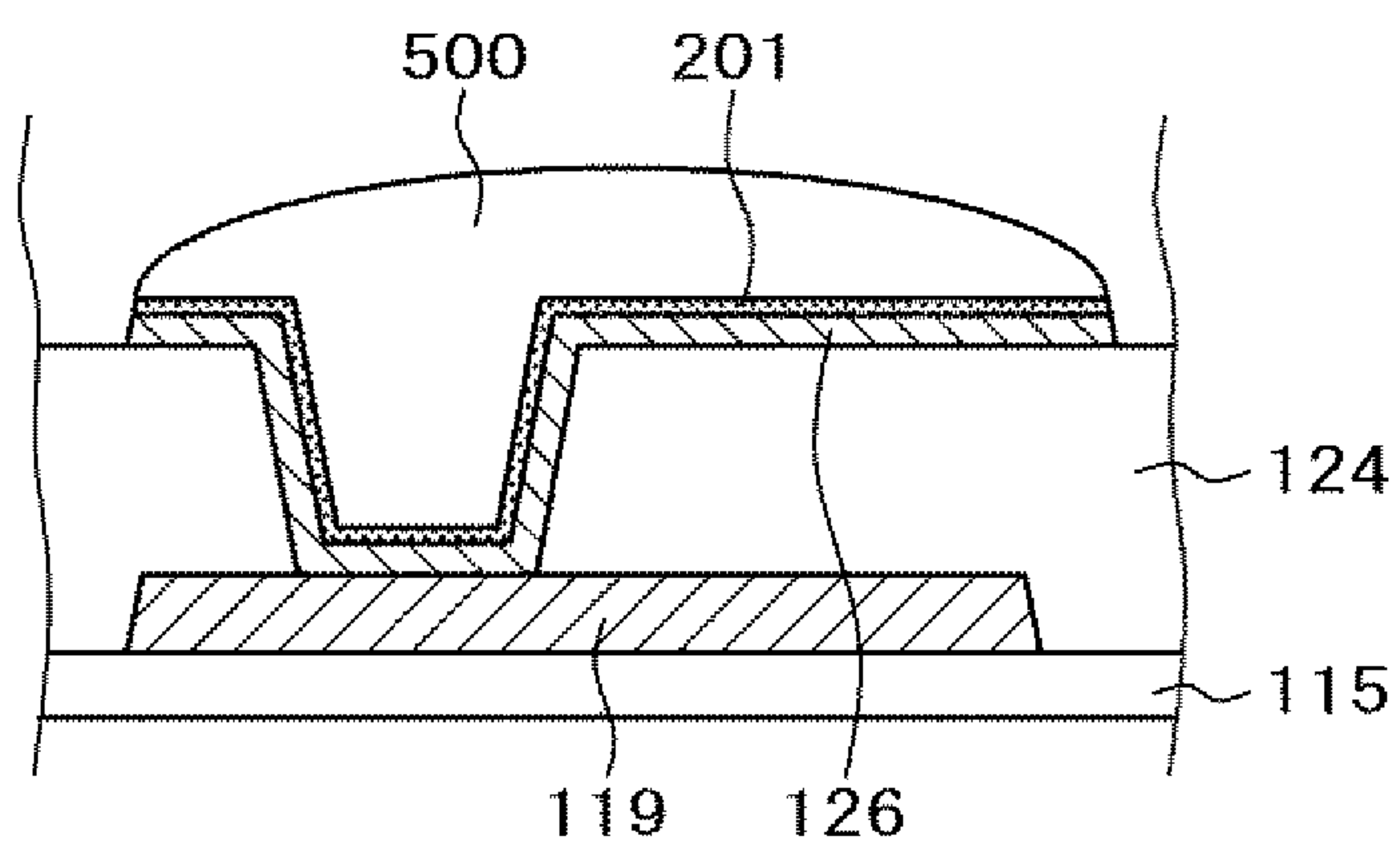
[図8A]

図 8 A



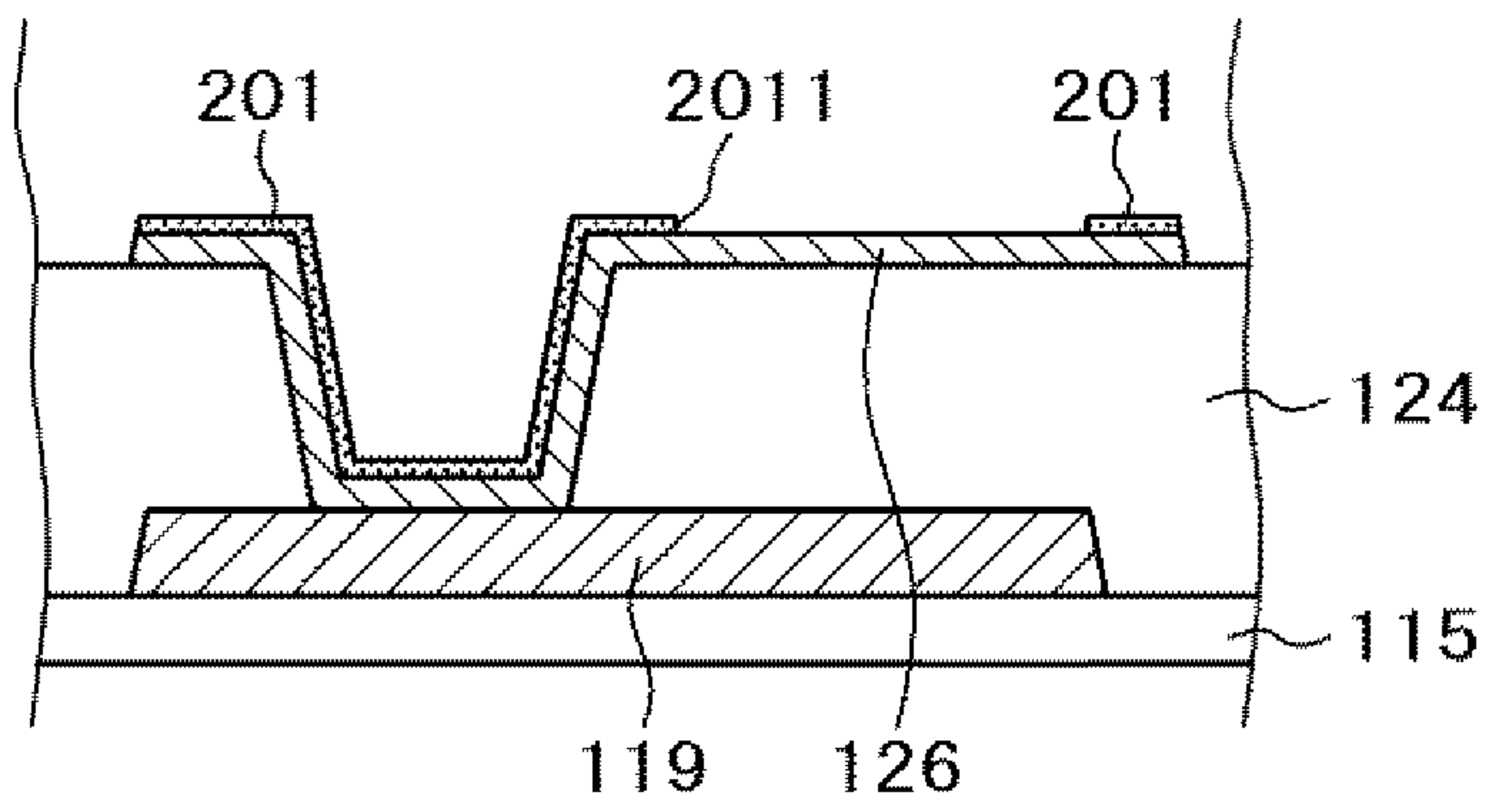
[図8B]

図 8 B



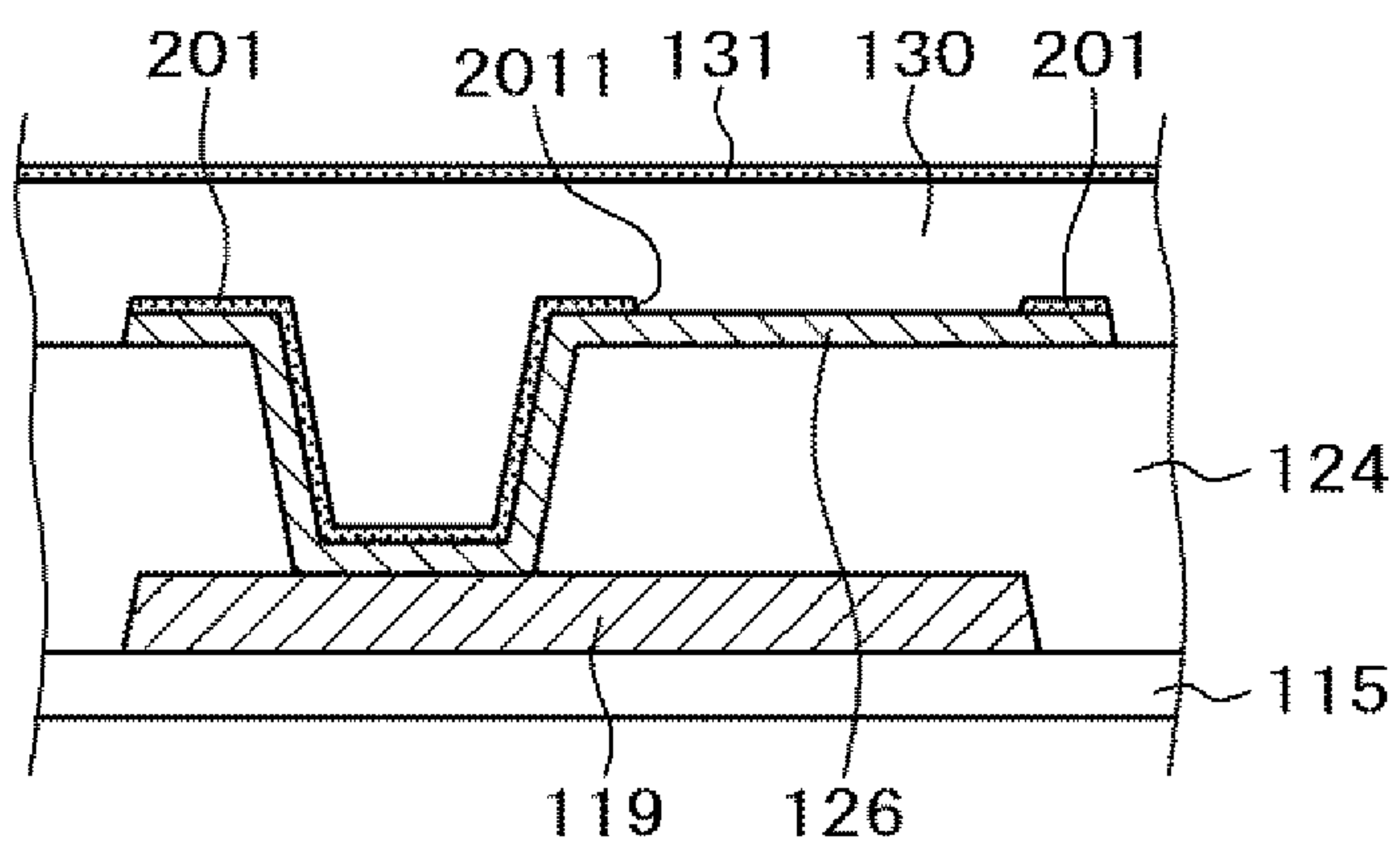
[図8C]

図 8 C



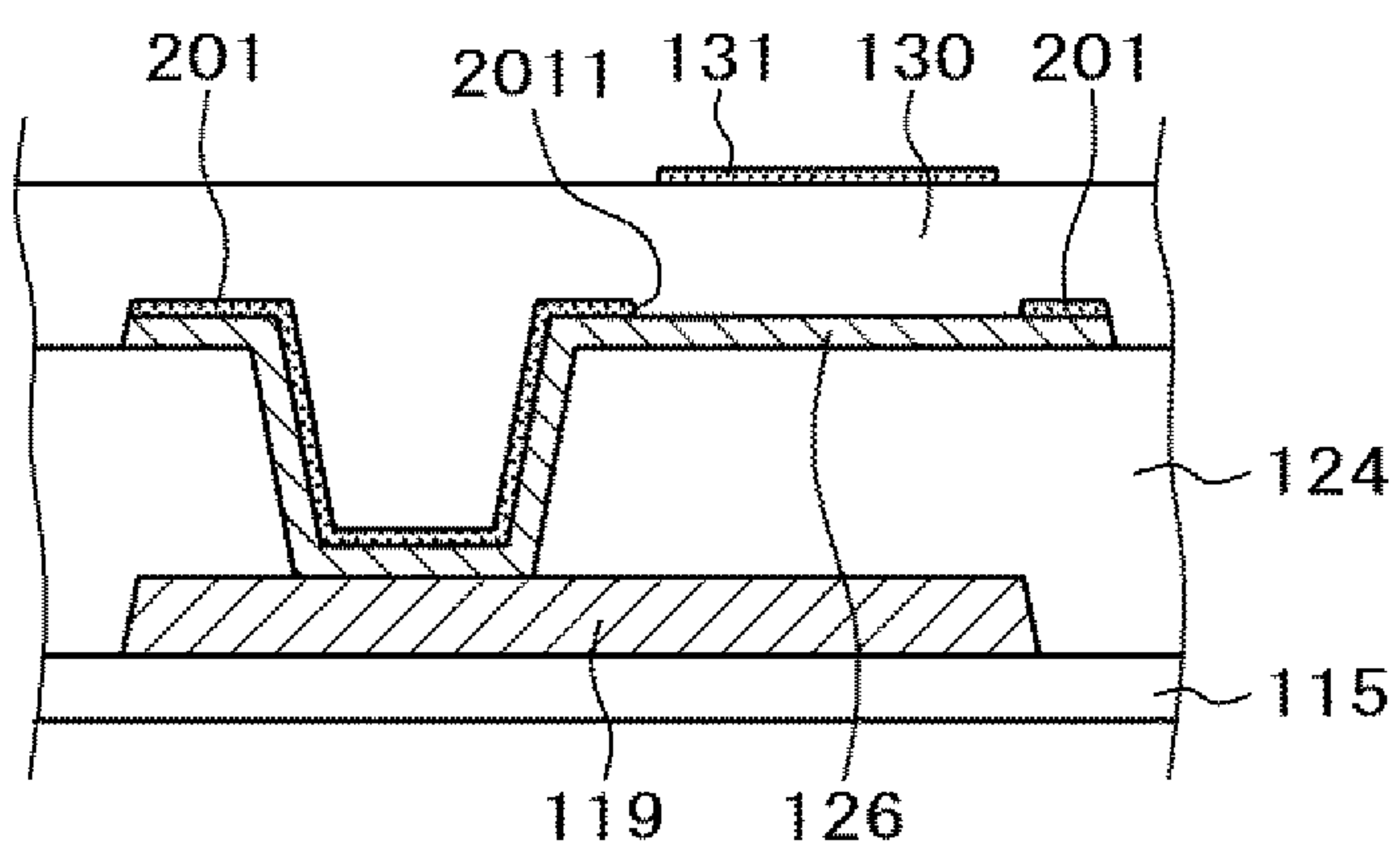
[図8D]

図 8 D



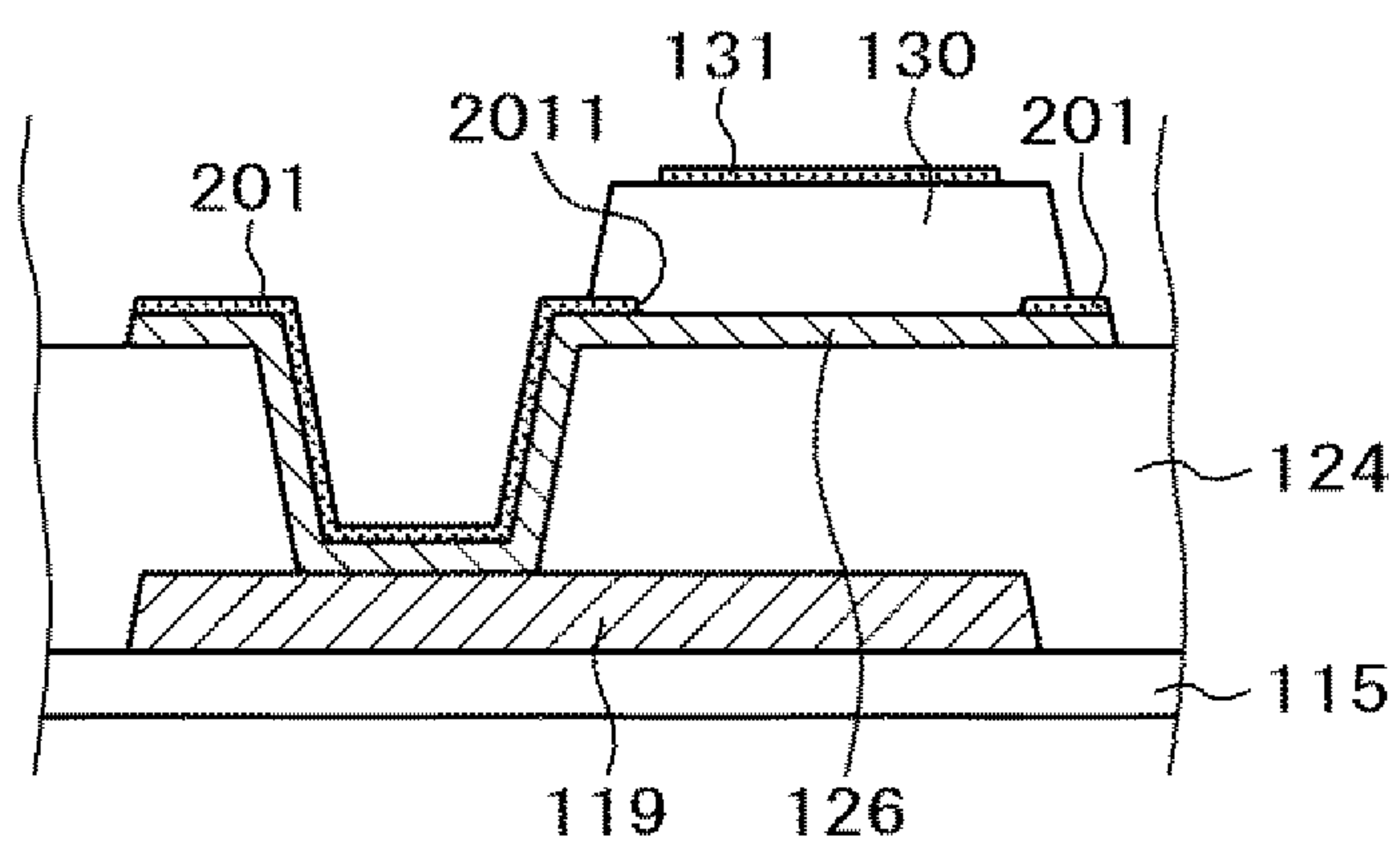
[図8E]

図 8 E



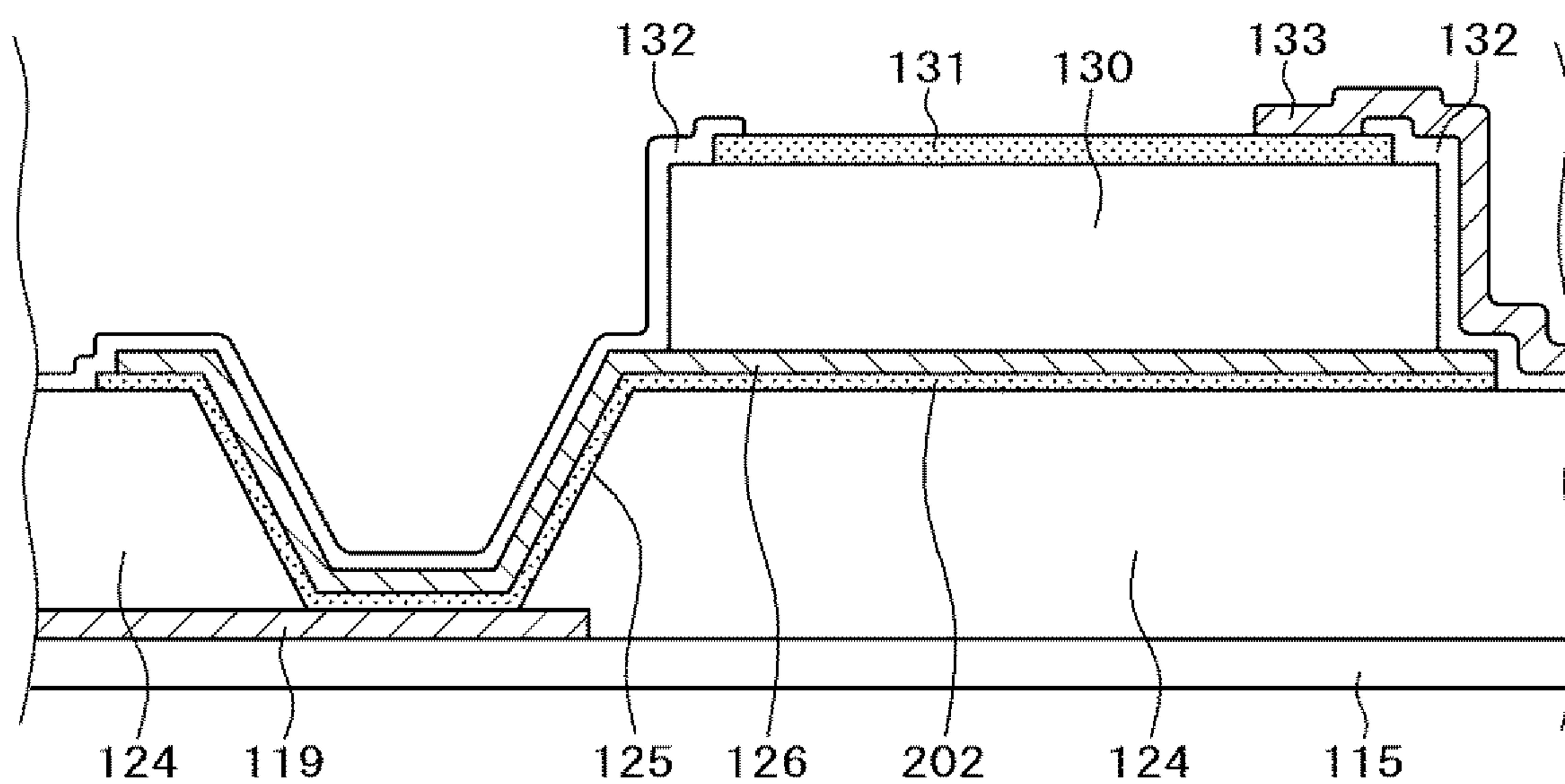
[図8F]

図 8 F



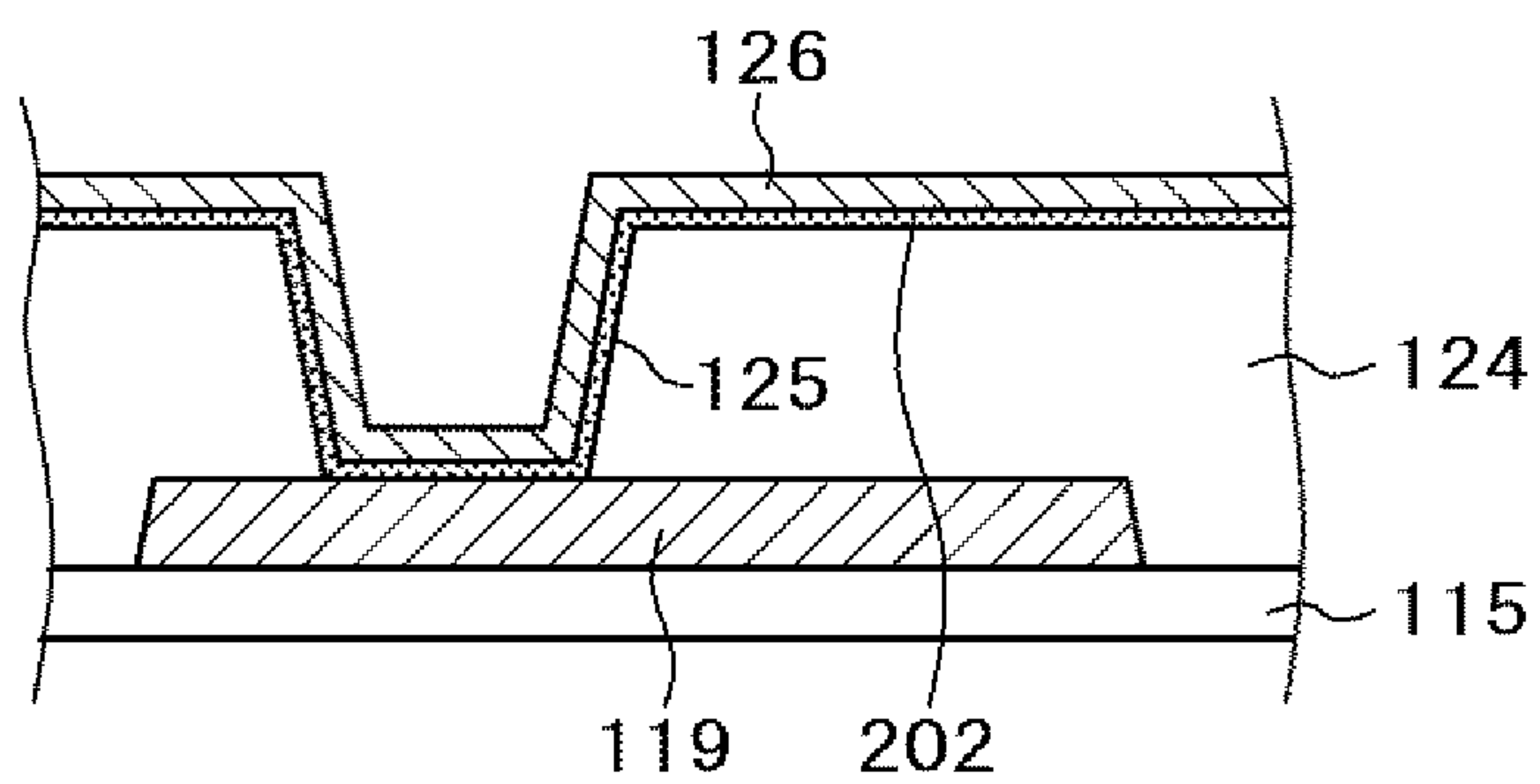
[図9]

図 9



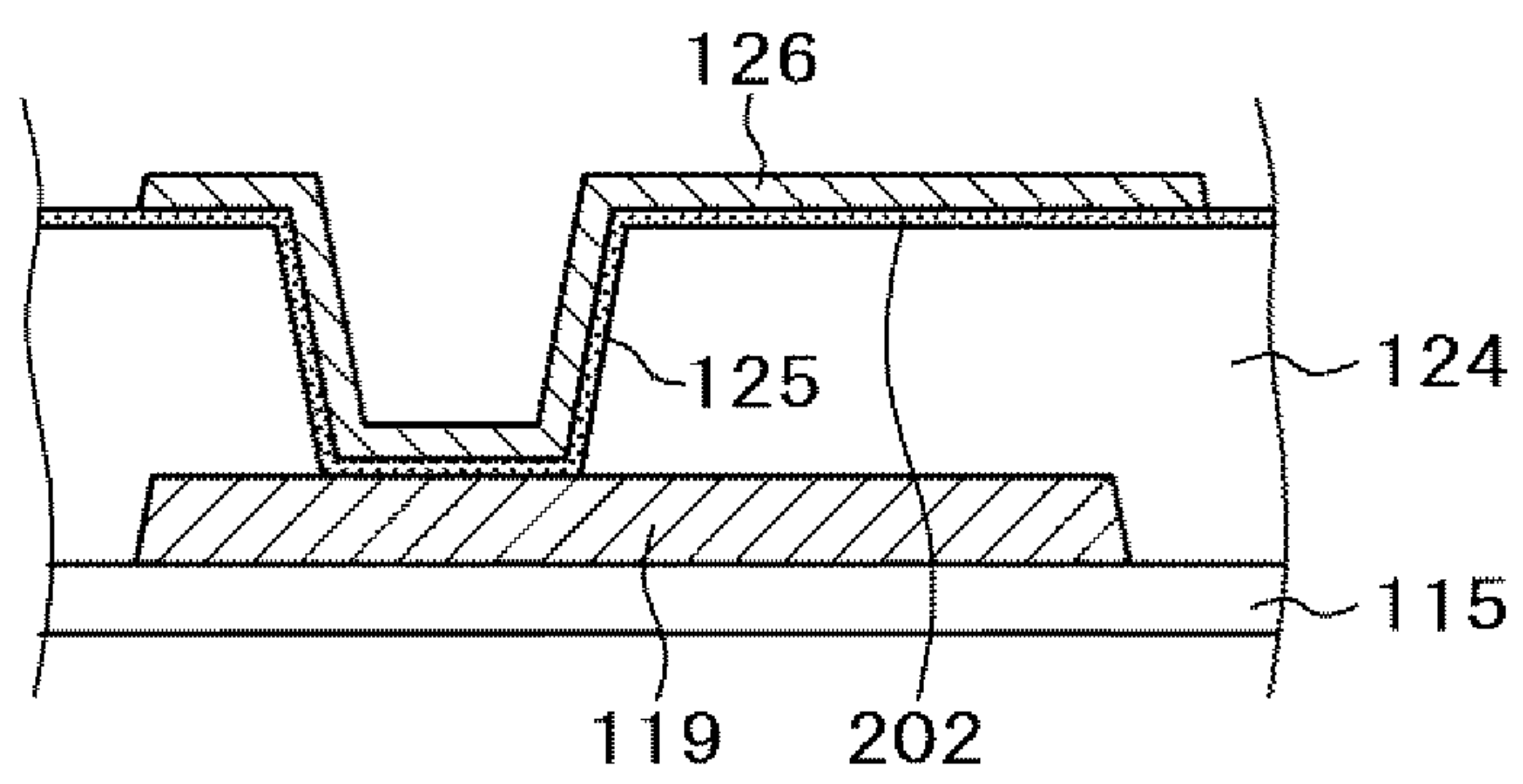
[図10A]

図 1 0 A



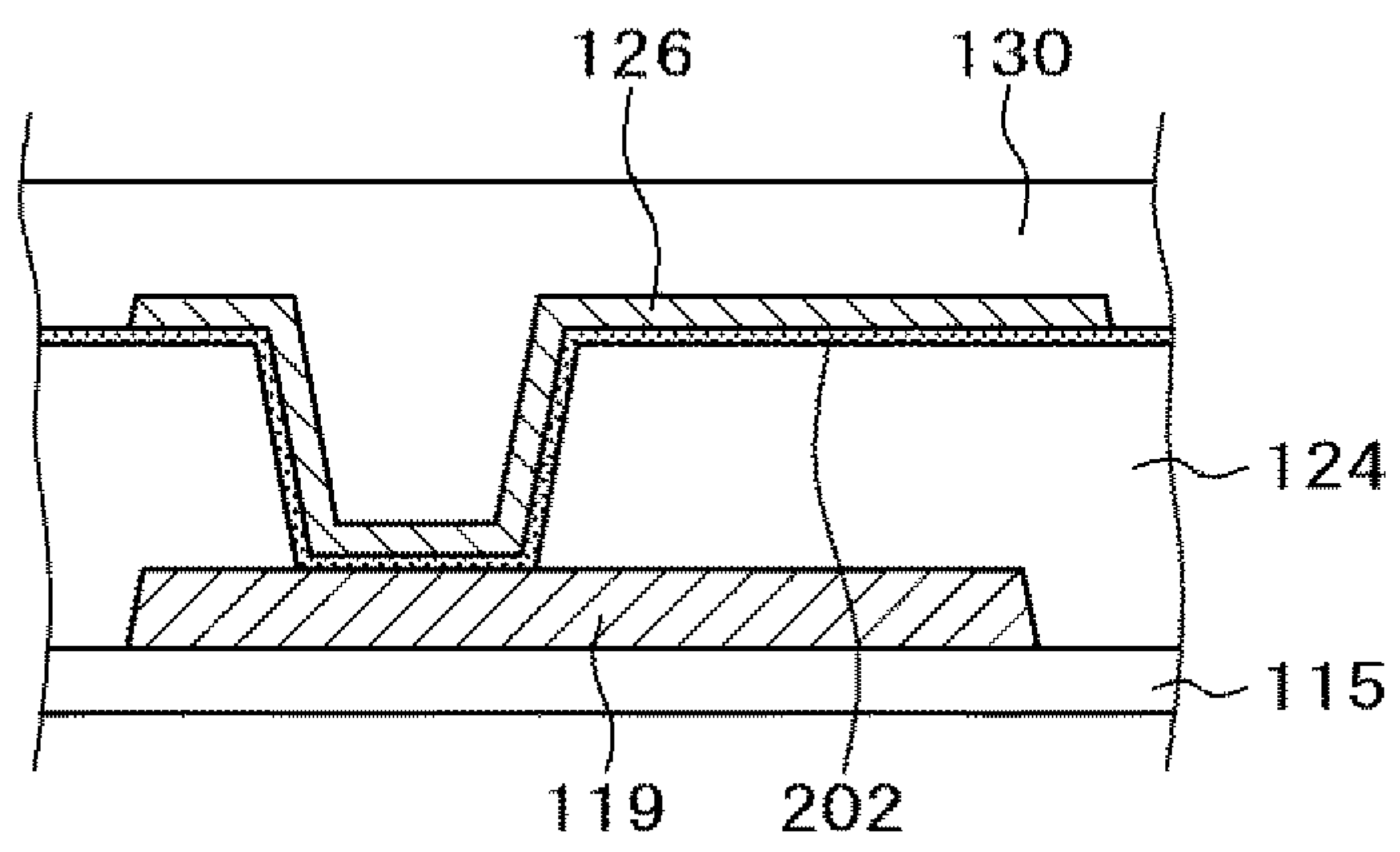
[図10B]

図 1 0 B



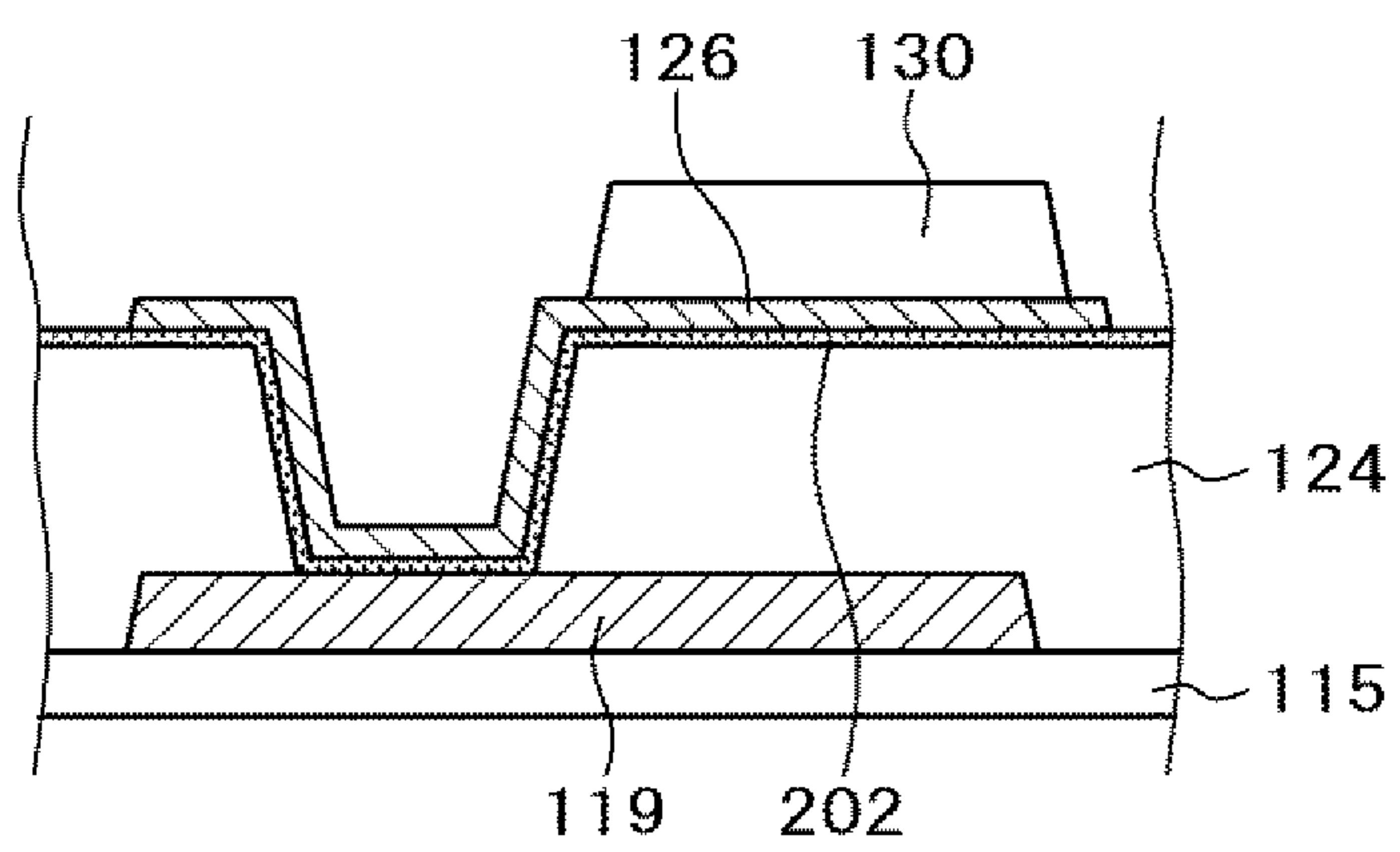
[図11A]

図 1 1 A



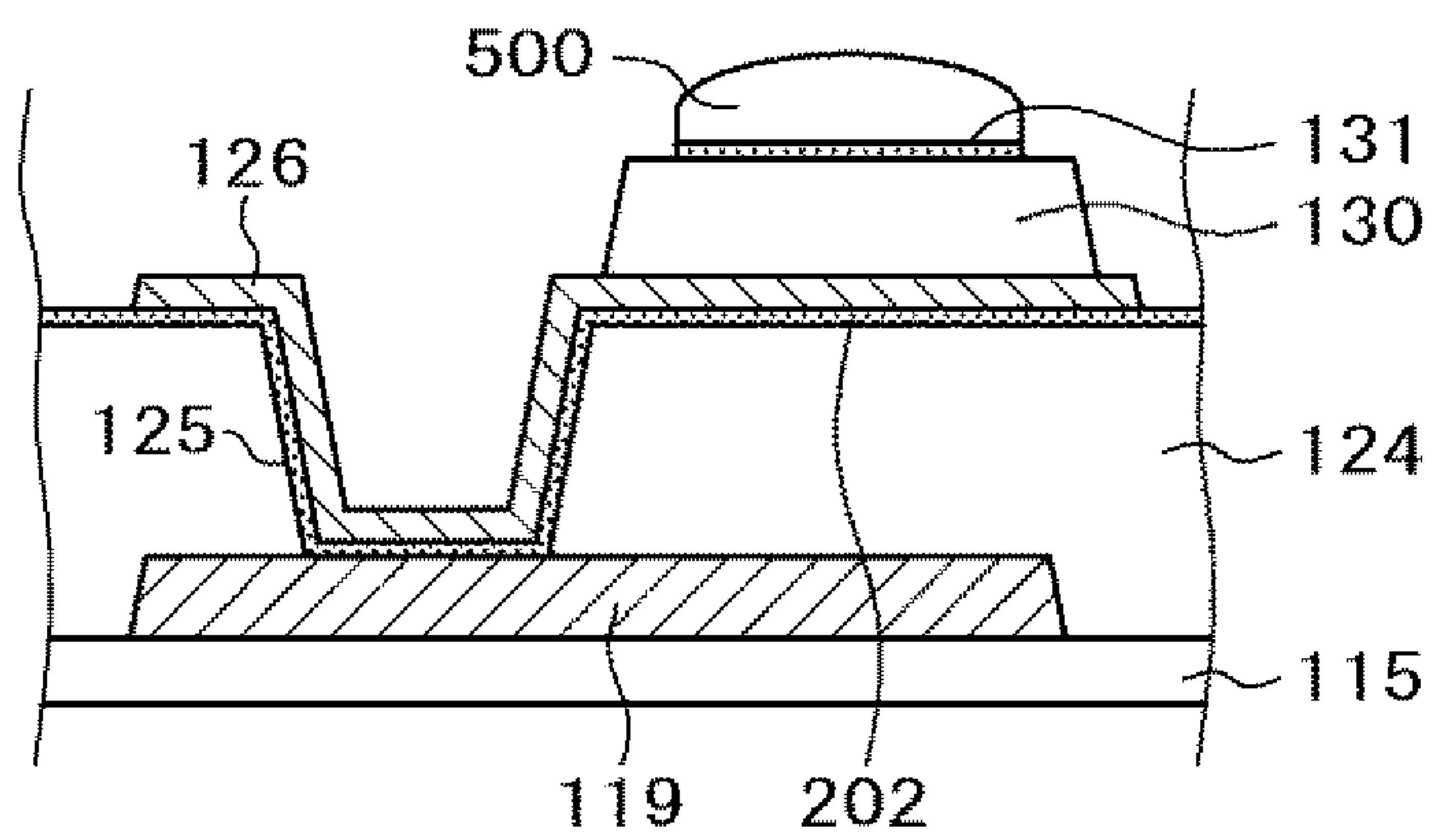
[図11B]

図 1 1 B



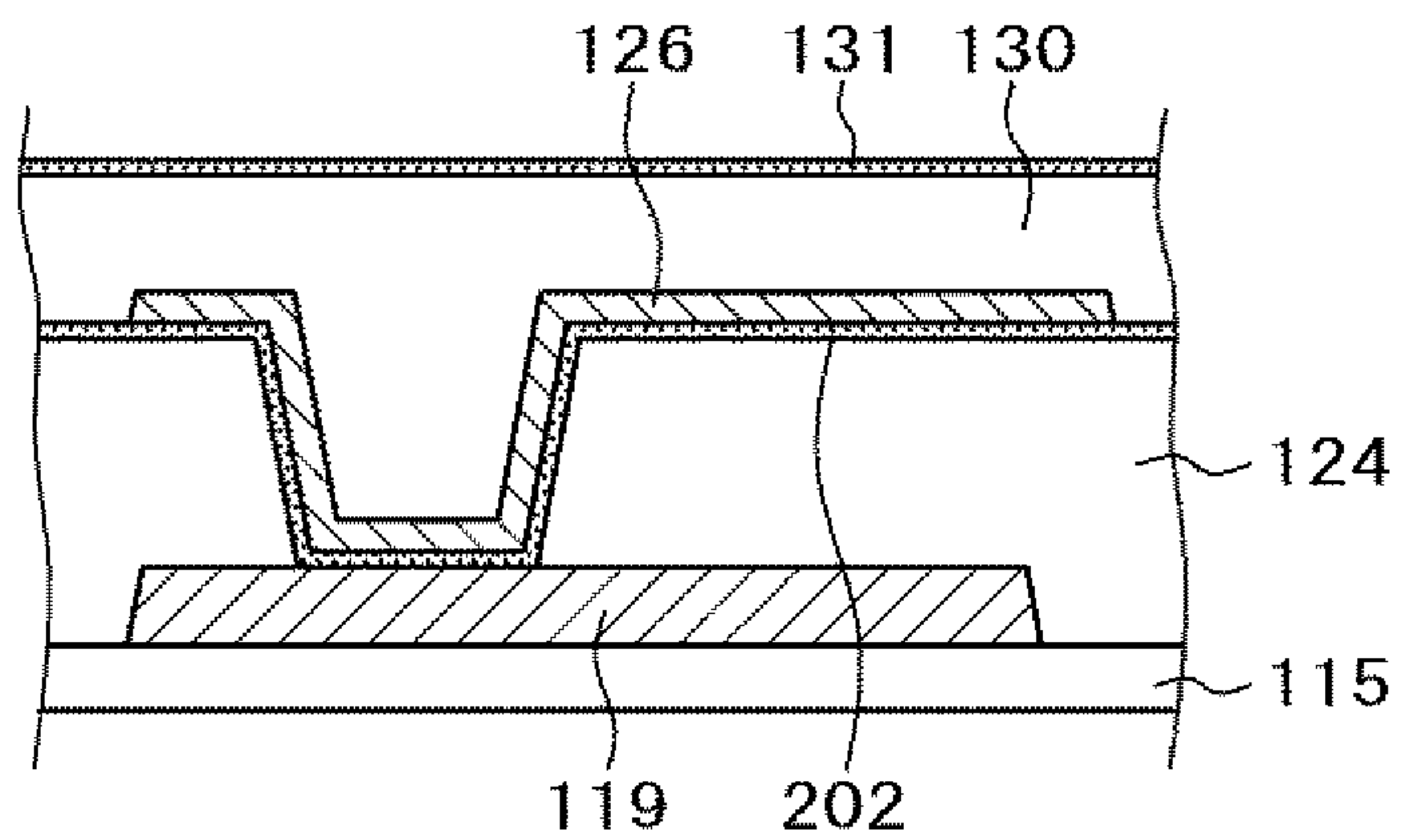
[図11C]

図 1 1 C



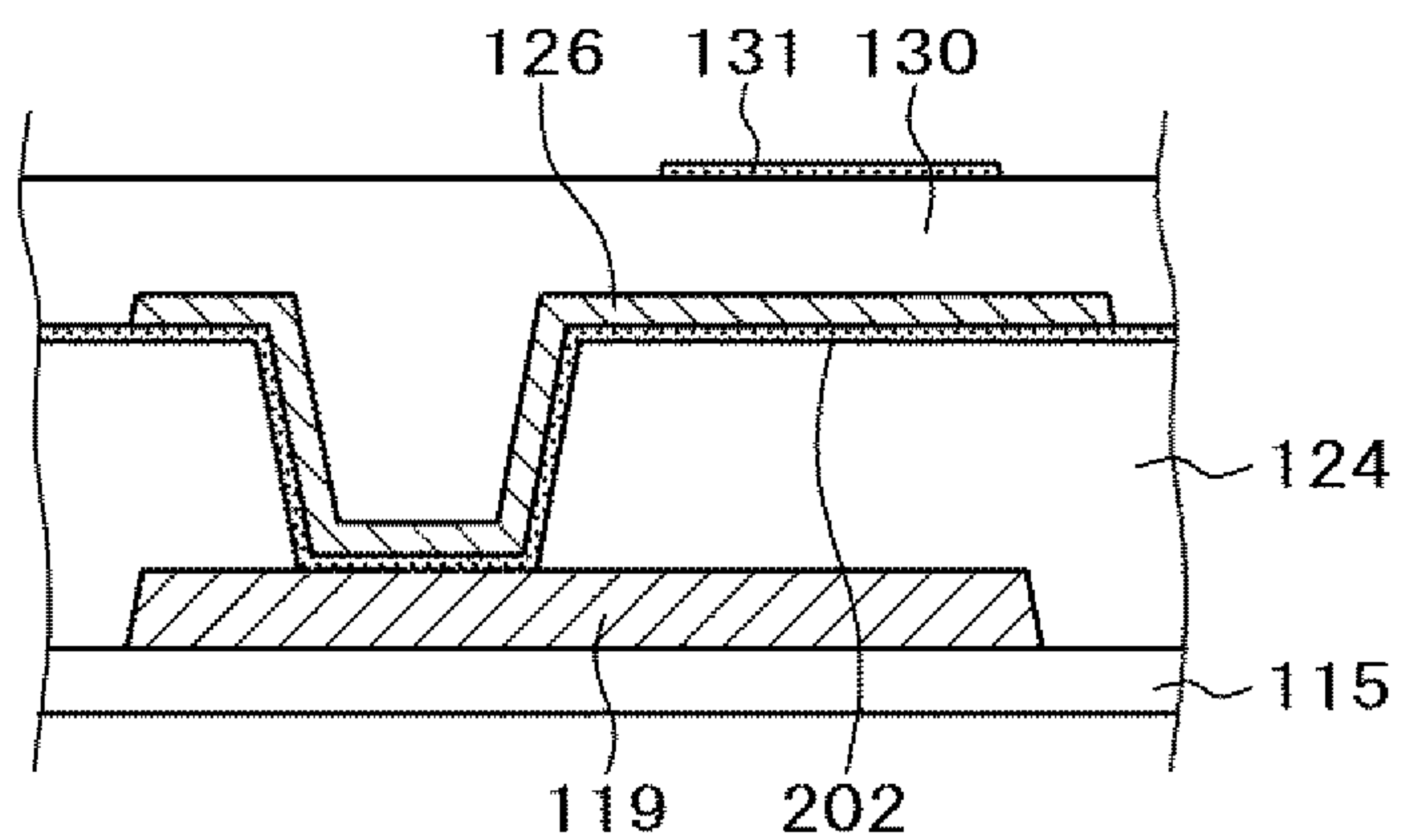
[図12A]

図 1 2 A



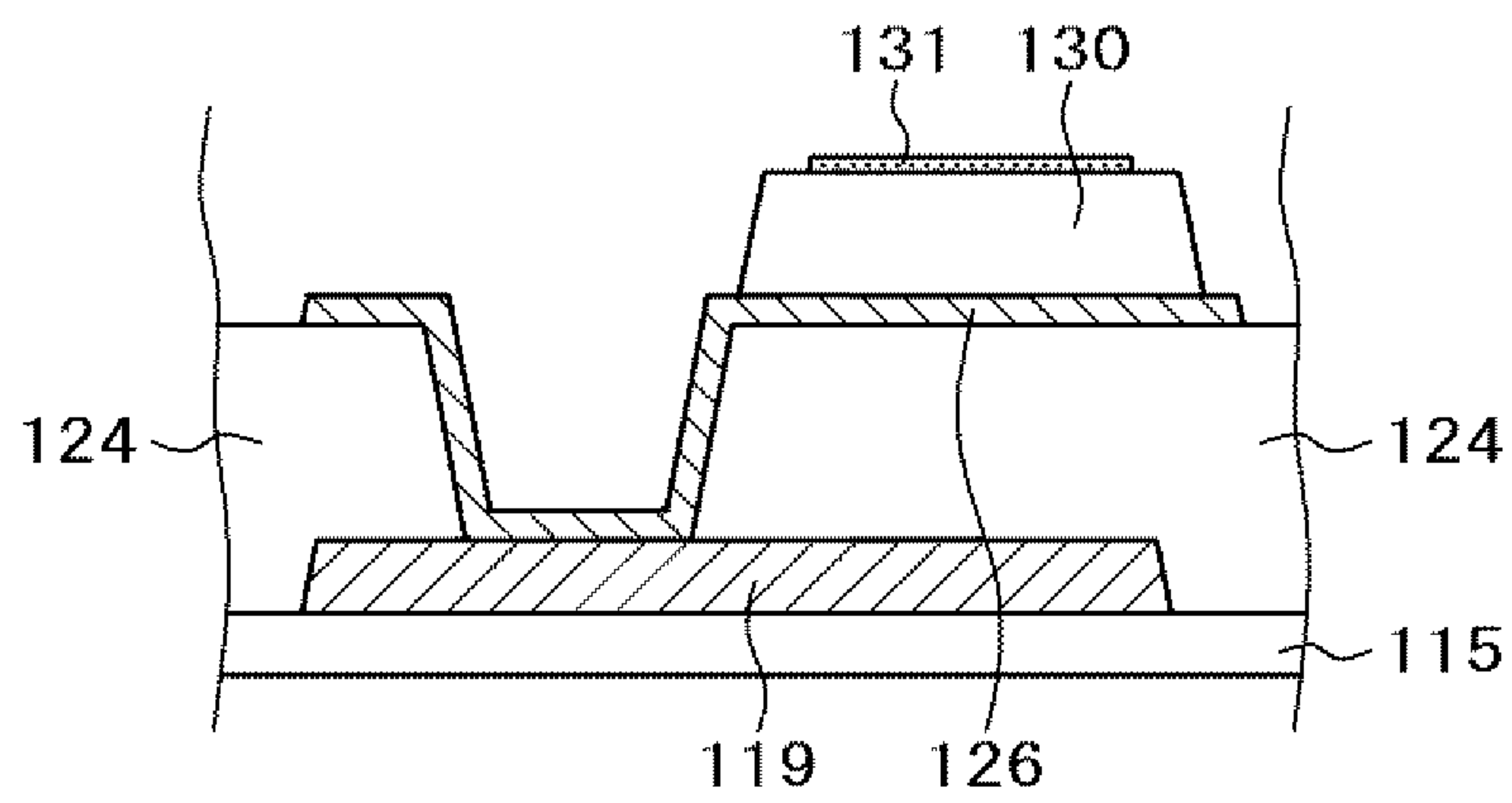
[図12B]

図 1 2 B



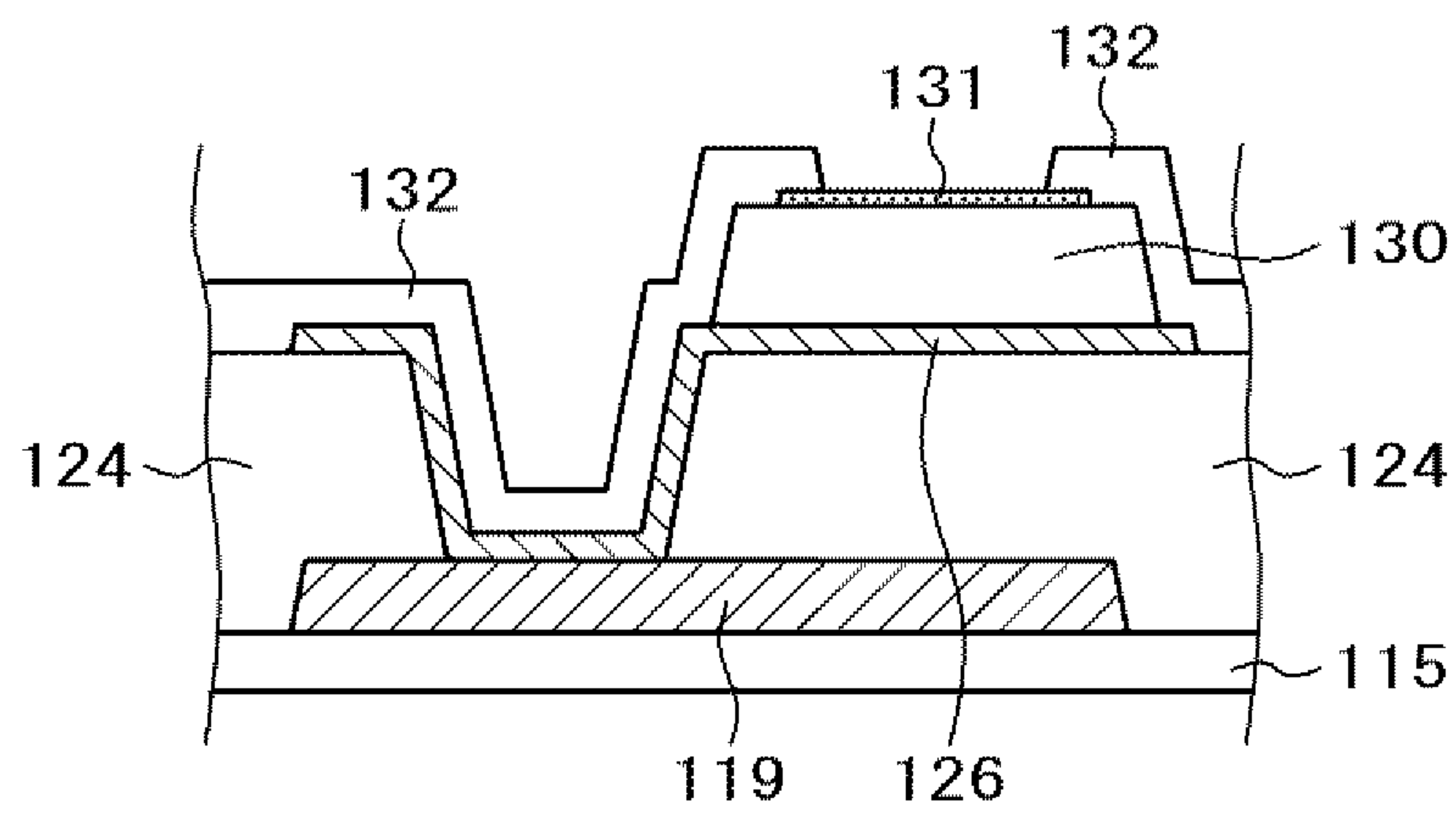
[図14A]

図 1 4 A



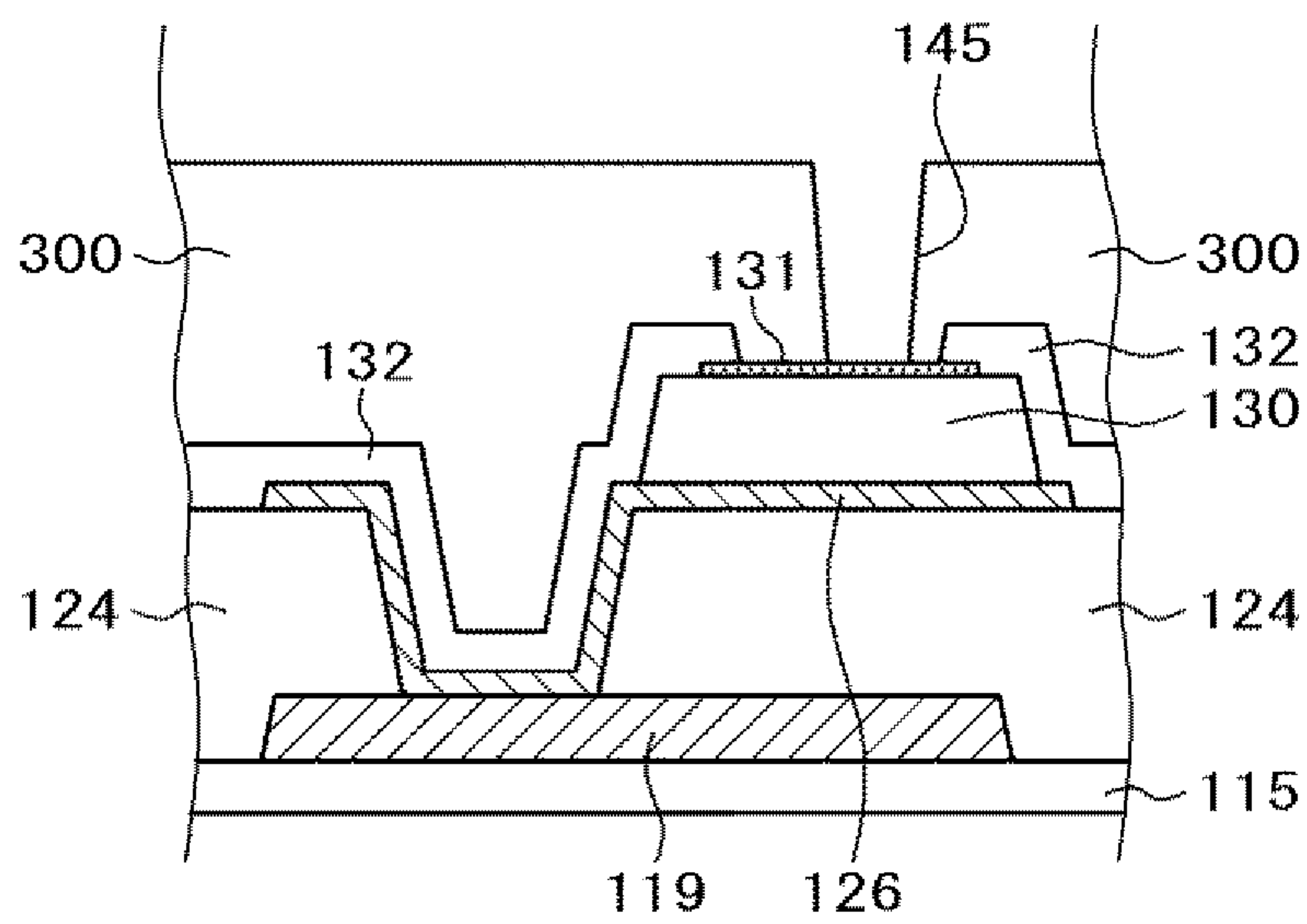
[図14B]

図 1 4 B



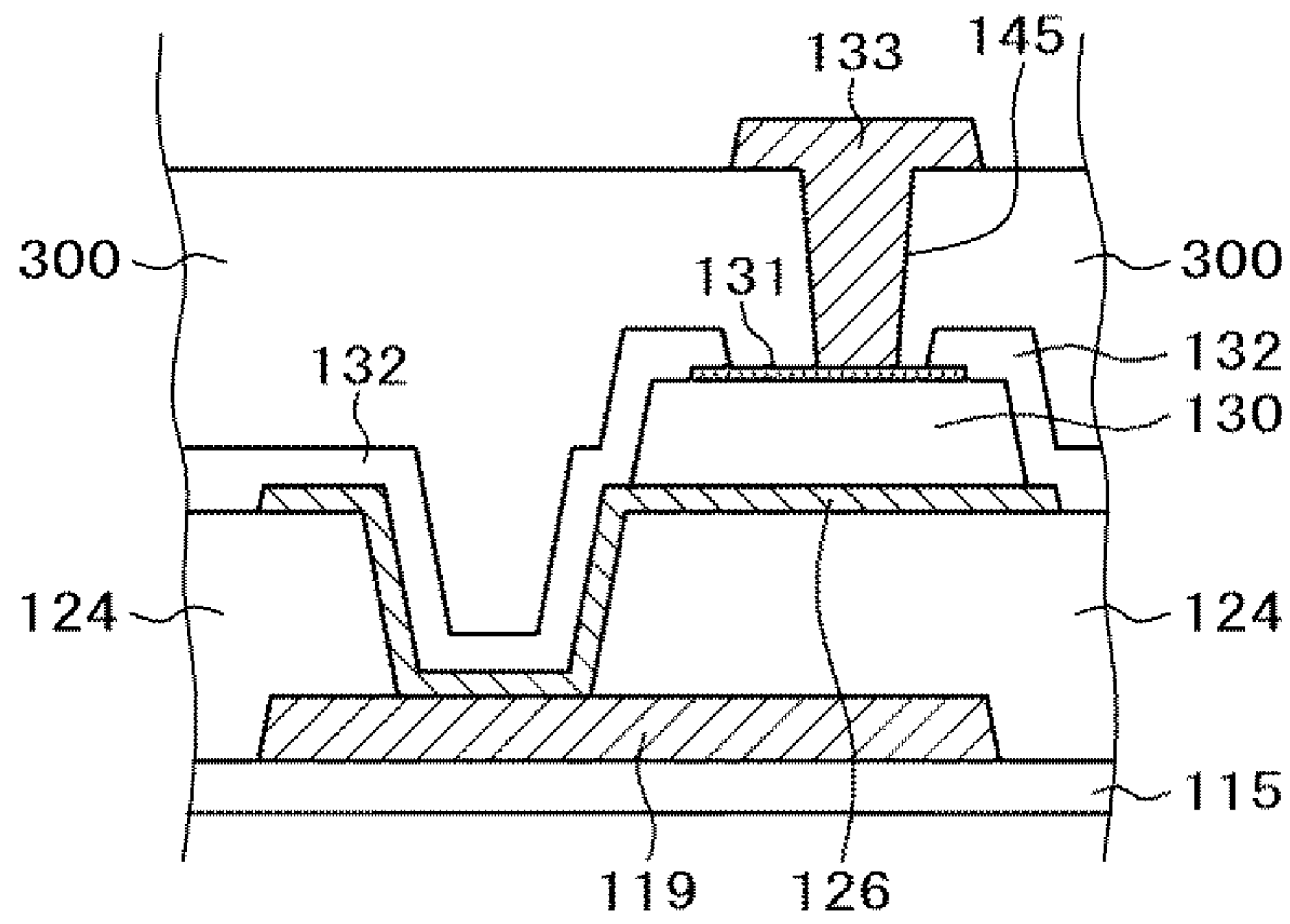
[図14C]

図 1 4 C



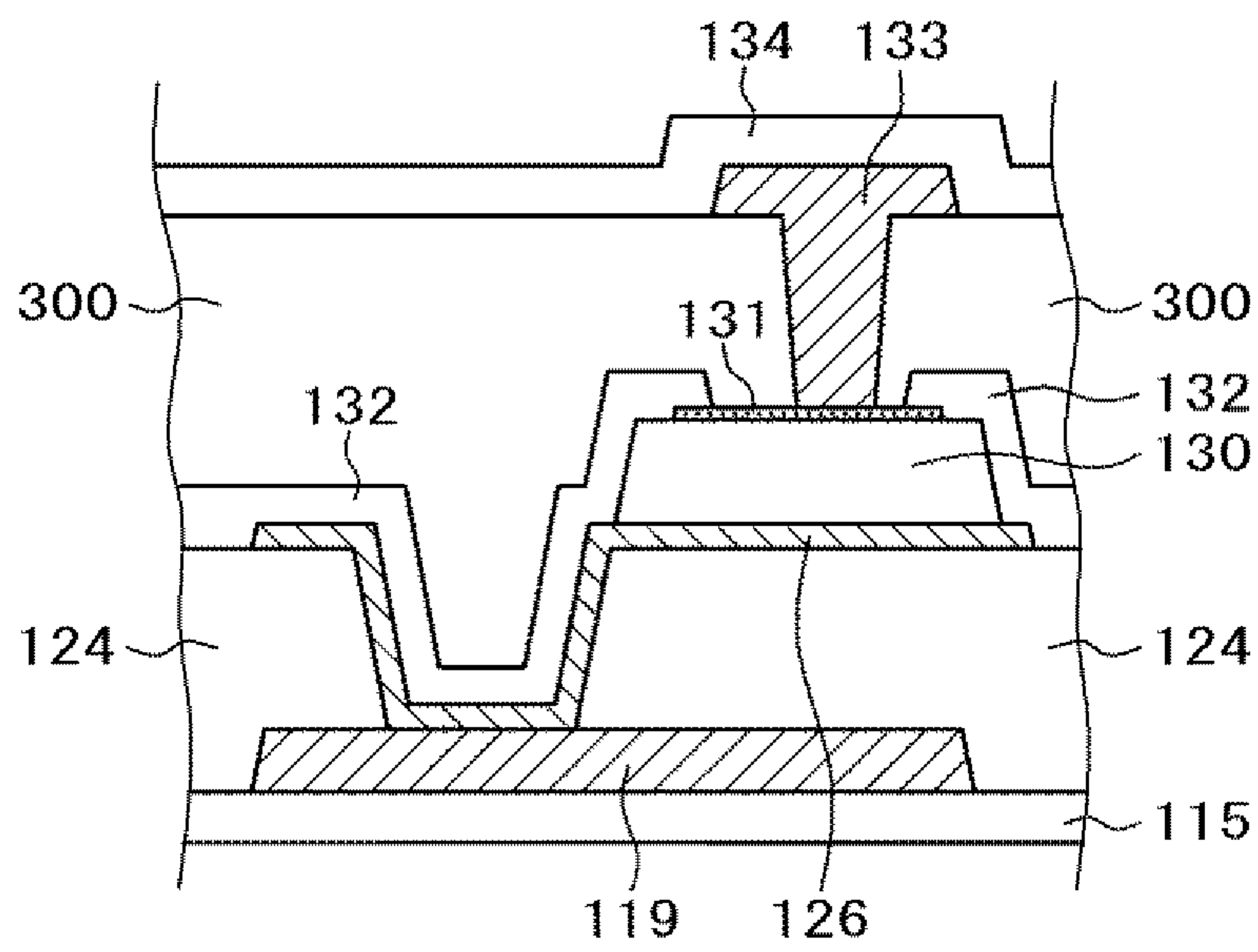
[図14D]

図 1 4 D



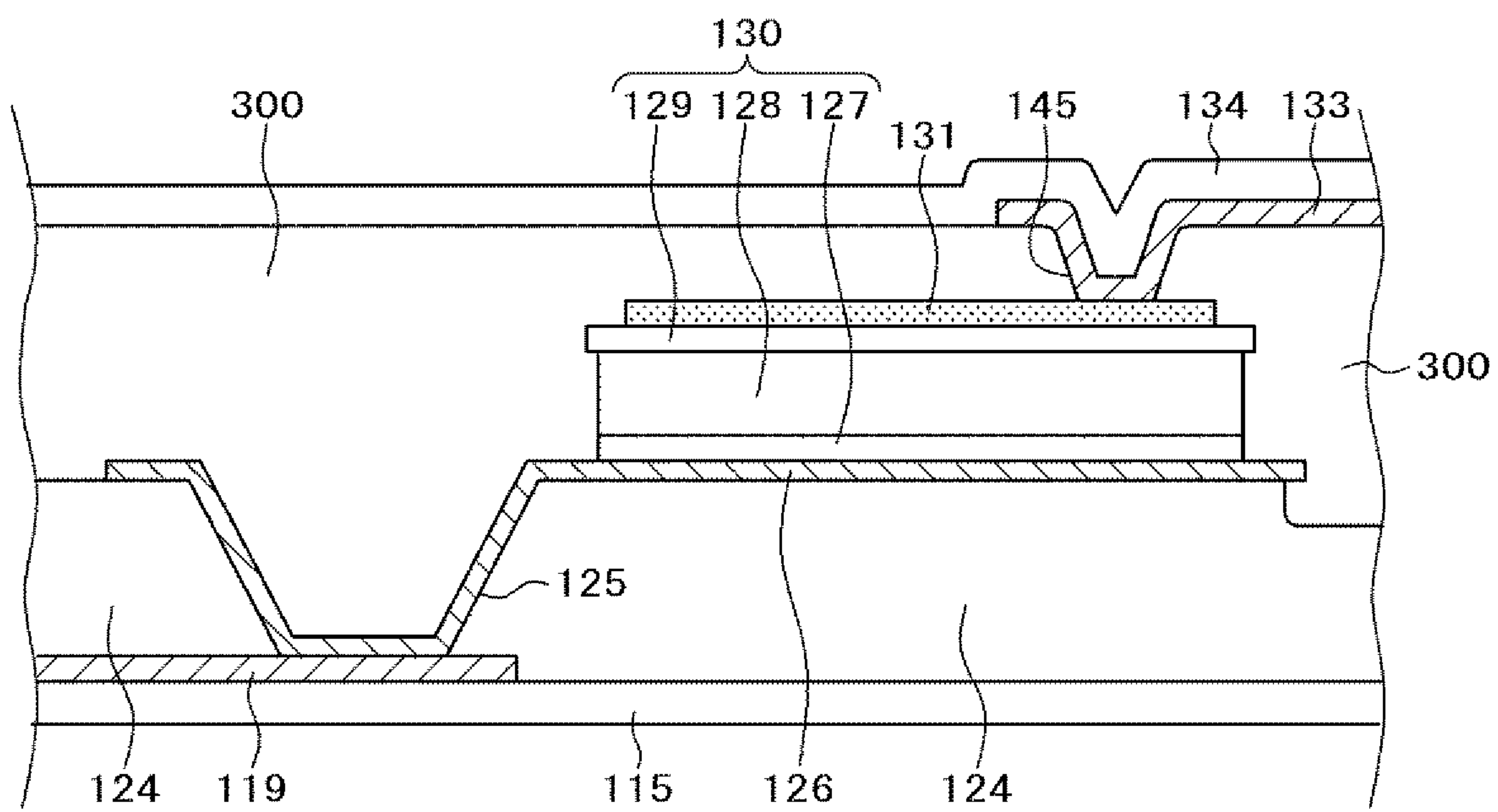
[図14E]

図 1 4 E



[図15]

図 15



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2020/041532

A. CLASSIFICATION OF SUBJECT MATTER

H01L 31/10(2006.01)i; H01L 27/146(2006.01)i
FI: H01L31/10 H; H01L27/146 C

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L31/02-31/0392; H01L31/08-31/119; H01L27/146-27/148

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2021
Registered utility model specifications of Japan	1996-2021
Published registered utility model applications of Japan	1994-2021

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X A	JP 2018-533193 A (DPIX, LLC) 08 November 2018 (2018-11-08) paragraphs [0008]-[0023], fig. 1-14	1, 4-5 2-3, 6-15
X A	WO 2018/025819 A1 (SHARP CORP.) 08 February 2018 (2018-02-08) paragraphs [0026]-[0055], fig. 1-4B	6-7, 10-15 1-5, 8-9
X A	JP 2008-244251 A (TOSHIBA CORP.) 09 October 2008 (2008-10-09) paragraphs [0010]-[0012], [0027]- [0031], fig. 9-10	12-13 1-11, 14-15
A	JP 6-21425 A (KANEGAFUCHI CHEM IND CO., LTD.) 28 January 1994 (1994-01-28)	1-15
A	JP 2010-114186 A (SEIKO EPSON CORP.) 20 May 2010 (2010-05-20)	1-15
A	JP 2017-212417 A (SEIKO EPSON CORP.) 30 November 2017 (2017-11-30)	1-15



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search
07 January 2021 (07.01.2021)

Date of mailing of the international search report
26 January 2021 (26.01.2021)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2020/041532

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2014-63795 A (SEIKO EPSON CORP.) 10 April 2014 (2014-04-10)	1-15
A	KR 10-2016-0054102 A (LG DISPLAY CO., LTD.) 16 May 2016 (2016-05-16)	1-15

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No.

PCT/JP2020/041532

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
JP 2018-533193 A	08 Nov. 2018	US 2017/0054097 A1 paragraphs [0014]- [0029], fig. 1-14 WO 2017/031109 A1 EP 3182456 A1	
WO 2018/025819 A	08 Feb. 2018	US 2019/0170884 A1 paragraphs [0051]- [0080], fig. 1-4B	
JP 2008-244251 A	09 Oct. 2008	US 2008/0237474 A1 paragraphs [0034]- [0038], [0065]- [0073], fig. 9-10 WO 1993/026046 A1 EP 601200 A1	
JP 6-21425 A	28 Jan. 1994		
JP 2010-114186 A	20 May 2010	(Family: none)	
JP 2017-212417 A	30 Nov. 2017	(Family: none)	
JP 2014-63795 A	10 Apr. 2014	US 2014/0077321 A1 CN 103681957 A	
KR 10-2016-0054102 A	16 May 2016	(Family: none)	

国際調査報告		国際出願番号 PCT/JP2020/041532
A. 発明の属する分野の分類（国際特許分類（I P C）） H01L 31/10(2006.01)i; H01L 27/146(2006.01)i FI: H01L31/10 H; H01L27/146 C		
B. 調査を行った分野		
調査を行った最小限資料（国際特許分類（I P C）） H01L31/02-31/0392; H01L31/08-31/119; H01L27/146-27/148		
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1 9 2 2 - 1 9 9 6 年 日本国公開実用新案公報 1 9 7 1 - 2 0 2 1 年 日本国実用新案登録公報 1 9 9 6 - 2 0 2 1 年 日本国登録実用新案公報 1 9 9 4 - 2 0 2 1 年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 2018-533193 A（ディーピーアイエックス リミテッド ライアビリティ カンパニー）08.11.2018（2018 - 11 - 08） 段落[0008]-[0023], 図1-14	1, 4-5
A		2-3, 6-15
X	WO 2018/025819 A1（シャープ株式会社）08.02.2018（2018 - 02 - 08） 段落[0026]-[0055], 図1-4B	6-7, 10-15
A		1-5, 8-9
X	JP 2008-244251 A（株式会社東芝）09.10.2008（2008 - 10 - 09） 段落[0010]-[0012], [0027]-[0031], 図9-10	12-13
A		1-11, 14-15
A	JP 6-21425 A（鐘淵化学工業株式会社）28.01.1994（1994 - 01 - 28）	1-15
A	JP 2010-114186 A（セイコーエプソン株式会社）20.05.2010（2010 - 05 - 20）	1-15
A	JP 2017-212417 A（セイコーエプソン株式会社）30.11.2017（2017 - 11 - 30）	1-15
A	JP 2014-63795 A（セイコーエプソン株式会社）10.04.2014（2014 - 04 - 10）	1-15
☒ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献		“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献
国際調査を完了した日 07.01.2021		国際調査報告の発送日 26.01.2021
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号		権限のある職員（特許庁審査官） 原 俊文 2K 4078 電話番号 03-3581-1101 内線 3255

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	KR 10-2016-0054102 A (LG DISPLAY CO., LTD.) 16.05.2016 (2016 - 05 - 16)	1-15

引用文献			公表日	パテントファミリー文献	公表日
JP	2018-533193	A	08.11.2018	US 2017/0054097 A1 段落[0014]-[0029], 図1-14 WO 2017/031109 A1 EP 3182456 A1	
WO	2018/025819	A1	08.02.2018	US 2019/0170884 A1 段落[0051]-[0080], 図1-4B	
JP	2008-244251	A	09.10.2008	US 2008/0237474 A1 段落[0034]-[0038], [0065]-[0073], 図9-10	
JP	6-21425	A	28.01.1994	WO 1993/026046 A1 EP 601200 A1	
JP	2010-114186	A	20.05.2010	(ファミリーなし)	
JP	2017-212417	A	30.11.2017	(ファミリーなし)	
JP	2014-63795	A	10.04.2014	US 2014/0077321 A1 CN 103681957 A	
KR	10-2016-0054102	A	16.05.2016	(ファミリーなし)	