

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES  
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges  
Eigentum

Internationales Büro

(43) Internationales  
Veröffentlichungsdatum  
12. Januar 2017 (12.01.2017)



(10) Internationale Veröffentlichungsnummer  
**WO 2017/005359 A1**

(51) Internationale Patentklassifikation:

G01R 33/00 (2006.01) H01L 25/10 (2006.01)  
G01D 11/24 (2006.01) H01L 25/16 (2006.01)

(21) Internationales Aktenzeichen: PCT/EP2016/001141

(22) Internationales Anmeldedatum:  
4. Juli 2016 (04.07.2016)

(25) Einreichungssprache: Deutsch

(26) Veröffentlichungssprache: Deutsch

(30) Angaben zur Priorität:  
10 2015 008 503.4 3. Juli 2015 (03.07.2015) DE

(71) Anmelder: TE CONNECTIVITY SENSORS  
GERMANY GMBH [DE/DE]; Hauert 13, 44227  
Dortmund (DE).

(72) Erfinder: STUTE, Georg; Konrad-Adenauer-Straße 46,  
42553 Velbert (DE).

(74) Anwälte: TILMANN, Max et al.; König Szynka Tilmann  
Von Renesse, Mönchenwerther Str. 11, 40545 Düsseldorf  
(DE).

(81) Bestimmungsstaaten (soweit nicht anders angegeben, für jede verfügbare nationale Schutzrechtsart): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) Bestimmungsstaaten (soweit nicht anders angegeben, für jede verfügbare regionale Schutzrechtsart): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), eurasisches (AM, AZ, BY, KG, KZ, RU, TJ, TM), europäisches (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

[Fortsetzung auf der nächsten Seite]

(54) Title: ELECTRICAL COMPONENT AND METHOD FOR PRODUCING AN ELECTRICAL COMPONENT OF THIS TYPE

(54) Bezeichnung : ELEKTRISCHES BAUTEIL UND HERSTELLUNGSVERFAHREN ZUM HERSTELLEN EINES SOLCHEN ELEKTRISCHEN BAUTEILS

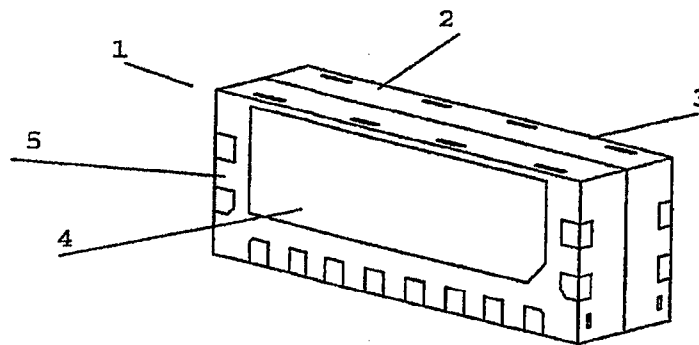


Fig. 1

(57) Abstract: The invention relates to an electrical component comprising a first package having a first lead frame and a first die attached to the lead frame, and encapsulation material that encapsulates the die and at least portions of the lead frame. The component is characterised by a second package having a second lead frame and encapsulation material that encapsulates at least portions of the lead frame, wherein the encapsulation material of the first package is permanently connected to the encapsulation material of the second package.

(57) Zusammenfassung: Die Erfindung betrifft ein elektrisches Bauteil mit einem ersten Package, mit einem ersten Anschlussrahmen und einem an dem ersten Anschlussrahmen angebrachten Chip und Einkapslungsmaterial, das den Chip und zumindest Teile des Anschlussrahmens einkapselt wobei ein zweites Package mit einem zweiten Anschlussrahmen und Einkapslungsmaterial, das zumindest Teile des Anschlussrahmens einkapselt wobei das Einkapslungsmaterial des ersten Packages mit dem Einkapslungsmaterial des zweiten Packages fest verbunden ist.



WO 2017/005359 A1



**Veröffentlicht:**

— mit internationalem Recherchenbericht (Artikel 21 Absatz 3)

— vor Ablauf der für Änderungen der Ansprüche geltenden Frist; Veröffentlichung wird wiederholt, falls Änderungen eingehen (Regel 48 Absatz 2 Buchstabe h)

"Elektrisches Bauteil und Herstellungsverfahren zum Herstellen eines solchen elektrischen Bauteils"

5 Die Erfindung betrifft ein Halbleiter-Package mit einem ersten Package mit einem ersten Anschlussrahmen und einem an dem ersten Anschlussrahmen angebrachten Chip und Einkapselungsmaterial, das den Chip und zumindest Teile des Anschlussrahmens einkapselt. Ebenso betrifft die Erfindung ein Herstellungsverfahren zum Herstellen eines solchen elektrischen Bauteils und eine ein elektrisches Bauteil aufweisende elektrische Komponente.

10 Halbleiter-Packages werden in vielen Anwendungsbereichen eingesetzt. Sie weisen einen Anschlussrahmen und einen an dem Anschlussrahmen angebrachten Chip auf. Ein Einkapselungsmaterial kapselt den Chip und zumindest Teile des Anschlussrahmens, meistens bis auf nach außen geführte elektrische Anschlüsse den gesamten Anschlussrahmen des Halbleiter-Packages ein.

20 Die Ummantelung eines Chips (häufig auch englisch als „die“ bezeichnet) inklusive der Anschlussstellen, wie beispielsweise Leads, Pins oder Balls können als Gehäuse oder Package bezeichnet werden. Für derartige Packages hat es Standardisierungsbemühungen gegeben, beispielsweise durch die JEDEC (früher Joint Electron Device Engineering Council, heute JEDEC Solid State Technology Association). Bei den Packages wird häufig zwischen bedrahteten, „durchsteckmontierbaren“ Bauformen (Through Hole Technology – THT) und „oberflächenmontierbaren“ (Surface Mounted

5 Technology – SMT) Bauformen unterschieden. Die Packages werden in der Regel dazu eingesetzt, um den Chip auf einer Leiterplatte zu befestigen. Hierfür wird der Chip mit einem Zwischenmaterial (hier auch als Anschlussrahmen oder englisch „leadframe“ bezeichnet) verbunden. Elektrische Verbindungen, beispielsweise Drähte führen von den elektrischen Anschlüssen des Chips zu elektrischen Anschlüssen des Packages. Diese elektrischen Anschlüsse können Leads, Pins oder Balls sein.

10 Aus dem Stand der Technik sind gattungsgemäße elektrische Bauteile bekannt, die im Wesentlichen quaderförmig ausgeführt sind und eine geringere Höhe als Breite aufweisen. Häufig ist die Breite deutlich geringer als die Länge und die Höhe deutlich geringer als die Breite. Bei derartigen elektrischen Bauteilen hat es sich als problematisch erwiesen, die elektrischen Bauteile hochkant, also auf einer der Schmalseiten stehend mit einer Leiterplatte zu verbinden. In EP 1 775 767 A2 wird hierzu ein Verfahren vorgeschlagen.

15 Ausgehend von diesem Stand der Technik liegt der Erfindung die Aufgabe zugrunde, ein elektrisches Bauteil zu schaffen, dass einfacher mit einer Leiterplatte verbunden werden kann. Ferner liegt der Erfindung die Aufgabe zugrunde, ein Herstellungsverfahren vorzuschlagen, mit der ein derartiges Bauteil besonders einfach hergestellt werden kann.

20 Diese Aufgabe wird durch das elektrische Bauteil gemäß Anspruch 1, das Herstellungsverfahren gemäß Anspruch 9 sowie die elektrische Komponente gemäß Anspruch 11 gelöst.

25 Ausführungsformen der Erfindung sind in den Unteransprüchen und der hiernach folgenden Beschreibung wiedergegeben.

30 Die Erfindung geht von dem Grundgedanken aus, zwei Packages zu nehmen und das Einkapselungsmaterial des ersten Packages mit dem Einkapselungsmaterial des zweiten Packages fest zu verbinden. Dadurch entsteht ein aus mindestens zwei Packages gebildetes elektrisches Bauteil. Es hat sich gezeigt, dass ein derartiges elektrisches Bauteil besonders gut mit einer Leiterplatte verbunden werden kann. Dies gilt insbesondere für die bevorzugte Ausführungsform, bei der das elektrische Bauteil an einer Schmalseite des ersten Packages mit einer Leiterplatte verbunden werden soll.

40 Das erfindungsgemäße elektrische Bauteil weist ein erstes Package mit einem ersten Anschlussrahmen, einem an dem ersten Anschlussrahmen angebrachten Chip und Einkapselungsmaterial auf, das den Chip und zumindest Teile des Anschlussrahmens

einkapselt. In einer bevorzugten Ausführungsform ist das Package als oberflächenmontierbare Bauform (Surface Mounted Device – SMD) ausgeführt.

5 In einer bevorzugten Ausführungsform ist das erste Package und/oder das zweite Package als DFN (Dual Flat No-lead Package), QFN (Quad Flat No Leads Package), VQFN (Very Thin Quad Flat pack), LCCC (Leadless Ceramic Chip Carrier), LGA MLPQ (Micro Leadframe Package Quad), MLPM (Micro Leadframe Package Micro), MLPD (Micro Leadframe Package Dual), DRMLF (Dual Row Micro Leadframe Package), TDFN (Thin Dual Flat No-lead Package), UTDFN (Ultra Thin Dual Flat No-lead Package), XDFN (eXtreme thin Dual Flat No-lead Package), QFN (Quad Flat No-lead Package), QFN-TEP (Quad Flat No-lead package with Top Exposed Pad), TQFN (Thin Quad Flat No-lead Package), VQFN (Very Thin Quad Flat No Leads Package), DHVQFN (Dual in-line compatible thermal enhanced very thin quad flat package with no leads (NXP)) ausgeführt.

15 In einer besonders bevorzugten Ausführungsform sind das erste Package und das zweite Package nach der gleichen Bauform ausgeführt. Wie stark das Einkapselungsmaterial den Chip und den Anschlussrahmen einkapselt, ergibt sich aus den vorgenannten Bauformen. Häufig ist der Chip und der gesamte Anschlussrahmen mit Ausnahme der Anschlüsse durch das Einkapselungsmaterial eingekapselt.

20 In einer ersten Variante ist das zweite Package leer, weist also keinen in dem Package angeordneten Chip auf. In einer solchen Ausführungsvariante wird das zweite Package im Wesentlichen dazu verwendet, um das erste Package mit dem in dem Einkapselungsmaterial angeordneten Chip stabil mit der Leiterplatte zu verbinden, insbesondere wenn das Package entgegen der sonst üblich Art senkrecht stehend und nicht liegend mit der Leiterplatte verbunden werden soll. Packages lassen sich mittlerweile großindustriell herstellen. Die Nachteile durch das zusätzliche Herstellen eines zweiten (leeren) Packages werden durch die Vorteile aufgehoben, das erste Package stabiler mit der Leiterplatte zu verbinden. In einer alternativen, ebenfalls bevorzugten Ausführungsform weist das zweite Package einen an dem zweiten Anschlussrahmen angebrachten Chip auf. Das Einkapselungsmaterial des zweiten Packages kapselt den Chip und zumindest Teile des Anschlussrahmens des zweiten Packages ein. Der Chip in dem zweiten Package kann zu dem Chip in dem ersten Package identisch, bzw. gleichartig sein, also beispielsweise Sensoren mit dem gleichen Messprinzip aufweisen. Es sind jedoch auch Ausführungsformen denkbar, bei denen der Chip im zweiten Package von dem Chip im ersten Package unterschiedlich ist. Dadurch wird ein stabil mit der Leiterplatte verbindbares elektrisches Bauteil geschaffen, das eine Mehrzahl von Funktionen übernehmen kann. Sind die Chips als Messsensoren ausgebildet, so kann auf diese Weise ein elektrisches Bauteil geschaffen werden, das mit zwei unterschiedlichen Messmethoden messen kann. Mit

dem Chip in dem ersten Package kann eine erste Messmethode und mit dem Chip in dem zweiten Package eine zweite Messmethode realisiert werden. Ferner können im zweiten Package passive unterstützende Bauteile wie Stützmagnete eingebaut werden oder aktive Bauteile wie Spulen, die das Messprinzip unterstützen

5

10

15

Das Einkapselungsmaterial des ersten Packages ist mit dem Einkapselungsmaterial des zweiten Packages fest verbunden. Elektrische Bauteile der erfindungsgemäßen Art werden häufig mittels Greifarmen mit Saugpipette oder dergleichen gehandhabt. Hierfür ist es wesentlich, dass das elektrische Bauteil in sich stabil ist. Die feste Verbindung des Einkapselungsmaterials des ersten Packages mit dem Einkapselungsmaterial des zweiten Packages kann kraftschlüssig oder formschlüssig erfolgen. In einer besonders bevorzugten Ausführungsform ist das Einkapselungsmaterial des ersten Packages deshalb mittels Fügen mit dem Einkapselungsmaterial des zweiten Packages verbunden. Insbesondere bevorzugt wird das Einkapselungsmaterial des ersten Packages mit dem Einkapselungsmaterial des zweiten Packages verklebt. Es ist aber auch der Einsatz von Reibschweißen oder Ultraschallschweißen zum Fügen des Einkapselungsmaterials denkbar.

20

25

30

35

Grundsätzlich ist es denkbar, dass eine beliebige Verbindungsoberfläche des Einkapselungsmaterials des ersten Packages mit einer beliebigen Verbindungsoberfläche des Einkapselungsmaterials des zweiten Packages durch Fügen verbunden wird. So ist es beispielsweise denkbar, dass die Verbindungsoberflächen profiliert werden, beispielsweise aufgeraut werden oder mit Sägezahnprofilen versehen werden, um die fügende Verbindung zu unterstützen. In einer besonders bevorzugten Ausführungsform sind die Verbindungsoberflächen jedoch eben ausgebildet. Somit ist an dem Einkapselungsmaterial des ersten Packages eine erste ebene Verbindungsoberfläche ausgebildet und an dem Einkapselungsmaterial des zweiten Packages eine zweite ebene Verbindungsoberfläche ausgebildet, wobei die erste ebene Verbindungsoberfläche mit der zweiten ebenen Verbindungsoberfläche durch Fügen verbunden wird. Hierdurch wird zum Einen der Bearbeitungsaufwand des Einkapselungsmaterials reduziert. Ebene Verbindungsoberflächen sind bei der Mehrzahl der standardisierten Packages ohnehin vorhanden und die entsprechenden Herstellungsprozesse für derartige Oberflächen bereits realisiert. Zum Anderen kann durch das ebene Ausführen der Verbindungsoberfläche die Bauhöhe des elektrischen Bauteils reduziert werden. Es müssen keine zusätzlichen Vorsprünge vorgesehen werden, die die Bauhöhe des elektrischen Bauteils erhöhen würden.

40

In einer Mehrzahl der aus dem Stand der Technik bekannten Packages weist der Anschlussrahmen eine ebene Aufnahme­fläche auf, an die der Chip befestigt wird. In einer bevorzugten Ausführungsform ist der Chip an einer ebenen Aufnahme­fläche des

ersten Anschlussrahmens am ersten Anschlussrahmen angebracht und die erste ebene Verbindungsoberfläche parallel zur Aufnahme­fläche des ersten Anschlussrahmens ausgeführt. Ergänzend oder alternativ weist der zweite Anschlussrahmen eine ebene Aufnahme­fläche für einen Chip auf, wobei die zweite ebene Verbindungsoberfläche parallel zur Aufnahme­fläche des zweiten Anschlussrahmens ausgeführt ist. Auch mit der parallelen Anordnung der Verbindungsoberflächen zu den Aufnahme­flächen der Anschlussrahmen kann die Bauhöhe des elektrischen Bauteils reduziert werden.

Die Mehrzahl der aus dem Stand der Technik bekannten, insbesondere die Mehrzahl der standardisierten Packages weisen eine im Wesentlichen quaderförmige Form auf. Dabei sind häufig die vier Seitenflächen des Quaders kleiner als die Fläche der Oberseite des Quaders. In einer besonders bevorzugten Ausführungsform werden zur Bildung des erfindungsgemäßen elektrischen Bauteils diese Oberseiten von quaderförmigen Packages fest miteinander verbunden. Die Oberseiten der quaderförmigen Packages bilden dann jeweils die ebenen Verbindungsoberflächen des jeweiligen Packages.

In einer bevorzugten Ausführungsform weist das erste Package von außen zugängliche elektrische Anschlüsse auf. Ergänzend oder alternativ weist das zweite Package von außen zugängliche elektrische Anschlüsse auf. Werden für die Herstellung des erfindungsgemäßen elektrischen Bauteils Packages mit standardisierten Bauformen eingesetzt, so ergibt sich die Anordnung der elektrischen Anschlüsse des ersten Packages und des zweiten Packages aus dieser standardisierten Bauform. Insbesondere bevorzugt wird als erstes Package und als zweites Package eine Bauform der Art DFN oder TDFN eingesetzt.

In einer besonders bevorzugten Ausführungsform ist das erste Package quaderförmig ausgeführt. Ergänzend oder alternativ kann das zweite Package quaderförmig ausgeführt sein. In einer bevorzugten Ausführungsform ist das elektrische Bauteil selbst quaderförmig ausgeführt. Das kann sich dadurch ergeben, dass sowohl das erste Package als auch das zweite Package quaderförmig ausgeführt sind, sodass nach dem Zusammenfügen der beiden Packages das so entstehende elektrische Bauteil ebenfalls quaderförmig ausgeführt ist. Das Ausführen des ersten Packages, bzw. des zweiten Packages als quaderförmiges Bauteil vereinfacht sowohl die Handhabung der Packages beim Herstellen des erfindungsgemäßen elektrischen Bauteils. Ferner bietet die Quaderform, wie oben bereits ausgeführt, gute Verbindungsoberflächen, über die das erste Package und das zweite Package fest miteinander verbunden werden können. Ein Ausführen des elektrischen Bauteils in Quaderform bietet ebenfalls den Vorteil einer guten Handhabung sowie die Möglichkeit, dieses elektrische Bauteil gut auf einer Leiterplatte anzuordnen.

Quaderförmige Bauteile weisen zwölf Kanten auf. Sie weisen eine Oberseite und eine Unterseite sowie vier rechtwinkelig zueinander angeordnete und rechtwinkelig zu der Oberseite und der Unterseite angeordnete Seitenflächen auf. Eine Seitenfläche hat vier Kanten, nämlich eine Kante zur Unterseite, eine Kante zur Oberseite und eine erste Kante zu einer ersten weiteren Seitenfläche und eine zweite Kante zu einer zweiten, der ersten gegenüberliegend angeordneten weiteren Seitenfläche. In einer bevorzugten Ausführungsform ist ein elektrischer Anschluss im Bereich einer dieser vier Kanten einer Seitenfläche ausgebildet. Insbesondere bevorzugt hat der Anschluss eine Anschlussoberfläche, die sich teilweise in der Oberfläche dieser Seite befindet. Insbesondere bevorzugt bildet der Anschluss einen Teil einer Kante aus. Das heißt, dass ein Teil der Kante an dem elektrischen Anschluss ausgebildet ist. Der elektrische Anschluss kann dann eine Teiloberfläche aufweisen, die sich in der Oberfläche der Seite befindet sowie eine weitere Teiloberfläche, die sich in der benachbarten Oberfläche, also je nach Lage der Kante in der Oberfläche der Unterseite, der Oberfläche der Oberseite oder in der Oberfläche einer der angrenzenden weiteren Seiten befindet.

In einer bevorzugten Ausführungsform befinden sich elektrische Anschlüsse des ersten Packages im Bereich einer ersten Kante dieser Seite und im Bereich einer zweiten Kante, wobei die erste Kante und die zweite Kante im rechten Winkel zueinander angeordnet sind. In einer besonders bevorzugten Ausführungsform weist das erste Package nur an diesen beiden Kanten elektrische Anschlüsse auf. In einer ebenfalls bevorzugten Ausführungsform weist das erste Package im Bereich von drei Kanten dieser Seitenoberfläche elektrische Anschlüsse auf, wobei die drei Kanten ineinander übergehen und im rechten Winkel zueinander angeordnet sind. In einer besonders bevorzugten Ausführungsform weist das erste Package nur an diesen drei Kanten Anschlüsse auf.

In einer besonders bevorzugten Ausführungsform weist das zweite Package elektrische Anschlüsse auf, die an den zum ersten Package vergleichbaren Kanten des in der bevorzugten Ausführungsform das zweite Package bildenden Quaders angeordnet sind. Insbesondere bevorzugt wird eine Bauform, bei der das elektrische Bauteil quaderförmig ausgebildet ist und an zumindest einer Seite weder elektrische Anschlüsse des ersten Packages noch elektrische Anschlüsse des zweiten Packages aufweist. Eine solche anschlussfreie Seite des elektrischen Bauteils ist vorteilhaft, wenn der Chip im ersten Package einen Sensor aufweist, beispielsweise einen magnetfeldempfindlichen Sensor. Wird eine Seite des elektrischen Bauteils anschlussfrei ausgeführt, so werden zumindest an dieser Seite Störeinflüsse verhindert.

In einer besonders bevorzugten Ausführungsform ist das elektrische Bauteil zumindest hinsichtlich der Anschlussrahmen und der Form des Einkapselungsmaterials symmetrisch ausgebildet. Insbesondere ist an dem Einkapselungsmaterial des ersten Package eine erste ebene Verbindungsoberfläche ausgebildet und an dem  
5 Einkapselungsmaterial des zweiten Packages eine zweite ebene Verbindungsoberfläche ausgebildet, wobei die erste ebene Verbindungsoberfläche mit der zweiten ebenen Verbindungsoberfläche durch Fügen verbunden ist, wobei der Anschlussrahmen und das Einkapselungsmaterial des ersten Package bezüglich der zur ersten Verbindungsoberfläche und zweiten Verbindungsoberfläche parallelen, mittig zwischen  
10 der ersten Verbindungsoberfläche und der zweiten Verbindungsoberfläche angeordneten Ebene spiegelsymmetrisch zu dem Anschlussrahmen und dem Einkapselungsmaterial des zweiten Package ausgeführt sind. Das symmetrische Ausbilden des elektrischen Bauteils bietet den Vorteil, es gut handhaben zu können.

In einer bevorzugten Ausführungsform weist der Chip einen magnetfeldempfindlichen Sensor auf. Insbesondere bevorzugt weist der Chip einen magnetoresistiven Sensor auf. Insbesondere bevorzugt kann der Sensor den anisotropen-magnetoresistiven Effekt (AMR-Effekt) oder den gigantischen magnetoresistiven Effekt (GMR-Effekt) aufweisen. Der Sensor kann allerdings auch andere Effekte aufweisen, wie  
20 beispielsweise Giant-Magneto Impedance (GMI), den Tunnel-Magnetoresitence-Effect (TMR) oder den Hall-Effect oder alle Sensoren deren Messrichtung in der Z-Achse liegt.

In einer bevorzugten Ausführungsform enthält der magnetfeldempfindliche Sensor  
25 mindestens eine Wheatstonebrücke. Diese besteht insbesondere bevorzugt aus mehreren örtlich über den Chip verteilten Sensorelementen (insbesondere mehreren örtlich über den Chip verteilten Widerständen). In einer bevorzugten Ausführungsform sind diese so zusammengeschaltet, dass lokale Feldrichtungs- oder Feldstärkeunterschiede zwischen den einzelnen Sensorelementen, welche von einer Gebermagnetanordnung erzeugt werden, zur Erzeugung eines von einer Geberposition oder eines Geberwinkels relativ zum Sensor abhängigen Sensorsignals  
30 genutzt werden.

In einer bevorzugten Ausführungsform weist das elektrische Bauteil mehrere  
35 magnetfeldempfindliche Sensoren auf. Es sind Bauformen denkbar, bei denen mehrere magnetfeldempfindliche Sensoren in einem der Packages vorgesehen sind. Besonders bevorzugte sind jedoch Bauformen, in denen in jedem Package mindestens ein magnetfeldempfindlicher Sensor vorgesehen ist. Dabei können in einer ersten Ausführungsform die magnetfeldempfindlichen Sensor gleichartige Sensorchips sein,  
40 insbesondere bevorzugt einen identischen Aufbau aufweisen. Dadurch können beispielsweise redundante Messungen durchgeführt werden und damit die Präzision

des erzeugten Signals erhöht werden. In einer zweiten Ausführungsform sind mindestens zwei unterschiedliche magnetfeldempfindliche Sensoren vorgesehen. Diese können für die Detektion der Felder unterschiedlicher Geber oder lokal unterschiedlicher Geberstrukturen ausgelegt sein, insbesondere ein Sensorchip, welcher eine Position oder einen Winkel durch eine inkrementale Messung bestimmt, sowie einen zweiten Sensorchip, der eine magnetische Referenzmarke detektiert.

In einer bevorzugten Ausführungsform ist entweder in demselben Package wie der magnetfeldempfindliche Sensor oder in dem zweiten Package eine Vorrichtung zur Sensorsignalaufbereitung oder -auswertung vorgesehen ist.

Das erfindungsgemäße Herstellungsverfahren zum Herstellen eines erfindungsgemäßen elektrischen Bauteils sieht vor, dass das Einkapselungsmaterial des ersten Packages mit dem Einkapselungsmaterial des zweiten Packages fest verbunden wird.

In einer besonders bevorzugten Ausführungsform sind als Teil des Herstellungsverfahrens folgende Schritte vorgesehen:

- das Bereitstellen eines ersten, eine Mehrzahl von Anschlussrahmen enthaltenden Rahmens, wobei zumindest an einem ersten Anschlussrahmen der Chip angebracht ist und zumindest der erste Chip und zumindest ein Teil des ersten Anschlussrahmens von einem Einkapselungsmaterial eingekapselt ist und an dem Einkapselungsmaterial eine erste Verbindungsfläche ausgebildet ist,
- das Bereitstellen eines zweiten, eine Mehrzahl von Anschlussrahmen enthaltenden Rahmens, wobei zumindest ein Teil eines Anschlussrahmens des zweiten Rahmens von einem Einkapselungsmaterial eingekapselt ist und an dem Einkapselungsmaterial eine zweite Verbindungsfläche ausgebildet ist,
- das fügende Verbinden der ersten Verbindungsoberfläche mit der zweiten Verbindungsoberfläche.

In einer besonders bevorzugten Ausführungsform weisen die die Mehrzahl von Anschlussrahmen enthaltenden Rahmen Führungen auf. Beispielsweise können die Rahmen an geeigneten Stellen Löcher aufweisen, mit denen sie auf Stifte gesteckt werden können. Durch eine geeignete Anordnung der Führungen an dem jeweiligen Rahmen kann beim Verbinden der beiden Rahmen sichergestellt werden, dass die beiden Rahmen genau in der Relativlage zueinander zusammengeführt werden, wie dies für das Erstellen des erfindungsgemäßen elektrischen Bauteils gewünscht ist.

In einer besonders bevorzugten Ausführungsform erfolgt das Bereitstellen des ersten Rahmens dadurch, dass der eine Führung aufweisende erste Rahmen auf ein Führungselement aufgeschoben wird, beispielsweise mit in ihm vorgesehenen Löchern auf einen Stift aufgeschoben wird. Daran anschließend wird in einer bevorzugten Ausführungsform Kleber auf die ersten Verbindungsoberflächen der in dem ersten Rahmen vereinten ersten Packages aufgetragen. Anschließend wird der zweite Rahmen mit den Verbindungsoberflächen der ersten Packages zugewandten Verbindungsoberflächen der in dem zweiten Rahmen vereinten zweiten Packages mit der in dem zweiten Rahmen vorgesehenen Führung auf die Führungsmittel aufgeschoben und ebenfalls in Kontakt mit dem Kleber gebracht. In einer besonders bevorzugten Ausführungsform werden die ersten Packages und die zweiten Packages während des Aushärtens des Klebers gegeneinander gedrückt. Anschließend werden die einzelnen elektrischen Bauteile aus diesem Sandwich herausgetrennt, beispielsweise mittels Sägen.

In einer besonders bevorzugten Ausführungsform werden die elektrischen Bauteile am Ende der Herstellung getestet.

Die erfindungsgemäße elektrische Komponente weist eine Leiterplatte und ein mit der Leiterplatte verbundenes, elektrisches Bauteil auf. Die Verbindung des elektrischen Bauteils mit der Leiterplatte erfolgt insbesondere bevorzugt über das Verbinden von an dem elektrischen Bauteil vorgesehenen elektrischen Anschlüssen mit elektrischen Anschlüssen an der Leiterplatte. Insbesondere bevorzugt erfolgt die Verbindung der Anschlüsse mittels Löten (bspw. Reflow-Löten). Die Leiterplatte ist dabei insbesondere bevorzugt eine feste Leiterplatte. Sie kann aus faserverstärktem Kunststoff sein. Es können aber auch Leiterplatten aus Teflon, Aluminiumoxid, Keramik eingesetzt werden oder flexible Leiterplatten, beispielsweise solche aus Polyesterfolie, Starrflex-Platinen.

Nachfolgend wird die Erfindung anhand lediglich Ausführungsbeispiele näher darstellenden Zeichnung näher erläutert. Darin zeigen:

Fig. 1: eine perspektivische Ansicht eines erfindungsgemäßen elektrischen Bauteils;

Fig. 2: eine erste Seitenansicht eines erfindungsgemäßen Bauteils;

Fig. 3: eine Draufsicht auf ein erfindungsgemäßes Bauteil;

Fig. 4: eine weitere Seitenansicht auf ein erfindungsgemäßes Bauteil;

Fig. 5: eine weitere perspektivische Ansicht eines erfindungsgemäßen Bauteils;

- Fig. 6: eine perspektivische Draufsicht auf eine erfindungsgemäße elektrische Komponente;
- 5 Fig. 7: eine perspektivische Ansicht auf einen ersten Rahmen, der in dem erfindungsgemäßen Herstellungsverfahren eingesetzt wird;
- Fig. 8: den ersten Rahmen gemäß Fig. 7 mit auf die Verbindungsoberflächen aufgebrachte, Kleber;
- 10 Fig. 9: den ersten Rahmen mit auf ihm aufgebrachten Kleber gemäß Fig. 8 und einen zweiten, umgedreht auf den ersten Rahmen aufgelegten zweiten Rahmen;
- 15 Fig. 10: den Einsatz des erfindungsgemäßen Bauteils als Weglängensensor in einer perspektivischen Draufsicht;
- Fig. 11: den Einsatz des erfindungsgemäßen Bauteils als Weglängensensor in einer perspektivischen Draufsicht;
- 20 Fig. 12: den Einsatz des erfindungsgemäßen Bauteils als Weglängensensor in einer perspektivischen Draufsicht;
- Fig. 13: eine schematische Darstellung des Aufbaus eines magnetfeldempfindlichen Sensors, der in dem elektrischen Bauteil verbaut ist;
- 25 Fig. 14: eine schematische Darstellung des Aufbaus zweier magnetfeldempfindlichen Sensoren, die in unterschiedlichen Packages des elektrischen Bauteils verbaut sein können.
- 30

Das in den Fig. 1 bis 5 dargestellte erfindungsgemäße elektrische Bauteil 1 weist ein erstes Package 2 und ein zweites Package 3 auf. Das erste Package 2 weist einen ersten Anschlussrahmen 4 auf. An dem ersten Anschlussrahmen ist ein in den Figuren nicht näher dargestellter Chip angebracht. Das erste Package weist Einkapselungsmaterial 5 auf, das den Chip und zumindest Teile des Anschlussrahmens 4 einkapselt.

35

Das zweite Package 3 weist ebenfalls einen, hier als zweiten Anschlussrahmen bezeichneten Anschlussrahmen 6 auf. Ferner weist das zweite Package 3

40

Einkapselungsmaterial 7 auf, das zumindest Teile des Anschlussrahmens 6 einkapselt. Sowohl das erste Package 2 als auch das zweite Package 3 weisen eine standardisierte Bauform eines Packages auf, nämlich sind als TDFN (Thin Dual Flat No-lead Package) ausgeführt.

5

Das erste Package weist eine in der Ansicht der Fig. 2 ersichtliche Unterseite 8, eine der Unterseite 8 gegenüberliegende Oberseite 9 sowie die Oberseite 9 und die Unterseite 8 verbindende Seitenflächen 10, 11, 12, 13 auf. Das zweite Package 3 ist vergleichbar aufgebaut und weist vergleichbare Oberflächen auf. Die Oberfläche 9 des ersten Package bildet eine erste, ebene Verbindungsoberfläche. Die vergleichbare Oberfläche des zweiten Packages 3 bildet eine zweite, ebene Verbindungsoberfläche. Wie insbesondere den Figuren 1 und 3 zu entnehmen ist, ist das Einkapselungsmaterial 5 des ersten Packages 2 fest mit dem Einkapselungsmaterial 7 des zweiten Packages 3 verbunden. Die erste ebene Verbindungsoberfläche ist mit der zweiten ebenen Verbindungsoberfläche verklebt.

10  
15

Das erste Package weist Anschlüsse 14 auf. Diese sind, wie in den Figuren 1, 2 und 3 ersichtlich im Bereich der Kanten des ersten Packages ausgebildet. Die Seitenfläche, an der der jeweilige Anschluss 14 vorgesehen ist, hat vier Kanten, nämlich eine Kante zur Unterseite 9, eine Kante zur Oberseite 8 und eine erste Kante zu einer ersten weiteren Seitenfläche und eine zweite Kante zu einer zweiten, der ersten gegenüberliegend angeordneten weiteren Seitenfläche. Wie in den Fig. 1, 2 und 3 ersichtlich sind die Anschlüsse jeweils im Bereich einer dieser vier Kanten einer Seitenfläche ausgebildet. Der jeweilige Anschluss 14 hat eine Anschlussoberfläche, die sich teilweise in der Oberfläche dieser Seite befindet. Außerdem bildet der Anschluss 14 einen Teil einer Kante aus. Das heißt, dass ein Teil der Kante an dem elektrischen Anschluss 14 ausgebildet ist. Der elektrische Anschluss 14 weist eine Teiloberfläche aufweisen, die sich in der Oberfläche der Seite befindet sowie eine weitere Teiloberfläche, die sich in der benachbarten Oberfläche, also je nach Lage der Kante in der Oberfläche der Unterseite, der Oberfläche der Oberseite oder in der Oberfläche einer der angrenzenden weiteren Seiten befindet.

20

25

30

Die Figur 6 zeigt die erfindungsgemäße elektrische Komponente in einer perspektivischen Draufsicht. Zu erkennen ist die Leiterplatte 20 und das erfindungsgemäße elektrische Bauteil 1. Das elektrische Bauteil ist mit der Seitenfläche 13 mit der Leiterplatte 20 verbunden. Die Verbindung erfolgt mittels Löten an den Anschlüssen 14 an der Kante zur Seitenfläche 13. Sowohl die Anschlüsse 14 des ersten Package 2, als auch die in der Ansicht der Figur 6 nicht sichtbaren, vergleichbaren Anschlüsse des zweiten Packages 3 werden mit Anschlüssen der Leiterplatte 20 verlötet. Da auf beiden Seiten des elektrischen Bauteils 1

35

40

Lötverbindungen vorgenommen werden, wird verhindert, dass das aufrechtstehende elektrische Bauteil 1 zu einer Seite hin kippt.

5 Das erfindungsgemäße Herstellungsverfahren wird anhand der Figuren 7 bis 9 erläutert.

10 Wie in Figur 7 dargestellt, wird zunächst ein erster Rahmen 21 bereitgestellt. Dieser Rahmen enthält eine Mehrzahl von Anschlussrahmen. An jedem Anschlussrahmen ist ein Chip angebracht. In der Figur 7 ist das jeweilige Einkapselungsmaterial 5 der den jeweiligen Anschlussrahmen und den jeweiligen Chip enthaltenden Packages 1 zu erkennen. Da jedes Package auf seiner Verbindungsoberfläche einen Aufdruck enthält, lassen sich die einzelnen Packages in dem Rahmen 21 in der Figur 7 gut erkennen.

15 Der Rahmen 21 weist Löcher 22 auf. Mit diesen Löchern 22 wird der Rahmen 21 auf Fixierstifte 23 aufgeschoben und damit in einer Lage festgelegt.

Die Figur 8 verdeutlicht, dass auf die ersten Verbindungsoberflächen der ersten Packages ein Kleber 24 aufgebracht wird.

20 Die Figur 9 zeigt zur besseren Verdeutlichung nur hinsichtlich des linken Teils des Rahmens 21, dass ein zweiter Rahmen 25, der in seinem Aufbau dem ersten Rahmen 21 entspricht, mit seinen Löchern 22 ebenfalls auf die Fixierstifte 23 aufgesetzt wird und zwar – wie in Figur 9 ersichtlich – über Kopf. Damit kommen die zweiten Verbindungsflächen der zweiten Packages des zweiten Rahmens 25 in Kontakt mit dem Kleber 24 und werden nach dem Aushärten des Klebers 24 fest und zwar stoffschlüssig durch Fügen mit den ersten Verbindungsoberflächen der ersten Packages des ersten Rahmens 21 verbunden. Während des Aushärtens können der ersten Rahmen 21 und der zweiten Rahmen 25 gegeneinander gedrückt werden.

30 Nach dem Aushärten des Klebers 24 werden die erfindungsgemäßen elektrischen Bauteile 1 durch Sägen aus dem durch Zusammenkleben des ersten Rahmens 21 mit dem zweiten Rahmen 25 entstandenen „Sandwich“ vereinzelt. Danach können sie noch einem Funktionstest unterzogen werden.

35 Fig. 10 zeigt eine perspektivische Draufsicht auf ein erfindungsgemäßes elektrisches Bauteil 1 mit einem ersten Package 2 und einem zweiten Package 3. In der Fig. 10 ist ferner ein Polstreifen 30 dargestellt. Der Polstreifen 30 kann relativ zum elektrischen Bauteil bewegt werden, entweder in dem der Polstreifen 30 festgelegt ist und das elektrische Bauteil 1 relativ zum Polstreifen 30 bewegt wird oder indem das elektrische Bauteil 1 festgelegt ist und der Polstreifen 30 bewegt wird oder indem sowohl der

40

Polstreifen 30 als auch das elektrische Bauteil 1 bewegt werden, allerdings mit unterschiedlich hohen und/oder unterschiedlich gerichteten Geschwindigkeiten.

5 Durch die schwarze Fläche 31 in der Fig. 10 wird verdeutlicht, dass in dem zweiten Package 3 ein magnetfeldempfindlicher Sensor vorgesehen ist und zwar so, dass die empfindliche Sensorschicht am oberen Rand des zweiten Packages 3 liegt. Der erfindungsgemäße Aufbau des elektrischen Bauteils 1 ermöglicht es somit, im Verhältnis zu der in Fig. 10 nicht dargestellten Leiterplatte 20 die magnetfeldempfindliche Schicht besonders nah an den Polstreifen 30 zu bringen.

10 Die Ausführungsform der Fig. 11 unterscheidet sich von der in Fig. 10 gezeigten dadurch, dass auch im ersten Package 2 ein magnetfeldempfindlicher Sensor (schwarze Fläche 31) angeordnet ist. In der Ausführungsform der Fig. 11 ist dieser identisch mit dem magnetfeldempfindlichen Sensor in dem zweiten Package 3 ausgeführt, so dass redundante Messungen möglich werden.

15 Die Ausführungsform der Fig. 12 unterscheidet sich von der in Fig. 11 gezeigten dadurch, dass im ersten Package 2 ein magnetfeldempfindlicher Sensor (schwarze Fläche 31) angeordnet ist, der von dem im zweiten Package 3 angeordneten magnetfeldempfindlichen Sensor unterschiedlich ist. Der im zweiten Package 3 vorgesehene magnetfeldempfindliche Sensor kann Sensor für eine feine Positionsbestimmung ausgelegt sein, beispielsweise um die Position mit einer Präzision von 1mm festzustellen, während der Sensor im ersten Package 2 die doppelte oder mehrfache Lesebreite für eine Grobpositionierung aufweist.

25 Fig. 13 zeigt in schematischer Darstellung die Anordnung der Widerstände 32 eines magnetoresistiven Sensorelements in Relation zum Polstreifen 30. Die Fig. 13 zeigt, dass jeweils vier Widerstände 32 zu jeweils einer Wheatstone Brücke verschaltet sind und dass alle Widerstände 32 parallel zu einander angeordnet sind. Eine solche Anordnung bietet sich zur Umsetzung der in Fig. 10 dargestellten Bauform an.

30 Fig. 14 verdeutlicht die Möglichkeit, durch den Einsatz unterschiedlich aufgebauter magnetoresistiver Sensoren in den Packages unterschiedliche Messaufgaben zu erfüllen. Links in der Fig. 14 ist der Aufbau eines magnetoresistiven Sensors dargestellt, wie er auch aus Fig. 13 bekannt ist. Dieser magnetoresistive Sensor kann als Weglängensensor eingesetzt werden und beispielsweise im zweiten Package 3 verbaut werden. Der rechts in Fig. 14 dargestellte Sensor unterscheidet sich von dem links dargestellten dadurch, dass die Widerstände 32 der zweiten Wheatstone Brücke nicht parallel zu den Widerständen 32 der ersten Wheatstone Brücke verlaufen, sondern um 45° dazu gedreht. Ein solcher Sensoraufbau eignet sich zur Bestimmung eines Drehwinkels. Dieser magnetoresistive Sensor könnte im ersten Package 2

- 14 -

verbaut sein. Dadurch kann mit einem Einsatz von zwei unterschiedlichen magnetoresistiven Sensoren mit dem erfindungsgemäßen elektrischen Bauteil sowohl ein Weglängensensor als auch ein Drehwinkelsensor realisiert werden.

"Patentansprüche:"

1. Elektrisches Bauteil (1) mit
- einem ersten Package (2) mit
  - 5 - einem ersten Anschlussrahmen (4) und
  - einem an dem ersten Anschlussrahmen (4) angebrachten Chip und
  - Einkapslungsmaterial (5), das den Chip und zumindest Teile des Anschlussrahmens (4) einkapselt
- gekennzeichnet durch**
- 10 - ein zweites Package (3) mit
  - einem zweiten Anschlussrahmen (6) und
  - Einkapslungsmaterial (7), das zumindest Teile des Anschlussrahmens (6) einkapselt
- wobei das Einkapslungsmaterial (5) des ersten Packages (2) mit dem
- 15 Einkapslungsmaterial (7) des zweiten Packages (3) fest verbunden ist.
2. Elektrisches Bauteil nach Anspruch 1, **dadurch gekennzeichnet**, dass an dem Einkapslungsmaterial (5) des ersten Packages (2) eine erste Verbindungsoberfläche ausgebildet ist und an dem Einkapslungsmaterial (7) des
- 20 zweiten Packages (3) eine zweite Verbindungsoberfläche ausgebildet ist und die erste Verbindungsoberfläche mit der zweiten Verbindungsoberfläche durch Fügen verbunden ist.
3. Elektrisches Bauteil nach Anspruch 2, **dadurch gekennzeichnet**, dass der Chip an einer ebenen Aufnahme­fläche des ersten Anschlussrahmens (4) am ersten
- 25 Anschlussrahmen (4) angebracht ist und die erste Verbindungsoberfläche parallel zur Aufnahme­fläche des ersten Anschlussrahmens (4) ausgeführt ist und/oder der zweite Anschlussrahmen (6) eine ebenen Aufnahme­fläche für einen Chip aufweist und die zweite Verbindungsoberfläche parallel zur Aufnahme­fläche
- 30 des zweiten Anschlussrahmens (6) ausgeführt ist.
4. Elektrisches Bauteil nach einem der Ansprüche 1 bis 3, **dadurch gekennzeichnet**, dass das erste Package (2) von außen zugängliche elektrische Anschlüsse (14) aufweist und/oder das zweite Package (3) von außen
- 35 zugängliche elektrische Anschlüsse (14) aufweist.
5. Elektrisches Bauteil nach einem der Ansprüche 1 bis 4, **dadurch gekennzeichnet**, dass das erste Package (2) quaderförmig ist und/oder das zweite Package (3) quaderförmig ausgeführt ist und/oder das elektrische Bauteil
- 40 (1) quaderförmig ausgeführt ist.

6. Elektrisches Bauteil nach Anspruch 4 und 5, **dadurch gekennzeichnet**, dass das erste Package (2) quaderförmig ausgebildet ist und ein elektrischer Anschluss (14) im Bereich einer Kante des ersten Package (2) ausgebildet ist.
- 5 7. Elektrisches Bauteil nach einem der Ansprüche 1 bis 6, **dadurch gekennzeichnet**, dass an dem Einkapslungsmaterial (5) des ersten Package (2) eine erste ebene Verbindungsoberfläche ausgebildet ist und an dem Einkapslungsmaterial (7) des zweiten Packages (3) eine zweite ebene Verbindungsoberfläche ausgebildet ist und die erste ebene Verbindungsoberfläche mit der zweiten ebenen Verbindungsoberfläche durch Fügen verbunden ist, wobei der Anschlussrahmen (4) und das Einkapslungsmaterial (5) des ersten Package bezüglich der zur ersten Verbindungsoberfläche und zweiten Verbindungsoberfläche parallelen, mittig zwischen der ersten Verbindungsoberfläche und der zweiten Verbindungsoberfläche angeordneten Ebene spiegelsymmetrisch zu dem Anschlussrahmen (6) und dem Einkapslungsmaterial (7) des zweiten Packages (3) ausgeführt sind.
- 10
- 15
8. Elektrisches Bauteil nach einem der Ansprüche 1 bis 7, **dadurch gekennzeichnet**, dass der Chip einen magnetfeldempfindlichen Sensor enthält.
- 20
9. Elektrisches Bauteil nach Anspruch 8, dadurch gekennzeichnet, daß der magnetfeldempfindliche Sensor den AMR-, GMR- oder TMR-Effekt verwendet.
- 25
10. Elektrisches Bauteil nach Anspruch 9, dadurch gekennzeichnet, daß der magnetfeldempfindliche Sensor mindestens eine Wheatstonebrücke enthält, die aus mehreren örtlich über den Chip verteilten Sensorelementen besteht.
- 30
11. Elektrisches Bauteil nach einem der Ansprüche 8 bis 10, gekennzeichnet durch mehrere magnetfeldempfindliche Sensoren.
12. Elektrisches Bauteil nach Anspruch 11, dadurch gekennzeichnet, dass die mehreren magnetfeldempfindlichen Sensoren gleichartige Sensorchips sind.
- 35
13. Elektrisches Bauteil nach Anspruch 11, dadurch gekennzeichnet, dass er mindestens zwei unterschiedliche magnetfeldempfindliche Sensoren aufweist.
- 40
14. Elektrisches Bauteil nach einem der Ansprüche 8 bis 13, dadurch gekennzeichnet, dass entweder in demselben Package wie der magnetfeldempfindliche Sensor oder in dem zweiten Package, eine Vorrichtung zur Sensorsignalaufbereitung oder -auswertung vorgesehen ist.

- 5 15. Herstellungsverfahren zum Herstellen eines elektrischen Bauteils nach einem der Ansprüche 1 bis 14, **dadurch gekennzeichnet**, dass das Einkapslungsmaterial (5) des ersten Packages (2) mit dem Einkapslungsmaterial (7) des zweiten Packages (3) fest verbunden wird.
- 10 16. Herstellungsverfahren nach Anspruch 9, **gekennzeichnet durch**
- das Bereitstellen eines ersten, eine Mehrzahl von Anschlussrahmen (4) enthaltenden Rahmens (21), wobei zumindest an einem ersten Anschlussrahmen (4) der Chip angebracht ist und zumindest der erste Chip und zumindest ein Teil des ersten Anschlussrahmen (4) von einem Einkapslungsmaterial (5) eingekapselt ist und an dem Einkapslungsmaterial (5) eine erste Verbindungsfläche ausgebildet ist,
  - 15 - das Bereitstellen eines zweiten, eine Mehrzahl von Anschlussrahmen enthaltenden Rahmens (25), wobei zumindest ein Teil eines Anschlussrahmens (6) des zweiten Rahmens von einem Einkapslungsmaterial (7) eingekapselt ist und an dem Einkapslungsmaterial (7) eine zweite Verbindungsfläche ausgebildet ist,
  - 20 - das fügende Verbinden der ersten Verbindungsfläche mit der zweiten Verbindungsfläche.
- 25 17. Elektrische Komponente mit einer Leiterplatte (20) und einem mit der Leiterplatte (20) verbundenen elektrischen Bauteil (1) nach einem der Ansprüche 1 bis 14.
- 30 18. Elektrische Komponente gemäß Anspruch 17, **dadurch gekennzeichnet**, dass das elektrische Bauteil (1) quaderförmig ausgeführt ist und eine Oberseite (8) und eine der Oberseite (8) gegenüberliegende Unterseite (9) sowie Seitenflächen (10, 11, 12, 13) aufweist und das elektrische Bauteil (1) mit einer der Seitenflächen (10, 11, 12, 13) der Leiterplatte (20) zugewandt mit der Leiterplatte (20) verbunden ist.

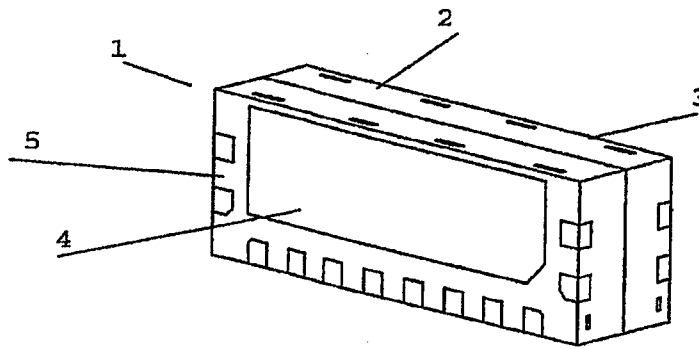


Fig. 1

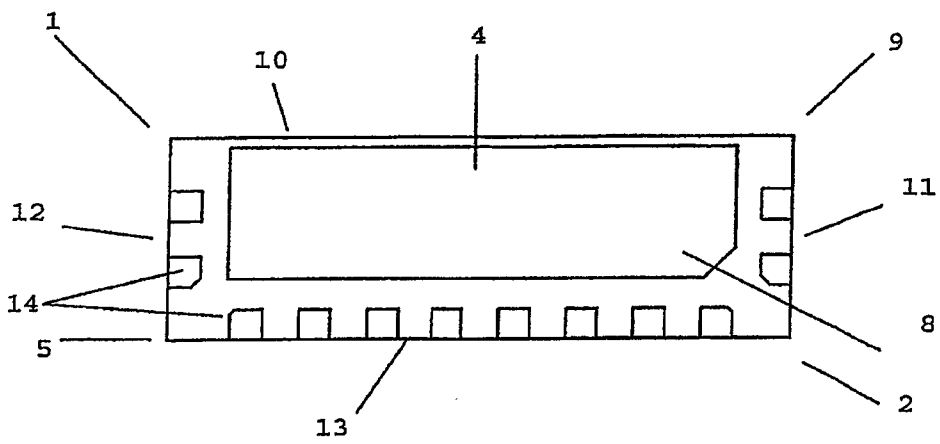


Fig. 2

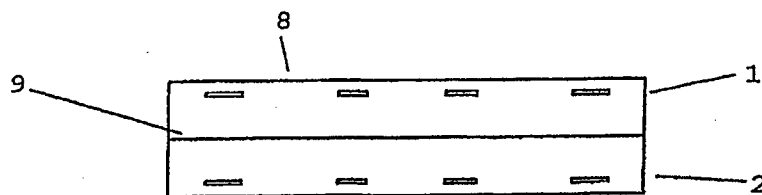


Fig. 3

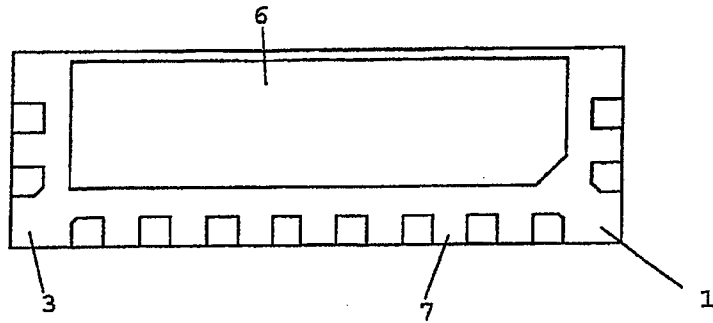


Fig. 4

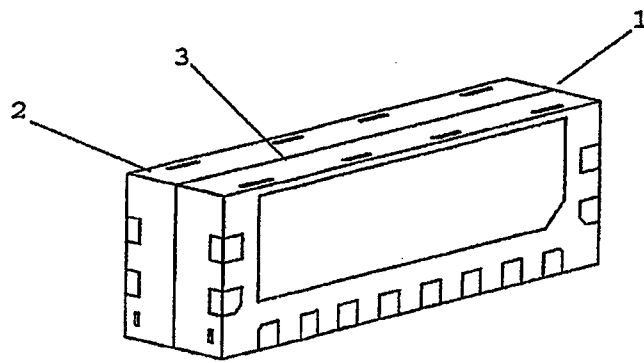


Fig. 5

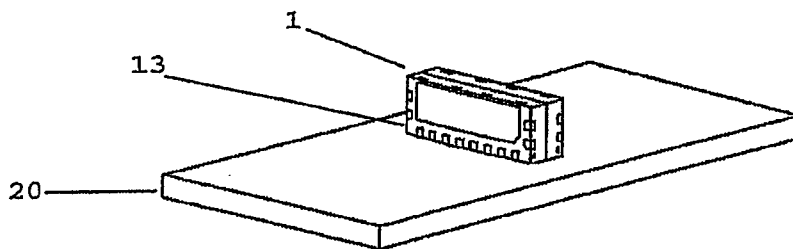


Fig. 6

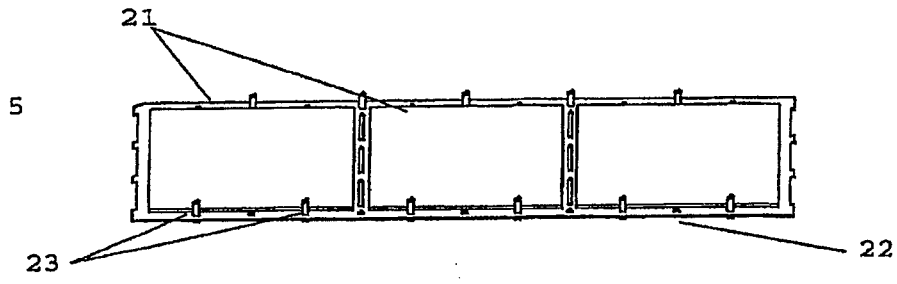


Fig. 7

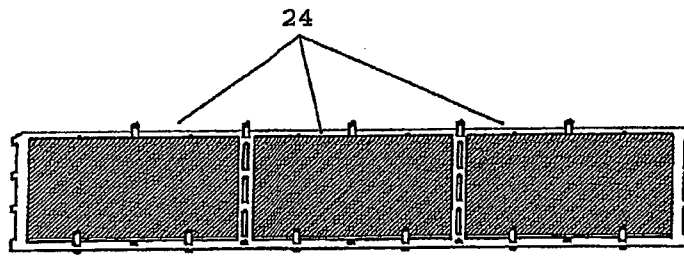


Fig. 8

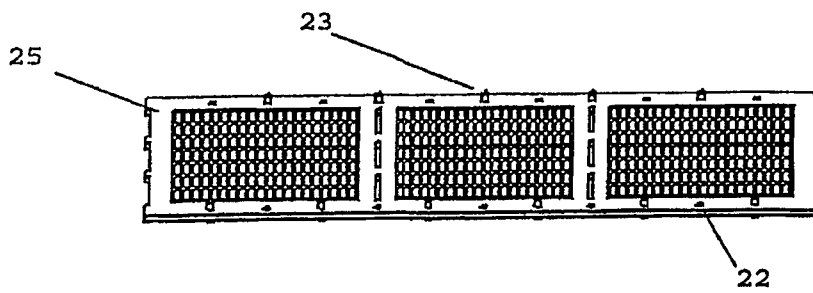
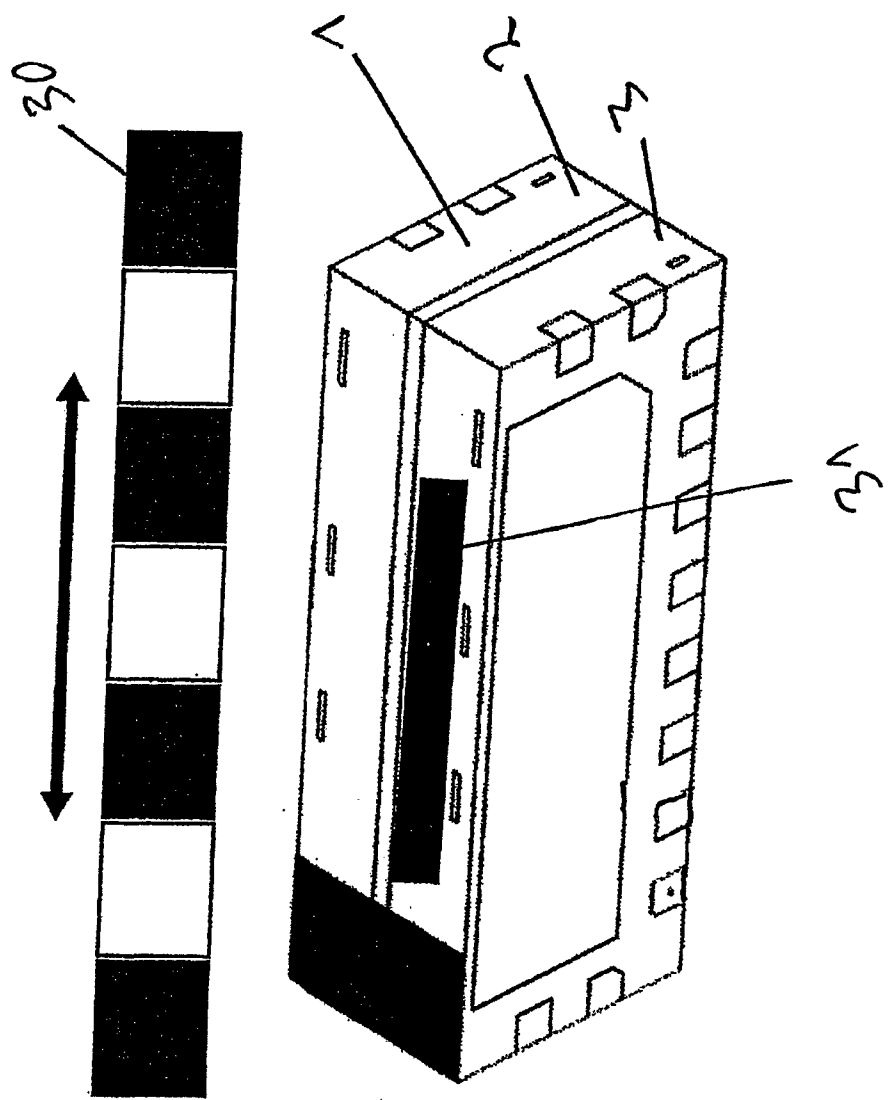


Fig. 9

Fig. 10



5/8

11.5.17

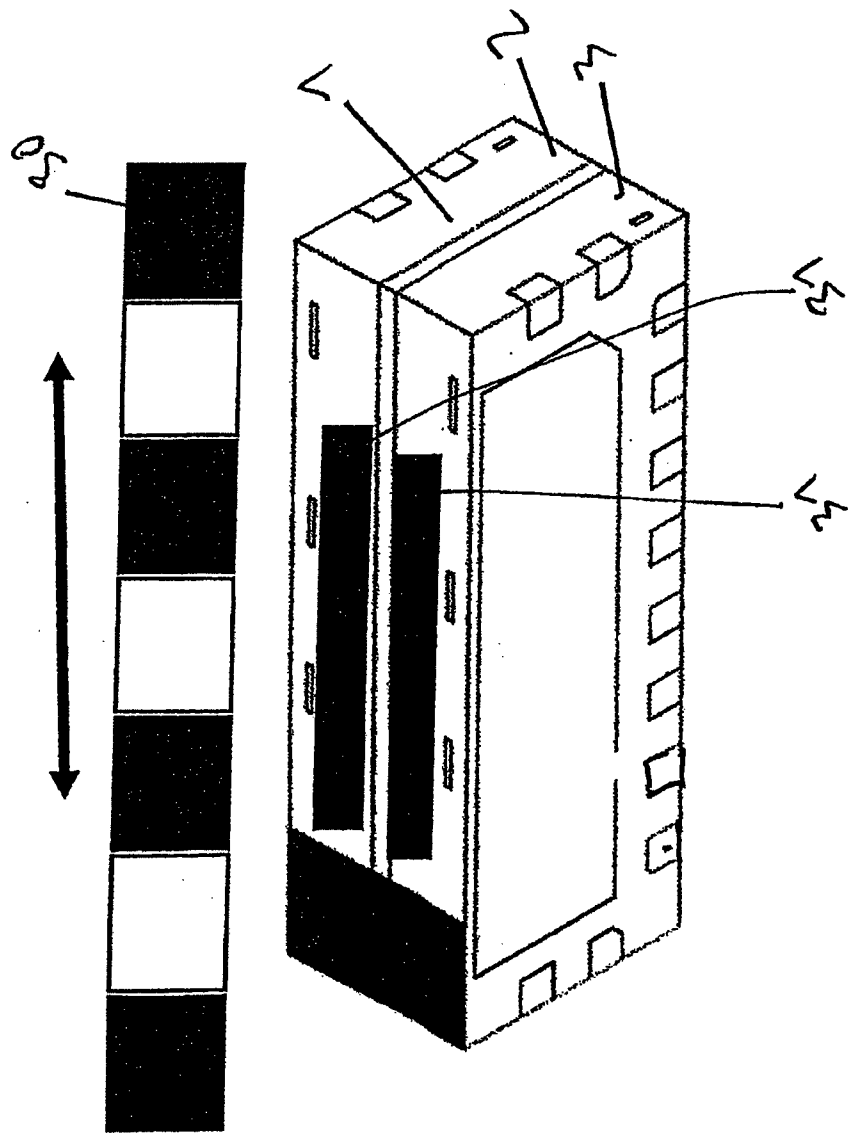
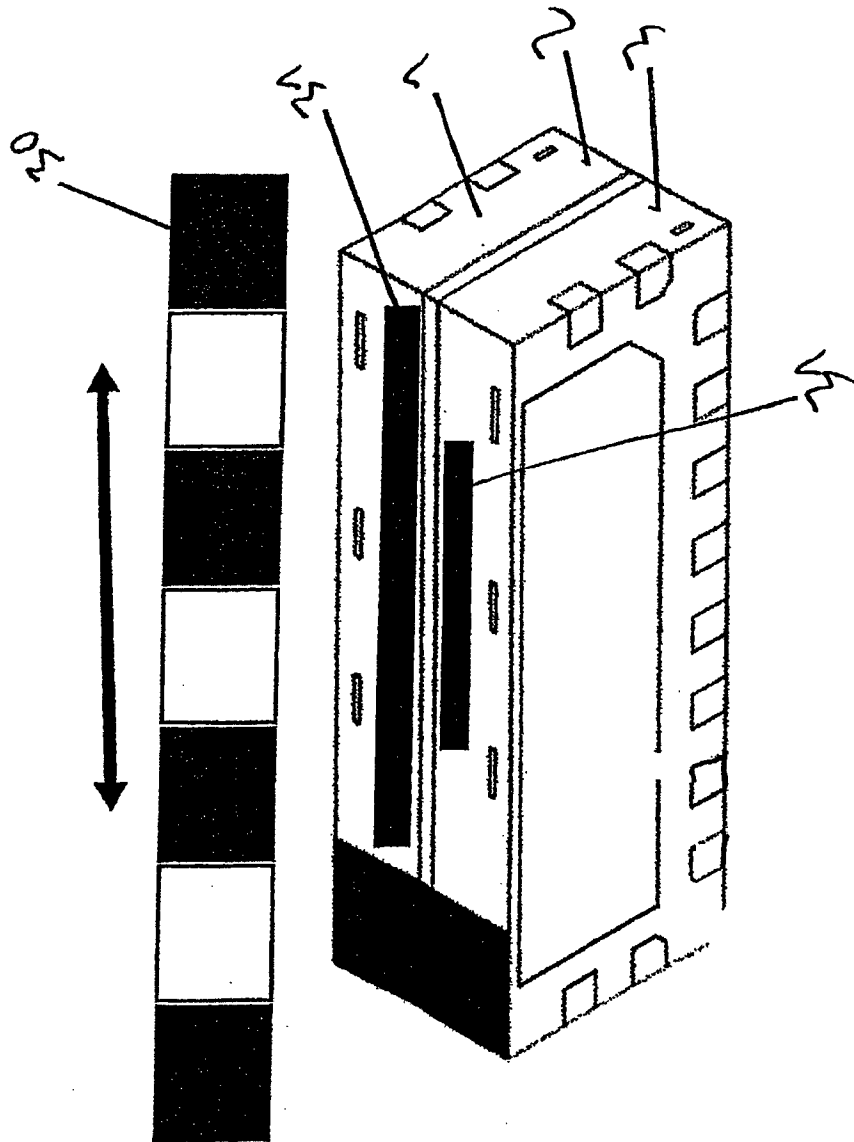


Fig. 1



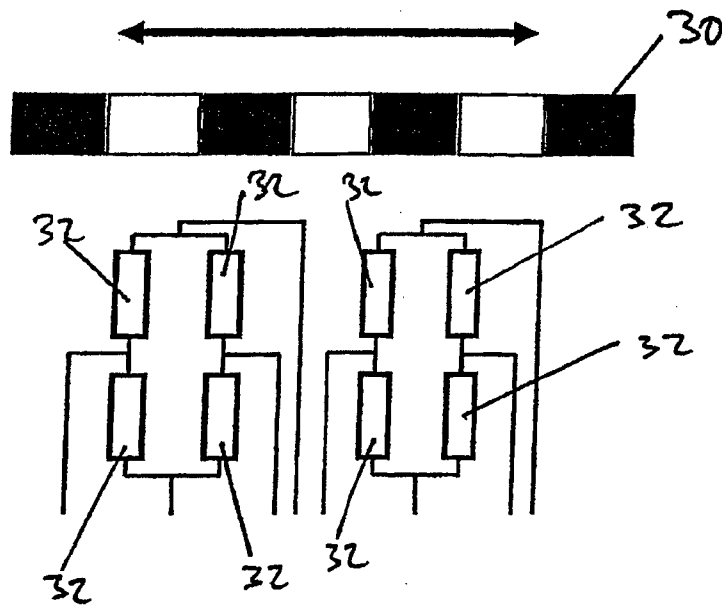
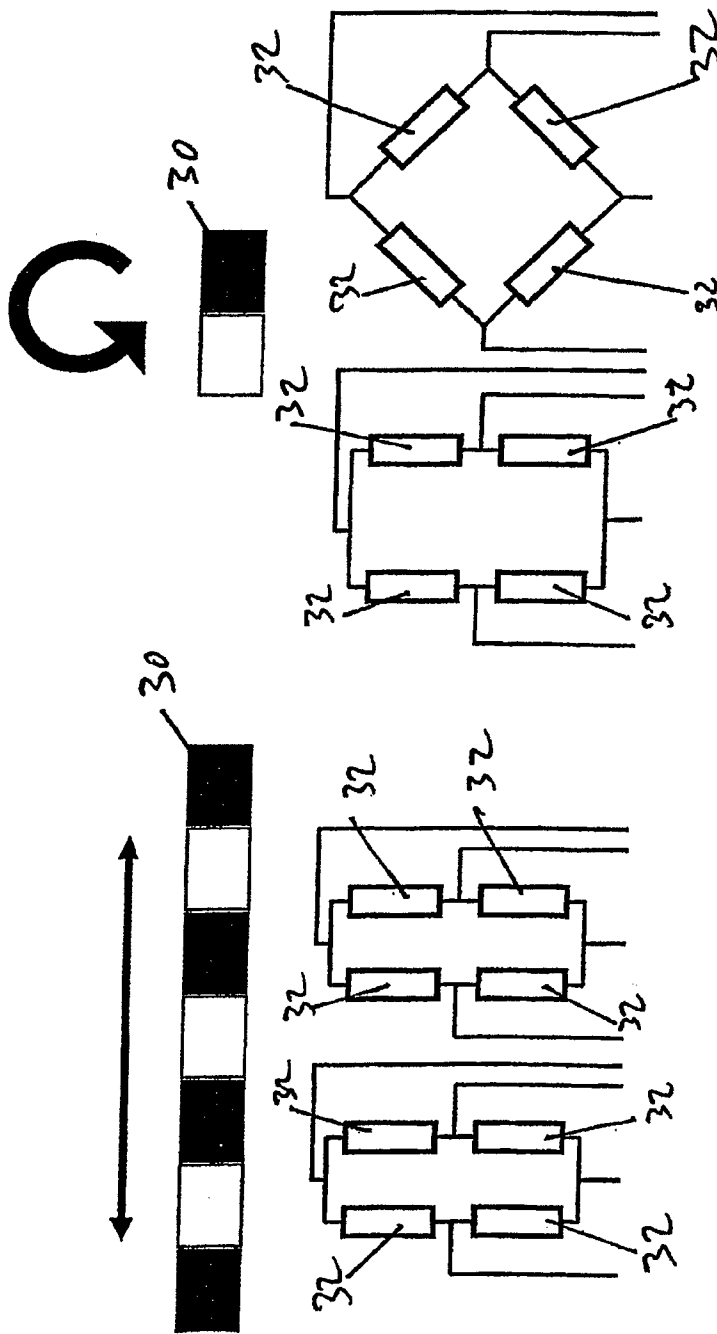


Fig. 13

FIG. 14



INTERNATIONAL SEARCH REPORT

International application No  
PCT/EP2016/001141

A. CLASSIFICATION OF SUBJECT MATTER  
INV. G01R33/00 G01D11/24 H01L25/10 H01L25/16  
ADD.  
According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED  
Minimum documentation searched (classification system followed by classification symbols)  
G01R G01D H01L  
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)  
EPO-Internal

C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 2008/073761 A1 (HAN CHAN-MIN [KR] ET AL) 27 March 2008 (2008-03-27) paragraphs [0059] - [0060]; figure 7 -----	1-7, 15-17
X	US 6 937 010 B1 (TAKASHIMA AKIRA [JP] ET AL) 30 August 2005 (2005-08-30)  column 6, line 20 - column 7, line 35; figure 1 -----	1-6, 8-10, 14-17
X	US 2015/159989 A1 (KIM EUNJOONG [KR]) 11 June 2015 (2015-06-11) paragraphs [0062] - [0071]; figures 3a,b -----	1,8, 11-18
A	US 2008/303153 A1 (OI KIYOSHI [JP] ET AL) 11 December 2008 (2008-12-11) figures 11a-c ----- -/--	7

Further documents are listed in the continuation of Box C.

See patent family annex.

\* Special categories of cited documents :

- "A" document defining the general state of the art which is not considered to be of particular relevance
- "E" earlier application or patent but published on or after the international filing date
- "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- "O" document referring to an oral disclosure, use, exhibition or other means
- "P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search  11 October 2016	Date of mailing of the international search report  15/11/2016
Name and mailing address of the ISA/ European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax: (+31-70) 340-3016	Authorized officer  Edmeades, Michael

## INTERNATIONAL SEARCH REPORT

International application No  
PCT/EP2016/001141

C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 2009/315547 A1 (ABWA SARI [AT] ET AL) 24 December 2009 (2009-12-24) the whole document -----	8-14,17
A	US 2011/147867 A1 (SLAUGHTER JON [US] ET AL) 23 June 2011 (2011-06-23) the whole document -----	18
A	EP 0 607 595 A2 (LUST ELECTRONIC SYSTEME GMBH [DE]) 27 July 1994 (1994-07-27) the whole document -----	10

# INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No PCT/EP2016/001141
---

Patent document cited in search report	Publication date	Patent family member(s)	Publication date	
US 2008073761	A1	27-03-2008	KR 20080026785 A US 2008073761 A1	26-03-2008 27-03-2008
US 6937010	B1	30-08-2005	DE 102004059374 A1 JP 4969026 B2 JP 2006003096 A KR 20050119077 A US 6937010 B1	26-01-2006 04-07-2012 05-01-2006 20-12-2005 30-08-2005
US 2015159989	A1	11-06-2015	CN 104697431 A KR 20150065998 A US 2015159989 A1	10-06-2015 16-06-2015 11-06-2015
US 2008303153	A1	11-12-2008	JP 2008306128 A KR 20080108908 A TW 200849551 A US 2008303153 A1	18-12-2008 16-12-2008 16-12-2008 11-12-2008
US 2009315547	A1	24-12-2009	DE 102005060713 A1 EP 1963877 A2 JP 2009520195 A US 2009315547 A1 WO 2007071383 A2	21-06-2007 03-09-2008 21-05-2009 24-12-2009 28-06-2007
US 2011147867	A1	23-06-2011	CN 102763215 A EP 2517238 A1 US 2011147867 A1 WO 2011079121 A1	31-10-2012 31-10-2012 23-06-2011 30-06-2011
EP 0607595	A2	27-07-1994	DE 4300605 A1 EP 0607595 A2 JP H06294854 A US 5621377 A	14-07-1994 27-07-1994 21-10-1994 15-04-1997

A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES INV. G01R33/00 G01D11/24 H01L25/10 H01L25/16 ADD.		
Nach der Internationalen Patentklassifikation (IPC) oder nach der nationalen Klassifikation und der IPC		
B. RECHERCHIERTE GEBIETE		
Recherchierter Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole) G01R G01D H01L		
Recherchierte, aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen		
Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe) EPO-Internal		
C. ALS WESENTLICH ANGESEHENE UNTERLAGEN		
Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X	US 2008/073761 A1 (HAN CHAN-MIN [KR] ET AL) 27. März 2008 (2008-03-27) Absätze [0059] - [0060]; Abbildung 7 -----	1-7, 15-17
X	US 6 937 010 B1 (TAKASHIMA AKIRA [JP] ET AL) 30. August 2005 (2005-08-30)  Spalte 6, Zeile 20 - Spalte 7, Zeile 35; Abbildung 1 -----	1-6, 8-10, 14-17
X	US 2015/159989 A1 (KIM EUNJOONG [KR]) 11. Juni 2015 (2015-06-11) Absätze [0062] - [0071]; Abbildungen 3a,b -----	1,8, 11-18
A	US 2008/303153 A1 (OI KIYOSHI [JP] ET AL) 11. Dezember 2008 (2008-12-11) Abbildungen 11a-c -----  -/--	7
<input checked="" type="checkbox"/> Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen <input checked="" type="checkbox"/> Siehe Anhang Patentfamilie		
* Besondere Kategorien von angegebenen Veröffentlichungen : "A" Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist "E" frühere Anmeldung oder Patent, die bzw. das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist "L" Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt) "O" Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht "P" Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist "T" Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist "X" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden "Y" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist "&" Veröffentlichung, die Mitglied derselben Patentfamilie ist		
Datum des Abschlusses der internationalen Recherche		Absendedatum des internationalen Recherchenberichts
11. Oktober 2016		15/11/2016
Name und Postanschrift der Internationalen Recherchenbehörde Europäisches Patentamt, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax: (+31-70) 340-3016		Bevollmächtigter Bediensteter  Edmeades, Michael

C. (Fortsetzung) ALS WESENTLICH ANGESEHENE UNTERLAGEN		
Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
A	US 2009/315547 A1 (ABWA SARI [AT] ET AL) 24. Dezember 2009 (2009-12-24) das ganze Dokument -----	8-14,17
A	US 2011/147867 A1 (SLAUGHTER JON [US] ET AL) 23. Juni 2011 (2011-06-23) das ganze Dokument -----	18
A	EP 0 607 595 A2 (LUST ELECTRONIC SYSTEME GMBH [DE]) 27. Juli 1994 (1994-07-27) das ganze Dokument -----	10

**INTERNATIONALER RECHERCHENBERICHT**

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Internationales Aktenzeichen

PCT/EP2016/001141

Im Recherchenbericht angeführtes Patentdokument	Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
US 2008073761	A1	27-03-2008	KR 20080026785 A 26-03-2008 US 2008073761 A1 27-03-2008
US 6937010	B1	30-08-2005	DE 102004059374 A1 26-01-2006 JP 4969026 B2 04-07-2012 JP 2006003096 A 05-01-2006 KR 20050119077 A 20-12-2005 US 6937010 B1 30-08-2005
US 2015159989	A1	11-06-2015	CN 104697431 A 10-06-2015 KR 20150065998 A 16-06-2015 US 2015159989 A1 11-06-2015
US 2008303153	A1	11-12-2008	JP 2008306128 A 18-12-2008 KR 20080108908 A 16-12-2008 TW 200849551 A 16-12-2008 US 2008303153 A1 11-12-2008
US 2009315547	A1	24-12-2009	DE 102005060713 A1 21-06-2007 EP 1963877 A2 03-09-2008 JP 2009520195 A 21-05-2009 US 2009315547 A1 24-12-2009 WO 2007071383 A2 28-06-2007
US 2011147867	A1	23-06-2011	CN 102763215 A 31-10-2012 EP 2517238 A1 31-10-2012 US 2011147867 A1 23-06-2011 WO 2011079121 A1 30-06-2011
EP 0607595	A2	27-07-1994	DE 4300605 A1 14-07-1994 EP 0607595 A2 27-07-1994 JP H06294854 A 21-10-1994 US 5621377 A 15-04-1997