



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

202994

(11)

(B1)

/22/ Přihlášeno 14 08 79
/21/ /PV 5551-79/

(51) Int. Cl.³
H 03 K 23/08

(40) Zveřejněno 30 05 80

(45) Vydáno 15 10 82

(75)

Autor vynálezu

HOLUB IGOR ing., PRAHA

(54) Zapojení nejméně 2stupňového čítače s možností současné reverzace všech jeho stupňů

1

Vynález se týká zapojení nejméně 2stupňového čítače s možností současné reverzace všech jeho stupňů. Zapojení dle vynálezu náleží do skupiny asynchronních čítačů s univerzálním použitím, které umožňuje jednak vratné čítání, jednak zobrazení absolutní hodnoty záporného součtu všech dosud přijatých impulsů. Zapojení lze využít v oboru zejména jednoduchých měřících a/nebo regulačních zařízení.

Známa zapojení pro získání komplementárních hodnot obsahu čítače používají čítačů běžného typu v kombinaci s invertory. Takové řešení je však složité a nákladné, kromě toho neumožňuje bez použití dalších obvodů náhradu vratného čítače jednosměrným čítačem.

Výše uvedené nedostatky odstraňuje zapojení nejméně 2stupňového čítače s možností současné reverzace všech jeho stupňů, které náleží do skupiny asynchronních čítačů s univerzálním použitím a které umožňuje jednak vratné čítání, jednak zobrazení absolutní hodnoty záporného součtu všech dosud přijatých impulsů, podle vynálezu, jehož podstatou je, že první vstup pro přívod čítaných impulsů do čítače je spojen s prvním vstupem prvního stupně čítače, druhý vstup pro přívod impulsů pro převod obsahu čítače na jeho komplement je spojen s druhými vstupy následujících stupňů čítače, přičemž výstupy předchozích stupňů čítače jsou spojeny jednotlivě s odpovídajícími prvními vstupy následujících stupňů a výstup posledního stupně je připojen k výstupu čítače.

Podle vynálezu je první vstup každého stupně čítače pro přívod čítaných impulsů připojen ke vstupu prvního invertoru a k prvnímu vstupu prvního negovaného hradla pro realizaci logického součinu, jehož druhý vstup je připojen ke druhému vstupu jednotlivého stupně čítače pro přívod impulsu pro převod obsahu čítače na jeho komplement. Výstup prvního invertoru je spojen s prvním vstupem druhého negovaného hradla pro realizaci logického součinu, jehož výstup je připojen k výstupu jednotlivého stupně čítače, zatímco druhý vstup druhého negovaného hradla pro realizaci logického součinu je spojen s výstupem bistabilního klopného obvodu ve funkci obvodu typu T, jehož hodinový vstup je připojen k výstupu prvního negovaného hradla

10. V tělese 2 snímače 1 jsou nátrubky 41, 42 a 43. Nátrubek 41 je umístěn pod kalibrovaným pro realizaci logického součinu. Podle vynálezu je v první alternativě bistabilní klopňý obvod ve funkci obvodu typu T vytvořen z invertoru, jehož vstup je připojen k hodinovému vstupu bistabilního klopňého obvodu ve funkci obvodu typu T a jehož výstup je spojen s druhým vstupem bistabilního klopňého obvodu typu D, jehož první, negovaný výstup je spojen s jeho vstupem D a jehož druhý výstup je připojen k výstupu bistabilního klopňého obvodu ve funkci obvodu typu T.

Podle vynálezu je ve druhé alternativě bistabilní klopňý obvod ve funkci obvodu typu T vytvořen obvodem typu JK, přičemž $J = K = 1$.

Jednosměrný čítač, provedený podle vynálezu, může ve více aplikacích nahradit složitý obousměrný, tj. vratný čítač, přičemž jak jednosměrný, tak také obousměrný čítač potom je využitelný pro generování komplementárních čísel k číslům zobrazovaným obsahem čítače, a to zejména v případech, kdy tento obsah je obrazem záporného čísla, které se získá jako výsledek střídavého přičítání a odečítání vstupních impulsů.

Podstata vynálezu je dále vysvětlena na příkladu jeho provedení, které je popsáno pomocí připojených výkresů, na nichž je znázorněno: na obr. 1 - blokové schéma zapojení několikastupňového čítače podle vynálezu, na obr. 2 - podrobné schéma příkladu zapojení první alternativy jednoho stupně čítače podle vynálezu.

Na obr. 1 je první vstup 1 pro přívod čítaných impulsů do čítače spojen s prvním vstupem 11 prvního stupně 10, druhý vstup 2 pro přívod impulsů pro převod obsahu čítače na jeho komplement je spojen s druhými vstupy 12, 22, 32 jednotlivých stupňů 10, 20, 30 čítače. Výstup 13 prvního stupně 10 čítače je spojen s prvním vstupem 21 druhého stupně 20 čítače, jehož výstup 23 je obdobně spojen s prvním vstupem 31 třetího stupně 30 čítače. Výstup 33 třetího stupně 30 čítače je připojen k výstupu 3 čítače.

Na obr. 2 je první vstup 11 pro přívod čítaných impulsů do prvního stupně 10 čítače připojen ke vstupu 51 prvního invertoru 5 a k prvnímu vstupu 61 prvního negovaného hradla 6 pro realizaci logického součinu, jehož druhý vstup 62 je připojen k druhému vstupu 12 pro přívod impulsu pro převod obsahu čítače na jeho komplement. Výstup 52 prvního invertoru 5 je spojen s prvním vstupem 91 druhého negovaného hradla 9, jehož výstup je připojen k výstupu 13 prvního stupně 10, zatímco jeho druhý vstup 92 je spojen s přímým výstupem 102 bistabilního klopňého obvodu 100 ve funkci obvodu T, jehož hodinový vstup 101 je připojen k výstupu 63 prvního negovaného hradla 6. Klopňý bistabilní obvod 100 je vytvořen v první alternativě z invertoru 7, jehož vstup 71 je připojen ku hodinovému vstupu 101 a jehož výstup 72 je spojen s druhým vstupem 81 bistabilního klopňého obvodu 8 typu D. Negovaný výstup 82 bistabilního klopňého obvodu 8 typu D je spojen se svým vstupem D 84, čímž je vytvořena zpětná vazba. Druhý výstup 83 bistabilního klopňého obvodu 8 typu D je připojen k výstupu 102 obvodu 100.

Ve druhé alternativě je bistabilní klopňý obvod 100 ve funkci obvodu typu T vytvořen obvodem typu JK, přičemž $J = K = 1$.

Činnost čítače podle vynálezu je následující:

Je-li zapotřebí například střídavě odečítat a přičítat řady vstupních impulsů, potom se u dosud známých zapojení čítačů používá obousměrný čítač, který má buď dva vstupy, z nichž každý je určen pro čítání v jednom směru, nebo se používá čítače s jedním vstupem pro přívod čítaných impulsů a s druhým vstupem pro zadání požadovaného směru čítání. U posléze uvedeného typu čítače je nutno v uvažované aplikaci při každé změně činnosti mezi přičítáním a odečítáním čítaných impulsů změnit řídící signál na vstupu pro zadání požadovaného směru čítání.

Při použití zapojení podle vynálezu se místo každé změny zmíněného řídícího signálu přivede na vstup pro reverzaci jeden impuls, jímž se obsah čítače převede na jeho komplement. Po sudém počtu těchto impulsů je výsledný obsah čítače vždy stejný jako v případě užití vpředu uvedeného obousměrného čítače. Po lichém počtu impulsů je obsahem čítače vždy komplement.

V případě binárního čítače jde o jednotkový komplement, z něhož se přičtením jednotky získá komplement dvojkový.

Jednotlivé stupně čítače podle vynálezu lze spojovat za sebou do kaskády v libovolném počtu. První vstup 11 prvního stupně 10 je zároveň prvním vstupem 1 pro přívod čítaných impulsů do čítače. U všech dalších stupňů vstupy 21, 31 atd. slouží pro přívod signálu o přenosu z výstupů 13, 23 předchozích stupňů. Druhé vstupy 12, 22, 32 všech stupňů čítače jsou navzájem spojeny a připojeny ke druhému vstupu 2 čítače, určenému pro přívod impulsů pro převod obsahu čítače na jeho komplement.

Klidovou úroveň na všech vstupech a výstupech stupňů čítače je logická jednička, což znamená, že například klidová úroveň na výstupu 52 prvního invertoru 5 v prvním stupni 10 čítače a na výstupu 63 prvního negovaného hradla 6 pro realizaci logického součinu je logická nula. Bistabilní klopný obvod 100, ve funkci obvodu typu T, který je spouštěn přechodem logické úrovně z logické jedničky na logickou nulu na vstupu 101, je příkladně realizován bistabilním klopným obvodem 8 typu D, s trvale připojenou zpětnou vazbou z negovaného výstupu 82 na vstup D 84 klopného obvodu 8 typu D a invertorem 7, jehož výstup 72 je připojen ke vstupu 81 bistabilního klopného obvodu 8 typu D.

Vstupní impuls je z prvního vstupu 11 prvního stupně 10 přiváděn na vstup 51 prvního invertoru 5 a zároveň na první vstup 61 prvního negovaného hradla 6 pro realizaci logického součinu. Je-li bistabilní klopný obvod 100 ve stavu logické jedničky, což se projeví úrovní logické jedničky na jeho přímém výstupu 102, přenesse se vstupní impuls ze vstupu 11 prvního stupně 10 čítače na jeho výstup 13 pro přenos do vyššího řádu. Se závěrnou hranou vstupního impulsu se změní úroveň logické jedničky na úroveň logické nuly na vstupu 101 bistabilního klopného obvodu 100 a vlivem toho se obvod 100 překlápí. Toto překlopení může být obdobně vyvoláno vstupním impulsem na vstupu 12, ovšem vždy bez generování výstupního impulsu pro přenos na výstup 13 prvního stupně 10.

P R Ě D M Ě T V Y N Á L E Z U

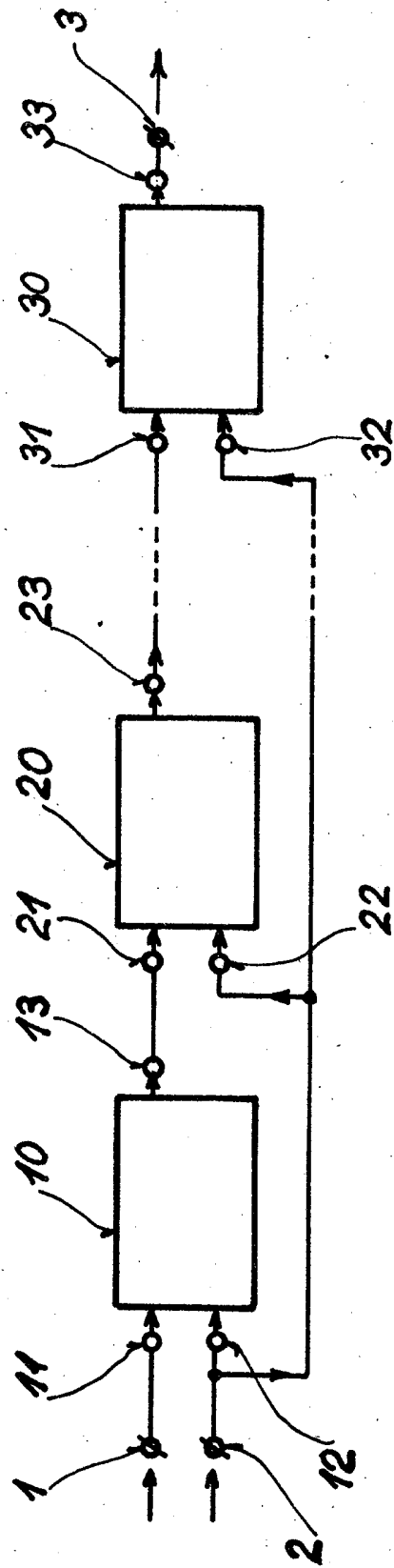
1. Zapojení nejméně 2stupňového čítače s možností současné reverzace všech jeho stupňů náležející do skupiny asynchronních čítačů s univerzálním použitím a umožňující jednak vratné čítání, jednak zobrazení absolutní hodnoty záporného součtu všech dosud přijatých impulsů, vyznačené tím, že první vstup /1/ pro přívod čítaných impulsů do čítače je spojen s prvním vstupem /11/ prvního stupně /10/ čítače, druhý vstup /2/ pro přívod impulsů pro převod obsahu čítače na jeho komplement je spojen s druhými vstupy /12, 22, 32/ následujících stupňů /10, 20, 30/ čítače, přičemž výstupy /13, 23/ předchozích stupňů /10, 20/ čítače jsou spojeny jednotlivě s odpovídajícími prvními vstupy /21, 31/ následujících stupňů /20, 30/ a výstup /33/ posledního stupně /30/ je připojen k výstupu /3/ čítače.

2. Zapojení podle bodu 1, vyznačené tím, že první vstup /11, 21, 31/ každého stupně /10, 20, 30/ čítače pro přívod čítaných impulsů je připojen ke vstupu /51/ prvního invertoru /5/ a k prvnímu vstupu /61/ prvního negovaného hradla /6/ pro realizaci logického součinu, jehož druhý vstup /62/ je připojen k druhému vstupu /12, 22, 32/ jednotlivého stupně /10, 20, 30/ čítače pro přívod impulsu pro převod obsahu čítače na jeho komplement, a dále výstup /52/ prvního invertoru /5/ je spojen s prvním vstupem /91/ druhého negovaného hradla /9/ pro realizaci logického součinu, jehož výstup /93/ je připojen k výstupu /13, 23, 33/ jednotlivého stupně /10, 20, 30/ čítače, zatímco druhý vstup /92/ druhého negovaného hradla /9/ pro realizaci logického součinu je spojen s výstupem /102/ bistabilního klopného obvodu /100/ ve funkci obvodu typu T, jehož hodinový vstup /101/ je připojen k výstupu /63/ prvního negovaného hradla /6/ pro realizaci logického součinu.

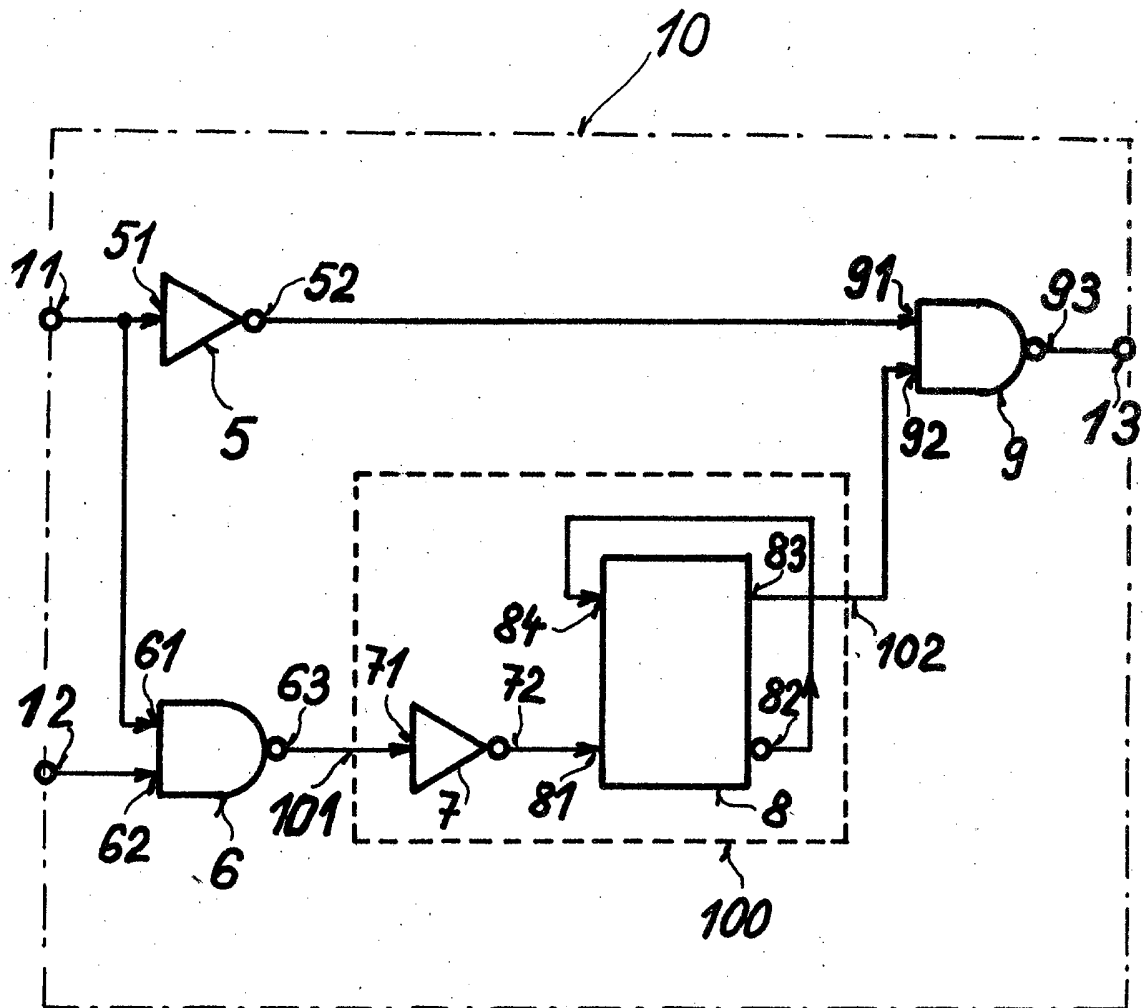
3. Zapojení podle bodů 1 a 2, vyznačené tím, že bistabilní klopný obvod /100/ ve funkci obvodu typu T je vytvořen z invertoru /7/, jehož vstup /71/ je připojen k hodinovému vstupu /101/ bistabilního klopného obvodu /100/ ve funkci obvodu typu T a jehož výstup /72/ je spojen s druhým vstupem /81/ bistabilního klopného obvodu /8/ typu D, jehož první, negovaný výstup /82/ je spojen s jeho vstupem D /84/ a jehož druhý výstup /83/ je spojen s výstupem /102/ bistabilního klopného obvodu /100/ ve funkci obvodu typu T.

4. Zapojení podle bodů 1 a 2, vyznačené tím, že bistabilní klopný obvod /100/ ve funkci obvodu typu T je vytvořen obvodem typu JK, přičemž $J = K = 1$.

2 listy výkresů



Obr. 1



Obr. 2