

ČESKOSLOVENSKÁ
SOCIALISTICKÁ
REPUBLIKA
(19)



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVEDČENÍU

243915
(11) (B1)

(51) Int. Cl.⁴
H 03 M 1/12

(22) Prihlášené 19 03 84
(21) (PV 1947-84)

(40) Zverejnené 17 09 85

(45) Vydané 15 11 87

(75)

Autor vynálezu

DRÁBEK DUŠAN ing.; DZURÁNYI EDUARD ing.; KUBÁN JOZEF ing.;
ŠTEFÁNEK ANTON ing., BRATISLAVA

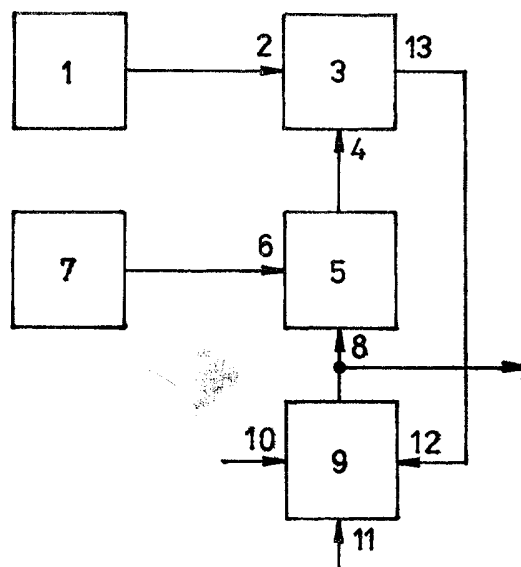
(54) Zapojenie obvodu na vytvorenie podielu dvoch analógových signálov
s číslicovým výstupom

1

Vynález rieši zapojenie obvodu na vytvorenie podielu dvoch analógových signálov s číslicovým výstupom.

Podstatou zapojenia podľa vynálezu je, že zdroj deleného signálu (1) je pripojený na signálový vstup (2) komparátora (3). Porovnávací vstup (4) komparátora (3) je pripojený na výstup násobiaceho číslicovo-analógového prevodníka (5), na ktorého referenčný vstup (6) je pripojený zdroj deliaceho signálu (7). Na číslicový vstup (8) násobiaceho číslicovo-analógového prevodníka (5) je pripojený číslicový výstup radiča (9) so spúšťacím vstupom (10), hodinovým vstupom (11) a riadiacím vstupom (12). Riadiaci vstup (12) je spojený s výstupom (13) komparátora (3), pričom číslicový výstup radiča (9) je súčasne číslicový výstup podielu.

2



Vynález sa týka zapojenia obvodu na vytvorenie podielu dvoch analógových signálov s číslicovým výstupom.

Pri spracovaní dvoch analógových signálov je často potrebné poznať ich podiel, napríklad pre určenie odporu z napätia a prúdu, pričom pre ďalšie spracovanie číslicovou technikou musí byť tento podiel v číslicovom tvare.

Je známe použitie analógovej deličky, ktorej výstup je prevedený analógovo-číslícovým prevodníkom na číslicový tvar. Analógová delička je zložitá, často má aj menšiu presnosť a nie je vhodná pre rýchlo sa meniace signály. Ďalej je známe zapojenie, kde sa vstupné analógové signály najskôr prevedú do číslicového tvaru a ich podiel sa určí výpočtom. Takéto zapojenie má nevýhody v tom, že vyžaduje dva analógovo-číslícové prevodníky alebo vstupný multiplexor a jeden analógovo-číslícový prevodník a pritom doba výpočtu podielu je dlhá, čo nevyhovuje pre riadenie rýchlych procesov.

Uvedené nedostatky sa vynálezom v podstatnej miere odstráni. Podstata zapojenia obvodu na vytvorenie podielu dvoch analógových signálov s číslicovým výstupom podľa vynálezu spočíva v tom, že zdroj deleného signálu je pripojený na signálový vstup komparátora s porovnávacím vstupom pripojeným na výstup násobiaceho číslicovo-analógového prevodníka, na ktorého referenčný vstup je pripojený zdroj deliaceho signálu a na číslicový vstup násobiaceho číslicovo-analógového prevodníka je pripojený číslicový výstup radiča so spúšťacím vstupom, hodinovým vstupom a riadiacím vstupom, ktorý je spojený s výstupom kompa-

rátora, pričom číslicový výstup radiča je súčasne číslicový výstup podielu.

Príklad prevedenia vynálezu je znázornený na pripojenom výkrese, ktorý predstavuje blokovú schému zapojenia odvodu podľa vynálezu.

U zapojenia podľa vynálezu je zdroj deleného signálu 1 pripojený na signálový vstup 2 komparátora 3. Porovnávací vstup 4 komparátora 3 je pripojený na výstup násobiaceho číslicovo-analógového prevodníka 5, na ktorého referenčný vstup 6 je pripojený zdroj deliaceho signálu 7. Na číslicový vstup 8 násobiaceho číslicovo-analógového prevodníka je pripojený číslicový výstup radiča 9, ktorý má spúšťací vstup 10, hodinový vstup 11 a riadiaci vstup 12. Riadiaci vstup 12 radiča 9 je spojený s výstupom 13 komparátora 3. Radič 9 nastavuje svoj číslicový výstup v krokoch daných hodinovým vstupom 11 podľa výstupu 13 komparátora dovedy, kým sa výstup násobiaceho číslicovo-analógového prevodníka 5 nezhoduje s výstupom zdroja deleného signálu 1. Činnosť radiča 9 je spúšťaná spúšťacím vstupom 10. Po ukončení činnosti radiča 9 je na číslicovom výstupe radiča 9 číslicová hodnota podielu vstupných analógových signálov zo zdrojov 1 a 7.

Výhodou zapojenia podľa vynálezu je, že zapojenie je jednoduché a doba prevodu je krátka, čo umožňuje použiť tento odvod aj pre riadenie rýchlych procesov.

Zapojenie podľa vynálezu možno použiť najmä pri riadení odporových zvracích procesov výpočtovou technikou a pri meraní a spracovávaní signálov.

PREDMET VYNÁLEZU

Zapojenie obvodu na vytvorenie podielu dvoch analógových signálov s číslicovým výstupom, vyznačujúce sa tým, že zdroj deleného signálu (1) je pripojený na signálový vstup (2) komparátora (3) s porovnávacím vstupom (4) pripojeným na výstup násobiaceho číslicovo-analógového prevodníka (5), na ktorého referenčný vstup (6) je pripojený zdroj deliaceho signálu (7) a

na číslicový vstup (8) násobiaceho číslicovo-analógového prevodníka (5) je pripojený číslicový výstup radiča (9) so spúšťacím vstupom (10), hodinovým vstupom (11) a riadiacím vstupom (12), ktorý je spojený s výstupom (13) komparátora (3), pričom číslicový výstup radiča (9) je súčasne číslicový výstup podielu.

243915

