

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4907165号
(P4907165)

(45) 発行日 平成24年3月28日 (2012. 3. 28)

(24) 登録日 平成24年1月20日 (2012.1.20)

(51) Int.Cl. F I
HO 4 J 99/00 (2009.01) HO 4 J 15/00
HO 4 B 7/04 (2006.01) HO 4 B 7/04

請求項の数 14 外国語出願 (全 18 頁)

<p>(21) 出願番号 特願2005-359417 (P2005-359417) (22) 出願日 平成17年12月13日 (2005.12.13) (65) 公開番号 特開2006-174465 (P2006-174465A) (43) 公開日 平成18年6月29日 (2006.6.29) 審査請求日 平成20年9月1日 (2008.9.1) (31) 優先権主張番号 04292980.2 (32) 優先日 平成16年12月13日 (2004.12.13) (33) 優先権主張国 欧州特許庁 (EP)</p>	<p>(73) 特許権者 503163527 ミツビシ・エレクトリック・アールアンド ディー・センター・ヨーロッパ・ビーヴィ MITSUBISHI ELECTRIC R&D CENTRE EUROPE B. V. オランダ国、1119 エヌエス・スヒブ ホール・レーイク、カプロニラアン 46 Capronilaan 46, 111 9 NS Schiphol Rijk, The Netherlands (74) 代理人 100110423 弁理士 曾我 道治 (74) 代理人 100084010 弁理士 古川 秀利</p>
--	--

最終頁に続く

(54) 【発明の名称】 MIMO電気通信システムにおける一様に分散されたデータの送信方法

(57) 【特許請求の範囲】

【請求項1】

複数の N_t 個の送信アンテナが設けられた少なくとも1つの送信機と少なくとも1つの受信アンテナが設けられた少なくとも1つの受信機とを含む電気通信システムにおけるデータ送信方法であって、

該データ送信方法は、

・符号化されたデータビット (T_b) を生成するためのビット符号化ステップ ($CHE NC$) と、

・前記符号化されたデータビットを並べ替えるためのビットインターリーブステップ ($INTL$) と、

・前記並べ替えられたビット (P_b) を表すシンボル (Z_k) を生成するための変調ステップ ($MAPMD$) と、を含み、各シンボル (Z_k) は、所定の個数のビットによって表されるとともに、前記送信アンテナと前記受信アンテナとの間で確立された N_t 個の通信チャネル上で送信され、前記チャネルは、所定の N_i 個のチャネル入力を有しており、

前記ビットインターリーブステップは、

・符号化されたデータビットのフレームを、前記所定の N_i 個のチャネル入力と等しい複数のビットシーケンス (B_{sqi}) にディスパッチするためのビット多重分離ステップ (DMX) と、

・該多重分離ステップによって生成された各ビットシーケンスのビットを並べ替えるためのシーケンスインターリーブステップと、

10

20

・該シーケンスインターリーブステップによって連続的に生成された N_t 個のインターリーブされたビットシーケンス ($P_{s,q}$) のグループを形成するとともに、同じグループのすべてのシーケンスを、すべての送信アンテナの同じビットランクに割り当てるシーケンス割り当てステップ ($A_{L,S}$) と、
を含み、

前記シーケンスインターリーブステップは、

・前記多重分離ステップによって生成された各シーケンス ($B_{s,q,i}$) に含まれるすべてのビットをランダムに並べ替えるためのランダムビット並べ替えステップ ($S_{R,I,S}$) と、

・該ランダムビット並べ替えステップによって生成された、すべての並べ替えられたシーケンス ($I_{s,q,i}$) を記憶し、且つ、該シーケンスを、所定の N_i 個のチャネル入力に等しいビット数をそれぞれ含むセグメント ($P_{s,g,j}$) に分割するためのシーケンス記憶/セグメント化ステップ ($B_{U,F,1}$) と、

・ N_i 個のセグメントの任意のグループに含まれる2つの各セグメント内で同一の位置を有する2つのビットが、最後には、対応する並べ替えられた各セグメントの区別されたビット位置を有するように、シーケンス記憶/セグメント化ステップによって生成された、並べ替えられた異なるシーケンス ($I_{s,q,i}$) のセグメント ($P_{s,g,j}$) に並べ替えを同時に適用するためのセグメント並べ替えステップ ($S_{P,S}$) と、

を含むことを特徴とする、データ送信方法。

【請求項2】

前記シーケンスインターリーブステップは、並べ替えられた同じ初期シーケンスに関連したすべてのシフトされたセグメントを、インターリーブされたシーケンスに再組み立てするための連結ステップをさらに含む、ことを特徴とする、請求項1に記載のデータ送信方法。

【請求項3】

前記セグメント並べ替えステップ ($S_{P,S}$) は、前記シーケンス記憶/セグメント化ステップ ($B_{U,F,1}$) によって生成された、異なる並べ替えられたシーケンスのセグメントに循環シフトを同時に適用し、シフトされた各セグメントが、その隣接したセグメントに対して1ビットだけシフトされたものになるようにすることにより実行される、ことを特徴とする、請求項1又は2に記載のデータ送信方法。

【請求項4】

前記インターリーブステップによって生成された所与の並べ替えられたシーケンスの前記セグメントの1つは、前記セグメント並べ替えステップの間変更されずに維持され、それ以外の各 j 番目の並べ替えられたシーケンスの対応するセグメントは、次に、 j ビットだけ同時にシフトされる、ことを特徴とする、請求項3に記載のデータ送信方法。

【請求項5】

前記通信チャネルは、 N_c 個の連続した組の物理的特性を有しており、前記符号化ステップによって生成された、前記符号化されたデータビットは、ビット多重分離ステップの過程でそれぞれ N_i 個のシーケンスの N_c 個のブロックにディスパッチされるスーパーフレームを形成する、請求項1ないし4のいずれか1項に記載のデータ送信方法。

【請求項6】

前記スーパーフレームのあらゆる2つの連続したビットが2つの異なる送信アンテナに割り当てられる、請求項5に記載のデータ送信方法。

【請求項7】

スーパーフレームのあらゆる2つの連続したビットが2つの異なるシーケンスブロックに割り当てられる、請求項5に記載のデータ送信方法。

【請求項8】

前記所定の N_i 個のチャネル入力は、シンボルを表すビット数 M と送信アンテナの個数 N_t との積 $M \cdot N_t$ に等しくなるように選ばれる、請求項1ないし7のいずれか1項に記載のデータ送信方法。

10

20

30

40

50

【請求項 9】

前記変調ステップの後には時空符号化ステップが続き、該時空符号化ステップの過程において、 K の連続したシンボルのビットは、 N_t 個の送信アンテナによる送信の前に互いに結合され、前記所定の N_i 個のチャネル入力、 $M \cdot K$ 個に等しくなるように選ばれ、ここで、 M は任意の所与のシンボルを表すビット数である、請求項 1 ないし 7 のいずれか 1 項に記載のデータ送信方法。

【請求項 10】

前記ビット多重分離ステップは、 $N_i - 1$ 個のそれ以外の符号化されたビットによって分離された 2 つの符号化されたビットを異なるビットシーケンスに配置することによって実行される、請求項 1 ないし 9 のいずれか 1 項に記載のデータ送信方法。

10

【請求項 11】

前記ビット多重分離ステップは、ランク j の符号化されたビットを、 N_i を法とするランク $j + IP((j - 1) / N_i)$ のビットシーケンスに配置することによって実行され、ここで、 $IP((j - 1) / N_i)$ は、比 $(j - 1) / N_i$ の整数部を表す、請求項 10 に記載のデータ送信方法。

【請求項 12】

複数の N_t 個の送信アンテナが設けられた少なくとも 1 つの送信機と少なくとも 1 つの受信アンテナが設けられた少なくとも 1 つの受信機とを含む電気通信システムであって、

前記送信機は、

・符号化されたデータビットを生成するためのビット符号化手段 (CHENC) と、
 ・前記符号化されたデータビットを並べ替えるためのビットインターリーブ手段 (INTL) と、

20

・前記並べ替えられたビット (Pb) を表すシンボル (Zk) を生成するための変調手段と、を含み、各シンボル (Zk) は、所定の個数のビットによって表されるとともに、前記送信アンテナと前記受信アンテナとの間で確立された N_t 個の通信チャネル上で送信され、前記チャネルは、所定の N_i 個のチャネル入力を有しており、

前記ビットインターリーブ手段は、

・符号化されたデータビットのフレームを、前記所定の N_i 個のチャネル入力と等しい複数のビットシーケンス (Bsqi) にディスパッチするためのビット多重分離手段 (DMX) と、

30

・該多重分離手段によって生成された各ビットシーケンスのビットを並べ替えるためのシーケンスインターリーブ手段と、

・該シーケンスインターリーブ手段によって連続的に生成された N_t 個のインターリーブされたビットシーケンス (Psq) のグループを形成するとともに、同じグループのすべてのシーケンスを、すべての送信アンテナの同じビットランクに割り当てるシーケンス割り当て手段 (ALS) と、

を含み、

前記シーケンスインターリーブ手段は、

・前記多重分離手段によって生成された各シーケンス (Bsqi) に含まれるすべてのビットをランダムに並べ替えるためのランダムビット並べ替え手段 (SRIS) と、

40

・該ランダムビット並べ替え手段によって生成された、すべての並べ替えられたシーケンス (Isqi) を記憶し、且つ、該シーケンスを、所定の N_i 個のチャネル入力に等しいビット数をそれぞれ含むセグメント (Psgj) に分割するためのシーケンス記憶 / セグメント化手段 (BUF1) と、

・ N_i 個のセグメントの任意のグループに含まれる 2 つの各セグメント内で同一の位置を有する 2 つのビットが、最後には、対応する並べ替えられた各セグメントの区別されたビット位置を有するように、シーケンス記憶 / セグメント化手段によって生成された、並べ替えられた異なるシーケンス (Isqi) のセグメント (Psgj) を同時に並べ替えるためのセグメント並べ替え手段 (SPS) と、

を含むことを特徴とする、電気通信システム。

50

【請求項 13】

前記シーケンスインターリーブ手段は、並べ替えられた同じ初期シーケンスに関連したすべてのシフトされたセグメントを、インターリーブされたシーケンスに再組み立てするための連結手段

をさらに含む、ことを特徴とする、請求項 12 に記載の電気通信システム。

【請求項 14】

複数の N_t 個の送信アンテナが設けられた通信装置であって、

前記装置は、

・符号化されたデータビットを生成するためのビット符号化手段 (CHENC) と、
・該符号化されたデータビットを並べ替えるためのビットインターリーブ手段 (INTL) と、

・該並べ替えられたビット (P_b) を表すシンボル (Z_k) を生成するための変調手段と、を含み、各シンボル (Z_k) は、所定の個数のビットによって表されるとともに、前記送信アンテナと受信アンテナとの間で確立された N_t 個の通信チャネル上で送信され、前記チャネルは、所定の N_i 個のチャネル入力を有しており、

前記ビットインターリーブ手段は、

・符号化されたデータビットのフレームを、前記所定の N_i 個のチャネル入力と等しい複数のビットシーケンス (B_{sqi}) にディスパッチするためのビット多重分離手段 (DMX) と、

・該多重分離手段によって生成された各ビットシーケンスのビットを並べ替えるためのシーケンスインターリーブ手段と、

・該シーケンスインターリーブ手段によって連続的に生成された N_t 個のインターリーブされたビットシーケンスのグループを形成するとともに、同じグループのすべてのシーケンスを、すべての送信アンテナの同じビットランクに割り当てるシーケンス割り当て手段 (ALS) と、

を含み、

前記シーケンスインターリーブ手段は、

・前記多重分離手段によって生成された各シーケンス (B_{sqi}) に含まれるすべてのビットをランダムに並べ替えるためのランダムビット並べ替え手段 (SRIS) と、

・該ランダムビット並べ替え手段によって生成された、すべての並べ替えられたシーケンス (I_{sqi}) を記憶し、且つ、該シーケンスを、所定の N_i 個のチャネル入力に等しいビット数をそれぞれ含むセグメント (P_{sgj}) に分割するためのシーケンス記憶 / セグメント化手段 (BUF1) と、

・ N_i 個のセグメントの任意のグループに含まれる 2 つの各セグメント内で同一の位置を有する 2 つのビットが、最後には、対応する並べ替えられた各セグメントの区別されたビット位置を有するように、シーケンス記憶 / セグメント化手段によって生成された、並べ替えられた異なるシーケンス (I_{sqi}) のセグメント (P_{sgj}) を同時に並べ替えるためのセグメント並べ替え手段 (SPS) と、

を含むことを特徴とする、通信装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、複数の送信アンテナが設けられた少なくとも 1 つの送信機と少なくとも 1 つの受信アンテナが設けられた少なくとも 1 つの受信機とを含む電気通信システムにおけるデータ送信方法に関する。この方法は、符号化されたデータビットを生成するためのビット符号化ステップと、上記符号化されたデータビットを並べ替えるためのビットインターリーブステップと、並べ替えられたビットを表すシンボルを生成するための変調ステップとを含む。各シンボルは、送信アンテナと受信アンテナとの間に確立された通信チャネル上を送信されることを目的とした所定の個数のビットによって表される。

【背景技術】

【 0 0 0 2 】

複数のアンテナが無線リンクの受信機及び/又は送信機で使用される電気通信システムは、多入力多出力システム（以下、MIMOシステムと称す）と呼ばれる。MIMOシステムは、単一アンテナシステムが提供する伝送容量と比較して、大きな伝送容量を提供するものとして紹介されてきた。特に、MIMOの容量は、所与の信号対雑音比に対して、有利な無相関のチャネル状態の下では、送信アンテナ又は受信アンテナのいずれが最小であっても、その最小の個数と共に直線的に増加する。従って、MIMO技法は、大きなスペクトル効率を提供することを目的とするか、或いは、現在の電気通信システムで得られるスペクトル効率と同等のスペクトル効率を得るのに必要な送信電力を削減することを目的とする今後の無線システムで使用される可能性がある。このようなMIMO技法は、ほとんどの場合、今後の無線システムで同様にその使用が考慮されているOFDM（直交波周波数分割多重の略語）技法及びMC-CDMA（マルチキャリア符号分割多重接続の略語）技法のようなマルチキャリア変調技法と組み合わせられることになる。

10

【 0 0 0 3 】

特定のタイプのMIMOシステムは、BICMとも呼ばれるビットインターリーブ化符号化変調（Bit Interleaved Coded Modulation）技法を利用する。この技法によれば、送信機は、たとえば畳み込み符号又はターボ符号による符号化を、符号化されていないデータビットに適用することを目的とし、且つ、符号化されたビットストリームをインターリーブに提供することを目的としたチャネル符号化器を含む。このインターリーブは、次に、並べ替えられたビットを配信する。この並べ替えられたビットは、複数のビットによってそれぞれ表された一連の符号化されたシンボルに変換されることを目的としたワードシーケンスに分割されることになる。同じシンボルを表すビットは、シンボル期間と呼ばれる同じ時間区間中に各送信アンテナによって送信されることを目的としている。

20

【 0 0 0 4 】

送信されたシンボルは受信機で復号される。この復号は通常、BICMタイプのMIMOシステムにおいて反復時空復号器（iterative space-time decoder）により実行される。この復号器は、送信されたシンボルを構成する符号化ビットの推定値を生成することを目的としている。複数の送信アンテナ及び受信アンテナの使用によって誘発される空間ダイバーシティは、単一の通信チャネルを通じて送信された単一の信号により提供される情報量よりも多くの情報量を提供するので、このダイバーシティによって、このような復号が容易になる。

30

【 発明の開示 】

【 発明が解決しようとする課題 】

【 0 0 0 5 】

発明者は、時空復号器に提供される入力データのダイバーシティを増加させることによって、上記復号器が、上記データを生成する基と成った符号化ビットのより信頼性のある推定値に向けて収束できることを確認している。このことは、より高い品質、すなわち、よりリッチな内容を有するデータを復号器に供給することによって、より良い復号性能を得ると解釈することができる。

【 0 0 0 6 】

MIMOシステムの受信機端で感知できる最も高いダイバーシティは、一方で、システムの空間に関連した特性によって、すなわち受信アンテナの個数によって、他方で、システムの時間に関連した特性によって、すなわち所与の符号語又は最小符号距離の送信中に発生する異なる通信チャネル状態の個数によって決まる。最小符号距離は、そのしきい値より下では2つの符号語が同一であるという、当該2つの符号語間のビットの相違のしきい値数によって定義される。

40

【 0 0 0 7 】

したがって、得ることができる最大のダイバーシティは、受信アンテナの個数と上述した時間に関連したパラメータの最小の値との積の形で表すことができる。

【 0 0 0 8 】

50

現在のインターリーブ技法は、MIMOシステムによって理論的に提供されるダイバーシティをその極限まで使用することができない。その理由は、既知のインターリーブによって配信され、同じシンボル期間中に送信されることを目的とした、連続したビットシーケンスが、通例、元の符号化されたビットストリーム内において互いに隣接したビットを含み、これが、受信機に送信されたデータの時間に関連したダイバーシティを減少させ、次に、この受信機に含まれる時空復号器の性能を制限するからである。

【課題を解決するための手段】

【0009】

本発明は、MIMOシステムにおけるデータ送信方法を提供することによって、上記問題を解決することを目的とする。このデータ送信方法は、空間及び時間の双方に関して、このようなシステムによって理論的に提供される、このシステムの受信機端で復号されることを目的としたデータの、ダイバーシティをその極限まで使用することを可能にするインターリーブ方式を含む。

10

【0010】

さらに言えば、冒頭のパラグラフによる方法は、本発明によれば、通信チャネルが、所定の N_i 個のチャネル入力を特色として備え、ビットインターリーブステップは、

- ・符号化されたデータビットのフレームを、所定の N_i 個のチャネル入力に等しい複数のビットシーケンスにディスパッチするためのビット多重分離ステップと、

- ・多重分離ステップによって生成された各ビットシーケンスのビットを並べ替えるためのシーケンスインターリーブステップと、

20

- ・シーケンスインターリーブステップによって連続的に生成された N_t 個のインターリーブされたビットシーケンスのグループを形成するためのシーケンス割り当てステップであって、同じグループのすべてのシーケンスは、すべての送信アンテナの同じビットランクに割り当てられた N_t 個のチャネルを通じて送信されることを目的とした、シーケンス割り当てステップと、

を含むことを特徴とする。

【0011】

本発明によって、送信アンテナと受信アンテナとの間に確立された複数の通信チャネルの使用により得られた空間ダイバーシティを構成することが可能になる。この空間ダイバーシティは、上記チャネルを通じて送信されたデータの時間に関して高いダイバーシティを有する。

30

【0012】

本発明は、多重分離ステップによって、異なるチャネル入力にわたる符号化されたデータビットの基本的に均一な分散を確保する。この基本的に均一な分散は、連続したビットが、異なるチャネルの実現したもの (realization) にわたって送信されることを確保し、したがって、本発明による方法が使用される電気通信システムの受信機端で感知されるデータダイバーシティに好都合である。

【0013】

シーケンスインターリーブステップは、好ましくは、多重分離された同じシーケンスに属する L_i 個の連続したビットが、最後には、シーケンスインターリーブステップの実行後に、上記シーケンスの L_i 個の異なる、等サイズの細分区画に含まれることになるように実行される。

40

【0014】

本発明のこのような好ましい実施の形態によって、連続した符号化されていないビットの最適な無相関性が可能になる。これらの連続した符号化されていないビットは、そうでない場合において、ビット符号化技法が畳み込み符号を利用したときは、互いにリンクした状態のままであるおそれがある。このビット符号化技法によれば、符号化されていない同じ情報ビットは、 $L \cdot n$ 個の連続した、符号化されたビットの生成に参与する。ここで、 n は、所与の k 個の連続した符号化されていないビットが上記符号化器に供給された時に、畳み込みチャネル符号化器によって配信される符号化されたビットの個数である。 L

50

は、符号制限長 (code constraint length) である。発明者は、本発明のこのような変形を使用することによって、すべてのチャネル入力において基本的に均一な分散を可能にすることができること、及び、所与の個数の連続した、符号化されたビットの異なるシンボル期間へのマッピングを可能にすることができることに気付いた。この所与の個数は、 L_i 及び N_i の関数であり、 L_i が適切に選ばれるという条件で、 $L \cdot n$ 以上となる。さらに、本発明のこの変形は、複数の同一で、且つ、容易に構築されるインターリーブモジュールによって比較的 low コストで実施することができる。

【0015】

本発明の第1の変形によれば、ビットシーケンスインターリーブステップは、

・多重分離ステップによって生成された各シーケンスに含まれるすべてのビットをランダムに並べ替えるためのランダムビット並べ替えステップと、

・ランダムビット並べ替えステップによって生成された、すべての並べ替えられたシーケンスを記憶し、且つ、上記シーケンスを、所定の N_i 個のチャネル入力に等しいビット数をそれぞれ含むセグメントに分割するためのシーケンス記憶/セグメント化ステップと

、
・ N_i 個のセグメントの任意のグループに含まれる2つの各セグメント内で同一の位置を有する2つのビットが、最後には、対応する並べ替えられた各セグメントの区別されたビット位置を有するように、シーケンス記憶/セグメント化ステップによって生成された、並べ替えられた異なるシーケンスのセグメントに並べ替えを同時に適用するためのセグメント並べ替えステップと、

・並べ替えられた同じ初期シーケンスに関連したすべてのシフトされたセグメントを、インターリーブされたシーケンスに再組み立てするための連結ステップと、を含む。

【0016】

本発明のこの第1の変形で実行されるセグメント並べ替えステップによって、符号化されたビットを、変調されたシンボルに入れ換えるのに使用されるマッピング配置 (mapping constellation) の1ビットとは異種の、エラーに対する脆弱性を補償することが可能になる。確かに、上記配置を図的に表した場合において、その配置の初期点によって表され、且つ、通信チャネル上を送信される1組のビットをラベル用に有する、初期シンボルが選ばれるとき、この配置は、上記ビットの第1のもの又は第2のものの値を変更することが、初期点に対して異なる第1の距離及び第2の距離に位置する各第1の点又は第2の点になるのが分かる。セグメント並べ替えステップは、ビットの重みを変更することによって、送信される異なるビットを再分散する傾向があり、したがって、さまざまなビットが特色として備えるエラーに対する脆弱性を均質化する傾向がある。

【0017】

本発明の有利な実施の形態において、セグメント並べ替えステップは、シーケンス記憶/セグメント化ステップによって生成された、異なる並べ替えられたシーケンスのセグメントに並べ替えを同時に適用し、シフトされた各セグメントが、その隣接したセグメントに対して1ビットだけシフトされたものになるようにすることにより実行される。

【0018】

この実施の形態によって、シフトレジスタ等の単純なコンポーネントによりセグメント並べ替えステップを実施することが可能になる。

【0019】

本発明のこの第1の変形の好ましい実施の形態において、インターリーブステップによって生成された所与の並べ替えられたシーケンスのセグメントの1つは、セグメント並べ替えステップの間変更されずに維持され、それ以外の各 j 番目の並べ替えられたシーケンスの対応するセグメントは、次に、 j ビットだけ同時にシフトされる。

【0020】

この実施の形態は、限られた回数 of シーケンスシフトを必要とするが、ダイバーシティに関して上述した利点を生み出し、したがって、その効率性は顕著である。

【 0 0 2 1 】

変調ステップが実行されるとすぐに、ビットインターリーブステップによって生成された、並べ替えられたシーケンスが直接送信される場合、所定の N_i 個のチャンネル入力は、シンボルを表すビット数 M と送信アンテナの個数 N_t との積 $M \cdot N_t$ に等しくなるように選ばれる。

【 0 0 2 2 】

別法では、変調ステップの後には時空符号化ステップが続き、時空符号化ステップの過程において、 K の連続したシンボルのビットは、 N_t 個の送信アンテナによる送信の前に互いに結合され、所定の N_i 個のチャンネル入力は、 $M \cdot K$ 個に等しくなるように選ばれ、ここで、 M は任意の所与のシンボルを表すビット数である。

10

【 0 0 2 3 】

上述した第 1 の変形に代替的に又は累積的に用いることができる本発明の第 2 の変形によれば、通信チャンネルが、 N_c 個の連続した組の物理的特性を特色として備えることが予定されると、符号化ステップによって生成された、符号化されたデータビットは、ビット多重分離ステップの過程でそれぞれ N_i 個のシーケンスの N_c 個のブロックにディスパッチされるスーパーフレームを形成する。

【 0 0 2 4 】

連続したシンボル期間にわたって異なる数組の通信状況を連続的に特色として備えることが予想される通信チャンネルは、ブロックフェージングチャンネルと呼ばれる。このようなブロックフェージングチャンネルは、各 1 組の通信状況の期間中は基本的に不変であり、発明者は、異なるブロックに対応するタイムスロットの間に送信されるビットが、理論的には互いに干渉する機会を有しないことに気付いた。これによって、スーパーフレームをシーケンスブロックにすぐにディスパッチすることが可能になる。同じブロックに属するシーケンスに含まれるビットは、ブロックフェージングチャンネルの同じ不変期間中、互いに干渉する可能性があるため、各ブロックのシーケンスは、その後、より慎重に処理される。このように、スーパーフレームのこの単純なディスパッチの後に、より制限的なブロックごとの処理を行うことによって、処理資源の最適な割り当てが可能になる。

20

【 0 0 2 5 】

スーパーフレームのディスパッチは、スーパーフレームのあらゆる 2 つの連続したビットを 2 つの異なる送信アンテナに単に割り当てることによって実行することができるが、スーパーフレームのあらゆる 2 つの連続したビットを 2 つの異なるシーケンスブロックに割り当てることによって実行することができる。双方の解決法は、スーパーフレームに含まれるビットが、すべてのチャンネルの実現したものにわたって一様に分散されることを確保する。

30

【 0 0 2 6 】

本発明の第 3 の変形によれば、ビット多重分離ステップは、 N_i を法とする、初期フレームの各 j 番目の符号化されたビットを対応するビットシーケンスに単に配置することによって実行されないが、その代わりに、 $N_i - 1$ 個のそれ以外の符号化されたビットによって分割された 2 つの符号化されたビットを異なるビットシーケンスに配置することによって実行される。

40

【 0 0 2 7 】

ビット多重分離ステップのこのような変形によって、符号化されたビットを本来符号化するのに使用される符号の構造が必要としない方式に従い、連続的な符号化されたビットを、異なる多重分離されたシーケンスにわたって配置することが可能となる。より詳細には、特定のビットが、符号化エラーによる影響を受ける高い可能性を有し、上記特定のビットが、その符号の構造によって必要とされる発生周期を有する場合、上記周期的なビットは、同じチャンネル入力を通じて常に送信されるとは限らず、ビット多重分離ステップの上述した好ましい実施の形態は、その代わりに、この周期的なビットの異なる発生が、異なるチャンネル入力を通じて送信されることを確保する。

【 0 0 2 8 】

50

この第3の変形の好ましい実施の形態によれば、ビット多重分離ステップは、ランク j の符号化されたビットを、 N_i を法とするランク $j + IP((j - 1) / N_i)$ のビットシーケンスに配置することによって実行され、ここで、 $IP((j - 1) / N_i)$ は、比 $(j - 1) / N_i$ の整数部を表す。

【0029】

そのハードウェアに関連する態様の1つによれば、本発明はまた、複数の N_t 個の送信アンテナが設けられた少なくとも1つの送信機と少なくとも1つの受信アンテナが設けられた少なくとも1つの受信機とを含む電気通信システムに関し、送信機は、符号化されたデータビットを生成するためのビット符号化手段と、上記符号化されたデータビットを並べ替えるためのビットインターリーブ手段と、並べ替えられたビットを表すシンボルを生成するための変調手段と、を含み、各シンボルは、送信アンテナと受信アンテナとの間で確立された通信チャンネル上で送信されることを目的とした所定の個数のビットによって表され、チャンネルは、所定の N_i 個のチャンネル入力を特色として備え、

ビットインターリーブ手段は、

符号化されたデータビットのフレームを、所定の N_i 個のチャンネル入力と等しい複数のビットシーケンスにディスパッチするためのビット多重分離手段と、

多重分離手段によって生成された各ビットシーケンスのビットを並べ替えるためのシーケンスインターリーブ手段と、

シーケンスインターリーブ手段によって連続的に生成された N_t 個のインターリーブされたビットシーケンスのグループを形成するためのシーケンス割り当て手段であって、同じグループのすべてのシーケンスは、すべての送信アンテナの同じビットランクに割り当てられた N_t 個のチャンネルを通じて送信されることを目的とした、シーケンス割り当て手段と、

を含むことを特徴とする。

【0030】

このような電気通信システムの第1の変形によれば、この変形によって、符号化されたビットを本来符号化するのに使用される符号の構造が必要としない方式に従い、連続的な符号化されたビットを、異なるシンボル期間にわたって配置することが可能となり、シーケンスインターリーブ手段は、

・多重分離ステップによって生成された各シーケンスに含まれるすべてのビットをランダムに並べ替えるためのランダムビット並べ替え手段と、

・ランダムビット並べ替え手段によって生成された、すべての並べ替えられたシーケンスを記憶し、且つ、上記シーケンスを、所定の N_i 個のチャンネル入力に等しいビット数をそれぞれ含むセグメントに分割するためのシーケンス記憶/セグメント化手段と、

・ N_i 個のセグメントの任意のグループに含まれる2つの各セグメント内で同一の位置を有する2つのビットが、最後には、対応する並べ替えられた各セグメントの区別されたビット位置を有するように、シーケンス記憶/セグメント化手段によって生成された、並べ替えられた異なるシーケンスのセグメントを同時に並べ替えるためのセグメント並べ替え手段と、

・並べ替えられた同じ初期シーケンスに関連したすべてのシフトされたセグメントを、インターリーブされたシーケンスに再組み立てするための連結手段と、を含む。

【0031】

そのハードウェアに関連する態様の別のものによれば、本発明はまた、複数の N_t 個の送信アンテナが設けられた通信装置に関し、送信機は、符号化されたデータビットを生成するためのビット符号化手段と、上記符号化されたデータビットを並べ替えるためのビットインターリーブ手段と、並べ替えられたビットを表すシンボルを生成するための変調手段と、を含み、各シンボルは、送信アンテナと受信アンテナとの間で確立された通信チャンネル上で送信されることを目的とした所定の個数のビットによって表され、チャンネルは、所定の N_i 個のチャンネル入力を特色として備え、

ビットインターリーブ手段は、
 符号化されたデータビットのフレームを、所定の N_i 個のチャンネル入力と等しい複数のビットシーケンスにディスパッチするためのビット多重分離手段と、
 多重分離手段によって生成された各ビットシーケンスのビットを並べ替えるためのシーケンスインターリーブ手段と、
 シーケンスインターリーブ手段によって連続的に生成された N_t 個のインターリーブされたビットシーケンスのグループを形成するためのシーケンス割り当て手段であって、同じグループのすべてのシーケンスは、すべての送信アンテナの同じビットランクに割り当てられた N_t 個のチャンネルを通じて送信されることを目的とした、シーケンス割り当て手段と、
 を含むことを特徴とする。

【0032】

上述した本発明の特徴及びそれ以外の特徴は、添付図面に関して与えられた以下の説明を読むことによって、より明確に明らかになる。

【発明を実施するための最良の形態】

【0033】

図1は、少なくとも1つの送信機 TR 及び少なくとも1つの受信機 REC を含む電気通信システムを図示している。これらの送信機 TR 及び受信機 REC は、所定の整数 N_t 個の送信アンテナ ($ta_1, ta_2 \dots ta_{N_t}$) と所定の整数 N_r 個の受信アンテナ ($ra_1, ra_2 \dots ra_{N_r}$) との間に確立された複数の通信チャンネル $CHNL$ を通じて信号を交換することを目的としている。

【0034】

図1に図示した例に示す送信機 TR は、符号化されていないデータビット $Uncb$ にたとえば畳み込み符号又はターボ符号による符号化を適用すること、及び、送信される符号化されたデータビット Tb のバイナリストリームを提供することを目的としたチャンネル符号化器 $CHENC$ を含む。送信機 TR は、並べ替えられたビット Pb を生成することを目的としたインターリーブ手段 $INTL$ を含む。このようなインターリーブは、無相関のデータを取得することを可能にするので、受信機側での後の処理に役立つ。並べ替えられたビット Pb は、それぞれが $M \cdot N_t$ ビットのシーケンスに分割されることになる。これらのビットシーケンスは、次に、マッピング/変調モジュール $MAMPMD$ によって一連の符号化されたシンボル Z_k にマッピング、すなわち変換される。したがって、各シンボル Z_k は、 M 個の連続したビットによって表される。連続したシンボル Z_k は、次に、図示しない送信 RF モジュールを介して N_t 個の送信アンテナ ($ta_1, ta_2 \dots ta_{N_t}$) に供給することができる。この場合、通信チャンネル $CHNL$ は、 $N_i = M \cdot N_t$ 個の入力を特色として備える。或いは、符号化されたシンボル Z_k は、オプションの時空符号化器 $SPTENC$ に供給することもできる。このオプションの時空符号化器 $SPTENC$ は、図1では破線で示され、符号化されたシンボル Z_k の付加的処理をその送信前に実行するためのものである。オプションの時空符号化器 $SPTENC$ は、たとえば、 K 個の連続した M ビットシンボル Z_k ($k = 1 \sim K$) が N_t 個の送信アンテナ ($ta_1, ta_2 \dots ta_{N_t}$) による送信前に互いに結合される過程で時空符号化ステップを実行することができる。この場合、通信チャンネル $CHNL$ は、 $N_i = M \cdot K$ 個の入力を特色として備える。 K 個の連続した M ビットシンボル Z_k の適切な結合は、たとえば、上記連続したシンボル Z_k を表すベクトルを時空符号化行列に乗算することによって得られる線形結合にあるとすることができる。

【0035】

図1に図示した例に示す受信機 REC は、元の符号化されていないデータビット $Uncb$ に最終的に対応すべき復号されたデータビット $Decb$ を生成するための時空復号器 $SPTDEC$ を含む。この時空復号器 $SPTDEC$ は時空検出器 (space-time detector) DET を含む。この時空検出器 DET は、受信アンテナ ($ra_1, ra_2, \dots, ra_{N_r}$) によって受信された信号により搬送されたデータを処理し、送信されて並べ替えられた

10

20

30

40

50

ビット P_b の推定値に関係した尤度値 R_{ib} を生成するためのものである。この尤度値は、デインターリーブ $DINTL$ によってデインターリーブされるものである。デインターリーブ $DINTL$ は、符号化されたデータビット T_b のバイナリストリームに含まれるビットの推定値に関係した軟尤度値 (soft likelihood value) R_b を出力する。受信機 REC に含まれるビット復号器は、上記尤度値 R_b に基づいて復号されたデータビット Dec_b を生成するためのものである。このビット復号器は、以下、チャンネル復号器 $CHDEC$ と呼ぶ。

【0036】

当該技術分野で一般に使用されるループ構造によると、時空検出器 DET は、アプリアリな情報 Pr_a を利用する。このアプリアリな情報は、前の復号ステップの最中に生成され、インターリーブ手段 $INTR$ を通じてチャンネル復号器 $CHDEC$ により外部情報 Ex_d の形で発行されたものである。このインターリーブ手段は、送信機 TR に含まれるインターリーブ手段 $INTL$ と同一である。

10

【0037】

発明者は、送信アンテナ ($ta_1, ta_2 \dots ta_{Nt}$) と受信アンテナ ($ra_1, ra_2 \dots ra_{Nr}$) との間に確立された複数の通信チャンネル $CHNL$ を通じて送信されるデータのダイバーシティを増加させることによって、時空復号器 $SPTEC$ が、上記データが生成された、符号化されたビットに基づいて、当該符号化されたビットのより信頼性のある推定値に向かって収束することが可能になることに気付いた。したがって、発明者は、送信アンテナ ($ta_1, ta_2 \dots ta_{Nt}$) によって送信されるデータの時間に関連したダイバーシティを最大にすることを目的としてきた。

20

【0038】

図2は、このような増加したダイバーシティを得ることができるビットインターリーブ手段 $INTL$ を示している。本発明のこの特定の実施の形態では、ビットインターリーブ手段 $INTL$ は、以下のものを含む。

- ・符号化されたデータビット T_b から複数の N_i 個のビットシーケンス $Bsq_1 \dots Bsq_{N_i}$ を抽出するためのビット多重分離手段 DMX 。各シーケンス Bsq_i ($i = 1 \sim N_i$) は、1つのチャンネル入力、すなわち、上述した N_t 個の送信アンテナの1つによって送信される1ビット、又は、後の時空符号化ステップの過程で互いに結合される K 個の連続したシンボルの1つを表す M ビットの1つに対応する。上記ビット多重分離手段 DMX は、 N_i を法とする各 j 番目の符号化されたビットを、対応する N_j 番目のビットシーケンスに配置するように適合されている。

30

- ・多重分離手段 DMX によって生成された各ビットシーケンス $Bsq_1 \dots Bsq_{N_i}$ のビットを並べ替えるためのシーケンスインターリーブ手段 $SRI_1 \dots SRI_{N_i}$ 、及び、

- ・シーケンスインターリーブ手段 $SRI_1 \dots SRI_{N_i}$ によって連続的に生成された N_t 個のインターリーブされたビットシーケンスのグループを形成するためのシーケンス割り当て手段。同じグループのすべてのシーケンスは、すべての送信アンテナについて、同じビットランクに割り当てられた N_t 個のチャンネルを通じて送信されることを目的とする。

【0039】

40

本発明のこの実施の形態では、ビットインターリーブ手段 $INTL$ は、さらに、以下のものも含む。

- ・シーケンスインターリーブ手段 $SRI_1 \dots SRI_{N_i}$ によって生成された、すべての並べ替えられたシーケンス $Isq_1 \dots Isq_{N_i}$ を記憶し、且つ、各シーケンス Isq_j を連続したセグメント Psg_j に分割するためのシーケンス記憶/セグメント化手段。この連続したセグメント Psg_j は、本発明のこの実施の形態では、それぞれ、所定の長さの N_i ビットを有する。及び、

- ・シーケンス記憶/セグメント化手段 BUF_1 によって生成された、並べ替えられた異なるシーケンス $Isq_1 \dots Isq_{N_i}$ のセグメント $Psg_1 \dots Psg_{N_i}$ を同時に並べ替えるためのセグメント並べ替え手段。この並べ替えは、 N_i 個のセグメントの任意のグル

50

ープに含まれる2つの各セグメント内で同一の位置を有する2つのビット、たとえば、次の図に示すような N_i 個のセグメントの第1のグループに含まれるシーケンス $I_{s q 1}$ 及び $I_{s q 2}$ の最初の2つのセグメントのビット25及び26が、最後には、対応する並べ替えられた各セグメントの区別されたビット位置を有するように行われる。この並べ替えは、この例では、上記セグメントに循環シフトを適用し、その結果得られるシフトされた各セグメント $S_{s g j}$ ($j = 1 \sim N_i$)が、最後には、その隣接するセグメント $S_{s g j - 1}$ 及び $S_{s g j + 1}$ に対して1ビットだけシフトされた状態になるようにすることにより得られる。

【0040】

シーケンスインターリーブ手段 $SRI_1 \dots SRI_{N_i}$ は、好ましくは、図1に示すように並列に配列された N_i 個の同一のインターリーブモジュールによって構成される。

10

【0041】

本発明のこの特定の実施の形態では、シーケンス記憶/セグメント化手段は、第1のバッファ BUF_1 によって構成され、シーケンス並べ替え手段は、 N_i 個の循環シフト可能レジスタ $SRG_1 \dots SRG_{N_i}$ の並列アレイを含む。それぞれの循環シフト可能レジスタは、上記バッファ BUF_1 によって同時に生成された、連続した一連のセグメント $P_{s g 1} \dots P_{s g N_i}$ を記憶することを目的としている。これらのレジスタのうちの1つの内容、この例では SRG_1 の内容は、変更されずに維持される一方、それ以外の各 j 番目のレジスタ SRG_j ($j = 2 \sim N_i$)の内容は、($j - 1$)ビットの循環シフトを受ける。

【0042】

20

本発明のこの特定の実施の形態では、ビットインターリーブ手段 $INTL$ に含まれるシーケンス割り当て手段は、第2のバッファ BUF_2 を含む。この第2のバッファ BUF_2 は、連続した一連のシフトされたセグメント $S_{s g 1} \dots S_{s g N_i}$ を受信して記憶するように適合され、且つ、同じ最初の並べ替えられたシーケンス $I_{s q j}$ ($j = 1 \sim N_i$)に関連した、すべてのシフトされたセグメント $S_{s g j}$ を、インターリーブされたシーケンス $P_{s q j}$ に再組み立てするように適合されている。ビットインターリーブ手段 $INTL$ は、さらに、多重化手段 MX も含む。この多重化手段 MX は、前の図で説明したマッピング/変調モジュールに供給されることを目的とした、並べ替えられたビット P_b のストリームを形成するために、シーケンス割り当て手段 BUF_2 によって配信されたすべてのインターリーブされたシーケンス $P_{s q j}$ を受信することを目的とし、且つ、上記インターリーブされたシーケンス $P_{s q j}$ を多重化することを目的とする。

30

【0043】

本発明の代替的な実施の形態では、セグメント $S_{s g 1} \dots S_{s g N_i}$ は、複数の特定アンテナ向けマッピング/変調モジュールに関連した各アンテナによるそれらセグメントの送信前に、当該モジュールへ並列に送信することができる。

【0044】

図3は、送信機が $N_t = 2$ 個の送信アンテナを含む、本発明の特定の実施の形態における、上述したビットインターリーブ手段の動作を示している。送信されるシンボルは、 $M = 2$ 及び $N_i = 4$ となるように、2つのビット b_1 及び b_2 にマッピングされる。

【0045】

40

ビット多重分離ステップ $DMXS$ の期間中、複数のビットシーケンスが、1、2、3、4、5、6、7、8、9... S_i で参照される S_i 個の連続した、符号化されたデータビットのフレーム T_b から抽出される。なお、図1では、複数のビットシーケンスではなく、ビットシーケンス $B_{s q 1}$ のみを示している。ビットシーケンス $B_{s q 1}$ を形成することを目的としたビットは、この図では白で示されている。チャンネル入力別の1つにそれぞれ対応するそれ以外の3つのシーケンスの一部を形成することを目的としたそれ以外のビットは、3つの異なるグレイの陰影で示されている。したがって、各ビットシーケンス $B_{s q j}$ ($j = 1 \sim N_i = 4$)は、 j 、 $4 + j$ 、 $8 + j$ 、 $12 + j$ 、 $16 + j \dots S_i + j - N_i$ で参照される S_i / N_i 個のビットを含む。

【0046】

50

次に、シーケンスインターリーブステップ S R I S の期間中、多重分離ステップ D M X S によって生成された各ビットシーケンス $B s q j$ の $S i / N i$ 個のビットが並べ替えられる。なお、図 1 には、ビットシーケンス $B s q 1$ の並べ替えが、並べ替えられたビットシーケンス $I s q 1$ になることのみが示されている。

【 0 0 4 7 】

図 1 に図示した例では、シーケンスインターリーブステップ S R I S は、 $L i$ 個の連続した、符号化されたビット 1、5、9、13、17 等が、シーケンスインターリーブステップ S R I S の実行後、最後には、長さ $N i$ の $L i$ 個の異なるセグメントに含まれるように実行される。

【 0 0 4 8 】

次に、シーケンス記憶 / セグメント化ステップの期間中、シーケンスインターリーブステップ S R I S によって生成された、並べ替えられた各シーケンス $I s q j$ ($j = 1 \sim 4$) は、バッファに記憶され、連続したセグメントに分割される。この連続したセグメントは、この例では、それぞれが、 $N i = 4$ に等しい所定の長さを有する。

【 0 0 4 9 】

次に、セグメント並べ替えステップ S P S の期間中、 $j - 1$ ビットの循環シフトが、 $N i$ 個の異なるセグメント $P s g j$ ($j = 2 \sim N i = 4$) に同時並列に適用される。これら $N i$ 個の異なるセグメント $P s j g$ は、それぞれ、インターリーブステップ S R I S によって生成された、並べ替えられたシーケンス $I s q j$ の 1 つに属する。この循環シフトは、その結果生成された各シフトされたセグメント $S s g j$ が、最後には、その隣接したセグメント $S s g j - 1$ 及び $S s g j + 1$ に対して 1 ビットだけシフトされるように行われる。本発明のこの実施の形態では、インターリーブステップ S R I S によって生成された、並べ替えられたシーケンス $I s q 1$ に属する連続したセグメント $P s g 1$ のそれぞれは、各セグメント並べ替えステップ S P S の期間中、変更されずに維持される。

【 0 0 5 0 】

この図から分かるように、本発明によるこの方法で実行される多重分離ステップ D M X S 及びシフトステップ S R G S によって、連続した符号化されたビット、たとえば 25、26、27、及び 28 で参照されるビットを異なるシンボル期間にわたって配置することが可能になる。すべてのシフトされたセグメントの記憶及び連結を目的としている上述した第 2 のバッファの内容を再配列することにより実行される割り当てステップ A L S により、シーケンスインターリーブステップによって連続して生成された $N t = 2$ 個のインターリーブされたビットシーケンスをそれぞれ含むグループ $G 1$ 及び $G 2$ は、送信アンテナ A 1 及び A 2 の双方について、それぞれ $b 1$ 及び $b 2$ の同じビットに確実に割り当てられる。

【 0 0 5 1 】

この割り当てステップにより、異なる送信アンテナによって送信されるさまざまなビットにわたって、符号化されたデータビットの基本的に均一な分散が可能になる。この基本的に均一な分散によって、連続したビット、たとえば 25、26、27、及び 28 で参照されるビットは、確実に異なるチャネル上で送信されることになる。したがって、この基本的に均一な分散は、本発明による方法が使用される電気通信システムの受信機端で感知されるデータダイバーシティに好都合である。

【 0 0 5 2 】

これに加えて、シーケンスインターリーブステップ S R I S により、連続した符号化されていないビットの最適な無相関性が可能になる。これらの連続した符号化されていないビットは、シーケンスインターリーブステップ S R I S が行われない場合において、ビット符号化技法が畳み込み符号を利用したときは、互いにリンクした状態のままであるおそれがある。このビット符号化技法によれば、符号化されていない同じ情報ビットは、 $L \cdot n$ 個の連続した、符号化されたビットの生成に参与する。ここで、 n は、所与の k 個の連続した符号化されていないビットが上記符号化器に供給された時に、畳み込みチャネル符号化器によって配信される符号化されたビットの個数である。 L は、符号制限長である。

10

20

30

40

50

発明者は、本発明のこのような変形を使用することによって、すべての送信アンテナにおいて基本的に均一な分散を可能にすることができること、及び、各セグメントが N_i に等しい長さを有する場合に、 $(L_i - 1) \cdot N_i + 1$ 個の連続した、符号化されたビットの異なるシンボル期間へのマッピングを可能にすることができることに気付いた。ここで、個数 $(L_i - 1) \cdot N_i + 1$ は、 L_i が適切に選ばれるという条件で、 $L \cdot n$ 以上となる。

【0053】

図4は、通信チャネルが、連続した N_c 個の組の物理特性を特色として備えることが予想されるブロックフェージングチャネルである場合の本発明の別の実施の形態を示している。この場合、上述したような N_c 個のフレームを含むスーパーフレーム SF は、ビット多重分離ステップ $DMXS$ の過程で、 N_i 個のシーケンスの N_c 個のブロックにディスパッチされることを目的とする。各シーケンスは、 S_i 個のビットを含み、上述したように処理されることを目的とする。図4で説明する実施の形態では、 N_c は3に等しく選ばれ、 N_i は4に等しく選ばれ、スーパーフレーム SF は、それぞれが S_i / N_i ビットの3つのシーケンスブロック (B_{sq1} 、 B_{sq4} 、 B_{sq7} 、 B_{sq10})、(B_{sq2} 、 B_{sq5} 、 B_{sq8} 、 B_{sq11})、及び (B_{sq3} 、 B_{sq6} 、 B_{sq9} 、 B_{sq12}) に直ちにディスパッチされる。次に、各ブロック B_1 、 B_2 、又は B_3 のシーケンスは、シーケンスインターリーブステップ $SRIIS$ 、セグメント並べ替えステップ SPS 、及び割り当てステップ ALS を実行することによって、より慎重に処理される。同じブロックに属するシーケンスに含まれるビットは、ブロックフェージングチャネルの同じ不変期間中、互いに干渉する可能性があるため、このようなブロックごとの処理が好ましい。このように、スーパーフレームのこのような簡単なディスパッチの後に、より制限的なブロックごとの処理を行うことによって、処理資源の最適な割り当てが可能になる。

【0054】

スーパーフレーム SF のディスパッチは、図4に図示した例では、スーパーフレーム SF のあらゆる2つの連続したビットを2つの異なるシーケンスブロック B_1 、 B_2 、又は B_3 に単に割り当てることによって実行される。

【0055】

また、図5に示すように、スーパーフレーム SF のディスパッチは、この例では、2つの異なる送信アンテナ A_1 又は A_2 にスーパーフレームのあらゆる2つの連続したビットを割り当てることによっても実行することができる。

【0056】

双方の解決策によって、スーパーフレーム SF に含まれるビットは、すべてのチャネルの実現したものにわたって一様に分散されることが確実に行われる。これによって、受信機側において、可能な最高のダイバーシティを維持することが可能になる。

【0057】

ここでは、さまざまなシーケンスに含まれるビットは、好ましくは、上記アンテナに割り当てられたさまざまなビットにわたってディスパッチされる前に、まず、さまざまなブロック又はさまざまなアンテナのいずれかにわたってディスパッチされるべきであることに留意すべきである。その理由は、異なるブロック又は異なるアンテナに対応するチャネルは、理論的には、同じアンテナ及び同じブロックにより送信される異なるビットに対応するチャネルよりも互いに異なるからである。このように、連続したビットを異なるブロック又はアンテナにわたってディスパッチすることに高い優先順位を帰することによって、本発明によって得られるダイバーシティを最適化することが可能になる。

【0058】

図6は、多重分離ステップ $DMXS$ の好ましい実施の形態を示している。多重分離ステップ $DMXS$ の好ましい実施の形態は、 N_i を法とする、初期フレームの各 j 番目の符号化されたビットを、対応するビットシーケンスに単に配置することによってではなく、その代わりに、 $N_i - 1$ 個のそれ以外の符号化されたビットにより分離された2つの符号化されたビットを、異なるビットシーケンスに配置することによって実行される。これは、こ

の例では、ランク j の符号化されたビットを、 N_i を法とするランク $j + IP((j - 1) / N_i)$ のビットシーケンスに配置することによって得られる。ここで、 $IP((j - 1) / N_i)$ は、比 $(j - 1) / N_i$ の整数部を表す。

【0059】

ビット多重分離ステップ $DMXS$ のこのような実施の形態によって、符号化されたビットを本来符号化するのに使用される符号の構造を必要としない方式に従い、連続的な符号化されたビットを、多重分離された異なるシーケンスにわたって配置することが可能になる。より詳細には、特定のビットが、符号化エラーによる影響を受ける高い可能性を有し、上記特定のビットが、その符号の構造によって必要とされる発生周期を有する場合、上記周期的なビットは、同じチャネル入力を通じて常に送信されるとは限らず、ビット多重分離ステップの上述した好ましい実施の形態は、その代わりに、この周期的なビットの異なる発生が、異なるチャネル入力を通じて送信されることを確保する。

10

【図面の簡単な説明】

【0060】

【図1】本発明が使用される、非常に簡略化した $MIMO$ 電気通信システムを示すブロック図である。

【図2】本発明による $MIMO$ 電気通信システムに含まれる送信機に備えられたインターリーブ手段を示すブロック図である。

【図3】このようなインターリーブがどのように動作するかを示す図である。

【図4】本発明に従って処理されるフレームにスーパーフレームをディスパッチするための第1の分割技法を示す図である。

20

【図5】本発明に従って処理されるフレームにスーパーフレームをディスパッチするための第2の分割技法を示す図である。

【図6】本発明の変形によるビット多重分離ステップを実行するための好ましい技法を示す図である。

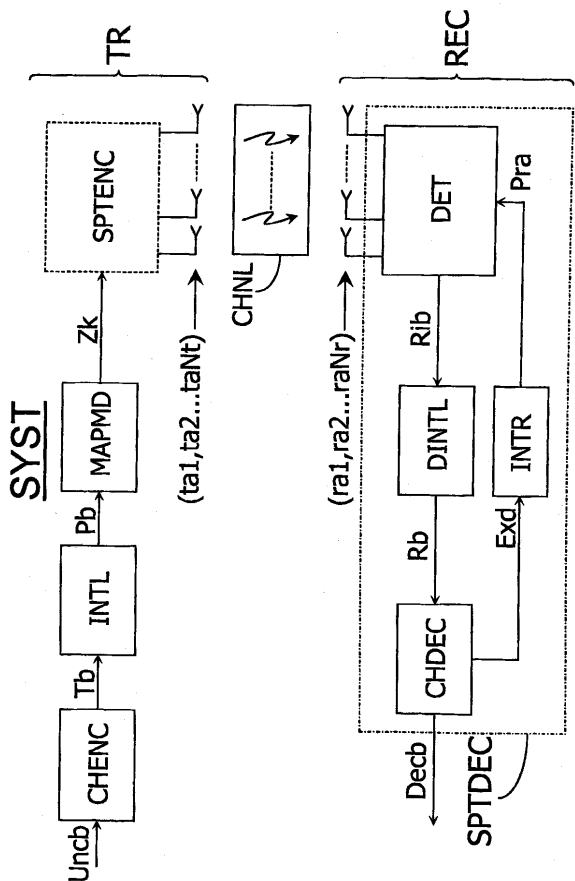
【符号の説明】

【0061】

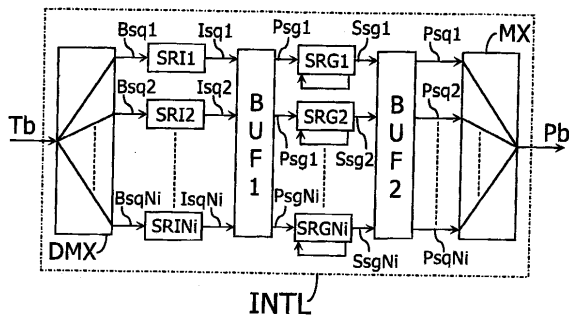
A_1 送信アンテナ、 B_1 シーケンスブロック、 BUF_1 、 BUF_2 セグメント化手段（バッファ）、 $CHDEC$ チャネル復号器、 $CHENC$ チャネル符号化器、 $CHNL$ 通信チャネル、 $Decb$ データビット、 DET 時空検出器、 $DINTL$ デインターリーブ、 DMX ビット多重分離手段、 Exd 外部情報、 $INTL$ ビットインターリーブ手段、 $INTR$ インターリーブ手段、 $MAPMD$ 変調モジュール、 MX 多重化手段、 REC 受信機、 $SPTDEC$ 時空復号器、 $SPTENC$ 時空符号化器、 SRG_1 循環シフト可能レジスタ、 SRI_1 シーケンスインターリーブ手段、 TR 送信機。

30

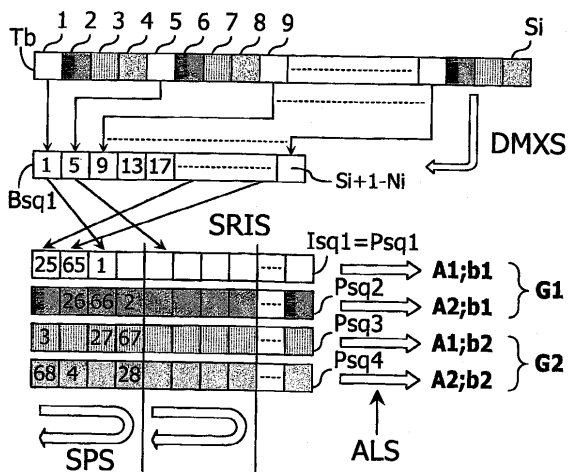
【 図 1 】



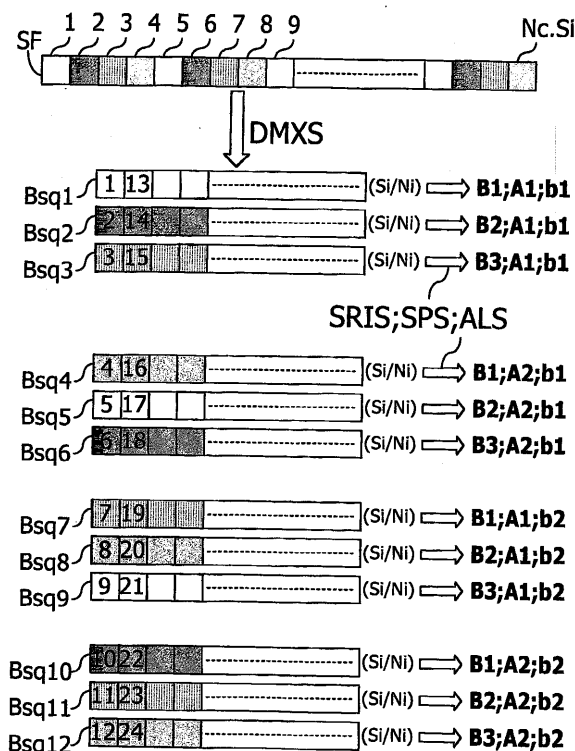
【 図 2 】



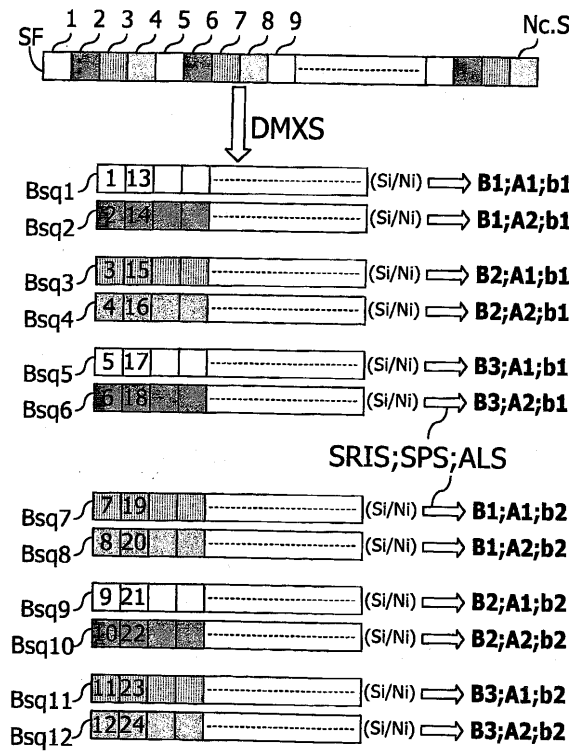
【 図 3 】

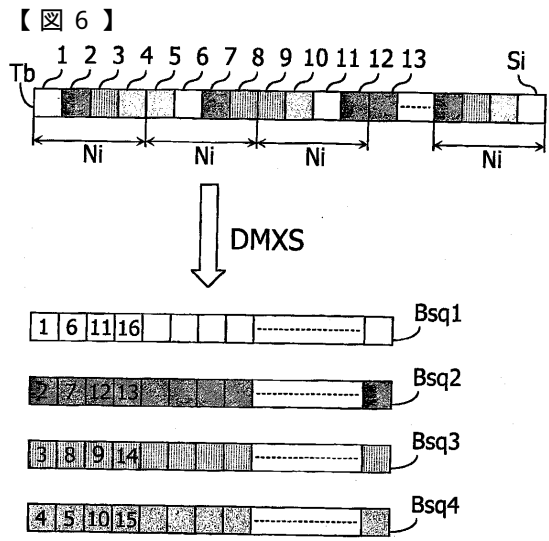


【 図 4 】



【 図 5 】





フロントページの続き

- (74)代理人 100094695
弁理士 鈴木 憲七
- (74)代理人 100111648
弁理士 梶並 順
- (74)代理人 100116953
弁理士 中村 礼
- (72)発明者 ロイク・プルネル
フランス国、3 5 7 0 8 レヌ・セデックス 7、セーエス 1 0 8 0 6、アレ・ドゥ・ポーリ
ュー 1
- (72)発明者 ニコラ・グレッセ
フランス国、3 5 7 0 8 レヌ・セデックス 7、セーエス 1 0 8 0 6、アレ・ドゥ・ポーリ
ュー 1
- (72)発明者 ジョゼフ・プトロ
フランス国、7 5 0 1 3 パリ、リュウ・パロー 4 6、エコール・ナショナル・シュペリユール
・デ・テレコミュニケーション

審査官 北村 智彦

- (56)参考文献 特開2004-320434(JP,A)
特開2004-343702(JP,A)
特表2002-542713(JP,A)
特開2005-143116(JP,A)
特開2005-080306(JP,A)

- (58)調査した分野(Int.Cl., DB名)
H04J 99/00
H04B 7/04