

PCT

世界知的所有権機関

国際事務局

特許協力条約に基づいて公開された国際出願



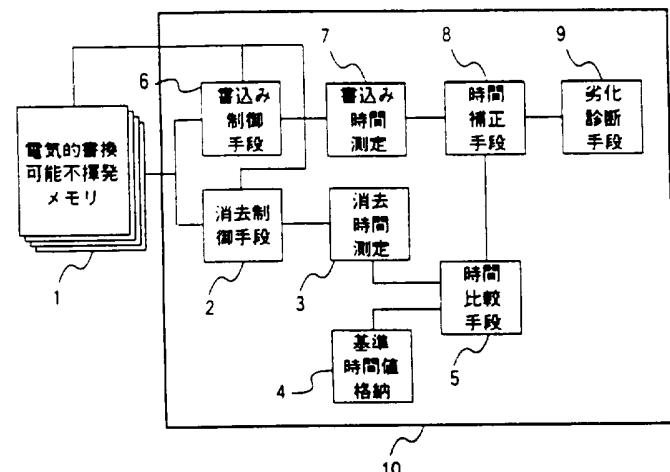
(51) 国際特許分類6 G11C 16/06, 29/00	A1	(11) 国際公開番号 WO96/28826
(21) 国際出願番号 PCT/JP95/00429	(43) 国際公開日 1996年9月19日(19.09.96)	
(22) 国際出願日 1995年3月15日(15.03.95)		
(71) 出願人 (米国を除くすべての指定国について) 株式会社 日立製作所(HITACHI, LTD.)[JP/JP] 〒101 東京都千代田区神田駿河台四丁目6番地 Tokyo, (JP)	(74) 代理人 弁理士 小川勝男(OGAWA, Katsuo) 〒100 東京都千代田区丸の内一丁目5番1号 株式会社 日立製作所内 Tokyo, (JP)	
(72) 発明者 ; および (75) 発明者／出願人 (米国についてのみ) 片山国弘(KATAYAMA, Kunihiro)[JP/JP] 〒244 神奈川県横浜市戸塚区吉田町1545 八幡山アパート 512 Kanagawa, (JP) 田村隆之(TAMURA, Takayuki)[JP/JP] 〒244 神奈川県横浜市戸塚区吉田町1545 八幡山アパート 111 Kanagawa, (JP) 内藤理之(NAITOH, Masashi)[JP/JP] 〒244 神奈川県横浜市戸塚区戸塚町1745 日立戸塚寮 Kanagawa, (JP) 塩田茂雅(SHIOTA, Shigemasa)[JP/JP] 〒187 東京都小平市上水本町五丁目19番1号 誠心寮203 Tokyo, (JP)	(81) 指定国 CN, JP, KR, SG, US.	添付公開書類 国際調査報告書

(54) Title : SEMICONDUCTOR MEMORY DEVICE HAVING DETERIORATION DETERMINING FUNCTION

(54) 発明の名称 劣化診断機能を備えた半導体記憶装置

(57) Abstract

In a memory device using an electrically rewritable nonvolatile memory as a storage medium, wherein, in order to allow the memory to deteriorate evenly, the erasing time and writing time are measured, the influence of scatter of cells in the memory being eliminated on the basis of the resultant measurement values, a substantial degree of deterioration being thereby determined with a high accuracy, whereby a memory device of a high reliability and a high efficiency is practically obtained. In order to rewrite an electrically rewritable nonvolatile memory (1), there are provided a means for measuring the erasing time and writing time, a means for comparing an erasing time with a stored reference time, a means for correcting writing time on the basis of the results of the comparison, and a means for determining deterioration on the basis of the results of the correction. According to the present invention, the substantial deterioration of each cell can be determined, and such control is possible that more deteriorated memory is used less frequently while less deteriorated memory is used more frequently. As a result, the reliability of the memory is improved, and the memory can have a longer service life.



- 1 ... electrically rewritable nonvolatile memory
- 2 ... erase control means
- 3 ... measurement of erasing time
- 4 ... reference time value storage means
- 5 ... time comparing means
- 6 ... write control means
- 7 ... measurement of writing time
- 8 ... time correcting means
- 9 ... deterioration determining means

(57) 要約

電気的に書き換え可能な不揮発性メモリを記憶媒体とする記憶装置において、メモリの劣化の平均化を行なうために、消去時間や書き込み時間を測定して、これらの値によりメモリ内のセルのはらつきの影響を除き、実質的な劣化度を精度高く診断して、高信頼、高効率の記憶装置を実現する。

電気的書き換え可能な不揮発性メモリ1の書き換えにおいて、消去時間と書き込み時間を測定する手段と、消去時間値を基準時間値格納手段内の値と比較する手段と、比較結果から書き込み時間を補正する時間補正手段と、その結果から劣化を診断する手段を備える。

本発明によれば、各セルの実質的な劣化を把握することができるため、劣化の進行が早いメモリはあまり使用せず、劣化の進行が遅いメモリは使用頻度を上げるなどの制御が可能となり、信頼性を上げ、またメモリの使用限界近くまで使うことができる。

情報としての用途のみ

PCTに基づいて公開される国際出願をパンフレット第一頁にPCT加盟国を同定するために使用されるコード

AL	アルバニア	DE	ドイツ	L	リヒテンシュタイン	P	ポーランド
AM	アルメニア	DK	デンマーク	LC	セントルシア	PT	ポルトガル
AT	オーストリア	EE	エストニア	LR	シリランカ	ROU	ルーマニア
AU	オーストラリア	ES	スペイン	LT	リベリア	RU	ロシア連邦
AZ	アゼルバイジャン	FI	フィンランド	LS	レソト	SDE	スードアン
BA	ボスニア・ヘルツェゴビナ	FR	フランス	LU	リトアニア	SEG	スウェーデン
BB	バルバドス	GA	ガボン	LV	ルクセンブルグ	SGK	シングガポール
BE	ベルギー	GB	イギリス	MC	ラトヴィア	SSN	スロバキア
BF	ブルガリア・ファソ	GE	グルジア	MD	モナコ	SZ	スロバカル
BG	ブルガリア	GN	ギニア	MG	モルドヴァ共和国	TDD	スワジ兰
BJ	ベナン	GR	ギリシャ	MK	マダガスカル	TG	チャド
BR	ブラジル	HU	ハンガリー	ML	マケドニア旧ユーゴスラ	TJ	トーゴ
BY	ベラルーシ	I	アイルランド	MN	マケドニア共和国	TM	タジキスタン
CA	カナダ	IL	イスラエル	MR	マリ	TR	トルコメニスタン
CF	中央アフリカ共和国	IS	アイスランド	MW	モンゴル	TT	トルコニダード・トバゴ
CG	コンゴ	IT	イタリア	MX	モーリタニア	UA	トリニティ・トバゴ
CH	スイス	JP	日本	NE	モーリシャス	UG	ウクライナ
CI	コート・ジボアール	KE	ケニア	NL	マラウイ	US	ウガンダ
CM	カメルーン	KG	キルギスタン	NO	メキシコ	UZ	アメリカ合衆国
CN	中国	KP	朝鮮民主主義人民共和国	NZ	オランダ	VN	ウズベキスタン
CU	キューバ	KR	大韓民国		ノールウェー		ヴィエトナム
CZ	チェコ共和国	KZ	カザフスタン		ニュージーランド		

明細書

劣化診断機能を備えた半導体記憶装置

技術分野

本発明は、電気的に書き換え可能な不揮発性半導体メモリを記憶媒体とする記憶装置に関する。

背景技術

現在のパソコンなどの情報処理装置におけるファイルデータの記憶装置は、磁気ディスク装置が主流となっている。磁気ディスク装置には低価格、大容量、高信頼性、高性能など、多くの優れた点があり最も普及している。しかし、次第に小型化、携帯性向上、消費電力の低減などの要求も強くなってきており、磁気ディスク装置に対し、携帯性、低消費電力の点で優位な半導体を記憶媒体とする半導体記憶装置が脚光を浴び始めている。

不揮発性メモリを記憶媒体としたファイル装置は、特開平5-27924号公報に開示されている。この技術はフラッシュメモリを記憶媒体とした記憶装置に関するもので、特に、書き換えの際に必要な消去回数に制限のあるフラッシュメモリを長寿命にする方式を開示している。具体的には、局所的に書き換えが進みやすいファイル記憶装置において全領域に対し消去回数が平均化するようにして、見かけ上寿命を延ばすものである。

上記発明においては、消去回数をフラッシュメモリセルの劣化を表す指標としており、フラッシュメモリの特性データとして明示されている消去回数の保証値をもとに考えている。しかし、各種フラッシュメモリ

ごとに示されている消去回数の保証値は、特性的に平均値や最小値であり、実際の消去可能回数はメモリセルごとに異なる。すなわち、保証値の消去回数に達すると全てのセルが必ず使用出来なくなるものではない。従って、消去回数を計数して、セルの劣化の目安とすることはできるが、

5 メモリセルを最大限に有効利用しているとはいえない場合がある。

従って、本発明の目的は上記電気的に消去／書き換え可能な不揮発性メモリの消去／書き換えの保証回数や現在の回数を意識せずに、メモリの劣化を把握できる方法あるいは半導体記憶装置、さらにそれを用いてメモリ管理を行う方法、または半導体記憶装置を提供することである。

10 さらに、本発明の目的は、上記電気的に消去／書き換え可能な不揮発性メモリを上記検出した実際の消去／書き換え可能限界まで使うことのできる方法、または半導体記憶装置を提供することである。

さらに、本発明の目的は、上記電気的に消去／書き換え可能な不揮発性メモリの実際の消去／書き換え可能回数を検出する方法、または半導
15 体記憶装置を提供することである。

発明の開示

上記目的を達成するために本発明は、電気的に書き換え可能な不揮発性メモリを記憶媒体とする半導体記憶装置において、前記不揮発性メモリの消去に要した時間を測定する消去時間測定手段と、該消去時間測定手段が測定した消去時間を消去時間の基準値と比較して環境特性を判断する特性検出手段と、前記不揮発性メモリの書き込みに要した時間を測定する書き込み時間測定手段と、該書き込み時間測定手段が測定した書き込み時間を、前記特性検出手段が判断した環境特性をもとに補正する補正手段と、該補正した書き込み時間により前記不揮発性メモリの書き換え部分における劣化度を検出する不揮発性メモリ劣化診断手段とを備

えるものである。

また、本発明は、電気的に書き換え可能な不揮発性メモリを記憶媒体とする半導体記憶装置において、前記不揮発性メモリに与えられる電源電圧値を検出する電源電圧検出手段と、前記半導体記憶装置の周囲温度5を検出する温度検出手段と、前記電源電圧検出手段と温度検出手段の検出値から環境特性を判断する特性検出手段と、前記不揮発性メモリの書き込みに要した時間を測定する書き込み時間測定手段と、該書き込み時間測定手段が測定した書き込み時間を、前記特性検出手段が判断した環境特性をもとに補正する補正手段と、該補正した書き込み時間により前記不揮発性メモリの書き換え部分における劣化度を検出する不揮発性メモリ劣化診断手段とを備えるものである。

また、本発明は、電気的に書き換え可能な不揮発性メモリを記憶媒体とする半導体記憶装置において、前記不揮発性メモリの消去に要した時間を測定する消去時間測定手段と、前記不揮発性メモリの書き込みに要した時間を測定する書き込み時間測定手段と、該書き込み時間測定手段が測定した書き込み時間を書き込み時間の基準値と比較して環境特性を判断する特性検出手段と、前記消去時間測定手段が測定した消去時間を、前記特性検出手段が判断した環境特性をもとに補正する補正手段と、該補正した消去時間により前記不揮発性メモリの書き換え部分における劣化度を検出する不揮発性メモリ劣化診断手段とを備えるものである。

また、本発明は、電気的に書き換え可能な不揮発性メモリを記憶媒体とする半導体記憶装置において、前記不揮発性メモリに与えられる電源電圧値を検出する電源電圧検出手段と、前記半導体記憶装置の周囲温度を検出する温度検出手段と、前記電源電圧検出手段と温度検出手段の検出値から環境特性を判断する特性検出手段と、前記不揮発性メモリの消去に要した時間を測定する消去時間測定手段と、該消去時間測定手段が

手段が測定した消去時間を、前記特性検出手段が判断した環境特性とともに補正する補正手段と、該補正した消去時間により前記不揮発性メモリの書き換え部分における劣化度を検出する不揮発性メモリ劣化診断手段とを備えるものである。

5 また、本発明は、上記半導体記憶装置において、前記不揮発性メモリ劣化診断手段が検出する各領域の劣化の度合いを複数の段階に分け、各領域ごとに劣化の度合いを記録する劣化度記憶手段と、各領域の書き換えの際に検出された劣化度を、前記劣化度記憶手段に記録された前回の書き換えて検出された劣化度と比較する劣化度比較手段と、全領域から
10 最も劣化度の低い領域を検出する、低劣化度領域検索手段と、前記劣化度比較手段が比較した結果、劣化が進行したことが判明した領域の格納データと、前記低劣化度領域検索手段が検出した領域の格納データを入れ替えるデータ入れ替え手段とを備えるものである。

また、本発明は、上記半導体記憶装置において、前記不揮発性メモリ劣化診断手段は、補正した消去時間、あるいは補正した書き込み時間が定められた値を超えた場合には、劣化度を使用不能状態の劣化度と判断し、前記段階分けした劣化度の最大劣化度を前記使用不能状態の劣化度として扱い、以後のデータ格納を禁止するものである。

また、本発明は、上記劣化度検出手段を前記電気的に書き換え可能な
20 不揮発性メモリ内部に備えるものである。

また、本発明は、プログラムやデータの処理演算を行う中央処理装置と、前記中央処理装置が使用する前記プログラムやデータを一時的に記憶する主メモリと、起動時のプログラムや基本的な入出力命令などのプログラムを格納した基本プログラムメモリと、動作状態や処理結果等を表示する表示制御手段及び表示手段と、処理要求を入力するための入力手段と、他の情報処理装置とのデータ交換などを行う通信制御手段から

なる情報処理装置において、上記半導体記憶装置を補助記憶装置として備えるものである。

不揮発性メモリは、記憶装置の記憶媒体として様々なデータがある領域単位、あるいはチップ単位で書き換えられる。不揮発性メモリは、書き換えにおいて、消去動作と、書き込み動作が必要となり、それぞれにおいて、メモリに対し決められた信号の入力あるいは制御と、ある程度の時間をする。さらに、不揮発性メモリは、劣化の進行に対し、消去動作所要時間の変化が比較的小さく、書き込み動作所要時間の変化が非常に大きいか、その逆に、書き込み動作所要時間の変化が比較的小さく、
10 消去動作所要時間の変化が非常に大きいという性質を持つものが多い。

この性質を利用して、上記書き込み時間測定手段、あるいは消去時間測定手段は、記憶媒体である不揮発性メモリの書き込み時間、あるいは消去時間の変化を測定することで実質的な劣化度を検知することができる。すなわち、特性ばらつきを考慮した各セルの劣化度を得ることが可能になる。従って、信頼性を向上するとともに、メモリを寿命限度近くまで使用することが可能となる。

さらに、不揮発性メモリは、電源電圧値、周囲温度など環境条件の影響を受けやすいが、消去動作所要時間、書き込み動作所要時間はその環境条件の影響の受け方にある程度の相関関係がある。この性質を利用すると、例えば、上述の消去動作所要時間の変化が比較的小さく、書き込み動作所要時間の変化が非常に大きい場合は、消去動作所要時間の変化は環境条件の影響と見なすことができる。この変化を用いて、書き込み動作所要時間を補正すれば、環境条件の影響を除いて劣化を判断することが可能になる。

25 また、不揮発性メモリ劣化診断手段が、電源電圧や周囲温度などの環境条件を直接測定して、書き込み時間、あるいは消去時間の変動を補正

して劣化を判断しても良い。これにより、劣化度の精度がより向上し、実用的である。また、これにより、書き込み動作所要時間も消去動作所要時間も劣化により著しく変化してしまう性質を持つメモリにも対応できる。

5 以上の手段が検出した劣化度をもとに各セルの劣化度の平均化を図ることにより、高信頼、長寿命が大幅に向上する。

又このような半導体記憶装置を情報処理装置の補助記憶装置とすることにより、情報処理装置自体の信頼性向上と、長寿命化が可能となる。

10 図面の簡単な説明

第1図は、第1の発明を実現する全体構成を示す図であり、第2図は、ワンチップマイコンを用いた第1の発明の実施例の構成図であり、第3図は、第2図の実施例におけるマイコンの制御プログラムのフローチャートを示す図であり、第4図は、本発明により診断した劣化度を領域単位に適用した、劣化度及び論理アドレスの記録例を示す図であり、第5図は、第1の発明で用いた不揮発性メモリの変化に伴う書き込み時間と消去時間の変化を示す図であり、第6図は、第1の発明で用いた不揮発性メモリにおける、環境条件が変化した場合の書き込み時間の補正例を示す図であり、第7図は、電源電圧及び温度の測定により環境特性を把握して書き込み時間を補正する発明の構成例を示す図であり、第8図は、本発明の記憶装置を補助記憶装置として情報処理装置に適用した全体構成図であり、第9図は、第8図の情報処理装置の動作フローチャートを示す図であり、第10図は、第8図の情報処理装置における補助記憶装置の動作フローチャートを示す図であり、第11図は、劣化の進行により消去時間が長くなる不揮発性メモリの劣化相関曲線を示す図であり、第12図は、劣化の進行により消去時間が長くなる不揮発性メモリにお

ける環境条件が変化した場合の消去時間の補正例を示す図であり、第 1
3 図は、劣化の進行により消去時間が長くなる不揮発性メモリを使用し
た場合の本発明の全体構成図であり、第 14 図は、劣化の進行により消
去時間が増大する不揮発性メモリを使用した場合のマイコンの制御プロ
5 グラムのフローチャートを示す図であり、第 15 図は、環境特性を電源
電圧及び温度の測定により把握して消去時間を補正する発明の構成例を
示す図であり、第 16 図は、本発明の劣化診断装置を応用した補助記憶
装置の構成図である。

10 発明を実施するための最良の形態

第 1 図は本発明の第 1 の実施例の構成図であり、図中、1 は本発明の
記憶装置の記憶媒体である電気的に書き換え可能な不揮発性メモリで、
第 5 図に示すように、劣化の進行に対し、消去動作所要時間の変化が比
較的小さく、書き込み動作所要時間の変化が大きい性質を持つ。
15 2 は不揮発性メモリ 1 の一部あるいは全部のデータを消去する際に不
揮発性メモリ 1 に対し制御を行なう消去制御手段、3 は消去制御手段 2
により消去を行なう際に所要した時間を計測する消去時間測定手段、4
はあらかじめ不揮発性メモリ 1 の消去時間の基準値が格納されている基
準時間値格納手段、5 は消去時間測定手段 3 で測定した消去時間値と基
準時間値格納手段 4 に格納されている基準時間値を比較して、環境特性
20 係数を検出する特性検出手段（以下、時間比較手段という）、6 は不揮
発性メモリ 1 へデータの書き込みを行なう際に不揮発性メモリ 1 に対し
制御を行なう書き込み制御手段、7 は書き込み制御手段 6 により書き込
みを行なう際に所要した時間を計測する書き込み時間測定手段、8 は時
間比較手段 5 が求めた環境特性係数をもとに、書き込み時間測定手段 7
25 で計測した時間値を補正する時間補正手段、9 は時間補正手段 8 で補正

した時間値から対象とする不揮発性メモリ1の領域あるいはチップの劣化度を診断し、出力する劣化診断手段、10は以上の手段を全て含む劣化診断装置である。

次に動作を説明する。ホストとなる情報機器（以下ホストという）が
5 行う不揮発性メモリ1の書き換え動作に従って、後述のセクタ管理装置
が消去制御手段2および書き込み制御手段6に対して、不揮発性メモリ
1の制御箇所の消去動作、書き込み動作を指示する。消去制御手段2と
書き込み制御手段6がおのおの、消去と書き込みを行ない、消去時間測
定手段3、書き込み時間測定手段7がおのおの、所要時間を測定する。
10 所要時間の測定は各々メモリ1が出力する動作状況を示す信号を診ることで可能である。

時間比較手段5は、測定された消去時間と、消去時間の基準値との比
較を行ない、環境条件の影響をあらわす環境特性係数を求める。さらに、
時間補正手段8がその環境特性係数をもとに書き込み時間を補正し、劣
15 化診断手段9が書き込み時間の測定結果から、実際の劣化の進行の度合
いを把握し、出力する。なお、上記各手段は、半導体を用いた論理素子
の組合せにより実現することができる。また、書き込み時間測定手段と
消去時間測定手段を一つの時間計測手段で実現することも可能である。

本実施例によれば、上記各手段は、論理素子の組合せにより実現でき
20 るため、メモリチップの内部に構築することができる。つまり不揮発性
メモリ1のチップ内部に上記劣化診断装置の一部または全部を内蔵すれば、
装置全体の部品点数を削減することが可能となる。

また、本実施例の別の効果として、基準時間値格納手段内の基準時間
値を、変更すれば様々な特性のメモリチップに対応できる。また時間補
25 正手段の補正方法を変更することにより、同様の効果が得られる。

次に、本発明を、マイクロプロセッサによる制御と論理素子の組合せ

回路により実現する実施例を説明する。

第2図は、これを実現する構成図であり、図中、11は電気的書き換え可能な不揮発性メモリ1の制御信号を生成するメモリ制御回路、12はマイクロプロセッサ、その及び周辺回路等をワンチップに納めたワンチップマイコン、13はマイコン12内のマイクロプロセッサ（以下CPUと称す）、14はCPU13が行なう処理内容をプログラムとして格納したプログラムメモリ（以下、ROMという）、15はCPU13の処理において必要となるワークメモリ（以下、RAMという）、16はワンチップマイコン12に搭載された時間計測用のタイマ回路である。

10 第3図はCPU13が行なう処理、すなわちROM14に格納されているプログラムの内容をフローチャートにしたものである。本実施例では、CPU13が上記実施例の各手段の動作をこのプログラムに基づき実行する。

次に第3図のフローチャートを中心に用いて動作を説明する。

15 図示していないホストからのアクセス要求に従って本発明の記憶装置は動作する。第3図では、ホストからの、特定の論理アドレスに対する書き込みアクセス要求を受けてからの動作を示している。

まずアクセス要求の論理アドレスからアクセス箇所の特定を行なう（ステップ201）。次に、アクセス対象の領域、あるいはチップの消去を行なう際に要する時間を測定するためにタイマ16を起動する（ステップ202）。

そしてアクセス箇所の消去をメモリ制御回路11に指示し、メモリ制御回路11は不揮発性メモリ11から出力される信号を診ながら消去の終了を待つ（ステップ203）。

25 消去が終了したら、タイマ16から消去に要した時間を読み取って、ROM14内などにあらかじめ設定されていた基準消去時間との比較を

行なう（ステップ204）。そしてその比較から環境特性係数を算出する（ステップ205）。

次に、消去を行なった領域あるいはチップに対し書き込み動作を行なうが、その際に要する時間を測定するためにタイマ16を再び起動する
5 （ステップ206）。

そしてメモリ制御回路11に書き込み動作を指示し、消去と同様に書き込み終了を待つ（ステップ207）。

書き込みが終了したら、先に求めた環境特性係数により、計測された書き込み時間を補正して（ステップ208）、補正した書き込み時間値
10 により劣化度を診断する（ステップ209）。

以上で劣化度の診断動作を完了する。なお本図のワンチップマイコン12の内部構成は一例であり、タイマ16が搭載されていないものもある。タイマはCPU13のプログラム実行によって代用することが可能であり、ワンチップマイコン12外部に回路として設けることも可能で
15 ある。また、CPU13、ROM14、RAM15などがワンチップに収められていない構成でも実現できる。本実施例によれば、メモリ1の様々な特性にROM14のプログラムで対応できるため、柔軟な劣化度の診断処理が可能となる。

第16図は、上記第1図、第2図の実施例の半導体記憶装置を用いた
20 補助記憶装置の構成図を示している。図中、71は第1図あるいは第2図で示した劣化診断装置、72は劣化診断装置71の診断結果をもとにファイルデータをセクタ単位で管理するセクタ管理装置である。なお、セクタという単位は、ファイルデータを扱う上での記憶データ容量の単位であると同時に、電気的書き換え可能な不揮発性メモリの書き換え単位である。
25 73はホストと情報のやり取りを行うためのインタフェースバス、74はホストインタフェースバス73を介して、ホストが不揮発

性メモリ 1 の格納データをアクセスするための、設定レジスタや入出力信号などを制御するためのホストインターフェース回路で、例えば P C M C I A 規格に準拠したインターフェース回路がこれに相当する。7 5 は不揮発性メモリ 1 と上記装置、回路から構成された補助記憶装置で、たとえれば、I C メモリカードがこれに相当する。

ホストはホストインターフェース回路 7 4 内部の設定レジスタにアクセス内容を設定し、任意のアクセス要求を行なう。これを受けたホストインターフェース回路 7 4 は、セクタ管理装置 7 2 に対し、アクセス要求のアドレスを伝え、セクタ管理装置 7 2 は、要求のアドレスを不揮発性メモリ 1 の物理アドレスに変換する。セクタ管理装置 7 2 は不揮発性メモリ 1 の各物理セクタの状態を把握しており、その状態を元に書き込みアクセスにおける書き込みセクタを決定する。そして劣化診断装置 7 1 内の消去制御手段 2 あるいは書き込み制御手段 6 にアクセス対象の物理セクタアドレスを指定し、アクセスを行なわせる。

15 アクセスが終わると、劣化診断装置 7 1 は劣化の診断結果を出力し、セクタ管理装置 7 2 はこれを記録する。劣化状態は、セクタ管理装置 7 2 内に設けられた不揮発性の記憶領域に記録する。不揮発性メモリ 1 内に、セクタ単位で劣化状態などを記憶する領域が設けられていれば、そこに記録しても良い。なお、ファイル管理の方式により、ファイルデータを扱うまでの記憶データ容量の単位と、電気的書き換え可能な不揮発性メモリの書き換え単位を異なるように扱うことも可能である。

次に、上記セクタ管理装置 7 2 のデータ管理方法の実施例を説明する。第 4 図は、劣化の進行の度合いである劣化度を 4 段階に分けて管理している例を示している。(A) は劣化度の最も進んだ状態を使用不可状態として以後の使用を中止している例。(B) は劣化度が 4 段階目に達したら劣化度が最も進んでいない領域と入れ替えを行なうためアドレスを

入れ替え、物理アドレスと論理アドレスを分けて管理している例である。どちらも記憶媒体である不揮発性メモリ 1 を 4 K バイトの領域ごとに劣化度を把握して管理している。図中、21 は劣化状態を管理している記憶手段の内容であり、第 16 図の説明で述べたとおり、セクタ管理する 5 ために本データを不揮発性のメモリに記録している。この記憶場所として不揮発性メモリの領域に付随した記憶領域に格納しても良いし、別の記憶手段に格納しても良い。

22 は (A) の例における不揮発性メモリに割り当てられた物理アドレスであり、この例では論理アドレスも兼ねている。ただし、ファイル 10 記憶装置ではセクタなどの大きな単位でデータ管理をするのが一般的であり、この例では 4 K バイトごとのデータ管理に当てはめることができる。これは (B) の例における論理アドレス 27 にも同様のことがいえる。23 は各領域ごとの劣化状態の内容であり、2 ビットの記憶容量で 4 段階に分けている。24 は (B) の例における劣化状態の記憶手段で 15 あり、21 と同様である。(A) における使用不可の状態を劣化度 3 としている。25 は不揮発性メモリに割り当てられた物理アドレスである。26 は劣化状態の内容であり、23 と同様 2 ビットである。

27 は先述の通りデータ管理の論理アドレスであり、ファイル記憶装置であれば物理アドレスと同じ桁数は必要なくなる。(A) の例で、劣化度 2 を越えてしまったものは、セクタ管理装置 72 が使用不可の状態として登録し、この領域に対するアクセス要求は受付ないようにする。また、ファイルの書き換えにおいては劣化度の進行をチェックしながら、劣化の進んでいない領域を選択しながら行なっていく。(B) の例では、劣化度を 4 段階として、劣化度が 3 になってしまった領域は、それ以上 25 劣化が進まないように、セクタ管理装置 72 が劣化が進んでいなかった劣化度 0 の領域とアドレスを入れ替えて扱う。

これにより劣化が進んでいなかった、すなわち書き換えが頻繁に行なわれない領域に割り当てられるようになり、劣化の進行を抑えることができる。この場合論理アドレスを入れ替えることになるため、不揮発性メモリの各領域は劣化度と論理アドレス値の2つを対応して記録していく。
5 この記憶手段も不揮発性メモリ1内においても良いし、別の記憶手段に対応づけて記憶しても良い。

なお、アドレスの入れ替えを劣化度が1段階進行したら行なう様にすると劣化度を3以上に分けた効果ができる。たとえば、劣化度1になったら劣化度0に入れ替え、劣化度2になったら劣化度0のものがあれば入れ替え、なければ劣化度1のものと入れ替えることにより、平均化がより精度良く行なわれる。
10

また(A)、(B)ともに、劣化度を4段階にしているが、8段階、16段階とすれば、より精度良く行なうことが可能である。また、(B)では、劣化の最も進んだ段階を使用不可状態とすると安全性が増す。

15 第5図、第6図では第1の実施例における実際の劣化度の診断例を示している。第1の実施例の不揮発性メモリ1は、劣化の進行により書き込み時間が増大し、消去時間は比較的変化しない特性を持つ。

第5図は、消去回数の増加に伴う、一般的な書き込み時間と消去時間の変化を示した図である。図中、41は消去回数である。消去回数が増大すれば劣化も進行するが、消去回数と劣化の進行の相関関係は、メモリ構造、チップ特性、メモリチップ内の領域によって異なる。なお、電源電圧や周囲温度等の環境条件は変化ないものとする。42は書き込み時間である。43はそれぞれの相関曲線である。44は、第4図と同様、劣化度を4段階に分けたときの分割線であり、左から劣化度0、1、2とし、右端は劣化度3または使用不可状態である。45は消去時間であり、46は消去回数と消去時間の相関曲線である。書き込み時間は、
20
25

ある程度まではゆるやかに時間が増大し、あるところから急激に増大する傾向を示す。また、消去時間は全体的に変化が少ない。

第6図は環境条件が変化した場合の相関曲線の変動を示している。47は平均的な条件での相関曲線であり、基準値となるものである。485は環境条件が異なるときの曲線であり、ある使用条件での測定値である。49はある劣化状態での基準消去時間値a、50は同じ劣化状態での測定消去時間値bである。51は48の消去時間の曲線と同条件で測定した書き込み時間測定曲線、52は49の基準消去時間値aと50の測定消去時間値bの比率から補正した書き込み時間補正曲線である。53はある劣化状態での書き込み時間測定値であり、54はある劣化状態での書き込み時間補正值である。ある劣化状態と、ある環境条件における消去時間値50と書き込み時間値53を得れば、補正した書き込み時間値54を得ることができる。

なお、曲線から得る劣化度は4段階である必要はなく、8段階、16段階としても良い。又、図では劣化度の曲線上での分け方を消去回数に対してほぼ等間隔にしているが、メモリの特性や制御方法にあわせ、例えば時間の増大につれて区分けを細かくしても良い。

また、メモリによっては、劣化の進行に対して書き込み時間の変化が少なく、消去時間の変化が大きいものも考えられる。その場合は第11図、第12図の相関曲線のようになり、第13図の全体構成と第14図のフローチャートのように構成すればよい。

次に、環境条件を直接検知して、それによる補正を行う実施例を説明する。第7図は、本実施例を実現するための構成図であり、61は電源電圧Vcc、62はVcc 61をデジタル値に変換するA/D変換回路、63は温度を抵抗値あるいは電流値、電圧値に変換する温度検知素子、64は温度検知素子からの測定値をデジタル値に変換するA/D変換回

路、65はA/D変換回路63、64からのデジタル値から書き込み時間値の補正を行う補正演算手段、66は上記各手段が構成される劣化診断装置である。他の既出の番号は前述の通りである。

この実施例では、電源電圧、周囲温度を直接測定して環境条件の変化5を把握するため、精度が向上し、又消去時間を測定する必要がなくなる。これは消去と書き込みを続けて行わない場合、すなわち時間をおいて行う場合に有効である。また、環境条件の変化により消去時間の変化と書き込み時間の変動に相関関係がない場合、あるいは、劣化度の進行により、書き込み時間、消去時間どちらも大きく変動してしまう場合に有効10である。また、不揮発性メモリの特性によっては消去時間を劣化の診断の対象にした方が適切な場合があるが、その場合の構成は、第15図に示すようになり、消去時間を測定して、環境特性による補正を書き込み時間に対して行うことで同様の効果が得られる。本実施例は、劣化診断装置66を、第2図と同様にCPUを用いることによって、回路規模を15縮小することが可能である。

第8図は本記憶装置を応用したホストとなる情報処理装置の全体構成図を示している。第8図のように、システムバス110には、ホストとなる情報処理装置の中央演算ユニット101（以下、CPU101という）と、

周辺装置の入出力を行うための基本入出力プログラムが格納されているメモリ（以下、BIOSROMという）103と、主メモリ102とが接続されている。I/Oバス111には、表示制御装置105、入力制御装置107、通信制御装置109、補助記憶装置75が接続されている。表示制御装置105には、表示装置106が接続されている。入力制御装置107には入力装置108が接続されている。本実施例では、第16図に説明した補助記憶装置75を本発明の記憶装置として用いる。

本実施例の情報処理装置が起動されると、第9図のフローチャートに示すように、CPU101は、BIOSROM103内に記憶されている、装置の起動（以下、ブートという）を行うブートプログラムを実行する（ステップ301）。これにより補助記憶装置75がアクセス可能となる。CPU101は、ブート動作の状態等を表示装置106に表示させ（ステップ302）、次に補助記憶装置75から、情報処理装置全体の管理ソフト（以下、OSという）を主メモリ102にロードし（ステップ303）、主メモリ102にロードされたOSを実行する（ステップ304）。そして、命令入力待ち状態となり（ステップ305）、10 アプリケーションの実行等の指示がユーザ等からあった場合、これを実行する（ステップ306）。

第10図は補助記憶装置102のファイルの書き込み／読み出し動作について示したフローチャートである。CPU101はシステムバス110を通して、補助記憶装置75に対し、データの読み書きの要求動作、15 そしてデータ、さらにそのデータの書き込むべき論理アドレスの指示を送る。これを受けると、補助記憶装置75は、命令待ちの状態（ステップ311）から、要求されたアクセスに従って処理を開始する。読み出しの要求であったら、送られた論理アドレスから物理アドレスを検索し（ステップ312）、該当個所の読み出しを行う（ステップ313）。一方書き込みアクセスであれば同様に送られた論理アドレスから物理アドレスを検索あるいは決定し（ステップ314）、該当個所の消去を行い（ステップ315）、送られたデータを書き込む（ステップ316）。この時に劣化度の診断を行って、使用不可状態になった場合（ステップ317）には他の領域（セクタ）を割り当てて消去書き込みを行う（ステップ318）。このとき未使用セクタが存在しなければ書き込みエラー処理となる（ステップ319）。既に述べたとおり消去書き込みのル

ーチンの際には常に本発明の劣化診断を行い、劣化が進行した場合にはアドレススワップなどを行うこともある。全ての処理が終了したら補助記憶装置 75 は再び命令待ちの状態に戻る。

5 産業上の利用可能性

本発明によれば、不揮発性メモリの領域あるいはチップごとに、消去時間、書き込み時間を補正して劣化の診断を行うことができる。したがって特性のバラツキによる影響を少なくし、実質的な劣化を診断することができる。この結果、不揮発性メモリの信頼性を向上し、不揮発性メモリを使用限界まで使い切ることが可能になる。さらに、本発明の不揮発性メモリを用いれば、高信頼性、長寿命の補助記憶装置を実現することができる。

請求の範囲

1. 電気的に書き換え可能な不揮発性メモリを記憶媒体とする半導体記憶装置において、

5 前記不揮発性メモリの消去に要した時間を測定する消去時間測定手段と、

該消去時間測定手段が測定した消去時間を消去時間の基準値と比較して環境特性を判断する特性検出手段と、

10 前記不揮発性メモリの書き込みに要した時間を測定する書き込み時間測定手段と、

該書き込み時間測定手段が測定した書き込み時間を、前記特性検出手段が判断した環境特性をもとに補正する補正手段と、該補正した書き込み時間により前記不揮発性メモリの書き換え部分における劣化度を診断する不揮発性メモリ劣化診断手段と

15 を備えてなる半導体記憶装置。

2. 電気的に書き換え可能な不揮発性メモリを記憶媒体とする半導体記憶装置において、

前記不揮発性メモリに与えられる電源電圧値を検出する電源電圧検出手段と、

20 前記半導体記憶装置の周囲温度を検出する温度検出手段と、

前記電源電圧検出手段と温度検出手段の検出値から環境特性を判断する特性検出手段と、

前記不揮発性メモリの書き込みに要した時間を測定する書き込み時間測定手段と、

25 該書き込み時間測定手段が測定した書き込み時間を、前記特性検出手段が判断した環境特性をもとに補正する補正手段と、該補正した書き込

み時間により前記不揮発性メモリの書き換え部分における劣化度を診断する不揮発性メモリ劣化診断手段と
を備えてなる半導体記憶装置。

3. 電気的に書き換え可能な不揮発性メモリを記憶媒体とする半導体記憶装置において、

前記不揮発性メモリの消去に要した時間を測定する消去時間測定手段と、

前記不揮発性メモリの書き込みに要した時間を測定する書き込み時間測定手段と、

10 該書き込み時間測定手段が測定した書き込み時間を書き込み時間の基準値と比較して環境特性を判断する特性検出手段と、

前記消去時間測定手段が測定した消去時間を、前記特性検出手段が判断した環境特性とともに補正する補正手段と、該補正した消去時間により前記不揮発性メモリの書き換え部分における劣化度を検出する不揮發性メモリ劣化診断手段と

15 を備えてなる半導体記憶装置。

4. 電気的に書き換え可能な不揮発性メモリを記憶媒体とする半導体記憶装置において、

前記不揮発性メモリに与えられる電源電圧値を検出する電源電圧検出手段と、

前記半導体記憶装置の周囲温度を検出する温度検出手段と、

前記電源電圧検出手段と温度検出手段の検出値から環境特性を判断する特性検出手段と、

前記不揮発性メモリの消去に要した時間を測定する消去時間測定手段と、

該消去時間測定手段が手段が測定した消去時間を、前記特性検出手段

が判断した環境特性をもとに補正する補正手段と、該補正した消去時間により前記不揮発性メモリの書き換え部分における劣化度を診断する不揮発性メモリ劣化診断手段と

を備えてなる半導体記憶装置。

5 5. 請求項1ないし4のいずれか一に記載の半導体記憶装置において、
前記不揮発性メモリ劣化診断手段が診断する各領域の劣化の度合いを
複数の段階に分け、各領域ごとに劣化の度合いを記録する劣化度記憶手
段と、

各領域の書き換えの際に診断された劣化度を、前記劣化度記憶手段に
10 記録された前回の書き換えて診断された劣化度と比較する劣化度比較手
段と、

全領域から最も劣化度の低い領域を検出する、低劣化度領域検索手段
と、

前記劣化度比較手段が比較した結果、劣化が進行したことが判明した
15 領域の格納データと、

前記低劣化度領域検索手段が検出した領域の格納データを入れ替える
データ入れ替え手段と

を備えてなる半導体記憶装置。

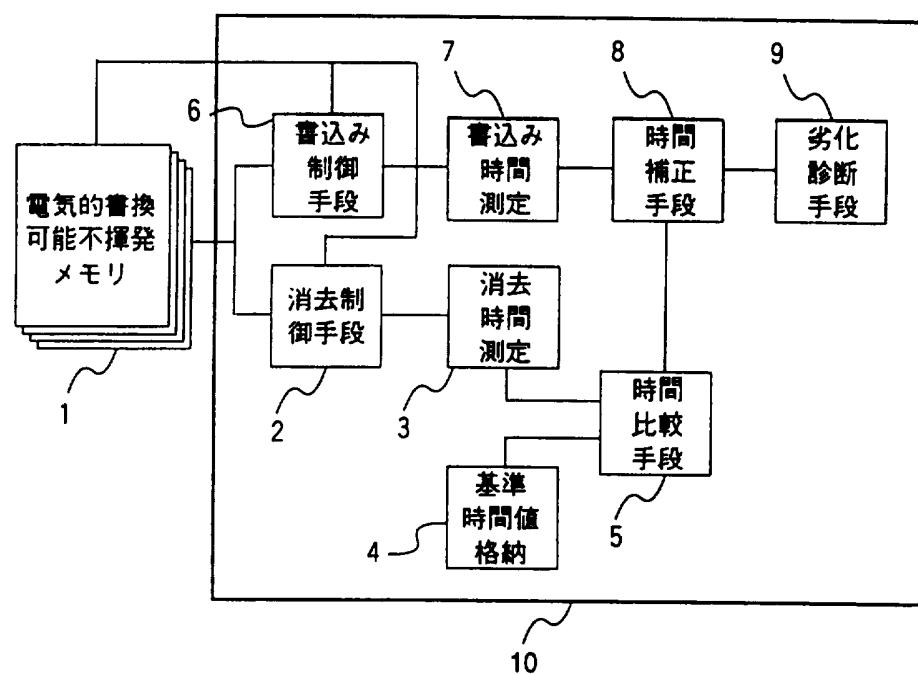
6. 請求項5記載の半導体記憶装置において、

20 前記不揮発性メモリ劣化診断手段は、補正した消去時間、あるいは補
正した書き込み時間が定められた値を超えた場合には、劣化度を使用不
能状態の劣化度と判断し、前記段階分けした劣化度の最大劣化度を前記
使用不能状態の劣化度として扱い、以後のデータ格納を禁止することを
特徴とした半導体記憶装置。

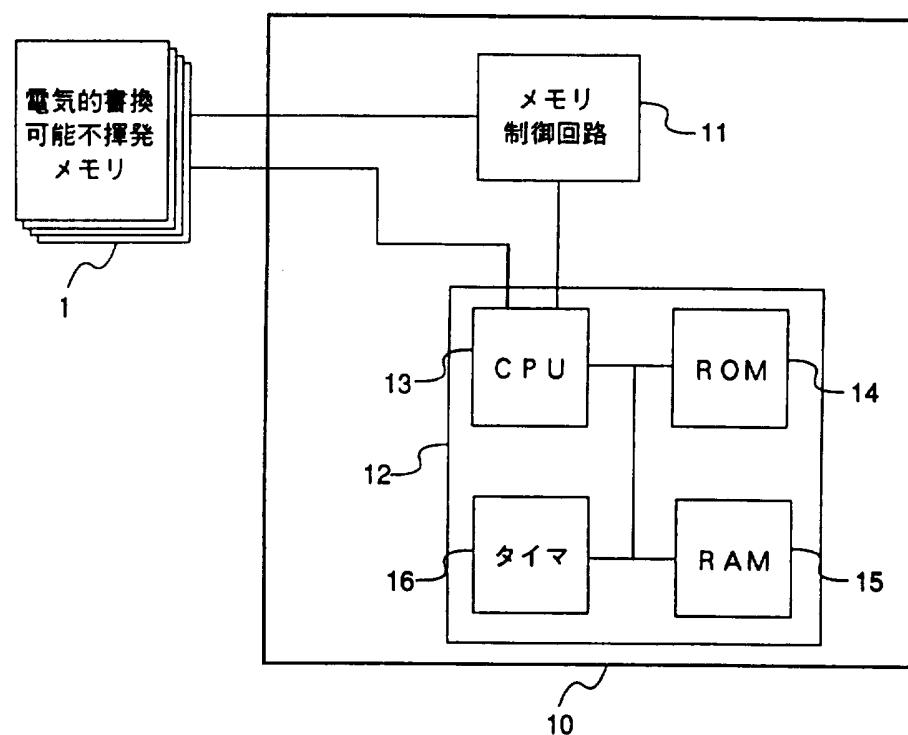
25 7. 請求項1ないし4のいずれか一に記載の劣化度の診断手段を前記電気
的に書き換え可能な不揮発性メモリ内部に備えてなる半導体メモリ。

8. プログラムやデータの処理演算を行う中央処理装置と、
前記中央処理装置が使用する前記プログラムやデータを一時的に記憶
する主メモリと、
起動時のプログラムや基本的な入出力命令などのプログラムを格納し
- 5 た基本プログラムと
動作状態や処理結果等を表示する表示制御手段及び表示手段と、
処理要求を入力するための入力手段と、
他の情報処理装置とのデータ交換などを行う通信制御手段からなる情
報処理装置において、
- 10 請求項1ないし6いずれか一に記載の半導体記憶装置を補助記憶装置
としてなる情報処理装置。

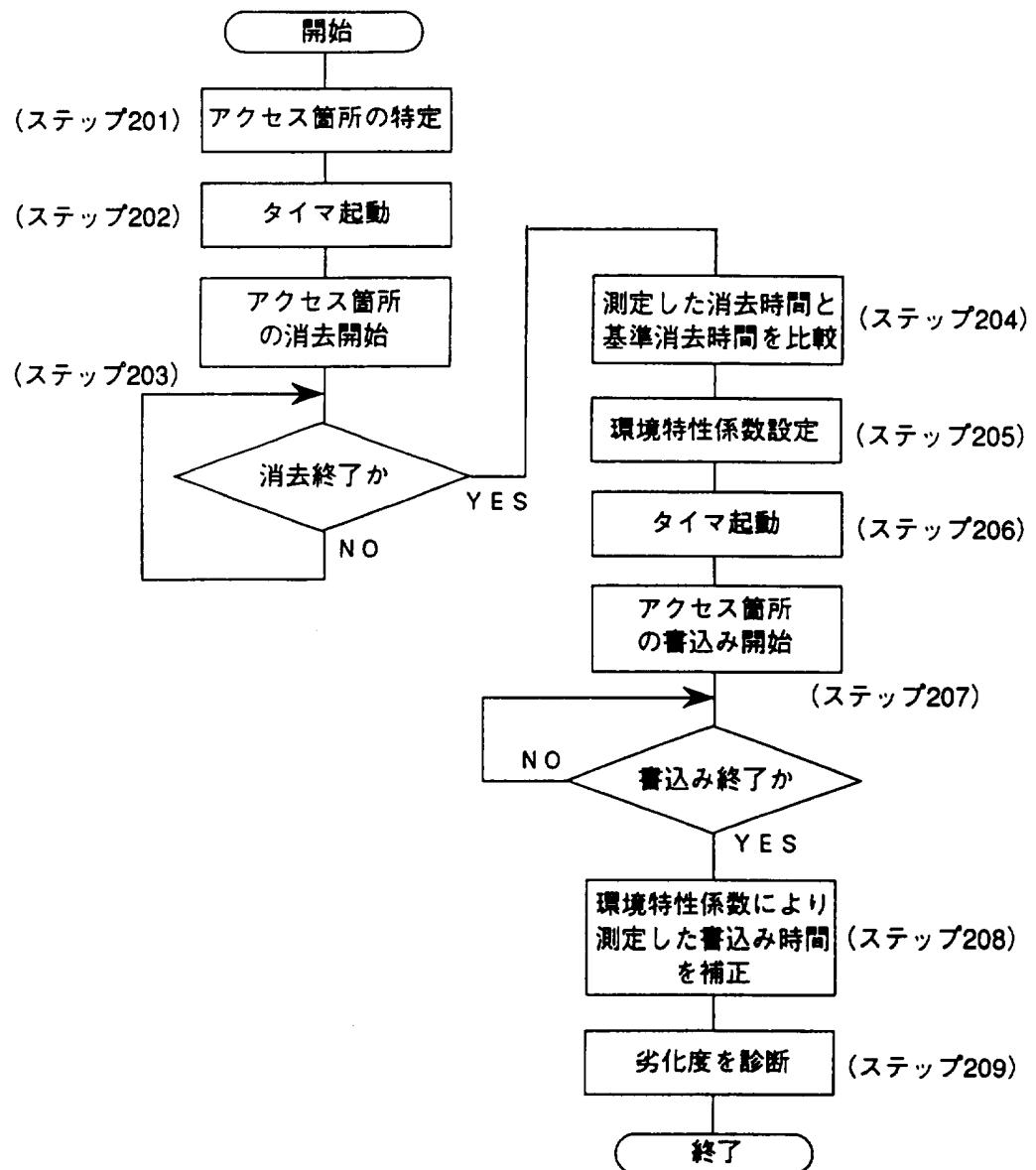
第1図



第2図



第3図



第4図

(A)

アドレス	劣化状態
0000	劣化度 0
1000	劣化度 2
2000	劣化度 0
3000	劣化度 0
4000	劣化度 1
5000	使用不可
6000	劣化度 0
7000	劣化度 0
8000	劣化度 1
9000	使用不可
A000	劣化度 2
B000	劣化度 2
C000	劣化度 0
D000	使用不可
E000	劣化度 2
F000	劣化度 2

22 アドレス 23 劣化状態

(B)

物理アドレス	劣化状態	論理アドレス
0000	劣化度 0	5000
1000	劣化度 2	1000
2000	劣化度 0	2000
3000	劣化度 0	3000
4000	劣化度 1	4000
5000	劣化度 3	0000
6000	劣化度 0	9000
7000	劣化度 0	7000
8000	劣化度 1	8000
9000	劣化度 3	6000
A000	劣化度 2	A000
B000	劣化度 2	B000
C000	劣化度 0	D000
D000	劣化度 3	C000
E000	劣化度 2	E000
F000	劣化度 2	F000

25 物理アドレス 26 劣化状態 27 論理アドレス

21

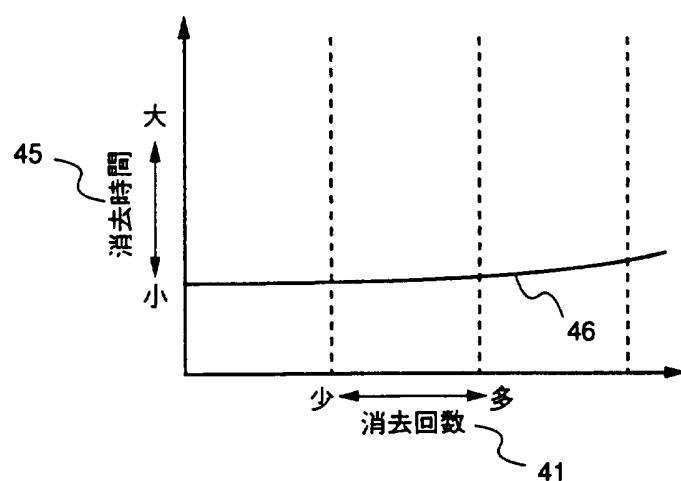
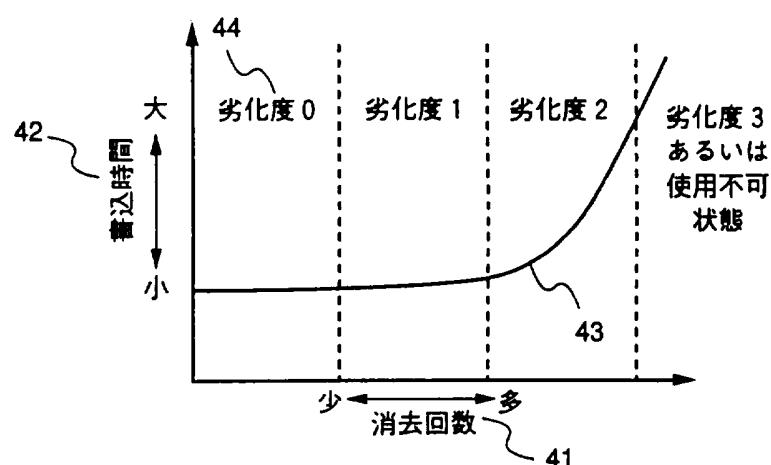
24

アドレススワップ

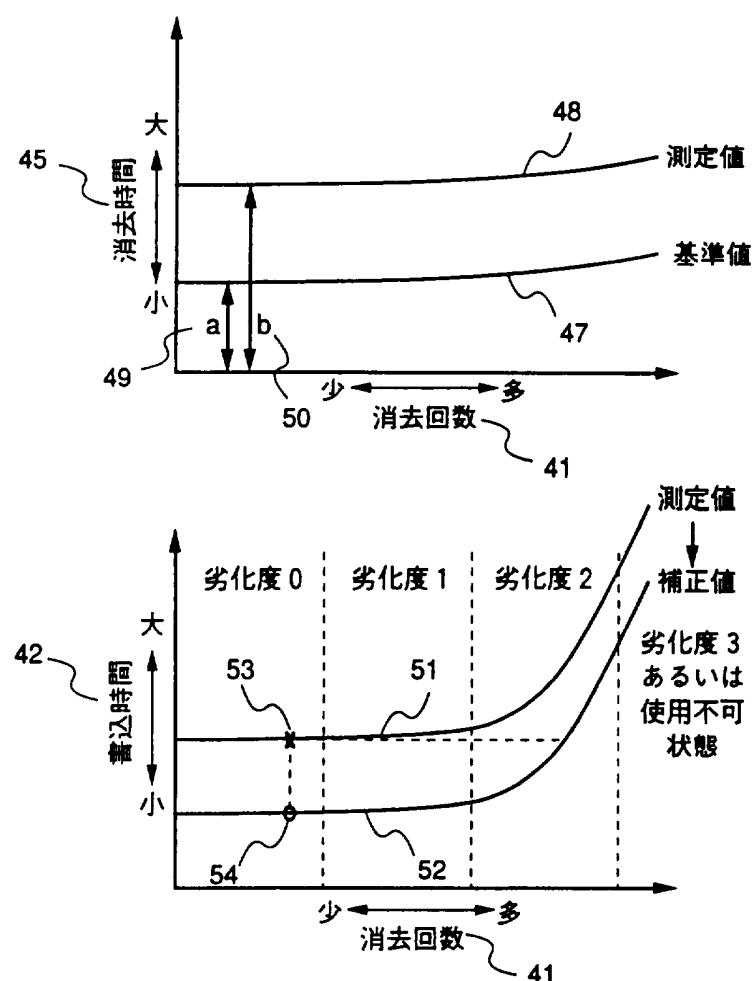
アドレススワップ

アドレススワップ

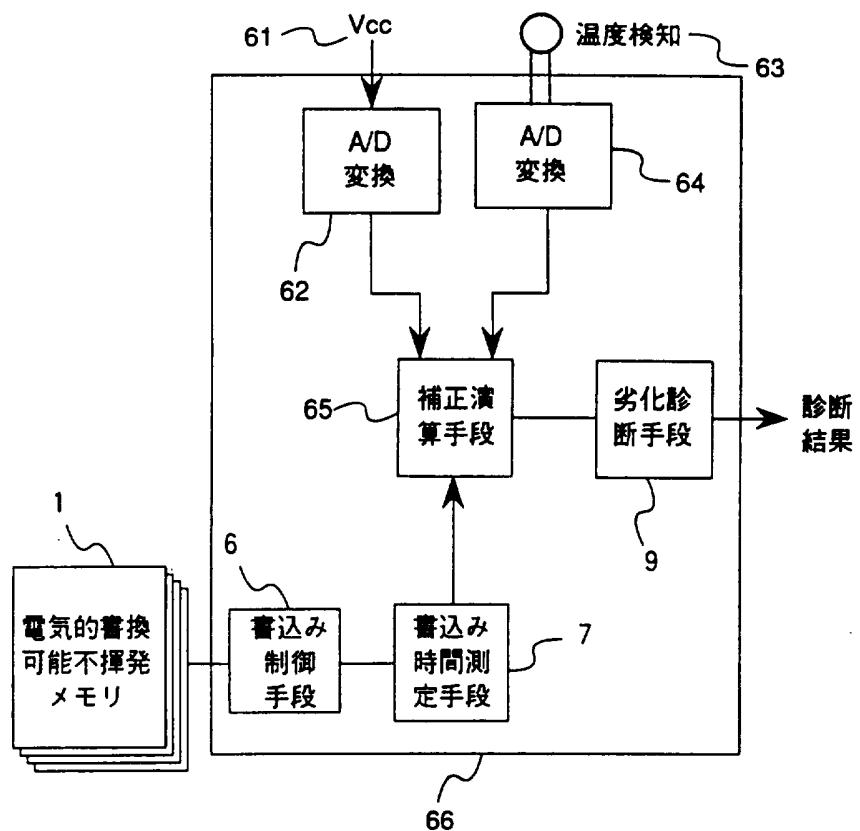
第5図



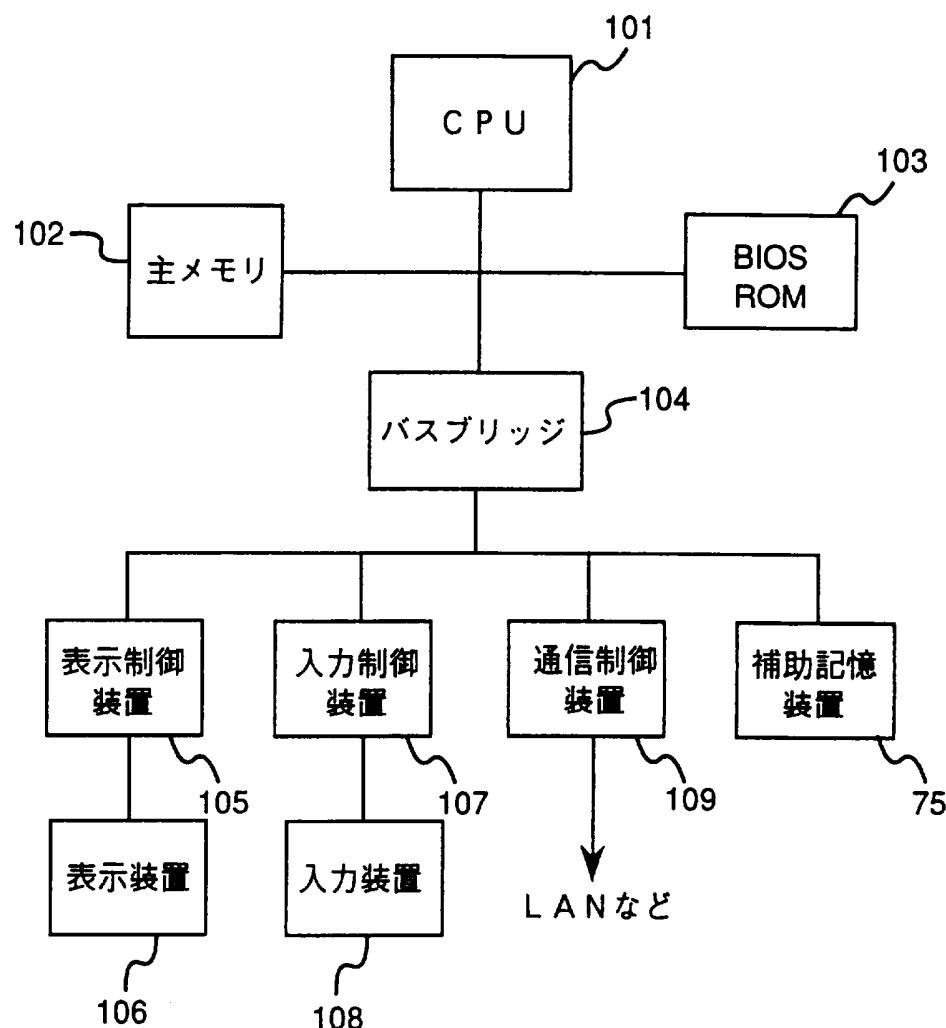
第6図



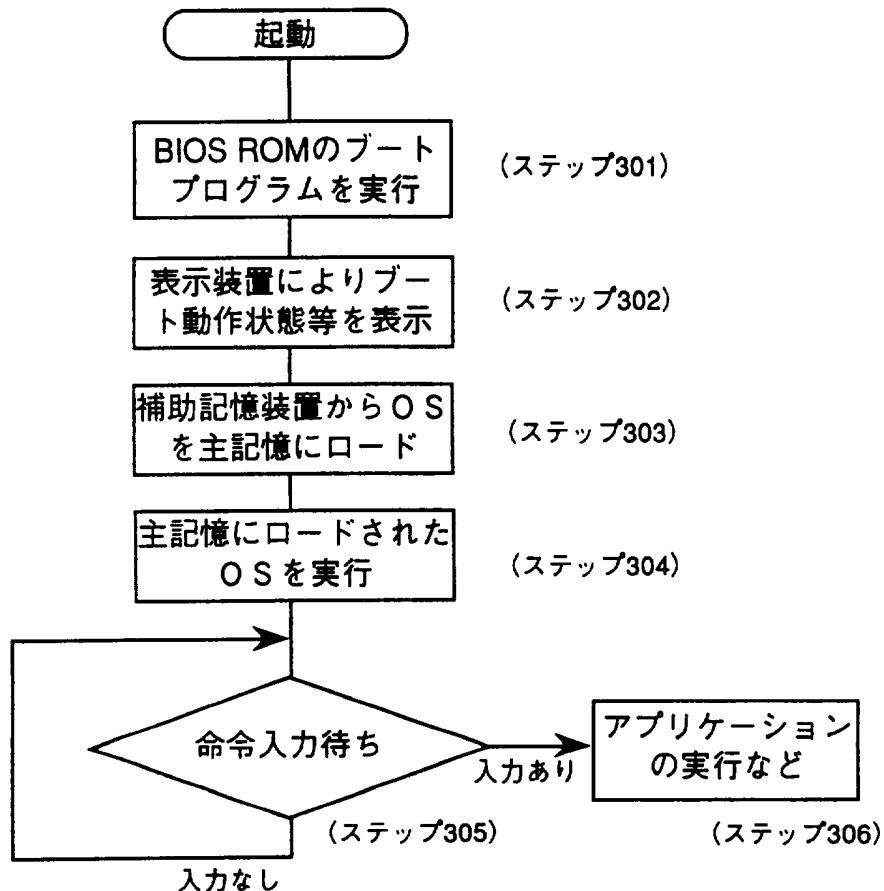
第7図



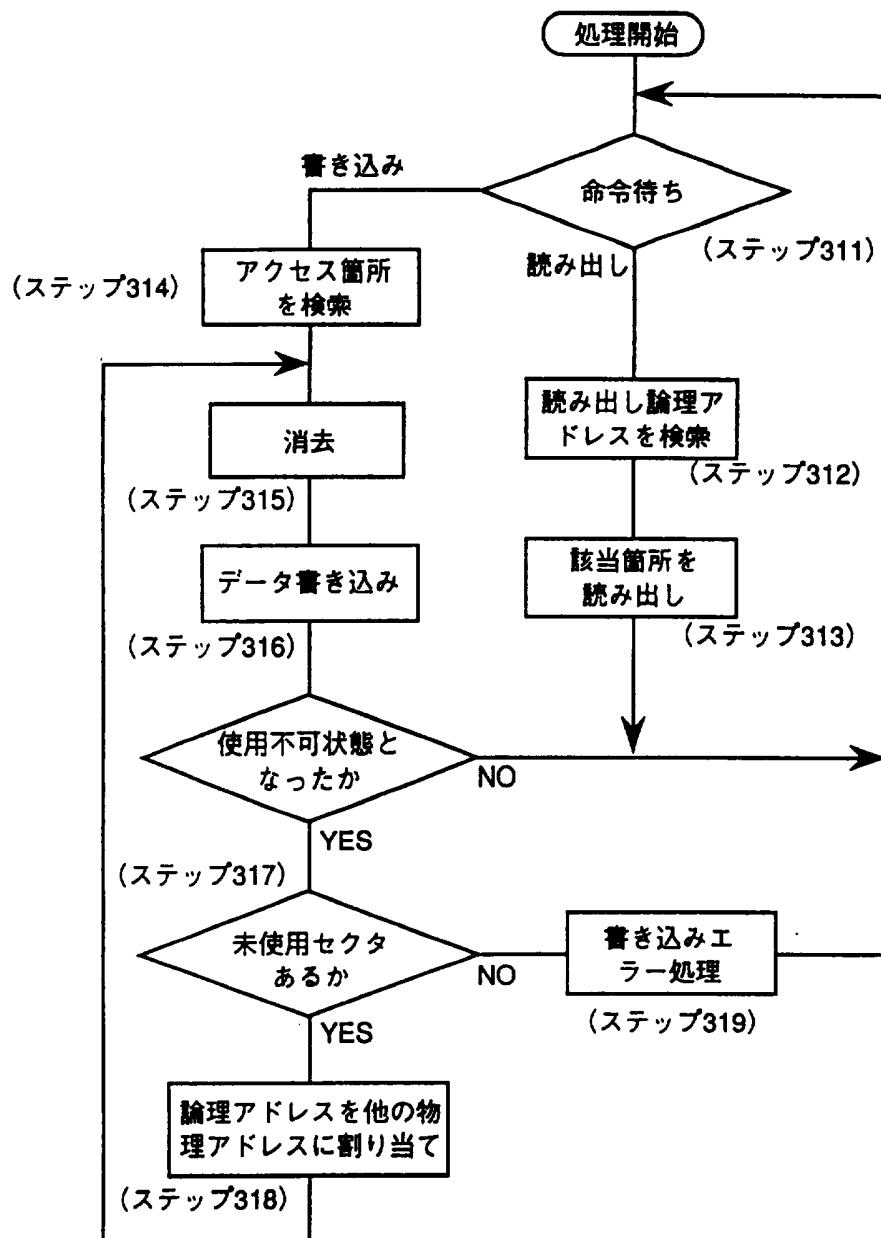
第8図



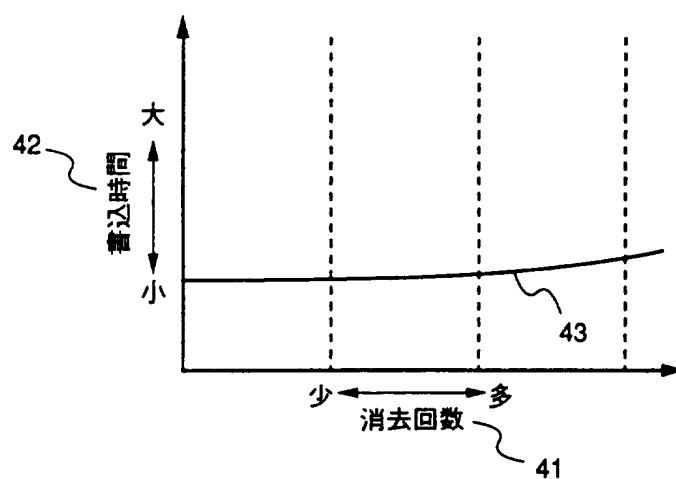
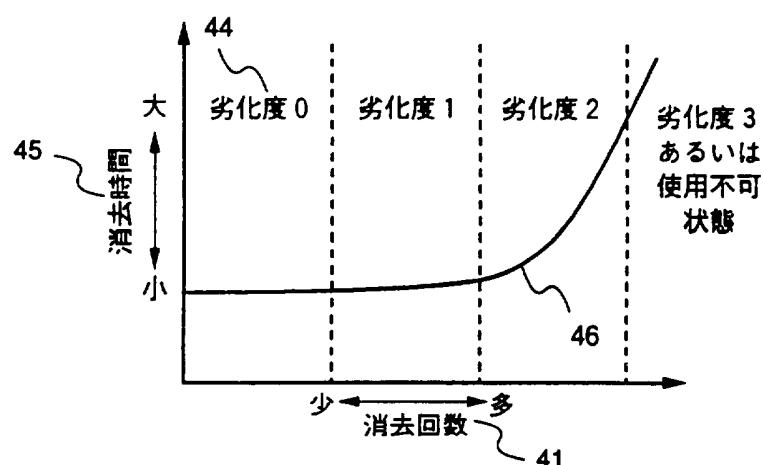
第9図



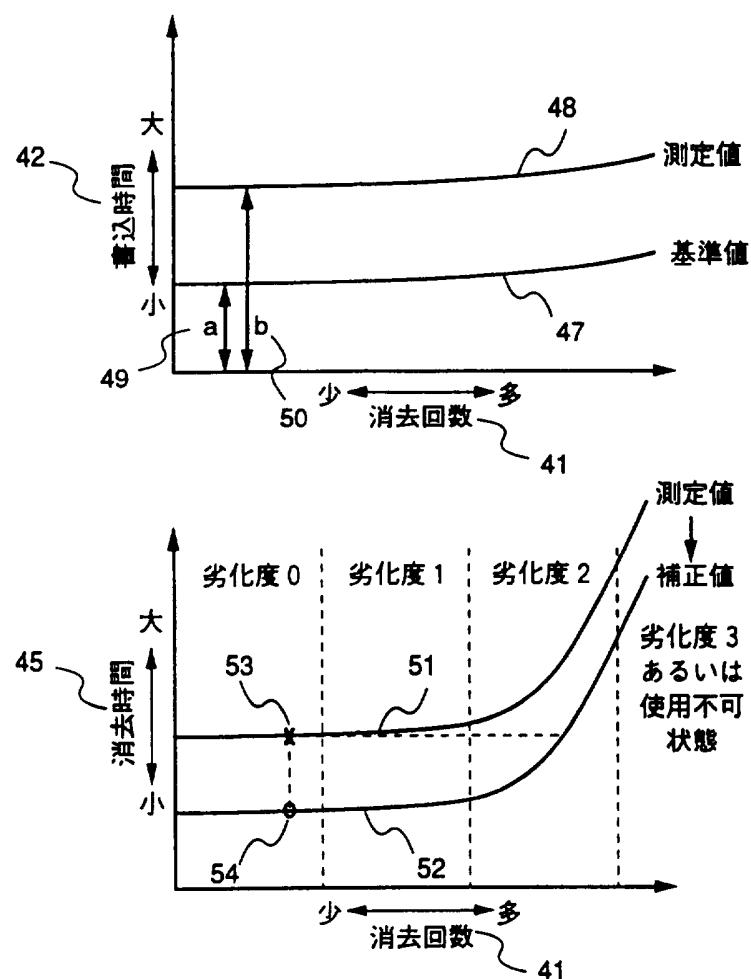
第10図



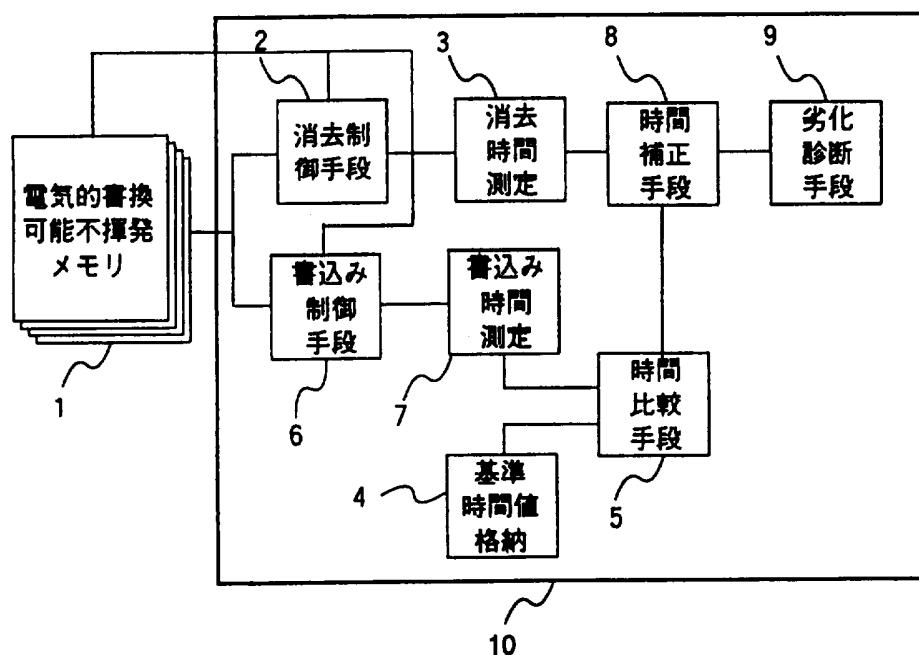
第11図



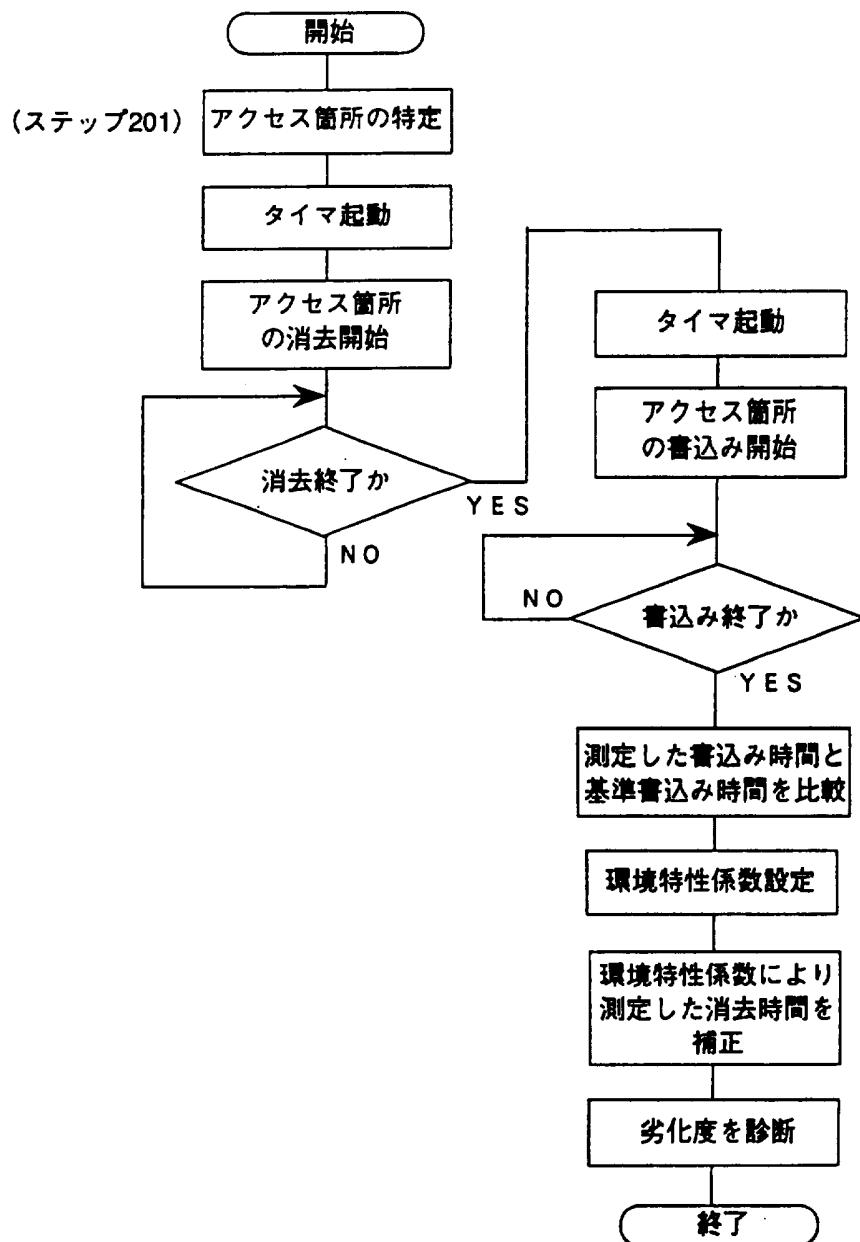
第12図



第13図

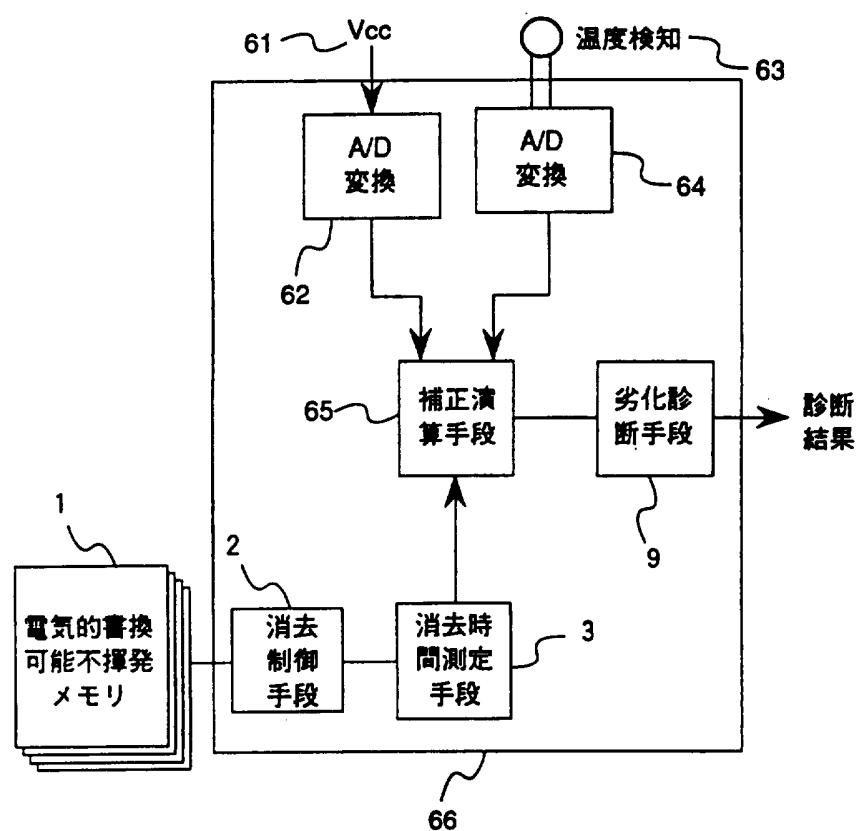


第14図



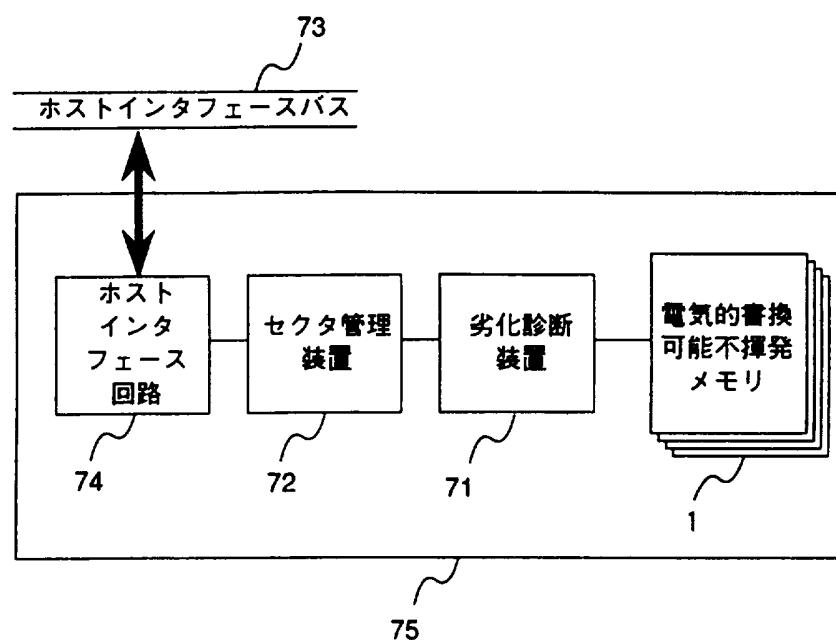
15 / 16

第15図



16 / 16

第16図



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP95/00429

A. CLASSIFICATION OF SUBJECT MATTER

Int. Cl⁶ G11C16/06, G11C29/00

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int. Cl⁶ G11C16/06, G11C29/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1971 - 1995

Kokai Jitsuyo Shinan Koho 1971 - 1995

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP, 6-52694, A (Hitachi, Ltd.), February 25, 1994 (25. 02. 94)	1 - 8
Y	JP, 4-313080, A (Mitsubishi Electric Corp.), November 5, 1992 (05. 11. 92)	2, 4
Y	JP, 6-338195, A (NEC Corp.), December 6, 1994 (06. 12. 94)	5 - 8

 Further documents are listed in the continuation of Box C. See patent family annex.

- * Special categories of cited documents:
- "A" document defining the general state of the art which is not considered to be of particular relevance
- "E" earlier document but published on or after the international filing date
- "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- "O" document referring to an oral disclosure, use, exhibition or other means
- "P" document published prior to the international filing date but later than the priority date claimed

- "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
- "&" document member of the same patent family

Date of the actual completion of the international search

May 26, 1995 (26. 05. 95)

Date of mailing of the international search report

June 13, 1995 (13. 06. 95)

Name and mailing address of the ISA/

Japanese Patent Office

Facsimile No.

Authorized officer

Telephone No.

国際調査報告

国際出願番号 PCT/JP 95/00429

A. 発明の属する分野の分類(国際特許分類(IPC))

Int CL^{*} G11C16/06, G11C29/00

B. 調査を行った分野

調査を行った最小限資料(国際特許分類(IPC))

Int, CL^{*} G11C16/06, G11C29/00

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1971-1995年

日本国公開実用新案公報 1971-1995年

国際調査で使用した電子データベース(データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP, 6-52694, A(株式会社 日立製作所), 25. 2月. 1994(25. 02. 94)	1-8
Y	JP, 4-313080, A(三菱電機株式会社), 5. 11月. 1992(05. 11. 92)	2, 4
Y	JP, 6-338195, A(日本電気株式会社), 6. 12月. 1994(06. 12. 94)	5-8

 C欄の続きにも文献が列挙されている。 パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

- 「A」特に関連のある文献ではなく、一般的技術水準を示すもの
 「E」先行文献ではあるが、国際出願日以後に公表されたもの
 「L」優先権主張に疑義を提起する文献又は他の文献の発行日
 若しくは他の特別な理由を確立するために引用する文献
 (理由を付す)
 「O」口頭による開示、使用、展示等に言及する文献
 「P」国際出願日前で、かつ優先権の主張の基礎となる出願の日
 の後に公表された文献

- 「T」国際出願日又は優先日後に公表された文献であって出願と
 矛盾するものではなく、発明の原理又は理論の理解のため
 に引用するもの
 「X」特に関連のある文献であって、当該文献のみで発明の新規
 性又は進歩性がないと考えられるもの
 「Y」特に関連のある文献であって、当該文献と他の1以上の文
 献との、当業者にとって自明である組合せによって進歩性
 がないと考えられるもの
 「&」同一パテントファミリー文献

国際調査を完了した日 26. 05. 95	国際調査報告の発送日 13.06.95
名称及びあて先 日本国特許庁 (ISA/JP) 郵便番号100 東京都千代田区霞が関三丁目4番3号	特許庁審査官(権限のある職員) 吉岡 浩 5 B 9 2 9 2 電話番号 03-3581-1101 内線 3545