



(12) Wirtschaftspatent

Erteilt gemäß § 17 Absatz 1 Patentgesetz

(19) DD (11) 248 687 A1

4(51) H 03 K 3/281

AMT FÜR ERFINDUNGS- UND PATENTWESEN

In der vom Anmelder eingereichten Fassung veröffentlicht

(21) WP H 03 K / 289 504 4

(22) 23.04.86

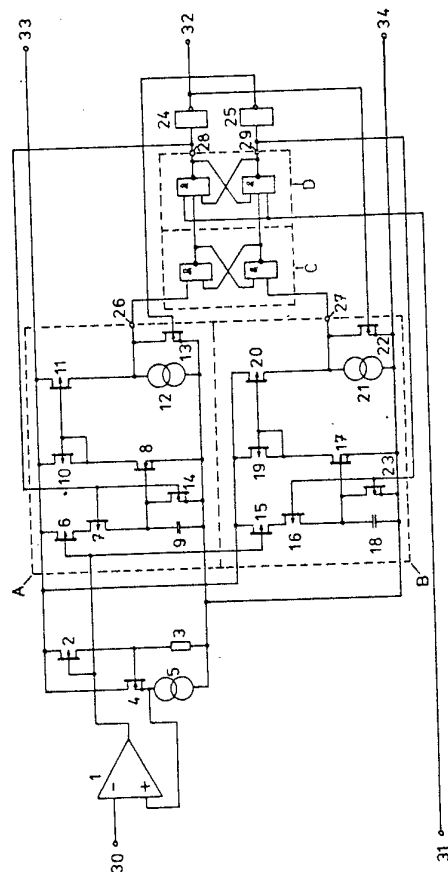
(44) 12.08.87

(71) VEB ZFT Mikroelektronik, 8080 Dresden, Karl-Marx-Straße, DD

(72) Rudolph, Jochen, Dipl.-Ing.; Leuschner, Uwe, Dipl.-Ing., DD

(54) Spannungsgesteuerter Oszillator

(57) Die Erfindung betrifft einen spannungsgesteuerten Oszillator in CMOS-Technik, der in mikroelektronischen Schaltkreisen einsetzbar ist. Ziel und Aufgabe der Erfindung ist es, einen Oszillator zu schaffen, der in Abhängigkeit von einer analogen Steuerspannung seine Oszillatorfrequenz definiert ändert, wobei die Betriebsspannung einen möglichst geringen Einfluß auf die Oszillatorfrequenz haben soll. Weiterhin soll der Oszillator über einen digitalen Steuereingang gestoppt werden können, um seine Stromaufnahme auf ein Minimum zu senken. Erfindungsgemäß setzt sich der spannungsgesteuerte Oszillator aus einem Spannungs-Strom-Wandler, zwei Rampengeneratoren und zwei RS-Flip-Flops mit nachgeschalteten Invertern zusammen. Figur



Erfindungsanspruch:

1. Spannungsgesteuerter Oszillator, der mit einem Spannungs-Strom-Wandler, der einen Differenzverstärker beinhaltet, Stromquellen zur Kondensatorumladung und Schwellwertschaltern aufgebaut ist, **gekennzeichnet dadurch**, daß der Differenzverstärker (1) mit seinem invertierenden Eingang an einen analogen Steuerspannungseingang (30) angeschlossen ist, daß ein p-Kanal-Stromquellentransistor (2) gateseitig mit dem Ausgang des Differenzverstärkers (1) verbunden ist, daß weiterhin die Source-Drain-Strecke des p-Kanal-Stromquellentransistors (2) in Reihe mit einem Widerstand (3) zwischen Betriebsspannung (33) und Masse (34) liegt, daß ein n-Kanal-Sourcefolger (4), der gateseitig mit dem Drain des p-Kanal-Stromquellentransistors (2) und dem Widerstand (3) verbunden ist, ist mit seinem Sourceanschluß mit dem nichtinvertierenden Eingang des Differenzverstärkers (1) verschaltet, wobei das Drain des n-Kanal-Sourcefolgers (4) mit der Betriebsspannung (33) verbunden ist, daß weiterhin eine Referenzstromquelle (5) existiert, die zwischen dem Sourceanschluß des n-Kanal-Sourcefolgers (4) und Masse (34) geschaltet ist, daß ein p-Kanal-Stromquellentransistor (6) eines ersten Rampengenerators (A), der gateseitig mit dem Ausgang des Differenzverstärkers (1) verbunden ist, mit seinem Sourceanschluß an der Betriebsspannung (33) liegt, daß weiterhin ein p-Kanal-Schalttransistor (7) des ersten Rampengenerators (A) sourceseitig mit dem Drain des p-Kanal-Stromquellentransistors (6) zusammengeschaltet ist, daß ein n-Kanal-Komparatortransistor (8) mit seinem Sourceanschluß an Masse (34) liegt und er gateseitig mit einem Kondensator (9) und dem Drain des p-Kanal-Schalttransistors (7) verschaltet ist, daß der Kondensator (9) mit seinem zweiten Anschluß an Masse (34) liegt, daß ein Stromspiegel, bestehend aus einem ersten und zweiten p-Kanal-Stromspiegeltransistor (10; 11) existiert, wobei die Gate-Drain-Verbindung des ersten p-Kanal-Stromspiegeltransistors (10) an das Drain des n-Kanal-Komparatortransistors (8) geführt ist und die Sourceanschlüsse des ersten und zweiten p-Kanal-Stromspiegeltransistors (10; 11) mit der Betriebsspannung (33) verbunden sind, daß zwischen den Gateanschlüssen der p-Kanal-Stromspiegeltransistoren (10; 11) eine Verbindung existiert, daß eine Referenzstromquelle (12) zwischen dem Drainanschluß des zweiten p-Kanal-Stromspiegeltransistors (11) und der Masse (34) geschaltet ist, daß außerdem ein n-Kanal-Schalttransistor (13) mit seiner Drain-Source-Strecke parallel zur Referenzstromquelle (12) geschaltet ist, wobei sein Drainanschluß den Ausgang (26) des ersten Rampengenerators (A) bildet, daß ein n-Kanal-Entladetransistor (14) existiert, der mit seiner Drain-Source-Strecke parallel zum Kondensator (9) liegt, daß ein zweiter Rampengenerator (B) existiert, der den analogen Aufbau des ersten Rampengenerators (A) aufweist, wobei ein p-Kanal-Stromquellentransistor (15), der gateseitig mit dem Ausgang des Differenzverstärkers (1) verbunden ist, mit seinem Sourceanschluß an der Betriebsspannung (33) und mit seinem Drainanschluß am Sourceanschluß eines p-Kanal-Schalttransistors (16) des zweiten Rampengenerators (B) liegt, daß ein n-Kanal-Komparatortransistor (17) mit seinem Sourceanschluß an Masse (34) liegt und der gateseitig mit einem Kondensator (18) und dem Drain des p-Kanal-Schalttransistors (16) verschaltet ist, daß der Kondensator (18) mit seinem zweiten Anschluß an Masse (34) liegt, daß ein Stromspiegel des zweiten Rampengenerators (B), bestehend aus einem ersten und zweiten p-Kanal-Stromspiegeltransistor (19; 20), existiert, wobei die Gate-Drain-Verbindung des ersten p-Kanal-Stromspiegeltransistors (19) an das Drain des n-Kanal-Komparatortransistors (17) geführt ist und die Sourceanschlüsse des ersten und zweiten p-Kanal-Stromspiegeltransistors (19; 20) mit der Betriebsspannung (33) verbunden sind, daß zwischen den Gateanschlüssen der p-Kanal-Stromspiegeltransistoren (19; 20) eine Verbindung existiert, daß eine Referenzstromquelle (21) zwischen dem Drainanschluß des zweiten p-Kanal-Stromspiegeltransistors (20) und der Masse (34) geschaltet ist, daß außerdem ein n-Kanal-Schalttransistor (22) mit seiner Drain-Source-Strecke parallel zur Referenzstromquelle (21) geschaltet ist, wobei sein Drainanschluß den Ausgang (27) des zweiten Rampengenerators (B) bildet, daß ein n-Kanal-Entladetransistor (23) existiert, der mit seiner Drain-Source-Strecke parallel zum Kondensator (18) liegt, daß ein erstes RS-Flip-Flop (C), realisiert aus zwei kreuzgekoppelten NAND-Gattern mit zwei Eingängen, mit seinem Setzeingang mit dem Ausgang (26) des ersten Rampengenerators (A) und mit seinem Rücksetzeingang mit dem Ausgang (27) des zweiten Rampengenerators (B) verschaltet ist, daß ein zweites RS-Flip-Flop (D), bestehend aus zwei kreuzgekoppelten NAND-Gattern mit drei Eingängen, in Kette mit dem ersten RS-Flip-Flop (C) verbunden ist, daß zwei Eingänge des zweiten RS-Flip-Flop (D) mit einem digitalen Steuereingang (31) verschaltet sind, daß ein erster Inverter (24), dessen Eingang mit dem Ausgang (28) des zweiten RS-Flip-Flops (D) verbunden ist, eine Verbindung zum Gate des n-Kanal-Entladetransistors (14) und dem Gate des p-Kanal-Schalttransistors (7) des ersten Rampengenerators (A) aufweist und dessen

Ausgang auf das Gate des n-Kanal-Schalttransistors (22) sowie auf den Ausgang des spannungsgesteuerten Oszillators (32) führt, daß der Eingang eines zweiten Inverters (25) mit dem negierten Ausgang des zweiten RS-Flip-Flops (29), dem Gate des n-Kanal-Entladetransistors (23) und dem Gate des p-Kanal-Schalttransistors (16) des zweiten Rampengenerators (B) eine Verbindung bildet, und daß der Ausgang des Inverters (25) mit dem Gate des n-Kanal-Schalttransistors (13) des ersten Rampengenerators zusammengeschaltet ist.

2. Spannungsgesteuerter Oszillator nach Punkt 1, gekennzeichnet dadurch, daß der n-Kanal-Komparatortransistor (8) des ersten Rampengenerators (A) und der n-Kanal-Komparatortransistor (17) des zweiten Rampengenerators (B) im Weak-Inversion-Bereich arbeiten.

Hierzu 1 Seite Zeichnung

Anwendungsgebiet der Erfindung

Die Erfindung betrifft einen spannungsgesteuerten Oszillator, der in mikroelektronischen Schaltkreisen, die in CMOS-Technologie gefertigt werden, einsetzbar ist.

Charakteristik der bekannten technischen Lösungen

Es sind spannungsgesteuerte Oszillatoren bekannt, die folgende Elemente beinhalten: lineare Spannungs-Stromwandler mit Operationsverstärkern, Stromquellen zur Kondensatorumladung und Schmitt-Trigger für die Überwachung der Kondensatorspannung und für die Steuerung der Umladung (Switched Capacitor Circuit Design, Proceedings of the IEEE, vol. 71, August 1983). Bei der Anwendung eines Schmitt-Triggers zur Kontrolle der Kondensatorspannung ist durch die Einstellbarkeit einer kleinen Hysterese die Möglichkeit gegeben, mit geringem Ladestrom zu arbeiten. Als Schmitt-Trigger wird ein Operationsverstärker mit positiver Rückkopplung verwendet. Die Rückkopplungswiderstände realisieren bei einer für die Integration geeigneter Dimensionierung eine zu hohe Stromaufnahme des Triggers. Des weiteren ist eine starke Abhängigkeit der Triggerschwellen und somit der Oszillatorfrequenz von der Betriebsspannung vorhanden. Nach dem gleichen Schaltungsprinzip arbeitet ein stromgesteuerter Oszillator, der einen aus Logikgattern aufgebauten Schmitt-Trigger verwendet (Design of Integrated Analog CMOS-Circuits-A Multichannel Telemetry Transmitter, JSSC, vol. SC-13, December 1978). Die Hysterese des Triggers wird durch die Schaltschwellen eines Inverters und eines NOR-Gatters festgelegt. Die Schaltung besitzt den Nachteil, daß die Schaltschwellen dieser beiden Gatter langsam durchlaufen werden und somit ein relativ hoher Gatterquerstrom fließt, der mit wachsender Betriebsspannung ansteigt.

Es wird außerdem in der DE OS 2 244 011 ein spannungsgesteuerter Oszillator beschrieben, der CMOS-Inverter als Schwellwerteschalter verwendet. Bei diesem Oszillator wird der Spannungs-Strom-Wandler durch einen n-Kanal-Sourcefolger mit einem Widerstand realisiert. Dieser liefert über einen p-Kanal-Stromspiegel und zwei p-Kanal-Schalttransistoren einen Strom zur wechselseitigen Ladung eines Kondensators. Ein RS-Flip-Flop steuert die p-Kanal-Schalttransistoren und zwei n-Kanal-Schalttransistoren so, daß eine Platte des Kondensators über einen n-Kanal-Schalttransistor auf Masse gelegt wird und über den einen p-Kanal-Schalttransistor die andere Kondensatorplatte positiv aufgeladen wird. Erreicht die Kondensatorspannung den Schaltpunkt eines angeschlossenen Inverters, so wird über eine Inverterkette das RS-Flip-Flop gesetzt und durch die n- bzw. p-Kanal-Schalttransistoren der Kondensator in entgegengesetzter Richtung entladen. Die maximale Kondensatorspannung ist somit abhängig von der Schaltschwelle des angeschlossenen Inverters und liegt für eine symmetrische Dimensionierung bei der Hälfte der Betriebsspannung. Folglich ist eine starke Beeinflussung der Betriebsspannung des Oszillators auf dessen Frequenz zu verzeichnen. Nachteilig ist weiterhin, daß die Schaltpunkte der Inverter langsam durchlaufen werden und starke betriebsspannungsabhängige Gatterquerströme fließen. Über einen digitalen Steuereingang ist es möglich, die Oszillatorfunktion zu stoppen. Dabei erweist es sich für bestimmte Anwendungen als ungünstig, daß nach Freigabe des Oszillators zuerst ein verkürzter Impuls abgegeben wird.

Ziel der Erfindung

Es ist das Ziel der Erfindung, einen spannungsgesteuerten Oszillator mit niedrigem Stromverbrauch zu realisieren.

Wesen der Erfindung

Der Erfindung liegt die Aufgabe zugrunde, einen spannungsgesteuerten Oszillator zu schaffen, der in Abhängigkeit von einer analogen Steuerspannung seine Oszillatorfrequenz in einem definierten Verhältnis ändert, wobei die Betriebsspannung einen möglichst geringen Einfluß auf die Oszillatorfrequenz haben soll. Weiterhin besteht die Forderung, daß der Oszillator über einen digitalen Steuereingang gestoppt werden kann, um seine Stromaufnahme auf ein Minimum zu senken.

Merkmale der Erfindung

Der erfindungsgemäße spannungsgesteuerte Oszillator setzt sich aus einem Spannungs-Strom-Wandler, zwei Rampengeneratoren und zwei RS-Flip-Flops zusammen. Der Spannungs-Strom-Wandler besteht aus einem Differenzverstärker, dessen invertierender Eingang den analogen Steuerspannungseingang des spannungsgesteuerten Oszillators bildet und dem p-Kanal-Stromquellentransistor, der gateseitig vom Ausgang des Differenzverstärkers angesteuert wird. Der p-Kanal-Stromquellentransistor, mit seinem an der Betriebsspannung liegenden Sourceanschluß, speist einen an Masse angeschlossenen Widerstand mit seinem Drainstrom. Ein n-Kanal-Sourcefolger greift mit seinem Gate die Spannung über den Widerstand ab und stellt sie an dem Sourceanschluß dem nichtinvertierenden Eingang des Differenzverstärkers zur Verfügung, wobei zwischen Source und Masse eine Referenzstromquelle geschaltet ist. Der p-Kanal-Stromquellentransistor bildet in Verbindung mit dem Widerstand und dem n-Kanal-Sourcefolger für den Differenzverstärker eine Regelschleife, so daß sich der Strom durch den p-Kanal-Stromquellentransistor proportional zur analogen Steuerspannung verhält und eine Abhängigkeit dieses Stromes von der Gate-Source-Spannung des n-Kanal-Sourcefolgers vorhanden ist. Vom Ausgang des Differenzverstärkers wird gateseitig ein p-Kanal-Stromquellentransistor eines ersten und ein p-Kanal-Stromquellentransistor eines zweiten Rampengenerators angesteuert, wobei die Sourceanschlüsse der p-Kanal-Stromquellentransistoren mit der Betriebsspannung verbunden sind. Die Beschreibung der identisch aufgebauten Rampengeneratoren erfolgt anhand des ersten Rampengenerators.

In Reihe zum p-Kanal-Stromquellentransistor des ersten Rampengenerators liegt ein p-Kanal-Schalttransistor mit seiner Source-Drain-Strecke und ein an Masse angeschlossener Kondensator.

Parallel zum Kondensator des ersten Rampengenerators sind ein n-Kanal-Entladetransistor mit seiner Drain-Source-Strecke und ein n-Kanal-Komparatortransistor mit seiner Gate-Source-Strecke geschaltet, wobei die Sourceanschlüsse der Transistoren an Masse liegen. In Abhängigkeit von der Kondensatorspannung liefert der n-Kanal-Komparatortransistor entsprechend seiner Transferkennlinie Strom an einen sourceseitig mit der Betriebsspannung verbundenen Stromspiegel, bestehend aus einem ersten und zweiten p-Kanal-Stromspiegeltransistor. Dabei bilden Gate und Drain des ersten p-Kanal-Stromspiegeltransistors und das Drain des n-Kanal-Komparatortransistors eine Verbindung. Das Drain des zweiten p-Kanal-Stromspiegel-Transistors ist mit einer an Masse angeschlossenen Referenzstromquelle verbunden und bildet zugleich den Ausgang des ersten Rampengenerators. An den Ausgang des Rampengenerators ist weiterhin ein n-Kanal-Schalttransistor mit seinem Drain angeschlossen. der Sourceanschluß dieses Transistors liegt an Masse.

Der Ausgang des ersten bzw. zweiten Rampengenerators steuert den Setz- bzw. Rücksetzeingang eines RS-Flip-Flops, realisiert aus zwei kreuzgekoppelten NAND-Gattern mit zwei Eingängen. Ein zweites RS-Flip-Flop, bestehend aus zwei kreuzgekoppelten NAND-Gattern mit drei Eingängen, bildet mit dem ersten RS-Flip-Flop eine Kettenschaltung. Zwei Eingänge des zweiten RS-Flip-Flops realisieren den digitalen Steuereingang. An den Ausgang des zweiten RS-Flip-Flops sind gateseitig der p-Kanal-Schalttransistor des ersten Rampengenerators und der n-Kanal-Entladetransistor des ersten Rampengenerators sowie der Eingang eines ersten Inverters angeschlossen. Der Ausgang dieses Inverters bildet den Ausgang des spannungsgesteuerten Oszillators und führt gleichzeitig auf den n-Kanal-Schalttransistor des zweiten Rampengenerators. Mit dem negierten Ausgang des zweiten RS-Flip-Flops sind die Gates des p-Kanal-Schalttransistors, des n-Kanal-Schalttransistors des zweiten Rampengenerators und der Eingang eines zweiten Inverters verbunden. Der Ausgang dieses Inverters steuert das Gate des n-Kanal-Schalttransistors des ersten Rampengenerators. Führt der Ausgang des zweiten RS-Flip-Flops Low-Potential, so ist der erste Rampengenerator aktiv, d. h. über den p-Kanal-Stromquellentransistor und den p-Kanal-Schalttransistor des ersten Rampengenerators wird der Kondensator des ersten Rampengenerators aufgeladen. Ist der vom n-Kanal-Komparatortransistor über den p-Kanal-Stromspiegel an den Ausgang des ersten Rampengenerators gelieferte Strom größer als der Referenzstrom des ersten Rampengenerators, so wird über das erste RS-Flip-Flop der Ausgang des zweiten RS-Flip-Flops auf High gesetzt und somit durch den n-Kanal-Entladetransistor der Kondensator des ersten Rampengenerators völlig entladen.

Der erste Rampengenerator bleibt bis zum Rücksetzen der RS-Flip-Flops durch den zweiten Rampengenerator stromlos. Die n-Kanal-Komparatortransistoren der Rampengeneratoren arbeiten im Weak-Inversion-Bereich um den Schaltpunkt des ersten RS-Flip-Flops von Low nach High schnell zu durchlaufen. Für eine schnelle High/Low-Flanke an den Ausgängen der Rampengeneratoren sind die n-Kanal-Schalttransistoren der Rampengeneratoren verantwortlich. Daraus resultiert eine geringe Stromaufnahme des spannungsgesteuerten Oszillators. Um den Einfluß der Schwellspannungen der n-Kanal-Komparatortransistoren in den Rampengeneratoren auf die Oszillatorfrequenz zu minimieren, wurde der n-Kanal-Sourcefolger in den Rückkopplungszweig des Spannungs-Strom-Wandlers eingefügt.

Ausführungsbeispiel

Die Erfindung soll nachstehend an einem Ausführungsbeispiel näher erläutert werden. Die zugehörige Zeichnung zeigt den spannungsgesteuerten Oszillator. Er besteht im wesentlichen aus einem Spannungs-Strom-Wandler, zwei Rampengeneratoren A; B und zwei RS-Flip-Flops C; D. Der Spannungs-Strom-Wandler setzt sich aus dem Differenzverstärker 1, dessen invertierender Eingang den analogen Steuerspannungseingang 30 des spannungsgesteuerten Oszillators bildet und dem p-Kanal-Stromquellentransistor 2, der gateseitig vom Ausgang des Differenzverstärkers angesteuert wird, zusammen. Der Drainstrom des p-Kanal-Stromquellentransistors 2 erzeugt über den an Masse angeschlossenen Widerstand 3 einen Spannungsabfall, der vom Gate des n-Kanal-Sourcefolgers 4 abgegriffen und mit seinem Sourceanschluß dem nichtinvertierenden Eingang des Differenzverstärkers zur Verfügung gestellt wird. Zwischen Source des n-Kanal-Sourcefolgers 4 und Masse ist die Referenzstromquelle 5 geschaltet. Durch die Rückkopplung des Differenzverstärkers über den p-Kanal-Stromquellentransistor 2 und den n-Kanal-Sourcefolger 4 wird erreicht, daß sich der Strom durch den p-Kanal-Stromquellentransistor proportional zur analogen Steuerspannung verhält und eine Abhängigkeit dieses Stromes von der Gate-Source-Spannung des n-Kanal-Sourcefolgers vorhanden ist. Dem Spannungs-Strom-Wandler sind zwei identisch aufgebaute Rampengeneratoren A; B nachgeschaltet. Die Beschreibung soll anhand des ersten Rampengenerators A vorgenommen werden. Vom Ausgang des Differenzverstärkers 1 wird gateseitig der p-Kanal-Stromquellentransistor 6 gesteuert, dessen Drainstrom über den p-Kanal-Schalttransistor 7 fließt und zur Aufladung des nach Masse geschalteten Kondensators 9 dient. In Abhängigkeit von der Kondensatorspannung wird der Drainstrom des n-Kanal-Komparatortransistors 8 über einen Stromspiegel, bestehend aus einem ersten und zweiten p-Kanal-Stromspiegeltransistor 10; 11 an den Ausgang des ersten Rampengenerators 26 gespiegelt. Zwischen Ausgang und Masse

liegt die Referenzstromquelle 12 sowie der n-Kanal-Schalttransistor 13 mit seiner Drain-Source-Strecke. Parallel zum Kondensator 9 ist der n-Kanal-Entladetransistor 14 geschaltet.

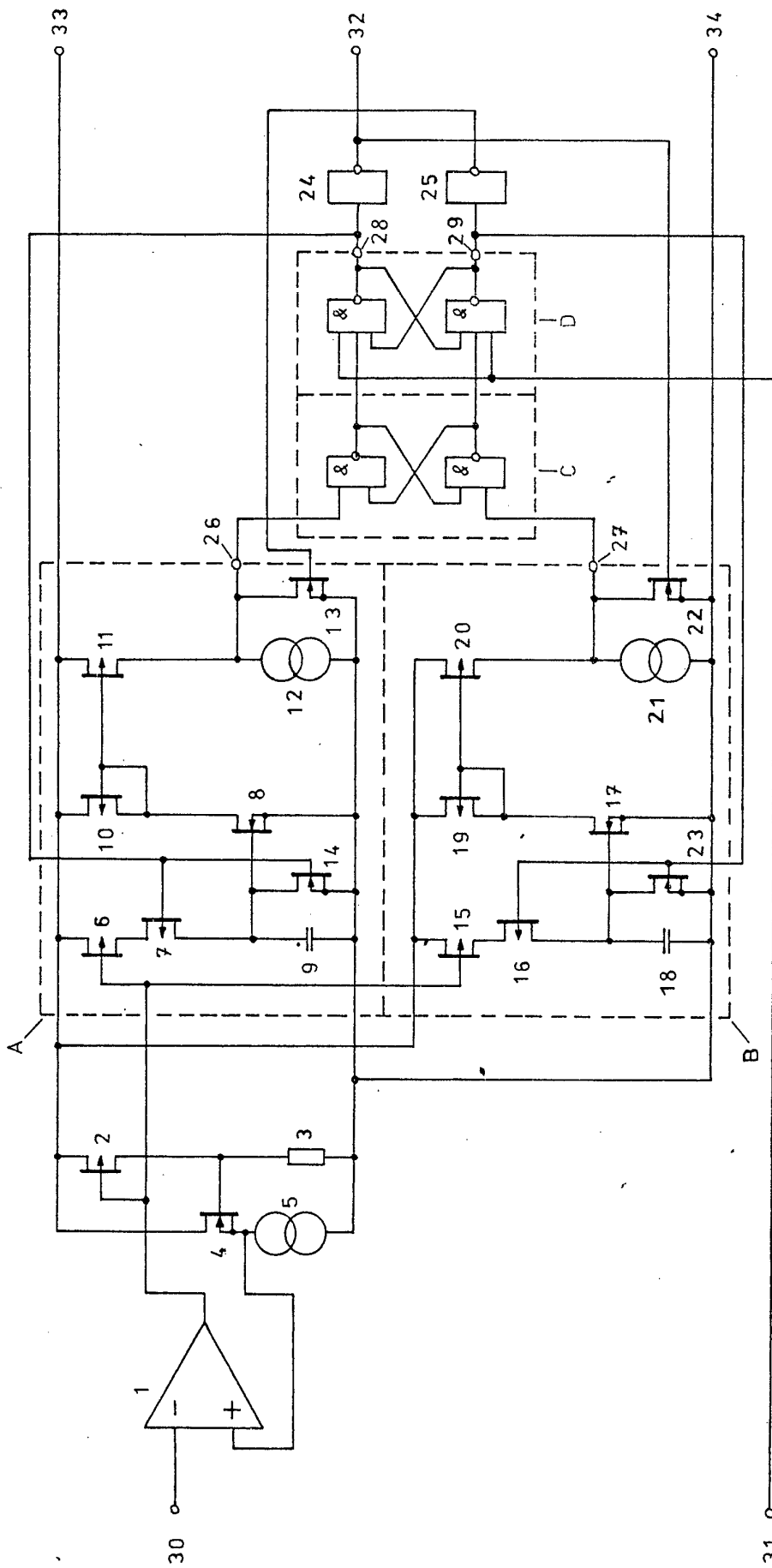
Der Ausgang des ersten bzw. zweiten Rampengenerators 26; 27 steuert den Setz- bzw. Rücksetzeingang des ersten RS-Flip-Flops C, realisiert aus zwei kreuzgekoppelten NAND-Gattern mit zwei Eingängen. Das zweite RD-Flip-Flop D, bestehend aus zwei kreuzgekoppelten NAND-Gattern mit drei Eingängen, bildet mit dem ersten RS-Flip-Flop eine Kettenschaltung. Zwei Eingänge des zweiten RS-Flip-Flops realisieren den digitalen Steuereingang. Vom Ausgang 28 des zweiten RS-Flip-Flops D werden der n-Kanal-Entladetransistor 14 und der p-Kanal-Schalttransistor 7 des ersten Rampengenerators A sowie der Eingang des ersten Inverters 24 angesteuert. Der Ausgang dieses Inverters bildet den Ausgang des spannungsgesteuerten Oszillators 32 und führt auf das Gate des n-Kanal-Schalttransistors 22 des zweiten Rampengenerators B. Mit dem negierten Ausgang 29 des zweiten RS-Flip-Flops D sind die Gates des n-Kanal-Entladetransistors 23 und des p-Kanal-Schalttransistors 16 des zweiten Rampengenerators B und der Eingang des zweiten Inverters 25 verbunden. Der Ausgang des zweiten Inverters 25 steuert das Gate des n-Kanal-Schalttransistors 13 des ersten Rampengenerators A. Führt der Ausgang 28 des zweiten RS-Flip-Flops D Low-Potential, so ist der erste Rampengenerator A aktiv, d. h. vom Spannungs-Strom-Wandler gesteuert, liefert der p-Kanal-Stromquellentransistor 6 über den p-Kanal-Schalttransistor 7 einen Strom zur positiven Aufladung des Kondensators 9. Der n-Kanal-Komparatortransistor 8 kontrolliert die Spannung über den Kondensator 9 und gibt seiner Transferkennlinie entsprechend einen Strom an den Stromspiegel 10; 11 ab. Ist der Strom des zweiten Stromspiegeltransistors 11 größer als der von der Referenzstromquelle 12 erzeugte, so führt der Ausgang 26 des ersten Rampengenerators A High-Potential. Über die RS-Flip-Flops C; D und die Inverter 24; 25 wird die Entladung des Kondensators 9 sowie die Aufladung des Kondensators 18 aktiviert. Der Rampengenerator A bleibt dabei bis zum Rücksetzen der RS-Flip-Flops C; D durch eine Low/High-Flanke am Ausgang 27 des zweiten Rampengenerators B stromlos.

Für den Fall, daß die n-Kanal-Komparatortransistoren 8; 17 im Weak-Inversion-Bereich arbeiten, wird durch den exponentiellen Verlauf ihrer Transferkennlinie eine geringe Anstiegszeit der Low/High-Flanke an den Ausgängen 26; 27 der Rampengeneratoren A; B erreicht. Der Schaltungspunkt des ersten RS-Flip-Flops C wird dabei schnell durchlaufen, so daß ein geringer Gatterquerstrom als Betriebsstrom erzielt werden kann. Für eine steile High/Low-Flanke sorgen die n-Kanal-Schalttransistoren 13; 22, die von den Invertern 24; 23 verzögert angesteuert werden. Um den Einfluß der Schwellspannungen der n-Kanal-Komparatortransistoren 14; 23 in den Rampengeneratoren auf die Oszillatorfrequenz zu minimieren, wurde der n-Kanal-Sourcefolger 4 in den Rückkopplungsweig des Spannungs-Strom-Wandlers eingefügt.

der digitale Steuereingang 31 greift mit Low-Potential in das zweite RS-Flip-Flop D so ein, daß beide Rampengeneratoren A; B stromlos sind.

Die Stromaufnahme des spannungsgesteuerten Oszillators nimmt für diesen Betriebsfall ein Minimum an und wird nur vom Arbeitsstrom des Spannungs-Strom-Wandlers bestimmt.

Nach Freigabe des Oszillators mit High-Potential am digitalen Steuereingang 31 wird vom ersten Oszillatorimpuls an eine der analogen Steuerspannung entsprechende Impulsperiodendauer erzielt.



23 APR 1986 * 243054