



19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA

11 Número de publicación: **2 284 165**

51 Int. Cl.:
H04L 29/02 (2006.01)
G05B 19/00 (2006.01)
F24F 11/00 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

86 Número de solicitud europea: **96309205 .1**
86 Fecha de presentación : **17.12.1996**
87 Número de publicación de la solicitud: **0785655**
87 Fecha de publicación de la solicitud: **23.07.1997**

54 Título: **Identificación de sistemas HVAC (calefacción, ventilación y acondicionamiento de aire) en una red de comunicación.**

30 Prioridad: **26.12.1995 US 578348**

45 Fecha de publicación de la mención BOPI:
01.11.2007

45 Fecha de la publicación del folleto de la patente:
01.11.2007

73 Titular/es: **CARRIER CORPORATION**
One Carrier Place
Farmington, Connecticut 06034-4015, US

72 Inventor/es: **Dolan, Robert P.;**
DeWolf, Thomas L.;
Phillips, Thomas R. y
Hill, Mark A.

74 Agente: **Elzaburu Márquez, Alberto**

ES 2 284 165 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

DESCRIPCIÓN

Identificación de sistemas HVAC (calefacción, ventilación y acondicionamiento de aire) en una red de comunicación.

5 Antecedentes de la invención

La invención se refiere al control de sistemas de calefacción, ventilación y acondicionamiento de aire mediante la utilización de una red de comunicación. En particular, la invención se refiere a como un sistema de HVAC (Sistema de Calefacción, Ventilación y Acondicionamiento de Aire) se identifica dentro de una red de comunicación.

El uso de una red de comunicación para transportar información de control por medio de un bus de comunicación común a los sistemas de calefacción y/o refrigeración conectados al bus es bien conocido. Tales redes se usan a menudo cuando se desea ejecutar un control jerárquico de varios sistemas de calefacción o refrigeración. Un controlador central o principal en ese tipo de control jerárquico comunicará normalmente con los sistemas de calefacción o refrigeración conectados al mismo por medio de un bus de control común. Es necesario a menudo en tales casos identificar separadamente cada sistema de calefacción o refrigeración de modo que pueda ser atendido separadamente por el controlador central o principal. Esto ha sido efectuado hasta ahora estableciendo físicamente una serie de conmutadores de direccionamiento dentro de cada sistema de calefacción o refrigeración. Los conmutadores establecidos físicamente definen una dirección binaria que puede ser usada por el sistema para identificar por sí misma el controlador central o principal. Ese tipo de establecimiento físico de los conmutadores de dirección para definir una identificación de la comunicación de red o dirección puede ser laborioso cuando se establece una red de sistemas de calefacción o refrigeración que ha de estar sometida al control jerárquico de un controlador central o principal. Esta solución laboriosa, no obstante, usualmente se justifica basándose en que cada sistema debe ser capaz de basarse en esta identificación fija o dirección en todos los casos, incluyendo casos en los que se pierde potencia y todos los sistemas han de ser llevados de nuevo a un nivel apropiado de control una vez restaurada la potencia.

El documento EPO 678718 describe un método de establecimiento de la dirección de un acondicionador de aire multitempo, en el que cada unidad de acondicionador de aire multitempo se asigna a una dirección particular si la unidad de acondicionador de aire multitempo funciona dentro de los parámetros designados. Las reivindicaciones independientes están caracterizadas por este documento.

Sumario de la invención

En un primer aspecto de la presente invención se proporciona un procedimiento para asignar valores de identificaciones a sistemas HVAC de red dentro de una red de comunicación como se reivindica en la reivindicación 1. En un segundo aspecto de la presente invención se proporciona un sistema de control para sistemas HVAC de red como se reivindica en la reivindicación 17.

La invención proporciona en las realizaciones preferidas, sistemas de calefacción o refrigeración con un receptor capaz de recibir una señal que define una identificación de red que ha de ser asignada al sistema de calefacción o refrigeración. La señal que contiene la identificación de red está en un formato reconocible por un procesador programado asociado con el receptor. El procesador programado establece una variable de identificador de red dentro de un programa que es ejecutado por el procesador igual a la identificación de la comunicación de red recibida. El valor de esta variable es almacenado preferiblemente después de ello en al menos un lugar de memoria direccionable particular de una memoria no volátil asociada con el procesador programado. Una imagen de verificación de este valor almacenado se genera y almacena preferiblemente en otra porción de la misma posición de memoria direccionable para que pueda ser rellamada junto con el valor almacenado de esta variable. El valor así almacenado de la identificación de comunicación de red y de su imagen de verificación debe ser leído de nuevo satisfactoriamente para que el valor almacenado pueda ser usado por el procesador programado después de una interrupción de la potencia. A este respecto, el valor almacenado debe tener una relación predeterminada con la imagen de verificación almacenada para que el procesador use el valor. El procesador de otra manera procederá a usar el valor por defecto que al menos permitirá que tenga lugar alguna comunicación de red con el particular sistema de calefacción o refrigeración.

En las realizaciones preferidas el valor particular de la variable y de su imagen de verificación están almacenados en más de un lugar de memoria direccionable particular. En el caso en que el valor y su respectiva imagen de verificación están almacenados en una primera posición de memoria direccionable no se demuestra la relación matemática predeterminada, el procesador procederá a leer y comparar el valor almacenado y la imagen de verificación desde al menos uno de los lugares de almacenamiento direccionables adicionales. Después de agotar todas las posibles lecturas y comparaciones, el procesador establecerá el identificador de red igual a un valor por defecto.

En las realizaciones preferidas la identificación de red para el particular sistema HVAC es transmitida preferiblemente al sistema por un transmisor manual. Esto permite que una persona asigne una identificación a un sistema HVAC incluso si este no es fácilmente accesible.

65

Breve descripción de los dibujos

Otras ventajas de la presente invención serán evidentes a partir de la descripción siguiente en combinación con los dibujos que se acompañan, en los cuales:

5 la figura 1 ilustra una pluralidad de sistemas HVAC, conectados cada uno por medio de un bus de control común a un controlador de sistemas HVAC;

10 la figura 2 ilustra un sistema HVAC particular que tiene un procesador conectado al bus de control de la figura 1 y que está además conectado a una unidad HVAC para proporcionar aire acondicionado;

la figura 3 ilustra el almacenamiento de información para el sistema HVAC de la figura 2 en una memoria asociada con el procesador de la figura 2;

15 las figuras 4A a 4F ilustran un procedimiento ejecutable mediante el procesador de la figura 2 para leer información de así como escribir información en la memoria asociada con el procesador; y

20 la figura 5 ilustra una tabla de consulta usada por el procesador en la ejecución del procedimiento de las figuras 4A a 4F.

Descripción de la realización preferida

Haciendo referencia a la figura 1, un controlador 10 de sistemas HVAC está conectado a un sistema HVAC 12 y un sistema HVAC 14 por medio de un bus 16 de control. Cada sistema HVAC recibe información de control del controlador 10 de sistemas HVAC o, alternativamente, de un dispositivo 18 de control remoto mantenido a mano. El sistema 12 HVAC recibe la señal de control remoto en un receptor 20 de infrarrojos en tanto que el sistema 14 HVAC recibe la señal de control remoto en un receptor 22 de infrarrojos. El sistema 12 HVAC proporciona aire acondicionado a través de una abertura 24 ventilada mientras que el sistema 14 HVAC proporciona aire acondicionado a través de una abertura ventilada 26. Se ha de apreciar que puede haber muchos más sistemas HVAC conectados al bus 16 de control. Estos sistemas HVAC pueden ser instalados en una gran habitación o en varias habitaciones de un edificio, es decir, destinados a enviar aire acondicionado mediante diversos sistemas. La información de control se proporciona normalmente a cada sistema individual mediante el controlador 10 de sistemas HVAC que identifica un sistema HVAC particular a través de una identificación de red y que comunica después de ello información a ese sistema particular que tiene esa particular identificación de red.

35 Haciendo referencia a la figura 2, en ella se ilustra la configuración interna del sistema 12 HVAC. Un procesador 28 dentro del sistema 12 HVAC recibe información de control del bus 16 de control o de una interfaz 30 de receptor de infrarrojos asociada con el receptor 20 de infrarrojos. La información de control es recibida desde cualquier fuente en un formato predeterminado. La información formateada se almacena de una manera particular en una memoria central 32 asociada con el procesador 28. La memoria 32 de control es una memoria no volátil tal como una memoria (EEPROM) de solamente lectura, programable, eléctricamente borrrable. La información de control almacenada en ese tipo de memoria sobrevive a una interrupción de la potencia. El procesador utiliza la información de control almacenada en la memoria 32 para controlar una particular unidad 34 HVAC dentro del sistema 12 HVAC. La unidad 34 HVAC puede ser una de diversos tipos diferentes de unidades HVAC.

45 Haciendo referencia al dispositivo 18 de control remoto, este dispositivo se programa preferiblemente de modo que se desarrolla a través de diversas identificaciones de red presentadas tras la depresión de una tecla o botón seleccionado. La persona que oprima el botón de selección selecciona una identificación particular presentada liberando el botón de selección. La identificación de red seleccionada se transmite al receptor 20 tras la depresión de otro botón. La señal entrante procedente del dispositivo de control remoto tendrá un formato de señal particular que puede ser reconocido por el procesador programado. En particular, el formato de la señal empezará preferiblemente con un byte encabezador que identifica el parámetro de control que es transferido. El byte encabezador será seguido por un byte que contenga el valor de la identificación de red. El byte final será una suma de comprobación del byte encabezador y el byte que contiene el valor del parámetro de control designado. La interfaz 30 del receptor de infrarrojos genera un impulso "P" de interrupción en una entrada de interrupción del procesador cuando la señal infrarroja se recibe del control remoto. La interfaz de receptor de infrarrojos genera impulsos de bits codificados que representan los bytes anteriormente mencionados de la señal infrarroja y envía estos impulsos al procesador después del impulso de interrupción. El procesador lee los impulsos de encabezador que definen el byte encabezador así como los impulsos de datos que definen el valor de la identificación de red y los impulsos suma de comprobación. El procesador almacenará el byte encabezador y el byte de valor de identificación de red en una memoria intermedia de software para posterior lectura por el procesador siempre que la condición de la suma de comprobación sea satisfecha.

60 Se ha de tener en cuenta que en adición a la recepción examinada anteriormente de la identificación de red, otra información de control puede ser suministrada de modo similar al procesador 28 desde cualquiera de los controladores 10 de sistemas o el dispositivo 18 de control remoto. A este respecto, otras piezas de información de control que tengan un byte encabezador identificable, un byte de valor de parámetro de control y un byte de suma de comprobación pueden ser transmitidos y leídos por el procesador 28 de la misma manera que se ha examinado anteriormente para la identificación de red.

ES 2 284 165 T3

Haciendo referencia ahora a la figura 3, en ella se ilustra un ejemplo de cómo se almacena información de control para el sistema 12 HVAC en la memoria 32. La información de control a modo de ejemplo se almacena en lugares de memoria direccionables que tienen números indizados de dirección de cero a once. Se ha de tener en cuenta que estos índices de dirección pueden representar o fácilmente ser mapeados con las direcciones particulares de estos lugares de memoria. Cada lugar de memoria direccionable tiene un valor de parámetro de control en una porción de byte inferior del lugar direccionable y un valor de imagen de verificación almacenado en cada porción de byte superior del mismo lugar de memoria direccionable.

El valor de parámetro de control para la identificación de red del sistema 12 de HVAC se almacena preferiblemente en las porciones de byte inferiores de tres lugares de memoria sucesivos que tienen índices de direccionamiento de nueve a once. La imagen de verificación de este valor de parámetro de control se almacena preferiblemente en las porciones de byte superiores de estos lugares de memoria. Las imágenes de verificación para cada uno de los valores de los parámetros de control almacenados por tanto son el complemento a dos de estos valores de parámetro de control almacenados.

Haciendo referencia ahora a la figura 4A, se ha proporcionado un procedimiento para leer los diversos valores de los parámetros de control almacenados en la memoria 32 que empieza con una operación 40 que indica que la potencia eléctrica ha sido proporcionada al procesador 28. El procesador 28 continúa con una operación 42 y establece el índice "i" de dirección de memoria igual a cero. El procesador continúa con las operaciones 44 a 68 con las que lee sucesivamente los bytes superior e inferior de los lugares de direccionamiento de cero a ocho y compara estos bytes para ver si satisfacen la relación matemática particular que se requiere para estos bytes. En caso de que la relación matemática particular sea satisfecha por un lugar particular, el procesador procederá a establecer una variable indicada igual al byte inferior del lugar de memoria bajo examen. El procesador usa preferiblemente una tabla de consulta tal como se establece en la figura 5 para identificar la variable particular que se ha de establecer igual al byte inferior de los lugares de memoria de cero a cinco. Esto no se requiere para los lugares de memoria de seis a nueve. En el caso en que los bytes inferior y superior de todos los lugares para una variable particular no demuestren una relación matemática apropiada cuando se leen, el procesador procederá a establecer la variable particular igual a un valor por defecto.

El procesador continuará finalmente desde la operación 64 o la operación 68 a una operación 69 y establecerá el índice "i" de dirección de memoria igual a nueve. En una operación 70 se pregunta si el índice "i" de dirección de memoria es igual a once. Puesto que el índice de dirección de memoria será inicialmente igual a nueve, el procesador continuará a una operación 72 y leerá tanto los bytes inferiores como los superiores del lugar de dirección de memoria particular identificado por este índice "i" de dirección de memoria. El procesador continúa en una operación 74 preguntando si el byte superior así leído del lugar "i" de dirección de memoria es igual al complemento a dos del byte inferior leído de la misma posición de dirección de memoria.

Haciendo referencia a la figura 3, la imagen de verificación almacenada en la porción de byte superior de cada lugar direccionable identificado por los índices de dirección de memoria de nueve a once debe ser el complemento a dos del valor de identificación de red. El anterior no será el caso si el valor de la identificación de red o la imagen de verificación del complemento a dos no son correctamente leídos del lugar de memoria que se examina. En este caso, el procesador 28 continuará saliendo de la operación 74 a lo largo de la trayectoria NO a una operación 82 e incrementará el índice "i" de la dirección de memoria en uno. El procesador retornará después a la operación 70 y continuará de nuevo a la operación 72 si el nuevo índice de dirección de memoria no es igual a once. Suponiendo que el índice de la dirección de memoria ha sido meramente incrementado de nueve a diez, el procesador continuará a la operación 74 y leerá los bytes inferior y superior de posicionamiento de dirección de memoria indicados por el índice "i" de dirección de memoria igual a diez. El procesador preguntará de nuevo en la operación 74 si el byte superior es igual al complemento a dos del byte inferior almacenado en esta posición de dirección de memoria particular. Suponiendo que el valor de identificación de red y su imagen de verificación de complemento a dos son leídos correctamente de esta posición direccionable, el procesador continuará desde la operación 74 a la operación 76 y preguntará si el byte inferior está dentro de un margen concreto de valores permisibles. El margen permisible de valores para la identificación de red formará parte preferiblemente de la tabla de consulta de la figura 5 y por tanto puede ser asociado inmediatamente con la posición de memoria de la cual fue leída la identificación de red. En el caso en que el byte inferior de la posición de memoria direccionable identificada por el índice de dirección de memoria actual "i" no está dentro del margen, el procesador continuará a lo largo de la trayectoria NO de la operación 76 e incrementando de nuevo el índice "i" de dirección de memoria en la operación 82 antes de volver a la operación 70. Suponiendo que el índice de dirección de memoria tiene ahora el valor incrementado a once, el procesador continuará a la operación 72 y de nuevo leerá los bytes inferior y superior de la posición de memoria correspondiente. Seguidamente contestará a la pregunta de si el byte superior es igual al complemento a dos del byte inferior en la operación 74. Suponiendo una relación de complemento a dos de estos valores, el procesador continuará a la operación 76 y contestará de nuevo a la pregunta de si el byte inferior está dentro de un margen predeterminado de valores permisibles para la identificación de red. Si el valor leído del byte inferior almacenado en la posición de almacenamiento de memoria once está dentro de los valores permisibles para el parámetro de identificación de red, el procesador continuará a la operación 78 y establecerá la variable designada como VALID_ID igual a verdad. Después de ello establecerá una variable designada como NTWK_ID igual al valor del byte inferior en la operación 80. Haciendo referencia a las operaciones 84 y 86, se ha de tener en cuenta que si todas las posiciones de dirección de memoria que tienen los índices de dirección de memoria de nueve a once no tienen un valor de identificación de red leído y correctamente almacenado y una imagen de verificación del complemento a dos correspondiente, entonces el procesador continuará en la operación 84 para

ES 2 284 165 T3

establecer la variable de NTWK_ID igual en un valor por defecto. El procesador continuará a la operación 86 en la que la variable VALID_ID de indicador se establece igual a falsa.

5 Se apreciará que como un resultado de leer potencialmente las tres posiciones de almacenamiento que tienen los índices de dirección de memoria nueve a once, el procesador tiene la oportunidad de verificar una lectura correcta de los bytes superior e inferior de al menos una de estas posiciones de almacenamiento. Para cualquiera de tales verificaciones, el procesador necesitará también hallar que el valor de un byte inferior verificado está dentro del margen permisible para la identificación de red almacenada en estas posiciones. En ese caso, el procesador habrá establecido la variable indicadora VALID_ID igual a verdad en la operación 78 y establecido el control NTWK_ID
10 variable igual al valor del byte inferior en la posición de almacenamiento particular que pasó los ensayos sucesivos de las operaciones 74 y 76. En el caso en que ninguno de los valores de los bytes leídos de las posiciones nueve a once de almacenamiento satisfagan las operaciones dictadas por las operaciones 74 y 76, entonces el procesador habrá establecido la variable NTWK_ID igual a un valor por defecto de la tabla de consulta en la figura 5 y establecerá la variable indicadora VALID_IN igual a falsa.

15 La variable de control NTWK_ID aparecerá preferiblemente en un programa de protocolo de comunicación ejecutado por el procesador 28 cuando este desee identificar por sí mismo al controlador 10 de sistemas. A este respecto, el controlador 10 de sistemas habrá sido programado para que consulte de los sistemas 12 y 14 HVAC para una coincidencia de posibles identificaciones de red dentro de un margen de posibles identificaciones de red almacenado en el controlador 10 de sistema. Este margen corresponderá preferiblemente al margen permitido de valores en la operación
20 76. Cuando el controlador de los sistemas envía la particular identificación de red correspondiente al valor de la variable NTWK_ID, el sistema 12 de HVAC responderá y se identificará el mismo como el particular sistema HVAC que tiene asignada la identificación de redes. Esto permite al controlador de sistemas comunicar eficazmente después con el sistema 12 HVAC que usa la particular identificación de red.

25 El procesador continuará a partir de la operación 80 o la operación 86 a una operación 88 en la que la variable de indicador denominada MEM_WRIT se establecerá igual a verdad. El procesador continúa a partir del establecimiento de MEM_WRIT igual a verdad en la operación 88 a una operación 90 en la que se pregunta si MEM_WRIT es igual a verdad. MEM_WRIT habrá sido establecida igual a verdad en la operación 88 para de ese modo originar que el
30 procesador continúa a una operación 92. Como será evidente más adelante, el procedimiento que empieza con la operación 92 está dirigido a escribir valores y respectivas imágenes de verificación de los valores en la memoria 32 bajo una diversidad de circunstancias.

35 Haciendo referencia a la operación 92, el índice "i" de dirección de memoria se establece igual a cero. Otro índice "j" que se usará para seguir el número de intentos de escritura en una posición de memoria particular en la memoria 32 se establece también igual a cero. El procesador continúa a las operaciones 94 a 132 para examinar los lugares de cero a ocho de memoria para determinar si los bytes leídos superior e inferior de cada lugar de memoria satisfacen la requerida relación matemática. El procesador continúa para escribir el valor actual de la variable asociada con el lugar de memoria si el mismo es necesario. Esto ocurrirá si cualquiera de los bytes superiores e inferiores leídos no satisface
40 la relación matemática requerida o el byte inferior leído no es igual al valor actual de la variable correspondiente. En ese momento como el índice "i" de dirección de memoria es igual a nueve, el procesador continuará desde la operación 132 a una operación 134.

45 Haciendo referencia a la operación 134, el procesador lee las porciones de byte inferior y superior del lugar de almacenamiento indicado por el índice "i" de dirección de memoria actual. El procesador continúa en una operación 136 para preguntar si la porción de byte superior de la posición de memoria es igual a un complemento a dos de la porción de byte inferior del lugar de memoria leído, Haciendo referencia a la figura 3, el valor de byte superior para un lugar de memoria que tiene un índice de dirección de memoria de nueve, diez u once debe tener una imagen de verificación de complemento a dos almacenada en el mismo. Si la lectura de los bytes superior e inferior tiene esta relación en cualquier posición de memoria que tenga uno de los índices de dirección anteriormente mencionados,
50 entonces el procesador continuará a una operación 138 y preguntará si el valor de byte inferior es igual al valor presente de la variable de control de HVAC_ID que es usada por el procesador 28. En el caso en que el valor del byte inferior leído de la memoria 32 en el lugar de almacenamiento no iguale el valor de la variable de control de NTWK_ID, el procesador continúa a lo largo de la trayectoria NO que sale de la operación 138 a una operación 140. Haciendo
55 referencia de nuevo a la operación 136, en el caso en que el byte superior no tenga la relación de complemento a dos correcta con el valor del byte inferior leído para cualquier lugar de memoria que tenga uno de los índices de dirección de nueve, diez u once, el procesador continuará también pasando de la operación 136 a la operación 140.

60 Haciendo referencia a la operación 118, el procesador pregunta si VALID_ID es igual a verdad. Se recordará que desde las operaciones 72 a 78 VALID_ID será verdad si el procesador ha leído y verificado satisfactoriamente la relación del byte superior con el byte inferior durante al menos una de las posiciones de almacenamiento nueve a once y ha verificado además que el byte inferior está dentro de un margen permisible. Suponiendo que VALID_ID es verdad, el procesador continuará a lo largo de la trayectoria a una operación 142 en la que el valor de la variable NTWK_ID en el procesador 28 se escribe en la porción de byte inferior del lugar de memoria identificado mediante el
65 índice "i" de dirección de memoria actual. El procesador continúa ahora a la operación 144 y escribe el complemento a dos del valor de la variable NTWK_ID en el procesador 28 en la porción de byte superior del mismo lugar de memoria. El procesador procede a establecer RE_RUN igual a verdad en la operación 124. El índice "j" de intento de escribir es incrementado en uno en la operación 148 antes de proceder a preguntar en la operación 150 si este índice "j" de

ES 2 284 165 T3

intentar escribir es igual a cinco. Si no lo es, el proceso retrocederá a la operación 134 y de nuevo leerá las porciones de byte inferior y superior de la posición de memoria identificada por el índice “i” de dirección de memoria. El hecho de que las operaciones 142 y 144 de escritura no fueron satisfactorias anteriormente o si la operación 134 de lectura es incorrecta, el procesador lo notará en cualquiera de las operaciones 136 o 138. En cualquier caso, el procesador ejecutará de nuevo las operaciones 140 a 150 en las que se intentará escribir de nuevo en esta posición de memoria particular. El procesador continuará intentando escribir en este lugar de memoria hasta que el índice “j” de intento de escritura sea igual a cinco en la operación 150 o hasta que el byte superior tenga la relación de complemento a dos con el byte inferior como se requiere en la operación 136 y el byte inferior sea igual al valor presente de NTWK_ID en el procesador 28 como se requiere en la operación 138. Después de haber sido verificada cualquier escritura satisfactoria en las operaciones 136 y 138 o después de cinco intentos de escritura sucesivos, el procesador pasará a la operación 152 e incrementará el índice “i” de dirección de memoria mediante uno y de nuevo establecerá el índice “j” de intento de escritura igual a cero. El procesador preguntará en la operación 154 si el índice “i” de dirección de memoria es igual a once. Mientras el valor del índice de memoria “i” no ha sido aumentado a once, el procesador reejecutará de nuevo las operaciones 134 a 152 y tratará de verificar que el valor correcto de NTWK_ID ha sido escrito en la respectiva posición de byte inferior y que el complemento a dos del mismo ha sido escrito correctamente en la posición de byte superior. Cuando las tres posiciones de dirección de memoria hayan sido leídas y escritas si es necesario y después de ello verificado si el procedimiento ha sido intentado hasta cinco veces para cada lugar de memoria, entonces el procesador continuará desde la operación 154 a una operación 156.

Haciendo referencia a la operación 156, el procesador pregunta si el indicador RE_RUN es igual a verdad. Este indicador habrá sido establecido igual a verdad en cualquiera de las operaciones 106, 124 o en la operación 146 si ha habido una escritura en cualquier posición de memoria particular. Si esto ha sucedido, el procesador continuará a una operación 158 y establecerá RE_RUN igual a falso. El procesador continúa después a la operación 160 y consulta si ha sido recibida una comunicación para cualquiera de las variables identificadas por el índice “k” de variable numerado de cero a cinco. Se ha de entender que ese tipo de comunicación será recibido en un formato reconocible que permita al procesador almacenar un byte encabezador que identifique el parámetro de control seguido por un byte de información que contiene el valor del parámetro de control en una memoria intermedia de software. El procesador leerá cualquiera de los bytes encabezadores recibidos en la memoria intermedia de software en la operación 160 y tendrá en cuenta si cualquiera de los códigos de bytes de encabezador identifica un parámetro de control almacenado en una de las posiciones de memoria que tienen un índice de direccionamiento de cero a cinco. Si un código de bytes de encabezador correspondiente a cualquiera de tales parámetros de control, el procesador anotará la variable “k” indizada correspondiente de la tabla de consulta en la figura 5.

En el caso en que no haya sido recibida comunicación alguna para cualquiera de estas variables, el procesador continuará a la operación 168 y preguntará si ha sido recibida una comunicación para la variable de control UNIT_TYPE. Esto se efectuará examinando los bytes encabezadores en la memoria intermedia de software para averiguar si cualquiera de estos bytes identifica un valor de parámetro que haya sido recibido por la variable de control UNIT_TYPE.

Suponiendo que no hayan sido recibidas comunicaciones para la variable de control UNIT_TYPE, el procesador continuará a lo largo de la trayectoria NO de salida de la operación 168 a una operación 176 en la que consultará si ha sido recibida una comunicación para la variable NTWK_ID. Esto se efectuará examinando cualquier byte encabezador almacenado en la memoria intermedia de software para averiguar si cualquiera de estos bytes encabezadores indica que una identificación de red ha sido recibida del dispositivo 18 de control remoto. Si un código de byte encabezador corresponde al código para el parámetro de identificación de red, el procesador asociará la variable de NTWK_ID correspondiente con este por medio de la tabla de consulta de la figura 5. El procesador procederá a establecer la variable NTWK_ID igual al byte de identificación de red almacenado asociado con este byte encabezador en la operación 178 antes de proceder a establecer MEM_WRIT y VALID_ID igual a verdad en las operaciones 180 y 182. El procesador continuará a la operación 166 y por consiguiente de nuevo a la operación 90. El procesador continuará ahora a través de las operaciones 92 a 136 como se ha examinado anteriormente y posiblemente notará que el byte inferior de la posición de dirección de memoria que tiene un índice de dirección de memoria de nueve no es igual al valor actual de la variable NTWK_ID en una operación 138. Este solicitará la escritura normal del valor actual de la variable NTWK_ID en los lugares nueve a once en las operaciones 142 a 154. La variable RE_RUN se establecerá igual a verdad en la operación 146 si esto ocurre. El procesador continuará ahora a través de las operaciones 156 y 158 y establecerá RE_RUN igual a falso.

Haciendo referencia de nuevo a las operaciones 160, 168 y 176, el procesador continuará a lo largo de las trayectorias NO fuera de estas operaciones si no han sido recibidas comunicaciones por el procesador para cualquiera de las variables indicadas. El procesador pasará de la operación 176 a la operación 166 y ejecutará cualquiera de las rutinas de control antes de retornar de nuevo a la operación 90. Puesto que MEM_WRIT permanece verdad, el procesador continuará de nuevo a través de las operaciones 92 a 156. Suponiendo que todas las verificaciones sean efectuadas satisfactoriamente en la primera lectura de todos los bytes superiores e inferiores de los lugares de memoria, el procesador notará que RE_RUN es falso en la operación 156. Esta le pedirá al procesador que pase a una operación 184 y establezca MEM_WRIT igual a falsa. Suponiendo que no se han recibido comunicaciones para las variables indizadas de cero a cinco o para las variables de control UNIT_TYPE o NTWK_ID, el procesador continuará a través de las operaciones 160, 168 y 176 a la operación 90. Puesto que MEM_WRIT es ahora falsa, el procesador continuará a lo largo de la trayectoria NO de la operación 90 a la operación 160. Se apreciará que el procesador continuará para ejecutar solamente las operaciones 160, 168, 176, 166 y por consiguiente retornará a la operación 90 hasta que una comunicación haya sido recibida para cualquier variable vigilada. Cualquier cambio en el valor de cualquier variable

ES 2 284 165 T3

asociada con las posiciones de memoria que tengan índices de dirección de memoria de cero a once solicitará la lectura y escritura a cualquiera de las posiciones de memoria únicas para variables de cero a cinco o a las tres posiciones de memoria designadas para la variable de control UNIT_TYPE o los tres lugares de memoria designado lugares de memoria para la variable NTWK_ID. Esta lectura y escritura debe originar una imagen de verificación única escrita para las tres posiciones de memoria separadas para la variable de control UNIT_TYPE y las tres posiciones de memoria separadas para la variable NTWK_ID. En el caso en que tales lecturas y escrituras estén sometidas a un ambiente de elevado ruido eléctrico, entonces se producirán lecturas seguidas por escrituras hasta cinco veces sucesivas para cada lugar de memoria. Cuando se requieren repetidas lecturas y escrituras para cualquiera de estos lugares, el procesador continuará notando que una condición de reejecución está presente y por tanto el procedimiento completo se repetirá hasta que todas las posiciones de memoria sean leídas y verificadas correctamente la primera vez.

Haciendo referencia de nuevo a la operación 40 en el caso en que la potencia sea desconectada o anulada en cualquier momento, el procesador notará cuando se conecta de nuevo la potencia. El procesador continuará para establecer las variables indizadas asociadas con los lugares de memoria que tienen índices de dirección de memoria de cero a cinco iguales a porciones de byte inferior leídas de estas posiciones respectivas en las operaciones 44 a 50. El procesador pasará seguidamente a las operaciones 52 a 68 y examinará cuantas posiciones de memoria direccionables, tengan índices de dirección de memoria de seis a ocho, como sea necesario para efectuar los ensayos dictados por las operaciones 56 a 60. Cuando un par de porciones de byte superior e inferior de una de estas posiciones de memoria tenga la relación de complemento a uno apropiada requerida en la operación 56 y cuando el byte inferior del mismo lugar esté dentro del margen en la operación 60, el procesador procederá a la operación 64 y establecerá la variable UNIT_TYPE igual al valor de la porción de byte inferior de la posición de memoria particular. En el caso en que ninguna de las posiciones de memoria direccionables tenga posiciones de byte superior e inferior que pasen los ensayos dictados por las operaciones 56 y 60, el procesador continuará a la operación 66 y establecerá la variable UNIT_TYPE igual a un valor por defecto.

Haciendo referencia a las operaciones 70 a 86, el procesador procederá a examinar tantas posiciones de memoria direccionables, que tengan índices de dirección de memoria de nueve a once, como sea necesario para efectuar los ensayos dictados por las operaciones 74 y 76. Esto debe normalmente originar en la variable NTWK_ID que se establece igual a la porción de byte inferior de la primera posición de memoria direccionable que pase los ensayos dictados por las operaciones 74 y 76. Si ninguna de estas posiciones de memoria pasa estos ensayos, entonces la variable NTWK_ID se establece igual al valor por defecto en la operación 84.

Ha de apreciarse en lo expuesto que ha sido descrito un procedimiento para leer y escribir seguramente los valores de NTWK_ID y la variable UNIT_TYPE para un número de posiciones de memoria asociados con cada variable. La escritura de los valores de estas variables está acompañada también por una escritura correspondiente de la imagen de verificación para las segundas porciones de las mismas posiciones de memoria. Una escritura de cualquiera de estas posiciones es acompañada por una lectura de todas las posiciones de memoria en las que han sido almacenados valores para verificar que los valores y las imágenes de verificación correspondientes de todas las variables han sido almacenados correctamente. Lecturas seguidas por escrituras se sucederán hasta que todos los valores registrados y las respectivas imágenes de verificación puedan ser leídos sin error alguno.

Ha de apreciarse que una realización particular de la invención ha sido descrita. Alteraciones, modificaciones y mejoras en la misma se les ocurrirán fácilmente a los expertos en la técnica. Consecuentemente, la descripción anterior se efectúa solamente a modo de ejemplo y la invención ha de ser limitada solamente por las reivindicaciones siguientes y las equivalentes a las mismas.

50

55

60

65

ES 2 284 165 T3

REIVINDICACIONES

5 1. Un procedimiento para asignar valores de identificaciones a sistemas (12, 14) HVAC de red dentro de una red de comunicación, en el que los sistemas (12, 14) HVAC dentro de la red pueden ser identificados y se puede comunicar con ellos usando un valor asignado de identificación de red, comprendiendo dicho procedimiento las operaciones de:

transmitir una señal desde un dispositivo (10, 18) que contiene los valores de una identificación de red que ha de ser asignada a un sistema (12, 14) de HVAC particular con un formato de señal predeterminado;

10 recibir la señal que contiene el valor de la identificación de red en un receptor dentro del sistema (12, 14) de HVAC particular que ha de ser asignada a la identificación de red;

15 enviar el valor de la identificación de red a un procesador (28) programado asociado con el receptor dentro del sistema (12, 14) HVAC particular que ha de ser asignado a la identificación de red:

20 asignar el valor de la identificación de red al sistema HVAC (12, 14) almacenando el valor de la identificación de red en una memoria (32) no volátil asociada con el procesador (28) programado de modo que el valor almacenado en la memoria (32) puede después de ello ser usado mediante el procesador programado (28) para identificar el sistema (12, 14) HVAC particular; y estando **caracterizado** porque

el procedimiento de asignar valores de identificación a los sistemas (12, 14) HVAC de red incluye un usuario que manualmente selecciona la identificación de red que ha de ser asignada a un sistema (12, 14) HVAC particular.

25 2. El procedimiento de la reivindicación 1, que comprende además las operaciones de:

leer el valor de la identificación de red almacenado en la memoria (32) no volátil siguiendo una salida de potencia eléctrica al sistema (12, 14) HVAC;

30 establecer una variable de identificador de red igual al valor de la identificación de red leído de la memoria (32) no volátil de modo que el valor de la variable de identificador de red se usa mediante el procesador (28) en la identificación del sistema HVAC particular (12, 14) dentro de la red.

35 3. El procedimiento de la reivindicación 1, que comprende además las operaciones de,

transformar el valor de la identificación de red en una imagen de verificación de acuerdo con una transformación matemática particular; y

40 almacenar la imagen de verificación en la memoria (32) no volátil en asociación con el valor almacenado de la identificación de red.

4. El procedimiento de la reivindicación 3, que comprende además las operaciones de:

45 leer ambos, el valor de la identificación de red almacenado en la memoria (32) no volátil y el valor de la imagen de verificación asociada con el mismo;

50 comparar los valores leídos de la identificación de red y la imagen de verificación asociada para determinar si el valor de la imagen de verificación tiene una relación matemática predeterminada con respecto al valor de la identificación de red que es dictado por dicha operación de transformación del valor de la identificación de red en la imagen de verificación; y

55 establecer un identificador de red variable igual al valor de la identificación de red leída de la memoria (32) no volátil cuando los valores leídos de la identificación de red y la imagen de verificación asociada tienen la relación matemática dictada por dicha operación de transformación del valor de la identificación de red, por lo que el valor de la variable de identificador de red es usado por el procesador (28) en la identificación del sistema HVAC particular (12, 14).

60 5. El procedimiento de la reivindicación 1, en el que dicha operación de transmitir una señal desde un dispositivo (10, 18) que contiene el valor de una identificación de red en un formato de señal predeterminado comprende la operación de:

transmitir un código de encabezador para la identificación de red seguido por el valor de la identificación de red.

65 6. El procedimiento de la reivindicación 5, en el que dicha operación de recibir la señal que contiene la identificación de red comprende la operación de:

almacenar temporalmente el código de encabezador en asociación con el valor de la identificación de red.

ES 2 284 165 T3

7. El procedimiento de la reivindicación 6, en el que dicha operación de almacenar el valor de la identificación de red comprende las operaciones de:

5 leer el código de encabezador almacenado temporalmente para la identificación de red;

asociar el código de encabezador almacenado temporalmente con una variable de identificador de red;

establecer la variable de identificador de red igual al valor de la identificación de red asociado con el código de encabezador; y

10 almacenar el valor de la variable de identificador de red igual al valor de la identificación de red asociado con el código de identificador en la memoria (32) asociado con el procesador (28) programado.

8. El procedimiento de la reivindicación 7, en el que dicha operación de asociar el código de encabezador almacenado temporalmente con la variable de identificador de red comprende la operación de:

consultar el código de encabezador en una tabla que contiene diversos códigos de encabezador de posibles valores de control de parámetros que pueden ser recibidos por el procesador (28), estando asociado cada código de encabezador con una variable particular usada en un programa ejecutable por el procesador (28).

9. El procedimiento de la reivindicación 1, en el que dicha operación de almacenar el valor de la identificación de red en una memoria (32) no volátil incluye la operación de:

escribir el valor de la identificación de red en al menos un lugar direccionable en la memoria (32) no volátil que ha sido establecida aparte para almacenar un valor de la identificación de red.

10. El procedimiento de la reivindicación 9, que comprende además las operaciones de:

transformar el valor de la imagen de verificación de la identificación de red de acuerdo con una transformación matemática particular; y

almacenar el valor de la imagen de verificación en una porción de cada posición direccionable establecida aparte para recibir el valor de la identificación de red.

11. El procedimiento de la reivindicación 10 que comprende además las operaciones de:

leer los valores almacenados de la identificación de red de cada posición direccionable establecida aparte para recibir el valor de la identificación de red;

leer la imagen de verificación almacenada del valor almacenado de la identificación de red de cada una de tales posiciones direccionables;

comparar la imagen de verificación de red del valor almacenado de la identificación de red con el valor leído de la identificación de red de cada una de las posiciones direccionables establecidas aparte para recibir la identificación de red para determinar si la imagen de verificación refleja la relación matemática dictada mediante dicha operación de transformación del valor de la identificación de red en la imagen de verificación; y

volver a escribir el valor de la identificación de red y la imagen de verificación en cualquier posición de memoria direccionable cuando la imagen de verificación leída no satisfaga la relación matemática predeterminada con respecto al valor leído de la variable de identificación de red para esa posición de memoria direccionable.

12. El procedimiento de la reivindicación 10 que comprende además las operaciones de:

leer ambos, el valor de la identificación de red y el valor de la imagen de verificación de al menos una posición de memoria direccionable en la memoria (32) no volátil establecida aparte para almacenar un valor de la identificación de red a continuación de una avería de la potencia eléctrica en el sistema HVAC (12, 14);

comparar los valores de la identificación de red y la imagen de verificación leída de al menos una posición direccionable para determinar si el valor de la imagen de verificación satisface una relación matemática predeterminada con respecto al valor de la identificación de red dictada por dicha operación de transformación del valor de la identificación de red en la imagen de verificación; y

establecer una variable de identificador de red igual al valor de la identificación de red leído de al menos una posición direccionable cuando los valores leídos de la identificación de red y la imagen de verificación satisfacen la relación matemática predeterminada dictada por dicha operación de transformación del valor de la identificación de red en la imagen de verificación por lo que el valor de la variable de identificador de red es usada por el procesador (28) en la identificación del sistema (12, 14) de HVAC dentro de la red.

ES 2 284 165 T3

13. El procedimiento de la reivindicación 12 que comprende además las operaciones de:

5 leer el valor de la identificación de red y el valor de la imagen de verificación de al menos una posición direccionable más en la memoria (32) no volátil establecida aparte para almacenar un valor de la identificación de red a continuación de una avería de la potencia eléctrica en el sistema HVAC (12, 14) cuando los valores leídos de la identificación de red y la imagen de verificación de la posición de memoria leída no satisfacen la relación matemática predeterminada dictada por dicha operación de transformación del valor de la identificación de red en la imagen de verificación;

10 comparar los valores de la identificación de red y la imagen de verificación leída desde al menos una posición direccionable más para determinar si el valor de la imagen de verificación satisface la relación matemática predeterminada con respecto al valor de la identificación de red dictada por dicha operación de transformación del valor de la identificación de red en la imagen de verificación; y

15 establecer una variable de identificador de red igual al valor de la identificación de red leída de al menos una posición direccionable cuando los valores leídos de la identificación de red y verificación de imagen satisfacen la relación matemática predeterminada dictada por dicha operación de transformación del valor de la identificación de red en la imagen de verificación por lo que el valor de la variable (15) de identificador de red es usada por el procesador (28) en la identificación del sistema (12, 14) de HVAC particular dentro de la red.

20 14. El procedimiento de la reivindicación 13 que comprende además, establecer la variable de identificador de red igual a un valor por defecto cuando los valores leídos de todas las posiciones direccionables en la memoria (32) no volátil establecida aparte para almacenar un valor de la identificación de red fallan en la demostración de la relación predeterminada dictada por dicha operación de transformación del valor de la identificación de red en la imagen de verificación por lo que el valor de la variable de identificador de red es usado por el procesador en la identificación del particular sistema (12, 14) HVAC dentro de la red.

25 15. El procedimiento de la reivindicación 1, en el que dicho dispositivo comprende un dispositivo (18) mantenido a mano remoto independiente de la red de comunicación.

30 16. El procedimiento de la reivindicación 15, en el que dicho dispositivo (18) mantenido a mano es un dispositivo mantenido a mano remoto de infrarrojos.

35 17. Un sistema de control para sistemas (12, 14) HVAC de red, en el cual cada sistema (12, 14) HVAC dentro de la red puede ser identificado y comunicado usando un valor asignado de identificación de red que comprende:

medios para transmitir una señal desde un dispositivo (10, 18) que contiene un valor de la identificación de red para que sea asignado a un sistema (12, 14) HVAC particular en un formato de señal predeterminado;

40 medios para recibir la señal que contiene el valor de la identificación de red en un receptor dentro del particular sistema HVAC (12, 14) que ha de ser asignado a la identificación de red;

medios para enviar el valor de la identificación de red a un procesador (28) programado asociado con el receptor dentro del particular sistema HVAC (12, 14) que ha de ser asignado a la identificación de red;

45 medios para asignar el valor de la identificación de red al sistema HVAC (12, 14) para almacenar el valor de la identificación de red en una memoria (32) no volátil asociada con el procesador (28) programado de modo que el valor almacenado en la memoria (32) puede ser usado después de ello por el procesador (28) programado para identificar el particular sistema HVAC (12, 14) dentro de la red; y que está **caracterizado** porque:

50 el sistema de control está configurado de modo que un usuario puede seleccionar manualmente la identificación de red para que sea asignada a un particular sistema HVAC (12, 14).

55 18. El sistema de control de la reivindicación 17, en el que dicho dispositivo comprende un dispositivo (18) mantenido a mano remoto independiente de la red de comunicación.

19. El sistema de control de la reivindicación 18, en el que dicho dispositivo (18) mantenido a mano remoto comprende un dispositivo mantenido a mano remoto infrarrojo.

60 20. Una red de sistemas HVAC (12, 14) que comprende un sistema de control según la reivindicación 17.

65

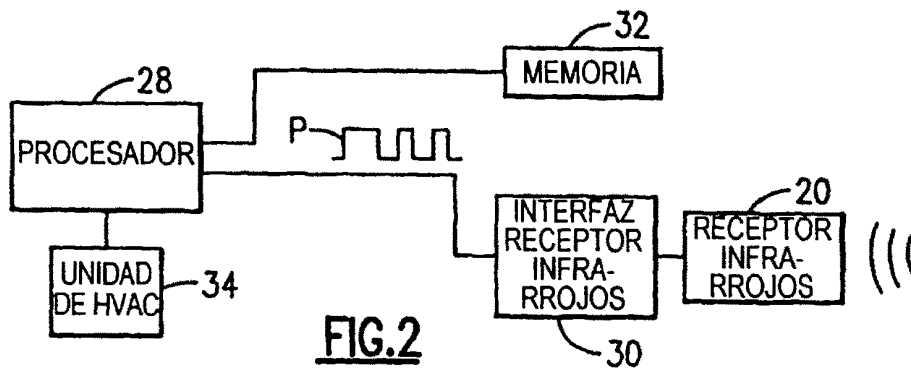
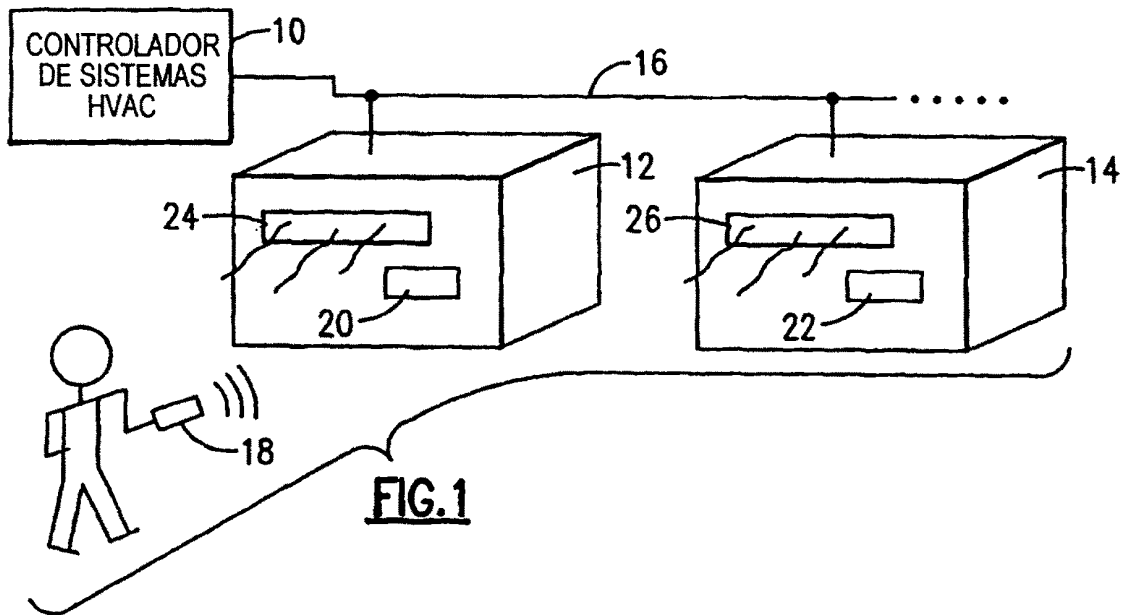
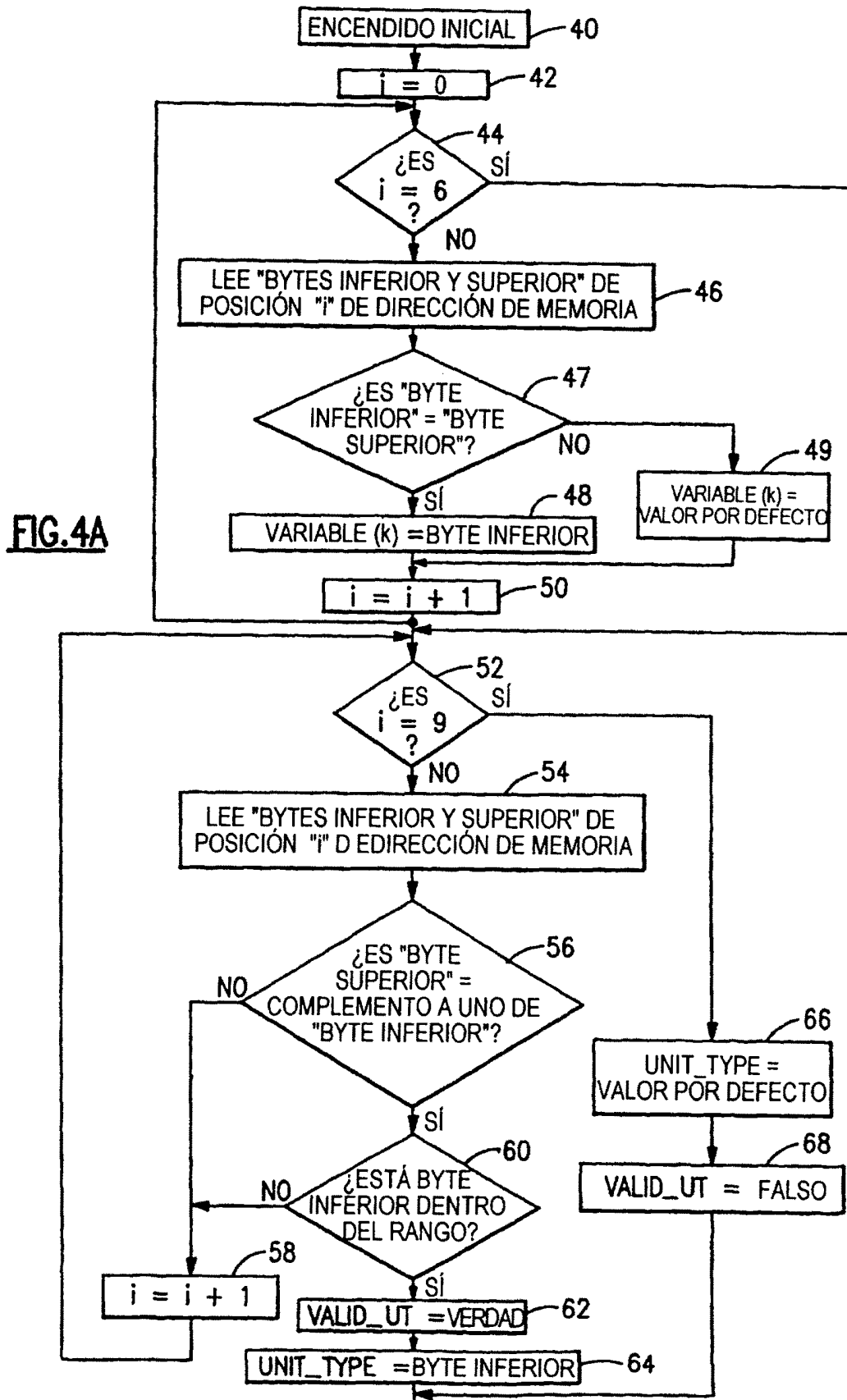


FIG. 3

ÍNDICE "I" DE DIRECCIÓN DE MEMORIA	POSICIÓN DIRECCIONABLE	
	PARÁMETRO ALMACENADO EN BYTE INFERIOR	TIPO DE IMAGEN DE VERIFICACIÓN DE BYTE SUPERIOR
0	CONTROL DE CALOR	MISMO VALOR
⋮	⋮	⋮
5	CONTROL DE VENTILADOR	MISMO VALOR
6	TIPO DE HVAC	COMPLEMENTO A UNO
7	TIPO DE HVAC	COMPLEMENTO A UNO
8	TIPO DE HVAC	COMPLEMENTO A UNO
9	ID. DE RED	COMPLEMENTO A DOS
10	ID. DE RED	COMPLEMENTO A DOS
11	ID. DE RED	COMPLEMENTO A DOS



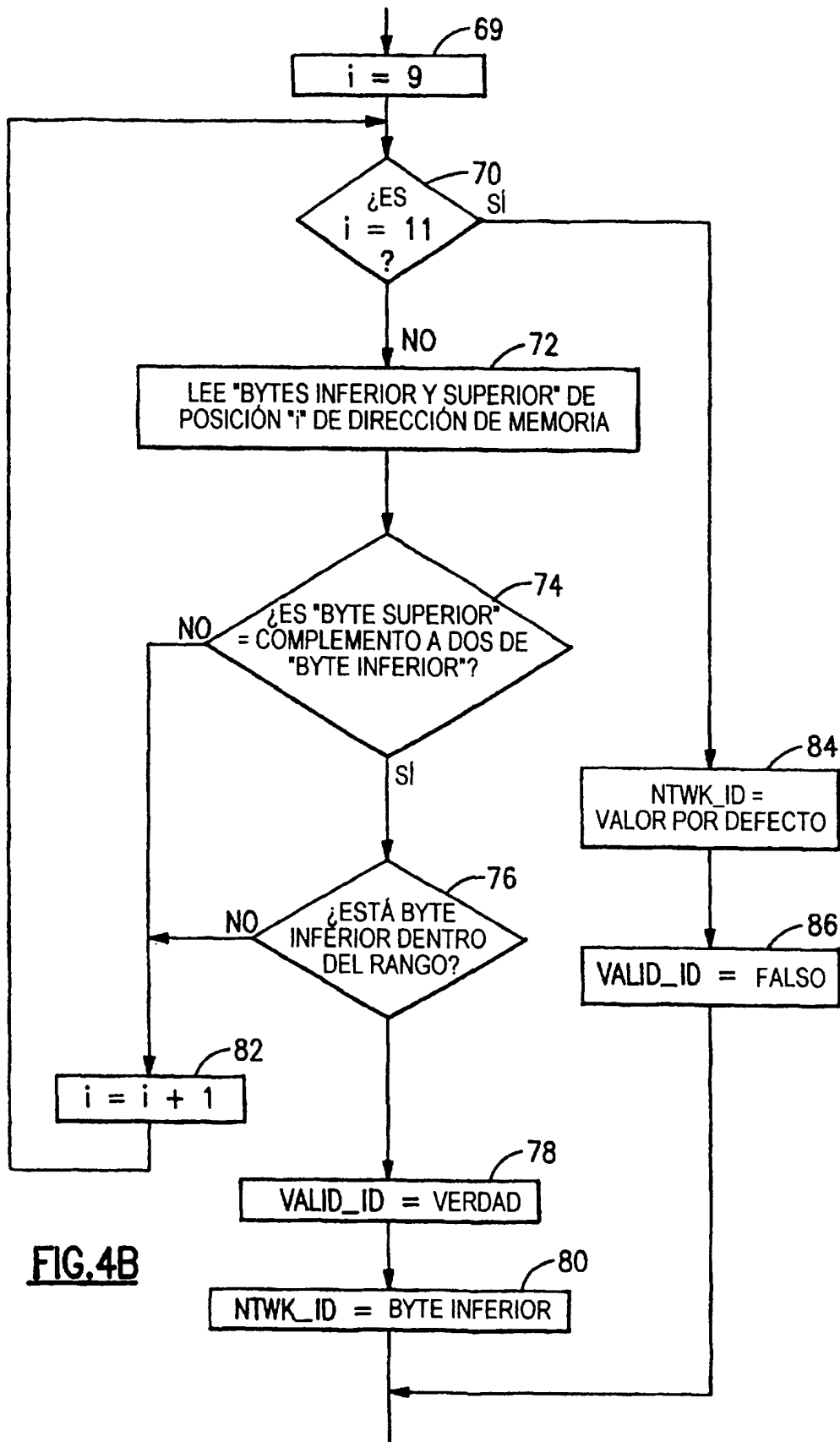
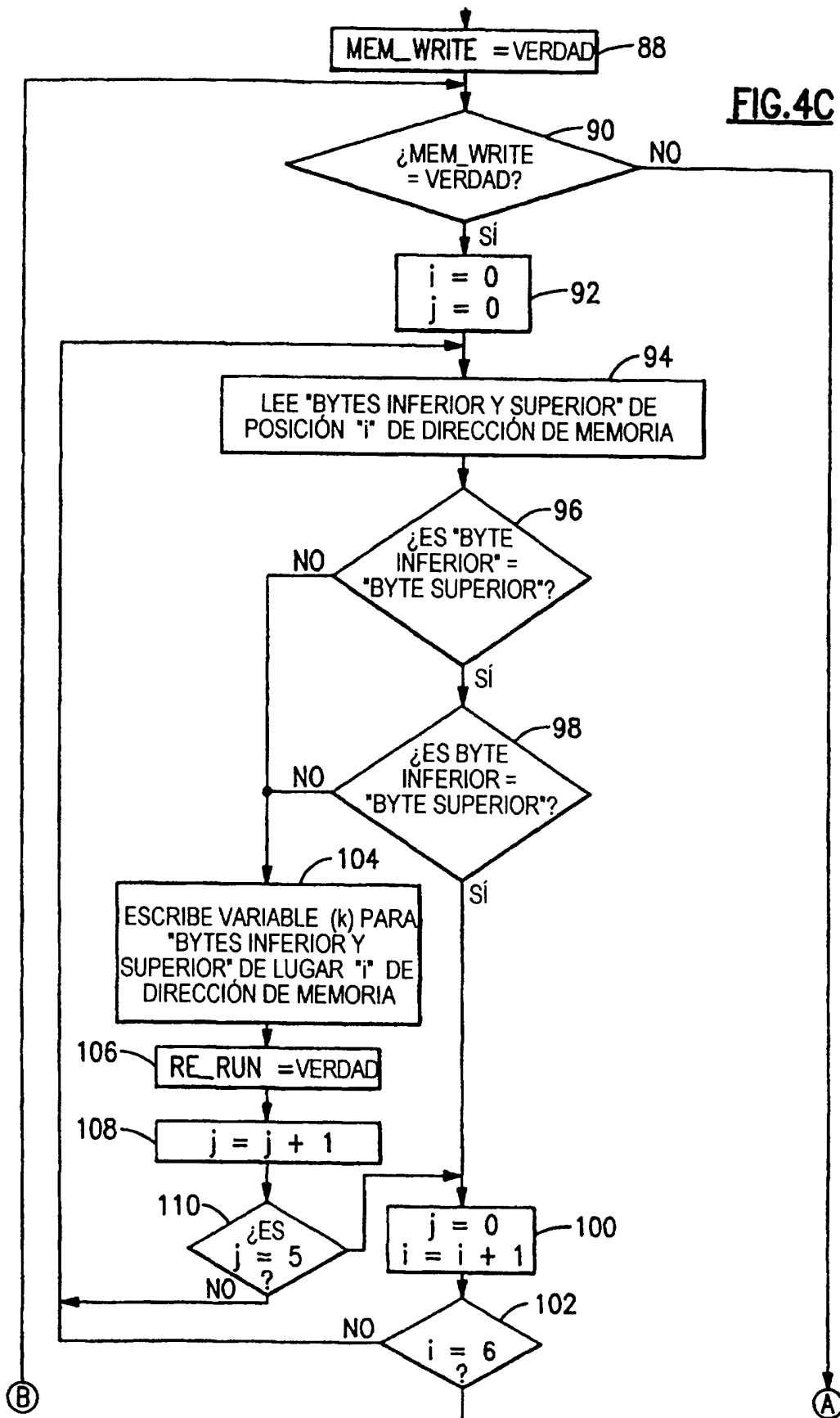
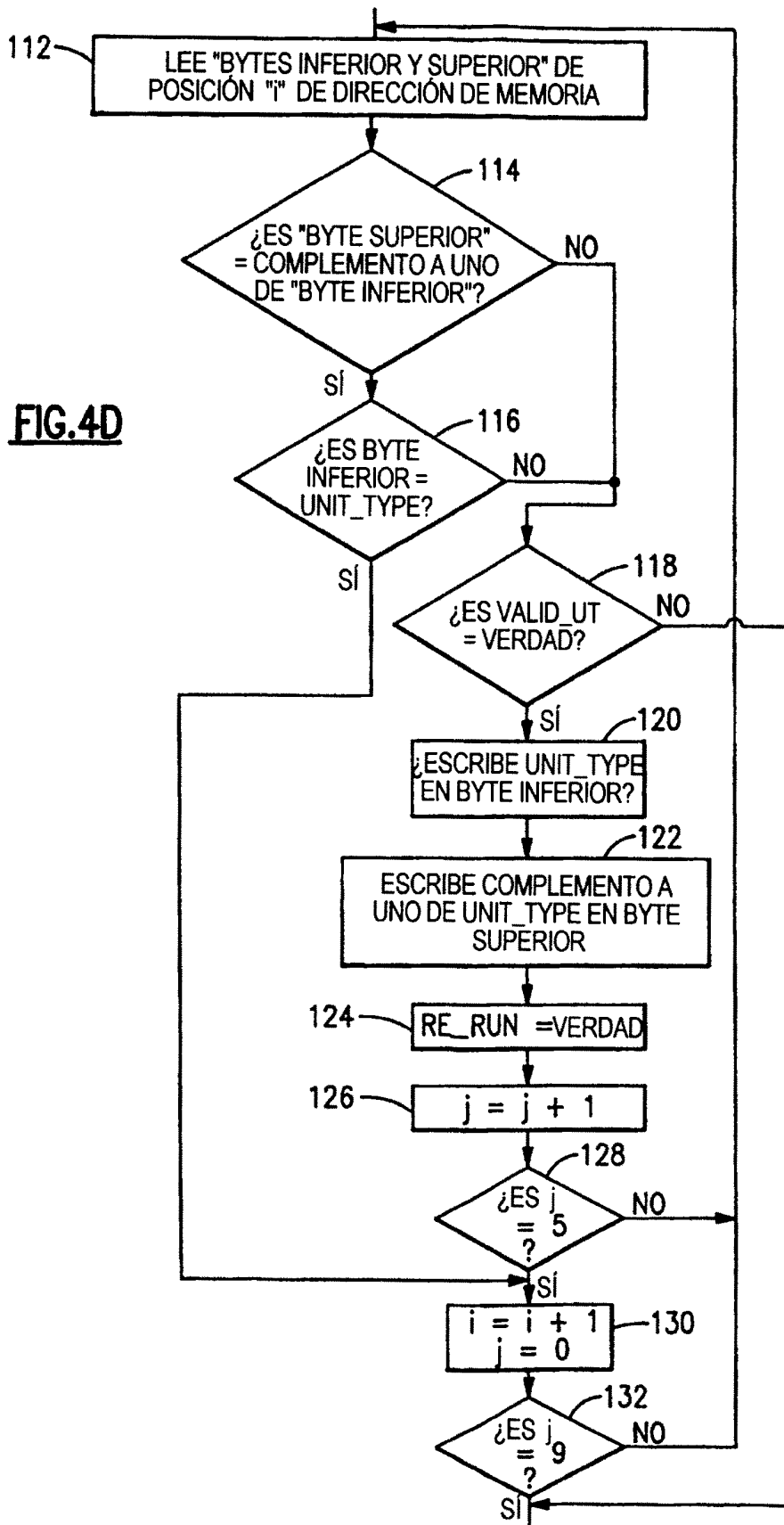
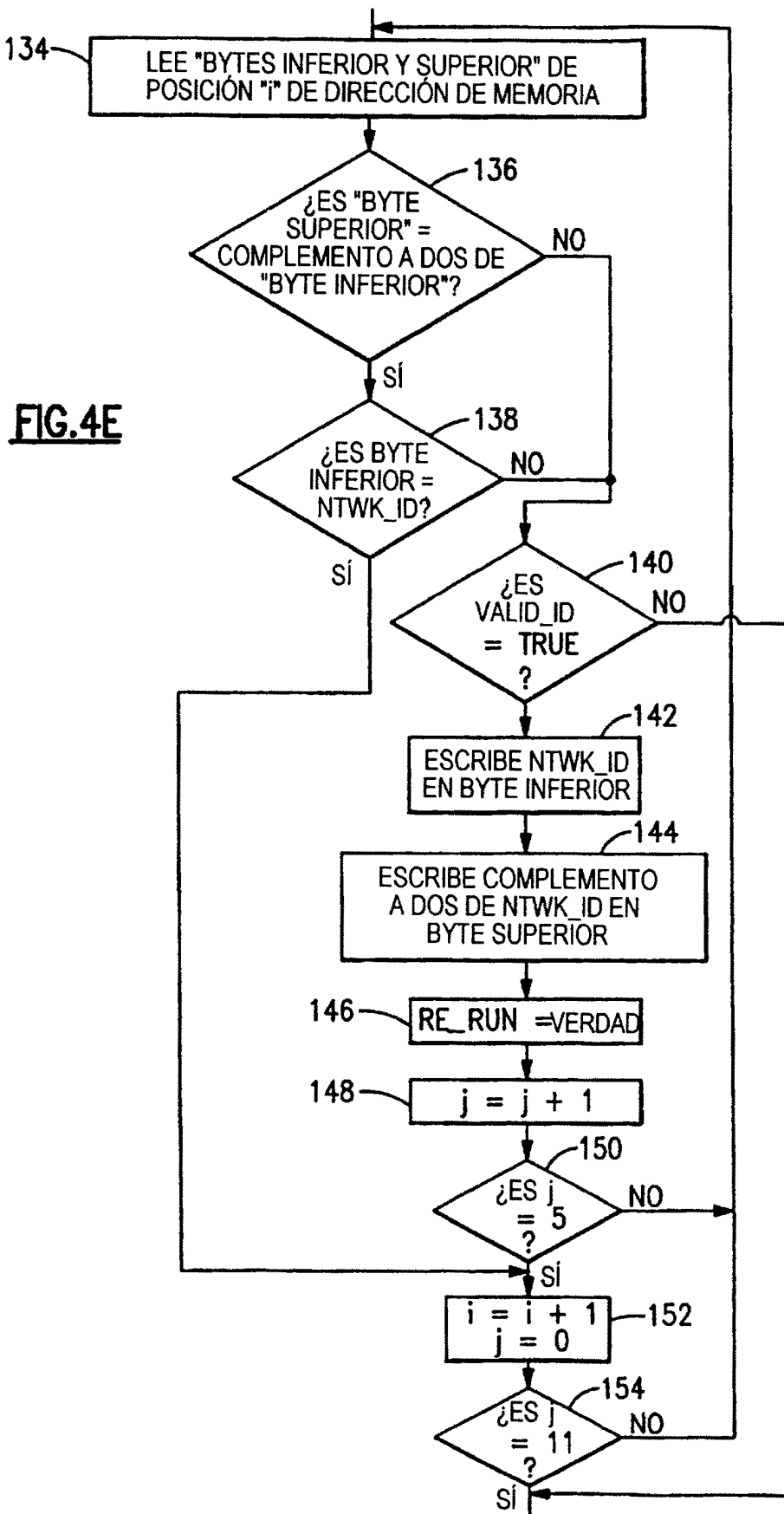


FIG. 4B

FIG.4C







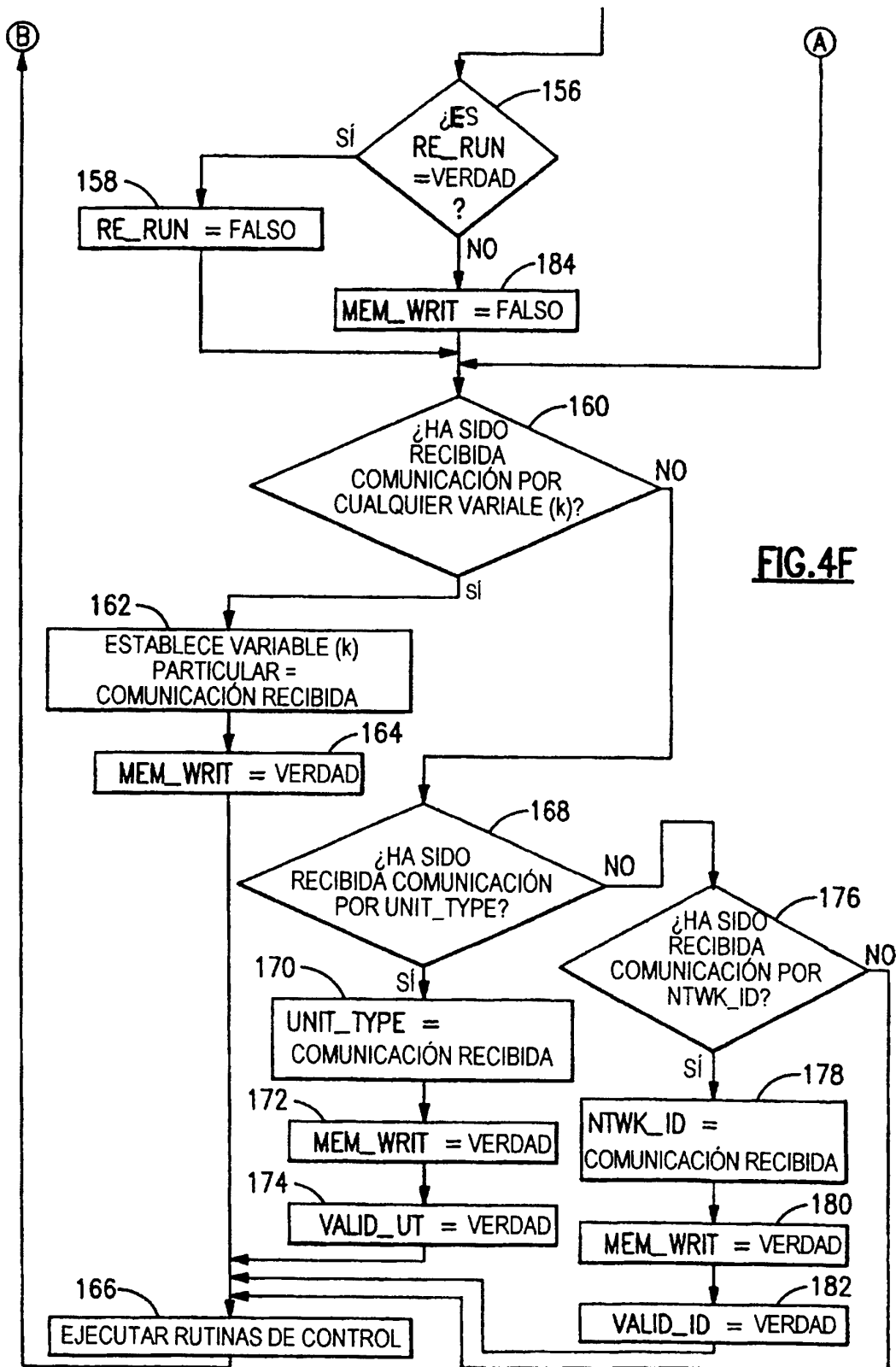


FIG. 4F

INDICE "i" DE DIRECCIÓN DE MEMORIA	VARIABLE DE CONTROL	CÓDIGO DE BYTES DE ENCABEZADOR	VALORES POR DEFECTO	RANGO DE VALORES
0	VARIABLE (0)	CÓDIGO 1	DEFECTO 1	RANGO 1
:	:	:	:	:
5	VARIABLE (5)	CÓDIGO 6	DEFECTO 6	RANGO 6
6	UNIT_TYPE	CÓDIGO 7	DEFECTO 7	RANGO 7
7	UNIT_TYPE	CÓDIGO 7	DEFECTO 7	RANGO 7
8	UNIT_TYPE	CÓDIGO 7	DEFECTO 7	RANGO 7
9	NTWK_ID	CÓDIGO 8	DEFECTO 8	RANGO 8
10	NTWK_ID	CÓDIGO 8	DEFECTO 8	RANGO 8
11	NTWK_ID	CÓDIGO 8	DEFECTO 8	RANGO 8

FIG.5