

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2009年3月26日 (26.03.2009)

PCT

(10) 国際公開番号
WO 2009/038042 A1

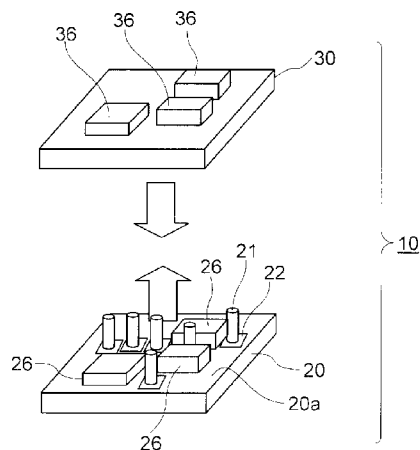
- (51) 国際特許分類:
H01L 25/065 (2006.01) H01L 25/18 (2006.01)
H01L 25/07 (2006.01) H05K 1/14 (2006.01)
- (21) 国際出願番号: PCT/JP2008/066655
- (22) 国際出願日: 2008年9月16日 (16.09.2008)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願2007-240785 2007年9月18日 (18.09.2007) JP
特願2008-091636 2008年3月31日 (31.03.2008) JP
- (71) 出願人 (米国を除く全ての指定国について): オリンパス株式会社 (OLYMPUS CORPORATION) [JP/JP]; 〒
- (72) 発明者; および
(75) 発明者/出願人 (米国についてのみ): 中村幹夫 (NAKA-MURA, Mikio) [JP/JP]; 〒1510072 東京都渋谷区幡ヶ谷2丁目43番2号 オリンパス株式会社内 Tokyo (JP). 近藤雄 (KONDO, Yu) [JP/JP]; 〒1510072 東京都渋谷区幡ヶ谷2丁目43番2号 オリンパス株式会社内 Tokyo (JP).
- (74) 代理人: 斎藤圭介 (SAITO, Keisuke); 〒1020072 東京都千代田区飯田橋2丁目8番5号 多幸ビル九段6階 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG,

[続葉有]

(54) Title: LAMINATED MOUNTING STRUCTURE AND METHOD FOR MANUFACTURING LAMINATED MOUNTING STRUCTURE

(54) 発明の名称: 積層実装構造体及び積層実装構造体の製造方法

[図1]



(57) Abstract: Provided is a laminated mounting structure wherein a narrow pitch is achieved and a height for mounting a component to be mounted is ensured. A method for manufacturing such laminated mounting structure is also provided. In the laminated mounting structure, at least one main surface is provided with a plurality of members each of which has a mounting region required for arranging and operating the component to be mounted and a connecting region for transmitting a signal for operating the component; and conductive members arranged in the connecting region between the facing members. The cross-section of the conductive member is the same as that of the connecting region or smaller, an end section of the conductive member reaches from the main surface of the one member to the main surface of the other member, and the height of the conductive member specifies an interval between the mounting regions.

(57) 要約: 狭ピッチ化を実現できるとともに、被実装部品を実装することのできる高さを確保することのできる積層実装構造体及び積層実装構造体の製造方法を提供する。少なくとも一方の主面上に被実装部品を設置、動作するために必要な実装領域、及び、被実装部品が動作するための信号伝達のための接続用領域、を備える複数の部材と、対向

[続葉有]



WO 2009/038042 A1



BH, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY,

KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MT, NL, NO, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告書

する部材との間の接続用領域に配置された導電部材と、を有し、導電部材の断面は、接続用領域と同じ又はそれより小さく、導電部材の端部は一方の部材主面から他方の部材主面に達し、導電部材の高さは、実装領域の間隔を規定する。

明 細 書

積層実装構造体及び積層実装構造体の製造方法

技術分野

[0001] 本発明は、積層実装構造体及び積層実装構造体の製造方法に関するものである。

背景技術

[0002] 従来、積層された電子回路基板を接続する基板間接続部材として、特許文献1(特開2001-144399号公報)に記載された基板間接続部材があった。この基板間接続部材は、剛性を有する導体からなる芯体を弾性体で覆うとともに、弾性体の周囲を導電性を有する材料で被覆するものである。基板間接続部材をこのように構成することにより、補修作業に際して電子回路基板を分離するのに加熱が必要でないという効果がある。

[0003] また、別の従来例として、電子部品を内蔵していながら小型で高密度の基板を実現するために、配線基板本体の貫通穴に樹脂により電子部品を固定した後、樹脂に研磨や穴あけの加工を行うことで電子部品の電極を露出させ、さらに配線基板本体の表裏面に配線層を形成するものが提案されていた。

[0004] 特許文献1:特開2001-144399号公報

発明の開示

発明が解決しようとする課題

[0005] しかしながら、特許文献1に記載の基板間接続部材は、狭ピッチ化が可能であったとしても以下の課題があった。すなわち、(1)積層された電子回路基板を互いに着脱することを前提としたものであり、(2)接続部材を複数形成する場合の凹部への位置あわせ及び組み立てが困難であり、(3)電子回路基板を多数積層することは考慮されていない、(4)少なくとも芯体と弾性体という二つの部材が必要であるため小型化が困難であった。

[0006] また、上記別の従来例は、基板厚さ内に内蔵できる電子部品は基板厚さより高さが小さい部品に限られている上に、基板本体表裏面の配線層を電子部品を介して接

続しなければならず、配線層の設計上の制約が大きいという課題があった。基板上
体表裏面の配線層を電子部品を介さずに接続する場合には、スルーホールを介して
接続することはできるが、スルーホール径よりも大きな電極パッド(ランド電極)を設け
る必要があり、基板接続部の狭ピッチ化が難しいため、基板主面の面積を小さくする
のには限界があった。

[0007] 本発明は、上記に鑑みてなされたものであって、狭ピッチ化を実現できるとともに、
被実装部品を実装することのできる高さを確保することのできる積層実装構造体及び
積層実装構造体の製造方法を提供することを目的とする。また、本発明のさらなる目
的は、基板の配線自由度が高く、基板接続部の狭ピッチ化が可能なことにより、基板
主面の面積が小さい積層実装構造体を提供することにある。

課題を解決するための手段

[0008] 上述した課題を解決し、目的を達成するために、本発明の積層実装構造体は、少
なくとも一方の主面上に被実装部品を設置、動作するために必要な実装領域、及び
、被実装部品が動作するための信号伝達のための接続用領域、を備える複数の部
材と、対向する部材との間の接続用領域に配置された導電部材と、を有し、導電部
材の断面は、接続用領域と同じ又はそれより小さく、導電部材の端部は一方の部材
主面から他方の部材主面に達し、導電部材の高さは、実装領域の間隔を規定するこ
とを特徴としている。

[0009] 本発明の積層実装構造体において、導電部材の周囲に補強部材が設置されてい
ることが好ましい。

[0010] 本発明の積層実装構造体において、実装領域には被実装部品が実装されており、
複数の部材間の実装領域の間隔は被実装部品の高さより高いことが望ましい。

[0011] 本発明の積層実装構造体において、補強部材は、対向する部材の間の実装領域
に充填されているとよい。

[0012] 本発明の積層実装構造体において、導電部材が棒形状であることが好ましい。

[0013] 本発明の積層実装構造体において、導電部材は、一方の端部が連結された状態
において、他方の端部を前記部材に実装した後、前記連結された部分を除去してな
ることが望ましい。

- [0014] 本発明の積層実装構造体において、補強部材の一方の端部に、少なくとも一部が導電部材と電氣的に接続された導電パターンが形成されていることが好ましい。
- [0015] また、本発明の積層実装構造体の製造方法は、第1の部材に、被実装部品及び被実装部品の高さより高い導電部材を実装する工程と、第1の部材上の導電部材の周囲に、導電部材の第1の部材と逆側の端部を露出させて補強部材を形成する補強工程と、を備え、補強工程において、補強部材の第1の部材と逆の面を研磨して平坦化すると共に導電部材の端部を露出させることを特徴としている。
- [0016] 本発明の積層実装構造体の製造方法において、導電部材の一方の端部を、複数の前記導電体が連結された状態に形成する連結工程をさらに備えることが望ましい。
- [0017] 本発明の積層実装構造体の製造方法において、導電部材の第1の部材と逆側の端部を露出させて補強部材を形成した後、露出した導電部材の端部表面に金属膜を形成する工程と、導電部材端部表面の金属膜上にバンプを形成する工程と、を備えることが好ましい。
- [0018] 本発明の積層実装構造体の製造方法において、第1の部材は複数のモジュールに相当する大きさであり、絶縁材料形成工程の後に個片化工程を備えるとよい。

発明の効果

- [0019] 本発明にかかる積層実装構造体及び積層実装構造体の製造方法によれば、狭ピッチ化を実現できるとともに、被実装部品を実装することのできる高さを確保することのできる積層実装構造体及び積層実装構造体の製造方法を提供することができるという効果を奏する。

図面の簡単な説明

- [0020] [図1]実施例1にかかる積層実装構造体の構成を、第1の基板と第2の基板に分離して示す斜視図である。
- [図2]実施例1に係る積層実装構造体の構成を示す断面図である。
- [図3]実施例2にかかる積層実装構造体の構成を、第1の基板と第2の基板に分離して示す斜視図である。
- [図4]実施例2に係る導電部材と補強部材の関係を示す拡大斜視図である。
- [図5]実施例3に係る積層実装構造体の構成を示す斜視図である。

[図6]実施例4に係る積層実装構造体の製造方法の流れを示すフローチャートである

。

[図7]実施例5に係る積層実装構造体の製造方法の流れを示すフローチャートである

。

[図8]実施例6に係る積層実装構造体の製造方法の流れを示すフローチャートである

。

[図9]右側が図8のS1～S6の工程に対応した積層実装構造体の構成を示す拡大斜視図であり、左側は右側図の個片化された積層実装構造体の集合状態を示す斜視図である。

[図10]図8のS1～S6の工程に対応した積層実装構造体の構成を示す側面図である

。

[図11A]変形例に係る積層実装構造体の構成を示す斜視図である。

[図11B]変形例に係る積層実装構造体の構成を示す他の斜視図である。

[図11C]変形例に係る積層実装構造体の構成を示すさらに他の斜視図である。

[図11D]変形例に係る積層実装構造体の構成を示す別の斜視図である。

[図12]変形例に係る積層実装構造体の製造方法の流れを示すフローチャートである

。

符号の説明

- [0021]
- | | |
|-----|---------|
| 10 | 積層実装構造体 |
| 20 | 第1の基板 |
| 20a | 主面 |
| 21 | 導電部材 |
| 21a | 端部 |
| 22 | 電極 |
| 23 | 絶縁層 |
| 23a | 上面 |
| 24 | 配線層 |
| 26 | 電子部品 |

29	バンプ
30	第2の基板
32	電極
34	配線層
36	電子部品
40	積層実装構造体
50	第1の基板
51	導電部材
52	電極
56	電子部品
57	補強部材
60	第2の基板
66	電子部品
70	積層実装構造体
80	第1の基板
81	導電部材
83	絶縁層
88	配線
90	モジュール

発明を実施するための最良の形態

[0022] 以下に、本発明にかかる積層実装構造体及び積層実装構造体の製造方法の実施例を図面に基づいて詳細に説明する。なお、この実施例によりこの発明が限定されるものではない。

本発明に係る積層実装構造体の製造方法は、回路基板上に被実装部品を実装すると同時に、その中の最も背の高い部品より長い導電部材を、回路基板上の電極に基板と垂直に固定・接続し、導電部材と被実装部品の間隙に樹脂を充填した後、研磨によって導電部材の頭部のみを露出させる。露出した導電部材に対して、第2の基板を接続、もしくは研磨面に印刷によって回路を形成することで、上下の回路基板

を電氣的、機械的に接続固定するものであって、これにより本発明に係る積層実装構造体が形成される。以下に具体的な実施例について説明する。

実施例 1

[0023] 図1は、本発明にかかる積層実装構造体の実施例1の構成を、第1の基板20と第2の基板30に分離して示す斜視図である。図2は、実施例1に係る積層実装構造体10の構成を示す断面図である。

[0024] 図1に示すように、第1の基板20の主面20aには電子部品26が実装されている。また、第2の基板30には電子部品36が実装されている。第1の基板20と第2の基板30は対向して配置される。第1の基板20及び第2の基板30には多層基板や電子部品内蔵基板を用いても良い。

[0025] 第1の基板20の電子部品26の間には電極22が設けられており、電極22上に略円柱状の導電部材21が設置されている。導電部材21の長さは全て略同一であり、第1の基板20に実装された電子部品26の中で最も高い高さよりも大きい。また、導電部材21の長さ方向と垂直な直交断面積は電極22の面積と同等以下となっている。

[0026] 導電部材21は、円柱状の部品を用いれば、線材から切り出すことで容易に作成できる。このとき、導電部材21の第1の基板20に実装する側の端部の径を大きくしておけば、第1の基板20への実装を容易かつ確実に行うことができる。一方、導電部材の第1の基板20と逆側の端部は、いくつかの導電部材がつながった状態で実装することもできる。

[0027] 導電部材21は、電気抵抗の低い材料(例えばCu(銅))を用いることが好ましい。また、導電部材21の表面には、母材の酸化を防止するために、例えばAu(金)メッキを施すことが好ましい。さらに、導電部材21には、はんだづけを容易にするための表面処理が施されており、導電部材21の一方の端部と電極22ははんだづけで導電接合されている。なお、はんだづけに代えて、例えば、異方導電性材料を用いたACP工法やACF工法、NCP工法による接触導電によって導通をとることもできる。

[0028] 図2に示すように、第1の基板20及び第2の基板30には配線層24、34がそれぞれ形成されている。第1の基板20上の電子部品26と導電部材21の周囲には、樹脂の絶縁材料(補強部材)が充填硬化されて絶縁層23が形成されている。この絶縁層23

においては、第2の基板30側の面(上面)23aから、導電部材21の第2の基板30側の端部21aのみが露出している。

[0029] 第2の基板30の第1の基板20と対向する面30aの導電部材21と対向する位置には、電極32が設置されている。第2の基板30は、第1の基板20の導電部材21の端部21aと電極32とが電氣的に接続されるように、絶縁材料23表面に接合される。なお、第2の基板30の露出面上の電極(不図示)に導電部材(不図示)を設置するなどし、積層数を更に増やしてもよい。

[0030] 実施例1では、上下の回路基板を接続する導電部材は電子部品間に自由に配置できるため、各基板の配線設計の制約となることがない。さらに、導電部材を実装する電極はスルーホール電極でないためランド電極が必要なく、導電部材を狭ピッチで配置することができるため、基板主面の面積が小さい積層実装構造体を提供することができる。また、基板への貫通穴加工や、凹部加工を必要としないため、低価格でかつ基板主面の面積が小さい積層実装構造体を提供することができる。

実施例 2

[0031] 図3は、本発明にかかる積層実装構造体の実施例2の構成を、第1の基板50と第2の基板60に分離して示す斜視図である。図4は、実施例2に係る導電部材と補強部材の関係を示す拡大斜視図である。

[0032] 実施例2においては、導電部材51の周囲に実装領域の一部又は全部を露出させた状態で補強部材57を形成している点が実施例1と異なる。すなわち、実施例1の積層実装構造体10における第1の基板20、導電部材21、電極22、電子部品26、第2の基板30、電子部品36が、実施例2の積層実装構造体40における第1の基板50、導電部材51、電極52、電子部品56、第2の基板60、電子部品66に、それぞれ対応する。また、図示しないが、実施例2の積層実装構造体40においても、実施例1の積層実装構造体10の配線層24、34と同様の配線層が形成されている。

[0033] 実施例2では、補強部材形成後において電子部品が露出しているため、第2の基板を接続する直前に電子部品の検査を行うことができ、積層実装構造体の不良品を減らすことができる。

[0034] 図4に例示するように、導電部材51の周囲には、第2の基板60側の端部51aを残

すように補強部材57を配置している。補強部材57としては、例えば、導電部材51の周囲に配置するときには液状であって、配置の後に硬化する物質を用いる。

実施例 3

[0035] 図5は、本発明に係る積層実装構造体の実施例3の構成を示す斜視図である。

実施例3の積層実装構造体70においては、実施例1の絶縁層23と同様に、第1の基板80上の電子部品(不図示)と導電部材81の周囲に樹脂の絶縁材料による絶縁層83が形成されるとともに、この絶縁層83のうち、第1の基板80から遠い面において、導電部材81を接続するように配線88が形成されている。すなわち実施例3においては、実施例1の第2の基板30及び実施例2の第2の基板60のような第2の基板を載置することなく、絶縁層83上に直接配線88を形成している。なお、配線88の形成方法はメッキ、スパッタ、蒸着やインクジェットやディスペンスによる印刷配線を用いれば良い。このような構成としたことにより、第2の基板の基材部分が不要となるため、設計の自由度を上げることができるとともに、積層高さが低くかつ基板主面の面積が小さい積層実装構造体を提供することができる。

[0036] (変形例)

次に、積層実装構造体の変形例を説明する。図11A、11B、11C、11Dは、変形例にかかる積層実装構造体の構成を示している。

上述したように、導電部材21の第1の基板20と逆側の端部は、いくつかの導電部材21がつながった状態で実装することもできる。いくつかの導電部材がつながった状態は、基材100上にCuなどのメッキで導電部材21を形成すること、またはCuなどの導電材料の板100にプレス加工を行うこと等で形成できる(図11A)。

本例では、連結した導電部材21を第1の基板20と別に製作して、第1の基板20に接続している。図11Bは、ピン基板接合の状態を示している。そして、図11Cに示すように、第1の基板20と導電部材21が連結された部分の間に樹脂を塗布、硬化させる。ここで、先に第1の基板20に樹脂を塗布しておいても良い。

[0037] 第1の基板20と導電部材21とが連結された部分を研磨で除去して、各導電部材21を露出させる。露出した導電部材21の端部に導電部材21の酸化を防ぐ金属膜を形成する。最後に、図11Dに示すように第2の基板30を積層して、基板20、30間を

接続する。これにより、積層実装構造体を形成する。このため、電子部品26の高さが、例えば0.3mmから1mmなど比較的高い場合において、電子部品26の高さよりも長い導電部材21を第1の基板20の主面20aに自在に配置して、第1の基板20と第2の基板30を接続できる。また、接続ピッチを狭ピッチ化できる。

[0038] このように、導電部材21は、一方の端部が複数連結された状態で第1の基板20に一括して実装している。このため、導電部材21を容易に実装できる。また、突起電極は一括して製作できるため、より狭いピッチ化が可能である。この結果、積層実装構造体を容易に小さく製造できる。

[0039] つづいて、本発明に係る積層実装構造体の製造方法について、実施例4から実施例6を挙げて説明する。

実施例 4

[0040] 図6は、実施例4に係る積層実装構造体の製造方法の流れを示すフローチャートである。実施例4の製造方法は、実施例1から実施例3及び変形例に適用することができ、実施例4から実施例6の説明においては、実施例1の符号を用いることとする。

[0041] まず、第1の基板20に電子部品26を実装する(ステップS1)と同時に、第1の基板20の電極22上に導電部材21を実装する(ステップS2)。前者の実装は、一般的な表面実装プロセス等を用いればよい。また、後者の実装を例えばはんだづけで行う場合は、電極22上にクリームハンダとフラックスを印刷法等により供給しておき、実装装置や治具を用いて導電部材を電極22上に位置決め固定して加熱することで、導電部材21を実装することができる。なお、第1の基板20への電子部品26及び導電部材21の実装は、電子部品26を実装した後に導電部材21を実装してもよい(実施例5又は実施例6を参照)、その逆でもよい。

[0042] 次に、電子部品26と導電部材21が実装された第1の基板20上に、導電部材21の第1の基板20と逆側(第2の基板30側)の端面21aが露出する様に、液状封止樹脂等を塗布し、硬化させることで、第1の基板20上の電子部品26と導電部材21の周囲に絶縁層23を形成する。これにより、導電部材21及び電子部品26を封止する(ステップS3)。樹脂の硬化方法は熱硬化や2液混合などがある。第1の基板20の外形や所望の硬化後形状に合わせた型を用いれば硬化後の樹脂形状を容易に整えること

が出来る。なお、実施例4を実施例2に適用する場合は、ステップS3において、樹脂の封止に代えて、補強部材を導電部材の周囲に配置する。

[0043] その後、導電部材21の第1の基板20と逆側の端面上に形成した金属膜状のバンプを介して、第2の基板30を第1の基板20に対して積層接続する。なお、実施例4を実施例3に適用する場合は、第2の基板30を積層することなく、絶縁層23の第1の基板20と逆側の面23aに直接配線を形成する。

[0044] 以上の工程により積層実装構造体を製造するため、非常に少ない工程で、基板主面の面積が小さい積層実装構造体を提供することができる。

実施例 5

[0045] 図7は、実施例5に係る積層実装構造体の製造方法の流れを示すフローチャートである。実施例5は、電子部品実装(ステップS1)、導電部材実装(ステップS2)、及び樹脂封止(ステップS3)の各工程が実施例4と共通しているため、これらの工程についての説明は省略する。

[0046] 樹脂封止(ステップS3)の後に、絶縁層23の第1の基板20の主面20aと平行を保つように、絶縁層23の上面23aを研磨し、平坦化するとともに導電部材21の第1の基板20と逆側の端面21aを各々露出させる(ステップS4)。

[0047] 次に、露出した導電部材21の端面21a上に金属膜(UBM層)を形成する(ステップS5)。金属膜を形成することにより、導電部材21の酸化等を防ぐことができ、後の工程のバンプ形成時に電気抵抗が低く、高い強度のバンプを形成することができる。

[0048] つづいて、露出した導電部材21の端面21a上に形成した金属膜上にバンプを形成する(ステップS6)。バンプ材質としては、はんだやAuを用いることができる。

その後、導電部材21の端面21a上に形成した金属膜上のバンプ29(図9、図10)を介して第2の基板30を積層接続する。

[0049] このような方法で積層実装構造体を製造することにより、絶縁層23の上面23aが平坦化され、かつ、確実に第1の基板20の主面20aと平行になるため、導電部材21の端面21aは、第2の基板30が接続しやすいような構造となる。したがって、第1の基板20と第2の基板30との接続品質が高く、かつ、基板主面の面積が小さい積層実装構造体を提供することができる。

実施例 6

[0050] 図8は、実施例6に係る積層実装構造体の製造方法の流れを示すフローチャートである。図9は、右側が図8のS1～S6の工程に対応した積層実装構造体の構成を示す拡大斜視図であり、左側は右側図の個片化された積層実装構造体の集合状態を示す斜視図である。図10は、図8のS1～S6の工程に対応した積層実装構造体の構成を示す側面図である。

[0051] 実施例6は、電子部品実装(ステップS1)、導電部材実装(ステップS2)、樹脂封止(ステップS3)、研磨(ステップS4)、UBM層形成(ステップS5)、及びバンプ形成(ステップS6)の各工程が実施例5と共通している。バンプ29の形成後に、第1の基板20には、複数のモジュール90が形成されており、ダイシングなどの個片化工程により個別モジュール化する(ステップS7)。

[0052] このような製造方法によれば、複数のモジュールを一度に製作できるため、モジュール製造のコストが低くかつ基板主面の面積が小さい積層実装構造体を提供することができる。

[0053] (変形例)

図12は、変形例に係る積層実装構造体の製造方法の流れを示すフローチャートである。すでに上述している各実施例の工程と同じ内容については、同一の符号を付し、重複する説明は省略する。まず、本変形例において、まず第1の基板20に電子部品26を実装する(ステップS1)。

基材100上の第1の基板20の電子部品26の間に設けられた電極と対向する位置に、Cuをメッキで成長させる。これにより、いくつかの導電部材21の一方の端部が連結された状態を形成する(ステップS2a)。

[0054] 導電部材21の一方の端部がつながった状態は、基材100へCuをメッキで形成すること、さらにはCu等の導電材料の板100にプレス加工を行う等で導電部材21を形成すること、棒状の導電部材21を治具に並べた状態で端面にメッキすること等の種々の方法を用いることができる。導電部材21の高さ(長さ)は、電子部品26の高さよりも大きいように形成されている。

[0055] 導電部材21の連結されていない側の端部を第1の基板20の主面20aの電極には

んだ等で接合する(ステップS2)。導電部材21の一方の端部が連結された状態で、その表面にAuメッキ等を施しておけば、Cuの酸化を防止してはんだづけを確実に行うことができる。

[0056] 第1の基板20と導電部材21が連結された部分の間に樹脂を塗布、硬化させる(ステップS3)。ここで、先に第1の基板20に樹脂を塗布しておいても良い。

[0057] 第1の基板20と導電部材21とが連結された部分を研磨で除去して、各導電部材21を露出させる(ステップS4)。導電部材21の周囲は樹脂で補強されている。このため、安定して導電部材21を研磨できる。さらに、研磨により導電部材21の高さ(長さ)を精密に揃えることができる。このため、用いる導電部材21の長さの公差を広げることが出来る。

[0058] 電子部品26の高さが、例えば0.3mmから1mmなど比較的高い場合において、電子部品26の高さよりも長い導電部材21を第1の基板20の主面20aに自在に配置して、第1の基板20と第2の基板30を接続できる。また、接続ピッチを狭ピッチ化できる。

[0059] その後、露出した導電部材21の端部に導電部材21の酸化を防ぐ金属膜を形成する。そして、第2の基板30を接続することで積層実装構造体を形成する。

[0060] このように、導電部材21は、一方の端部が複数連結された状態で第1の基板20に一括して実装している。このため、導電部材21を容易に実装できる。また、突起電極は一括して製作できるため、より狭いピッチ化が可能である。この結果、積層実装構造体を容易に小さく製造できる。

[0061] 以上説明したように、本発明によれば、上下の回路基板を接続する導電部材は電子部品間に自由に配置できるため、各基板の配線設計の制約となることがない。さらに、導電部材を実装する電極はスルーホール電極でないためランド電極が不要なく、導電部材を狭ピッチで配置することができるため、基板主面の面積が小さい積層実装構造体を提供することができる。

産業上の利用可能性

[0062] 以上のように、本発明にかかる積層実装構造体及び積層実装構造体の製造方法は、実装構造体の小型化に有用であり、特に、内視鏡先端撮像ユニットの高密度実

装に適している。

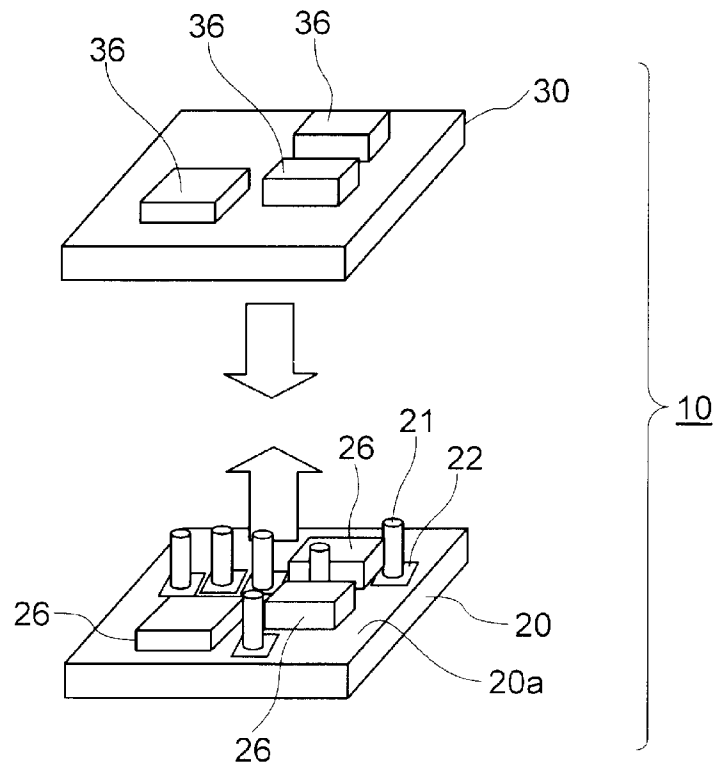
請求の範囲

- [1] 少なくとも一方の主面上に被実装部品を設置、動作するために必要な実装領域、及び、前記被実装部品が動作するための信号伝達のための接続用領域、を備える複数の部材と、
- 対向する前記部材との間の前記接続用領域に配置された導電部材と、を有し、
- 前記導電部材の断面は、前記接続用領域と同じ又はそれより小さく、前記導電部材の端部は前記一方の部材主面から他方の部材主面に達し、前記導電部材の高さは、前記実装領域の間隔を規定することを特徴とする積層実装構造体。
- [2] 前記導電部材の周囲に補強部材が設置されていることを特徴とする請求項1に記載の積層実装構造体。
- [3] 前記実装領域には前記被実装部品が実装されており、
- 前記複数の部材間の実装領域の間隔は前記被実装部品の高さより高いことを特徴とする請求項1又は請求項2に記載の積層実装構造体。
- [4] 前記補強部材は、対向する前記部材の間の実装領域に充填されていることを特徴とする請求項1から請求項3のいずれか一項に記載の積層実装構造体。
- [5] 前記導電部材が棒形状であることを特徴とする請求項1から請求項4のいずれか一項に記載の積層実装構造体。
- [6] 前記導電部材は、一方の端部が連結された状態において、他方の端部を前記部材に実装した後、前記連結された部分を除去してなることを特徴とする請求項1から請求項5のいずれか一項に記載の積層実装構造体。
- [7] 前記補強部材の一方の端部に、少なくとも一部が導電部材と電気的に接続された導電パターンが形成されていることを特徴とする請求項1から請求項6のいずれか一項に記載の積層実装構造体。
- [8] 第1の部材に、被実装部品及び前記被実装部品の高さより高い導電部材を実装する工程と、
- 前記第1の部材上の前記導電部材の周囲に、前記導電部材の前記第1の部材と逆側の端部を露出させて補強部材を形成する補強工程と、を備え、
- 前記補強工程において、前記補強部材の前記第1の部材と逆の面を研磨して平坦

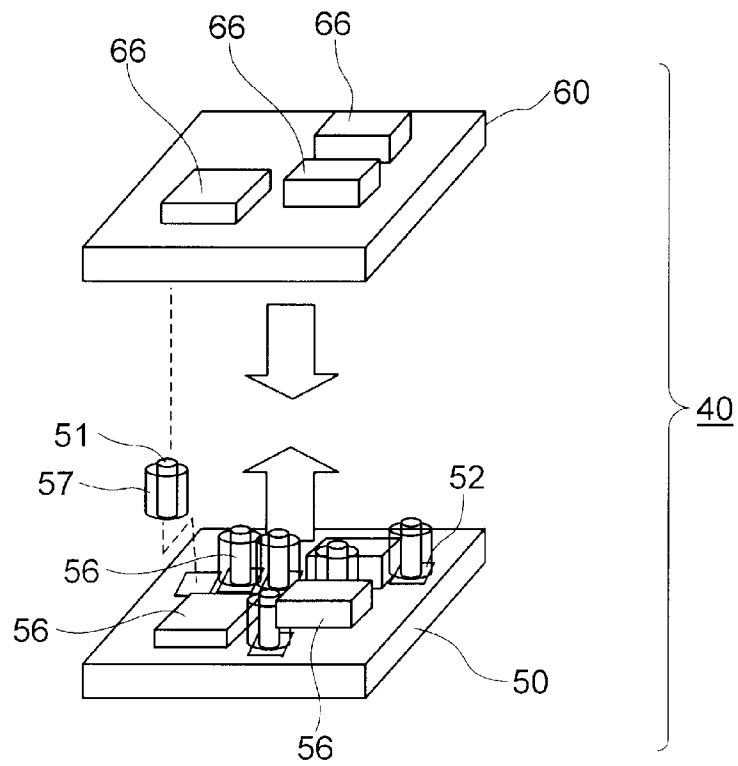
化すると共に導電部材の端部を露出させることを特徴とする積層実装構造体の製造方法。

- [9] 前記導電部材の前記第1の部材と逆側の端部を露出させて前記補強部材を形成した後、露出した前記導電部材の端部表面に金属膜を形成する工程と、
前記導電部材端部表面の金属膜上にバンプを形成する工程と、を備えることを特徴とする請求項8に記載の積層実装構造体の製造方法。
- [10] 前記導電部材の一方の端部を、複数の前記導電体が連結された状態に形成する連結工程をさらに備えることを特徴とする請求項8または請求項9に記載の積層実装構造体の製造方法。
- [11] 前記第1の部材は複数のモジュールに相当する大きさであり、絶縁材料形成工程の後に個片化工程を備える請求項8から請求項10のいずれか一項に記載の積層実装構造体の製造方法。

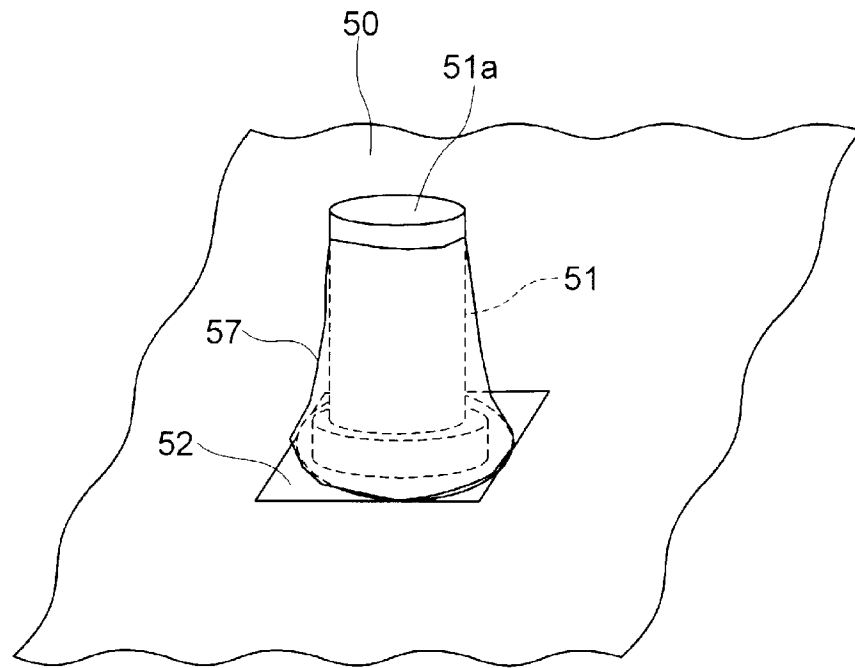
[図1]



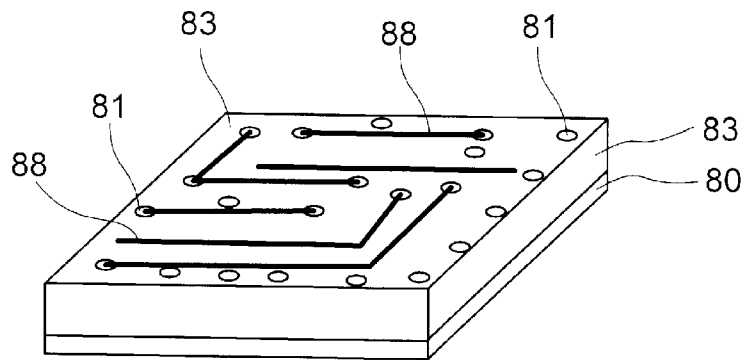
[図3]



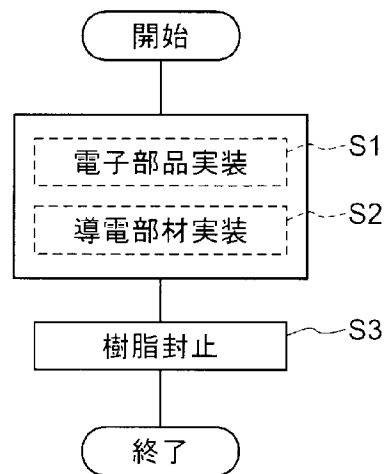
[図4]



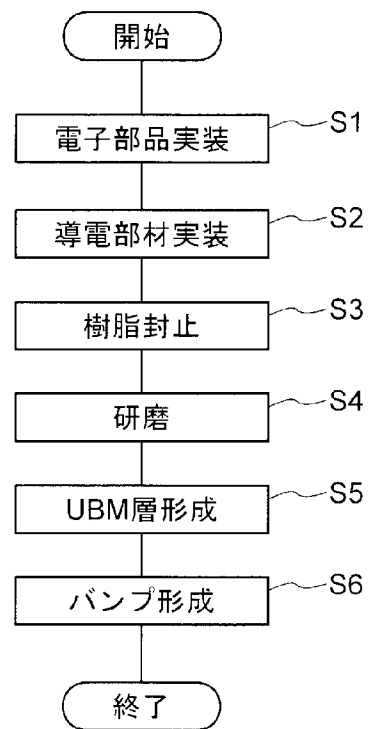
[図5]

70

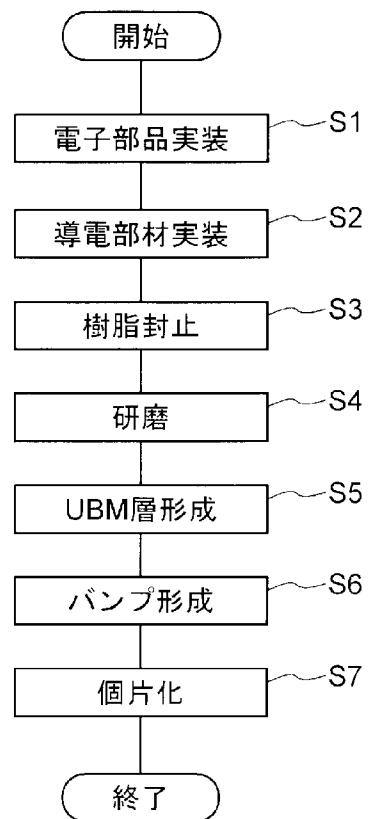
[図6]



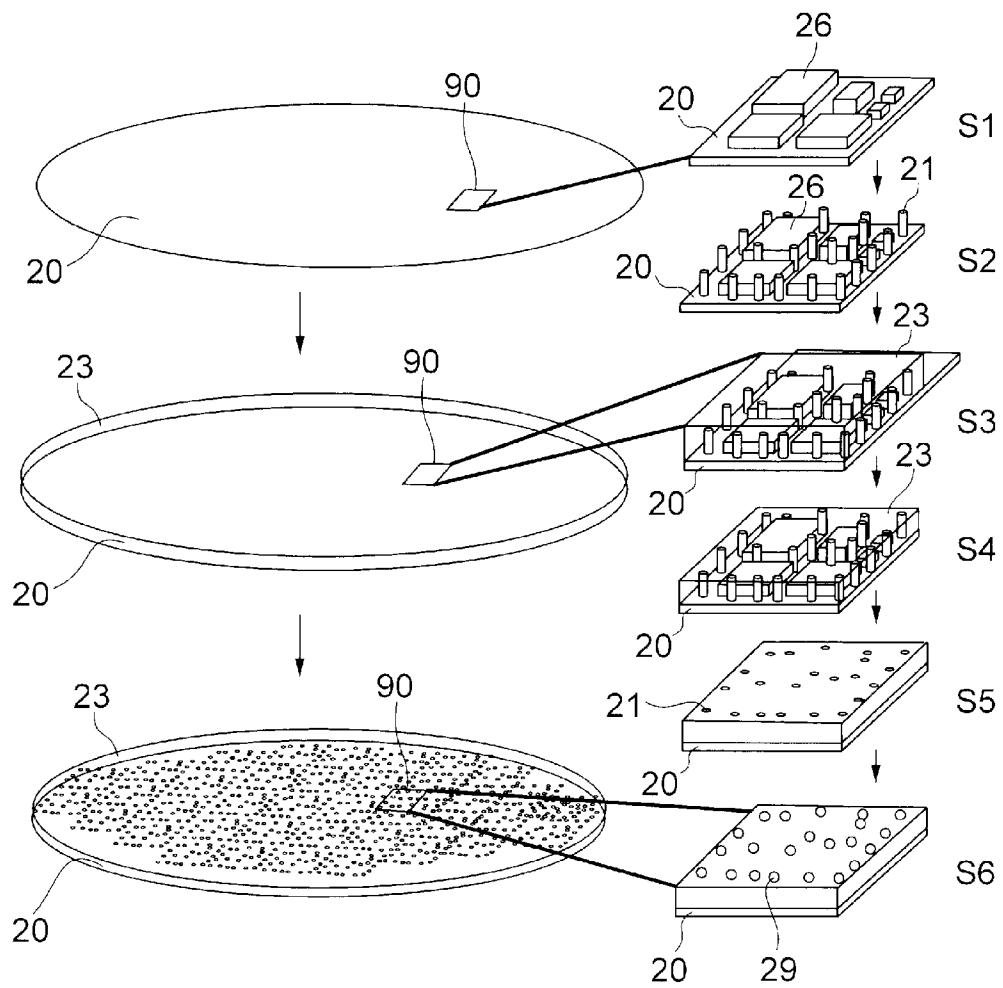
[図7]



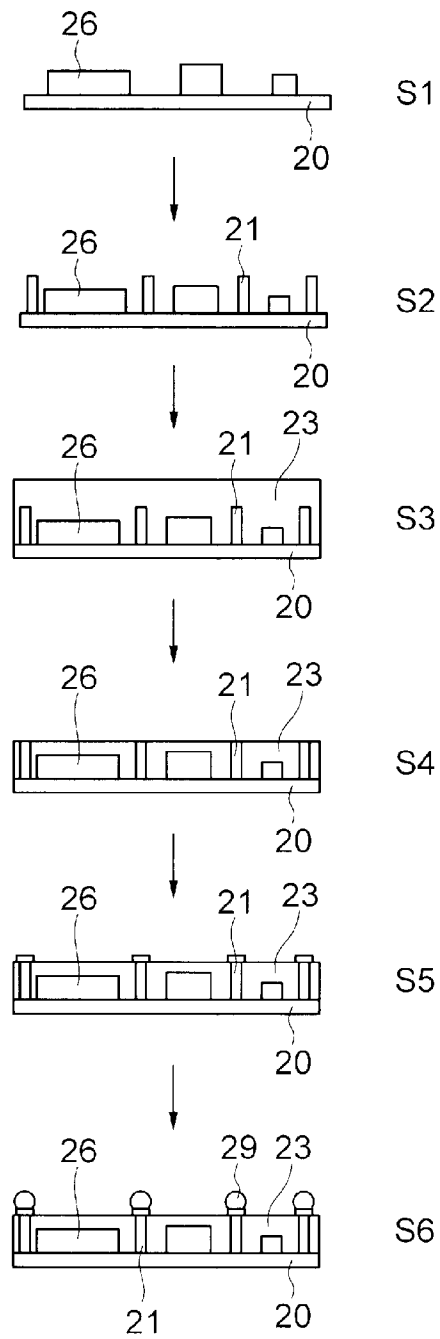
[図8]



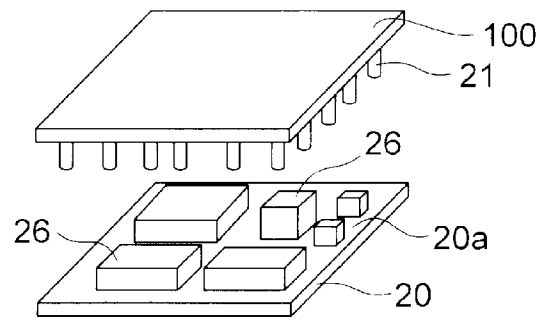
[図9]



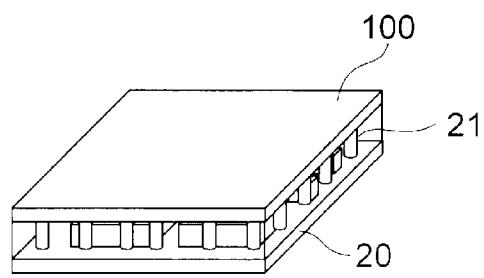
[図10]



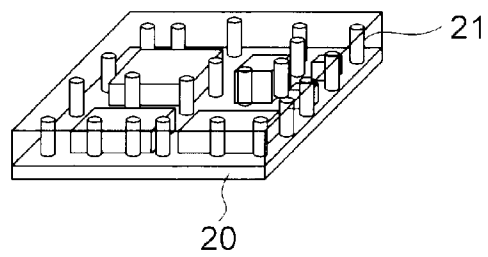
[図11A]



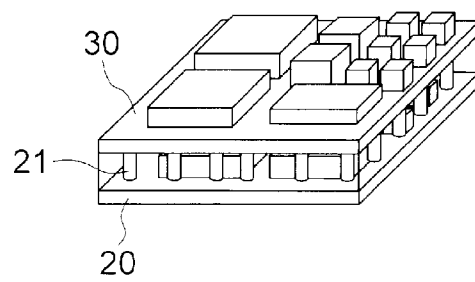
[図11B]



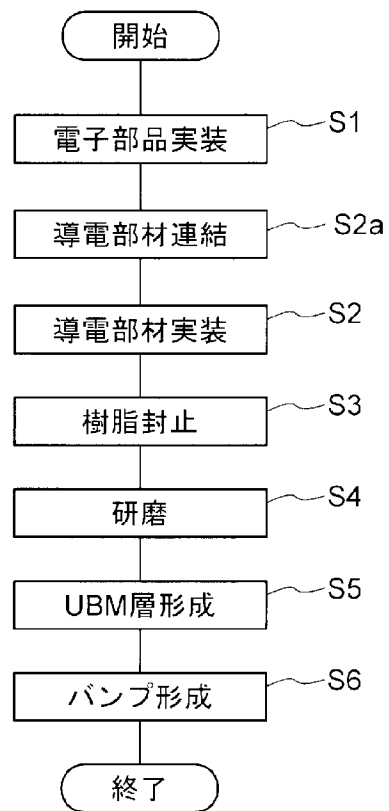
[図11C]



[図11D]



[図12]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2008/066655

A. CLASSIFICATION OF SUBJECT MATTER

H01L25/065(2006.01) i, H01L25/07(2006.01) i, H01L25/18(2006.01) i, H05K1/14(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L25/065, H01L25/07, H01L25/18, H05K1/14

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2008
Kokai Jitsuyo Shinan Koho	1971-2008	Toroku Jitsuyo Shinan Koho	1994-2008

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 3960479 B1 (Kyushu Institute of Technology), 15 August, 2007 (15.08.07), Par. Nos. [0011] to [0020]; Figs. 1 to 8 (Family: none)	8-11 1-7
Y	JP 2001-110829 A (Rohm Co., Ltd.), 20 April, 2001 (20.04.01), Fig. 5 & US 7129110 B1 & EP 1154474 A1 & WO 2001/015223 A1	1-7

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance
 "E" earlier application or patent but published on or after the international filing date
 "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 "O" document referring to an oral disclosure, use, exhibition or other means
 "P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 "&" document member of the same patent family

Date of the actual completion of the international search
04 December, 2008 (04.12.08)

Date of mailing of the international search report
16 December, 2008 (16.12.08)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (I P C))

Int.Cl. H01L25/065 (2006.01) i, H01L25/07 (2006.01) i, H01L25/18 (2006.01) i, H05K1/14 (2006.01) i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (I P C))

Int.Cl. H01L25/065, H01L25/07, H01L25/18, H05K1/14

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 0 8 年
日本国実用新案登録公報	1 9 9 6 - 2 0 0 8 年
日本国登録実用新案公報	1 9 9 4 - 2 0 0 8 年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X Y	JP 3960479 B1 (国立大学法人九州工業大学) 2007.08.15, 段落 0011-0020, 図 1-8 (ファミリーなし)	8-11 1-7
Y	JP 2001-110829 A (ローム株式会社) 2001.04.20, 図 5 & US 7129110 B1 & EP 1154474 A1 & WO 2001/015223 A1	1-7

C 欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の 1 以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

0 4 . 1 2 . 2 0 0 8

国際調査報告の発送日

1 6 . 1 2 . 2 0 0 8

国際調査機関の名称及びあて先

日本国特許庁 (I S A / J P)

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目 4 番 3 号

特許庁審査官 (権限のある職員)

石野 忠志

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 4 7 1

4 R

3 5 4 7