

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6248608号
(P6248608)

(45) 発行日 平成29年12月20日(2017.12.20)

(24) 登録日 平成29年12月1日(2017.12.1)

(51) Int.Cl.	F I
G 0 6 F 11/34 (2006.01)	G 0 6 F 11/34 1 0 9
G 0 6 F 9/46 (2006.01)	G 0 6 F 9/46 3 5 0

請求項の数 5 (全 16 頁)

(21) 出願番号	特願2013-261450 (P2013-261450)	(73) 特許権者	000005223
(22) 出願日	平成25年12月18日(2013.12.18)		富士通株式会社
(65) 公開番号	特開2015-118534 (P2015-118534A)		神奈川県川崎市中原区上小田中4丁目1番1号
(43) 公開日	平成27年6月25日(2015.6.25)	(74) 代理人	100114557
審査請求日	平成28年9月5日(2016.9.5)		弁理士 河野 英仁
		(74) 代理人	100078868
			弁理士 河野 登夫
		(72) 発明者	山本 昌生
			神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内
		審査官	大塚 俊範

最終頁に続く

(54) 【発明の名称】 情報処理装置、情報処理装置の性能測定方法および情報処理装置の性能測定プログラム

(57) 【特許請求の範囲】

【請求項1】

複数の仮想マシンを実行する演算処理装置を有する情報処理装置において、
前記演算処理装置の動作に応じてインクリメントされるカウント値を特定するカウント特定部と、

仮想マシンの退避時に前記カウント特定部が特定したカウント値と前記仮想マシンの復元時に前記カウント特定部で特定されたカウント値との差分であるカウント差分値を算出するカウント算出部と、

所定の条件に基づき、前記仮想マシンがイベントを実行する際にインクリメントされるイベント値を特定するイベント特定部と、

所定のイベント値と特定された前記イベント値との差分であるイベント差分値を算出するイベント算出部と、

前記カウント差分値が前記イベント差分値を超えたかについて判定する判定部と、

前記判定部の判定結果に基づき、前記イベント値と前記カウント差分値とを更新する更新部を有する情報処理装置。

【請求項2】

前記情報処理装置はさらに、

前記仮想マシンの退避時から前記仮想マシンの復元時まで、前記仮想マシンに対応する演算処理装置が停止していたことを示す情報を前記仮想マシンに出力する出力部

を有する請求項1に記載の情報処理装置。

【請求項 3】

前記情報処理装置はさらに、

前記仮想マシンの退避時における前記仮想マシンのレジスタの状態を示すアドレス値を、前記仮想マシンに対応する情報処理装置が管理する記憶領域に記憶させるアドレス記憶部と、

前記仮想マシンの復元時に、前記アドレス記憶部に記憶されたアドレス値を前記仮想マシンに出力するアドレス出力部と

を有する請求項 1 又は請求項 2 に記載の情報処理装置。

【請求項 4】

複数の仮想マシンを実行する演算処理装置を有する情報処理装置の性能測定方法において、 10

前記情報処理装置が有するカウント特定部が、前記演算処理装置の動作に応じてインクリメントされるカウント値を特定し、

前記情報処理装置が有するカウント算出部が、仮想マシンの退避時に前記カウント特定部が特定したカウント値と前記仮想マシンの復元時に前記カウント特定部で特定されたカウント値との差分であるカウント差分値を算出し、

前記情報処理装置が有するイベント特定部が、所定の条件に基づき、前記仮想マシンがイベントを実行する際にインクリメントされるイベント値を特定し、

前記情報処理装置が有するイベント算出部が、所定のイベント値と特定された前記イベント値との差分であるイベント差分値を算出し、 20

前記情報処理装置が有する判定部が、前記カウント差分値が前記イベント差分値を超えたかについて判定し、

前記情報処理装置が有する更新部が、前記判定部の判定結果に基づき、前記イベント値と前記カウント差分値とを更新する情報処理装置の性能測定方法。

【請求項 5】

複数の仮想マシンを実行する演算処理装置を有する情報処理装置の性能測定プログラムにおいて、

前記情報処理装置が有するカウント特定部に、前記演算処理装置の動作に応じてインクリメントされるカウント値を特定させ、

前記情報処理装置が有するカウント算出部に、仮想マシンの退避時に前記カウント特定部が特定したカウント値と前記仮想マシンの復元時に前記カウント特定部で特定されたカウント値との差分であるカウント差分値を算出させ、 30

前記情報処理装置が有するイベント特定部に、所定の条件に基づき、前記仮想マシンがイベントを実行する際にインクリメントされるイベント値を特定させ、

前記情報処理装置が有するイベント算出部に、所定のイベント値と特定された前記イベント値との差分であるイベント差分値を算出させ、

前記情報処理装置が有する判定部に、前記カウント差分値が前記イベント差分値を超えたかについて判定させ、

前記情報処理装置が有する更新部に、前記判定部の判定結果に基づき、前記イベント値と前記カウント差分値とを更新させる情報処理装置の性能測定プログラム。 40

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、情報処理装置、情報処理装置の性能測定方法および情報処理装置の性能測定プログラムに関する。

【背景技術】**【0002】**

近年、仮想マシン上から、演算処理装置としてのプロセッサ（以下、CPU (Central Processing Unit) と呼ぶ）がアプリケーションプログラムを実行することにより発生するイベントを計測するパフォーマンスカウンタ（以下、VPMC (Virtual Performance Mo 50

monitoring Counter) とする) の値を取得することにより、従来よりも正確な仮想マシンの CPU 使用率の算出が可能になってきている。しかし、VPMC は他の仮想マシンの CPU 上で発生するイベントを計測することが難しいため、仮想マシン上から物理マシン全体の CPU 使用率を計測することが望まれている。

【0003】

そこで仮想マシン上で物理マシン全体における CPU 使用率を計測する方法として、仮想アドレスと論理アドレスとを対応させた情報を保管する TLB (Translation Look aside Buffer) のイベントのうち、仮想マシン切替えに伴い発生するイベント (TLB フラッシュ) を利用する技術 (例えば、特許文献 1) 及び仮想マシンの休止時間を利用する技術が知られている (例えば、特許文献 2)。

10

【先行技術文献】

【特許文献】

【0004】

【特許文献 1】特開 2010-152458 号公報

【特許文献 2】特開 2008-225655 号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

しかしながら、特許文献 1 の技術は、現在の CPU が仮想マシン切替えに伴う TLB のイベント発生を抑止する機能を搭載しているため、TLB におけるイベント発生を CPU 使用率の計測に利用することが難しいという問題があった。また特許文献 2 の技術は仮想マシンの OS のプログラムに修正が必要であるため、任意の仮想マシン環境で実行することが難しいという問題があった。

20

【0006】

一つの側面では、本発明は、汎用性を確保しつつ仮想マシンに物理マシンのプロセッサの使用率を伝達できる情報処理装置、情報処理装置の性能測定方法および情報処理装置の性能測定プログラムを提供することにある。

【課題を解決するための手段】

【0007】

一態様の情報処理装置は複数の仮想マシンを実行する演算処理装置を有する情報処理装置において、前記演算処理装置の動作に応じてインクリメントされるカウント値を特定するカウント特定部と、仮想マシンの退避時に前記カウント特定部が特定したカウント値と前記仮想マシンの復元時に前記カウント特定部で特定されたカウント値との差分であるカウント差分値を算出するカウント算出部と、所定の条件に基づき、前記仮想マシンがイベントを実行する際にインクリメントされるイベント値を特定するイベント特定部と、所定のイベント値と特定された前記イベント値との差分であるイベント差分値を算出するイベント算出部と、前記カウント差分値が前記イベント差分値を超えたかについて判定する判定部と、前記判定部の判定結果に基づき、前記イベント値と前記カウント差分値とを更新する更新部を有する情報処理装置。

30

【発明の効果】

40

【0008】

一態様によれば、汎用性を確保しつつ仮想マシンに物理マシンのプロセッサの使用率を伝達することができる。

【図面の簡単な説明】

【0009】

【図 1】情報処理装置のハードウェア群を示すブロック図である。

【図 2】情報処理装置を仮想化したソフトウェアを示す説明図である。

【図 3】動作テーブルのレコードレイアウトの一例を示す説明図である。

【図 4】CPU が行う処理の手順の一例を示すフローチャートである。

【図 5】CPU が行う処理の手順の一例を示すフローチャートである。

50

【図 6】実施の形態 2 に係る情報処理装置のハードウェア群を示すブロック図である。

【図 7】CPU が実行するアドレス設定処理のソフトウェアを示す説明図である。

【図 8】実施の形態 2 に係る CPU が行う処理の手順の一例を示すフローチャートである。

。

【図 9】実施の形態 2 に係る CPU が行う処理の手順の一例を示すフローチャートである。

。

【図 10】実施の形態 2 に係る CPU が行う処理の手順の一例を示すフローチャートである。

【図 11】実施の形態 3 に係る情報処理装置のハードウェア群を示すブロック図である。

【図 12】実施の形態 3 に係る情報処理装置の機能ブロック図である。

10

【発明を実施するための形態】

【0010】

実施の形態 1

図 1 は情報処理装置 1 のハードウェア群を示すブロック図である。情報処理装置 1 は VM (Virtual Machine) を動かすコンピュータであり、例えばパーソナルコンピュータ、サーバコンピュータ等である。図 1 に示す情報処理装置 1 は、演算処理装置としての CPU (プロセッサ) 11、記憶部 12、RAM (Random Access Memory) 13、入力部 14、表示部 15 を備える。

【0011】

CPU 11 は、バスを介してハードウェア各部と接続されている。CPU 11 は例えば一もしくは複数の CPU 又はマルチコア CPU 等を備える。CPU 11 は、記憶部 12 に記憶されたプログラム (性能測定プログラム) 12P に従いハードウェアの各部を制御する。CPU 11 はタイムスタンプカウンタ (以下、TSC (Time Stamp Counter) という) 111 及びパフォーマンスカウンタ (以下、PMC (Performance Monitoring Counter) という) 112 を含む。TSC 111 は CPU 11 のクロックサイクル毎に増加するレジスタであり、1 クロックにつき 1 ずつ値が加算される値を出力する。すなわち TSC 111 はプロセッサの動作に係るクロックパルスでインクリメントされる。

20

【0012】

PMC 112 は CPU 11 のイベントを PMC 値 (イベント値) として計測する。すなわち PMC 112 は所定の条件に従い仮想マシンでイベントが実行される際にインクリメントされる。所定の条件とはプログラム 12P で設定された条件であり、例えば 1 ms 又は 2 ms 毎に実行される割込み等である。イベントとは例えば、プログラム 12P 実行期間中に、CPU 11 が停止していなかった (すなわちビジー状態であった) サイクル、分岐命令、実行命令、バストランザクション、または、分岐予測失敗等である。CPU 11 は PMC 値が所定の PMC フル値を超えた場合、PMC 値を所定の PMC 設定値 (所定のイベント値) に設定する。所定の PMC フル値とは予め記憶部 12 に記憶された値であり、例えば 99 クロックである。所定の PMC 設定値とは PMC フル値から所定の周期 (所定の周期とは例えば 10 クロックである) を減算した値に 1 を加算した値であり、例えば 90 クロックである。CPU 11 は PMC 値が所定の PMC フル値を超える際に、後述する割込発生ハンドル 222 を実行する。

30

40

【0013】

RAM 13 は例えば SRAM (Static Random Access Memory)、DRAM (Dynamic Random Access Memory)、フラッシュメモリ等である。RAM 13 は、記憶部としても機能し、CPU 11 による各種プログラムの実行時に発生する種々のデータを一時的に記憶する。

【0014】

記憶部 12 は例えばハードディスクまたは大容量メモリ等である。記憶部 12 には CPU 11 が処理を行う際に必要とする種々のデータ、プログラム 12P、動作テーブル T1 を格納する。プログラム 12P は仮想化環境を実現するためのプログラムであり、後述するハイパーバイザ上で仮想マシンを動作させる。

50

【0015】

入力部14はマウス、キーボード又はタッチパネル等の入力デバイスであり、受け付けた操作情報をCPU11へ出力する。表示部15は表示装置（図示せず）に表示させる画像データを出力する。

【0016】

図2は情報処理装置1を仮想化したソフトウェアを示す説明図である。図2に示すように、情報処理装置1は物理的なハードウェアを示す物理マシン上にハイパーバイザ22と呼ばれるソフトウェアにより物理マシンに含まれるCPU、メモリ等の資源を論理的に分割し、独立したVM（仮想マシン）が複数動作可能となっている。各VMは夫々のOS（Operating System）が動作し、夫々のOS上でアプリケーションプログラムが動作し、ユーザにサービスを提供している。CPU11はVMの切替をハイパーバイザ22上で行うことができる。

10

【0017】

図2に示す例では、情報処理装置1には2つのVM1、VM2が動作している。VM1は、仮想CPU1（VCPU1）、仮想PMC1（VPMC1）を備える。VCPU1は仮想化され、VM1上で動作するCPUであり、VPMC1はVCPU1のイベントを計測するカウンタである。VM2はVCPU2、VPMC2を備える。VCPU2、VPMC2の機能及び動作はVCPU1、VPMC1と略同様であるため記載を省略する。なお、本実施の形態において2つのVMが動作している情報処理装置1について記載しているが、情報処理装置1は3つ以上のVMが動作してもよい。

20

【0018】

ハイパーバイザ22はVPMC退避領域221、割込発生ハンドル222、残カウンタ値記憶領域223、TSC退避領域224を備える。VPMC退避領域221とはCPU11がVMの切替を行った場合、VPMCの値を退避させておくための領域である。VPMC退避領域221には夫々のVMに対応し、退避時のVPMCの値を示す退避PMC値が記憶されている。CPU11はVMの切替を行った場合、切替を行う前のVMに対応する退避PMC値をVMから取得する。CPU11は取得した退避PMC値をVPMC退避領域221に記憶する。CPU11は例えば、VM1からVM2に切替を行った場合、VPMC1の値をVPMC退避領域221に記憶する。

30

【0019】

TSC退避領域224とはCPU11がVMの切替を行った場合、退避時のTSC111の値を示す退避TSC値（カウンタ値）を退避させておくための領域である。TSC退避領域224には夫々のVMに対応する退避TSC値が記憶されている。CPU11はVMの切替を行った場合、切替を行う前のVMに対応する退避TSC値をTSC111から取得する。CPU11は取得した退避TSC値をTSC退避領域224に記憶する。CPU11は例えば、VM1からVM2に切替を行った場合、TSC111の値をTSC退避領域224に記憶する。CPU11はVPMC値に退避PMC値を設定する。

40

【0020】

残カウンタ値記憶領域223は以前に切替が行われたVMに対応する退避TSC値と復元時のTSC111の値との差分を示す残カウンタ値（カウンタ差分）を記憶させておくための領域である。CPU11は以前に切替が行われたVMに切替が行われた場合、復元時のTSC値を取得する。CPU11は以前に切替が行われたVMに対応する退避TSC値と復元時のTSC111の値との差分をとることにより残カウンタ値を算出する。CPU11は算出した残カウンタ値を残カウンタ値記憶領域223に記憶する。CPU11は例えば、VM1からVM2に切替を行った後、VM2からVM1に切替を行った場合、VM1に対応する退避TSC値と復元時におけるTSC111の値との差分をとることにより残カウンタ値を算出する。CPU11は算出した残カウンタ値を残カウンタ値記憶領域223に記憶する。

【0021】

割込発生ハンドル222とは所定のPMC設定値とVPMC退避領域221に記憶され

50

た退避PMC値との差分を算出した残PMCカウント値（イベント差分）及び残カウント値に基づいて退避PMC値を設定するプログラムである。CPU11は算出した残カウント値を残カウント値記憶領域223に記憶した後、所定のPMC設定値と退避PMC値との差分を算出することにより残PMCカウント値を算出する。CPU11は残カウント値が残PMCカウント値を超えたか否かを判定する。CPU11は残カウント値が残PMCカウント値を超えたと判定した場合、残カウント値から残PMCカウント値を減算する。CPU11は以前に切替を行ったVMへ切替が行われた場合、残PMCカウント値を切替を行った先のVMのVPMC値に加算する。CPU11は切替を行った先のVMに対応する退避PMC値に所定のPMCフル値を設定する。CPU11は切替を行った先のVMに対応する退避PMC値をPMC設定値に更新する。

10

【0022】

CPU11は残カウント値が残PMCカウント値を超えなかったと判定した場合、残カウント値と残PMCカウント値とが同一か否かを判定する。CPU11は残カウント値と残PMCカウント値とが同一でないと判定した場合、切替を行った先のVMに対応する退避PMC値に残カウント値を加算する。CPU11は残カウント値を0に設定する。

【0023】

次にCPU11が割込発生ハンドル222により行われる処理を、図3を参照しつつ説明する。図3は動作テーブルT1のレコードレイアウトの一例を示す説明図である。動作テーブルT1はCPU11が割込発生ハンドル222を行った処理を示すテーブルである。動作テーブルT1は回数列、処理列、残カウント値列、退避PMC値列、残PMCカウ
20
ント値列、VPMC値列を備える。図3では、説明のため図3A～図3Fに動作テーブルT1に割込発生ハンドル222を行った処理前後の変化を示している。図3A、3B、3C、3D、3E、3Fは、CPU11が1回目、2回目、3回目、4回目、5回目、6回目に割込発生ハンドル222により行われた処理前後の変化をそれぞれ示す。

20

【0024】

回数列にはCPU11が割込み発生ハンドル222により処理を行った回数が記憶される。処理列にはCPU11が割込み発生ハンドル222により処理を行う前又は後のいずれかが記憶される。処理列には例えば、「前」、「後」が記憶される。「前」はCPU11が割込み発生ハンドル222により処理を行う前であることを示す。「後」はCPU11が割込み発生ハンドル222により処理を行った後であることを示す。残カウント値列
30
には残カウント値が記憶される。退避PMC値列には退避PMCカウント値が記憶される。残PMCカウント値列には残PMCカウント値が記憶される。VPMC値列にはVPM C値が記憶される。

30

【0025】

図3Aに示すように、CPU11は例えば、VM1からVM2に切替が行われた後、VM2からVM1に切替が行われた場合、PMCフル値である99に1を加算し、VM2に対応する退避PMC値である97を減算することにより残PMCカウント値である3を算出する。CPU11は残カウント値である50が残PMCカウント値である3を超えたと判定する。CPU11は残カウント値である50から残PMCカウント値である3を減算し、残カウント値を47にする。CPU11はVM2に対応する退避PMC値にPMCフル
40
値である99を設定する。CPU11はVPMC値である90に残PMCカウント値である3を加算する。CPU11はVM2に対応する退避PMC値を90に更新する。

40

【0026】

図3Bに示すように、CPU11はPMCフル値である99に1を加算し、VM2に対応する退避PMC値である90を減算することにより残PMCカウント値である10を算出する。CPU11は残カウント値である47が残PMCカウント値である10を超えたと判定する。CPU11は残カウント値である47から残PMCカウント値である10を減算し、残カウント値を37にする。CPU11はVM2に対応する退避PMC値にPMCフル値である99を設定する。CPU11はVPMC値である93に残PMCカウント
50
値である10を加算する。VPMC値がPMCフル値である99を超えたため、CPU1

50

1はVPMC値を90に更新し、VPMC値を93に設定する。CPU11はVM2に対応する退避PMC値を90に更新する。

【0027】

図3Cに示すように、CPU11はPMCフル値である99に1を加算し、VM2に対応する退避PMC値である90を減算することにより残PMCカウント値である10を算出する。CPU11は残カウント値である37が残PMCカウント値である10を超えたと判定する。CPU11は残カウント値である37から残PMCカウント値である10を減算し、残カウント値を27にする。CPU11はVM2に対応する退避PMC値にPMCフル値である99を設定する。CPU11はVPMC値である93に残PMCカウント値である10を加算する。VPMC値がPMCフル値である99を超えたため、CPU11はVPMC値を90に更新し、VPMC値を93に設定する。CPU11はVM2に対応する退避PMC値を90に更新する。

10

【0028】

図3Dに示すように、CPU11はPMCフル値である99に1を加算し、VM2に対応する退避PMC値である90を減算することにより残PMCカウント値である10を算出する。CPU11は残カウント値である27が残PMCカウント値である10を超えたと判定する。CPU11は残カウント値である27から残PMCカウント値である10を減算し、残カウント値を17にする。CPU11はVM2に対応する退避PMC値にPMCフル値である99を設定する。CPU11はVPMC値である93に残PMCカウント値である10を加算する。VPMC値がPMCフル値である99を超えたため、CPU11はVPMC値を90に更新し、VPMC値を93に設定する。CPU11はVM2に対応する退避PMC値を90に更新する。

20

【0029】

図3Eに示すように、CPU11はPMCフル値である99に1を加算し、VM2に対応する退避PMC値である90を減算することにより残PMCカウント値である10を算出する。CPU11は残カウント値である17が残PMCカウント値である10を超えたと判定する。CPU11は残カウント値である17から残PMCカウント値である10を減算し、残カウント値を7にする。CPU11はVM2に対応する退避PMC値にPMCフル値である99を設定する。CPU11はVPMC値である93に残PMCカウント値である10を加算する。VPMC値がPMCフル値である99を超えたため、CPU11はVPMC値を90に更新し、VPMC値を93に設定する。CPU11はVM2に対応する退避PMC値を90に更新する。

30

【0030】

図3Fに示すように、CPU11はPMCフル値である99に1を加算し、VM2に対応する退避PMC値である90を減算することにより残PMCカウント値である10を算出する。CPU11は残カウント値である7が残PMCカウント値である10を超えなかったと判定し、かつ残カウント値である7と残PMCカウント値である10とが同一でないと判定する。CPU11はVM2に対応する退避PMC値である90に残カウント値7を加算する。CPU11はVPMC値である93に残PMCカウント値である7を加算する。VPMC値がPMCフル値である99を超えたため、CPU11はVPMC値を90に更新する。CPU11は残カウント値を0に設定する。

40

【0031】

次に、情報処理装置1の動作について説明する。図4～図5はCPU11が行う処理の手順の一例を示すフローチャートである。CPU11は記憶部12を参照し、PMCフル値及び周期の初期設定を含む初期化処理を行う(ステップS1)。なお、PMCフル値及び周期は入力部14により入力された値を用いてもよい。CPU11はPMC設定値をPMCフル値から周期を減算した値に1を加算した値に設定する(ステップS2)。

【0032】

CPU11はVMの切替が行われたか否かを判定する(ステップS3)。CPU11はVMの切替が行われなかったと判定した場合(ステップS3:NO)、処理をステップS

50

3に戻し、VMの切替が行われるまで待機する。CPU 11はVMの切替が行われたと判定した場合（ステップS3：YES）、切替を行う前のVMに対応する退避PMC値をVMから取得（特定）する（ステップS4）。CPU 11は取得した退避PMC値をVPMC退避領域221に記憶する（ステップS5）。

【0033】

CPU 11は切替を行う前のVMに対応する退避TSC値をTSC 111から取得（特定）する（ステップS6）。CPU 11は取得した退避TSC値をTSC退避領域224に記憶する（ステップS7）。CPU 11は以前に切替が行われたVMであるか否かを判定する（ステップS8）。CPU 11は以前に切替が行われたVMでないと判定した場合（ステップS8：NO）、処理をステップS3に移し、切替が行われるまで待機する。CPU 11は以前に切替が行われたVMであると判定した場合（ステップS8：YES）、復元時のTSC値を取得（特定）する（ステップS9）。以前に切替が行われたVMに対応する退避TSC値と復元時のTSC 111の値との差分をとることにより残カウンタ値を算出する（ステップS10）。CPU 11は算出した残カウンタ値を残カウンタ値記憶領域223に記憶する（ステップS11）。

【0034】

CPU 11はVPMC値に退避PMC値を設定する（ステップS12）。CPU 11は所定のPMC設定値からVPMC退避領域221に記憶された退避PMC値を減算することにより残PMCカウンタ値を算出する（ステップS13）。CPU 11は残カウンタ値が残PMCカウンタ値を超えたか否かを判定する（ステップS14）。CPU 11は残カウンタ値が残PMCカウンタ値を超えたと判定した場合（ステップS14：YES）、残カウンタ値から残PMCカウンタ値を減算する（ステップS15）。

【0035】

CPU 11は復元時のVMのVPMC値に残PMCカウンタ値を加算する（ステップS16）。CPU 11は切替を行った先のVMに対応する退避PMC値を所定のPMCフル値に設定する（ステップS17）。CPU 11は復元時のVMに対応する退避PMC値をPMC設定値に更新し（ステップS18）、処理をステップS13に移す。

【0036】

CPU 11は残カウンタ値が残PMCカウンタ値を超えなかったと判定した場合（ステップS14：NO）、残カウンタ値と残PMCカウンタ値とが同一か否かを判定する（ステップS19）。CPU 11は残カウンタ値と残PMCカウンタ値とが同一であると判定した場合（ステップS19：YES）、処理を終了する。CPU 11は残カウンタ値と残PMCカウンタ値とが同一でないと判定した場合（ステップS19：NO）、復元時のVMに対応する退避PMC値に残カウンタ値を加算する（ステップS20）。CPU 11は復元時のVMのVPMC値に残カウンタ値を加算する（ステップS21）。CPU 11は残カウンタ値を0に設定し（ステップS22）、処理を終了する。

【0037】

なお、本実施形態ではCPU 11は退避TSC値、退避PMC値を記憶したが、時刻等により退避TSC値、退避PMC値を推定してもよい。

【0038】

本実施の形態では、CPU 11がVPMC値に不足したカウンタを補うことができる。

【0039】

本実施の形態では、CPU 11が汎用性を確保しつつVMにCPU 11の使用率を伝達することができる。

【0040】

実施の形態2

図6は実施の形態2に係る情報処理装置1のハードウェア群を示すブロック図である。図7はCPU 11が実行するアドレス設定処理のソフトウェアを示す説明図である。以下、特に説明する構成、作用以外の構成及び作用は実施の形態1と同等であり、簡潔のため記載を省略する。図6に示すように情報処理装置1のRAM 13はコンテキスト退避領域

10

20

30

40

50

131を備える。図7に示すように情報処理装置1はハイパーバイザ22に設けられたアドレス退避領域(記憶領域)225、アドレス設定ハンドル226とを備える。コンテキスト退避領域131はRAM13においてVM1、VM2のVMアドレス値(アドレス値)を退避させておくための領域である。VMアドレス値とはVMの各種レジスタの状態を表すアドレス値であり、例えばVMに関するページテーブルのアドレス値、VMにおいて実行される命令アドレス値等である。CPU11はVM1、VM2の切替時にVMアドレス値をコンテキスト退避領域131に記憶させる。

【0041】

アドレス退避領域225はハイパーバイザ22においてVM1、VM2のVMアドレス値を退避させておくための領域である。CPU11はコンテキスト退避領域131に記憶させたVMアドレス値をアドレス退避領域225に記憶させる。

10

【0042】

アドレス設定ハンドル226はVCPUが停止していたことを示すアイドル関数をコンテキスト退避領域131に設定するプログラムである。CPU11は残PMCカウント値に対応するアイドル関数をコンテキスト退避領域131に記憶する。CPU11は割込発生ハンドル222による処理が行われる前にVMアドレス値をアドレス退避領域225に記憶させる。残PMCカウント値に対応するアイドル関数とはVMの退避時から復元時までVCPUが停止していたことを示すアイドル関数(データ)である。CPU11は割込発生ハンドル222による処理が行われた後、アドレス退避領域225に記憶されたVMアドレス値をコンテキスト退避領域131に記憶する。

20

【0043】

次に、実施の形態2に係る情報処理システムの動作について説明する。図8～10は実施の形態2に係るCPUが行う処理の手順の一例を示すフローチャートである。ステップS1～22の処理は上述の実施の形態1に係るCPUが行う処理の手順の一例と同様であるので、簡潔のため説明を省略する。CPU11はステップS3の処理を終了した後、VMアドレス値をRAM13のコンテキスト退避領域131に記憶し(ステップS30)、処理をステップS4に移す。

【0044】

CPU11はステップS13の処理を終了した後、アイドル関数をコンテキスト退避領域131に記憶する(ステップS31)。CPU11はVMアドレス値をアドレス退避領域225に記憶し(ステップS32)、処理をステップS14に移す。CPU11はステップS19がYESであった場合又はステップS22の処理を終了した後、VMアドレス値をコンテキスト退避領域131に記憶する(ステップS33)。CPU11はコンテキスト退避領域131に記憶されたVMアドレス値及びアイドル関数を仮想マシンに出力し(ステップS34)、処理を終了する。

30

【0045】

本実施の形態では、CPU11がVMに停止していたことを伝達することができる。

【0046】

本実施の形態では、CPU11がVMの状態を取得することができる。

【0047】

実施の形態3

40

以下本発明の実施の形態3をその実施の形態を示す図面に基づいて詳述する。図11は実施の形態3に係る情報処理装置1のハードウェア群を示すブロック図である。以下、特に説明する構成、作用以外の構成及び作用は実施の形態2と同等であり、簡潔のため記載を省略する。

【0048】

情報処理装置1を動作させるためのプログラムは、ディスクドライブ等の読み取り部16にCD-ROM、DVD(Digital Versatile Disc)ディスク、メモリーカード、又はUSB(Universal Serial Bus)メモリ等の可搬型記録媒体16Aを読み取らせて記憶部12に記憶してもよい。また当該プログラムを記憶したフラッシュメモリ等の半導体メモ

50

リ 1 6 B を情報処理装置 1 内に実装しても良い。通信部 1 7 は、例えば無線 LAN カード又は携帯電話用通信モジュール等であり、通信網 N を介して他のサーバコンピュータに接続されている。当該プログラムは、通信部 1 7 によりインターネット等の通信網 N を介して接続される他のサーバコンピュータ（図示せず）からダウンロードすることも可能である。以下にその内容を説明する。

【0049】

図 1 1 に示す情報処理装置 1 は、上述した各種ソフトウェア処理を実行するプログラムを、可搬型記録媒体 1 6 A 又は半導体メモリ 1 6 B から読み取り、あるいは、通信網 N を介して他のサーバコンピュータ（図示せず）からダウンロードする。当該プログラムは、プログラム 1 2 P としてインストールされ、記憶部 1 2 にロードして実行される。これより上述した情報処理装置 1 として機能する。

10

【0050】

図 1 2 は実施の形態 3 に係る情報処理装置 1 の機能ブロック図である。CPU 1 1 がプログラム 1 2 P を実行することにより、情報処理装置 1 は以下のように動作する。カウント特定部 1 1 A は CPU 1 1 の動作に係るクロックパルスでインクリメントされるカウント値を特定する。カウント算出部 1 1 B は仮想マシンの退避時にカウント特定部 1 1 A で特定されたカウント値と仮想マシンの復元時にカウント特定部 1 1 A で特定されたカウント値とのカウント差分を算出する。イベント特定部 1 1 C は所定の条件に従い前記仮想マシンでイベントが実行される際にインクリメントされるイベント値を特定する。イベント算出部 1 1 D は所定のイベント値と前記仮想マシンの退避時に前記イベント特定部 1 1 C で特定されたイベント値とのイベント差分を算出する。判定部 1 1 E は前記カウント算出部 1 1 B で算出されたカウント差分が前記イベント算出部 1 1 D で算出されたイベント差分を超えたか否かを判定する。更新部 1 1 F は前記判定部 1 1 E が前記カウント差分が前記イベント差分を超えたと判定した場合、前記イベント値及びイベント差分に基づいて前記イベント値及びカウント差分を更新する。値更新部 1 1 G は前記判定部 1 1 E が前記カウント差分が前記イベント差分を超えなかったと判定した場合、前記イベント値及びカウント差分に基づいて前記イベント値及びカウント差分を更新する。

20

【0051】

出力部 1 1 H は前記仮想マシンの退避時から復元時まで前記仮想マシンの VCPU が停止していたことを示すデータを仮想マシンに出力する。アドレス記憶部 1 1 I は前記仮想マシンの退避時における前記仮想マシンのレジスタの状態を示すアドレス値を物理マシンに設けられたアドレス退避領域 2 2 5 に記憶させる。アドレス出力部 1 1 J は前記仮想マシンの復元時に、アドレス記憶部 1 1 I に記憶されたアドレス値を前記仮想マシンに出力する。

30

【0052】

以上の実施の形態に関し、更に以下の付記を開示する。

【0053】

（付記 1）

複数の仮想マシンを実行する演算処理装置を有する情報処理装置において、

前記演算処理装置の動作に応じてインクリメントされるカウント値を特定するカウント特定部と、

40

仮想マシンの退避時に前記カウント特定部が特定したカウント値と前記仮想マシンの復元時に前記カウント特定部で特定されたカウント値との差分であるカウント差分値を算出するカウント算出部と、

所定の条件に基づき、前記仮想マシンがイベントを実行する際にインクリメントされるイベント値を特定するイベント特定部と、

所定のイベント値と特定された前記イベント値との差分であるイベント差分値を算出するイベント算出部と、

前記カウント差分値が前記イベント差分値を超えたかについて判定する判定部と、

前記判定部の判定結果に基づき、前記イベント値と前記カウント差分値とを更新する更

50

新部を有する情報処理装置。

(付記 2)

前記情報処理装置はさらに、

前記仮想マシンの退避時から前記仮想マシンの復元時まで、前記仮想マシンに対応する演算処理装置が停止していたことを示す情報を前記仮想マシンに出力する出力部

を有する付記 1 記載の情報処理装置。

(付記 3)

前記情報処理装置はさらに、

前記仮想マシンの退避時における前記仮想マシンのレジスタの状態を示すアドレス値を、前記仮想マシンに対応する情報処理装置が管理する記憶領域に記憶させるアドレス記憶部と、

前記仮想マシンの復元時に、前記アドレス記憶部に記憶されたアドレス値を前記仮想マシンに出力するアドレス出力部と

を有する付記 1 又は付記 2 に記載の情報処理装置。

(付記 4)

複数の仮想マシンを実行する演算処理装置を有する情報処理装置の性能測定方法において、

前記情報処理装置が有するカウント特定部が、前記演算処理装置の動作に応じてインクリメントされるカウント値を特定し、

前記情報処理装置が有するカウント算出部が、仮想マシンの退避時に前記カウント特定部が特定したカウント値と前記仮想マシンの復元時に前記カウント特定部で特定されたカウント値との差分であるカウント差分値を算出し、

前記情報処理装置が有するイベント特定部が、所定の条件に基づき、前記仮想マシンがイベントを実行する際にインクリメントされるイベント値を特定し、

前記情報処理装置が有するイベント算出部が、所定のイベント値と特定された前記イベント値との差分であるイベント差分値を算出し、

前記情報処理装置が有する判定部が、前記カウント差分値が前記イベント差分値を超えたかについて判定し、

前記情報処理装置が有する更新部が、前記判定部の判定結果に基づき、前記イベント値と前記カウント差分値とを更新する情報処理装置の性能測定方法。

(付記 5)

複数の仮想マシンを実行する演算処理装置を有する情報処理装置の性能測定プログラムにおいて、

前記情報処理装置が有するカウント特定部に、前記演算処理装置の動作に応じてインクリメントされるカウント値を特定させ、

前記情報処理装置が有するカウント算出部に、仮想マシンの退避時に前記カウント特定部が特定したカウント値と前記仮想マシンの復元時に前記カウント特定部で特定されたカウント値との差分であるカウント差分値を算出させ、

前記情報処理装置が有するイベント特定部に、所定の条件に基づき、前記仮想マシンがイベントを実行する際にインクリメントされるイベント値を特定させ、

前記情報処理装置が有するイベント算出部に、所定のイベント値と特定された前記イベント値との差分であるイベント差分値を算出させ、

前記情報処理装置が有する判定部に、前記カウント差分値が前記イベント差分値を超えたかについて判定させ、

前記情報処理装置が有する更新部に、前記判定部の判定結果に基づき、前記イベント値と前記カウント差分値とを更新させる情報処理装置の性能測定プログラム。

(付記 6)

前記判定部が前記カウント差分が前記イベント差分を超えなかったと判定した場合、前記イベント値及びカウント差分に基づいて前記イベント値及びカウント差分を更新する値更新部をさらに備える情報処理装置。

10

20

30

40

50

(付記 7)

前記更新部は、前記カウント差分を、前記カウント差分から前記イベント差分を減算した値に更新し、前記イベント値を、前記イベント値から前記イベント差分を加算した値に更新し、前記値更新部は、イベント値を、該イベント値からカウント差分を加算した値に更新し、カウント差分を 0 に更新する付記 1 に記載の情報処理装置。

【0054】

今回開示された実施の形態はすべての点で例示であって、制限的なものではないと考えられるべきである。本発明の範囲は、上記した意味ではなく、特許請求の範囲によって示され、特許請求の範囲と均等の意味及び範囲内でのすべての変更が含まれることが意図される。

10

【符号の説明】

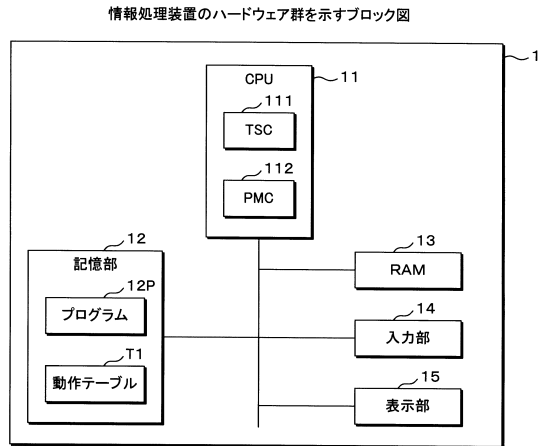
【0055】

- 1 1 CPU
- 1 2 記憶部
- 1 2 P プログラム (性能測定プログラム)
- 1 3 RAM
- 1 4 入力部
- 1 5 表示部
- 2 2 ハイパーバイザ
- 1 3 1 コンテキスト退避領域
- 2 2 1 VPMC退避領域
- 2 2 2 割込発生ハンドル
- 2 2 3 残カウント値記憶領域
- 2 2 4 TSC退避領域
- 2 2 5 アドレス退避領域
- 2 2 6 アドレス設定ハンドル
- T 1 動作テーブル
- 1 1 A カウント特定部
- 1 1 B カウント算出部
- 1 1 C イベント特定部
- 1 1 D イベント算出部
- 1 1 E 判定部
- 1 1 F 更新部
- 1 1 G 値更新部
- 1 1 H 出力部
- 1 1 I アドレス記憶部
- 1 1 J アドレス出力部

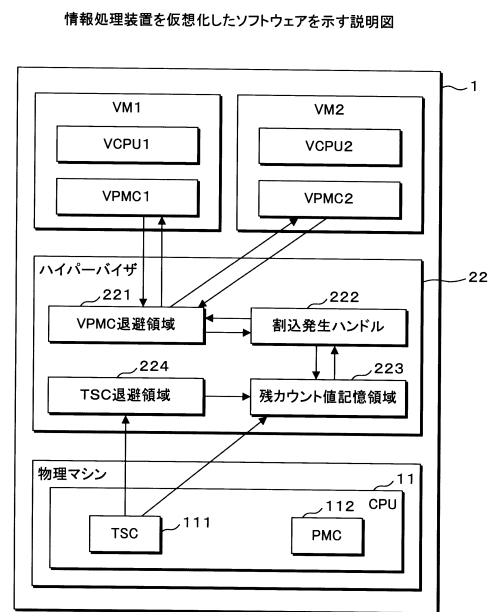
20

30

【図 1】



【図 2】



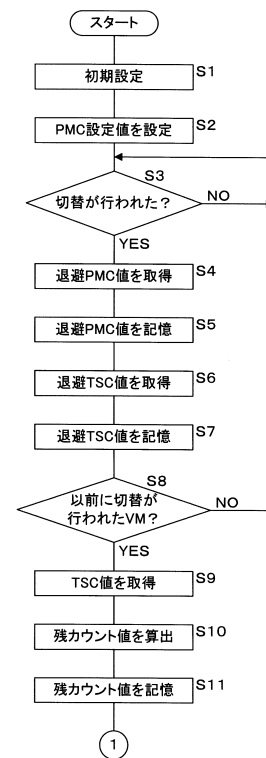
【図 3】

動作テーブルのレコードレイアウトの一例を示す説明図

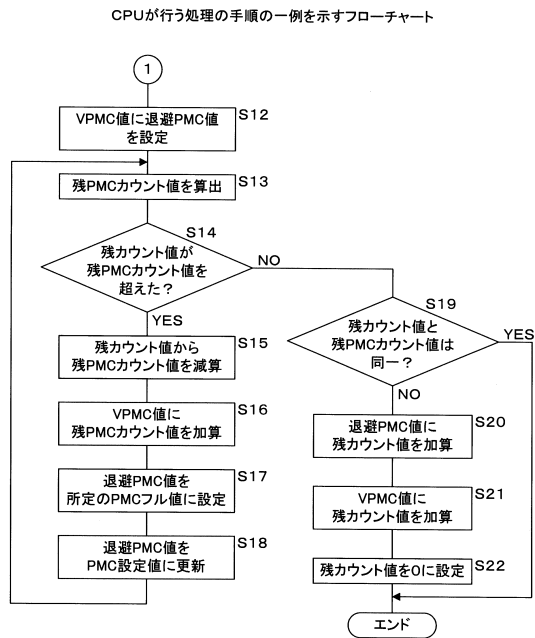
A	回数	処理	残カウント値	退避 PMC値	残PMC カウント値	VPMC値
	1	前	50	97	3	90
B	1	後	47	99		93
	2	前	47	90	10	93
C	2	後	37	99		93
	3	前	37	90	10	93
D	3	後	27	99		93
	4	前	27	90	10	93
E	4	後	17	99		93
	5	前	17	90	10	93
F	5	後	7	99		93
	6	前	7	90	10	93
	6	後	0	97		90

【図 4】

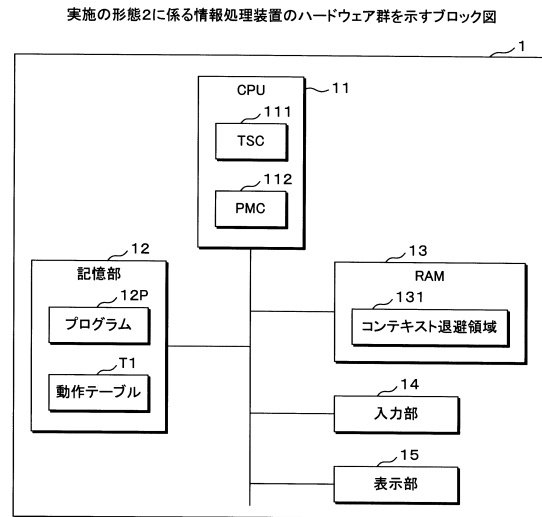
CPUが行う処理の手順の一例を示すフローチャート



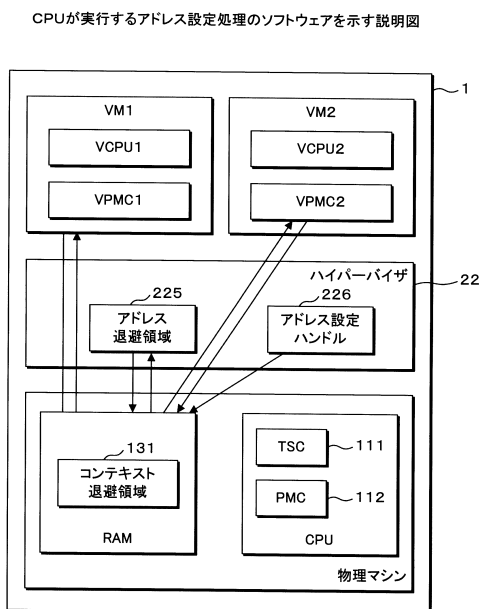
【図 5】



【図 6】

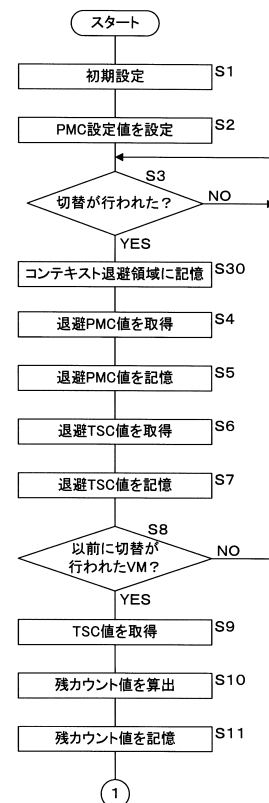


【図 7】



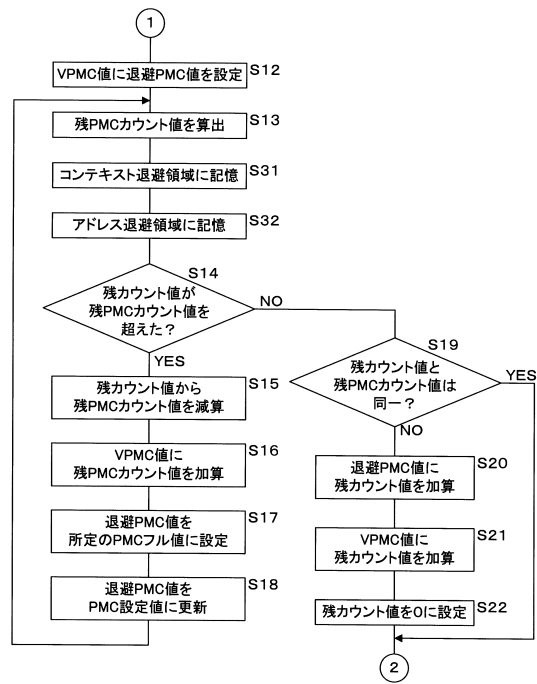
【図 8】

実施の形態2に係るCPUが行う処理の手順の一例を示すフローチャート



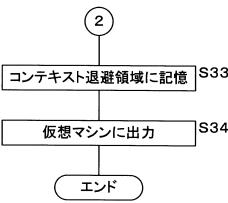
【図 9】

実施の形態2に係るCPUが行う処理の手順の一例を示すフローチャート



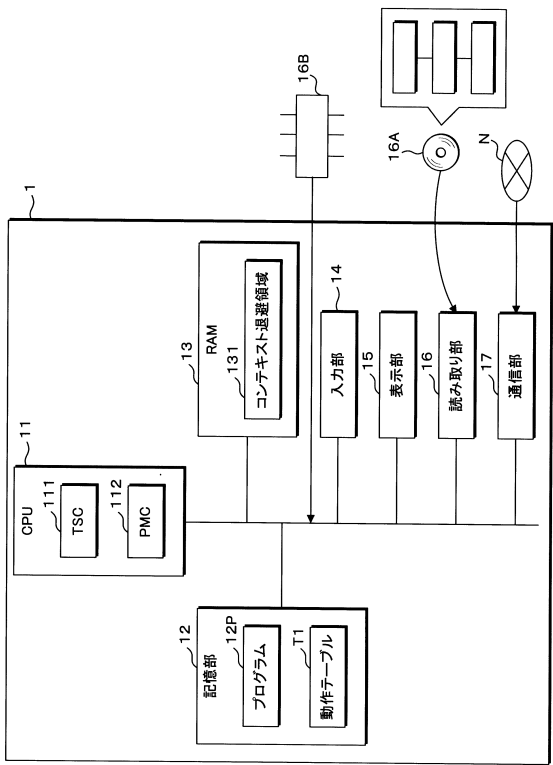
【図 10】

実施の形態2に係るCPUが行う処理の手順の一例を示すフローチャート



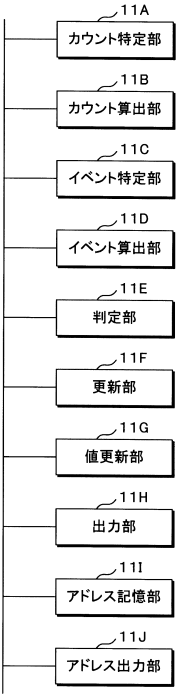
【図 11】

実施の形態3に係る情報処理装置のハードウェア群を示すブロック図



【図 12】

実施の形態3に係る情報処理装置の機能ブロック図



フロントページの続き

(56)参考文献 特開 2010-152458 (JP, A)
特開 2012-150668 (JP, A)

(58)調査した分野(Int.Cl., DB名)

G06F 11/28-11/36

G06F 11/07

G06F 9/46