

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2015-11663

(P2015-11663A)

(43) 公開日 平成27年1月19日(2015.1.19)

(51) Int.Cl. F I テーマコード (参考)  
**G06F 9/50 (2006.01)**  
 G06F 9/46 465A  
 G06F 9/46 465D

審査請求 未請求 請求項の数 9 O L (全 13 頁)

<p>(21) 出願番号 特願2013-138937 (P2013-138937)                  (22) 出願日 平成25年7月2日 (2013.7.2)</p>	<p>(71) 出願人 000005496                  富士ゼロックス株式会社                  東京都港区赤坂九丁目7番3号                  (74) 代理人 110000752                  特許業務法人朝日特許事務所                  (72) 発明者 三嶋 達央                  神奈川県横浜市西区みなとみらい六丁目1番 富士ゼロックス株式会社内                  (72) 発明者 佐藤 貞樹                  神奈川県横浜市西区みなとみらい六丁目1番 富士ゼロックス株式会社内                  (72) 発明者 根津 満尚                  神奈川県横浜市西区みなとみらい六丁目1番 富士ゼロックス株式会社内</p>
--	--

最終頁に続く

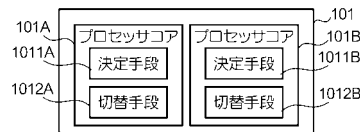
(54) 【発明の名称】 マルチコアプロセッサ、画像形成装置およびプログラム

(57) 【要約】

【課題】性能が異なる複数のプロセッサコアを切り替える処理の発生を抑制する。

【解決手段】プロセッサコア101Aおよびプロセッサコア101Bは、機能的な構成として決定手段1011(1011Aおよび1011B)と切替手段1012(1012Aおよび1012B)とを有する。決定手段1011は、プロセッサコア101Aによる処理とプロセッサコア101Bによる処理とが切り替わる負荷の大きさの閾値Thを決定する。決定手段1011は、画像形成装置1のハードウェア構成およびソフトウェア構成の少なくとも一方に応じて閾値Thを決定する。切替手段1012は、プロセッサ101に与えられた負荷の大きさと、決定手段1011により決定された閾値Thとに応じて、プロセッサコア101Aによる処理とプロセッサコア101Bによる処理とを切り替える。

【選択図】 図2



**【特許請求の範囲】****【請求項 1】**

マルチコアプロセッサであって、  
第 1 のプロセッサコアと、

前記第 1 のプロセッサコアよりも消費電力および処理能力が高い第 2 のプロセッサコアと、

当該マルチコアプロセッサを含む装置のハードウェア構成またはソフトウェア構成に応じて、前記第 1 のプロセッサコアによる処理と前記第 2 のプロセッサコアによる処理とが切り替わる負荷の大きさの閾値を決定する決定手段と、

与えられた処理の負荷の大きさと前記閾値とに応じて、前記第 1 のプロセッサコアによる処理と前記第 2 のプロセッサコアによる処理とを切り替える切替手段とを有するマルチコアプロセッサ。

10

**【請求項 2】**

前記決定手段は、前記装置にインストールされているソフトウェアの複雑度が高いほど前記第 2 のプロセッサコアによる処理に切り替わる確率が高くなるように、前記閾値を決定する

ことを特徴とする請求項 1 に記載のマルチコアプロセッサ。

**【請求項 3】**

前記複雑度は、前記装置にインストールされているソフトウェアの数に応じて決まることを特徴とする請求項 2 に記載のマルチコアプロセッサ。

20

**【請求項 4】**

前記複雑度は、複数の前記ソフトウェアが互いに関連する度合いに応じて決まることを特徴とする請求項 2 または 3 に記載のマルチコアプロセッサ。

**【請求項 5】**

前記決定手段は、前記装置に決められた処理を実行させるために前記装置に組み込まれている電子機器の構成に応じて前記閾値を決定する

ことを特徴とする請求項 1 ないし 4 のいずれか 1 項に記載のマルチコアプロセッサ。

**【請求項 6】**

前記切替手段は、

与えられた処理の負荷の大きさが閾値以上になると、前記第 1 のプロセッサコアによる処理を前記第 2 のプロセッサコアによる処理に切り替え、

与えられた処理の負荷の大きさが閾値を下回ると、前記第 2 のプロセッサコアによる処理を前記第 1 のプロセッサコアによる処理に切り替える

ことを特徴とする請求項 1 ないし 5 のいずれか 1 項に記載のマルチコアプロセッサ。

30

**【請求項 7】**

画像を処理するマルチコアプロセッサと、

前記マルチコアプロセッサにより処理された画像を記録媒体に形成する画像形成部とを有し、

前記マルチコアプロセッサは、

第 1 のプロセッサコアと、

前記第 1 のプロセッサコアよりも消費電力および処理能力が高い第 2 のプロセッサコアと、

40

自機のハードウェア構成またはソフトウェア構成に応じて、前記第 1 のプロセッサコアによる処理と前記第 2 のプロセッサコアによる処理とが切り替わる負荷の大きさの閾値を決定する決定手段と、

与えられた処理の負荷の大きさと前記閾値とに応じて、前記第 1 のプロセッサコアによる処理と前記第 2 のプロセッサコアによる処理とを切り替える切替手段と

を有する画像形成装置。

**【請求項 8】**

前記決定手段は、前記画像形成部が画像を形成する速度が速いほど前記第 2 のプロセッ

50

サコアによる処理に切り替わる確率が高くなるように、前記閾値を決定することを特徴とする請求項 7 に記載の画像形成装置。

【請求項 9】

第 1 のプロセッサコアと、前記第 1 のプロセッサコアよりも消費電力および処理能力が高い第 2 のプロセッサコアとを有するマルチコアプロセッサに、

当該マルチコアプロセッサを含む装置のハードウェア構成またはソフトウェア構成に応じて、前記第 1 のプロセッサコアによる処理と前記第 2 のプロセッサコアによる処理とが切り替わる負荷の大きさの閾値を決定するステップと、

与えられた処理の負荷の大きさと前記閾値とに応じて、前記第 1 のプロセッサコアによる処理と前記第 2 のプロセッサコアによる処理とを切り替えるステップと

を実行させるためのプログラム。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、マルチコアプロセッサ、画像形成装置およびプログラムに関する。

【背景技術】

【0002】

性能が異なる複数のプロセッサコアを有するマルチコアプロセッサが知られている。特許文献 1 には、マルチコアプロセッサにおいて、各プロセッサコアで実行された命令の頻度に基づいて、各プロセッサコアにプロセスを割り当てる技術が記載されている。特許文献 2 には、動的プロセスに含まれるサブプロセスのスケジュール情報を予め求めておき、当該スケジュール情報に基づいて複数のプロセッサコアに動的プロセスを割り当てる技術が記載されている。

【先行技術文献】

【特許文献】

【0003】

【特許文献 1】特開平 8 - 1 5 3 0 2 3 号公報

【特許文献 2】特開平 1 1 - 2 7 2 6 2 3 号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

本発明は、性能が異なる複数のプロセッサコアを切り替える処理の発生を抑制することを目的とする。

【課題を解決するための手段】

【0005】

請求項 1 に係るマルチコアプロセッサは、第 1 のプロセッサコアと、前記第 1 のプロセッサコアよりも消費電力および処理能力が高い第 2 のプロセッサコアと、当該マルチコアプロセッサを含む装置のハードウェア構成またはソフトウェア構成に応じて、前記第 1 のプロセッサコアによる処理と前記第 2 のプロセッサコアによる処理とが切り替わる負荷の大きさの閾値を決定する決定手段と、与えられた処理の負荷の大きさと前記閾値とに応じて、前記第 1 のプロセッサコアによる処理と前記第 2 のプロセッサコアによる処理とを切り替える切替手段とを有する。

【0006】

請求項 2 に係るマルチコアプロセッサは、請求項 1 に記載の構成において、前記決定手段は、前記装置にインストールされているソフトウェアの複雑度が高いほど前記第 2 のプロセッサコアによる処理に切り替わる確率が高くなるように、前記閾値を決定することを特徴とする。

【0007】

請求項 3 に係るマルチコアプロセッサは、請求項 2 に記載の構成において、前記複雑度は、前記装置にインストールされているソフトウェアの数に応じて決まることを特徴とす

10

20

30

40

50

る。

【0008】

請求項4に係るマルチコアプロセッサは、請求項2または3に記載の構成において、前記複雑度は、複数の前記ソフトウェアが互いに関連する度合いに応じて決まることを特徴とする。

【0009】

請求項5に係るマルチコアプロセッサは、請求項1ないし4のいずれか1項に記載の構成において、前記装置に決められた処理を実行させるために前記装置に組み込まれている電子機器の構成に応じて前記閾値を決定することを特徴とする。

【0010】

請求項6に係るマルチコアプロセッサは、請求項1ないし5のいずれか1項に記載の構成において、前記切替手段は、与えられた処理の負荷の大きさが閾値以上になると、前記第1のプロセッサコアによる処理を前記第2のプロセッサコアによる処理に切り替え、与えられた処理の負荷の大きさが閾値を下回ると、前記第2のプロセッサコアによる処理を前記第1のプロセッサコアによる処理に切り替えることを特徴とする。

【0011】

請求項7に係る画像形成装置は、画像を処理するマルチコアプロセッサと、前記マルチコアプロセッサにより処理された画像を記録媒体に形成する画像形成部とを有し、前記マルチコアプロセッサは、第1のプロセッサコアと、前記第1のプロセッサコアよりも消費電力および処理能力が高い第2のプロセッサコアと、自機のハードウェア構成またはソフトウェア構成に応じて、前記第1のプロセッサコアによる処理と前記第2のプロセッサコアによる処理とが切り替わる負荷の大きさを閾値を決定する決定手段と、与えられた処理の負荷の大きさと前記閾値とに応じて、前記第1のプロセッサコアによる処理と前記第2のプロセッサコアによる処理とを切り替える切替手段とを有する。

【0012】

請求項8に係る画像形成装置は、請求項7に記載の構成において、前記決定手段は、前記画像形成部が画像を形成する速度が速いほど前記第2のプロセッサコアによる処理に切り替わる確率が高くなるように、前記閾値を決定することを特徴とする。

【0013】

請求項9に係るプログラムは、第1のプロセッサコアと、前記第1のプロセッサコアよりも消費電力および処理能力が高い第2のプロセッサコアとを有するマルチコアプロセッサに、当該マルチコアプロセッサを含む装置のハードウェア構成またはソフトウェア構成に応じて、前記第1のプロセッサコアによる処理と前記第2のプロセッサコアによる処理とが切り替わる負荷の大きさを閾値を決定するステップと、与えられた処理の負荷の大きさと前記閾値とに応じて、前記第1のプロセッサコアによる処理と前記第2のプロセッサコアによる処理とを切り替えるステップとを実行させる。

【発明の効果】

【0014】

請求項1、7、および9に係る発明によれば、装置のハードウェア構成またはソフトウェア構成に応じて閾値が決定されない場合に比べて、第1のプロセッサコアによる処理と第2のプロセッサコアによる処理とを切り替える処理の発生が抑制される。

請求項2に係る発明によれば、装置にインストールされているソフトウェアの複雑度が高いほど第1のプロセッサコアによる処理に切り替わる確立が高くなるように閾値が決定された場合に比べて、第1のプロセッサコアによる処理と第2のプロセッサコアによる処理とを切り替える処理の発生が抑制される。

請求項3に係る発明によれば、装置にインストールされているソフトウェアの数に応じて閾値が決定される。

請求項4に係る発明によれば、装置にインストールされている複数のソフトウェアが互いに関連する度合いに応じて閾値が決定される。

請求項5に係る発明によれば、装置に組み込まれている電子機器の構成に応じて閾値が

10

20

30

40

50

決定されない場合に比べて、第 1 のプロセッサコアによる処理と第 2 のプロセッサコアによる処理とを切り替える処理の発生が抑制される。

請求項 6 に係る発明によれば、負荷の大きさが閾値以上になると第 1 のプロセッサコアによる処理に切り替え、かつ負荷の大きさが閾値を下回ると第 2 のプロセッサコアによる処理に切り替えた場合に比べて、マルチコアプロセッサの処理効率を向上させることができる。

請求項 8 に係る発明によれば、画像形成部が画像を形成する速度が速いほど第 1 のプロセッサコアによる処理に切り替わる確率が高くなるように閾値が決定された場合に比べて、第 1 のプロセッサコアによる処理と第 2 のプロセッサコアによる処理とを切り替える処理の発生が抑制される。

10

【図面の簡単な説明】

【0015】

【図 1】画像形成装置のハードウェア構成を示すブロック図

【図 2】マルチコアプロセッサのハードウェア構成および機能的構成を示すブロック図

【図 3】閾値  $T_h$  を決定する処理を示すフローチャート

【図 4】初期値データを例示する図

【図 5】関連度データを例示する図

【図 6】負荷の大きさの遷移とプロセッサの切り替えとの関係を例示する図

【図 7】負荷の大きさの遷移とプロセッサの切り替えとの関係を例示する図

【図 8】変形例 1 に係る処理を示すフローチャート

20

【図 9】変形例 4 に係る処理を説明する概念図

【発明を実施するための形態】

【0016】

図 1 は、本発明の一実施形態に係る画像形成装置 1 のハードウェア構成を示すブロック図である。画像形成装置 1 は、複写機、プリンタ、スキャナ、およびファクシミリなどとして機能する装置である。画像形成装置 1 は、制御部 10 と、通信部 11 と、記憶部 12 と、表示部 13 と、入力部 14 と、画像形成部 15 とを有する。制御部 10 は、画像形成装置 1 の各部の動作を制御する。制御部 10 は、マルチコアプロセッサ 101 と、ROM (Read Only Memory) 102 と、RAM (Random Access Memory) 103 とを有する。マルチコアプロセッサ 101 (以下、単に「プロセッサ 101」という) は、プログラムを実行することにより画像形成装置 1 の各部を制御するデュアルコアプロセッサである。ROM 102 は、各種のプログラムおよびデータを記憶した不揮発性の記憶装置である。RAM 103 は、データを記憶する揮発性の記憶装置である。

30

【0017】

通信部 11 は、他の画像形成装置またはパーソナルコンピュータなどの外部の装置と通信を行なう。記憶部 12 は、データおよびプログラムを記憶する記憶装置、例えば HDD (Hard Disk Drive) である。表示部 13 は、液晶ディスプレイまたは有機 EL ディスプレイなどの表示装置を有し、画像形成装置 1 を操作するためのメニュー画面または各種メッセージを表示する。入力部 14 は、画像形成装置 1 にデータまたは指示を入力するための各種キーを備える。入力部 14 は、また、表示部 13 のディスプレイに重ねて設けられたタッチスクリーン (タッチパネル) を備える。画像形成部 15 は、例えば電子写真方式またはインクジェット方式により用紙 (記録媒体の一例) に画像を形成する装置である。

40

【0018】

図 2 は、プロセッサ 101 のハードウェア構成および機能的構成を示すブロック図である。プロセッサ 101 は、プロセッサコア 101A (第 1 のプロセッサコアの一例) と、プロセッサコア 101B (第 2 のプロセッサコアの一例) とを有する。プロセッサコア 101A とプロセッサコア 101B とは、互いに消費電力および処理能力が異なるプロセッサコアであり、この実施形態において、プロセッサコア 101B は、プロセッサコア 101A よりも消費電力および処理能力が高いプロセッサコアである。プロセッサ 101 において、プロセッサコア 101A とプロセッサコア 101B とは、与えられた処理の負荷の

50

大きさに応じて互いに切り替わってプログラムを実行し、消費電力の抑制と処理性能の向上とを両立する。具体的には、プロセッサ101に与えられた処理の負荷の大きさが閾値 $T_h$ 以上である場合にはプロセッサコア101Bが処理を実行し、閾値 $T_h$ を下回る場合にはプロセッサコア101Aが処理を実行する。プロセッサコア101Aとプロセッサコア101Bとは、処理を切り替えるときを除いて両方がオン(イネーブル)にはならない。

#### 【0019】

プロセッサ101(プロセッサコア101Aおよびプロセッサコア101B)は、機能的な構成として決定手段1011(1011Aおよび1011B)と、切替手段1012(1012Aおよび1012B)とを有する。決定手段1011は、プロセッサコア101Aによる処理とプロセッサコア101Bによる処理とが切り替わる負荷の大きさの閾値 $T_h$ を決定する。決定手段1011は、画像形成装置1のハードウェア構成およびソフトウェア構成の少なくとも一方に応じて閾値 $T_h$ を決定する。本実施形態では、決定手段1011により決定された閾値 $T_h$ が小さいほど、プロセッサコア101Bによる処理に切り替わる確率が高くなり、閾値 $T_h$ が大きいほど、プロセッサコア101Aによる処理に切り替わる確率が高くなる。切替手段1012は、プロセッサ101に与えられた負荷の大きさと、決定手段1011により決定された閾値 $T_h$ とに応じて、プロセッサコア101Aによる処理とプロセッサコア101Bによる処理とを切り替える。具体的には、切替手段1012は、プロセッサ101に与えられた処理の負荷の大きさが閾値 $T_h$ 以上になると、プロセッサコア101Aによる処理をプロセッサコア101Bによる処理に切り替え、プロセッサ101に与えられた処理の負荷の大きさが閾値 $T_h$ を下回ると、プロセッサコア101Bによる処理をプロセッサコア101Aによる処理に切り替える。

10

20

#### 【0020】

図3は、プロセッサ101が閾値 $T_h$ を決定する処理を示すフローチャートである。以下の処理は、例えば、画像形成装置1の電源が投入されたことを契機として開始される。なお、以下の処理は、プロセッサコア101Aおよびプロセッサコア101Bのいずれのプロセッサコアにより行われてもよい。

#### 【0021】

ステップSA1において、プロセッサ101は、画像形成装置1のハードウェア構成を特定する。プロセッサ101により特定される「ハードウェア構成」とは、画像形成装置1のハードウェア構成の複雑さをいい、ここでは、画像形成装置1に含まれるハードウェア要素のうち少なくとも1つの要素の特性をいう。この例では、プロセッサ101は、画像形成装置1のハードウェア構成として、画像形成部15が画像を形成する速度(以下、「画像形成速度」という)を特定する。画像形成装置1が画像形成速度の異なる複数の動作モードを有している場合には、プロセッサ101は、予め決められた基準となる動作モードにおける画像形成速度を特定する。画像形成速度を示すデータは、ROM102に記憶されており、プロセッサ101は、このデータに基づいて画像形成速度を特定する。

30

#### 【0022】

ステップSA2において、プロセッサ101は、特定された画像形成装置1のハードウェア構成に応じて閾値 $T_h$ の初期値 $T_{h0}$ を決定する。具体的には、プロセッサ101は、ROM102から初期値 $T_{h0}$ を決定するためのデータ(以下、「初期値データ」という)を読み出して、当該初期値データに基づいて初期値 $T_{h0}$ を決定する。プロセッサ101は、決定した初期値 $T_{h0}$ をRAM103に記憶する。

40

#### 【0023】

図4は、初期値データを例示する図である。図4の例で、画像形成速度 $V_i$ は、画像形成部15が1分あたりに画像を形成する用紙の枚数で表されている。また、初期値 $T_{h0}$ は、1から10までの整数で表されている。図4に示す初期値データにおいては、例えば、画像形成速度 $V_i$ が10枚/分よりも遅い場合には、初期値 $T_{h0}$ は「10」に決定される。別の例で、画像形成速度 $V_i$ が10枚/分以上であり且つ20枚/分よりも遅い場合には、初期値 $T_{h0}$ は「9」に決定される。さらに別の例で、画像形成速度 $V_i$ が90

50

枚/分以上である場合には、初期値  $Th_0$  は「1」に決定される。このように、初期値データに示された初期値  $Th_0$  は、画像形成速度  $Vi$  が速いほど、小さくなる。したがって、プロセッサ101は、画像形成速度  $Vi$  が速いほど（すなわち、プロセッサ101に与えられる負荷が大きくなる可能性が高いほど）、プロセッサコア101Bによる処理に切り替わる確率が高くなるように初期値  $Th_0$  を決定する。

#### 【0024】

再び図3を参照する。ステップSA3において、プロセッサ101は、画像形成装置1にインストールされているソフトウェアの複雑度  $Cp$  を算出する。画像形成装置1には、ユーザの利用目的に応じた各種のソフトウェア（例えば、ユーザの認証若しくはユーザの利用履歴の管理をするためのソフトウェア、文書データを管理するためのソフトウェア、情報漏洩を防止するためのソフトウェア、ワークフローを管理するためのソフトウェアなど）がインストールされる。プロセッサ101は、インストールされているソフトウェアが画像形成装置1の各種機能と関連する度合い（以下、「関連度  $Lf$  」という）、および、インストールされているソフトウェアが他のソフトウェアと関連する度合い（以下、「関連度  $Ls$  」という）に応じて複雑度  $Cp$  を算出する。ROM102には、関連度  $Lf$  および関連度  $Ls$  を示すデータ（以下、「関連度データ」という）が予め記憶されている。プロセッサ101は、この関連度データに基づいて、複雑度  $Cp$  を算出する。プロセッサ101は、算出された複雑度  $Cp$  をRAM103に記憶する。

10

#### 【0025】

図5は、関連度データを例示する図である。図5において、アルファベットのAからEは、ソフトウェアの種類を示す。コピー、スキャン、FAX、およびプリントは、画像形成装置1の機能を示す。図5に示す関連度データのうち左側の領域  $fb$  は、関連度  $Lf$  を表す。図5に示す例では、あるソフトウェアと画像形成装置1のある機能とが関連する場合に、当該ソフトウェアの行と当該機能の列とが交わる欄に「1」が示されている。あるソフトウェアとある機能とが関連するとは、プロセッサ101が当該機能に関する処理を実行するとき（または当該機能に関する処理を実行するにあたり）、当該ソフトウェアに基づく処理を実行することをいう。例えば、ソフトウェアAは、コピー、スキャン、およびプリント機能と関連しており、ソフトウェアAの関連度  $Lf$  は「3」である。別の例で、ソフトウェアBは、プリント機能と関連しており、ソフトウェアBの関連度  $Lf$  は「1」である。なお、ソフトウェアと画像形成装置1の機能との関連が大きいほど、関連度データはより大きな数値を示してもよい。

20

30

#### 【0026】

図5に示す関連度データのうち右側の領域  $cs$  は、関連度  $Ls$  を表す。図5に示す例では、あるソフトウェアと他のソフトウェアとが関連する場合に、これらのソフトウェアの行と列とが交わる欄に「1」が示されている。あるソフトウェアと他のソフトウェアとが関連するとは、あるソフトウェアに基づく処理が実行されるタイミングと他のソフトウェアに基づく処理が実行されるタイミングとが重なることをいう。例えば、図5において、ソフトウェアAは、ソフトウェアBおよびソフトウェアDと関連している。関連度  $Ls$  は、関連する2つのソフトウェアの両方が画像形成装置1にインストールされている場合にカウントされる。例えば、ソフトウェアAとソフトウェアBとがインストールされている場合において、ソフトウェアAの関連度  $Ls$  は「1」である（ソフトウェアAとソフトウェアDとの関連についてはカウントされない）。なお、ソフトウェアどうしの関連が大きいほど、関連度データはより大きな数値を示してもよい。

40

#### 【0027】

複雑度  $Cp$  は、画像形成装置1にインストールされているソフトウェアの各々の関連度  $Lf$  の合計値と関連度  $Ls$  の合計値とを合計することにより算出される。なお、複雑度  $Cp$  が算出されるときには、複数のソフトウェアの相互の関連度が重複してカウントされないように、関連度  $Ls$  の合計値は関連度  $Lf$  と合計される前に  $1/2$  が乗じられる。例えば、ソフトウェアAとソフトウェアBとがインストールされている場合において、関連度  $Lf$  の合計値は「4」であり、関連度  $Lf$  の合計値は「2」である。そして、関連度  $Ls$

50

の合計値の  $1/2$  は「1」である。したがって、この場合、複雑度  $C_p$  は、関連度  $L_f$  の合計値の「4」と関連度  $L_s$  の合計値（の  $1/2$ ）の「1」とを合わせた「5」である。複雑度  $C_p$  は、関連度  $L_f$  および関連度  $L_s$  が高いほど、高くなる。

【0028】

再び図3を参照する。ステップSA4において、プロセッサ101は、算出された複雑度  $C_p$  に応じて閾値  $T_h$  を変更する。具体的には、プロセッサ101は、初期値  $T_{h0}$  および複雑度  $C_p$  をRAM103から読み出して、初期値  $T_{h0}$  から複雑度  $C_p$  を引いた値に閾値  $T_h$  を変更する。例えば、初期値  $T_{h0}$  が「10」、複雑度  $C_p$  が「5」である場合、閾値  $T_h$  は「5」に変更される。プロセッサ101は、変更後の閾値  $T_h$ （以下、「閾値  $T_{h1}$ 」という）をRAM103に記憶する。このように、閾値  $T_{h1}$  は、複雑度  $C_p$  が高いほど、小さくなる。したがって、プロセッサ101は、複雑度  $C_p$  が高いほど（すなわち、プロセッサ101に与えられる負荷が大きくなる可能性が高いほど）、プロセッサコア101Bによる処理に切り替わる確率が高くなるように閾値  $T_h$  を変更する。ステップSA1からステップSA4の処理により閾値  $T_h$  を決定する処理が終了すると、プロセッサ101は、与えられた処理の負荷の大きさと閾値  $T_{h1}$  とに応じて、プロセッサコア101Aによる処理とプロセッサコア101Bによる処理とを切り替える。

10

【0029】

図6は、プロセッサ101に与えられた処理の負荷の大きさの遷移と、プロセッサ101の切り替えとの関係を例示する図である。図6において、横軸は時刻  $t$  を表し、縦軸はプロセッサ101に与えられた処理の負荷の大きさ  $PL$  を表す。図6(a)は、上述の閾値  $T_h$  を決定する処理がされない場合であって、閾値  $T_h$  が一定値 ( $T_{hc}$ ) である場合の比較例を示す図である。この例では、時刻  $t_{11}$ 、 $t_{13}$ 、および  $t_{14}$  において、負荷の大きさ  $PL$  は  $T_{hc}$  以上であり、プロセッサコア101Bが処理を実行する。時刻  $t_{12}$  において、負荷の大きさ  $PL$  は  $T_{hc}$  を下回っており、プロセッサコア101Aが処理を実行する。したがって、図6(a)では、プロセッサコア101Aによる処理とプロセッサコア101Bによる処理とを切り替えるためのオーバーヘッドが発生する。図6(b)は、上述の閾値  $T_h$  を決定する処理がされた場合の例を示す図である。この例では、閾値  $T_{h1}$  は、閾値  $T_{hc}$  よりも小さい値に決定されている。時刻  $t_{11}$ 、 $t_{12}$ 、 $t_{13}$ 、および  $t_{14}$  において、負荷の大きさは  $T_{h1}$  以上であり、プロセッサコア101Bが処理を実行する。したがって、図6(b)では、プロセッサコア101Aによる処理とプロセッサコア101Bによる処理とを切り替えるためのオーバーヘッドが発生しない。

20

30

【0030】

図7は、プロセッサ101に与えられた処理の負荷の大きさの遷移と、プロセッサ101の切り替えとの関係を例示する別の図である。図7(a)は、閾値  $T_h$  が一定値 ( $T_{hc}$ ) である場合の比較例を示す図である。この例では、時刻  $t_{21}$ 、 $t_{23}$ 、および  $t_{24}$  において、負荷の大きさ  $PL$  は  $T_{hc}$  を下回っており、プロセッサコア101Aが処理を実行する。時刻  $t_{22}$  において、負荷の大きさ  $PL$  は  $T_{hc}$  以上であり、プロセッサコア101Bが処理を実行する。したがって、図7(a)では、プロセッサコア101Aによる処理とプロセッサコア101Bによる処理とを切り替えるためのオーバーヘッドが発生する。図7(b)は、上述の閾値  $T_h$  を決定する処理がされた場合の例を示す図である。この例では、閾値  $T_{h1}$  は、閾値  $T_{hc}$  よりも大きい値に決定されている。時刻  $t_{21}$ 、 $t_{22}$ 、 $t_{23}$ 、および  $t_{24}$  において、負荷の大きさ  $PL$  は  $T_{h1}$  を下回っており、プロセッサコア101Aが処理を実行する。したがって、図7(b)では、プロセッサコア101Aによる処理とプロセッサコア101Bによる処理とを切り替えるためのオーバーヘッドが発生しない。

40

【0031】

図6および図7に示した通り、画像形成装置1のハードウェア構成およびソフトウェア構成に応じて閾値  $T_h$  が決定されると、閾値  $T_h$  が一定値である場合に比べて、プロセッサ101の切り替えが発生する確率は低くなる。したがって、閾値  $T_h$  が一定値である場合に比べて、プロセッサ101を切り替えるためのオーバーヘッドの発生が抑制される。

50

## 【0032】

本発明は、上述の実施形態に限定されるものではなく、種々の変形実施が可能である。以下、変形例をいくつか説明する。以下で説明する変形例のうち、2つ以上のものが組み合わせられて用いられてもよい。

## 【0033】

## (1) 変形例 1

プロセッサ101が閾値 $T_h$ を変更する処理は、画像形成装置1の電源が投入されたことを契機として行われる場合に限らない。閾値 $T_h$ を変更する処理は、例えば、新たなソフトウェアが画像形成装置1にインストールされた場合に行われてもよい。

## 【0034】

図8は、変形例1に係る処理を示すフローチャートである。なお、以下の処理は、プロセッサコア101Aおよびプロセッサコア101Bのいずれのプロセッサコアにより行われてもよい。ステップSB1において、プロセッサ101は、画像形成装置1に新たなソフトウェアがインストールされたか否かを判断する。新たなソフトウェアがインストールされたと判断された場合(ステップSB1: YES)、プロセッサ101は、処理をステップSB2に移行する。新たなソフトウェアがインストールされていないと判断された場合(ステップSB1: NO)、プロセッサ101は、新たなソフトウェアがインストールされるまで処理を待機する。ステップSB2において、プロセッサ101は、ステップSA3と同様の処理により、画像形成装置1にインストールされているソフトウェアの複雑度 $C_p$ を算出する。ステップSB3において、プロセッサ101は、ステップSA4と同様の処理により、複雑度 $C_p$ に応じて閾値 $T_h$ を変更する。

## 【0035】

## (2) 変形例 2

ステップSA1において特定される画像形成装置1のハードウェア構成は、画像形成速度 $V_i$ に限らない。例えば、画像形成装置1に決められた処理を実行させるために画像形成装置1に組み込まれている電子機器の構成が、画像形成装置1のハードウェア構成として特定されてもよい。具体例としては、画像形成装置1の機能を拡張するためのいわゆる拡張ボード(例えば、パラレルインタフェースボード、無線LAN(Local Area Network)ボード、イーサネット(登録商標)ボード、画像データ変換ボードなど)が画像形成装置1のハードウェア構成として特定されてもよい。この場合、ステップSA2において、画像形成装置1に拡張ボードが組み込まれている場合には、プロセッサコア101Bに切り替わる確立が高くなるように初期値 $T_{h0}$ が決定されてもよい。また、画像形成装置1に組み込まれた拡張ボードの数が多いほど、プロセッサコア101Bに切り替わる確立が高くなるように初期値 $T_{h0}$ が決定されてもよい。別の具体例として、画像形成装置1の原稿読み取り部に対して原稿を送る原稿送り装置が画像形成装置1のハードウェア構成として特定されてもよい。この場合、ステップSA2において、画像形成装置1が原稿送り装置を備えている場合には、プロセッサコア101Bに切り替わる確立が高くなるように初期値 $T_{h0}$ が決定されてもよい。

## 【0036】

## (3) 変形例 3

プロセッサ101が閾値 $T_h$ を決定する処理は、図3に示した処理に限定されない。例えば、プロセッサ101は、過去(図3に示した処理が開始される前)にプリント機能が実行されたファイルのサイズ、当該ファイルに含まれているイラストまたは図表などのオブジェクトの数、および当該ファイルの圧縮形式などに基づいてプロセッサ101に将来与えられる処理の負荷の大きさを予測し、予測された負荷の大きさが大きいほどプロセッサコア101Bに切り替わる確立が高くなるように閾値 $T_h$ を変更してもよい。

## 【0037】

## (4) 変形例 4

関連度 $L_s$ が算出される方法は、実施形態に記載された方法に限らない。例えば、あるソフトウェアに基づいて複数のサービスが起動される場合には、起動されているサービス

10

20

30

40

50

の数に応じて関連度  $L_s$  が算出されてもよい。この場合、プロセッサ 101 は、ステップ S A 3 の処理の前に、画像形成装置 1 にインストールされているソフトウェアの各々について、起動されているサービスの数を特定する。

【0038】

図 9 は、変形例 4 に係る処理を説明する概念図である。図 9 は、図 5 に示した各ソフトウェアどうしの関連を示すクラス図である。ここでは、ソフトウェア A からソフトウェア E までの各ソフトウェアが画像形成装置 1 にインストールされている場合を例に説明する。図 9 において、各ソフトウェアのクラスに含まれた黒丸の数は、あるソフトウェアにより起動されているサービスの数を表す。図 9 に示す例では、ソフトウェア A、ソフトウェア C、およびソフトウェア D においてそれぞれ 1 つのサービスが起動されており、ソフトウェア B において 2 つのサービスが起動されている。したがって、ソフトウェア A とソフトウェア B との関連は「2」であり、ソフトウェア A とソフトウェア D との関連は「1」である。そのため、ソフトウェア A の関連度  $L_s$  は「3」である。

10

【0039】

(5) 変形例 5

複雑度  $C_p$  は、画像形成装置 1 にインストールされているソフトウェアの数に応じて算出されてもよい。この場合、プロセッサ 101 は、インストールされているソフトウェアの数が多いほど複雑度  $C_p$  が高くなるように、複雑度  $C_p$  を算出する。さらに別の例で、複雑度  $C_p$  は、関連度  $L_f$  および関連度  $L_s$  のいずれか一方に応じて算出されてもよい。この場合、関連度データには、関連度  $L_f$  および関連度  $L_s$  のいずれか一方が示されてい

20

【0040】

(6) 変形例 6

画像形成装置 1 およびプロセッサ 101 のハードウェア構成は、図 1 および図 2 に示した構成に限らない。図 3 に示した各ステップの処理が実行されれば、画像形成装置 1 またはプロセッサ 101 はどのようなハードウェア構成であってもよい。例えば、プロセッサ 101 は、デュアルコアプロセッサに限らない。プロセッサ 101 は、3 つ以上のプロセッサコアを有するマルチコアプロセッサ（例えば、トリプルコアプロセッサ、またはクアッドコアプロセッサなど）であってもよい。また、プロセッサ 101 の機能的構成は、図 2 に示した構成に限らない。例えば、決定手段 1011 は、プロセッサコア 101A およびプロセッサコア 101B のいずれか一方が有していてもよい。この場合、閾値  $T_h$  を決定する処理は、決定手段 1011 を有するプロセッサ 101 により行われる。

30

【0041】

(7) その他の変形例

実施形態において、プロセッサ 101 によって実行されるプログラムは、磁気記録媒体（磁気テープ、磁気ディスク（HDD、FD（Flexible Disk））など）、光記録媒体（光ディスク（CD（Compact Disk）、DVD（Digital Versatile Disk））など）、光磁気記録媒体、半導体メモリ（フラッシュROMなど）などのコンピュータが読み取り可能な記録媒体に記憶した状態で提供されてもよい。また、このプログラムは、インターネットなどのネットワーク経由でダウンロードされてもよい。

40

【0042】

初期値データは実施形態に記載されたものに限らない。例えば、初期値データには、画像形成速度  $V_i$  と初期値  $T_{h0}$  との対応が非連続に示されていてもよい。この場合、プロセッサ 101 は、特定された画像形成速度に応じた初期値  $T_{h0}$  を、線形補間により決定してもよい。

実施形態に示した閾値  $T_h$  および範囲はあくまで一例であり、閾値  $T_h$  はいかなる値または範囲で用いられてもよい。

【0043】

プロセッサ 101 が組み込まれる装置は、画像形成装置 1 に限らない。プロセッサ 101 は、パーソナルコンピュータなどの他の情報処理装置に組み込まれてもよい。

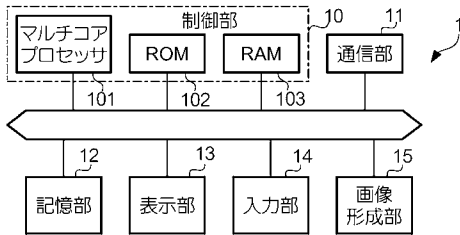
50

【符号の説明】

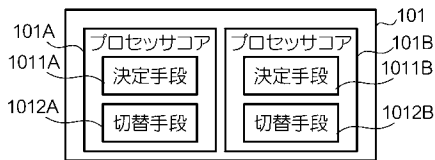
【0044】

1 ... 画像形成装置、10 ... 制御部、101 ... マルチコアプロセッサ、102 ... ROM、103 ... RAM、11 ... 通信部、12 ... 記憶部、13 ... 表示部、14 ... 入力部、15 ... 画像形成部、101A, B ... プロセッサコア、1011 ... 決定手段、1012 ... 切替手段

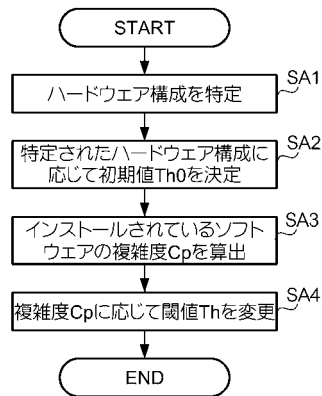
【図1】



【図2】



【図3】



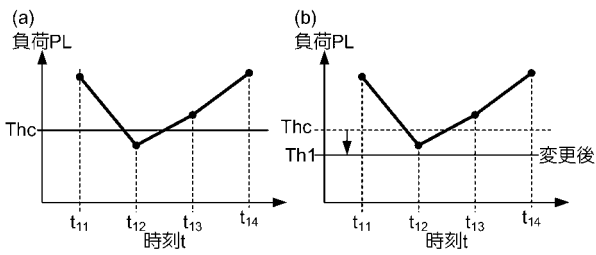
【図4】

画像形成速度Vi[枚/分]	初期値Th0
$V_i \geq 90$	1
$90 > V_i \geq 80$	2
$80 > V_i \geq 70$	3
$70 > V_i \geq 60$	4
$60 > V_i \geq 50$	5
$50 > V_i \geq 40$	6
$40 > V_i \geq 30$	7
$30 > V_i \geq 20$	8
$20 > V_i \geq 10$	9
$10 > V_i$	10

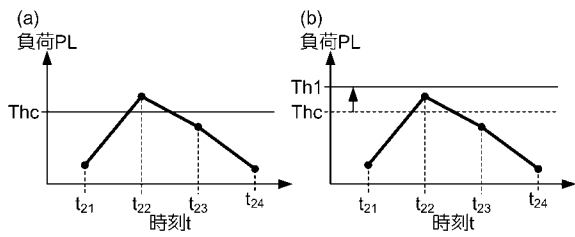
【 図 5 】

ソフト ウェア	fb				cs				
	機能				ソフトウェア				
	コピー	スキャン	FAX	プリント	A	B	C	D	E
A	1	1		1		1		1	
B				1	1				
C			1						
D				1	1				1
E								1	

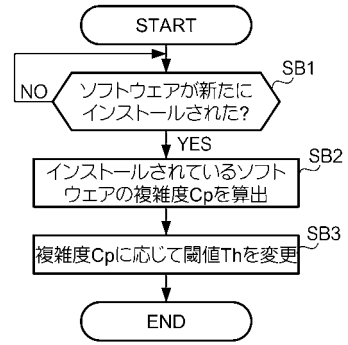
【 図 6 】



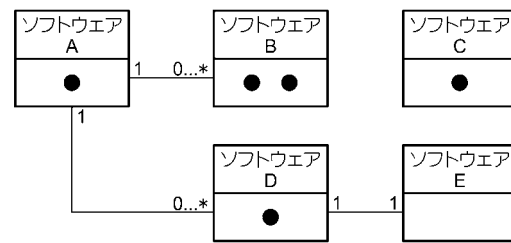
【 図 7 】



【 図 8 】



【 図 9 】



---

フロントページの続き

- (72)発明者 齊藤 真人  
神奈川県横浜市西区みなとみらい六丁目1番 富士ゼロックス株式会社内
- (72)発明者 清水 健一郎  
神奈川県横浜市西区みなとみらい六丁目1番 富士ゼロックス株式会社内
- (72)発明者 能條 英紀  
神奈川県横浜市西区みなとみらい六丁目1番 富士ゼロックス株式会社内